

(12) 发明专利

(10) 授权公告号 CN 101165712 B

(45) 授权公告日 2013. 07. 10

(21) 申请号 200710181194. X

审查员 何理

(22) 申请日 2007. 10. 18

(30) 优先权数据

2006-283935 2006. 10. 18 JP

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 加藤清 田所麻美

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 刘杰 刘宗杰

(51) Int. Cl.

G06K 19/077(2006. 01)

H02J 17/00(2006. 01)

H02H 9/02(2006. 01)

(56) 对比文件

US 2005/0282505 A1, 2005. 12. 22, 全文.

US 6427065 B1, 2002. 07. 30, 附图 6, 14, 说明书第 10 栏第 62 行到第 11 行第 28 行.

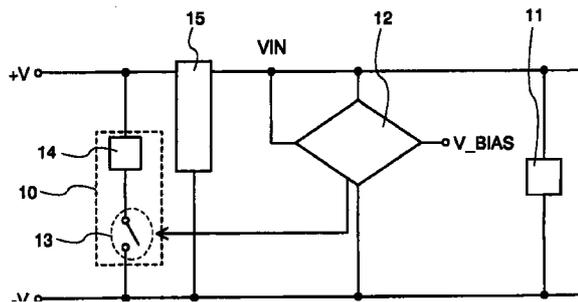
权利要求书3页 说明书25页 附图20页

(54) 发明名称

半导体装置

(57) 摘要

本发明涉及一种半导体装置。本发明的目的是提供：即使在无线通讯系统中通讯距离极短，诸如读取写入器与 RF 标签相接触时等，也可以正常工作且具有高可靠性的 RF 标签。以无线通讯进行数据交换的 RF 标签包括：对从外部供应的电力与基准电力进行比较的比较电路；当在比较电路中从外部供应的电力高于基准电力时工作的保护电路部。



1. 一种半导体装置,包括:

天线;

电连接到所述天线的整流电路;

恒压电源电路;

对从所述整流电路供应的电压与由所述恒压电源电路输出的基准电压进行比较的比较电路;以及

连接在所述天线的一个端子与所述天线的另一个端子之间的保护电路,所述保护电路包括第三晶体管,

其中,当在所述比较电路中从所述整流电路供应的电压高于所述基准电压时,电流流过所述保护电路中,及

其中,所述比较电路包括第一晶体管、第二晶体管、电容器、二极管和电阻器,

其中,所述二极管的阳极电连接到节点 p,所述节点 p 电连接到所述整流电路的一个端子,且所述二极管的阴极电连接到所述整流电路的另一个端子,

其中,所述节点 p 通过所述电阻器电连接到所述整流电路的所述一个端子,

其中,所述第一晶体管的栅极电连接到所述节点 p,且所述第一晶体管的源极电连接到所述整流电路的所述一个端子,

其中,所述第二晶体管的栅极电连接到所述恒压电源电路的输出,且被施加有所述基准电压,在节点 q 处,所述第二晶体管的漏极电连接到所述第一晶体管的漏极,并且所述第二晶体管的源极电连接到所述整流电路的所述另一端子,

其中,所述电容器电连接在所述节点 q 和所述整流电路的所述另一端子间,

其中,所述第二晶体管的栅极供给有所述基准电压,及

其中,所述第三晶体管的栅极电连接到所述节点 q。

2. 根据权利要求 1 的半导体装置,其中,所述整流电路配置为将从所述天线供应的交流电源电压转换为直流电源电压。

3. 根据权利要求 1 的半导体装置,所述半导体装置还包括:处理数据的逻辑电路。

4. 根据权利要求 1 的半导体装置,所述半导体装置还包括电池。

5. 一种半导体装置,包括:

天线;

电连接到所述天线的整流电路;

恒压电源电路;

对从所述整流电路供应的电压与由所述恒压电源电路输出的基准电压进行比较的比较电路;以及

连接在所述天线的一个端子与所述天线的另一个端子之间的保护电路,

其中,所述保护电路至少具有第三晶体管,

并且,当在所述比较电路中从所述整流电路供应的电压高于所述基准电压时,所述第三晶体管接通,并且电流流过所述保护电路中,及

其中,所述比较电路包括第一晶体管、第二晶体管、电容器、二极管和电阻器,

其中,所述二极管的阳极电连接到节点 p,所述节点 p 电连接到所述整流电路的一个端子,且所述二极管的阴极电连接到所述整流电路的另一个端子,

其中,所述节点 p 通过所述电阻器电连接到所述整流电路的所述一个端子,

其中,所述第一晶体管的栅极电连接到所述节点 p,且所述第一晶体管的源极电连接到所述整流电路的所述一个端子,

其中,所述第二晶体管的栅极电连接到所述恒压电源电路的输出,且被施加有所述基准电压,在节点 q 处,所述第二晶体管的漏极电连接到所述第一晶体管的漏极,并且所述第二晶体管的源极电连接到所述整流电路的所述另一端子,

其中,所述电容器电连接在所述节点 q 和所述整流电路的所述另一端子间,

其中,所述第二晶体管的栅极供给有所述基准电压,及

其中,所述第三晶体管的栅极电连接到所述节点 q。

6. 根据权利要求 5 的半导体装置,其中,所述整流电路配置为将从所述天线供应的交流电源电压转换为直流电源电压。

7. 根据权利要求 5 的半导体装置,所述半导体装置还包括:处理数据的逻辑电路。

8. 根据权利要求 5 的半导体装置,所述半导体装置还包括电池。

9. 根据权利要求 5 的半导体装置,

其中,开关被电气连接在所述天线的两个端子之间。

10. 一种半导体装置,包括:

天线;

电连接到所述天线的整流电路;

恒压电源电路;

对从所述整流电路供应的电压与由所述恒压电源电路输出的基准电压进行比较的比较电路;以及

配置在所述天线的一个端子与所述天线的另一个端子之间的保护电路,

其中,所述保护电路至少具有第三晶体管和负载,

并且,当在所述比较电路中从所述整流电路供应的电压高于所述基准电压时,所述第三晶体管接通,所述负载工作,并且电流流过所述保护电路中,及

其中,所述比较电路包括第一晶体管、第二晶体管、电容器、二极管和电阻器,

其中,所述二极管的阳极电连接到节点 p,所述节点 p 电连接到所述整流电路的一个端子,且所述二极管的阴极电连接到所述整流电路的另一个端子,

其中,所述节点 p 通过所述电阻器电连接到所述整流电路的所述一个端子,

其中,所述第一晶体管的栅极电连接到所述节点 p,且所述第一晶体管的源极电连接到所述整流电路的所述一个端子,

其中,所述第二晶体管的栅极电连接到所述恒压电源电路的输出,且被施加有所述基准电压,在节点 q 处,所述第二晶体管的漏极电连接到所述第一晶体管的漏极,并且所述第二晶体管的源极电连接到所述整流电路的所述另一端子,

其中,所述电容器电连接在所述节点 q 和所述整流电路的所述另一端子间,

其中,所述第二晶体管的栅极供给有所述基准电压,及

其中,所述第三晶体管的栅极电连接到所述节点 q。

11. 根据权利要求 10 的半导体装置,其中,所述整流电路配置为将从所述天线供应的交流电源电压转换为直流电源电压。

12. 根据权利要求 10 的半导体装置,所述半导体装置还包括:处理数据的逻辑电路。
13. 根据权利要求 10 的半导体装置,所述半导体装置还包括电池。
14. 根据权利要求 10 的半导体装置,
其中,所述天线的一个端子电连接到所述第三晶体管的一个端子,
并且,所述第三晶体管的另一个端子电连接到所述负载的一个端子,
并且,所述负载的另一个端子电连接到所述天线的另一个端子。
15. 根据权利要求 10 的半导体装置,其中所述负载至少具有电容器、电阻器和电感器中的一个。

半导体装置

技术领域

[0001] 本发明涉及以无线通讯进行数据交换（发送、接收）的 RF 标签。本发明特别涉及安装有保护电路的 RF 标签，所述保护电路当无线通讯中接收大电力时防止 RF 标签的芯片本体的元件退化和破坏。

背景技术

[0002] 近年来，利用无线通信的个体识别技术（下面称为无线通讯系统）受到注目。特别地，作为通过无线通信进行数据交换的数据载体，通过利用 RFID (Radio Frequency Identification ; 射频识别) 技术的 RF 标签（下面，在本说明书中无论任何形状（如卡片型、芯片型等）总称为 RF 标签）的个体信息识别技术引人注目。RF 标签还被称为 IC (集成电路) 标签、IC 芯片、RFID 标签、无线标签、电子标签。使用了无线芯片的个体识别技术开始应用于各种物品的生产或管理等，并且预期该技术将应用到个人身份认证。

[0003] 此处的无线通讯系统是指在读取写入器等的电力供应源兼发送接收器与 RF 标签等的发送接收器之间以无线方式进行数据交换的通讯系统。

[0004] 在无线通讯系统中，不需要读取写入器与 RF 标签物理性地连接。就是说，只要 RF 标签存在于读取写入器所指定的区域中，读取写入器就可以与 RF 标签通讯，并且可以与 RF 标签进行数据交换。

[0005] 为了延长读取写入器与 RF 标签之间的通讯距离，对提高从读取写入器供应到 RF 标签的电力效率的研究开发日益火热。（例如，参照专利文件 1）

[0006] 专利文件 1 日本专利公开 2006-5651 号公报

[0007] 另一方面，在无线通讯系统中，当使用读取写入器来同时读取多个 RF 标签时，读取写入器与各个 RF 标签之间的距离（下面称作通讯距离）并不完全相同。另外，通讯距离有时随时间经过而变化，例如，将贴有 RF 标签的商品装到纸板箱中并利用铲车通过读取写入器的前面。

[0008] 一般来说，电力与从电力发射点到电力检测点的距离的平方成比例地衰减。就是说，从读取写入器供应到 RF 标签的电力根据通讯距离而不同。

[0009] 因此，在通讯距离极短的情况下，特别当读取写入器与 RF 标签相接触时，大电力供应到 RF 标签。在大电力供应到 RF 标签的情况下，RF 标签因不能正确地解调来自读取写入器的信号而错误工作，因而发生 RF 标签的内部元件的退化。严重时，RF 标签本身也有可能被破坏。

发明内容

[0010] 鉴于上述问题，本发明的目的是提供即使在通讯距离极短时也可以正常工作，且可靠性高的 RF 标签。

[0011] 本发明是鉴于上述问题而作出的。在本发明中，在以无线通讯进行数据交换的 RF 标签中包括：对从外部供应的电力与成为基准的电力进行比较的比较电路；当在比较电路

中从外部供应的电力高于成为基准的电力时工作的保护电路部。

[0012] 本发明的 RF 标签之一包括：对从外部供应的电力与成为基准的电力进行比较的比较电路；当在比较电路中从外部供应的电力高于成为基准的电力时工作的保护电路部。

[0013] 本发明的另一 RF 标签包括：对从外部供应到电源电路部的电力与成为基准的电力进行比较的比较电路，其中电源电路用于向处理数据的逻辑电路部供应电力；当在比较电路中从外部供应的电力高于成为基准的电力时工作的保护电路部。

[0014] 本发明的另一 RF 标签包括：对从外部供应的电力与成为基准的电力进行比较的比较电路；具有开关和负载的保护电路部，其中，当在比较电路中从外部供应的电力高于成为基准的电力时，通过接通开关来使保护电路部工作。

[0015] 本发明的另一 RF 标签包括：对从外部供应到电源电路部的电力与成为基准的电力进行比较的比较电路，其中电源电路用于向处理数据的逻辑电路部供应电力；具有开关和负载的保护电路部，其中，当在比较电路中从外部供应的电力高于成为基准的电力时，通过接通开关来使保护电路部工作。

[0016] 本发明的 RF 标签也可以包括天线，并且，从外部供应的电力就是从天线供应的电力。

[0017] 本发明的 RF 标签也可以包括天线、输入电路部、以及逻辑电路部，并且，比较电路及保护电路部设置在输入电路部。

[0018] 本发明的 RF 标签也可以包括电池，并且，所述 RF 标签还包括：对用来给电池充电而从外部供应的电力与成为基准的电力进行比较的充电用比较电路；当在充电用比较电路中从外部供应的电力高于成为基准的电力时工作的充电用保护电路部。

[0019] 本发明的 RF 标签也可以包括电池，并且，所述 RF 标签还包括：对用来给电池充电而从外部供应的电力与成为基准的电力进行比较的充电用比较电路；具有开关和负载的充电用保护电路部，并且，当在充电用比较电路中从外部供应的电力高于成为基准的电力时，通过接通充电用保护电路部的开关，来使充电用保护电路部工作。

[0020] 注意，本发明中的“连接”是指“电连接”的情况。

[0021] 通过采用本发明，可以意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配。从而，即使在 RF 标签与读取写入器之间的通讯距离极短的情况下，也可以防止因 RF 标签接收大电力而产生的故障，并且可以提高 RF 标签的可靠性。换言之，可以使 RF 标签正常地工作，而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

附图说明

[0022] 图 1 是表示本发明的第 1 实施方式的一个结构例子的框图；

[0023] 图 2 是表示本发明的第 1 实施例的框图；

[0024] 图 3 是表示根据本发明的第 1 实施例的输入电路部的一个结构例子的图；

[0025] 图 4 是表示根据本发明的第 3 实施例的输入电路部的变形例子的图；

[0026] 图 5 是表示根据本发明的第 5 实施例的输入电路部的变形例子的图；

[0027] 图 6 是表示本发明的第 6 实施例的框图；

[0028] 图 7 是表示本发明的第 6 实施例的框图；

[0029] 图 8 是表示根据本发明的第 7 实施例的输入电路部的一个结构例子的图；

- [0030] 图 9 是表示应用了本发明的第 6 实施例的 RF 标签的输入阻抗测定环境的框图；
- [0031] 图 10A 至 10F 是应用了本发明的第 6 实施例的 RF 标签的输入阻抗的测定结果的图；
- [0032] 图 11A 和 11B 是表示本发明的第 1 实施方式的一个结构例子的框图；
- [0033] 图 12A 至 12C 是说明本发明的第 10 实施例的图；
- [0034] 图 13A 至 13D 是说明本发明的第 8 实施例的图；
- [0035] 图 14A 和 14B 是说明本发明的第 8 实施例的图；
- [0036] 图 15A 和 15B 是说明本发明的第 8 实施例的图；
- [0037] 图 16A 和 16B 是说明本发明的第 8 实施例的图；
- [0038] 图 17A 和 17B 是说明本发明的第 9 实施例的图；
- [0039] 图 18 是说明本发明的第 9 实施例的图；
- [0040] 图 19 是说明本发明的第 8 实施例的图。

具体实施方式

[0041] 下面,参考附图对本发明的实施方式及实施例进行说明。但是,本发明可以通过多种不同的方式来实施,所属领域的技术人员可以很容易地理解的一个事实就是,其方式和详细内容可以被变换为各种各样的形式,而不脱离本发明的宗旨及其范围。因此,本发明不应该被解释为仅限定在实施方式及实施例所记载的内容中。此外,在用于说明本实施方式及实施例的所有附图中,相同的部分或具有相同功能的部分使用相同的符号,并省略其重复说明。

[0042] 实施方式 1

[0043] 将参考图 1 说明本发明的第一实施方式。

[0044] 如图 1 所示,本发明的 RF 标签包括电路部 11、整流电路 15、用于对输入电压 V_{IN} 与基准电压 V_{BIAS} 进行比较的单元的比较电路 12、以及保护电路部 10。保护电路部 10 包括开关 13 和负载 14。该开关 13 根据对输入电压 V_{IN} 与基准电压 V_{BIAS} 进行比较的结果来接通或断开。

[0045] 在图 1 的保护电路部 10 中,开关 13 和 +V 端子之间提供有改变输入阻抗的负载 14。在保护电路部 10 中,也可以在开关 13 和 -V 端子之间提供负载 14。再者,在保护电路部 10 中,当可以利用开关 13 本身的负荷时,就不需要提供负载 14。

[0046] 图 1 的比较电路 12 对输入电压 V_{IN} 与基准电压 V_{BIAS} 的电位进行比较,当从 +V 端子输入的电压低于 V_{BIAS} 时,使开关 13 维持断开状态,而当从 +V 端子输入的电压高于 V_{BIAS} 时,使开关 13 接通。

[0047] 也就是说,假设图 1 的保护电路部 10 之外的阻抗为 Z_1 ,当开关 13 接通时,保护电路部 10 的阻抗为 Z_2 。输入阻抗可以以 Z_1 和 Z_2 的并联连接而表现出来,从而输入阻抗为 $((1/Z_1 + 1/Z_2)^{-1})$ 。另一方面,当保护电路部 10 中的开关 13 断开时,保护电路部 10 的阻抗 Z_2 实质上为无限大,从而输入阻抗为 Z_1 。

[0048] 注意,不需要直接比较输入电压 V_{IN} 和基准电压 V_{BIAS} 。将用图 11A 和 11B 来具体说明。

[0049] 如图 11A 所示,当输入电压 V_{IN} 非常高时,在 +V 端子和 -V 端子之间串联连接电阻

器 R1 和电阻器 R2, 并且将电阻器 R1 和电阻器 R2 的连接点的电位设为输入电压 V_{IN2} 。也可以采用在比较电路 12 中对输入电压 V_{IN2} 与基准电压 V_{BIAS} 进行比较的方式。

[0050] 另外, 如图 11B 所示, 可以通过在输入电压 V_{IN} 和比较电路 12 之间提供电阻器 R1 来检测电流 I_2 , 并且在电流比较电路 16 中对检测出来的电流 I_2 与基准电流 I_1 进行比较。

[0051] 例如, 具有天线和 IC 芯片的 RF 标签利用由天线接收的电力来使其内部电路工作。

[0052] 在图 1 中, 天线的 + 端子连接到标记为 +V 的端子, 天线的 - 端子连接到标记为 -V 的端子。由天线接收的电力被传送到芯片本体内部, 由此内部电路工作。在此, 当读取写入器与 RF 标签之间的距离 (下面称作通讯距离) 极短, 由天线接收的电力过大, 即输入电压 V_{IN} 非常大时, 接通开关 13 来使保护电路部 10 的阻抗为 Z_2 。此时, 芯片本体的输入阻抗可以以 Z_1 和 Z_2 的并联连接而表现出来, 从而输入阻抗为 $((1/Z_1 + 1/Z_2)^{-1})$ 。通过采用图 1 的结构, 可以偏移天线与芯片本体之间的阻抗匹配, 因此即使天线接收大电力, 也可以使该大电力不过度地传送到 RF 标签内部。从而, 可以使 RF 标签正常地工作, 而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0053] 因此, 通过使用本发明, 可以在大电力供应到 RF 标签的情况下, 通过意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配, 即使天线接收大电力, 也可以使该大电力不过度地传送到 RF 标签内部。从而, 可以使 RF 标签正常地工作, 而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0054] 实施例 1

[0055] 将参考图 2 说明本发明的第 1 实施例。

[0056] 本发明的 RF 标签 100 包括接收来自读取写入器的电力及数据的天线 112、由输入电路部 121 和逻辑电路部 122 构成的芯片本体 120。另外, 也可以与芯片本体 120 分开形成天线 112, 并通过另外的工序进行连接以形成 RF 标签。更优选的是, 通过相同的工序来形成天线 112 和芯片本体 120。

[0057] RF 标签 100 的输入电路部 121 包括: 将从天线 112 接收的电力从交流转换为直流的整流电路部 103; 将稳定的电压供应到内部电路的恒压电源电路部 104; 在从天线 112 接收的电力过大的情况下, 保护内部电路的保护电路部 101 (也称为限制电路); 控制是否使保护电路部 101 工作的保护电路控制电路部 102; 产生供应到内部电路的时钟信号的时钟产生电路部 105; 将从天线 112 接收的数据解调为数字信号的解调电路部 106; 调制编码化了的数据的调制电路部 111。注意, 图 2 的保护电路控制电路部 102 相当于图 1 的比较电路 12。

[0058] RF 标签 100 的逻辑电路部 122 包括: 分析解调电路部解调的数据的指令分析部; 判断是否正确地接收了解调了的数据的判定电路部 107; 存储装置 108 (下面称作存储器); 控制存储器的控制器电路部 109; 使数据编码化的编码化电路部 110。

[0059] 关于根据本发明的第 1 实施例的输入电路部的结构将参考图 3 进行详细说明。

[0060] 在图 3 中, 用 +V 表示的端子连接到天线 112 的 + 端子, 用 -V 表示的端子连接到天线 112 的 - 端子。输入有被编码化电路部 110 编码化了的信号的调制电路部 111 进行负载调制。解调电路部 106 解调从 +V 端子输入的电波, 并输出解调了的信号。解调了的信号被输入到逻辑电路部 122 中的编码化电路部。输入有由整流电路部 103 整流的电压 V_{IN} 和 -V 端子的电压的恒压电源电路部 104 输出恒压化了的电源电压 V_{DD} 和基准电压 V_{BIAS} 。

端子连接到时钟产生电路部 105 及逻辑电路部 122, 给这些电路供应电源。V_BIAS 端子连接到保护电路控制电路部 102, 其成为用于决定节点 q 的电位的基准电压。输入有电源电压 VDD 和 -V 端子的电压的时钟产生电路部 105 输出基准时钟信号。时钟产生电路部 105 的输出端子连接到逻辑电路部 122, 给逻辑电路部 122 中的各个电路供应时钟信号。

[0061] 整流电路部 103 包括: 将从 +V 端子输入的交流电源转换(整流)为直流电源, 且给电容 302 充电的二极管 301; 将从 -V 端子输入的交流电源转换(整流)为直流电源, 且给电容 304 充电的二极管 303; 保持由二极管 301 整流的直流电源电压的电容 302; 对从 +V 端子输入的电波进行检波, 且保持由二极管 303 整流的电荷的电容 304。此外, RF 标签优选提供有在复位(不工作)时放出存储在芯片本体 120 中的电荷的电阻 305。

[0062] 二极管 301 的输出端子连接到电容 302, 输入端子连接到电容 304。电容 302 的一端连接到二极管 301, 另一端连接到 -V 端子。二极管 303 的输出端子连接到电容 304, 输入端子连接到 -V 端子。电容 304 的一端连接到 +V 端子, 另一端连接到二极管 303。在本说明书中, 整流电路部 103 的输出端子称为 VIN 端子。

[0063] 另外, 在 RF 标签中, 当提供复位(不工作)时放出存储在芯片本体 120 中的电荷的电阻 305 时, 电阻 305 的一端连接到 VIN 端子, 另一端连接到 -V 端子。

[0064] 另外, 本实施例示出了对整流电路部 103 采用被称为半波二倍压整流电路的电路结构的情况。但不局限于此, 也可以采用半波四倍压整流电路、半波六倍压整流电路或全波整流电路等。

[0065] 以下, 对图 3 所示的保护电路部 101 及保护电路控制电路部 102 进行详细说明。

[0066] 保护电路控制电路部 102 包括: 通过由恒压电源电路部 104 产生的基准电压 (V_BIAS) 驱动的晶体管 204; 位相补偿电容 205; 用于决定节点 p 的电位的二极管 207; 电阻 206; 接受节点 p 的电位变化而改变节点 q 的电位的晶体管 203。

[0067] 保护电路部 101 包括: 用于决定是否向负载 201 供给电流的晶体管 202; 当晶体管 202 接通时流过电流, 而改变芯片本体 120 的输入阻抗的负载 201。

[0068] 负载 201 根据保护电路控制电路部 102 的输出(节点 q 的电位)控制芯片本体 120 的输入阻抗的变化量。例如, 负载 201 由电容元件、电阻、电感器等构成。

[0069] 电阻 206 的一端连接到 VIN 端子, 另一端串联连接到二极管 207。二极管 207 的一端连接到电阻 206, 另一端连接到 -V 端子。在图 3 中, 电阻 206 与二极管 207 的连接点为节点 p。晶体管 203 的栅电极连接到节点 p, 源电极连接到 +V 端子, 漏电极连接到晶体管 204。晶体管 204 的栅电极连接到恒压电源电路部 104 的基准电压 (V_BIAS) 输出端子, 源电极连接到 -V 端子, 漏电极连接到晶体管 203。在图 3 中, 晶体管 204 与晶体管 203 的连接点为节点 q。晶体管 204 的源端子和漏端子之间连接有电容 205。晶体管 204 的漏电极连接到晶体管 202 的栅电极。晶体管 202 的栅电极连接到晶体管 204 的漏电极, 源电极连接到 -V 端子, 漏电极连接到负载 201。负载 201 的一端连接到晶体管 202 的漏电极, 另一端连接到 +V 端子。

[0070] 在图 3 中描述了串联连接 4 个二极管 207 的例子, 但二极管的个数不局限于此。只要在通常工作时(不欲使保护电路部 101 工作时)节点 p 可保持为不使晶体管 203 接通的电位, 即可。

[0071] 注意, 二极管 207、二极管 301 及二极管 303 不一定必须要使用二极管元件, 也可以

使 MOS 晶体管的栅电极和漏电极电连接而使用。

[0072] 在图 3 中,在通讯距离适当且 LRF 标签正常工作的状态下,通过恒压电源电路部 104 的功能,施加到晶体管 204 的栅电极的电压 (V_{BIAS}) 为一定值,从而晶体管 204 作为恒流电源发挥作用。

[0073] 此外,在节点 p 的电位低于二极管 207 的阈值电压的情况下,晶体管 203 处于断开状态,并且节点 q 的电位继续维持比 $-V$ 端子的电位高相当于晶体管 204 的阈值电压的电位。

[0074] 晶体管 204 的漏电极连接到晶体管 202 的栅电极,并且晶体管 202 处于断开状态。因此,在负载 201 中几乎不流过电流,芯片本体 120 的输入阻抗不变化。从而,RF 标签 100 正常地工作。

[0075] 在通讯距离极短,大电力供应到 RF 标签的情况下,当节点 p 的电位超过二极管 207 的阈值电压时,电流流过二极管 207,所以节点 p 的电位降低。由此,晶体管 203 接通。

[0076] 当晶体管 203 接通,电流流过节点 q 时,节点 q 的电位上升。节点 q 的电位超过晶体管 202 的阈值电压时,晶体管 202 接通,并且在负载 201 中流过电流。

[0077] 由于在负载 201 中流过电流,芯片本体 120 的阻抗变化。

[0078] 芯片本体 120 的输入阻抗变化,这意味着天线 112 与芯片本体 120 之间的阻抗匹配发生偏移。换言之,反射系数增加。

[0079] 一般来说,当供应电力一侧的输出阻抗与接收电力一侧的输入阻抗之间的匹配偏移时,发生电力反射,从而电力的传送效率低下。也就是说,为了将天线 112 接收的电力有效地传送到芯片本体 120,需要使天线 112 与芯片本体 120 的阻抗相匹配。

[0080] 本实施例也利用上述特性。在通讯距离极短,大电力供应到 RF 标签的情况下,通过使电流流过负载 201 来改变芯片本体 120 的阻抗,以意向性地偏移与天线 112 之间的阻抗匹配。因此,即使天线 112 接收大电力,也可以使该大电力不过度地传送到芯片本体 120 内部。从而,可以使 RF 标签工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0081] 以下,示出本实施例所说明的 RF 标签的输入阻抗的测定结果。

[0082] 图 9 表示应用了本实施例的 RF 标签的输入阻抗的测定环境。

[0083] 本测定通过同轴电缆 904 分别连接网络分析器 901 (Agilent Technologies 公司制造的 N5230A)、放大器 902 (R&K 公司制造的 RK-A250L-SMA) 和循环器 903 (NOVA MICROWAVE 公司制造的 0100CAS),并且在设置于电波屏蔽箱 905 中的手动探测器中提供高频测定用探针 906 (CASCADE MI CROTECH 公司制造的 ACP40-LW-GSG-200) 来执行。

[0084] 其中,循环器 903 具有 3 个端子。分别记为端子 1、端子 2、端子 3,从端子 1 输入的信号只输出到端子 2,从端子 2 输入的信号只输出到端子 3,从端子 3 输入的信号只输出到端子 1。在本测定中,对端子 3 以 $50\ \Omega$ 的电阻器执行端接,将循环器 903 用作输入到端子 1 的信号仅从端子 2 输出的隔离器。此外,根据测定样品 900 的输入阻抗,输入到测定样品 900 中的电力有时被反射。为了应付这样的情况,通过衰减器 907 (Hirose Electric 公司制造的 AT-1003) 来进行连接以保护放大器 902。

[0085] 图 10A 至 10D 是表示应用了本实施例的 RF 标签的输入阻抗的测定结果的图表。

[0086] 图 10A 是关于设置有电容元件作为负载的 RF 标签的史密斯圆图 (Smith chart),

其中在频率为 915MHz, 输入电力从 -2dBm 增加到 18dBm 的情况下, 对 RF 标签的输入阻抗以 50 Ω 规格化。图 10B 是关于设置有电阻元件作为负载的 RF 标签的史密斯圆图, 其中在频率为 915MHz, 输入电力从 -2dBm 增加到 18dBm 的情况下, 对 RF 标签的输入阻抗以 50 Ω 规格化。

[0087] 图 10A 和 10B 都显示出: 输入电力越增加, RF 标签的输入阻抗越靠近 50 Ω 。

[0088] 图 10C 是关于设置有电容元件作为负载的 RF 标签的在频率为 915MHz, 输入电力从 -2dBm 增加到 18dBm 时绘制出的相对于输入电力的 S11 的图表。图 10D 是关于设置有电阻元件作为负载的 RF 标签的在频率为 915MHz, 输入电力从 -2dBm 增加到 18dBm 时绘制出的相对于输入电力的 S11 的图表。

[0089] 在输入电力在至 13dBm 以前, 随着输入电力的增大, S11 逐渐减小。而在输入电力为 14dBm 左右时, S11 发生明显变化。在输入电力为 15dBm 以上时, S11 再次逐渐减小。根据上述结果, 可以得知在输入电力为 14dBm 以上时, 晶体管 202 接通, 并且 RF 标签的输入阻抗大幅度变化。

[0090] 在需要对 RF 标签的输入阻抗大幅度变化时的输入电力值进行调节的情况下, 将节点 p 设计为所希望的电位, 即可。此外, 在需要调节 RF 标签的输入阻抗的变化量的情况下, 将晶体管 202 中流动的电流以及负载 201 的大小设计为所希望的数值, 即可。

[0091] 图 10E 和 10F 是表示应用了本实施例的构成 RF 标签的芯片和天线之间的匹配度的图表。

[0092] 注意, 本说明书的匹配度是指在某一电力供应到装置时的供应电力 P_1 和实质上传送到装置内部的电力 P_2 之间的比率。通过考虑测定上述装置的输入阻抗而获得的反射系数, 来可以算出 P_2 。

[0093] 图 10E 是表示设置电容元件作为负载的 RF 标签的相对于供应电力的匹配度的图表, 图 10F 是表示设置电阻元件作为负载的 RF 标签的相对于供应电力的匹配度的图表。

[0094] 将 6dBm 的输入电力设为基准, 并将此时的匹配度设为 0dB。在输入电力至 13dBm 以前, 随着输入电力的增大, 匹配度逐渐减小。在输入电力为 14dBm 左右时, 匹配度明显恶化。在输入电力高于 16dBm 时, 匹配度为 -9dB 以下。根据上述结果, 可以得知在输入电力为 14dBm 以上时, 由于由天线接收的电力被反射, 因而不传送到 RF 标签内部的比率逐渐增加, 而且, 在输入电力为 16dBm 以上时, 由于由天线接收的电力几乎全部被反射, 因而几乎不传送到 RF 标签内部。

[0095] 一般来说, 天线的阻抗几乎与输入电力无关。也就是说, 图 10E 和 10F 所示的图表显示了将在施加 RF 标签正常工作所需要的最低工作电力时的 RF 标签的输入阻抗与天线的阻抗设为实现 100% 匹配 (符合) 的情况下, 当改变输入电力时的 RF 标签与天线之间的阻抗匹配的变化情况。

[0096] 根据上述测定, 在具有本实施例所说明的电路结构的 RF 标签中, 实际可以观察到相对于输入电力的芯片本体的输入阻抗的变化。由于可以通过改变芯片本体 120 的阻抗, 以意向性地偏移与天线 112 之间的阻抗匹配, 所以即使天线 112 接收大电力, 也可以使该大电力不过度地传送到芯片本体 120 内部。从而, 可以使 RF 标签工作, 而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0097] 如上所述, 通过采用本发明, 可以意向性地偏移构成 RF 标签的天线与芯片本体之

间的阻抗匹配。从而,即使在 RF 标签与读取写入器之间的通讯距离极短的情况下,也可以防止因 RF 标签接收大电力而产生的故障,并且可以提高 RF 标签的可靠性。换言之,可以使 RF 标签正常地工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0098] 实施例 2

[0099] 作为根据本发明的第 1 实施例的输入电路部的变形例子,可以省略图 3 中的负载 201。

[0100] 即使省略了负载 201,通过使晶体管 202 接通或断开,亦即通过在晶体管 202 中流过或不流过电流,也可以使芯片本体 120 的阻抗变化。可以根据所需要的芯片本体 120 的阻抗变化程度,预测应该提供到晶体管 202 的电流量。因此,晶体管 202 的尺寸被设计为能够流过使本体 120 的阻抗充分变化的电流量,即可。

[0101] 因此,即使在省略了负载 201 的情况下,也可以通过向晶体管 202 流过电流来改变芯片本体 120 的阻抗,意向性地偏移与天线 112 之间的阻抗匹配。由此,即使天线 112 接收大电力,也可以使该大电力不过度地传送到芯片本体 120 内部。从而,可以使 RF 标签工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0102] 另外,本实施例可以与其他实施方式以及实施例的技术要素组合来实施。也就是说,通过采用本发明,可以意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配。从而,即使在 RF 标签与读取写入器之间的通讯距离极短的情况下,也可以防止因 RF 标签接收大电力而产生的故障,并且可以提高 RF 标签的可靠性。换言之,可以使 RF 标签正常地工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0103] 实施例 3

[0104] 作为根据本发明的第 1 实施例的输入电路部的另一个变形例子,可以在整流电路部 300 的电容器 304 和二极管 301 之间提供保护电路部。

[0105] 将参考图 4 说明根据本发明的第 3 实施例的输入电路部。

[0106] 在图 4 中,用 +V 表示的端子连接到天线 112 的 + 端子,用 -V 表示的端子连接到天线 112 的 - 端子。输入有被编码化电路部 110 编码化了的信号的调制电路部 111 进行负载调制。解调电路部 106 解调从 +V 端子输入的电波,并输出解调了的信号。解调了的信号被输入到逻辑电路部 122 中的编码化电路部。输入有由整流电路部 300 整流的电压 VIN 和 -V 端子的电压的恒压电源电路部 104 输出恒压化了的电源电压 VDD 和基准电压 V_BIAS。VDD 端子连接到时钟产生电路部 105 及逻辑电路部 122,给这些电路供应电源。V_BIAS 端子连接到保护电路控制电路部 102,其成为用于决定节点 q 的电位的基准电压。输入有电源电压 VDD 和 -V 端子的电压的时钟产生电路部 105 输出基准时钟信号。时钟产生电路部 105 的输出端子连接到逻辑电路部 122,给逻辑电路部 122 中的各个电路供应时钟信号。

[0107] 整流电路部 300 包括:将从 +V 端子输入的交流电源转换(整流)为直流电源,且给电容 302 充电的二极管 301;将从 -V 端子输入的交流电源转换(整流)为直流电源,且给电容 304 充电的二极管 303;保持由二极管 301 整流的直流电源电压的电容 302;对从 +V 端子输入的电波进行检波,且保持由二极管 303 整流的电荷的电容 304。此外,RF 标签优选提供有在复位(不工作)时放出存储在芯片本体 120 中的电荷的电阻 305。

[0108] 二极管 301 的输出端子连接到电容 302,输入端子连接到电容 304。电容 302 的一端连接到二极管 301,另一端连接到 -V 端子。二极管 303 的输出端子连接到电容 304,输入

端子连接到 -V 端子。电容 304 的一端连接到 +V 端子,另一端连接到二极管 303。在本说明书中,整流电路部 300 的输出端子称为 VIN 端子。

[0109] 另外,在 RF 标签中,当提供复位(不工作)时放出存储在芯片本体 120 中的电荷的电阻 305 时,电阻 305 的一端连接到 VIN 端子,另一端连接到 -V 端子。

[0110] 以下,对图 4 所示的保护电路部 101 及保护电路控制电路部 102 的结构进行详细说明。

[0111] 保护电路控制电路部 102 包括:通过由恒压电源电路部 104 产生的基准电压 (V_{BIAS}) 驱动的晶体管 204;位相补偿电容 205;用于决定节点 p 的电位的二极管 207;电阻 206;接受节点 p 的电位变化而改变节点 q 的电位的晶体管 203。

[0112] 保护电路部 101 包括:用于决定是否向负载 201 供给电流的晶体管 202;当晶体管 202 接通时流过电流,而改变芯片本体 120 的输入阻抗的负载 201。

[0113] 电阻 206 的一端连接到 VIN 端子,另一端串联连接到二极管 207。二极管 207 的一端连接到电阻 206,另一端连接到 -V 端子。在图 4 中,电阻 206 与二极管 207 的连接点为节点 p。晶体管 203 的栅电极连接到节点 p,源电极连接到 +V 端子,漏电极连接到晶体管 204。晶体管 204 的栅电极连接到恒压电源电路部 104 的基准电压 (V_{BIAS}) 输出端子,源电极连接到 -V 端子,漏电极连接到晶体管 203。在图 4 中,晶体管 204 与晶体管 203 的连接点为节点 q。晶体管 204 的源端子和漏端子之间连接有电容 205。晶体管 204 的漏电极连接到晶体管 202 的栅电极。晶体管 202 的栅电极连接到晶体管 204 的漏电极,源电极连接到 -V 端子,漏电极连接到负载 201。负载 201 的一端连接到晶体管 202 的漏电极,另一端连接到 +V 端子。

[0114] 在图 4 中描述了串联连接 4 个二极管 207 的例子,但二极管的个数不局限于此。只要在通常工作时(不欲使保护电路部 101 工作时)节点 p 可保持为不使晶体管 203 接通的电位,即可。

[0115] 注意,二极管 207、二极管 301 及二极管 303 不一定必须要使用二极管元件,也可以使 MOS 晶体管的栅电极和漏电极电连接而使用。

[0116] 在图 4 中,在通讯距离适当且 RF 标签正常工作的状态下,通过恒压电源电路部 104 的功能,使施加到晶体管 204 的栅电极的电压 (V_{BIAS}) 为一定值,从而晶体管 204 作为恒流电源发挥作用。

[0117] 此外,在节点 p 的电位低于二极管 207 的阈值电压的情况下,晶体管 203 处于断开状态,并且节点 q 的电位继续维持比 -V 端子的电位高相当于晶体管 204 的阈值电压的电位。

[0118] 晶体管 204 的漏电极连接到晶体管 202 的栅电极,并且晶体管 202 处于断开状态。因此,在负载 201 中几乎不流过电流,芯片本体 120 的输入阻抗不变化。从而,RF 标签 100 正常地工作。

[0119] 在通讯距离极短,大电力供应到 RF 标签的情况下,当节点 p 的电位超过二极管 207 的阈值电压时,电流流过二极管 207,所以节点 p 的电位降低。由此,晶体管 203 接通。

[0120] 当晶体管 203 接通,电流流过节点 q 时,节点 q 的电位上升。节点 q 的电位超过晶体管 202 的阈值电压时,晶体管 202 接通,并且在负载 201 中流过电流。

[0121] 由于在负载 201 中流过电流,芯片本体 120 的阻抗变化。

[0122] 芯片本体 120 的输入阻抗变化,这意味着天线 112 与芯片本体 120 之间的阻抗匹配发生偏移。换言之,反射系数增加。

[0123] 一般来说,当供应电力一侧的输出阻抗与接收电力一侧的输入阻抗之间的匹配偏移时,发生电力反射,从而电力的传送效率低下。也就是说,为了将天线 112 接收的电力有效地传送到芯片本体 120,需要配合天线 112 与芯片本体 120 的阻抗匹配。

[0124] 本实施例也利用上述特性。在通讯距离极短,大电力供应到 RF 标签的情况下,通过使电流流过负载 201 来改变芯片本体 120 的阻抗,以意向性地偏移与天线 112 之间的阻抗匹配。因此,即使天线 112 接收大电力,也可以使该大电力不过度地传送到芯片本体 120 内部。从而,可以使 RF 标签工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0125] 另外,本实施例可以与其他实施方式以及实施例的技术要素组合来实施。也就是说,通过采用本发明,可以意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配。从而,即使在 RF 标签与读取写入器之间的通讯距离极短的情况下,也可以防止因 RF 标签接收大电力而产生的故障,并且可以提高 RF 标签的可靠性。换言之,可以使 RF 标签正常地工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0126] 实施例 4

[0127] 作为根据本发明的第 3 实施例的输入电路部的变形例子,可以省略图 4 的负载 201。

[0128] 即使省略了负载 201,也通过使晶体管 202 接通或断开,亦即通过在晶体管 202 中流过或不流过电流,可以使芯片本体 120 的阻抗变化。可以根据所需要的芯片本体 120 的阻抗变化程度,预测应该提供到晶体管 202 的电流量。因此,晶体管 202 的尺寸被设计为能够流过使本体 120 的阻抗充分变化的电流量,即可。

[0129] 因此,即使在省略了负载 201 的情况下,也可以通过向晶体管 202 流过电流来改变芯片本体 120 的阻抗,来意向性地偏移与天线 112 之间的阻抗匹配。由此,即使天线 112 接收大电力,也可以使该大电力不过度地传送到芯片本体 120 内部。从而,可以使 RF 标签工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0130] 另外,本实施例可以与其他实施方式以及实施例的技术要素组合来实施。也就是说,通过采用本发明,可以意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配。从而,即使在 RF 标签与读取写入器之间的通讯距离极短的情况下,也可以防止因 RF 标签接收大电力而产生的故障,并且可以提高 RF 标签的可靠性。换言之,可以使 RF 标签正常地工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0131] 实施例 5

[0132] 将参考图 5 说明根据本发明的第 5 实施例的输入电路部。

[0133] 在图 5 中,用 +V 表示的端子连接到天线 112 的 + 端子,用 -V 表示的端子连接到天线 112 的 - 端子。输入有被编码化电路部 110 编码化了的信号的调制电路部 111 进行负载调制。解调电路部 106 解调从 +V 端子输入的电波,并输出解调了的信号。解调了的信号被输入到逻辑电路部 122 中的编码化电路部。输入有由整流电路部 500 整流的电压 V_{IN} 和 -V 端子的电压的恒压电源电路部 104 输出恒压化了的电源电压 V_{DD} 和基准电压 V_{BIAS} 。 V_{DD} 端子连接到时钟产生电路部 105 及逻辑电路部 122,给这些电路供应电源。 V_{BIAS} 端子连

接到保护电路控制电路部 102,其成为用于决定节点 q 的电位的基准电压。输入有电源电压 VDD 和 -V 端子的电压的时钟产生电路部 105 输出基准时钟信号。时钟产生电路部 105 的输出端子连接到逻辑电路部 122,给逻辑电路部 122 中的各个电路供应时钟信号。

[0134] 以下,对图 5 所示的保护电路部 101 和保护电路控制电路部 102 的结构进行详细说明。

[0135] 保护电路控制电路部 102 包括:由恒压电源电路部 104 产生的基准电压 (V_BIAS) 驱动的晶体管 204;位相补偿电容 205;用于决定节点 p 的电位的二极管 207;电阻 206;接受节点 p 的电位变化而改变节点 q 的电位的晶体管 203。保护电路部 101 包括晶体管 208,该晶体管 208 根据节点 q 的电位变化而被控制,且在 -V 端子的电位为比 +V 端子的电位高的高电位时,将电荷供应到电容 504。

[0136] 整流电路部 500 包括:将从 +V 端子输入的交流电源转换(整流)为直流电源,且给电容 502 充电的二极管 501;保持由二极管 501 整流的直流电源电压的电容 502;对从 +V 端子输入的电波进行检波,且保持从晶体管 208 供应的电荷的电容 504。此外,RF 标签优选提供有在复位(不工作)时放出存储在芯片本体 120 中的电荷的电阻 505。

[0137] 二极管 501 的输出端子连接到电容 502,输入端子连接到电容 504。电容 502 的一端连接到二极管 501,另一端连接到 -V 端子。电容 504 的一端连接到 +V 端子,另一端连接到二极管 208。在本说明书中,整流电路部 500 的输出端子称为 VIN2 端子。

[0138] 另外,在 RF 标签中,当提供复位(不工作)时放出存储在芯片本体 120 中的电荷的电阻 505 时,电阻 505 的一端连接到 VIN2 端子,另一端连接到 -V 端子。

[0139] 二极管 207 及二极管 501 不一定必须要使用二极管元件,也可以使 MOS 晶体管的栅电极和漏电极电连接而使用。

[0140] 电阻 206 的一端连接到 VIN2 端子,另一端串联连接到二极管 207。二极管 207 的一端连接到电阻 206,另一端连接到 -V 端子。在图 5 中,电阻 206 与二极管 207 的连接点为节点 p。晶体管 203 的栅电极连接到节点 p,源电极连接到 +V 端子,漏电极连接到晶体管 204。晶体管 204 的栅电极连接到恒压电源电路部 104 的基准电压 (V_BIAS) 输出端子,源电极连接到 -V 端子,漏电极连接到晶体管 203。在图 5 中,晶体管 204 与晶体管 203 的连接点为节点 q。晶体管 204 的源端子和漏端子之间连接有电容 205。晶体管 204 的漏电极连接到晶体管 208 的栅电极。晶体管 208 的栅电极连接到晶体管 204 的漏电极,图 5 中用 s 表示的电极连接到 -V 端子,图 5 中用 d 表示的电极连接到整流电路部 500 的电容 504 的一端。

[0141] 在图 5 中描述了串联连接 4 个二极管 207 的例子,但二极管的个数不局限于此。只要在通常工作时(不欲使保护电路部 101 工作时)节点 p 可保持为不使晶体管 203 接通的电位,即可。

[0142] 在通讯距离适当且 RF 标签正常工作的状态下,通过恒压电源电路部 104 的功能,使施加到晶体管 204 的栅电极的电压 (V_BIAS) 为一定值,从而晶体管 204 作为恒流电源发挥作用。

[0143] 此外,在节点 p 的电位低于二极管 207 的阈值电压的情况下,晶体管 203 处于断开状态,并且节点 q 的电位继续维持比 -V 端子的电位高相当于晶体管 204 的阈值电压的电位。

[0144] 晶体管 204 的漏电极连接到晶体管 208 的栅电极,并且晶体管 208 处于断开状态。因此,芯片本体 120 的输入阻抗不变化。从而,RF 标签 100 正常地工作。

[0145] 在通讯距离极短,大电力供应到 RF 标签的情况下,当节点 p 的电位超过二极管 207 的阈值电压时,电流流过二极管 207,所以节点 p 的电位降低。由此,晶体管 203 接通。

[0146] 当晶体管 203 接通,电流流过节点 q 时,节点 q 的电位上升。节点 q 的电位超过晶体管 208 的阈值电压时,晶体管 208 接通。在此,流动在晶体管 208 的源电极和漏电极之间的电流的方向根据输入电力而反转。当漏电极的电位低于源电极的电位时,电流从 s 流向 d 的方向,因此电容 502 被充电。当漏电极的电位高于源电极的电位时,电流从 d 流向 s 的方向,因此流过二极管 501 的电流减少。

[0147] 在图 5 中,当从晶体管 208 的 s 向 d 的方向流过电流时,与电流不流动的情况相比,芯片本体 120 的阻抗变化。

[0148] 芯片本体 120 的输入阻抗变化,这意味着天线 112 与芯片本体 120 之间的阻抗匹配发生偏移。换言之,反射系数增加。

[0149] 一般来说,当供应电力一侧的输出阻抗与接收电力一侧的输入阻抗之间的匹配偏移时,发生电力反射,从而电力的传送效率低下。也就是说,为了将天线 112 接收的电力有效地传送到芯片本体 120,需要配合天线 112 与芯片本体 120 的阻抗匹配。

[0150] 本实施例也利用上述特性。在通讯距离极短,大电力供应到 RF 标签的情况下,通过从晶体管 208 的源端子向漏端子的方向流过电流,来改变芯片本体 120 的阻抗,以意向性地偏移与天线 112 之间的阻抗匹配。因此,即使天线 112 接收大电力,也可以使该大电力不过度地传送到芯片本体 120 内部。从而,可以使 RF 标签工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0151] 另外,本实施例可以与其他实施方式以及实施例的技术要素组合来实施。也就是说,通过采用本发明,可以意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配。从而,即使在 RF 标签与读取写入器之间的通讯距离极短的情况下,也可以防止因 RF 标签接收大电力而产生的故障,并且可以提高 RF 标签的可靠性。换言之,可以使 RF 标签正常地工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0152] 实施例 6

[0153] 将参考图 6 说明本发明的第 6 实施例。

[0154] 本发明的 RF 标签 400 包括接收来自读取写入器的电力及数据的天线 113、电池 401、控制电池 401 的充电放电的充电电路部 123。

[0155] 充电电路部 123 包括:监视由整流电路部 600 整流的电源电压,且管理电池 401 的充电状态的充电机构控制电路部 410;将从天线 113 接收的电力从交流转换为直流的整流电路部 600;在从天线 113 接收的电力过大的情况下,保护内部电路的充电用保护电路部 101b;控制是否使充电用保护电路部 101b 工作的充电用保护电路控制电路部 102b(也称为充电用比较电路)。

[0156] 另外,也可以与充电电路部 123 及电池 401 分开形成天线 113,并通过另外的工序进行连接以形成 RF 标签。更优选的是,通过相同的工序来形成天线 113 和充电电路部 123 及天线 401。

[0157] 在本说明书中,电池是指通过充电可以恢复连续使用时间的电池。

[0158] 作为电池,优选使用形成为片状的电池,例如锂电池,更优选的是,使用凝胶状电解质的锂聚合物电池、锂离子电池等。通过使用形成为片状的电池,可以实现小型化(薄型化)。当然,只要是可充电的电池,就不局限于上述电池。既可使用可充电放电的电池如镍氢电池、镍镉电池,又可使用大容量的电容器等。

[0159] 将参考图 7 说明根据本发明的第 6 实施例的充电电路部的结构。

[0160] 在图 7 中,用 +V2 表示的端子连接到天线 113 的 + 端子,用 -V2 表示的端子连接到天线 113 的 - 端子。输入有由整流电路部 600 整流的电源 VIN2 的充电机构控制电路部 410 输出恒压化了的电源电压 VDD2 和基准电压 V2_BIAS。恒压化了的电源电压 VDD2 供应到电池 401。基准电压 V2_BIAS 供应到充电用保护电路控制电路部 102b。

[0161] 整流电路部 600 包括:将从 +V2 端子输入的交流电源转换(整流)为直流电源,且给电容 602 充电的二极管 601;将从 -V2 端子输入的交流电源转换(整流)为直流电源,且给电容 604 充电的二极管 603;保持由二极管 601 整流的直流电源电压的电容 602;对从 +V2 端子输入的电波进行检波,且保持由二极管 603 整流的电荷的电容 604。

[0162] 二极管 601 的输出端子连接到电容 602,输入端子连接到电容 604。电容 602 的一端连接到二极管 601,另一端连接到 -V2 端子。二极管 603 的输出端子连接到电容 604,输入端子连接到 -V2 端子。电容 604 的一端连接到 +V2 端子,另一端连接到二极管 603。在本说明书中,整流电路部 600 的输出端子称为 VIN3 端子。

[0163] 以下,对充电用保护电路部 101b 及充电用保护电路控制电路部 102b 进行详细说明。

[0164] 充电用保护电路控制电路部 102b 包括:通过由充电机构控制电路部 410 产生的基准电压 (V2_BIAS) 驱动的晶体管 204;位相补偿电容 205;用于决定节点 p 的电位的二极管 207;电阻 206;接受节点 p 的电位变化而改变节点 q 的电位的晶体管 203。

[0165] 充电用保护电路部 101b 包括:用于决定是否向负载 201 供给电流的晶体管 202;当晶体管 202 接通时流过电流,而改变芯片本体 120 的输入阻抗的负载 201。

[0166] 负载 201 根据充电用保护电路控制电路部 102b 的输出(节点 q 的电位)控制芯片本体 120 的输入阻抗的变化量。例如,作为负载 201 使用电容元件、电阻、电感器等。

[0167] 电阻 206 的一端连接到 VIN3 端子,另一端串联连接到二极管 207。二极管 207 的一端连接到电阻 206,另一端连接到 -V2 端子。在图 7 中,电阻 206 与二极管 207 的连接点为节点 p。晶体管 203 的栅电极连接到节点 p,源电极连接到 VIN2 端子,漏电极连接到晶体管 204。晶体管 204 的栅电极连接到充电机构控制电路部 410 的基准电压 (V2_BIAS) 输出端子,源电极连接到 -V2 端子,漏电极连接到晶体管 203。在图 7 中,晶体管 204 与晶体管 203 的连接点为节点 q。晶体管 204 的源端子和漏端子之间连接有电容 205。晶体管 204 的漏电极连接到晶体管 202 的栅电极。晶体管 202 的栅电极连接到晶体管 204 的漏电极,源电极连接到 -V2 端子,漏电极连接到负载 201。负载 201 的一端连接到晶体管 202 的漏电极,另一端连接到 +V2 端子。

[0168] 在图 7 中描述了串联连接 4 个二极管 207 的例子,但二极管的个数不局限于此。只要在通常工作时(不欲使充电用保护电路部 101b 工作时)节点 p 可保持为不使晶体管 203 接通的电位,即可。

[0169] 注意,二极管 207、二极管 601 及二极管 603 不一定必须使要用二极管元件,也可以

使 MOS 晶体管的栅电极和漏电极电连接而使用。

[0170] 在通讯距离适当且 RF 标签正常工作的状态下,通过充电机构控制电路部 410 的功能,使施加到晶体管 204 的栅电极的电压 (V2_BIAS) 为一定值,从而晶体管 204 作为恒流电源发挥作用。

[0171] 此外,在节点 p 的电位低于二极管 207 的阈值电压的情况下,晶体管 203 处于断开状态,并且节点 q 的电位继续维持比 -V2 端子的电位高相当于晶体管 204 的阈值电压的电位。

[0172] 晶体管 204 的漏电极连接到晶体管 202 的栅电极,并且晶体管 202 处于断开状态。因此,芯片本体 120 的输入阻抗不变化,RF 标签 400 正常地工作。

[0173] 在通讯距离极短,大电力供应到 RF 标签的情况下,当节点 p 的电位超过二极管 207 的阈值电压时,电流流过二极管 207,所以节点 p 的电位降低。由此,晶体管 203 接通。

[0174] 当晶体管 203 接通,电流流过节点 q 时,节点 q 的电位上升。节点 q 的电位超过晶体管 202 的阈值电压时,晶体管 202 接通,并且在负载 201 中流过电流。

[0175] 由于在负载 201 中流过电流,芯片本体 120 的阻抗变化。

[0176] 对天线 113 一侧来说的充电电路部 123 的输入阻抗变化,意味着天线 113 与充电电路部 123 之间的阻抗匹配发生偏移。换言之,反射系数增加。

[0177] 一般来说,当供应电力一侧的输出阻抗与接收电力一侧的输入阻抗之间的匹配偏移时,发生电力反射,从而电力的传送效率低下。也就是说,为了将天线 113 接收的电力有效地传送到充电电路部 123,需要配合天线 113 与充电电路部 123 的阻抗匹配。

[0178] 本实施例也利用上述特性。在通讯距离极短,大电力供应到 RF 标签的情况下,通过使电流流过负载 201 来改变充电电路部 123 的阻抗,以意向性地偏移与天线 113 之间的阻抗匹配。因此,即使天线 113 接收大电力,也可以使该大电力不过度地传送到充电电路部 123 内部。从而,可以对电池 401 充电,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0179] 另外,本实施例可以与其他实施方式以及实施例的技术要素组合来实施。也就是说,通过采用本发明,可以意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配。从而,即使在 RF 标签与读取写入器之间的通讯距离极短的情况下,也可以防止因 RF 标签接收大电力而产生的故障,并且可以提高 RF 标签的可靠性。换言之,可以使 RF 标签正常地工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0180] 实施例 7

[0181] 将参考图 8 说明本发明的第 7 实施例。

[0182] 本发明的 RF 标签 700 包括接收来自读取写入器的电力及数据的天线 112;用于接收电池 401 充电所需要的电波的天线 113;由输入电路部 121、逻辑电路部 122 和充电电路部 123 构成的芯片本体 120。另外,也可以与芯片本体 120 分开形成天线 112,并通过之后的工序将天线与芯片本体集成到一起。更优选的是,集成形成天线 112 和芯片本体 120。

[0183] RF 标签 700 的输入电路部 121 包括:将从天线 112 接收的电力从交流转换为直流的整流电路部 103;将稳定的电压供应到内部电路的恒压电源电路部 104;在从天线 112 接收的电力过大的情况下,保护内部电路的保护电路部 101;控制是否使保护电路部 101 工作的保护电路控制电路部 102;产生供应到内部电路的时钟信号的时钟产生电路部 105;将从

天线 112 接收的数据解调为数字信号的解调电路部 106 ;调制编码化了的的数据的调制电路部 111。

[0184] RF 标签 700 的逻辑电路部 122 包括 :分析解调电路部 106 解调的数据的指令分析部 ;判断是否正确地接收了解调了的的数据的判定电路部 107 ;存储装置 (下面称作存储器) 108 ;控制存储器的控制器电路部 109 ;使数据编码化的编码化电路部 110。

[0185] 本实施例的输入电路部 121 可以采用所述第 1 实施例至第 5 实施例中的任何结构例子。另外,也可以不连接输入电路部 121 所使用的保护电路部 101 以及保护电路控制电路部 102,而只连接以下说明的充电电路部 123。下面,将参考图 3 说明使用第 1 实施例的输入电路部 121 的情况。

[0186] 在图 3 中,用 +V 表示的端子连接到天线 112 的 + 端子,用 -V 表示的端子连接到天线 112 的 - 端子。输入有被编码化电路部 110 编码化了的信号的调制电路部 111 进行负载调制。解调电路部 106 解调从 +V 端子输入的电波,并输出解调了的信号。解调了的信号被输入到逻辑电路部 122 中的编码化电路部。

[0187] 输入有由整流电路部 103 整流的电压 VIN 和 -V 端子的电压的恒压电源电路部 104 输出恒压化了的电源电压 VDD 和基准电压 V_BIAS。VDD 端子连接到时钟产生电路部 105 及逻辑电路部 122,给这些电路供应电源。V_BIAS 端子连接到保护电路控制电路部 102,其成为用于决定节点 q 的电位的基准电压。输入有电源电压 VDD 和 -V 端子的电压的时钟产生电路部 105 输出基准时钟信号。时钟产生电路部 105 的输出端子连接到逻辑电路部 122,给逻辑电路部 122 中的各个电路供应时钟信号。

[0188] 整流电路部 103 包括 :将从 +V 端子输入的交流电源转换 (整流) 为直流电源,且给电容 302 充电的二极管 301 ;将从 -V 端子输入的交流电源转换 (整流) 为直流电源,且给电容 304 充电的二极管 303 ;保持由二极管 301 整流的直流电源电压的电容 302 ;对从 +V 端子输入的电波进行检波,且保持由二极管 303 整流的电荷的电容 304。此外,RF 标签优选提供有在复位 (不工作) 时放出存储在芯片本体 120 中的电荷的电阻 305。

[0189] 二极管 301 的输出端子连接到电容 302,输入端子连接到电容 304。电容 302 的一端连接到二极管 301,另一端连接到 -V 端子。二极管 303 的输出端子连接到电容 304,输入端子连接到 -V 端子。电容 304 的一端连接到 +V 端子,另一端连接到二极管 303。在本说明书中,整流电路部 103 的输出端子称为 VIN 端子。

[0190] 另外,在 RF 标签中,当提供复位 (不工作) 时放出存储在芯片本体 120 中的电荷的电阻 305 时,电阻 305 的一端连接到 VIN 端子,另一端连接到 -V 端子。

[0191] 以下,对保护电路部 101 及保护电路控制电路部 102 进行详细说明。

[0192] 保护电路控制电路部 102 包括 :通过由恒压电源电路部 104 产生的基准电压 (V_BIAS) 驱动的晶体管 204 ;位相补偿电容 205 ;用于决定节点 p 的电位的二极管 207 ;电阻 206 ;接受节点 p 的电位变化而改变节点 q 的电位的晶体管 203。

[0193] 保护电路部 101 包括 :用于决定是否向负载 201 供给电流的晶体管 202 ;当晶体管 202 接通时流过电流,而改变芯片本体 120 的输入阻抗的负载 201。

[0194] 负载 201 根据保护电路控制电路部 102 的输出 (节点 q 的电位) 控制芯片本体 120 的输入阻抗的变化量。例如,负载 201 由电容元件、电阻、电感器等构成。

[0195] 电阻 206 的一端连接到 VIN 端子,另一端串联连接到二极管 207。二极管 207 的一

端连接到电阻 206,另一端连接到 -V 端子。在图 3 中,电阻 206 与二极管 207 的连接点为节点 p。晶体管 203 的栅电极连接到节点 p,源电极连接到 VIN 端子,漏电极连接到晶体管 204。晶体管 204 的栅电极连接到恒压电源电路部 104 的基准电压 (V_BIAS) 输出端子,源电极连接到 -V 端子,漏电极连接到晶体管 203。在图 3 中,晶体管 204 与晶体管 203 的连接点为节点 q。晶体管 204 的源端子和漏端子之间连接有电容 205。晶体管 204 的漏电极连接到晶体管 202 的栅电极。晶体管 202 的栅电极连接到晶体管 204 的漏电极,源电极连接到 -V 端子,漏电极连接到负载 201。负载 201 的一端连接到晶体管 202 的漏电极,另一端连接到 +V 端子。

[0196] 在图 3 中描述了串联连接 4 个二极管 207 的例子,但二极管的个数不局限于此。只要在通常工作时(不欲使保护电路部 101 工作时)节点 p 可保持为不使晶体管 203 接通的电位,即可。

[0197] 注意,二极管 207、二极管 301、二极管 303 不一定必须要使用二极管元件,也可以使用 MOS 晶体管的栅电极和漏电极电连接而使用。

[0198] 将参考图 7 说明作为本实施例的充电电路部 123 采用所述第 6 实施例的结构的情况。

[0199] 充电电路部 123 包括:电池 401;监视由整流电路部 600 整流的电源电压,且管理电池 401 的充电状态的充电机构控制电路部 410;将从天线 113 接收的电力从交流转换为直流的整流电路部 600;在从天线 113 接收的电力过大的情况下,保护内部电路的充电用保护电路部 101b;控制是否使充电用保护电路部 101b 工作的充电用保护电路控制电路部 102b(也称为充电用比较电路)。

[0200] 在本说明书中,电池是指通过充电可以恢复连续使用时间的电池。

[0201] 作为电池,优选使用形成为片状的电池,例如锂电池,更优选的是,使用凝胶状电解质的锂聚合物电池、锂离子电池等。通过使用形成为片状的电池,可以实现小型化(薄型化)。当然,只要是可充电的电池,就不局限于上述电池。既可使用可充电放电的电池如镍氢电池、镍镉电池,又可使用大容量的电容器等。

[0202] 在通讯距离适当且 RF 标签正常工作的状态下,通过充电机构控制电路部 410 的功能,使施加到晶体管 204 的栅电极的电压 (V2_BIAS) 为一定值,从而晶体管 204 作为恒流电源发挥作用。

[0203] 此外,在节点 p 的电位低于二极管 207 的阈值电压的情况下,晶体管 203 处于断开状态,并且晶体管 204 的漏电压继续维持与 -V2 端子的电位相同的电位。

[0204] 晶体管 204 的漏电极连接到晶体管 202 的栅电极,晶体管 202 一直处于断开状态。因此,在负载 201 中不流过电流,芯片本体 120 的输入阻抗不变化。从而,RF 标签 700 正常地动作。

[0205] 在通讯距离极短,大电力供应到 RF 标签的情况下,当节点 p 的电位超过二极管 207 的阈值电压时,电流流过二极管 207,所以节点 p 的电位降低。由此,晶体管 203 接通。

[0206] 当晶体管 203 接通,电流流过节点 q 时,节点 q 的电位上升。节点 q 的电位超过晶体管 202 的阈值电压时,晶体管 202 接通,并且在负载 201 中流过电流。

[0207] 由于在负载 201 中流过电流,芯片本体 120 的阻抗变化。

[0208] 芯片本体 120 的输入阻抗变化,这意味着天线 112 及天线 113 与芯片本体 120 之

间的阻抗匹配发生偏移。换言之,反射系数增加。

[0209] 一般来说,当供应电力一侧的输出阻抗与接收电力一侧的输入阻抗之间的匹配偏移时,发生电力反射,从而电力的传送效率低下。也就是说,为了将天线 112 及天线 113 接收的电力有效地传送到芯片本体 120,需要配合天线 112 及天线 113 与芯片本体 120 的阻抗匹配。

[0210] 本实施例也利用上述特性。在通讯距离极短,大电力供应到 RF 标签的情况下,通过使电流流过负载 201 来改变芯片本体 120 的阻抗,以意向性地偏移与天线 112 及天线 113 之间的阻抗匹配。因此,即使天线 112 及天线 113 接收大电力,也可以使该大电力不过度地传送到芯片本体 120 内部。从而,可以使 RF 标签工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0211] 另外,通过采用本实施例,即使在通讯距离很远,仅通过来自读取写入器的接收电波不可能获得 RF 标签的内部电路工作所需要的电力的情况下,也可以利用充电于电池中的电源来进行与读取写入器之间的通讯。

[0212] 另外,如果电池的充电容量充分大,可以安装易失性存储器如 DRAM(动态随机存取存储器)或 SRAM(静态随机存取存储器)作为 RF 标签 700 的存储装置。

[0213] 本实施例描述了使用天线 112 及天线 113 的两种天线的情况。通过将两种天线设计为分别具有不同的共振频率,可以在与读取写入器进行通讯时之外的期间对电池进行充电。

[0214] 另外,作为根据本发明的第 6 实施例的输入电路部的变形例子,天线 112 和天线 113 可以为相同的天线。

[0215] 由于将相同的天线用于与读取写入器的通讯和电池充电的两种用途,因此可以使 RF 标签的尺寸小型化。

[0216] 另外,本实施例可以与其他实施方式以及实施例的技术要素组合来实施。也就是说,通过采用本发明,可以意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配。从而,即使在 RF 标签与读取写入器之间的通讯距离极短的情况下,也可以防止因 RF 标签接收大电力而产生的故障,并且可以提高 RF 标签的可靠性。换言之,可以使 RF 标签正常地工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0217] 实施例 8

[0218] 在本实施例中,将描述构成 RF 标签的天线及晶体管的制造例子。

[0219] 注意,在本说明书中所述的以无线通信的方式进行数据交换的 RF 标签也相当于具有通过利用半导体特性而发挥功能的元件如晶体管等的装置。因此,在本说明书中有时将 RF 标签也称作半导体装置。

[0220] 首先,用图 19 表示构成本发明的 RF 标签的半导体元件的布局图。图 19 所示的布局图显示对应于图 3 所示的电路图中的保护电路部 101 及保护电路控制电路部 102 的部分。图 19 是表示作为实例的由电阻元件构成的负载 201、晶体管 202、晶体管 203、晶体管 204、电容 205、电阻 206、二极管 207 的各元件通过布线相连接的布局图。下面,对关于图 19 所示的晶体管 202、晶体管 203、晶体管 204 的制造例子,通过参考图 13 至图 16 进行详细说明,并且描述在该晶体管上设置天线的例子。另外,在下文中,作为本实施例所描述的晶体管,将说明使用形成在绝缘衬底上的半导体膜来制造晶体管的方式。

[0221] 在衬底 1601 的一个表面上形成剥离层 1602,接着形成成为基底的绝缘膜 1603 和非晶半导体膜 1604(例如,包含非晶硅的膜)(图 13A)。剥离层 1602、绝缘膜 1603、以及非晶半导体膜 1604 可以连续形成。通过进行连续形成,可以使这些膜不暴露于大气中,从而可以防止杂质混入。

[0222] 作为衬底 1601,优选使用玻璃衬底、石英衬底、金属衬底、不锈钢衬底、具有耐受本工序的处理温度的耐热性的塑料衬底等。在使用上述衬底的情况下,对其面积和形状没有大的限定,从而,通过使用例如一个边长为一米以上的矩形衬底作为衬底 1601,可以飞跃性地提高生产率。该优点与使用圆形的硅衬底的情况相比,是个很大的优势。因此,在与硅衬底相比即使将集成电路部和天线形成为具有大尺寸的情况下,也可以实现低成本化。

[0223] 注意,在本工序中,在衬底 1601 的整个表面上设置剥离层 1602,然而根据需要,还可以在衬底 1601 的整个表面上设置了剥离层之后,通过光刻法选择性地提供剥离层 1602。此外,这里与衬底 1601 接触地形成剥离层 1602,然而根据需要,还可以与衬底 1601 接触地形成绝缘膜如氧化硅(SiO_x)膜、氧氮化硅(SiO_xN_y)($x > y$)膜、氮化硅(SiN_x)膜、氮氧化硅(SiN_xO_y)($x > y$)膜,然后与该绝缘膜接触地形成剥离层 1602。

[0224] 剥离层 1602 可以采用金属膜以及金属膜和金属氧化膜的叠层结构等。作为金属膜,可以使用由选自钨(W)、钼(Mo)、钛(Ti)、钽(Ta)、铌(Nb)、镍(Ni)、钴(Co)、锆(Zr)、锌(Zn)、钌(Ru)、铑(Rh)、钯(Pd)、锇(Os)、以及铱(Ir)的元素、以上述元素为其主要成分的合金材料或化合物材料构成的膜的单层或叠层。此外,这些材料可以使用溅射法或等离子体 CVD 法等各种 CVD 法形成。作为金属膜和金属氧化膜的叠层结构,可以通过在形成上述的金属膜之后,在氧气氛下或在 N_2O 气氛下进行等离子体处理或者在氧气氛下或在 N_2O 气氛下进行加热处理,来在金属膜的表面上提供该金属膜的氧化物或氧氮化物。另外,也可以在形成金属膜之后,通过使用臭氧水等氧化力强的溶液对金属膜的表面进行处理,来在金属膜的表面上提供该金属膜的氧化物或氧氮化物。

[0225] 作为绝缘膜 1603,通过溅射法或等离子体 CVD 法等以单层或叠层形成包含硅的氧化物或硅的氮化物的膜。在成为基底的绝缘膜具有两层结构的情况下,例如可以形成氮氧化硅膜作为第一层,且形成氧氮化硅膜作为第二层。在成为基底的绝缘膜具有三层结构的情况下,氧化硅膜、氮氧化硅膜和氧氮化硅膜可以分别形成第一层绝缘膜、第二层绝缘膜和第三层绝缘膜。可选地,氧氮化硅膜、氮氧化硅膜和氧氮化硅膜可以分别形成第一层绝缘膜、第二层绝缘膜和第三层绝缘膜。成为基底的绝缘膜用作阻挡膜,该阻挡膜防止来自衬底 1601 的杂质的侵入。

[0226] 通过溅射法、LPCVD 法、等离子体 CVD 法等以 25 至 200nm(优选以 30 至 150nm)的厚度形成半导体膜 1604。作为半导体膜 1604,例如形成非晶硅膜,即可。

[0227] 然后,通过对非晶半导体膜 1604 照射激光束来进行结晶化。此外,也可以通过组合激光晶化法、利用 RTA 或退火炉的热晶化法、利用促进结晶化的金属元素的热晶化法等方法来结晶非晶半导体膜 1604。之后,将得到的晶体半导体膜蚀刻成所希望的形状,由此形成半导体膜 1604a 至 1604d,并且覆盖该半导体膜 1604a 至 1604d 地形成栅极绝缘膜 1605(图 13B)。

[0228] 以下,简单地描述半导体膜 1604a 至 1604d 的制造工序的一例。首先,通过等离子体 CVD 法形成 50 至 60nm 厚的非晶半导体膜(例如非晶硅膜)。接下来,将包含作为促进

结晶化的金属元素的镍的溶液保持在非晶半导体膜上,然后对非晶半导体膜进行脱氢处理(在 500℃,一个小时)和热晶化处理(在 550℃,四个小时),以形成晶体半导体膜。之后,使用激光振荡器照射激光束并且使用光刻法,以形成半导体膜 1604a 至 1604d。注意,还可以只通过照射激光束,而不进行使用促进晶化的金属元素的热晶化,来使非晶半导体膜晶化。

[0229] 激光振荡器可以采用连续振荡型的激光束(CW 激光束)或脉冲振荡型的激光束(脉冲激光束)。作为激光束,在此可以使用从选自如下激光器的一种或多种中振荡出来的激光束:气体激光器如 Ar 激光器、Kr 激光器、受激准分子激光器等;将在单晶的 YAG、YVO₄、镁橄榄石(Mg₂SiO₄)、YAlO₃、GdVO₄、或者多晶(陶瓷)的 YAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄ 中添加 Nd、Yb、Cr、Ti、Ho、Er、Tm、Ta 之中的一种或多种作为掺杂物而获得的材料用作介质的激光器;玻璃激光器;红宝石激光器;变石激光器;Ti:蓝宝石激光器;铜蒸气激光器;以及金蒸气激光器。通过照射上述激光束的基波以及该基波的第二至第四高次谐波的激光束,可以获得粒径大的结晶。例如,可以使用 Nd:YVO₄ 激光器(基波为 1064nm)的第二高次谐波(532nm)和第三高次谐波(355nm)。此时,激光的功率密度必需大约为 0.01 至 100MW/cm²(优选为 0.1 至 10MW/cm²)。并且,以扫描速度大约为 10 至 2000cm/sec 来进行照射。注意,将在单晶的 YAG、YVO₄、镁橄榄石(Mg₂SiO₄)、YAlO₃、GdVO₄、或者多晶(陶瓷)的 YAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄ 中添加 Nd、Yb、Cr、Ti、Ho、Er、Tm、Ta 之中的一种或多种作为掺杂物而获得的材料用作介质的激光器;Ar 离子激光器;以及 Ti:蓝宝石激光器都可以使激光进行连续振荡,也可以通过进行 Q 开关工作或锁模等来以 10MHz 或更大的振荡频率使激光进行脉冲振荡。当以 10MHz 或更大的振荡频率使激光束振荡时,在半导体膜被激光熔融直到固化的期间中,下一个脉冲被照射到半导体膜。因此,与使用低振荡频率的脉冲激光器的情况不同,可以在半导体膜中连续移动固体和液体的界面,因此,可以获得向扫描方向连续成长的晶粒。

[0230] 接下来,形成覆盖半导体膜 1604a 至 1604d 的栅极绝缘膜 1605。作为栅极绝缘膜 1605,通过 CVD 法或溅射法等以单层或叠层形成包含硅的氧化物或硅的氮化物的膜。具体而言,以单层或叠层形成氧化硅膜、氧氮化硅的膜、或氮氧化硅的膜。

[0231] 此外,可以对非晶半导体膜 1604a 至 1604d 进行高密度等离子体处理,使其表面氧化或氮化来形成栅极绝缘膜 1605。例如,通过引入稀有气体诸如 He、Ar、Kr、Xe 等与氧、氧化氮(NO₂)、氨、氮、氢等的混合气体的等离子体处理形成栅极绝缘膜 1605。通过微波的引入进行在此情况下的等离子体的激发,可以以低电子温度生成高密度的等离子体。由通过该高密度等离子体生成的氧基(还包括 OH 基的情况)或氨基(还包括 NH 基的情况),可以使半导体膜的表面氧化或氮化。

[0232] 通过如上所述的使用高密度等离子体的处理,1 至 20nm 典型为 5 至 10nm 的绝缘膜被形成在半导体膜上。在此情况下的反应为固相反应,所以可以使该绝缘膜和半导体膜的界面态密度极低。这种高密度等离子体处理由于使半导体膜(结晶硅或多晶硅)直接氧化(或氮化),所以可以使被形成的绝缘膜的厚度成为理想的不均匀性极为小的厚度。而且,即使在结晶硅的晶粒界面也不会加强氧化,所以成为很优选的状态。即,通过这里所示的高密度等离子体处理使半导体膜的表面固相氧化,可以形成均匀性好且界面态密度低的绝缘膜,而不在晶粒界面异常地氧化反应。

[0233] 栅极绝缘膜 1605 可以仅仅使用通过高密度等离子体处理形成的绝缘膜,还可以使用该绝缘膜上利用等离子体或热反应的 CVD 法淀积氧化硅、氮氧化硅、氮化硅等的绝缘膜形成的叠层。不论上述哪一种情况,都可以使其栅极绝缘膜的一部分或所有部分使用通过高密度等离子体形成的绝缘膜而形成的晶体管的特性的不均匀性很小。

[0234] 此外,通过对半导体膜照射连续振荡激光或以 10MHz 以上的频率振荡的激光束并使它向一个方向扫描而进行结晶化得到的半导体膜 1604a 至 1604d 具有结晶向激光束的扫描方向成长的特性。通过将其扫描方向对应于沟道长度方向(当形成沟道形成区域时,载流子所流过的方向)地设置晶体管,并且组合上述栅极绝缘膜,可以得到一种特性不均匀性小且场效应迁移率大的薄膜晶体管(TFT)。

[0235] 接下来,在栅极绝缘膜 1605 上层叠形成第一导电膜和第二导电膜。这里,通过等离子体 CVD 法或溅射法等以 20 至 100nm 的厚度形成第一导电膜。以 100 至 400nm 的厚度形成第二导电膜。第一导电膜和第二导电膜由选自钽(Ta)、钨(W)、钛(Ti)、钼(Mo)、铝(Al)、铜(Cu)、铬(Cr)、铌(Nb)等中的元素、以上述元素为其主要成分的合金材料或化合物材料形成。可选择地,第一导电膜和第二导电膜由以掺杂磷等的杂质元素的多晶硅为典型的半导体材料形成。作为第一导电膜和第二导电膜组合的实例,可以举出氮化钽膜和钨膜、氮化钨膜和钨膜、或者氮化钼膜和钼膜等。由于钨和氮化钽具有高耐热性,可以在形成第一导电膜和第二导电膜之后进行目的为热激活的加热处理。此外,在不是双层结构而是三层结构的情形中,优选采用由钼膜、铝膜和钼膜组成的叠层结构。

[0236] 接下来,通过光刻法形成由抗蚀剂构成的掩模,并且进行用于形成栅电极和栅极线的蚀刻处理,以在半导体膜 1604a 至 1604d 上方形成栅电极 1607。

[0237] 接下来,通过光刻法形成由抗蚀剂构成的掩模。然后,通过离子掺杂法或离子注入法以低浓度将赋予 n 型的杂质元素添加到半导体膜 1604a 至 1604d 中。使用属于元素周期表第 15 族的元素作为赋予 n 型的杂质元素即可,例如使用磷(P)或砷(As)。

[0238] 接下来,形成覆盖栅极绝缘膜 1605 和栅电极 1607 的绝缘膜。作为绝缘膜,通过等离子体 CVD 法或溅射法等以单层或叠层形成含有无机材料诸如硅、硅的氧化物或硅的氮化物的膜、或者含有有机材料诸如有机树脂等的膜。接下来,通过主要沿着垂直方向各向异性蚀刻选择性地蚀刻绝缘膜,来形成与栅电极 1607 的侧面接触的绝缘膜 1608(也称为侧壁)。当之后形成 LDD(轻掺杂漏)区时使用绝缘膜 1608 作为用于掺杂的掩模。

[0239] 接下来,使用通过光刻法形成的由抗蚀剂构成的掩模、栅电极 1607、以及绝缘膜 1608 作为掩模,将赋予 n 型的杂质元素添加到半导体膜 1604a 至 1604d 中,以形成沟道形成区域 1606a、第一杂质区域 1606b、以及第二杂质区域 1606c(图 13C)。第一杂质区域 1606b 用作薄膜晶体管的源区或漏区,而第二杂质区域 1606c 用作 LDD 区域。第二杂质区域 1606b 所包含的杂质元素的浓度低于第一杂质区域 1606b 所包含的杂质元素的浓度。

[0240] 接下来,覆盖栅电极 1607、绝缘膜 1608 等地形成单层或叠层的绝缘膜,并且在该绝缘膜上形成用作薄膜晶体管的源电极或漏电极的导电膜 1631(图 13D)。

[0241] 通过 CVD 法、溅射法、SOG 法、液滴喷射法、丝网印刷法等由无机材料如硅的氧化物和硅的氮化物等;有机材料如聚酰亚胺、聚酰胺、苯并环丁烯、丙烯酸、环氧等;或硅氧烷材料等形成单层或叠层的绝缘膜。例如,这里示出绝缘膜为两层结构的实例,可以形成氮氧化硅膜作为第一层绝缘膜 1609,并且形成氧氮化硅膜作为第二层的绝缘膜 1610。

[0242] 注意,在形成绝缘膜 1609 和 1610 之前或在形成绝缘膜 1609 和 1610 中的一个或两者之后,优选进行目的在于恢复半导体膜 1604a 至 1604d 的结晶性、激活已加入到半导体膜中的杂质元素、或氢化半导体膜的加热处理。对于加热处理,优选采用热退火法、激光退火法或 RTA 法等。

[0243] 通过光刻法蚀刻绝缘膜 1609 和 1610 等,以形成露出第一杂质区域 1606b 的接触孔。随后,填充接触孔地形成导电膜,并且选择性地蚀刻该导电膜来形成导电膜 1631。注意,也可以在形成导电膜之前在接触孔中被露出了的半导体膜 1604a 至 1604d 的表面上形成硅化物。

[0244] 导电膜 1631 通过 CVD 法或溅射法等使用选自铝 (Al)、钨 (W)、钛 (Ti)、钽 (Ta)、钼 (Mo)、镍 (Ni)、铂 (Pt)、铜 (Cu)、金 (Au)、银 (Ag)、锰 (Mn)、钕 (Nd)、碳 (C)、硅 (Si) 的元素、以上述元素为其主要成分的合金材料或化合物材料以单层或叠层形成。以铝为其主要成分的合金材料,例如相当于其主要成分是铝且含镍的材料、或者主要成分是铝且含镍以及碳和硅中之一或二者的合金材料。作为导电膜 1631,例如优选采用阻挡膜、铝硅膜和阻挡膜的叠层结构、或者阻挡膜、铝硅膜、氮化钛膜和阻挡膜的叠层结构。注意,阻挡膜相当于由钛、钛的氮化物、钼、或钼的氮化物构成的薄膜。由于铝和铝硅的电阻低而且价廉,所以是形成导电膜 1631 的最佳材料。另外,当提供上层和下层的阻挡层时可以防止产生铝或铝硅的小丘。此外,当由还原性高的元素钛形成阻挡膜时,即使在晶体半导体膜上形成薄的自然氧化膜,也可以还原该自然氧化膜而获得与晶体半导体膜的更好接触。

[0245] 接下来,覆盖导电膜 1631 地形成绝缘膜 1611 (图 14A)。绝缘膜 1611 通过 CVD 法、溅射法、SOG 法、液滴喷射法、或丝网印刷法等由无机材料或有机材料以单层或叠层形成。此外,绝缘膜 1611 优选以 0.75 至 3 μm 的厚度形成。

[0246] 然后,在绝缘膜 1611 的表面上选择性地形成用作天线的导电膜 1612 (图 14B)。

[0247] 通过光刻法蚀刻绝缘膜 1611,来形成露出导电膜 1631 的接触孔,然后,填充接触孔地形成导电膜,并且选择性地蚀刻该导电膜,以形成导电膜 1612。

[0248] 导电膜 1612 通过 CVD 法、溅射法、丝网印刷或凹版印刷等印刷法、镀敷法等使用导电材料来形成。通过使用选自铝 (Al)、钛 (Ti)、银 (Ag)、铜 (Cu)、金 (Au)、铂 (Pt)、镍 (Ni)、钯 (Pd)、钽 (Ta)、钼 (Mo) 中的元素;以这些元素为主要成分的合金材料或化合物材料以单层结构或叠层结构形成导电材料。

[0249] 例如,在使用丝网印刷法形成用作天线的导电膜 1612 的情况下,可以通过选择性地印刷将粒径为几 nm 至几十 μm 的导电粒子溶解或分散在有机树脂中的导电膏来设置。作为导电粒子,可以使用银 (Ag)、金 (Au)、铜 (Cu)、镍 (Ni)、铂 (Pt)、钯 (Pd)、钽 (Ta)、钼 (Mo)、以及钛 (Ti) 等的任何一个或更多的金属粒子;卤化银的微粒子;或分散性纳粒子。通过采用丝网印刷法来形成导电膜 1612,可以简化工序,实现低成本化。

[0250] 然后,覆盖用作天线的导电膜 1612 地形成绝缘膜 1613 (图 15A)。

[0251] 通过 CVD 法、溅射法、SOG 法、液滴喷射法、丝网印刷法等使用硅的氧化物或硅的氮化物等的无机材料(例如氧化硅膜、氧氮化硅膜、氮化硅膜、氮氧化硅膜等)、聚酰亚胺、聚酰胺、苯并环丁烯、丙烯、环氧等的有机材料、或硅氧烷材料等形成单层或叠层的绝缘膜 1613。

[0252] 接着,从衬底 1601 剥离包括薄膜晶体管 1630a 至 1630d 和用作天线的导电膜 1612

的元件形成层。

[0253] 首先,照射激光束来形成开口部 1618(图 15B)。接着,将元件形成层的一个表面(这里,绝缘膜 1613 的表面)贴到第一薄片材料 1620,然后通过物理性力量从衬底 1601 剥离元件形成层(图 16A)。作为第一薄片材料 1620 可以使用热熔薄膜等。另外,在之后剥离第一薄片材料 1620 的情况下,也可以使用由于加热而减弱其粘合力热剥离胶带。

[0254] 通过用水或臭氧水沾湿剥离表面来进行剥离,可以防止因静电等而损坏薄膜晶体管 1630a 至 1630d 等的元件。另外,通过再次利用剥离元件形成层之后的衬底 1601,可以实现低成本化。

[0255] 接着,在元件形成层的另一表面(由于剥离衬底 1601 而露出的表面)上设置第二薄片材料 1621(图 16B)。第二薄片材料 1621 可以使用热熔薄膜,并且通过进行加热处理和加压处理之一或两者,贴到元件形成层的另一表面上。另外,在使用热剥离胶带作为第二薄片材料 1620 的情况下,可以利用为了贴合第二薄片材料 1621 施加的热来进行剥离。

[0256] 接着,通过切片、划线、或者激光切割法等选择性地切割设置在第二薄片材料 1621 上的元件形成层,可以获得多个 RF 标签。通过使用塑料等具有柔性的衬底作为第二薄片材料 1621,可以制造具有柔性的 RF 标签。

[0257] 注意,本实施例示出了如下情况:通过在衬底 1601 上形成薄膜晶体管和天线等的元件,然后从该衬底 1601 剥离这些元件,来制造具有柔性的 RF 标签。然而本发明不局限于此。例如,通过应用图 13A 和 13B、图 14A 和 14B、图 15A 的工序,在衬底 1601 上不设置剥离层 1602,而可以制造在衬底 1601 上设置有薄膜晶体管和天线等的元件的 RF 标签。

[0258] 注意,虽然在本实施例中说明了在相同的衬底上形成天线和晶体管的实例,但本发明不局限于该结构。也可以在形成晶体管之后使另行形成的天线与集成电路电连接。在此情况下,可以通过使用各向异性导电薄膜(ACF:Anisotropic Conductive Film)或各向异性导电膏(ACP:Anisotropic Conductive Paste)等使天线和集成电路压合,来使它们电连接。另外,也可以使用导电粘合剂如银膏、铜膏或碳膏等;或者焊接来进行连接。

[0259] 另外,本实施例可以与其他实施方式以及实施例的技术要素组合来实施。也就是说,通过采用本发明,可以意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配。从而,即使在 RF 标签与读取写入器之间的通讯距离极短的情况下,也可以防止因 RF 标签接收大电力而产生的故障,并且可以提高 RF 标签的可靠性。换言之,可以使 RF 标签正常地工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0260] 实施例 9

[0261] 在本实施例中,将参考图 17 和图 18 说明使用单晶硅衬底制造构成 RF 标签的晶体管的例子。

[0262] 首先,参考图 17A 说明晶体管的制造工序。准备由单晶硅形成的硅衬底 1901。接着,在被赋予 n 性导电性的硅衬底的主表面(元件形成表面或电路形成表面)上的元件形成区域中选择性地形成 p 型阱 1902。此外,硅衬底可以通过研磨其背面等的方法而做薄。通过事先对硅衬底进行薄膜化,可以制造轻薄的 RF 标签。

[0263] 接着,形成场氧化膜 1903 作为元件隔离区域,用来隔开第一元件形成区域和第二元件形成区域。场氧化膜 1903 是厚的热氧化膜,可以通过公知的 LOCOS 法形成。注意,隔开元件的方法并不局限于 LOCOS 法。例如,通过使用沟槽隔离法,元件隔离区域可以形成为

具有沟槽结构,或者 LOCOS 结构和沟槽结构可以结合使用。

[0264] 接着,通过例如热氧化硅衬底的表面而形成栅极绝缘膜 1904。栅极绝缘膜 1904 也可以由 CVD 法形成,可以使用氧氮化硅膜、氧化硅膜、氮化硅膜或它们的叠层膜。

[0265] 接着,在整个表面上形成多晶硅层 1905a 和硅化物层 1905b 的叠层膜,并且通过光刻技术及干蚀刻技术形成叠层膜,来在栅极绝缘膜上形成具有多晶硅-硅化物 (polycide) 结构的栅电极 1905。多晶硅层 1905a 既可以预先掺杂有大约 $10^{21}/\text{cm}^3$ 浓度的磷 (P) 以降低电阻,又可以在形成多晶硅层之后扩散高浓度 n 型杂质。此外,硅化物层 1905b 可以通过已知方法使用硅化钼、硅化钨、硅化钽或硅化钛等的材料形成。

[0266] 另外,也可以在栅电极的侧面形成侧壁。例如,可以通过 CVD 法在整个表面上沉积由氧化硅形成的绝缘材料层,回刻该绝缘材料层以形成侧壁。在回刻中,可以以自对准的方式选择性地去除栅极绝缘膜。

[0267] 接着,对暴露出的硅衬底进行离子注入以形成源区和漏区。用抗蚀剂材料覆盖要形成 p 沟道型晶体管的元件形成区域,将 n 型杂质的砷 (As) 或磷 (P) 注入到硅衬底中,以形成源区 1913 及漏区 1914。此外,用抗蚀剂材料覆盖要形成 n 沟道型晶体管的元件形成区域,将 p 型杂质的硼 (B) 注入到硅衬底中,以形成源区 1915 及漏区 1916。

[0268] 接着,进行激活处理,以激活离子注入的杂质并修复在硅衬底中由离子注入产生的晶体缺陷。

[0269] 在激活之后,形成层间绝缘膜、成为源电极或漏电极的金属布线等。作为层间绝缘膜 1917,通过等离子体 CVD 法或低压 CVD 法形成氧化硅膜、氧氮化硅膜等。此外,还可以在其上形成由磷硅酸玻璃 (PSG)、硼硅酸玻璃 (BSG) 或硼磷硅玻璃 (BPSG) 形成的层间绝缘膜。

[0270] 在层间绝缘膜 1917 中形成到达各自的晶体管的源区和漏区的接触孔之后形成金属电极 1919、1921、1920、1922。这些金属电极可以使用作为常用的低电阻材料的铝 (Al),来形成。此外,金属电极可以具有铝和钛的叠层结构。

[0271] 注意,接触孔可以由电子束直接描绘技术形成。在电子束直接描绘中,在层间绝缘膜的整个表面上形成正性的电子束描绘用抗蚀剂,使用显影液溶解被电子束照射的部分。在将要形成接触孔的位置的抗蚀剂中开出孔,并且通过使用抗蚀剂作为掩模进行干蚀刻,可以蚀刻预定位置的层间绝缘膜 1917,来形成接触孔。通过这样,可以使用单晶衬底来制造 p 沟道型晶体管 1951 和 n 沟道型晶体管 1952。

[0272] 接下来,如图 17B 所示,形成层间膜 1924。然后,蚀刻该层间膜 1924 以形成接触孔,并露出金属电极 1922 的一部分。层间膜 1924 不局限于树脂,也可以为 CVD 氧化膜等的其他膜,但是,从平坦性的观点来看,优选为树脂。此外,也可以使用感光树脂而不使用蚀刻来形成接触孔。接下来,在层间膜 1924 上形成通过接触孔与金属电极 1922 连接的布线 1925。

[0273] 接着,与布线 1925 接触地形成用作天线的导电膜 1926。导电膜 1926 可以使用银 (Ag)、金 (Au)、铜 (Cu)、钯 (Pd)、铬 (Cr)、铂 (Pt)、钼 (Mo)、钛 (Ti)、钽 (Ta)、钨 (W)、铝 (Al)、铁 (Fe)、钴 (Co)、锌 (Zn)、锡 (Sn)、镍 (Ni) 等的金属来形成。导电膜 1926 除了使用由上述金属形成的膜之外,还可以使用由以上述金属为主要成分的合金形成的膜或由包含上述金属的化合物形成的膜。导电膜 1926 可以以单层使用上述的膜,也可以以叠层使用上述多个膜。

[0274] 导电膜 1926 可以通过 CVD 法、溅射法、印刷法如丝网印刷或胶版印刷等、液滴喷射法、滴落法、涂镀法、光刻法、气相沉积法等来形成。

[0275] 注意,虽然在本实施例中说明了在晶体管上形成天线的实例,但本发明不局限于该结构。也可以在形成晶体管之后使另行形成的天线与集成电路电连接。在此情况下,可以通过使用各向异性导电薄膜 (ACF) 或各向异性导电膏 (ACP) 等使天线和集成电路压合,来使它们电连接。另外,也可以使用导电粘合剂如银膏、铜膏或碳膏等;或者焊接来进行连接。

[0276] 然后,如图 18 所示,覆盖用作天线的导电膜 1926 地形成保护膜 1927。保护膜 1927 由氮化硅膜、氧化硅膜或氮氧化硅膜形成。另外,可以使用有机树脂膜而代替氮化硅膜等,或者可以在保护膜之上层叠有机树脂膜。作为有机树脂材料,可以使用聚酰亚胺、聚酰胺、丙烯酸、苯并环丁烯 (BCB) 等。使用有机树脂膜的优点在于:薄膜的形成方法很简单;由于介电常数低所以可以减少寄生电容;以及,适于平坦化。当然,也可以使用除了上述之外的有机树脂膜。

[0277] 而且,如图 18 所示,可以通过由薄膜 1928 覆盖而完成 RF 标签。可以在薄膜 1928 的表面上形成保护膜以避免水汽和氧等的渗透。保护膜可以由含有硅的氧化物或含有硅的氮化物形成。此外,可以在薄膜上形成用作 RF 标签的增强器天线 (booster antenna) 的图案。

[0278] 这样使用单晶衬底而形成的 RF 标签可以提供更轻、更小型化的产品。

[0279] 另外,本实施例可以与其他实施方式以及实施例的技术要素组合来实施。也就是说,通过采用本发明,可以意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配。从而,即使在 RF 标签与读取写入器之间的通讯距离极短的情况下,也可以防止因 RF 标签接收大电力而产生的故障,并且可以提高 RF 标签的可靠性。换言之,可以使 RF 标签正常地工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0280] 实施例 10

[0281] 在本实施例中,说明本发明的以无线通讯进行数据交换的 RF 标签以及使用该 RF 标签的通讯系统的用途。本发明的 RF 标签可以设置在如下物品中来使用:例如纸币、硬币、有价证券、无记名债券、证书类(驾照或居住证等)、包装用容器类(包装纸或瓶子等)、DVD(数字通用光盘)软件或 CD(光盘)。此外,也可以设置在记录媒体如录像带等、交通工具类如汽车、摩托车或自行车等、个人物品如书包或眼镜等、食品类、衣类、生活用品类、电子设备等来使用。电子设备指的是液晶显示装置、EL(电致发光)显示装置、电视装置(也简称为电视机或电视接收机)、以及移动电话等。

[0282] 本发明的 RF 标签可以被贴在物品表面或者被嵌入到物品中来固定于物品上。例如,如果是书,就可以被嵌入到纸中;而如果是由有机树脂构成的包装,就可以被嵌入到该有机树脂中。通过将 RF 标签提供到纸币、硬币、有价证券类、无记名债券类、证书类等,可以防止伪造。另外,通过将 RF 标签提供于包装用容器类、记录媒体、个人物品、食品类、衣类、生活用品类、电子设备等,可以实现产品检查系统或租赁店中的系统等的效率化。另外,通过将 RF 标签提供于交通工具类,可以防止伪造和偷窃。另外,通过将 RF 标签嵌入到诸如动物等的活体中,可以容易地识别各个活体,例如通过将 RF 标签嵌入到诸如家畜等的活体中,可以容易管理出生年、性别、或种类等。

[0283] 像这样,本发明的 RF 标签可以提供到任何物品(包括活体)来使用。

[0284] 接着,参照图 12A 说明使用了 RF 标签的系统的一个方式。在包括显示部 9521 的终端 9520 上设置有天线及连接到该天线的读取写入器。本发明的 RF 标签 9531 被设置在物品 A9532 中,而本发明的 RF 标签 9523 被设置在物品 B9522 中。在图 12A 中,示出内服药作为物品 A 或物品 B 的实例。当将终端 9520 的天线对准物品 A9532 包括的 RF 标签 9531 时,和商品有关的信息如物品 A9532 的原材料和原产地、各生产工序的检查结果、流通过程的记录以及商品的说明等显示在显示部 9521。当将终端 9520 的天线对准物品 B9522 包括的 RF 标签 9523 时,和商品有关的信息如物品 B9522 的原材料和原产地、各生产工序的检查结果、流通过程的记录以及商品的说明等显示在显示部 9521。

[0285] 这里示出利用图 12A 所示系统的商业模型的实例。参考图 12B 的流程图来进行说明。关于过敏反应的信息被输入到终端 9520(第一步骤 9001)。关于过敏反应的信息是关于医药产品、它们的成分等的信息,其可能使某些人产生过敏反应。如上所述,通过设置在终端 9520 中的天线获得关于内服药 A(物品 A 9532)的信息(第二步骤 9002)。关于内服药 A 的信息包括关于内服药 A 的成分等的信息。将关于过敏反应的信息与所获得的关于内服药 A 的成分等的信息相比较,来判断是否一致(第三步骤 9003)。如果一致,那么终端 9520 的使用者被警告某些人可能会对内服药 A 有过敏反应(第四步骤 9004)。如果不一致,那么终端 9520 的使用者被通知某些人对内服药 A 具有过敏反应的风险低(内服药 A 安全的事实)(第五步骤 9005)。在第四步骤 9004 或第五步骤 9005 中,作为将该信息告知到终端 9520 的使用者的方法,既可以显示在终端 9520 的显示部 9521 上,又可以发出终端 9520 的警报等。

[0286] 而且,图 12C 示出商业模型的另一实例。关于当同时使用时会有危险的内服药的组合或当同时使用时会有危险的内服药的成分的组合的信息(在下文中称作组合信息)被输入到终端 9520(第一步骤 9101)。如上所述,通过设置在终端 9520 中的天线获得关于内服药 A(物品 A 9532)的信息(第二步骤 9102)。关于内服药 A 的信息包括关于内服药 A 的成分等的信息。随后,如上所述,通过设置在终端 9520 中的天线获得关于内服药 B(物品 B 9522)的信息(第三步骤 9103)。关于内服药 B 的信息包括关于内服药 B 的成分等的信息。像这样,获得关于多种内服药的信息。将组合信息与所获得的关于该多种内服药的信息比较,来判断是否一致,亦即是否包含当同时使用时会有危险的内服药的成分的相应组合(第四步骤 9104)。如果一致,那么终端 9520 的使用者被警告(第五步骤 9105)。如果不一致,那么终端 9520 的使用者被告知安全(第六步骤 9106)。在第五步骤 9105 或第六步骤 9106 中,作为将该信息告知到终端 9520 的使用者的方法,既可以显示在终端 9520 的显示部 9521 上,又可以发出终端 9520 的警报等。

[0287] 另外,本实施例可以与其他实施方式以及实施例的技术要素组合来实施。也就是说,通过采用本发明,可以意向性地偏移构成 RF 标签的天线与芯片本体之间的阻抗匹配。从而,即使在 RF 标签与读取写入器之间的通讯距离极短的情况下,也可以防止因 RF 标签接收大电力而产生的故障,并且可以提高 RF 标签的可靠性。换言之,可以使 RF 标签正常地工作,而不使 RF 标签内部的元件退化或者不使 RF 标签本身破坏。

[0288] 本说明书根据 2006 年 10 月 18 日在日本专利局受理的日本专利申请编号 2006-283935 而制作,所述申请内容包括在本说明书中。

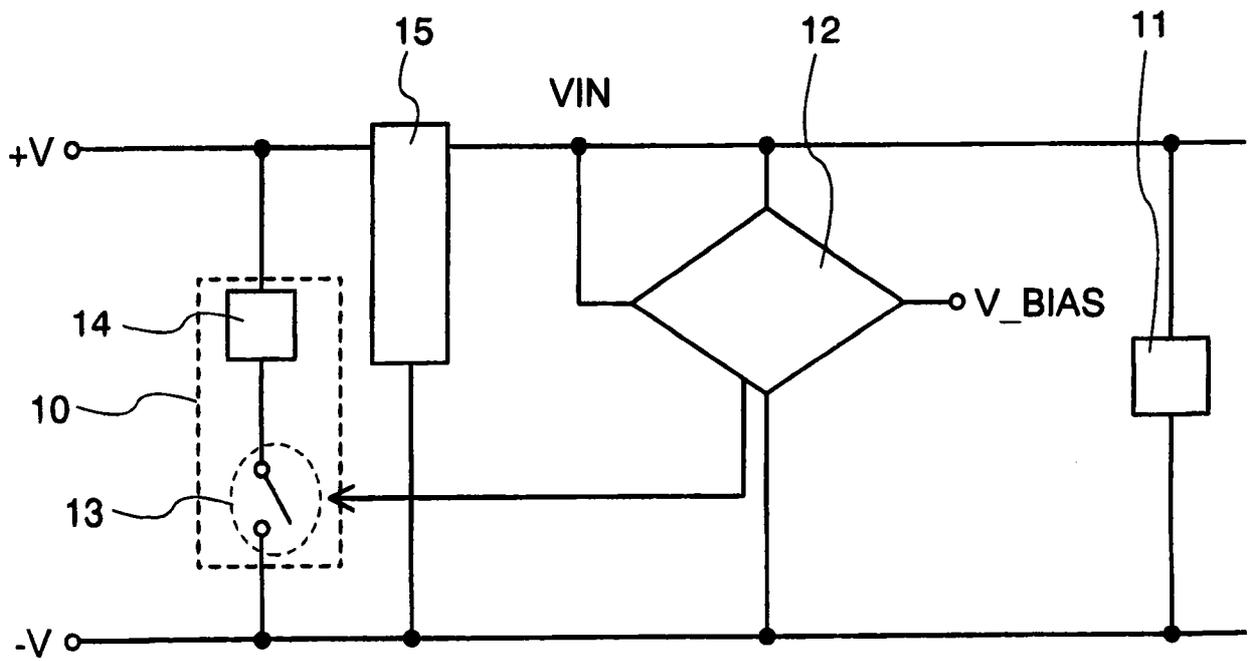


图 1

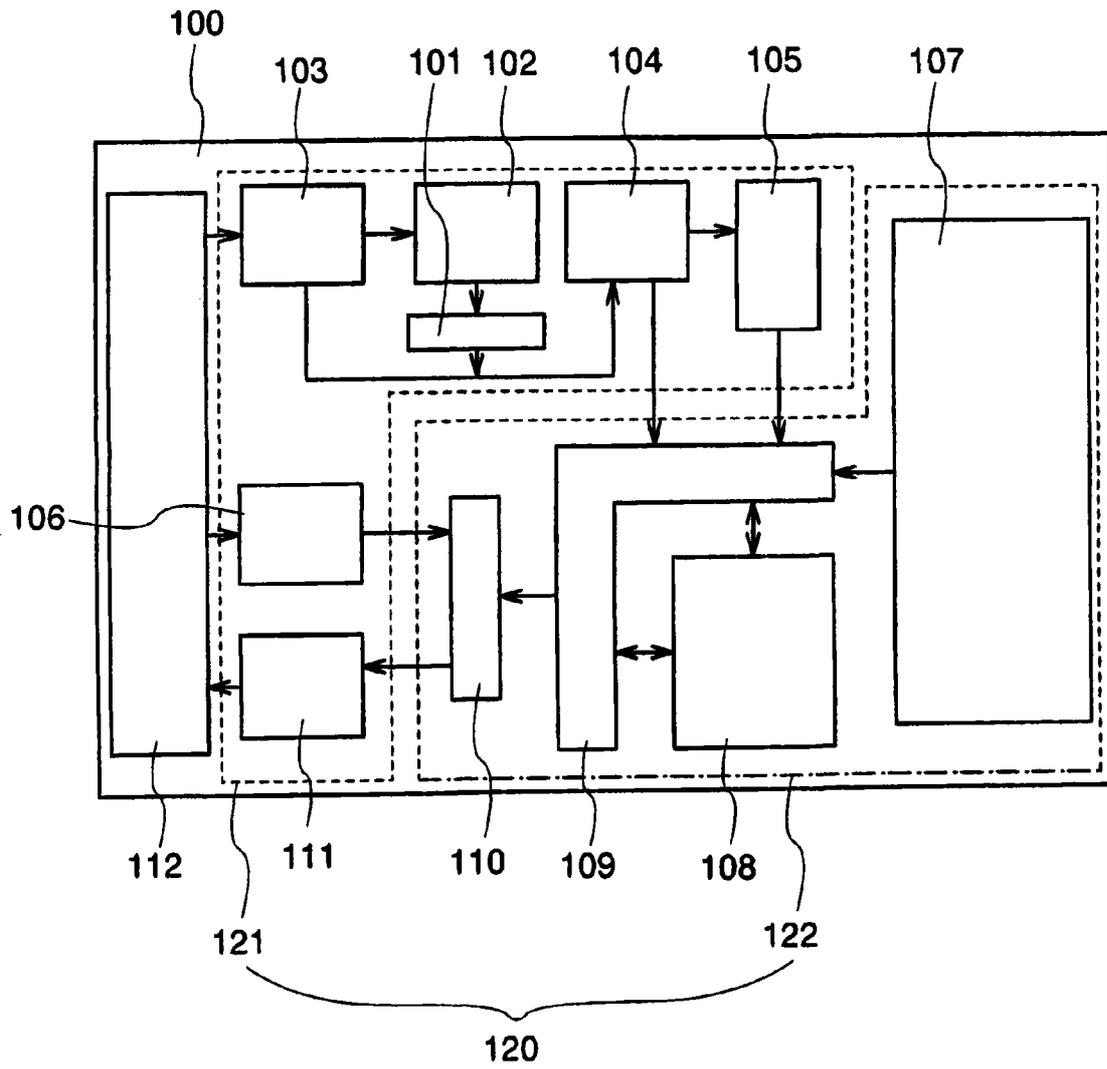


图 2

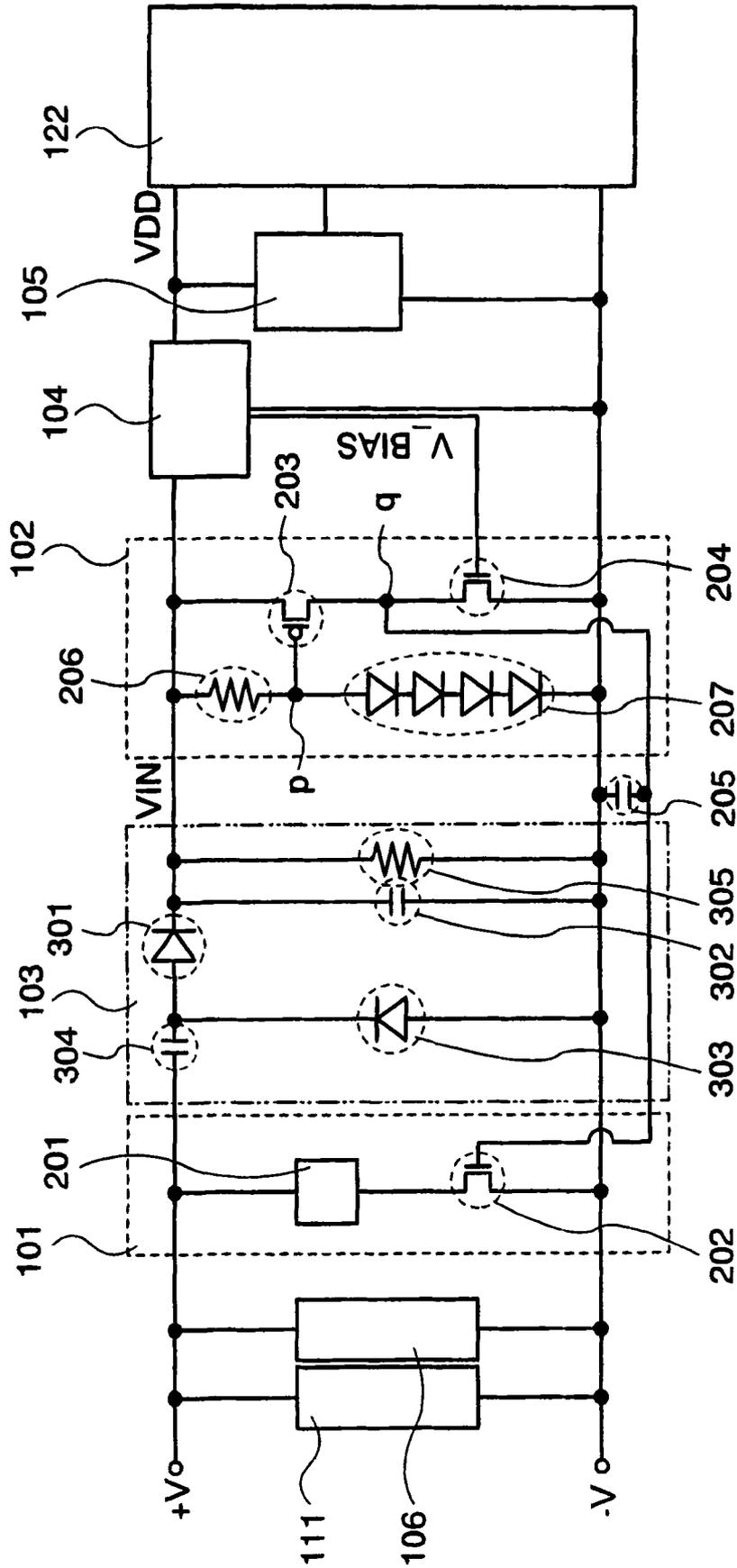


图 3

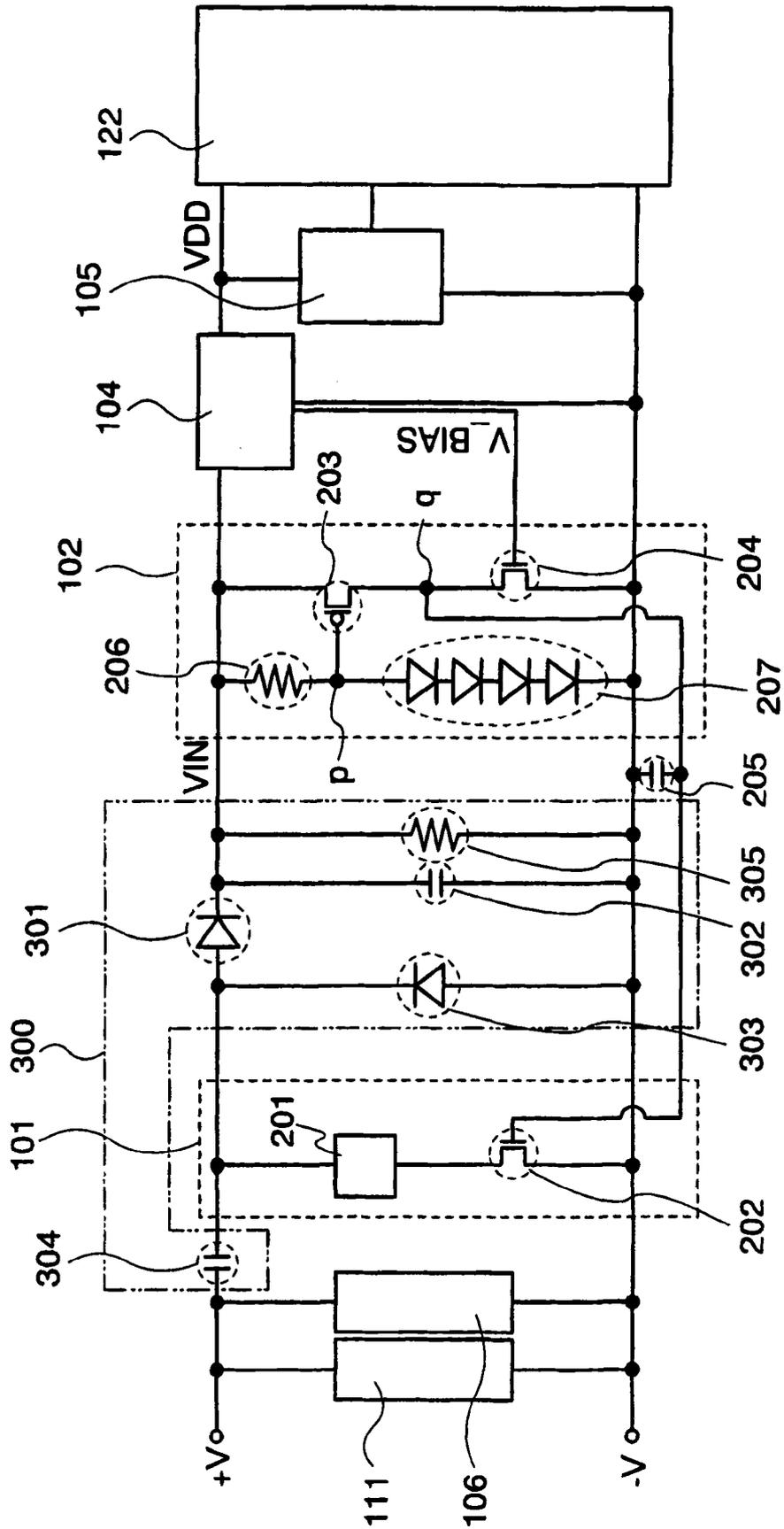


图 4

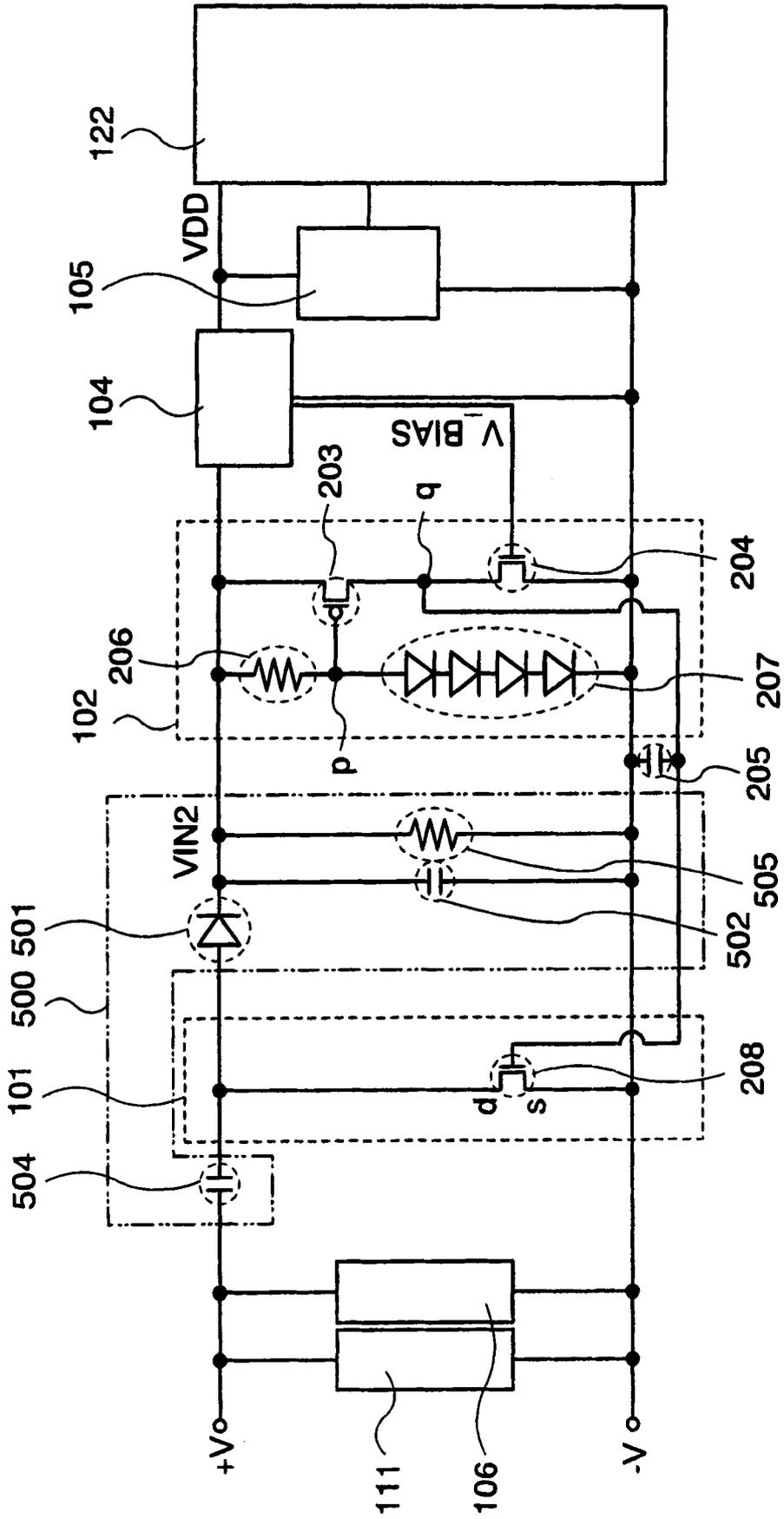


图 5

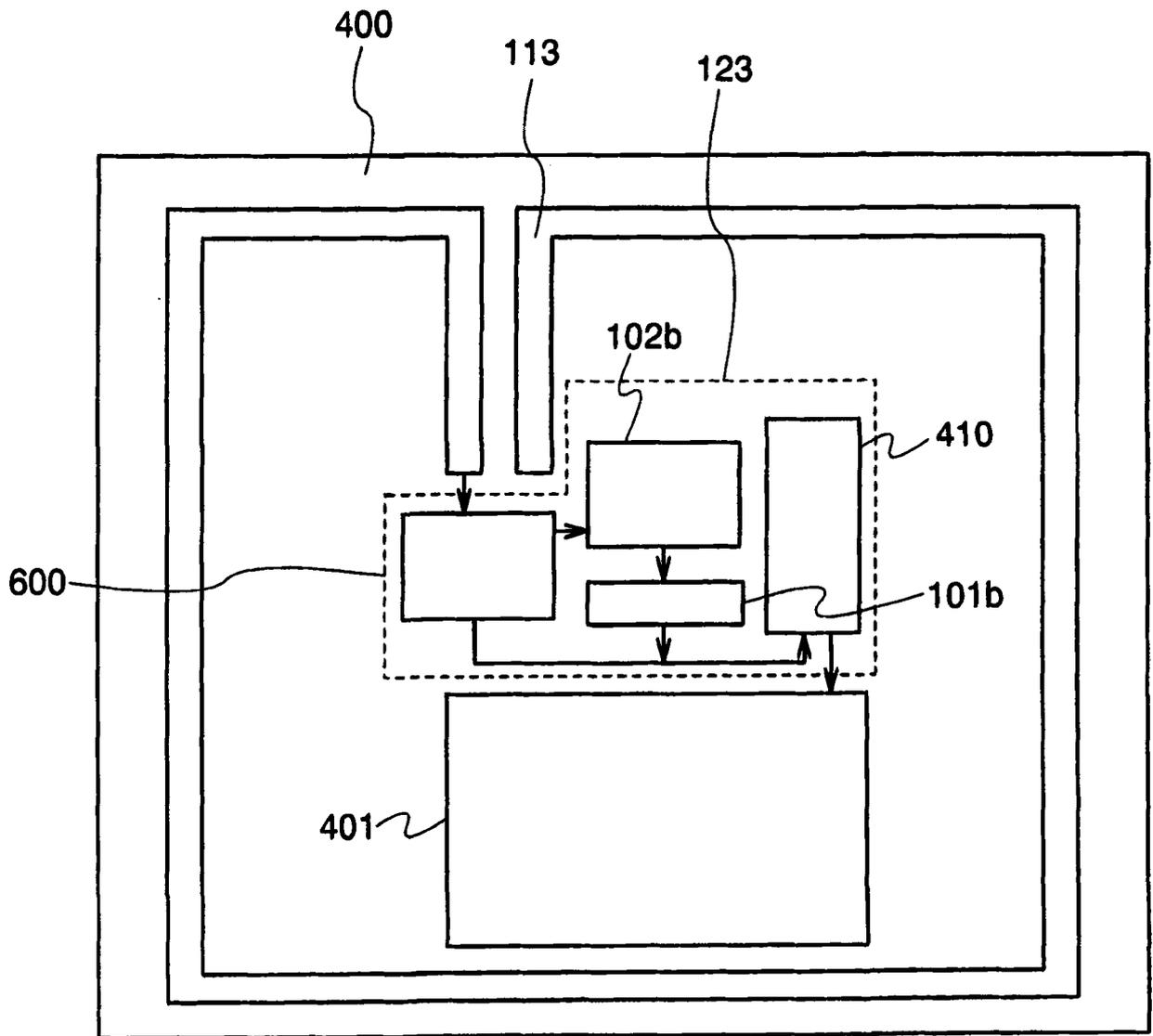


图 6

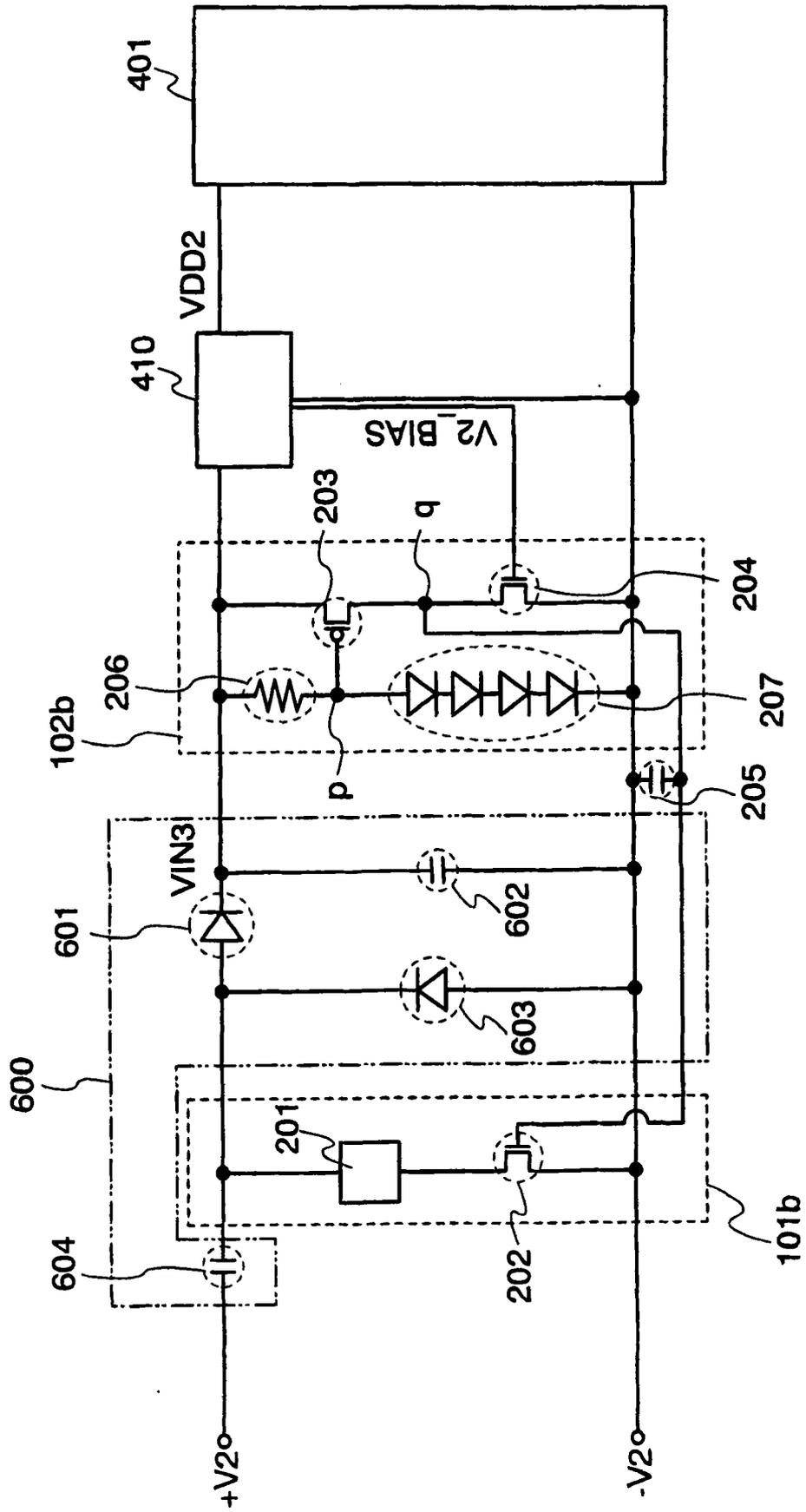


图 7

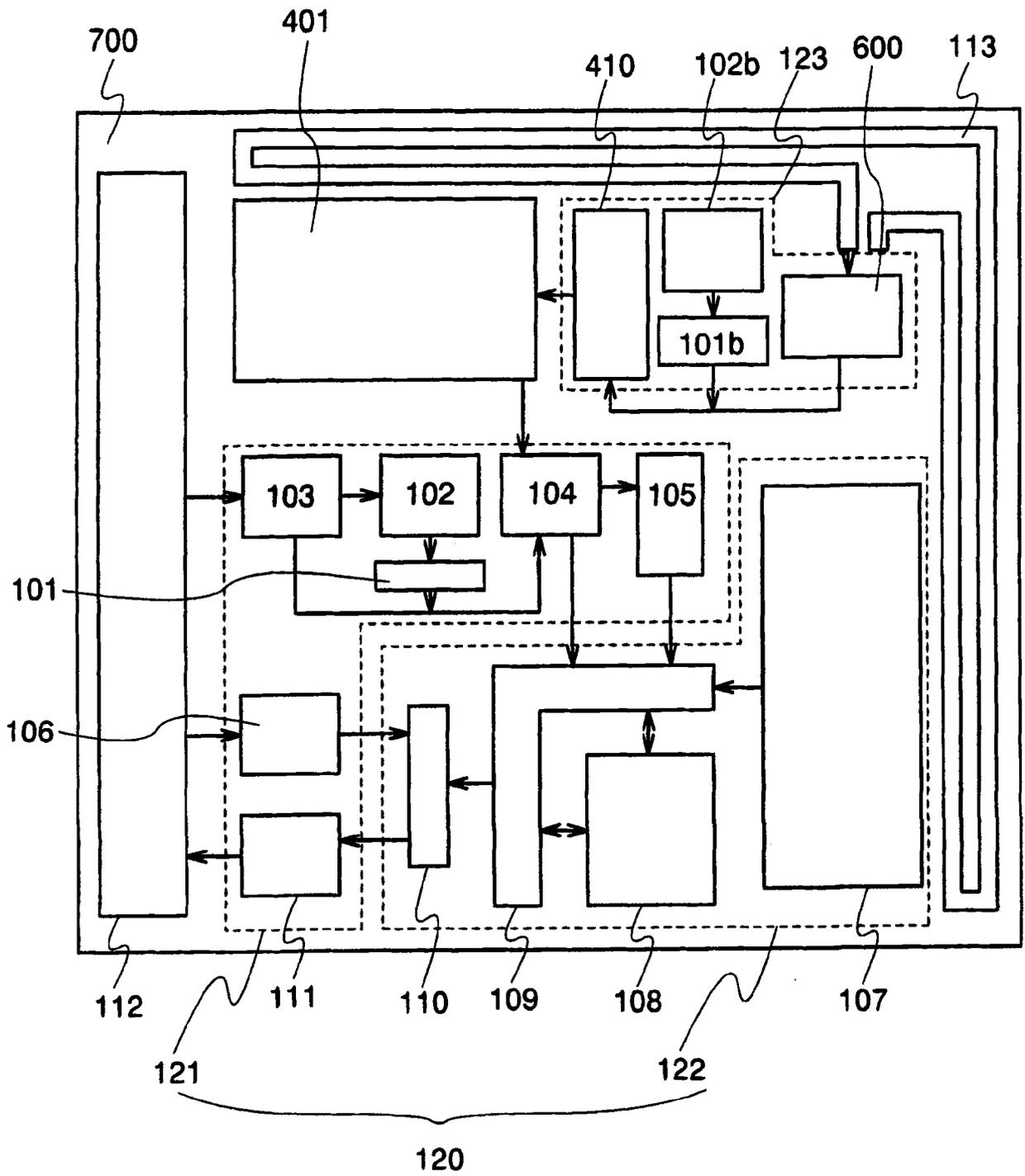


图 8

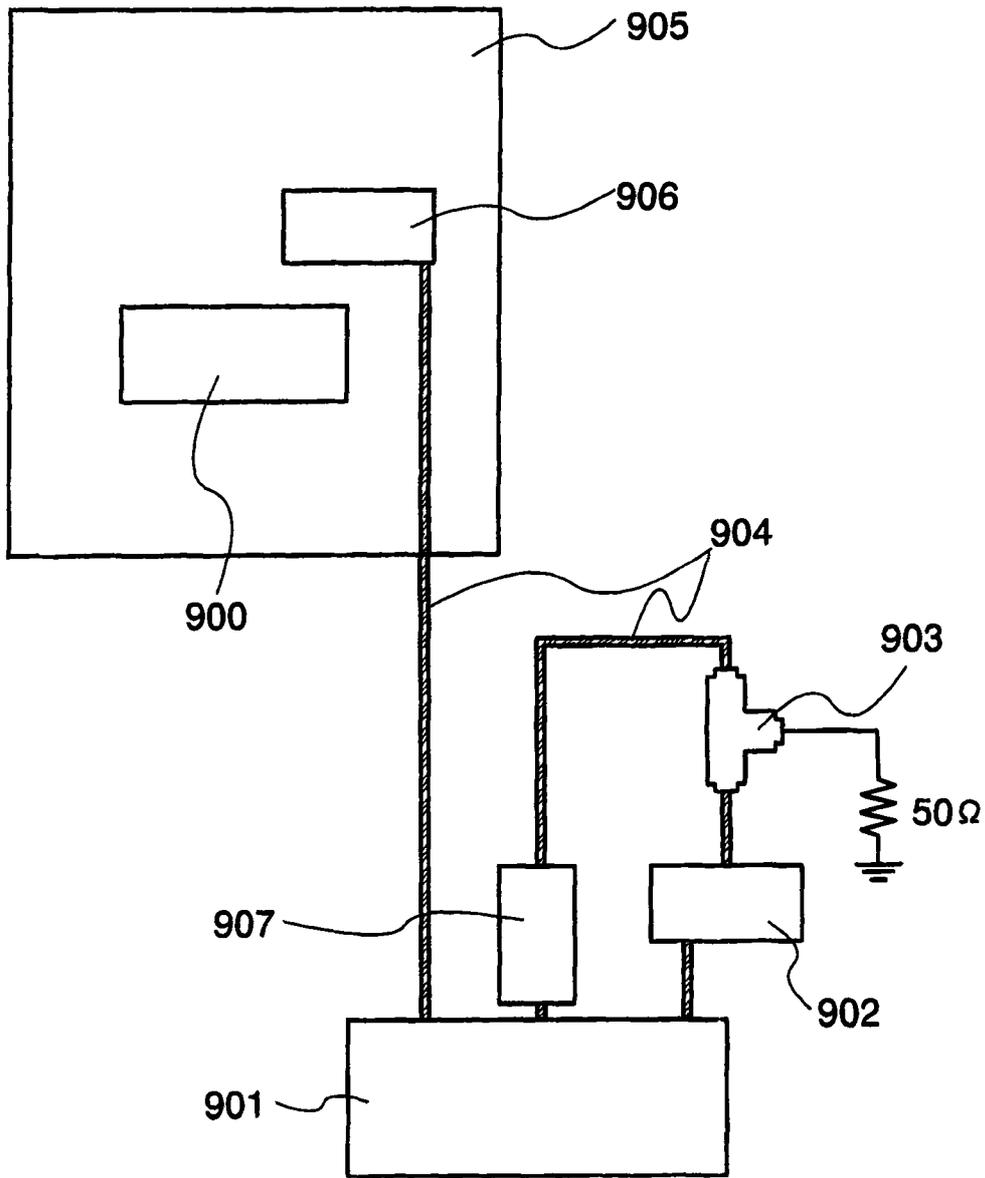


图 9

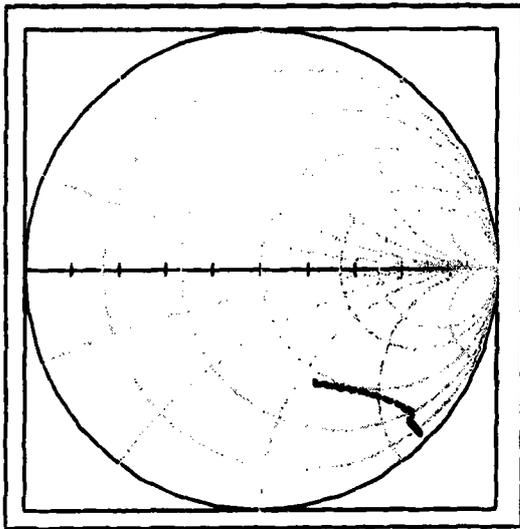


图 10A

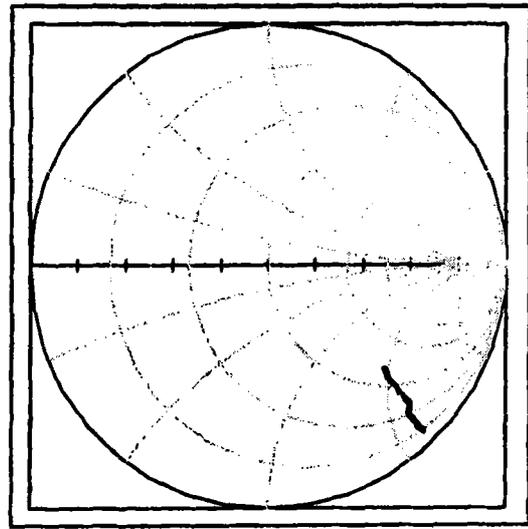


图 10B

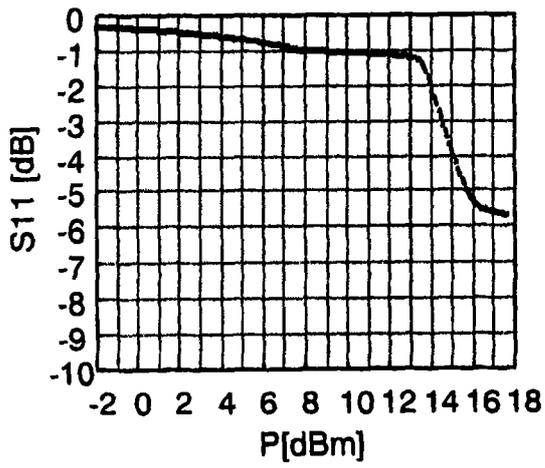


图 10C

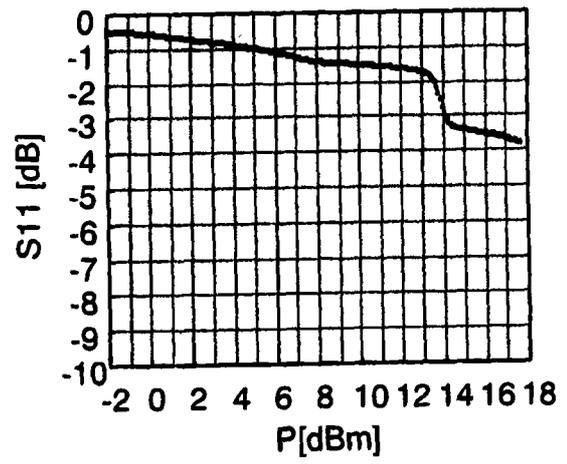


图 10D

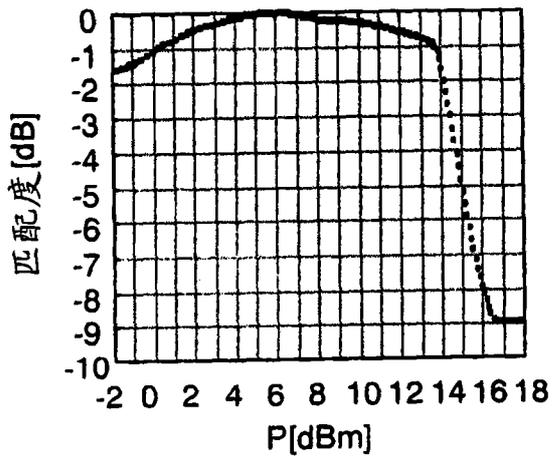


图 10E

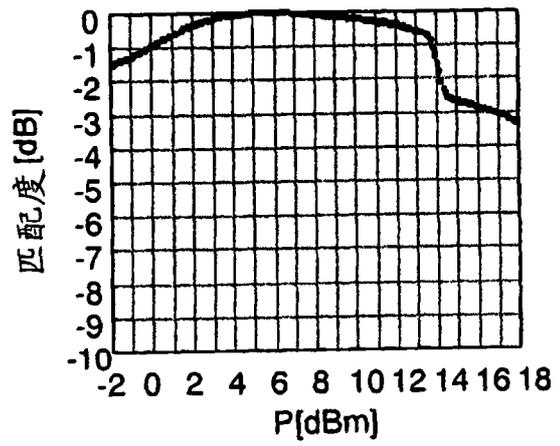


图 10F

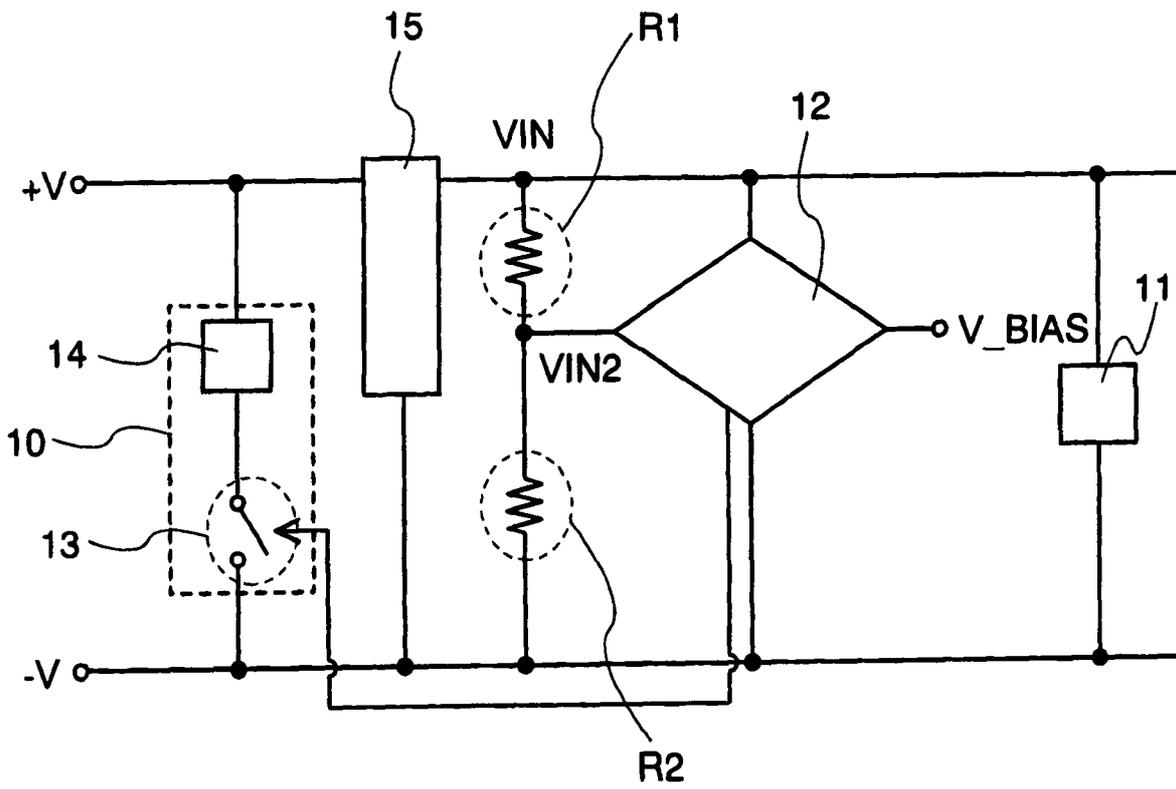


图 11A

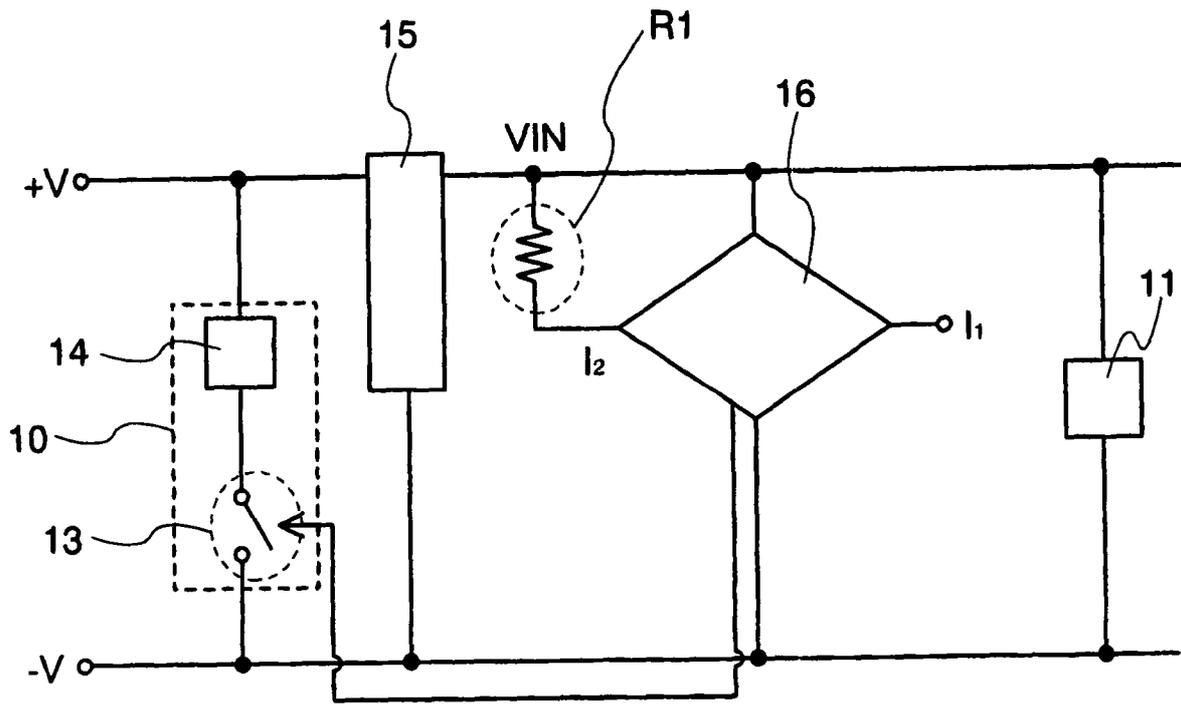


图 11B

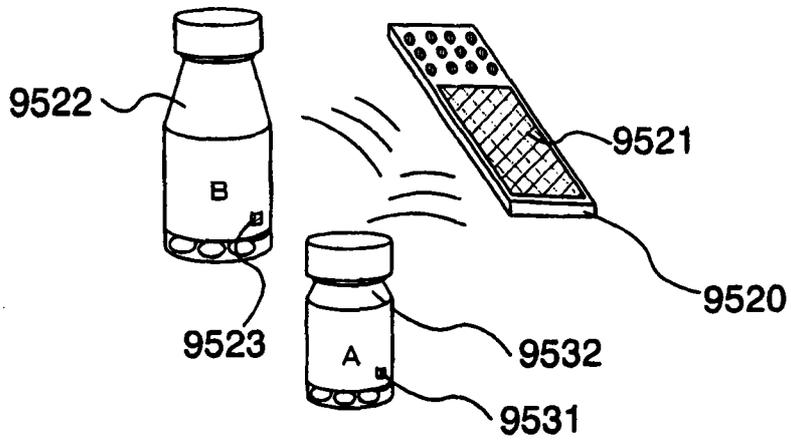


图 12A

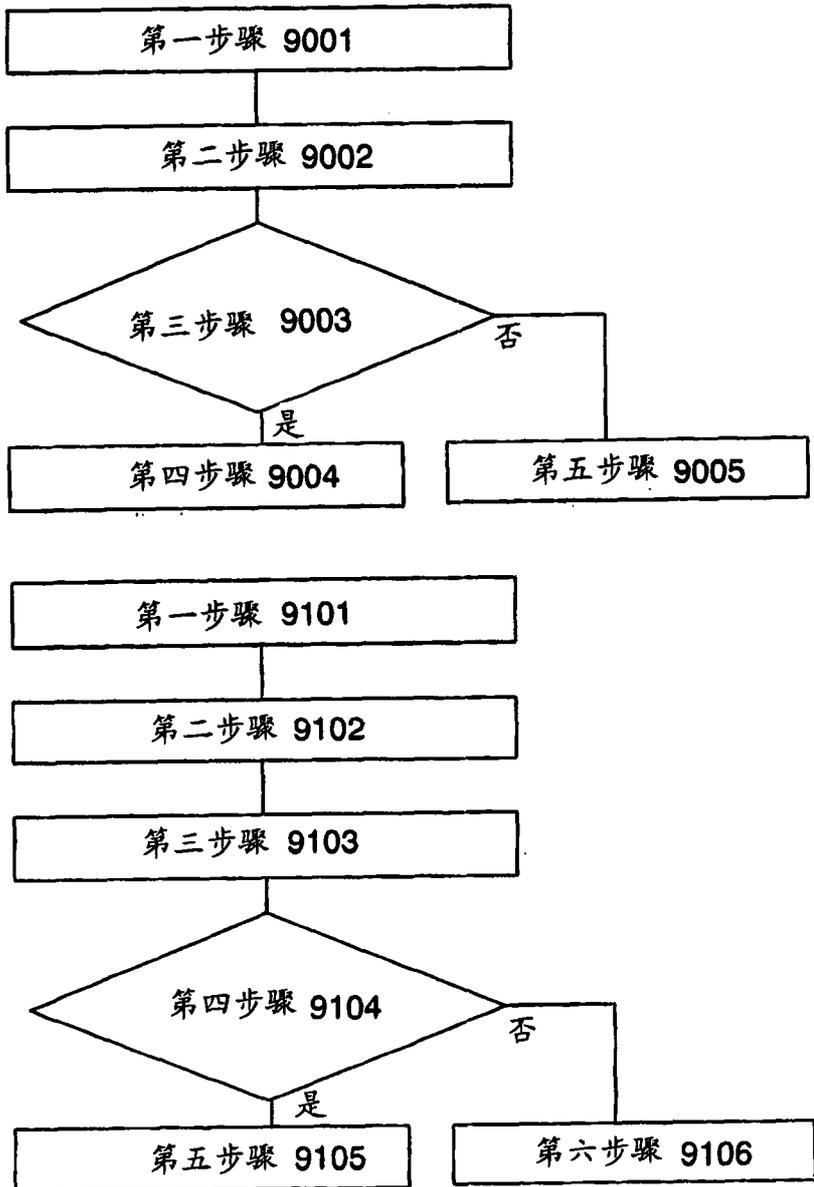


图 12B

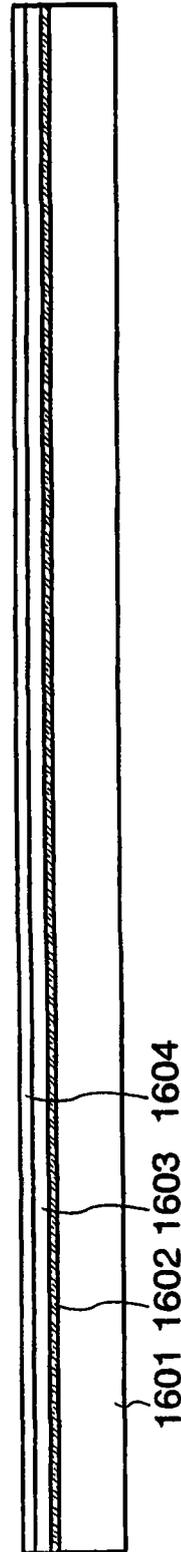


图 13A

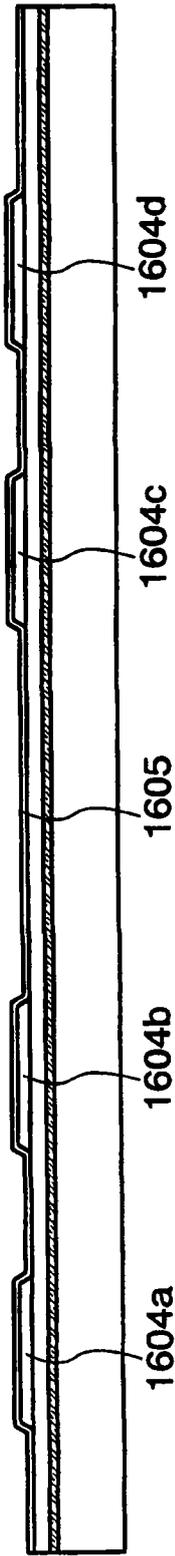


图 13B

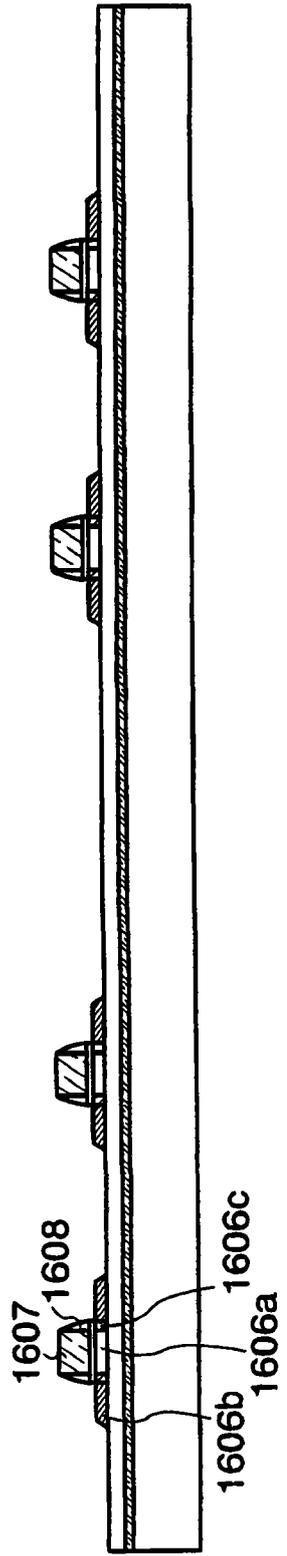


图 13C

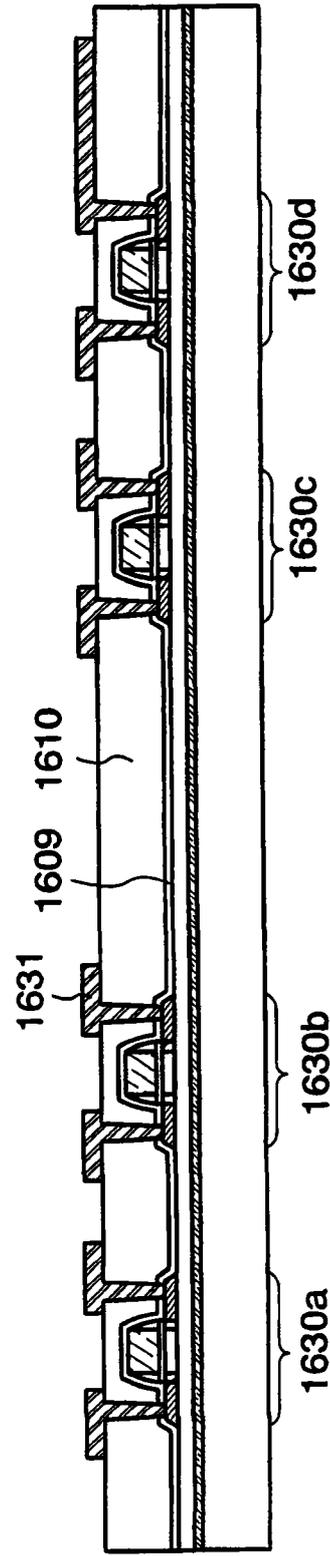


图 13D

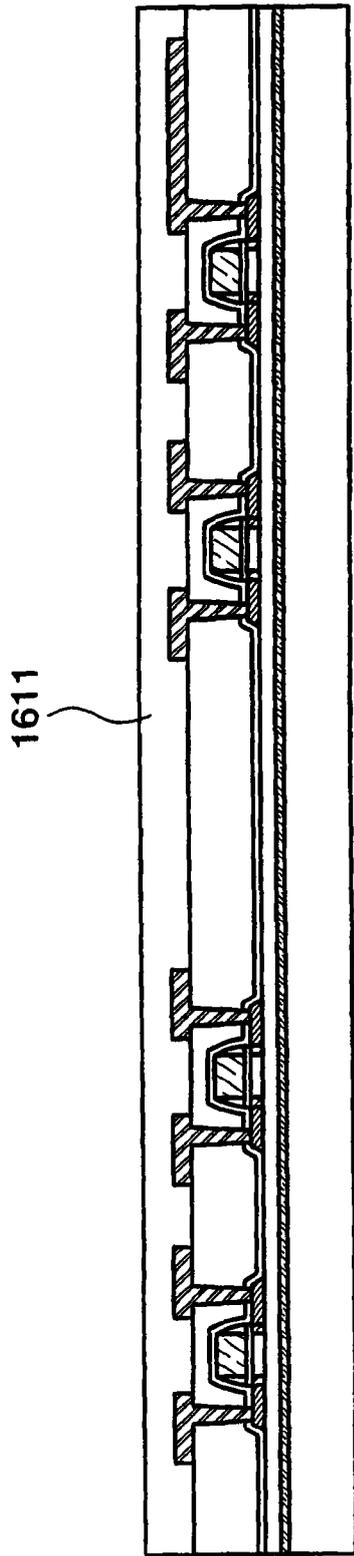


图 14A

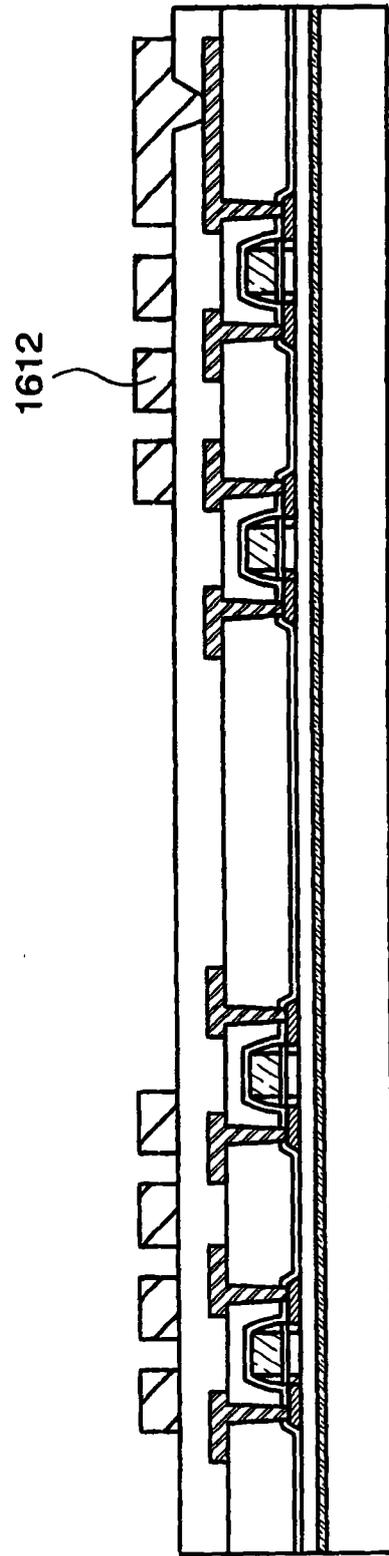


图 14B

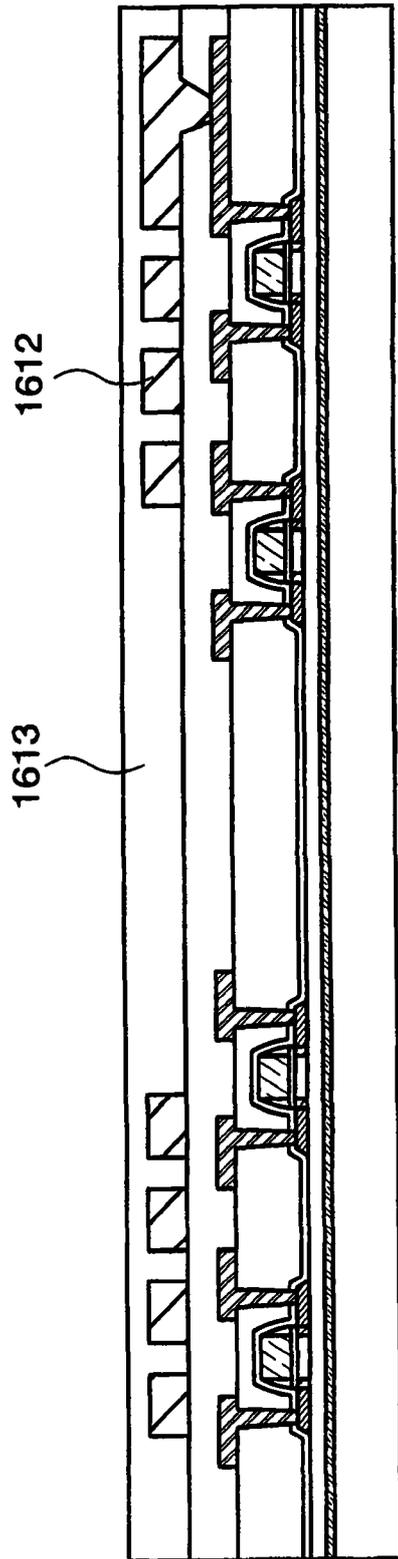


图 15A

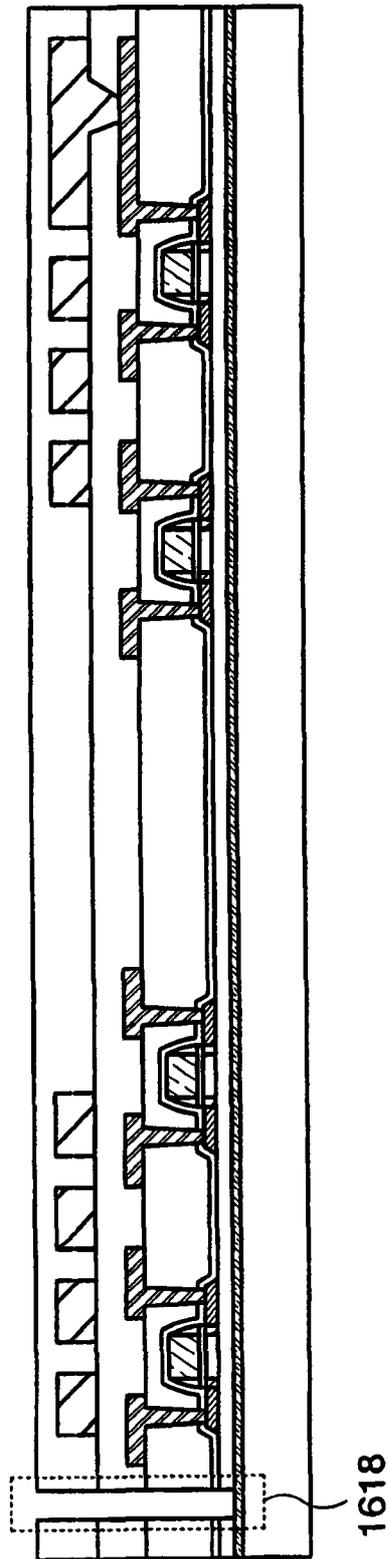


图 15B

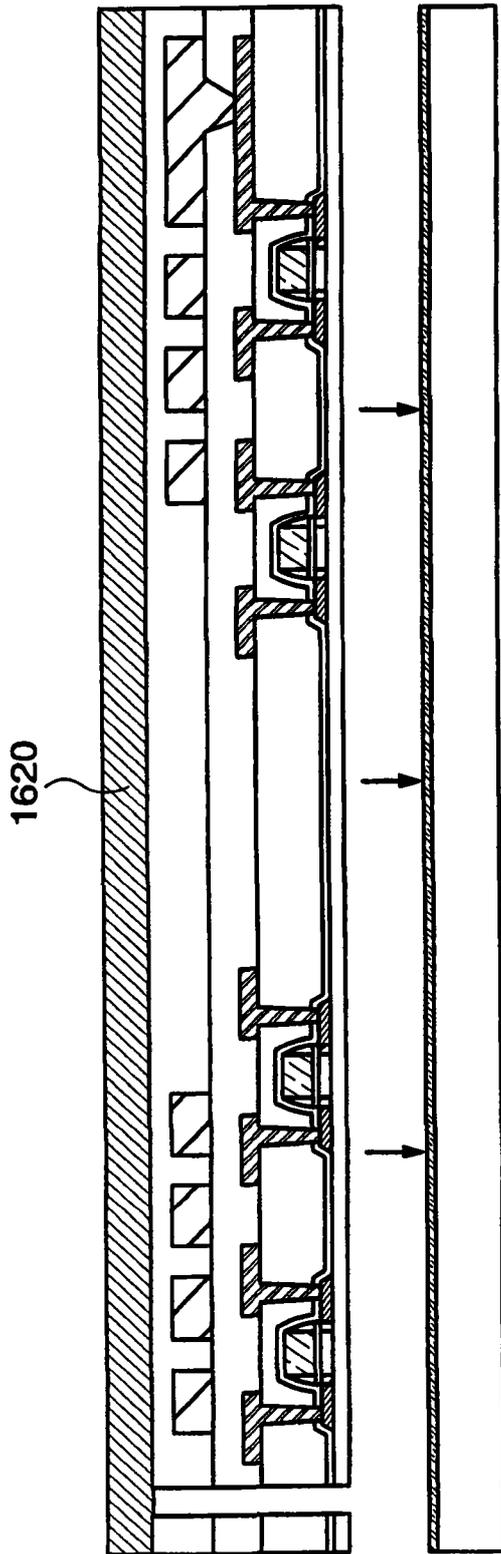


图 16A

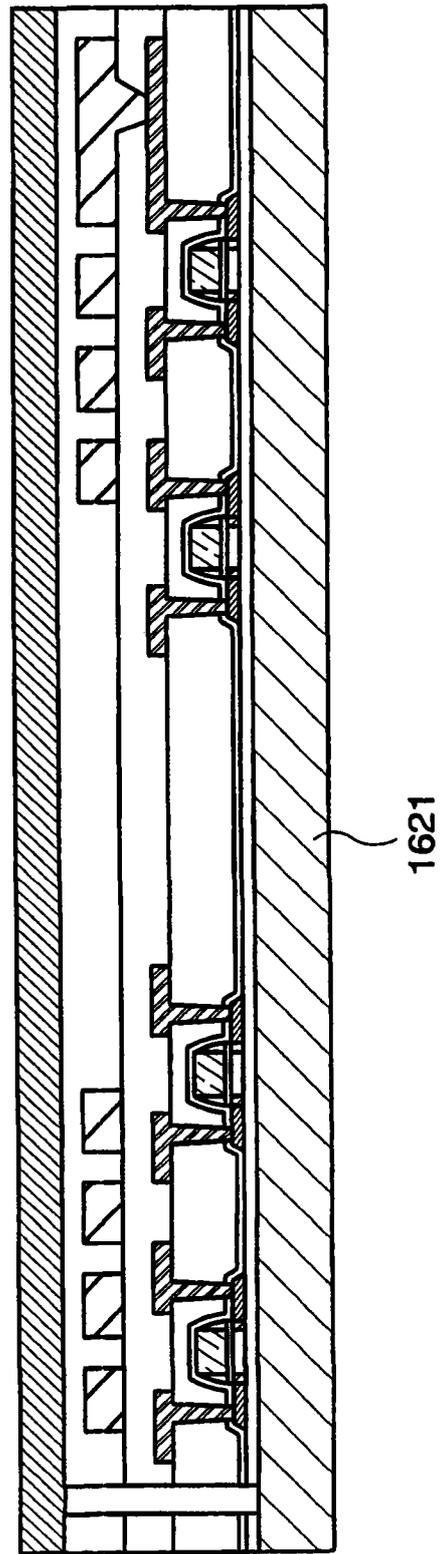


图 16B

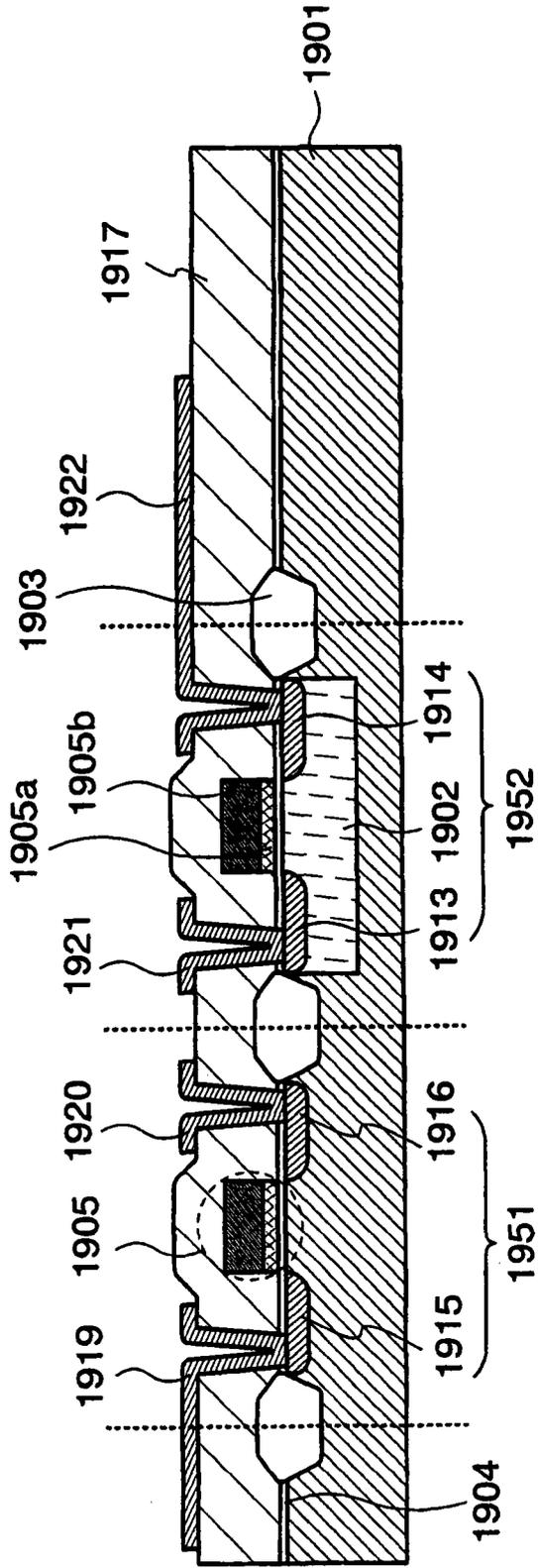


图 17A

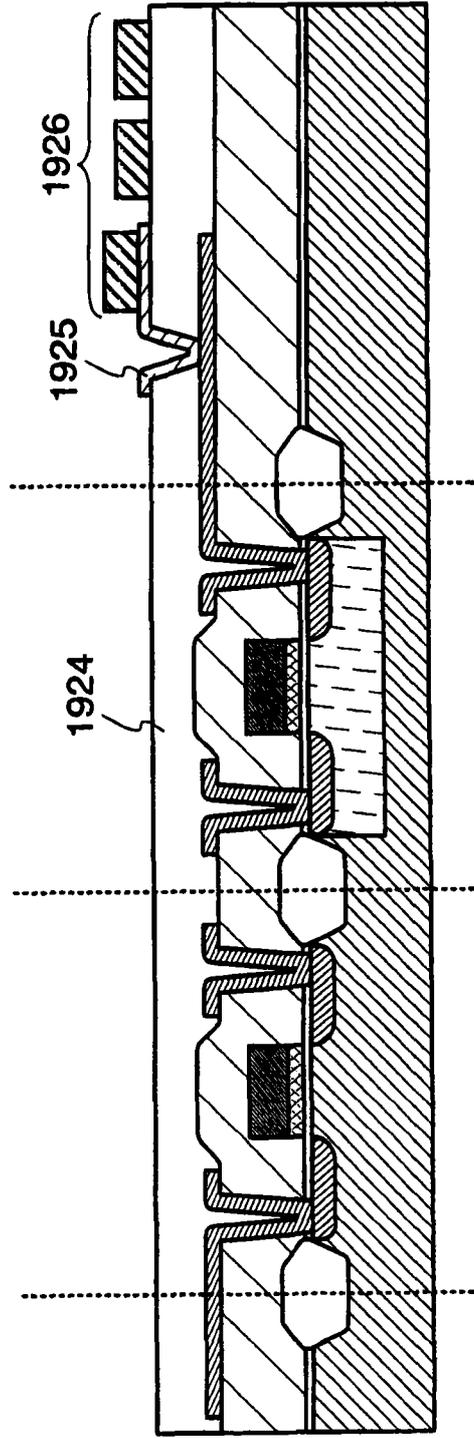


图 17B

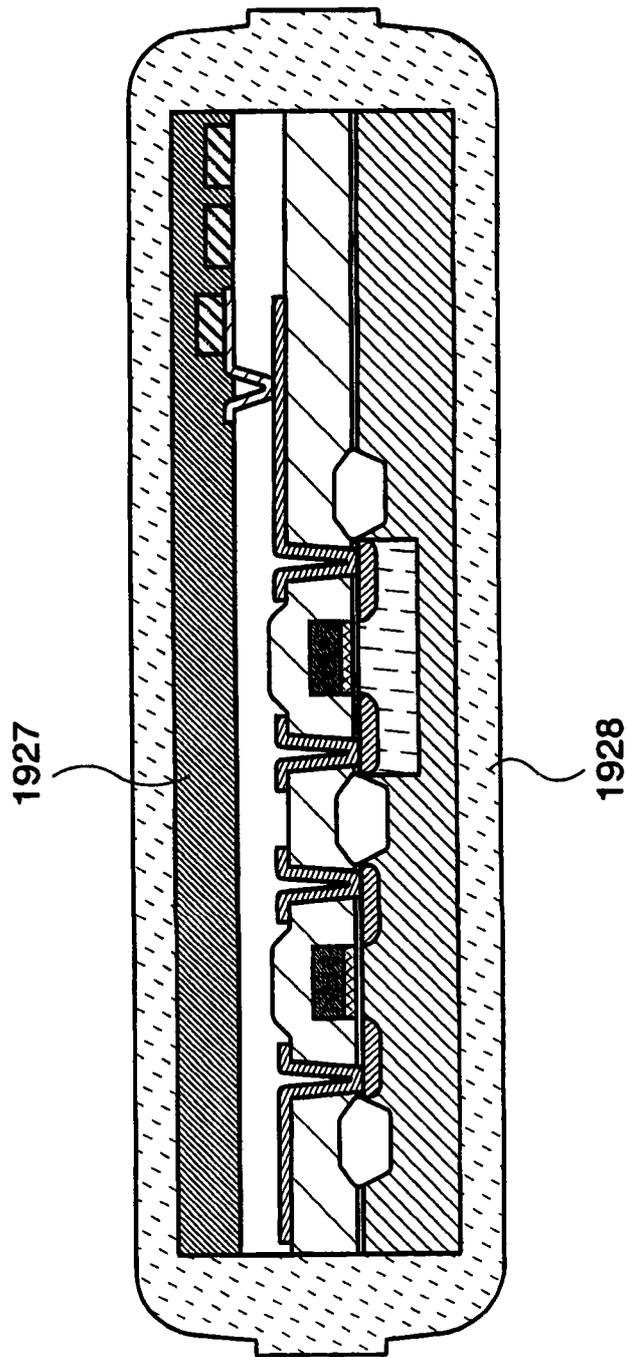


图 18

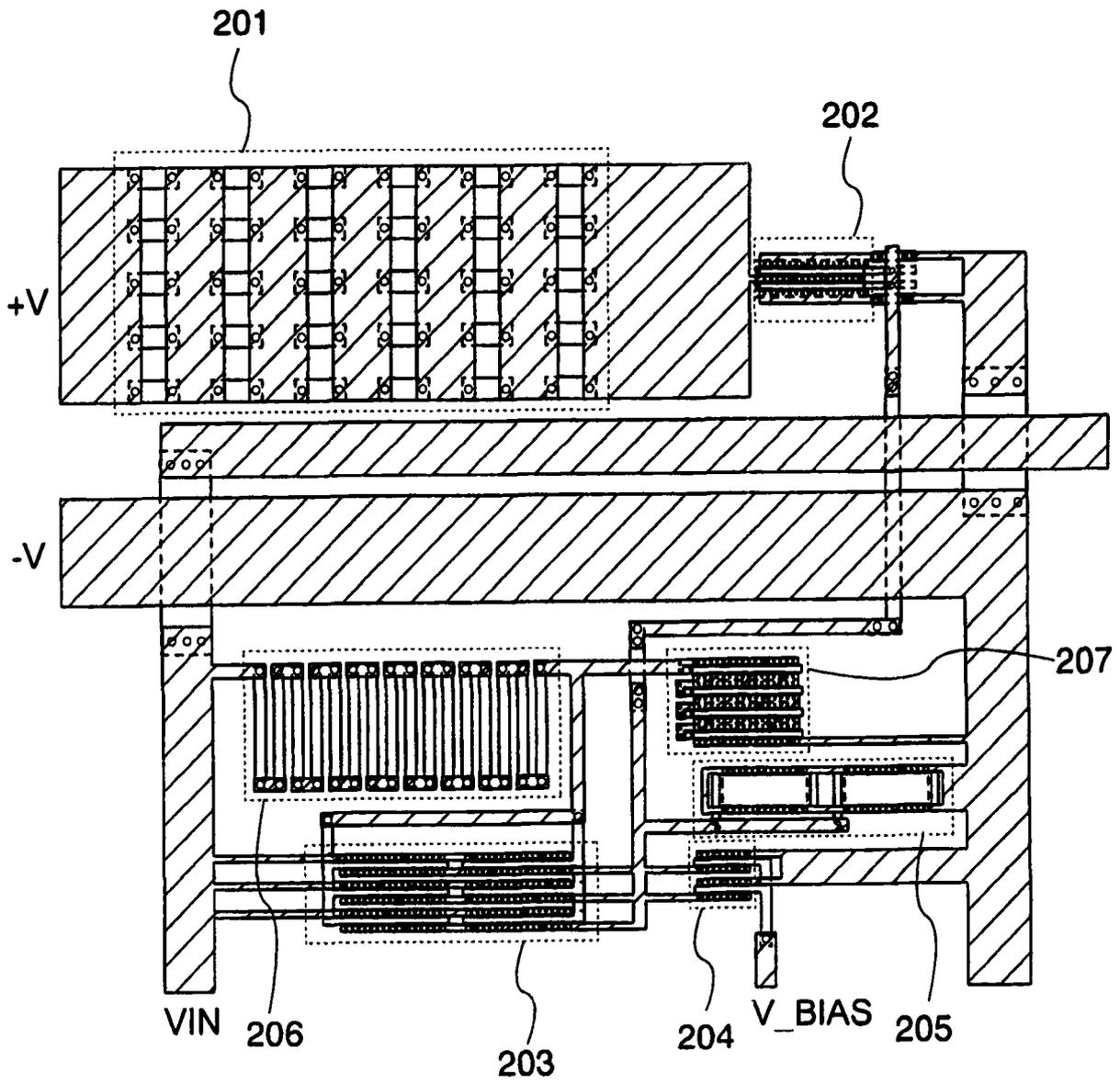


图 19