

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4672168号
(P4672168)

(45) 発行日 平成23年4月20日(2011.4.20)

(24) 登録日 平成23年1月28日(2011.1.28)

| | | | | | |
|-------------------------|------|-------|------|--|--|
| (51) Int. Cl. | F I | | | | |
| HO4N 5/14 (2006.01) | HO4N | 5/14 | Z | | |
| HO4N 7/08 (2006.01) | HO4N | 7/08 | Z | | |
| HO4N 7/081 (2006.01) | G06F | 3/153 | 330A | | |
| G06F 3/153 (2006.01) | G09G | 5/00 | 520W | | |
| G09G 5/00 (2006.01) | G09G | 5/00 | 555A | | |
| 請求項の数 8 (全 15 頁) 最終頁に続く | | | | | |

(21) 出願番号 特願2001-104670 (P2001-104670)
 (22) 出願日 平成13年4月3日(2001.4.3)
 (65) 公開番号 特開2002-300545 (P2002-300545A)
 (43) 公開日 平成14年10月11日(2002.10.11)
 審査請求日 平成20年3月31日(2008.3.31)

(73) 特許権者 302020207
 東芝モバイルディスプレイ株式会社
 埼玉県深谷市幡羅町一丁目9番地2
 (74) 代理人 110000899
 特許業務法人 松田国際特許事務所
 (74) 代理人 100092794
 弁理士 松田 正道
 (72) 発明者 中西 一浩
 大阪府門真市大字門真1006番地 松下
 電器産業株式会社内

審査官 鈴木 明

(56) 参考文献 特開平11-285015 (JP, A)

最終頁に続く

(54) 【発明の名称】 データ処理システム

(57) 【特許請求の範囲】

【請求項1】

処理能力検知手段と、連続的に送られるべき一連の画像データを有する画像データ列を分割して所定の数の画像データ部分列を生成するデータ分割手段と、それらの画像データ部分列を前記所定の数の伝送経路により並行して送信することが出来る送信手段とを有する第1装置と、

それらの送信された画像データ部分列を前記所定の数の伝送経路から並行して受信する受信手段と、それらの受信された画像データ部分列を前記画像データ列に復元するまたはそれらの画像データ部分列を処理する処理手段とを有する第2装置とを備え、

前記処理能力検知手段は、前記第2装置の処理能力を検知し、その検知した結果に応じて前記所定の数を決定し、

前記データ分割手段は、その決定された前記所定の数の画像データ部分列を生成するデータ処理システム。

【請求項2】

前記第2装置の処理能力を検知し、その検知した結果に応じて前記所定の数を決定するとは、その検知した結果が、前記第2装置の処理能力が前記第1装置の処理能力より低いことを示す場合、予め決められている分割数よりも少なくなるように前記所定の数を決定することである請求項1記載のデータ処理システム。

【請求項3】

前記それらの画像データ部分列を処理するとは、それらの画像データ部分列を前記画像

データ列として表示することである請求項 1 または 2 に記載のデータ処理システム。

【請求項 4】

処理能力検知手段と、

連続的に送られるべき一連の画像データを有する画像データ列を分割して所定の数の画像データ部分列を生成するデータ分割手段と、

それらの画像データ部分列を前記所定の数の伝送経路により並行して送信することが出来る送信手段とを備え、

前記処理能力検知手段は、それらの送信された画像データ部分列を前記所定の数の伝送経路から並行して受信する受信手段と、それらの受信された画像データ部分列を前記画像データ列に復元するまたはそれらの画像データ部分列を処理する処理手段とを有する第 2 10

装置の処理能力を検知し、その検知した結果に応じて前記所定の数を決定し、
前記データ分割手段は、その決定された前記所定の数の画像データ部分列を生成する第 1 装置。

【請求項 5】

データを処理して処理結果を出力するデータ処理手段と、

出力された前記処理結果から、前記処理結果を表示するための連続的に送られるべき一連の画像データ列を生成してモニタに出力する表示データ作成手段とを備え、

前記表示データ作成手段は、請求項 4 記載の第 1 装置として機能し、

前記モニタは、請求項 4 記載の第 2 装置として機能するパーソナルコンピュータ。

【請求項 6】

放送されてくる番組データを受信する受信手段と、

その受信した番組データを復調して、連続的に送られるべき一連の画像データ列を生成してテレビに出力する表示データ作成手段とを備え、

前記表示データ作成手段は、請求項 4 記載の第 1 装置として機能し、

前記テレビは、請求項 4 記載の第 2 装置として機能するチューナ。

【請求項 7】

請求項 1 記載のデータ処理システムの、前記第 1 装置における、第 2 装置の処理能力を検知し、その検知した結果に応じて所定の数を決定する処理能力検知手段と、連続的に送られるべき一連の画像データを有する画像データ列を分割して前記所定の数の画像データ部分列を生成するデータ分割手段と、それらの画像データ部分列を前記所定の数の伝送経路により並行して送信することが出来る送信手段と、 30

前記第 2 装置における、それらの送信された画像データ部分列を前記所定の数の伝送経路から並行して受信する受信手段と、それらの受信された画像データ部分列を前記画像データ列に復元するまたはそれらの画像データ部分列を処理する処理手段としてコンピュータを機能させるプログラム。

【請求項 8】

請求項 4 記載の第 1 装置の、前記第 1 装置から送信されたそれらの画像データ部分列を所定の数の伝送経路から並行して受信する受信手段と、それらの受信された画像データ部分列を前記画像データ列に復元するまたはそれらの画像データ部分列を処理する処理手段とを有する第 2 装置の処理能力を検知し、その検知した結果に応じて前記所定の数を決定 40

する処理能力検知手段と、
連続的に送られるべき一連の画像データを有する画像データ列を分割して前記所定の数の画像データ部分列を生成するデータ分割手段と、

それらの画像データ部分列を前記所定の数の伝送経路により並行して送信することが出来る送信手段としてコンピュータを機能させるプログラム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、連続的に送られるべき一連の画像データを有する画像データ列を処理または表示するデータ処理システム、第 1 装置、及びプログラムに関するものであり、たとえば 50

液晶表示システムなどに表示を実行させるためのデータ処理システム、第1装置、及びプログラムに関する。

【0002】

【従来の技術】

はじめに、図6を参照しながら、従来の表示システムの構成について、液晶表示装置を例として説明する。なお、図6は、従来の表示システムのブロック図である。

【0003】

この表示システムは信号源装置101と表示装置102からなる。信号源装置101は、信号源103とトランスミッタ104から構成される。

【0004】

表示装置102はレシーバ105とコントローラ106とディスプレイ107からなる。

【0005】

信号源装置101と表示装置102の接続は、トランスミッタ104とレシーバ105の間を1本の信号ケーブル108を介して接続される。

【0006】

図6でa部のピクセルクロック周波数を f (Hz)とすると、b部のピクセルクロック周波数は f (Hz)である。

【0007】

近年、ディスプレイの高解像度化の進展はめざましいものがある。カラーディスプレイが普及しだした頃の解像度はVGA (Video Graphics Array)と呼ばれる横640画素、縦480本という表示であった。これが、SVGA (Super VGA)と呼ばれる、横800画素、縦600本となり、XGA (Extended Graphics Architecture)と呼ばれる、横1024画素、縦768本となり、SXGA (Super XGA)と呼ばれる、横1280画素、縦1024本や、UXGA (Ultra XGA)と呼ばれる、横1600画素、縦1200本や、HDTV (High Definition Television)と呼ばれる、横1920画素、縦1080本や、さらには、QXGA (Quadruple XGA)と呼ばれる、横2048画素、縦1536本の解像度まで登場している。

【0008】

図7～図10でこれらの解像度の例について示す。図7で、201がVGA、202がSVGA、203がXGA、204がSXGA、205がUXGA、206がUXGA-Wide。さらに高解像度のものや、上記の4対3や5対4の扁平率を16対9や16対10等に幅広化(ワイド化)した解像度、上記の解像度を縦横2倍にすることによる4倍の解像度(QVGA, QSXGA, QUXGAなど)、各国の放送規格(NTSC、PAL、SECAMなど)やコンピュータの規格(国際標準化機構、サンマイクロシステムズ社、アップルコンピュータ社製などのコンピュータ)に依存した解像度、機構寸法における共用化策により、扁平率5対4のSXGAを4対3にした上で解像度を高めたSXGA+(SXGA Plus)と呼ばれる横1400画素、縦1050本の解像度も存在する。

【0009】

図8では、4倍解像度の種類の例を示す。(a)の207がQVGA、(b)の208がQXGA、(c)の209がQSXGA、(d)210がQUXGA。

【0010】

図9では、SXGAからの展開でSXGA+とSXGA-Wideを示す。211がSXGA+、212がSXGA-Wideである。

【0011】

図10でHDTVと、UXGA、UXGA-Wideの関係を示す。213がHDTVである。

【0012】

【発明が解決しようとする課題】

10

20

30

40

50

このような、高解像度化の進展は、高精細化という高性能化の反面、駆動回路のクロック周波数の高周波化という問題を発生させる。

【 0 0 1 3 】

各解像度における総画素数は、

【 0 0 1 4 】

【 数 1 】

$$\text{Total_Pixel} = \text{Horizontal_Pixel} \times \text{Vertical_Line}$$

ただし、Total_Pixelは、画素数であり、Horizontal_Pixelは、水平画素数であり、Vertical_Lineは、垂直ライン数である。

10

【 0 0 1 5 】

数1より、VGA(640×480)では、307,200画素になり、SVGA(800×600)では、480,000画素になり、XGA(1024×768)では、786,432画素になり、QVGA(1280×960)では、1,228,800画素になる(注:QVGAのQは過去に、quad(1/4)の意味で320×240画素を示す際に使われていたが、最近では解像度の拡大に伴い、quadruple(4倍)の意味で使われるようになった。本明細書では、4倍の意味で使用する。なお、QXGA以上の解像度では、当初より4倍の意である。)

【 0 0 1 6 】

また、SXGA(1280×1024)では、1,310,720画素になり、SXGA+(1400×1050)では、1,470,000画素になり、SXGA-Wide(1600×1024)では、1,638,400画素になり、UXGA(1600×1200)では、1,920,000画素になり、HDTV(1920×1080)では、2,073,600画素になり、UXGA-Wide(1920×1200)では、2,304,000画素になり、QXGA(2048×1536)では、3,145,728画素になり、QSXGA(2560×2048)では、5,242,880画素になり、QUXGA(3200×2400)では、7,680,000画素になるなどである。その他の解像度であっても同様に計算できる。

20

【 0 0 1 7 】

現状では、液晶ディスプレイにおいても、CRT(Cathode Ray Tube)ディスプレイと同様に、ブランク期間を考慮して駆動を行っているものが多いが、ここではまず簡素化のため、ブランク期間を除外して試算を行ってみる。その後、ブランク期間として、一例として、40%加算した値を示す。これは、水平ブランク期間として約30%、垂直ブランク期間として約10%見込んだものである。以下はすべて、フレーム周波数を60Hzとしたときのクロック周波数である。

30

【 0 0 1 8 】

先に例をあげた各解像度に関して、解像度、ブランク期間なしのクロック周波数、ブランク期間付きのクロック周波数を列記すると、

【 0 0 1 9 】

【 数 2 】

40

$$\text{Frequency_Without_Blanking} = \text{Total_Pixel} \times \text{Frame}$$

【 0 0 2 0 】

【 数 3 】

$$\text{Frequency_With_Blanking} = \text{Total_Pixel} \times \text{Frame} \times \text{Blanking_Rate}$$

ただし、Frequency_Without_Blankingは、ブランキング期間なしのクロック周波数であり、Frequency_With_Blankingは、ブ

50

ランキング期間ありのクロック周波数であり、Frameは、1秒間あたりのフレーム数であり、Blanking_Rateは、ブランク期間の係数(ここでは、1.4)である。

【0021】

数2と数3より、

VGA(640×480)では、18.4MHz、25.8MHzとなり、SVGA(800×600)では、28.8MHz、40.3MHzとなり、XGA(1024×768)では、47.2MHz、66.1MHzとなり、

QVGA(1280×960)では、73.7MHz、103MHzとなり、

SXGA(1280×1024)では、78.6MHz、110MHzとなり、SXGA

+ (1400×1050)では、88.2MHz、123MHzとなり、SXGA-Wide

(1600×1024)では、98.3MHz、138MHzとなり、UXGA(1600×1200)では、115MHz、161MHzとなり、HDTV(1920×1080)では、124MHz、174MHzとなり、UXGA-Wide(1920×1200)では、138MHz、194MHzとなり、QXGA(2048×1536)では、189MHz、264MHzとなり、QSXGA(2560×2048)では、315MHz、440MHzとなり、QUXGA(3200×2400)では、460MHz、645MHzとなる。その他の解像度であっても同様に計算できる。

【0022】

現状、70MHzを超えるピクセル・クロックにおいては、TTLあるいはCMOSレベルでのデータ伝送は非常に困難であり、技術的には低電圧振幅差動信号伝送方式のシリアル・デジタル・インターフェイス方式に移行している。このシリアル・デジタル・インターフェイス方式には、LVDS(Low Voltage Differential Signaling)方式、TMDS(Transition Minimized Differential Signaling)方式、GVIF(Gigabit Video Interface)方式などあるが、これらに対応したシリアル・デジタル・インターフェイスICのクロック周波数は高いものでも165MHz程度である。

【0023】

したがって、上述したことから明らかなように、従来の表示装置では、ブランク期間を含むHDTV(174MHz)、UXGA-Wide(194MHz)またはそれ以上の解像度には対応できないことになる。

【0024】

このように、高解像度化の進展などのために、表示装置に表示を実行させられないことがあるという課題があった。

【0025】

従来の技術で述べた図6の例の従来の表示システムでは、トランスミッタ104または、レシーバ105のいずれかのインターフェイスICの動作周波数が信号源のピクセルクロックの周波数に対して不足した場合、正しく表示できないという結果となる。

【0026】

また、逆に高解像度化が進展した結果、受信側の仕様が低解像度の画像を表示するものあり、送信側の仕様が高解像度の信号を出力する仕様である場合、受信側を送信側に接続して正常に動作させることが出来なくなってしまうという課題がある。

【0027】

本発明は、上記課題を考慮し、デジタル・インターフェイスのクロック周波数を超えるような高解像度の画像であっても、表示装置に正常に表示させることが出来るデータ処理システム、第1装置、及びプログラムを提供することを目的とするものである。

【0028】

また、本発明は、上記課題を考慮し、高解像度化が進展した場合にも受信側の仕様に合わせたデータ出力を行うことができるデータ処理システム、第1装置、及びプログラムを提供することを目的とするものである。

【0029】

【課題を解決するための手段】

上述した課題を解決するために、第1の本発明（請求項1に対応）は、処理能力検知手段と、連続的に送られるべき一連の画像データを有する画像データ列を分割して所定の数の画像データ部分列を生成するデータ分割手段と、それらの画像データ部分列を前記所定の数の伝送経路により並行して送信することが出来る送信手段とを有する第1装置と、

それらの送信された画像データ部分列を前記所定の数の伝送経路から並行して受信する受信手段と、それらの受信された画像データ部分列を前記画像データ列に復元するまたはそれらの画像データ部分列を処理する処理手段とを有する第2装置とを備え、

前記処理能力検知手段は、前記第2装置の処理能力を検知し、その検知した結果に応じて前記所定の数を決定し、

前記データ分割手段は、その決定された前記所定の数の画像データ部分列を生成するデータ処理システムである。

【0030】

また、第2の本発明（請求項2に対応）は、前記第2装置の処理能力を検知し、その検知した結果に応じて前記所定の数を決定するとは、その検知した結果が、前記第2装置の処理能力が前記第1装置の処理能力より低いことを示す場合、予め決められている分割数よりも少なくなるように前記所定の数を決定することである第1の本発明に記載のデータ処理システムである。

【0031】

また、第3の本発明（請求項3に対応）は、前記それらの画像データ部分列を処理するとは、それらの画像データ部分列を前記画像データ列として表示することである第1または2の本発明に記載のデータ処理システムである。

【0032】

また、第4の本発明（請求項4に対応）は、処理能力検知手段と、

連続的に送られるべき一連の画像データを有する画像データ列を分割して所定の数の画像データ部分列を生成するデータ分割手段と、

それらの画像データ部分列を前記所定の数の伝送経路により並行して送信することが出来る送信手段とを備え、

前記処理能力検知手段は、それらの送信された画像データ部分列を前記所定の数の伝送経路から並行して受信する受信手段と、それらの受信された画像データ部分列を前記画像データ列に復元するまたはそれらの画像データ部分列を処理する処理手段とを有する第2装置の処理能力を検知し、その検知した結果に応じて前記所定の数を決定し、

前記データ分割手段は、その決定された前記所定の数の画像データ部分列を生成する第1装置である。

【0038】

また、第5の本発明（請求項5に対応）は、データを処理して処理結果を出力するデータ処理手段と、

出力された前記処理結果から、前記処理結果を表示するための連続的に送られるべき一連の画像データ列を生成してモニタに出力する表示データ作成手段とを備え、

前記表示データ作成手段は、第4の本発明に記載の第1装置として機能し、

前記モニタは、第4の本発明に記載の第2装置として機能するパーソナルコンピュータ

【0039】

また、第6の本発明（請求項6に対応）は、放送されてくる番組データを受信する受信手段と、

その受信した番組データを復調して、連続的に送られるべき一連の画像データ列を生成してテレビに出力する表示データ作成手段とを備え、

前記表示データ作成手段は、第4の本発明に記載の第1装置として機能し、

前記テレビは、第4の本発明に記載の第2装置として機能するチューナである。

10

20

30

40

50

【 0 0 4 2 】

また、第7の本発明（請求項7に対応）は、第1の本発明に記載のデータ処理システムの、前記第1装置における、第2装置の処理能力を検知し、その検知した結果に応じて所定の数を決定する処理能力検知手段と、連続的に送られるべき一連の画像データを有する画像データ列を分割して前記所定の数の画像データ部分列を生成するデータ分割手段と、それらの画像データ部分列を前記所定の数の伝送経路により並行して送信することが出来る送信手段と、

前記第2装置における、それらの送信された画像データ部分列を前記所定の数の伝送経路から並行して受信する受信手段と、それらの受信された画像データ部分列を前記画像データ列に復元するまたはそれらの画像データ部分列を処理する処理手段としてコンピュータを機能させるプログラムである。

10

【 0 0 4 3 】

また、第8の本発明（請求項8に対応）は、第4の本発明に記載の第1装置の、前記第1装置から送信されたそれらの画像データ部分列を所定の数の伝送経路から並行して受信する受信手段と、それらの受信された画像データ部分列を前記画像データ列に復元するまたはそれらの画像データ部分列を処理する処理手段とを有する第2装置の処理能力を検知し、その検知した結果に応じて前記所定の数を決定する処理能力検知手段と、

連続的に送られるべき一連の画像データを有する画像データ列を分割して前記所定の数の画像データ部分列を生成するデータ分割手段と、

それらの画像データ部分列を前記所定の数の伝送経路により並行して送信することが出来る送信手段としてコンピュータを機能させるプログラムである。

20

【 0 0 4 5 】

【 発明の実施の形態 】

以下、本発明の実施の形態について図1～図5を用いて説明する。

【 0 0 4 6 】

図1は本発明の信号源装置を示すブロック図である。本図に示す通り、本発明の信号源装置は信号源1と、データ分割回路2と、第1のトランスミッタ3と、第2のトランスミッタ4と、第3のトランスミッタ5と、第4のトランスミッタ6と解像度検知手段7からなる。

【 0 0 4 7 】

本実施の形態の信号源装置は、出力先の表示装置の解像度、ここではすなわちピクセルクロック周波数、に合わせて送信回路単位数を選択し、これに合わせた単位数にて信号を出力するものである。

30

【 0 0 4 8 】

信号源装置は、例えばテレビ放送を受信して映像音声データを出力するチューナや、DVDやハードディスクなどに記録されている動画像データを出力するパーソナルコンピュータであるとする。

【 0 0 4 9 】

また、表示装置は、例えば、チューナから送られてくる映像音声データを表示するテレビや、パーソナルコンピュータから送られてくる動画像データを表示する液晶モニタなどのモニタであるとする。

40

【 0 0 5 0 】

いま、トランスミッタ3, 4, 5, 6として、165MHz (Max.)の動作周波数のICを使用すると、4個使用により、660MHz (Max.)の動作が可能となる。この結果、数3より、ブランク期間を加えた解像度として、QUXGAまでの対応が可能となる。

【 0 0 5 1 】

ここで、表示装置がQUXGAの代わりにQSXGAであった場合、動作周波数は、数3より440MHzでよく、165MHz (Max.)のICならば、3個で伝送可能である。

50

【 0 0 5 2 】

また、表示装置が Q X G A や U X G A - W i d e、H D T V の場合、2 個で伝送可能であり、さらに、U X G A や、これ以下の解像度であれば、1 個で伝送可能となる。

【 0 0 5 3 】

解像度検知手段 7 は D D C (ディスプレイ・データ・チャンネル) などにより、接続する表示装置の解像度情報を検知し、その情報を元に信号源 1 に送信回路の分割数情報を知らせる。

【 0 0 5 4 】

たとえば、接続する表示装置が Q U X G A であるという情報を検知すると、分割数を 4 として信号源 1 に知らせる。そうすると、データ分割回路 2 は、信号源 1 から入力されてくる一連の画像データから構成される画像データ列である信号を、入力されてくる画像データ毎に 4 個に分割する。例えば各画像データを表示装置で表示される場合の走査線方向と平行な領域に分割する。その結果、信号源装置は、トランスミッタ 3, 4, 5, 6 を使用して信号を伝送する。このとき、信号伝送のためのケーブルは 4 組必要となる。

10

【 0 0 5 5 】

この時の接続の様子を図 2 に示す。コネクタ 1 4 は表示装置の解像度情報を伝送する経路として便宜上図示しているものであり、データ送受信の経路と共用化してもよい。信号伝送のためのケーブルは、ケーブル 1 7, 1 8, 1 9, 2 0 である。

【 0 0 5 6 】

図 2 では、表示装置 1 6 には第 1 のレシーバ 8、第 2 のレシーバ 9、第 3 のレシーバ 1 0、第 4 のレシーバ 1 1 の 4 個のレシーバがある。信号源装置 1 5 の信号を表示装置 1 6 に表示する場合には、予めユーザは、表示装置 1 6 の 4 個のレシーバに上記の 4 本のケーブルを接続し、そのケーブルの他方を信号源装置 1 5 の第 1 のトランスミッタ 3、第 2 のトランスミッタ 4、第 3 のトランスミッタ 5、第 4 のトランスミッタ 6 にそれぞれ接続しておくものとする。

20

【 0 0 5 7 】

また、接続する表示装置が Q S X G A であるという情報を検知すると、分割数を 3 として信号源 1 に知らせる。その結果、信号源装置 1 5 は、トランスミッタ 3, 4, 5 を使用して信号を伝送する。このとき、信号伝送のためのケーブルは 3 組で済むため、当初のシステムよりも 1 本節約できる。

30

【 0 0 5 8 】

この時の接続の様子を図 3 に示す。コネクタ 1 4 は表示装置の解像度情報を伝送する経路として便宜上図示しているものであり、データ送受信の経路と共用化してもよい。信号伝送のためのケーブルは、ケーブル 1 7, 1 8, 1 9 である。

【 0 0 5 9 】

図 3 では、表示装置 1 6 には第 1 のレシーバ 8、第 2 のレシーバ 9、第 3 のレシーバ 1 0 の 3 個のレシーバがある。信号源装置 1 5 の信号を表示装置 1 6 に表示する場合には、予めユーザは、表示装置 1 6 の 3 個のレシーバに上記の 3 本のケーブルを接続し、そのケーブルの他方を信号源装置 1 5 の第 1 のトランスミッタ 3、第 2 のトランスミッタ 4、第 3 のトランスミッタ 5 にそれぞれ接続しておくものとする。

40

【 0 0 6 0 】

また、接続する表示装置が Q X G A や U X G A - W i d e、H D T V であるという情報を検知すると、分割数を 2 として信号源 1 に知らせる。その結果、信号源装置 1 5 は、トランスミッタ 3, 4 を使用して信号を伝送する。このとき、信号伝送のためのケーブルは 2 組で済むため、当初のシステムよりも 2 本節約できる。

【 0 0 6 1 】

この時の接続の様子を図 4 に示す。コネクタ 1 4 は表示装置の解像度情報を伝送する経路として便宜上図示しているものであり、データ送受信の経路と共用化してもよい。信号伝送のためのケーブルは、ケーブル 1 7, 1 8 である。

【 0 0 6 2 】

50

図4では、表示装置16には第1のレシーバ8、第2のレシーバ9の2個のレシーバがある。信号源装置15の信号を表示装置16に表示する場合には、予めユーザは、表示装置16の2個のレシーバに上記の2本のケーブルを接続し、そのケーブルの他方を信号源装置15の第1のトランスミッタ3、第2のトランスミッタ4にそれぞれ接続しておくものとする。

【0063】

また、接続する表示装置がU X G Aや、これ以下の解像度であるという情報を検知すると、分割数を1(分割なし)として信号源1に知らせる。その結果、信号源装置15は、トランスミッタ3のみを使用して信号を伝送する。このとき、信号伝送のためのケーブルは1組のみで済むため、当初のシステムよりも3本節約できる。

10

【0064】

この時の接続の様子を図5に示す。コネクタ14は表示装置の解像度情報を伝送する経路として便宜上図示しているものであり、データ送受信の経路と共用化してもよい。信号伝送のためのケーブルは、ケーブル17である。

【0065】

図5では、表示装置16には第1のレシーバ8の1個のレシーバがある。信号源装置15の信号を表示装置16に表示する場合には、予めユーザは、表示装置16の1個のレシーバに上記の1本のケーブルを接続し、そのケーブルの他方を信号源装置15の第1のトランスミッタ3に接続しておくものとする。

【0066】

この例では送信回路の分割のための検知基準を解像度で示したが、周波数を元に、それぞれ660MHz~495MHzより大であれば4分割、495MHz~330MHzより大であれば3分割、330MHz~165MHzより大であれば2分割、165MHz~0MHzであれば分割なしと検知することも同義である。

20

【0067】

なお、本実施の形態においては、ICの動作周波数を165MHz(Max.)としたが、この限りではない。

【0068】

なお、本実施の形態では最大4分割の例を示したが、2分割、3分割や、他のN分割(Nは2以上の整数)の場合においても周波数限界の違いはあるが、同様の考え方により、同様の効果が得られることが容易に理解できる。

30

【0069】

なお、表示する信号が高解像度のため、コントローラ12からディスプレイ13へ信号を伝送しうるピクセルクロックの周波数を超える場合は、上記と同様にコントローラ12からディスプレイ13に分割された信号を複数の伝送経路を利用して並行して伝送することもできる。

【0070】

なお、本実施の形態では、信号源装置15はチューナやパーソナルコンピュータであり、表示装置がテレビやモニタであるとして説明したが、これに限らない。信号源装置15と表示装置16が、テレビやモニタに内蔵されていてもよい。このような例として、信号源装置15が液晶パネルなどで構成されるディスプレイの表示を制御するコントローラの機能を兼ねており、表示装置16がテレビやモニタに内蔵されている液晶パネルの機能を兼ねているものでもよい。このように本実施の形態の信号源装置15と表示装置16は、所定の機能を実行する装置の入出力関係のある2つの機能要素を兼ねているような構成であってもよい。また、このような場合、表示装置16は、信号源装置15から送られてきた信号を表示するものに限らず、信号源装置15から送られてきた信号をもとの画像データ列の信号に復元して出力するものや、信号源装置15から送られてきた信号に対して表示処理以外の処理をするものであってもよい。

40

【0071】

以上のように、信号源装置は同一でも、接続対象となる表示装置の能力により、送信回路

50

数を切り替え可能とすることにより、表示能力の高い（解像度が大きく、動作周波数の高い）表示装置に対しては送信回路数を多く、また接続ケーブル数を多くし、一方、表示能力の低い（解像度が低く、動作周波数の低い）表示装置に対しては送信回路数を少なく、また接続ケーブル数を少なくすることにより、消費電力の低減、部品点数の削減、システムの低コスト化を図ることが可能となる。

【 0 0 7 2 】

このように、高解像度化に伴った高周波化で肥大する信号源のインターフェイスに対し、受信側としては必要最小限のインターフェイス回路を用意することで対応させる環境を提供することが出来、さらにはケーブル数の削減、受信側インターフェイスの汎用性を実現することが出来る。

10

【 0 0 7 3 】

なお、本実施の形態の信号源 1 が出力する信号は本発明の連続的に送られるべき一連の画像データを有する画像データ列の例であり、本実施の形態のデータ分割回路 2 で分割され第 1 のトランスミッタ 3、第 2 のトランスミッタ 4、第 3 のトランスミッタ 5、第 6 のトランスミッタ 6 などに出力される信号は本発明の画像データ部分列の例であり、本実施の形態のデータ分割回路 2 は本発明のデータ分割手段の例であり、本実施の形態の第 1 のトランスミッタ 3、第 2 のトランスミッタ 4、第 3 のトランスミッタ 5、第 4 のトランスミッタ 6 は本発明の送信手段の例であり、本実施の形態の図 2 における第 1 のレシーバ 8、第 2 のレシーバ 9、第 3 のレシーバ 10、第 4 のレシーバ 11 は本発明の受信手段の例であり、本実施の形態の図 3 における第 1 のレシーバ 8、第 2 のレシーバ 9、第 3 のレシーバ 10 は本発明の受信手段の例であり、本実施の形態の図 4 における、第 1 のレシーバ 8、第 2 のレシーバ 9 は本発明の受信手段の例であり、本実施の形態の図 5 における第 1 のレシーバ 8 は本発明の受信手段の例であり、本実施の形態のコントローラ 12 またはディスプレイ 13 は本発明の処理手段の例であり、本実施の形態の信号源装置 15 は本発明の第 1 装置の例であり、本実施の形態の表示装置 16 は本発明の第 2 装置の例である。

20

【 0 0 7 4 】

さらに、データを処理して処理結果を出力するデータ処理手段と、出力された前記処理結果から、前記処理結果を表示するための連続的に送られるべき一連の画像データ列を生成してモニタに出力する表示データ作成手段とを備え、前記表示データ作成手段は、第 4 の本発明に記載の第 1 装置として機能し、前記モニタは第 4 の本発明に記載の第 2 装置として機能するパーソナルコンピュータも本発明に属する。

30

【 0 0 7 5 】

さらに、放送されてくる番組データを受信する受信手段と、その受信した番組データを復調して、連続的に送られるべき一連の画像データ列を生成してテレビに出力する表示データ作成手段とを備え、前記表示データ作成手段は、第 4 の本発明に記載の第 1 装置として機能し、前記テレビは、第 4 の本発明に記載の第 2 装置として機能するチューナも本発明に属する。

【 0 0 7 8 】

なお、本発明は、上述した本発明のデータ処理システムまたは第 1 装置または第 2 装置の全部または一部の手段（または、装置、素子、回路、部等）の機能をコンピュータにより実行させるためのプログラムであって、コンピュータと協働して動作するプログラムである。

40

【 0 0 7 9 】

なお、本発明の一部の手段（または、装置、素子、回路、部等）とは、それらの複数の手段の内の、幾つかの手段を意味し、あるいは、一つの手段の内の、一部の機能を意味するものである。

【 0 0 8 0 】

また、本発明のプログラムを記録した、コンピュータに読みとり可能な記録媒体も本発明に含まれる。

【 0 0 8 1 】

50

また、本発明のプログラムの一利用形態は、コンピュータにより読み取り可能な記録媒体に記録され、コンピュータと協働して動作する態様であっても良い。

【0082】

また、本発明のプログラムの一利用形態は、伝送媒体中を伝送し、コンピュータにより読みとられ、コンピュータと協働して動作する態様であっても良い。

【0083】

また、記録媒体としては、ROM等が含まれ、伝送媒体としては、インターネット等の伝送媒体、光・電波・音波等が含まれる。

【0084】

また、上述した本発明のコンピュータは、CPU等の純然たるハードウェアに限らず、ファームウェアや、OS、更に周辺機器を含むものであっても良い。

10

【0085】

なお、以上説明した様に、本発明の構成は、ソフトウェア的に実現しても良いし、ハードウェア的に実現しても良い。

【0086】

【発明の効果】

以上説明したところから明らかなように、本発明は、デジタル・インターフェイスのクロック周波数を超えるような高解像度の画像であっても、表示装置に正常に表示させることが出来るデータ処理システム、第1装置、第2装置、及びプログラムを提供することが出来る。

20

【0087】

また、本発明は、高解像度化が進展した場合にも受信側の仕様に合わせたデータ出力を行うことができるデータ処理システム、第1装置、第2装置、及びプログラムを提供することが出来る。

【図面の簡単な説明】

【図1】本発明の実施の形態における表示システムにおける信号源装置のブロック図

【図2】本発明の実施の形態における信号源装置と表示装置が接続された場合の表示システムのブロック図

【図3】本発明の実施の形態における信号源装置と表示装置が接続された場合の表示システムのブロック図

30

【図4】本発明の実施の形態における信号源装置と表示装置が接続された場合の表示システムのブロック図

【図5】本発明の実施の形態における信号源装置と表示装置が接続された場合の表示システムのブロック図

【図6】従来の表示システムのブロック図

【図7】解像度の例を示す図

【図8】解像度の例を示す図

【図9】解像度の例を示す図

【図10】解像度の例を示す図

【符号の説明】

40

1 信号源

2 データ分割回路

3 第1のトランスミッタ

4 第2のトランスミッタ

5 第3のトランスミッタ

6 第4のトランスミッタ

7 解像度検知手段

8 第1のレシーバ

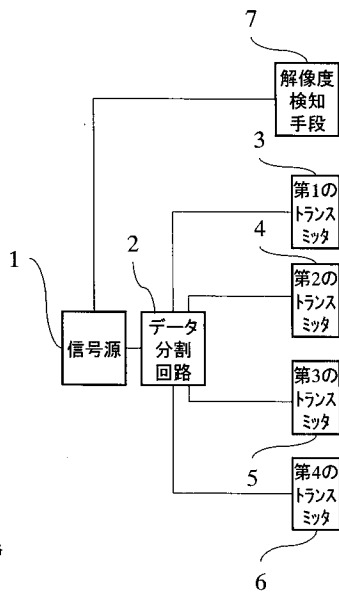
9 第2のレシーバ

10 第3のレシーバ

50

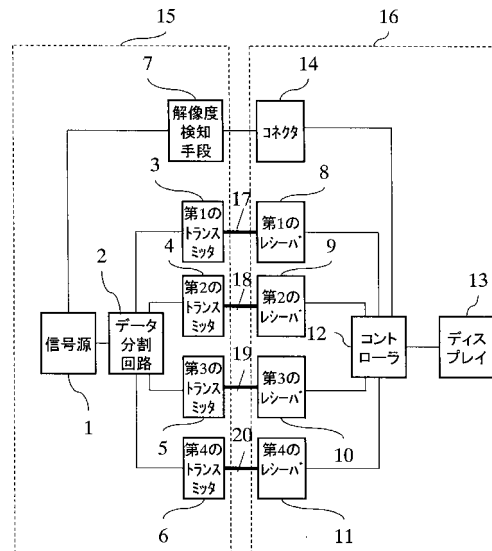
- 1 1 第4のレシーバ
- 1 2 コントローラ
- 1 3 ディスプレイ
- 1 4 コネクタ
- 1 5 信号源装置
- 1 6 表示装置
- 1 7 第1の信号ケーブル
- 1 8 第2の信号ケーブル
- 1 9 第3の信号ケーブル
- 2 0 第4の信号ケーブル
- 1 0 1 信号源装置
- 1 0 2 表示装置
- 1 0 3 信号源
- 1 0 4 トランスミッタ
- 1 0 5 レシーバ
- 1 0 6 コントローラ
- 1 0 7 ディスプレイ
- 1 0 8 信号ケーブル

【図1】



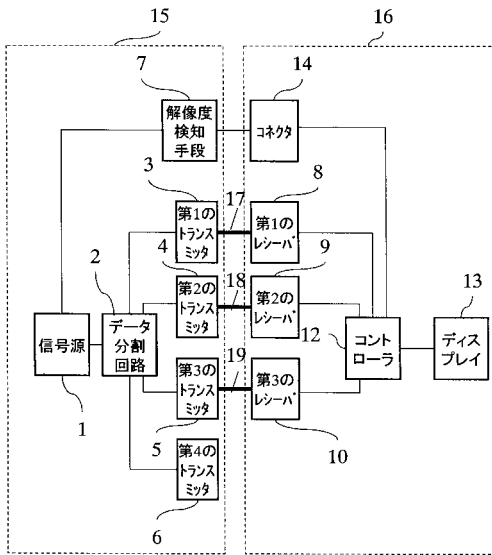
- 1...信号源
- 2...データ分割回路
- 3...第1のトランスミッタ
- 4...第2のトランスミッタ
- 5...第3のトランスミッタ
- 6...第4のトランスミッタ
- 7...解像度検知手段

【図2】

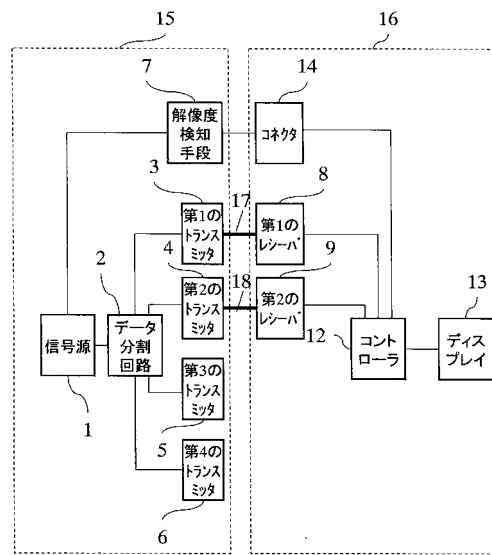


- 1...信号源
- 2...データ分割回路
- 3...第1のトランスミッタ
- 4...第2のトランスミッタ
- 5...第3のトランスミッタ
- 6...第4のトランスミッタ
- 7...解像度検知手段
- 8...第1のレシーバ
- 9...第2のレシーバ
- 10...第3のレシーバ
- 11...第4のレシーバ
- 12...コントローラ
- 13...ディスプレイ
- 14...コネクタ
- 15...信号源装置
- 16...表示装置

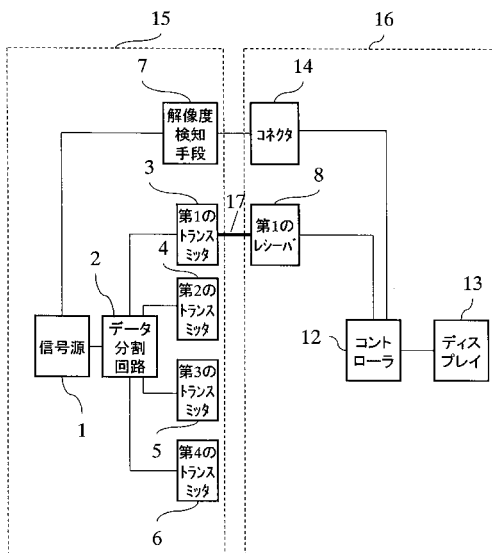
【図3】



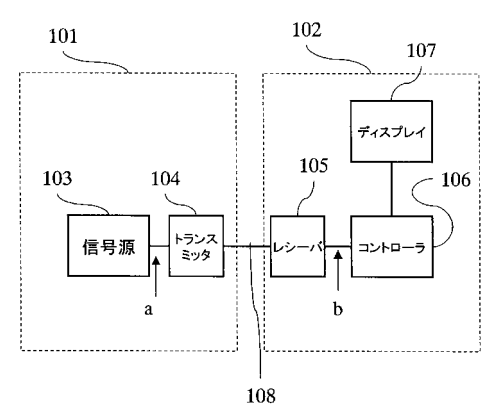
【図4】



【図5】

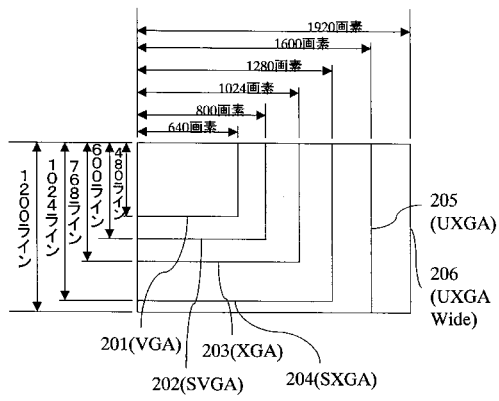


【図6】

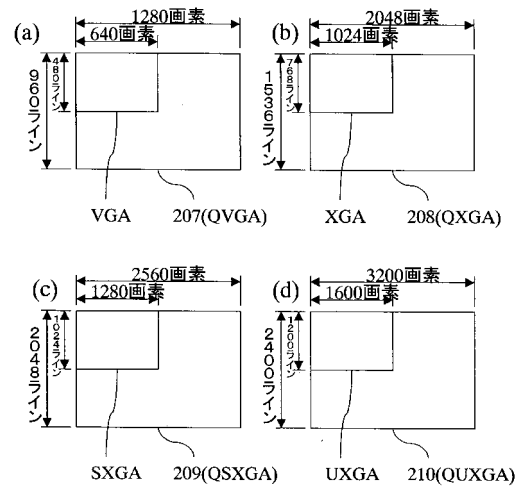


- 101...信号源装置
- 102...表示装置
- 103...信号源
- 104...トランスミッタ
- 105...レシーバ
- 106...コントローラ
- 107...ディスプレイ
- 108...信号ケーブル

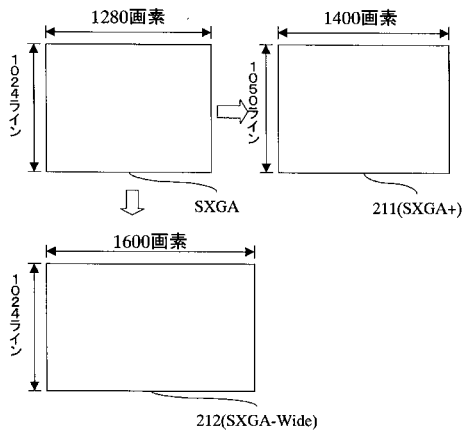
【 図 7 】



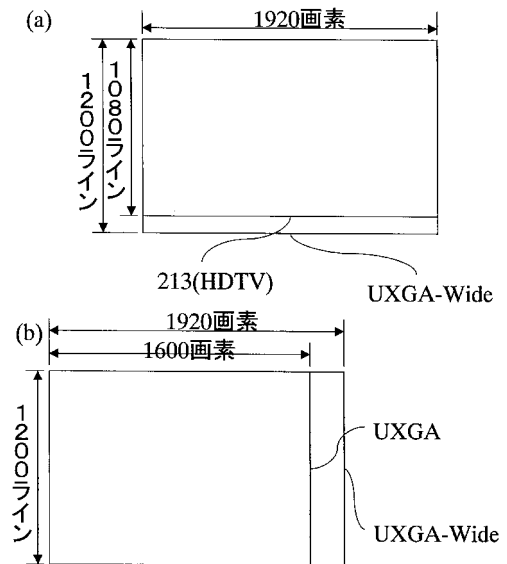
【 図 8 】



【 図 9 】



【 図 10 】



フロントページの続き

(51)Int.Cl.

G 0 9 G 5/12 (2006.01)

F I

G 0 9 G 5/00 5 5 5 D

G 0 9 G 5/12

(58)調査した分野(Int.Cl. , D B 名)

H04N 5/14-5/217

H04N 7/08

G06F 3/153

G09G 5/00

G09G 5/12