

(19) DANMARK



(12) FREMLÆGGELSESSKRIFT

(11) 163905 B

Patentdirektoratet
TAASTRUP

(21) Patentansøgning nr.: 5279/81

(51) Int.Cl.5

H 03 K 21/00

(22) Indleveringsdag: 27 nov 1981

H 03 K 23/66

(41) Alm. tilgængelig: 09 jun 1982

(44) Fremlagt: 13 apr 1992

(86) International ansøgning nr.: -

(30) Prioritet: 08 dec 1980 GB 8039315

(71) Ansøger: *PLESSEY OVERSEAS LIMITED; Vicarage Lane; Ilford; Essex, GB

(72) Opfinder: Norman Cameron *Thompson; GB, Steven John *Poole; GB

(74) Fuldmægtig: Lehmann & Ree A/S

(54) Delekreds med variabelt forholdstal

(56) Fremdragne publikationer

GB pat.nr. 1151505
US pat.nr. 4031476

(57) Sammendrag:

5279-81

5279-81

Deleren er dannet af en deletæller (7), hvortil der føres et indgangsimpulstog over en ELLER-port (3). Tælleren (7) har et fast deleforhold, og ELLER-porten styres af et logisk kredsløb, som modtager styreimpulser og styrer ELLER-porten for at fjerne en impuls fra indgangsimpulstogget for hver styreimpuls for at ændre delerens samlede deleforhold. Opfindelsen er særlig egnet som en indstillelig forholdsdel til anvendelse i frekvenssyntetisatorer.

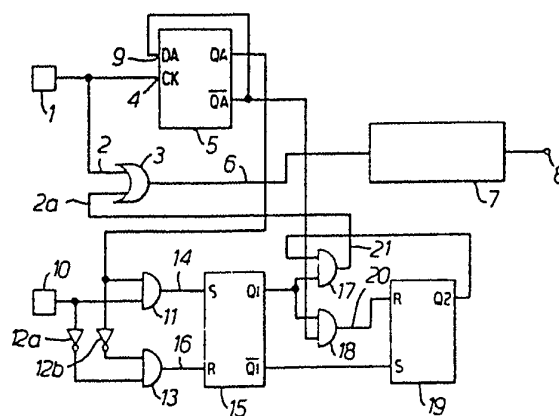


FIG. 1.

DK 163905 B

Den foreliggende opfindelse angår en delekreds med et variabelt forholdstal (modulo-2-delekreds) af den art, som omfatter en delende tællekreds med et fast deleforhold, og som taktstyres af et indgangsimpulstog, som føres til tællekredsen gennem en portkreds hørende til en logisk kreds.

Modulo-2-delekredsen er en velkendt type af de variable modulo-delekredse, som bliver anvendt i frekvenssyntetisatorer. Disse indeholder en delende tællekreds med en styresignalindgang til at ændre deleforholdet i tællekredsen.

Et styresignal, som føres til styresignalindgangen på tællekredsen, omstiller tællekredsen således, at den dividerer med et andet forholdstal, dvs. $N+1$ i stedet for N .

Et problem ved denne kendte type af delekreds er tidsforsinkelsen, som opstår, fra styresignalet tilføres, og indtil delekredsen reagerer. Denne tidsforsinkelse kaldes "opsætte-" (set up) eller "udløse-" (release) tiden afhængigt af i hvilken retning deleforholdet ændres. Problemet er mere alvorligt, når det drejer sig om delekredse med lavere deleforhold.

US patentskrift nr. 3.341.693 omhandler en impulstællekreds, som omfatter en styresløjfe-forsinkelsesanordning. En sådan styresløjfe-forsinkelse nedsætter kredsens driftshastighed, og dette er en egenskab, som det gælder om at undgå.

US patentskrift nr. 4.184.068 omhandler en modulo-2 "prescaler", hvor modulet M kan skifte mellem en af to værdier, og dette giver et udgangsimpulstog fra prescaleren med en gentagelsesfrekvens, som er $1/M$ -del af frekvensen til prescaleren. Behovet for at skifte modulusværdien indfører en tidsforsinkelse, som det er omtalt ovenfor. Med delekredsen ifølge den foreliggende opfindelse undgås en sådan forsinkelse.

US patentskrift nr. 4.031.476 omhandler en delekreds af generelt samme type som kredsen ifølge den foreliggende opfindelse. Den kendte delekreds er imidlertid ikke i stand til drift ved sådanne høje hastigheder som delekredsen ifølge den foreliggende opfindelse

tilsigter at arbejde ved. For at kunne opnå en sådan højhastighedsdrift er det nødvendigt at indføre væsentlige kredsløbstekniske forbedringer, og det er netop sådanne kredsløbstekniske forbedringer, der er de ejendommelige træk ved den foreliggende opfindelse.

5

Den foreliggende opfindelse har således til formål at tilvejebringe en delekreds med variabel modulus, hvor de ovennævnte forsinkelses- eller hastighedsproblemer er fjernet eller i det mindste reduceret.

10 Ifølge den foreliggende opfindelse opnås dette ved en delekreds af den indledningsvis angivne art, som er ejendommelig ved, at den logiske kreds omfatter en deleanordning indrettet til at frekvensdele indgangsimpulstog for at tilvejebringe et delt impulstog og et komplementært delt impulstog, en synkroniseringsanordning indrettet til at generere et første kontroludgangssignal og et komplementært første kontroludgangssignal, som hvert er synkroniseret med det delte impulstog i afhængighed af et styresignal, som tilføres synkroniseringsanordningen, en anordning til at generere et andet kontroludgangssignal under påvirkning af det komplementære første kontroludgangssignal i afhængighed af det første kontroludgangssignal og det komplementære delte impulstog, og en portkontrolanordning, som er påvirkelig af det første kontroludgangssignal og det andet kontroludgangssignal for at tilvejebringe et portsignal koblet til porten for at fjerne en eller flere impulser fra indgangsimpulstog, således at deleforholdet i delekredsen er effektivt variabelt i afhængighed af det antal styreimpulser, som bliver modtaget af den logiske kreds under en udgangscyklus for den delende tællekreds.

30 Yderligere udførelsesformer for delekredsen ifølge opfindelsen fremgår af de øvrige patentkrav.

Der er således tilvejebragt en delekreds med variabelt forholdstal, som består af en delende tællekreds med fast deleforhold, som bliver 35 aktiveret af et indgangsimpulstog. Dette tilføres tællekredsen via en anordning, som fjerner en eller flere impulser fra impulstog på indgangen, således at det effektive deleforhold til delekredsen bliver ændret.

Anordningen, som fjerner en eller flere impulser fra impulstoget på indgangen, omfatter en portkreds, der modtager indgangsimpulstoget, og en anordning, som tilvejebringer en aktiveringsimpuls, der kontrollerer portkredsen.

5

Anordningen, som tilvejebringer aktiveringsimpulsen, kan omfatte en logisk kreds med en kontrolsignalindgang, der er således indrettet, at den kontrollerer portkredsen i overensstemmelse med et kontrolsignal, der tilføres kontrolsignalindgangen.

10

Opfindelsen skal herefter forklares nærmere under henvisning til tegningen, hvor

15

20

25

30

35

fig. 1 viser en udførelsesform for en indstillelig forholdsdeler ifølge opfindelsen og fig. 2 et forklarende diagram, som viser bølgeformer, der optræder på forskellige steder i arrangementet i fig. 1.

I fig. 1 på tegningen bliver indgangssignaler, der skal deles, ført til en indgangsterminal 1, som er forbundet med en indgang 2 på en ELLER-port 3 og til en taktindgang 4 på en D-type bistabil multivibrator 5. Udgangssignaler fra ELLER-porten 3 føres over en ledning 6 for at taktstyre en deletæller 7, som har et fast deleforhold N. Tælleren 7 fører delte udgangssignaler til en udgangsterminal 8, som er udgangen på den indstillelige forholdsdeler.

Den bistabile multivibrator 5 har en D indgang 9 og komplementære udgange Q_A , og \bar{Q}_A . Q_A udgangen er forbundet tilbage til D indgangen 9 på den bistabile multivibrator, så at den bistabile multivibrator 5 virker på kendt måde som en frekvensdeler, idet signalerne, som optræder på Q_A udgangsterminalen, er halvdelen af signalerne, som føres til indgangsterminalen 1.

En styresignalindgangsterminal 10 får under drift tilført et styresignal for at ændre delerens deleforhold. Terminalen 10 er forbundet med den ene indgang på en OG-port 11 og over en inverter 12a med en indgang på en anden OG-port 13. Q_A udgangen på den bistabile multivibrator 5 er forbundet med en anden indgang på OG-porten 11 og over en inverter 12b med en anden indgang på OG-porten 13.

OG-porten 11 har en udgang 14, som er forbundet med en sætte ("S") indgang på en sætte-tilbagestillvippe 15, medens OG-porten 13 har en udgang 16, som er koblet til tilbagestill (R) indgangen på vippen 15.

Vippen 15 har udgange Q_1 og Q_2 , hvor Q_1 udgangen er forbundet i parallel med hver af to OG-porte 17 og 18, medens \bar{Q}_1 udgangen er forbundet med S indgangen på en anden sætte-tilbagestillvippe 19.

OG-porten 18 har en udgang 20, som er forbundet med R indgangen på vippen 19, der har en Q udgang

betegnet Q_2 , som er forbundet med en anden indgang på OG-porten 17. OG-porten 18's anden indgang er forbundet med \overline{Q}_A udgangen på den bistabile D-type multivibrator 5, og OG-porten 17 har en udgang 21, som er forbundet med en anden indgang 22 på ELLER-porten 3.

Der henvises nu til såvel fig. 1 som fig. 2. Et indgangsimpulstog vist ved linie (a) i fig. 2 føres til indgangsterminalen 1 og dermed til indgangen 2 på ELLER-porten 3. Under fravær af et logisk højt signal på den anden indgangsterminal 22 på porten 3 vil impulstoget føres gennem porten 3 over ledningen 6 og vil blive delt af tælleren 7. Tælleren 7 deler impulstoget med en faktor N, og dette delte impulstog vil optræde på udgangsterminalen 8. Deleren har derfor et deleforhold N mellem indgangs- og udgangsterminalerne henholdsvis 1 og 8.

Indgangsimpulstoget føres også til taktindgangen 4 på den bistabile D-type multivibrator 5, og i betragtning af forbindelsen mellem \overline{Q}_A udgangen på denne bistabile multivibrator og dens D indgang 9 vil et impulstog optræde på Q_A udgangen med halvdelen af frekvensen af impulstoget, som føres til indgangsterminalen 1. Dette impulstog er angivet ved linien (c) i fig. 2.

Det antages nu, at styreimpulser med lavere frekvens end indgangsimpulstoget føres til styreindgangsterminalen 10, og en sådan impuls er angivet ved linie (b) i fig. 2. Denne styreimpuls føres direkte til OG-porten 11 og i inverteret form til porten 13 og har ikke nogen virkning på nogen af portene før det tidspunkt, hvor Q_A udgangen på den bistabile multivibrator 5 bliver høj. På dette tidspunkt vil udgangen 14 på OG-porten 11 blive logisk høj og vil sætte vippen 15 i sættetilstanden, hvor Q_1 udgangen er logisk høj.

OG-porten 13 modtager de samme indgangssignaler som OG-porten 11, men i inverteret form, og når styreimpulsen bliver logisk lav, og Q_A udgangen på den bistabile multivibrator 5 følgelig også bliver lav, vil OG-porten 13 således have en udgang 16, som er logisk høj, og som vil tilbagestille vippen 15, så at dens Q_1 udgang bliver lo-

gisk lav, medens dens \bar{Q}_1 udgang er logisk høj.

Q_1 udgangen på sætte-tilbagestille vippen 15 vil derfor for hver styreimpuls frembringe en impuls vist ved linie (d) i fig. 2, hvis samlede længde er styret af længden af styreimpulsen, men hvis for- og bagkanter er synkroniseret til for- og bagkanterne af impulstoget, som optræder på den bistabile multivibrators Q_A udgang.

Som forklaret ovenfor bliver Q_1 udgangen på vippen 15 først høj i synkronisme med Q_A udgangen på den bistabile multivibrator 5. Q_1 udgangen på vippen 15 er forbundet med den ene indgang på OG-porten 18, men har på dette stadium ikke nogen virkning på denne port, da den anden indgang på porten 18 er forbundet med \bar{Q}_A udgangen på den bistabile multivibrator 5, som er logisk lav, når Q_A udgangen er høj.

Som det fremgår af linierne (a) og (c) i fig. 2, vil Q_A udgangen på den bistabile multivibrator 5 blive logisk lav efter en fuldstændig taktcyklus af indgangsimpulstoget. Q_1 udgangen på vippen 15 vil stadig være høj på dette stadium, og udgangen 20 på OG-porten 18 vil derfor blive logisk høj, og dette vil tilbagestille vippen 19, så at Q_2 udgangen på denne vippe vil blive logisk lav.

Bølgeformen, som optræder på Q_2 udgangen på vippen 19, er vist ved linie (e) i fig. 2. Som det fremgår af linierne (d) og (e) i fig. 2, vil \bar{Q}_1 udgangen være lav på det tidspunkt, som går umiddelbart forud for det tidspunkt, hvor Q_1 udgangen på vippen 15 bliver høj, da \bar{Q}_1 udgangen er komplement til Q_1 udgangen. Når \bar{Q}_1 er logisk høj, vil dette sætte vippen 19, så at dens Q_2 udgang vil være logisk høj.

Tilstanden af Q_2 vil ikke blive påvirket, når Q_1 bliver høj, og \bar{Q}_1 bliver lav, da det logisk høje niveau af Q_1 som forklaret ovenfor ikke påvirker OG-porten 18 på det tidspunkt, hvor Q_1 bliver logisk høj. OG-porten 18 bliver ikke åbnet, således at vippen 19 kan tilbagestilles, før en taktcyklus senere af indgangssignalet er ført til indgangsterminalen 1.

Følgelig er Q_1 og Q_2 udgangene på vipperne 15 og 19 logisk høje sammen for en taktcyklus af indgangssignalet. Udgangen 21 på OG-porten 17 vil derfor være logisk høj for denne ene taktcyklus, da både Q_1 og Q_2 føres til respektive indgange på denne OG-port.

Udgangen 21 på OG-porten 17 er forbundet med indgangen 22 på ELLER-porten 3, og denne indgang vil derfor holdes på et logisk højt niveau for en taktcyklus af indgangssignalet.

Virkingen af at holde indgangen 22 på ELLER-porten 3 logisk høj for én taktcyklus af indgangssignalet er at maskere en taktkant af dette signal, hvilken taktkant ellers ville blive ført over ledningen 6 for at taktstyre tælleren 7. Som følge heraf vil signalet, som optræder på udgangsterminalen 8, blive delt med $N + 1$ i stedet for med N , selv om tælleren 7 selv fortsætter med at dele med N .

For derfor at frembringe et deleforhold på $N + 1$ for hele deleren skal en styreimpuls føres til styreindgangsterminalen 10 under hver udgangscyklus af tælleren 7 for således at fjerne en taktkant fra impulstoget, som føres til tælleren 7 under hver udgangscyklus for denne tæller.

Hvis to taktimpulser føres til styreindgangsterminalen 10 under hver udgangscyklus for tælleren 7, vil to taktkanter blive fjernet fra indgangssignalet, og udgangssignalet, som optræder på terminalen 8, vil blive delt med $N + 2$ osv.

Den foreliggende opfindelse formindsker derfor den tidsforsinkelse, som optræder i det ovenfor beskrevne kendte arrangement, da der ikke sker nogen omstilling af tælleren 7. Denne tæller fortsætter med at dele med N , idet deleforholdet styres ved at fjerne taktkanter, som ellers ville have taktstyret denne tæller.

Opfindelsen er særlig egnet til anvendelse i frekvenssyntetisatorer, hvor modulo-to- eller andre former for dele kredse med variabelt deleforhold er påkrævet.

P A T E N T K R A V.

1. Delekreds med variabelt forholdstal af den art, som omfatter en delende tællekreds (7) med et fast deleforhold, og som taktstyres af et indgangsimpulstog, som føres til tællekredsen gennem en portkreds (3) hørende til en logisk kreds, k e n d e t e g n e t ved, at den logiske kreds omfatter en deleanordning (5) indrettet til at frekvensdele indgangsimpulstoget for at tilvejebringe et delt impulstog (Q_A) og et komplementært delt impulstog (\bar{Q}_A), en synkroniseringsanordning (11,15) indrettet til at generere et første kontroludgangssignal (Q_1) og et komplementært første kontroludgangssignal (\bar{Q}_1), som hvert er synkroniseret med det delte impulstog i afhængighed af et styresignal, som tilføres synkroniseringsanordningen (11,15), en anordning (18,19) til at generere et andet kontroludgangssignal (Q_2) under påvirkning af det komplementære første kontroludgangssignal i afhængighed af det første kontroludgangssignal og det komplementære delte impulstog, og en portkontrolanordning (17), som er påvirkelig af det første kontroludgangssignal (Q_1) og det andet kontroludgangssignal (Q_2) for at tilvejebringe et portsignal koblet til porten (3) for at fjerne en eller flere impulser fra indgangsimpulstoget, således at deleforholdet i delekredsen er effektivt variabelt i afhængighed af det antal styreimpulser, som bliver modtaget af den logiske kreds under en udgangscyklus for den delende tællekreds (7).

2. Delekreds ifølge krav 1, k e n d e t e g n e t ved, at portkontrolanordningen omfatter en OG-port (17), som modtager det første kontroludgangssignal (Q_1) og det andet kontroludgangssignal (Q_2) for at tilvejebringe portsignalet i afhængighed af disse.

3. Delekreds ifølge krav 2, k e n d e t e g n e t ved, at synkroniseringsanordningen (11,15) omfatter en første OG-port (11) med en første indgang og en anden indgang, idet (Q_A)-udgangen fra deleanordningen (5) er forbundet med den nævnte første indgang og styresignalet til den anden indgang for at tilvejebringe et første udgangssignal afhængigt af styresignalet og det delte impulstog, en tilbagestillelig vippekreds (15) med en sætteindgang og to komplementære udgange, hvilket første udgangssignal er koblet til sætteindgangen på vippekredsen med henblik på at omstille denne for at

tilvejebringe et højt niveau på det første kontroludgangssignal ved højt niveau på det første udgangssignal, en første inverteringskreds (12b) og en anden inverteringskreds (12a) koblet henholdsvis til en første indgang og en anden indgang på en anden OG-port (13), idet (Q_A)-udgangen fra deleanordningen (5) er forbundet med den første indgang på den anden OG-port (13) gennem den første inverteringskreds (12b), og styresignalet er koblet til den anden indgang gennem den anden inverteringskreds (12a) for at tilvejebringe et andet udgangssignal i afhængighed af styresignalet og det delte impulstog, hvilket andet udgangssignal er koblet til en tilbagestillingsindgang på vippekredsen (15) med henblik på at tilbagestille denne for at frembringe et højt niveau på det komplementære første kontroludgangssignal ved højt niveau på det andet udgangssignal.

15

4. Delekreds ifølge krav 3, k e n d e t e g n e t ved, at anordningen til generering af det andet kontroludgangssignal omfatter en anden tilbagestillelig vippekreds (19), som har en sætteindgang, der er koblet til den udgang på vippekredsen (15), som giver det komplementære første kontroludgangssignal, der ved højt niveau omstiller den anden vippekreds (19) for at tilvejebringe det andet styresignal, en tredje OG-port (18) med en første indgang og en anden indgang, idet det første kontroludgangssignal er koblet til den første indgang på den tredje OG-port (18), og det komplementære delte impulstog er koblet til den anden indgang på den tredje OG-port (18) for at frembringe et udgangssignal, der er koblet til en tilbagestillingsindgang på den anden vippekreds (19), som dermed tilbagestilles ved højt niveau på denne indgang i afhængighed af det første kontroludgangssignal og det komplementære delte impulstog fra deleanordningen (5).

25
30

5. Delekreds ifølge krav 4, k e n d e t e g n e t ved, at deleanordningen (5) er en bistabil kreds af D-typen, som giver det delte impulstog og det komplementære delte impulstog, der hvert har en frekvens lig med halvdelen af indgangsimpulstogets frekvens.

35

6. Delekreds ifølge krav 1, k e n d e t e g n e t ved, at deleanordningen (5) er en bistabil kreds af D-typen indrettet til at tilvejebringe det delte impulstog, idet det delte impulstog og det

komplementære delte impulstog hvert har en frekvens lig med halvde-
len af indgangsimpulstogets frekvens, hvor synkroniseringsanordnin-
gen (11,15) omfatter en første OG-port (11) med en første indgang og
en anden indgang, hvor (Q_A)-udgangen fra deleanordningen (5) er
5 koblet til den første indgang, og styresignalet er koblet til den
anden indgang for at tilvejebringe et første udgangssignal i afhæn-
gighed af styresignalet og det delte impulstog, en tilbagestillelig
vippekreds (15) med en sætteindgang og to komplementære udgange,
hvor det første udgangssignal er koblet til sætteindgangen på
10 vippekredsen (15), som derved omstilles for at frembringe et højt
niveau på det første kontroludgangssignal ved højt niveau på det
første udgangssignal, en første og en anden inverteringskreds
(12b,12a) koblet henholdsvis til en første og en anden indgang på en
anden OG-port (13), idet (Q_A)-udgangen fra deleanordningen (5) er
15 koblet til den første indgang på den anden OG-port (13) gennem den
første inverteringskreds (12b), og styresignalet er koblet til den
anden indgang på den anden OG-port (13) gennem den anden
inverteringskreds (12a) for at tilvejebringe et andet udgangssignal
i afhængighed af styresignalet og det delte impulstog, hvilket andet
20 udgangssignal er koblet til en tilbagestillingsindgang på vippe-
kredsen (15), som tilbagestilles for at frembringe et højt niveau på
det komplementære første udgangssignal ved højt niveau på det andet
udgangssignal, og at anordningen til generering af det andet kon-
troludgangssignal omfatter en anden tilbagestillelig vippekreds
25 (19), som har en sætteindgang, der er forbundet med den udgang på
vippekredsen (15), som giver omstilling af den anden vippekreds (19)
til at frembringe det andet styresignal, en tredje OG-port (18) med
en første indgang og en anden indgang, hvor det første kontrolud-
gangssignal er koblet til den første indgang på den tredje OG-port
30 (18), og det komplementære delte impulstog er koblet til den anden
indgang på den tredje OG-port (18) for at give et udgangssignal, som
er koblet til en tilbagestillingsindgang på den anden vippekreds
(19), som ved højt niveau på denne indgang tilbagestilles i afhæn-
gighed af det første kontroludgangssignal og det komplementære delte
35 impulstog fra deleanordningen (5), og at portkontrolanordningen
omfatter en OG-port (17) indrettet til at modtage det første kon-
troludgangssignal (Q_1) og det andet kontroludgangssignal (Q_2) for at
tilvejebringe portsignalet i afhængighed af disse.

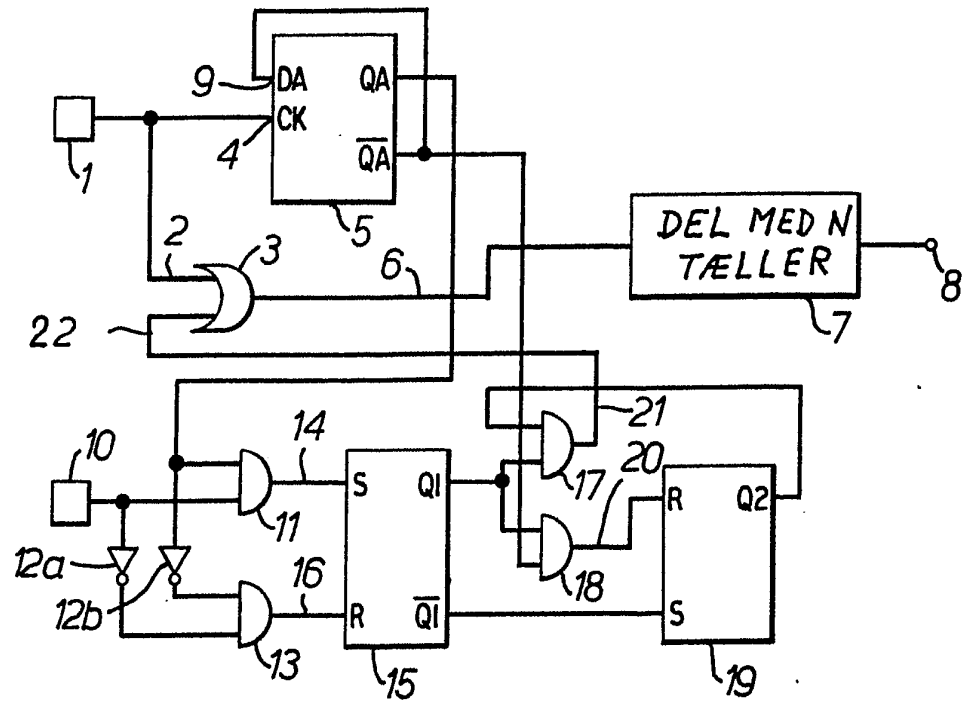


FIG. 1.

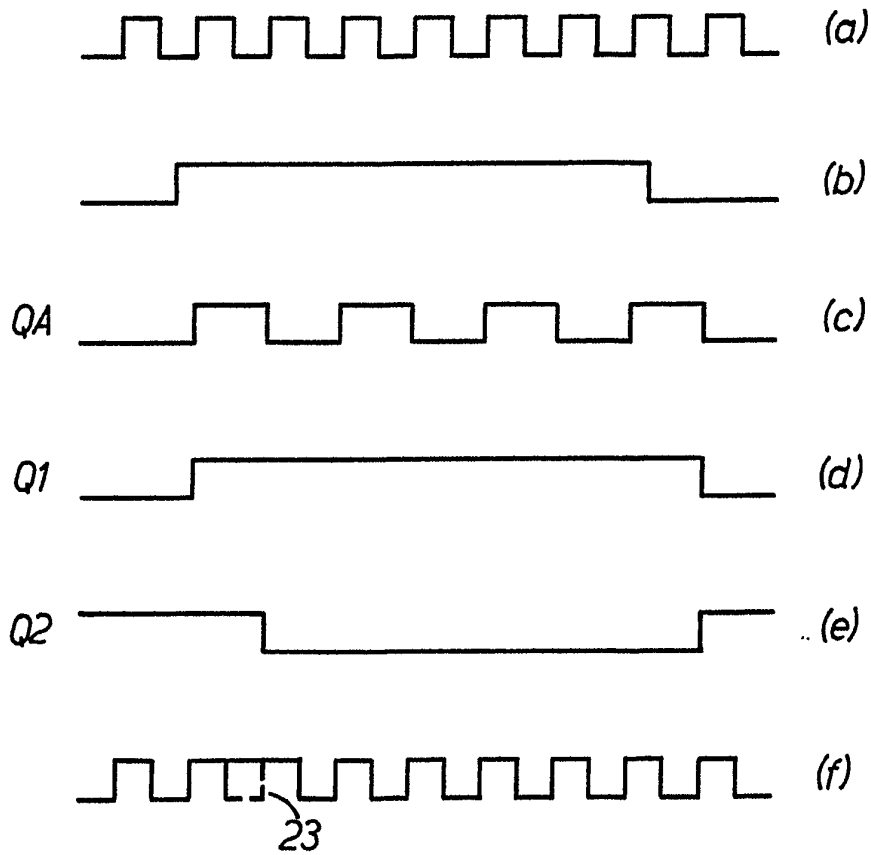


FIG. 2.