



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201225162 A1

(43)公開日：中華民國 101 (2012) 年 06 月 16 日

(21)申請案號：100141705

(22)申請日：中華民國 100 (2011) 年 11 月 15 日

(51)Int. Cl. : **H01L21/265 (2006.01)**

H01L21/324 (2006.01)

(30)優先權：2010/12/07 日本

2010-272622

(71)申請人：住友電氣工業股份有限公司 (日本) SUMITOMO ELECTRIC INDUSTRIES, LTD.

(JP)

日本

(72)發明人：久保田良輔 KUBOTA, RYOSUKE (JP)；和田圭司 WADA, KEIJI (JP)；增田健良 MASUDA, TAKEYOSHI (JP)；鹽見弘 SHIOMI, HIROMU (JP)

(74)代理人：陳長文

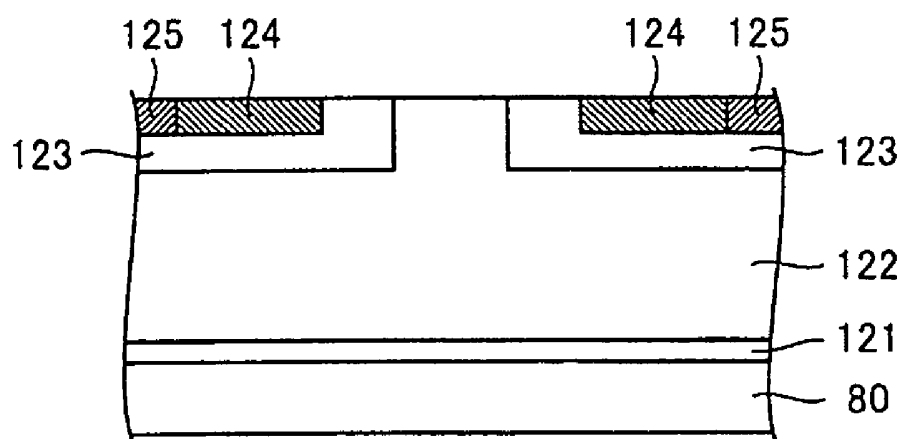
申請實體審查：無 申請專利範圍項數：9 項 圖式數：10 共 26 頁

(54)名稱

半導體裝置之製造方法

(57)摘要

本發明之半導體裝置之製造方法包括：準備具有表面之碳化矽基板之步驟；藉由自表面向碳化矽基板中植入離子而形成雜質區域(123~125)之步驟；以及進行用以使雜質區域活化之退火之步驟。退火包括向碳化矽基板之表面照射具有第 1 波長之第 1 雷射光之步驟、及向碳化矽基板之表面照射具有第 2 波長之第 2 雷射光之步驟。碳化矽基板於第 1 及第 2 波長下分別具有第 1 及第 2 消光係數。第 1 消光係數相對於第 1 波長之比大於 $5 \times 10^5/\text{m}$ 。第 2 消光係數相對於第 2 波長之比小於 $5 \times 10^5/\text{m}$ 。藉此可減小雷射退火中之對碳化矽基板之表面之損害。



80：基底基板

121：緩衝層

122：n-層

123：pB 區域

124：n+區域

125：p+區域



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201225162 A1

(43)公開日：中華民國 101 (2012) 年 06 月 16 日

(21)申請案號：100141705

(22)申請日：中華民國 100 (2011) 年 11 月 15 日

(51)Int. Cl. : **H01L21/265 (2006.01)**

H01L21/324 (2006.01)

(30)優先權：2010/12/07 日本

2010-272622

(71)申請人：住友電氣工業股份有限公司 (日本) SUMITOMO ELECTRIC INDUSTRIES, LTD.

(JP)

日本

(72)發明人：久保田良輔 KUBOTA, RYOSUKE (JP)；和田圭司 WADA, KEIJI (JP)；增田健良 MASUDA, TAKEYOSHI (JP)；鹽見弘 SHIOMI, HIROMU (JP)

(74)代理人：陳長文

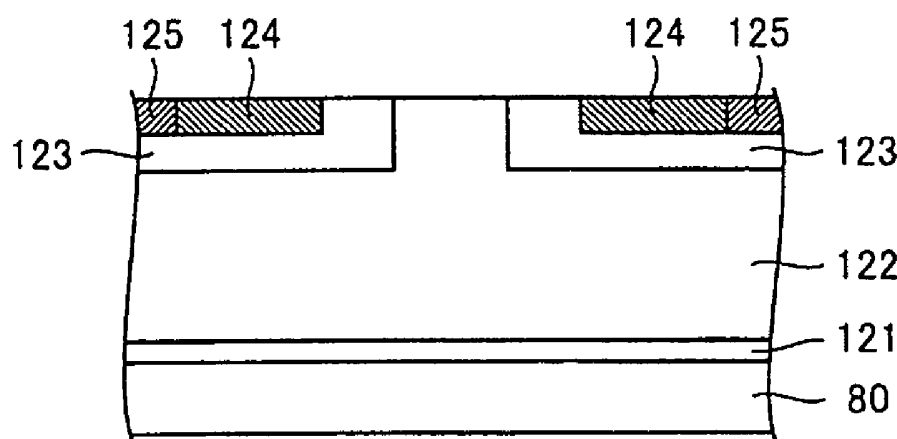
申請實體審查：無 申請專利範圍項數：9 項 圖式數：10 共 26 頁

(54)名稱

半導體裝置之製造方法

(57)摘要

本發明之半導體裝置之製造方法包括：準備具有表面之碳化矽基板之步驟；藉由自表面向碳化矽基板中植入離子而形成雜質區域(123~125)之步驟；以及進行用以使雜質區域活化之退火之步驟。退火包括向碳化矽基板之表面照射具有第 1 波長之第 1 雷射光之步驟、及向碳化矽基板之表面照射具有第 2 波長之第 2 雷射光之步驟。碳化矽基板於第 1 及第 2 波長下分別具有第 1 及第 2 消光係數。第 1 消光係數相對於第 1 波長之比大於 $5 \times 10^5/\text{m}$ 。第 2 消光係數相對於第 2 波長之比小於 $5 \times 10^5/\text{m}$ 。藉此可減小雷射退火中之對碳化矽基板之表面之損害。



80：基底基板

121：緩衝層

122：n-層

123：pB 區域

124：n+區域

125：p+區域

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種半導體裝置之製造方法，更特定而言，係關於一種具有碳化矽基板之半導體裝置之製造方法。

【先前技術】

近年來，於半導體裝置之製造中開始使用有碳化矽基板。與作為更一般之材料之矽相比，碳化矽具有更大之帶隙。因此，使用碳化矽基板之半導體裝置具有耐壓較高、導通電阻較低、且高溫環境下之特性之降低較小之優點。

使用碳化矽基板之半導體裝置之方法與使用矽基板之半導體裝置之製造方法相同，亦需要使雜質區域活化之退火步驟。然而，若基板之材料不同，則最佳之退火步驟亦不同。根據例如日本專利特開2002-289550號公報(專利文獻1)而揭示有，作為退火步驟而對在碳化矽等寬能帶隙半導體照射具有帶隙以上之能量之雷射光。

先前技術文獻

專利文獻

專利文獻1：日本專利特開2002-289550號公報

【發明內容】

發明所欲解決之問題

然而，根據上述先前之技術，若以使雜質區域充分活化所必需之強度進行雷射退火，則對碳化矽基板之表面造成損害，因此有時會導致半導體裝置之可靠性降低。例如，

因碳化矽基板之表面粗化而有時會導致形成於其上之膜、尤其是閘極絕緣膜之可靠性降低。

因此，本發明之目的在於提供一種半導體裝置之製造方法，其可減小雷射退火中之對碳化矽基板之表面之損害。

解決問題之技術手段

本發明之半導體裝置之製造方法包括以下步驟。準備具有表面之碳化矽基板。藉由自表面向碳化矽基板中植入離子而形成雜質區域。進行用以使雜質區域活化之退火。退火包括向碳化矽基板之表面照射具有第1波長之第1雷射光、及向碳化矽基板之表面照射具有第2波長之第2雷射光。碳化矽基板於第1及第2波長下分別具有第1及第2消光係數。第1消光係數相對於第1波長之比大於 $5 \times 10^5/\text{m}$ 。第2消光係數相對於第2波長之比小於 $5 \times 10^5/\text{m}$ 。

根據該製造方法，藉由組合於碳化矽基板之表面附近尤其易被吸收之第1雷射光、與自碳化矽基板之表面易較深入地侵入之第2雷射光而進行退火。藉此，與利用單一之雷射光進行退火之情形相比，可使雜質區域之深度方向的雷射光之吸收量進一步最佳化。即，可以如下方式調整退火條件：使碳化矽基板之較深之區域充分地退火，並且不使表面附近不必要地過強地退火。因此，可減小對碳化矽基板之表面之損害。

較佳為形成雜質區域之步驟包括以下步驟。形成第一雜質層，其具有第1雜質濃度且以碳化矽基板之表面為基準達到第1深度。形成第2雜質層，其具有第2雜質濃度且以

碳化矽基板之表面為基準達到第2深度。與第1深度相比第2深度較小，與第1雜質濃度相比第2雜質濃度較大。

於此種情形時，與第2雷射光相比易於更淺之位置被吸收之第1雷射光主要有助於與第1雜質層相比位於更淺之位置之第2雜質層之退火。其結果，第1及第2雷射光中，第2雷射光可最適合於用以主要使第1雜質層退火。第1雜質層與第2雜質層相比雜質濃度較小，因此可藉由相對較弱之退火而充分活化。因此可減小第2雷射光之強度。藉此，可減小對碳化矽基板之表面之損害。

較佳為照射第1雷射光之步驟係僅對作為碳化矽之表面之一部分的第1區域照射第1雷射光之步驟。藉此可防止對表面中之第1區域以外之部分之損害。

較佳為，照射第2雷射光之步驟係對碳化矽基板之表面之第2區域照射第2雷射光之步驟，且第1區域較第2區域更窄。藉此，與使第1區域與第2區域相同之情形相比，可減小表面中之受到第1及第2雷射光兩者照射之部分、即容易受到較大損害之部分。

照射第1及第2雷射光之步驟可於進行一者後進行另一者。於此種情形時，可獨立控制利用第1雷射光之步驟與利用第2雷射光之步驟。

照射第1及第2雷射光之步驟亦可同時進行。於此種情形時，由於同時進行利用兩雷射光之加熱，故而將碳化矽基板加熱至更高之溫度為止。因此，可進行更強之退火。

較佳為進行退火之步驟包括利用加熱器對碳化矽基板進

行加熱之步驟。藉此，可減小進行充分之退火所必需之雷射光之強度。

較佳為進行退火之步驟係於惰性氣體環境及較大氣壓減壓之環境之任一環境中進行。藉此可抑制碳化矽基板之表面之變質。

較佳為第1及第2雷射光之各光子能量較碳化矽基板之帶隙能大。藉此於碳化矽基板中以更高之效率吸收第1及第2雷射光。

發明之效果

由以上之說明而明確：根據本發明，可減小雷射退火中之對碳化矽基板之表面之損害。

【實施方式】

以下，基於圖式說明本發明之實施形態。

如圖1所示，本實施形態之半導體裝置100係立式DiMOSFET (Double Implanted Metal Oxide Semiconductor Field Effect Transistor，雙植入型金屬氧化物半導體場效電晶體)，包括氧化膜126、源極電極111、上部源極電極127、閘極電極110、汲極電極112及碳化矽基板。碳化矽基板包括基底基板80、緩衝層121、 n^- 層122、 p_B 區域123(第1雜質層)、以及具有 n^+ 區域124及 p^+ 區域125之區域(第2雜質層)。

基底基板80係由單晶碳化矽製作。基底基板80較佳為具有六方晶之晶體結構，更佳為具有多型4H。又，基底基板80於本實施形態中具有n型之導電型，且n型導電性雜質之濃度為例如 10^{19} cm^{-3} 左右之程度。緩衝層121之導電型為n

型，其厚度為例如 $0.5\ \mu\text{m}$ 。又，緩衝層 121 之 n 型導電性雜質之濃度為例如 $10^{17}\sim 10^{18}\ \text{cm}^{-3}$ 之程度。

n^- 層 122 係形成於緩衝層 121 上之耐壓保持層，又，包含導電型為 n 型之碳化矽。例如， n^- 層 122 之厚度為 $10\ \mu\text{m}$ ，該 n 型導電性雜質之濃度為例如 $10^{15}\ \text{cm}^{-3}$ 之程度。

於該 n^- 層 122 之表面，相互隔開間隔而形成導電型為 p 型之複數個 p_B 區域 123。 p_B 區域 123 之厚度為例如 $0.7\ \mu\text{m}$ 左右。又， p_B 區域 123 之 p 型導電性雜質之濃度為例如 $10^{17}\sim 10^{18}\ \text{cm}^{-3}$ 之程度。

於 p_B 區域 123 之內部，於 p_B 區域 123 之表面層上形成有 n^+ 區域 124。又，於與該 n^+ 區域 124 鄰接之位置形成有 p^+ 區域 125。即， n^+ 區域 124 及 p^+ 區域 125 分別以碳化矽基板之表面為基準達到之深度與 p_B 區域 123 以碳化矽基板之表面為基準達到之深度相比較小。

又， n^+ 區域 124 之 n 型導電性雜質之濃度與 p^+ 區域 125 之 p 型導電性雜質之濃度分別為例如 $10^{19}\sim 10^{20}\ \text{cm}^{-3}$ 之程度。即， n^+ 區域 124 之 n 型導電性雜質之濃度與 p^+ 區域 125 之 p 型導電性雜質之濃度分別與 p_B 區域 123 之 p 型導電性雜質之濃度相比較大。

以自一 p_B 區域 123 之 n^+ 區域 124 上延伸至 p_B 區域 123、於 2 個 p_B 區域 123 之間露出之 n^- 層 122、另一 p_B 區域 123 及該另一 p_B 區域 123 之 n^+ 區域 124 上之方式形成氧化膜 126。於氧化膜 126 上形成有閘極電極 110。又，於 n^+ 區域 124 及 p^+ 區域 125 上形成有源極電極 111。於該源極電極 111 上形成有上

部源極電極127。

圖3(A)~(C)分別表示半導體裝置100之沿箭頭PR1~PR3(圖2)之雜質濃度分佈圖。於半導體裝置100之沿箭頭PR1之雜質濃度分佈圖(圖3(A))中，表示對應於 p^+ 區域125之區間 p^+ 、對應於 p_B 區域123之區間 p_B 、及對應於 n^- 層122之區間 n^- 。又，分佈圖 Dp^+ 及 Dp_B 分別表示以 p^+ 區域125及 p_B 區域123之形成為目的之離子植入分佈圖。又，分佈圖 Dn^- 係對應於 n^- 層122之形成時之雜質濃度。於半導體裝置100之沿箭頭PR2之雜質濃度分佈圖(圖3(B))中，表示對應於 n^+ 區域124之區間 n^+ 、對應於 p_B 區域123之區間 p_B 、及對應於 n^- 層122之區間 n^- 。又，分佈圖 Dn^+ 係表示以 n^+ 區域124之形成為目的之離子植入分佈圖。

參照圖4，對植入有離子之雜質之活化所使用之雷射退火裝置進行說明。該裝置包括第1及第2雷射201、202、觸發部200、半反射鏡203、聚光透鏡204、及加熱器205。再者，亦可使用分色鏡代替半反射鏡。

觸發部200係向第1及第2雷射201及202同時或不同時發送觸發信號者。若第1及第2雷射201、202分別接收到來自觸發部200之觸發信號，則放射第1及第2波長之脈衝雷射光。半反射鏡203係以來自第1及第2雷射201、202之雷射光均沿光軸向聚光透鏡204入射之方式配置。聚光透鏡204係使來自第1及第2雷射201、202之雷射光於產品WK之被退火區域RG聚光者。藉由所聚光之雷射光而對被退火區域RG進行雷射退火。加熱器205係為了輔助雷射退火而加

熱產品WK者。

若將碳化矽相對於波長W(米)之光之消光係數設為 $k(W)$ ，則第1及第2雷射201、202分別產生之雷射光之波長X及Y(米)係以滿足下式之方式進行選擇。

$$k(Y)/Y \leq 5 \times 10^5 < k(X)/X$$

因此，與第2雷射202之雷射光相比，第1雷射201之雷射光於產品WK之表面附近更易被吸收。相反而言，與第1雷射201之雷射光相比，第2雷射202之雷射光易侵入至產品WK之更深之位置。

圖5係表示波長L1~L36之光侵入碳化矽僅深度DP之情形時的光之強度RT之變化之圖表。將波長L1~L21設為第1群G1，將波長L22~L36設為第2群G2。與第2群G2相比第1群G1具有更大之 $k(W)/W$ ，兩者之邊界CR係對應於 $k(W)/W = 5 \times 10^5$ 。屬於第1群G1之波長係對應於第1雷射201，屬於第2群G2之波長係對應於第2雷射202。

表示波長L1~L36之值。波長L1=263.8 nm、L2=266.6 nm、L3=325 nm、L4=326.3 nm、L5=269.5 nm、L6=407.8 nm、L7=272.5 nm、L8=335.1 nm、L9=410.5 nm、L10=344.4 nm、L11=281.8 nm、L12=285 nm、L13=355 nm、L14=200 nm、L15=400 nm、L16=206.6 nm、L17=213.8 nm、L18=221.4 nm、L19=229.6 nm、L20=238.4 nm、L21=248 nm、L22=261 nm、L23=275.5 nm、L24=278.6 nm、L25=302.4 nm、L26=308 nm、L27=315 nm、L28=317.9 nm、L29=364.7 nm、L30=375

nm、 $L_{31}=375.7$ nm、 $L_{32}=387.5$ nm、 $L_{33}=397$ nm、 $L_{34}=402.5$ nm、 $L_{35}=405.2$ nm、 $L_{36}=413.3$ nm。

再者，波長 $L_1\sim L_{13}$ 由於其特性近似，故而表示1個陰影區域而代替表示各自之圖表。波長 $L_{25}\sim L_{36}$ 亦相同。

其次對半導體裝置100之製造方法進行說明。

參照圖7，首先於基板準備步驟(步驟S110：圖6)中，以如下方式準備碳化矽基板。

首先，於基底基板80上形成緩衝層121。於本實施形態中，基底基板80之導電型係設為n型。緩衝層121包含導電型為n型之碳化矽，係例如厚度 $0.5\ \mu\text{m}$ 之磊晶層。又，緩衝層121之導電型雜質之濃度係設為例如 $5\times 10^{17}\ \text{cm}^{-3}$ 。

其次，於緩衝層121上形成 n^- 層122。具體而言，利用磊晶成長法形成包含導電型為n型之碳化矽之層。 n^- 層122之厚度係設為例如 $10\ \mu\text{m}$ 。又， n^- 層122之n型導電性雜質之濃度為例如 $5\times 10^{15}\ \text{cm}^{-3}$ 。

藉由以上而準備包括基底基板80、緩衝層121、及 n^- 層122之碳化矽基板(圖7)。該碳化矽基板具有包含 n^- 層122之表面(圖7之上表面)、及包含基底基板80之背面(圖7之下表面)。

參照圖8，根據離子植入步驟(步驟S120：圖6)，藉由自碳化矽基板之表面向碳化矽基板中植入離子而形成雜質區域(p_B 區域123、 n^+ 區域124、及 p^+ 區域125)。具體而言，以如下方式形成。

首先，藉由將導電型為p型之雜質選擇性地植入 n^- 層122

之一部分中而形成 p_B 區域123。其次，藉由將n型之導電性雜質選擇性地植入特定之區域而形成 n^+ 區域124，又，藉由將導電型為p型之導電性雜質選擇性地植入特定之區域而形成 p^+ 區域125。再者，雜質之選擇性之植入係使用包含例如氧化膜之掩模而進行。

其次，用以使植入之雜質活化之退火步驟(步驟S130：圖6)係使用圖4之雷射退火裝置而進行。即，向碳化矽基板之表面進行具有選自第1群G1(圖5)之波長的雷射光(第1雷射光)之照射、與具有選自第2群G2(圖5)之波長的雷射光(第2雷射光)之照射。

較佳為照射第1雷射光之步驟係僅向作為碳化矽之表面之一部分的第1區域照射第1雷射光之步驟。第1區域至少包含 n^+ 區域124及 p^+ 區域125。又，較佳為照射第2雷射光之步驟係向作為碳化矽基板之表面之一部分的第2區域照射第2雷射光之步驟。第2區域至少包含 p_B 區域123。更佳為，使第1區域較第2區域窄。

上述照射第1及第2雷射光之步驟可於進行一者後進行另一者，亦可同時進行兩者。又，較佳為於第1及第2雷射光入射之前利用加熱器205(圖4)使碳化矽基板之溫度升溫。又，第1及第2雷射光之照射較佳為於惰性氣體環境或較大氣壓減壓之環境之任一環境中進行。又，第1及第2雷射光之各光子能量較佳為較碳化矽基板之帶隙能大。

參照圖9，進行閘極絕緣膜形成步驟(步驟S140：圖6)。具體而言，以覆蓋 n^- 層122、 p_B 區域123、 n^+ 區域124、及 p^+

區域125之上部之方式形成氧化膜126。該形成亦可藉由乾氧化(熱氧化)而進行。乾氧化之條件例如係加熱溫度為1200℃且加熱時間為30分鐘。

其後，進行氮退火步驟(步驟S150：圖6)。具體而言，進行於一氧化氮(NO)環境中之退火處理。該處理之條件例如係加熱溫度為1100℃，加熱時間為120分鐘。其結果，於 n^- 層122、 p_B 區域123、 n^+ 區域124及 p^+ 區域125各自與氧化膜126之界面附近導入氮原子。

再者，於使用該一氧化氮之退火步驟後，亦可進而使用作為惰性氣體之氬(Ar)氣進行退火處理。該處理之條件例如係加熱溫度為1100℃，加熱時間為60分鐘。

參照圖10，藉由電極形成步驟(步驟S160：圖6)而以如下方式形成源極電極111及汲極電極112。

首先，使用光微影法於氧化膜126上形成具有圖案之光阻膜。將該光阻膜用作掩模，藉由蝕刻將氧化膜126中位於 n^+ 區域124及 p^+ 區域125上之部分去除。藉此，於氧化膜126上形成開口部。其次，以與 n^+ 區域124及 p^+ 區域125分別接觸之方式於該開口部形成導電體膜。其次藉由去除光阻膜而將上述導體膜中之位於光阻膜上之部分去除(剝離)。該導體膜亦可為金屬膜，包含例如鎳(Ni)。該剝離之結果係形成源極電極111。

再者，較佳為於此處進行用於合金化之熱處理。例如，於作為惰性氣體之氬(Ar)氣之環境中且於950℃之加熱溫度下進行2分鐘之熱處理。

再次參照圖1，於源極電極111上形成有上部源極電極127。又，於基底基板80之背面上形成有汲極電極112。又，於氧化膜126上形成有閘極電極110。藉由以上而獲得半導體裝置100。

根據本實施形態，藉由將於碳化矽基板之表面附近尤其易被吸收之第1群G1(圖5)之雷射光、與易自碳化矽基板之表面較深地侵入之第2群G2(圖5)之雷射光組合而進行退火。藉此，與利用單一之雷射光進行退火之情形相比，可使雜質區域之深度方向之雷射光之吸收量進一步最佳化。即，可以如下方式調整退火條件：使碳化矽基板之較深區域充分地退火，並且不使表面附近不必要地過強地退火。因此，可減小對碳化矽基板之表面之損害。

上述作用效果對於具有如 p_B 區域123般之相對低濃度之擴散區域且於該表面側具有如 n^+ 區域124及 p^+ 區域125般之相對高濃度之擴散區域之構造、即具有雙重擴散之構造尤其有用。具體而言，與第2群G2之雷射光相比易於更淺之位置被吸收之第1群G1之雷射光主要有助於位於與 p_B 區域123相比更淺之位置之 n^+ 區域124及 p^+ 區域125之退火。其結果，第2群G2之雷射光可最適合於用以主要使 p_B 區域123退火。 p_B 區域123與 n^+ 區域124及 p^+ 區域125各自相比雜質濃度較小，因此可藉由相對較弱之退火而充分活化。因此，與未併用第1群G1之雷射光之情形相比，可減小第2群G2之雷射光之強度。藉此可減小對碳化矽基板之表面之損害。

又，藉由僅對碳化矽之表面之一部分區域照射第1群G1之雷射光，可抑制對其他區域之損害及基板之翹曲。又，藉由照射第1群G1之雷射光之區域與照射第2群G2之雷射光之區域相比更窄，與使兩區域相同之情形相比，可減小表面中受到兩雷射光照射之部分、即容易受到更大之損害之部分。尤其是抑制碳化矽基板之表面中與閘極電極110(圖1)對向之部分之損害，藉此可提高半導體裝置100之可靠性。其原因在於：因該部分之損害所導致的表面粗化係與形成於該部分之上部之閘極絕緣膜(氧化膜126)之可靠性降低有關，其結果為容易產生漏電流。

第1群G1及第2群G2之各雷射光亦可於照射一者後照射另一者。於此種情形時，可獨立控制各步驟。或者亦可同時照射兩者。於此種情形時，與分別逐個照射之情形相比，將碳化矽基板加熱至更高之溫度。因此，可進行更強之退火。

又，於使用加熱器205(圖4)之情形時，可減小進行充分之退火所必需之雷射光之強度。

又，於惰性氣體環境中或較大氣壓減壓之環境中進行退火之情形時，可抑制碳化矽基板之表面之變質。

又，於使雷射退火所使用之雷射光之光子能量較碳化矽基板之帶隙能更大之情形時，可於碳化矽基板中以更高效率吸收雷射光。

再者，亦可使用本實施形態中之調換導電型之構成、即調換p型與n型之構成。

又，雖例示了立式DiMOSFET，但亦可使用本發明之半導體基板製造其他半導體裝置，例如亦可製造RESURF-JFET(Reduced Surface Field-Junction Field Effect Transistor，降低表面電場-接面場效應電晶體)或肖特基二極體。

可認為，此次所揭示之實施形態為所有方面之例示而並非限定性者。本發明之範圍並非上述說明而由申請專利範圍所表示，且包含與申請專利範圍均等之意義及範圍內之全部變更。

【圖式簡單說明】

圖1係概略地表示本發明之一實施形態之半導體裝置的構成之剖面圖。

圖2係圖1之部分放大圖。

圖3(A)係沿圖2之箭頭PR1之雜質濃度分佈圖，圖3(B)係沿圖2之箭頭PR2之雜質濃度分佈圖，圖3(C)係沿圖2之箭頭PR3之雜質濃度分佈圖。

圖4係概略地表示本發明之一實施形態之半導體裝置之製造方法所使用的雷射退火裝置之剖面圖。

圖5係表示可用於本發明之一實施形態之半導體裝置之製造方法中的雷射光之吸收之圖表。

圖6係概略地表示本發明之一實施形態之半導體裝置的製造方法之流程圖。

圖7係概略地表示本發明之一實施形態之半導體裝置之製造方法的第1步驟之部分剖面圖。

圖8係概略地表示本發明之一實施形態之半導體裝置之

製造方法的第2步驟之部分剖面圖。

圖9係概略地表示本發明之一實施形態之半導體裝置之製造方法的第3步驟之部分剖面圖。

圖10係概略地表示本發明之一實施形態之半導體裝置之製造方法的第4步驟之部分剖面圖。

【主要元件符號說明】

100	半導體裝置
110	閘極電極
111	源極電極
112	汲極電極
121	緩衝層
122	n ⁻ 層
123	p _B 區域
124	n ⁺ 區域
125	p ⁺ 區域
126	氧化膜
127	上部源極電極
200	觸發部
201	第1雷射
202	第2雷射
203	半反射鏡
204	聚光透鏡
205	加熱器

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：100141705

※ 申請日：100.11.15

※IPC 分類：H01L 21/265 (2006.01)

H01L 21/324 (2006.01)

一、發明名稱：(中文/英文)

半導體裝置之製造方法

二、中文發明摘要：

本發明之半導體裝置之製造方法包括：準備具有表面之碳化矽基板之步驟；藉由自表面向碳化矽基板中植入離子而形成雜質區域(123~125)之步驟；以及進行用以使雜質區域活化之退火之步驟。退火包括向碳化矽基板之表面照射具有第1波長之第1雷射光之步驟、及向碳化矽基板之表面照射具有第2波長之第2雷射光之步驟。碳化矽基板於第1及第2波長下分別具有第1及第2消光係數。第1消光係數相對於第1波長之比大於 $5 \times 10^5/\text{m}$ 。第2消光係數相對於第2波長之比小於 $5 \times 10^5/\text{m}$ 。藉此可減小雷射退火中之對碳化矽基板之表面之損害。

三、英文發明摘要：

七、申請專利範圍：

1. 一種半導體裝置(100)之製造方法，其包括：

準備具有表面之碳化矽基板(80、121及122)之步驟；

藉由自上述表面向上述碳化矽基板中植入離子而形成雜質區域(123~125)之步驟；及

進行用於使上述雜質區域活化之退火之步驟；且

進行上述退火之步驟包括向上述碳化矽基板之上表面照射具有第1波長之第1雷射光之步驟、及向上述碳化矽基板之上表面照射具有第2波長之第2雷射光之步驟；

上述碳化矽基板於上述第1及第2波長下分別具有第1及第2消光係數，且上述第1消光係數相對於上述第1波長之比大於 $5 \times 10^5/\text{m}$ ，上述第2消光係數相對於上述第2波長之比小於 $5 \times 10^5/\text{m}$ 。

2. 如請求項1之半導體裝置之製造方法，其中形成上述雜質區域之步驟包括：

形成具有第1雜質濃度且以上述碳化矽基板之上表面為基準達到第1深度之第1雜質層(123)之步驟；及

形成具有第2雜質濃度且以上述碳化矽基板之上表面為基準達到第2深度之第2雜質層(125)之步驟；且

與上述第1深度相比上述第2深度較小，與上述第1雜質濃度相比上述第2雜質濃度較大。

3. 如請求項1之半導體裝置之製造方法，其中照射上述第1雷射光之步驟係僅對作為上述碳化矽之上表面之一部

分的第1區域照射上述第1雷射光之步驟。

4. 如請求項3之半導體裝置之製造方法，其中照射上述第2雷射光之步驟係對上述碳化矽基板之上述表面之第2區域照射上述第2雷射光之步驟，且上述第1區域較上述第2區域窄。
5. 如請求項1之半導體裝置之製造方法，其中照射上述第1及第2雷射光之步驟係於進行一者後進行另一者。
6. 如請求項1之半導體裝置之製造方法，其中照射上述第1及第2雷射光之步驟係同時進行。
7. 如請求項1之半導體裝置之製造方法，其中進行上述退火之步驟包括利用加熱器(205)對上述碳化矽基板進行加熱之步驟。
8. 如請求項1之半導體裝置之製造方法，其中進行上述退火之步驟係於惰性氣體環境中及較大氣壓減壓之環境中之任一環境中進行。
9. 如請求項1之半導體裝置之製造方法，其中上述第1及第2雷射光之各光子能量較上述碳化矽基板之帶隙能大。

八、圖式：

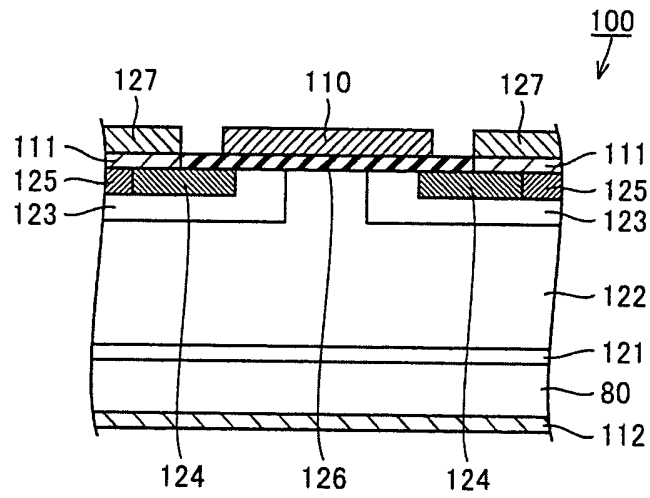


圖1

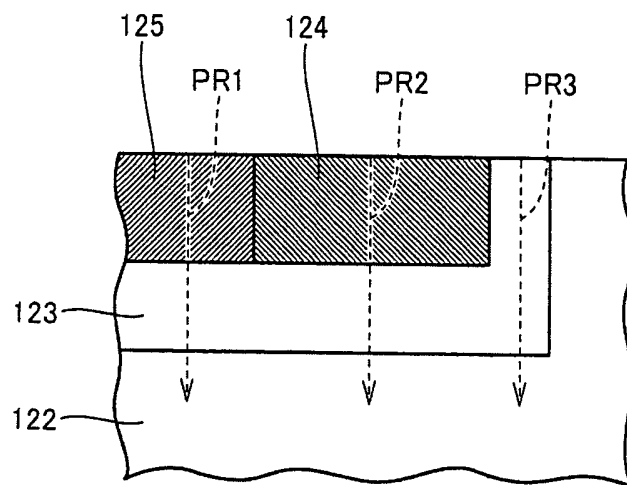


圖2

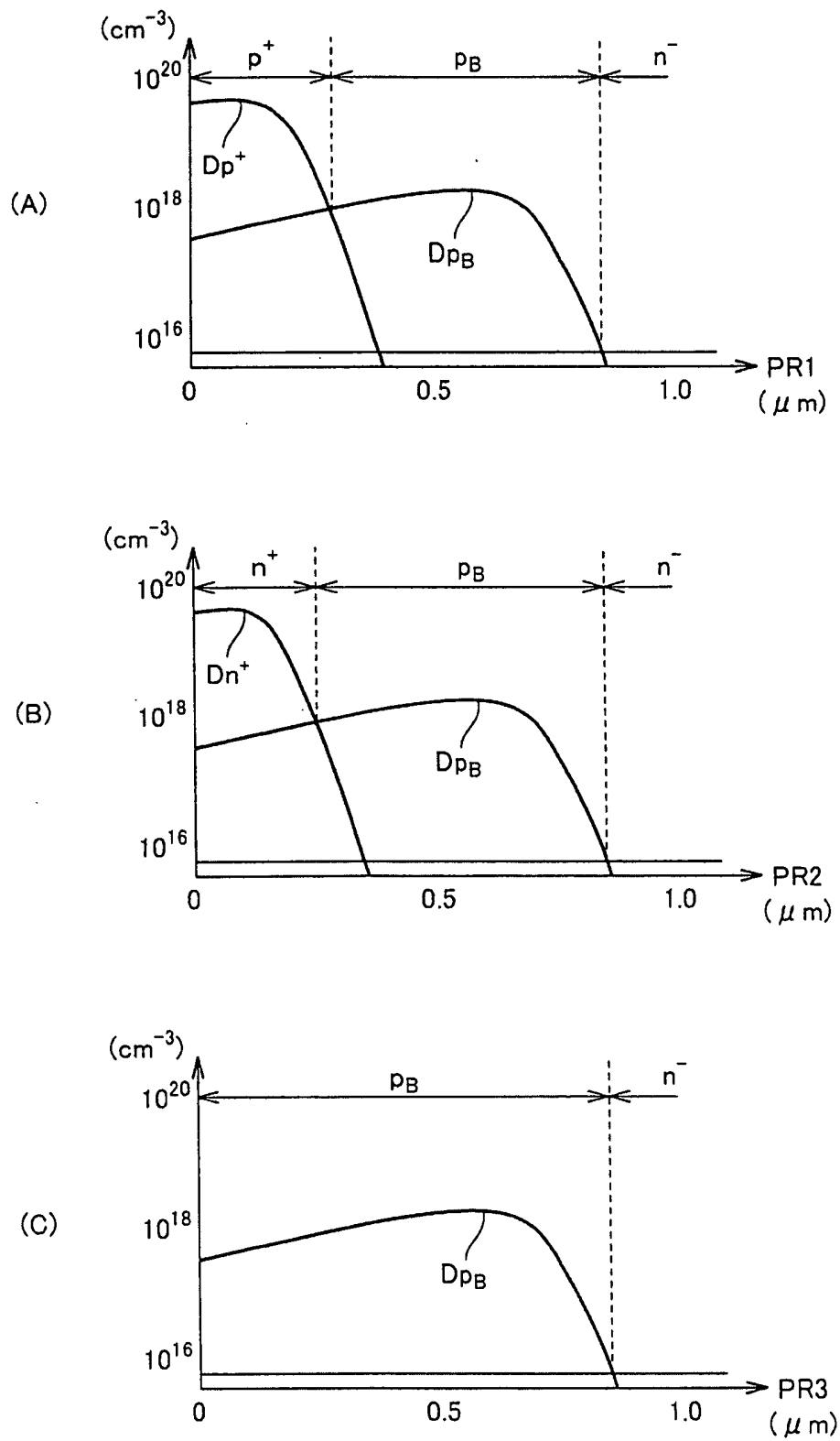


圖 3

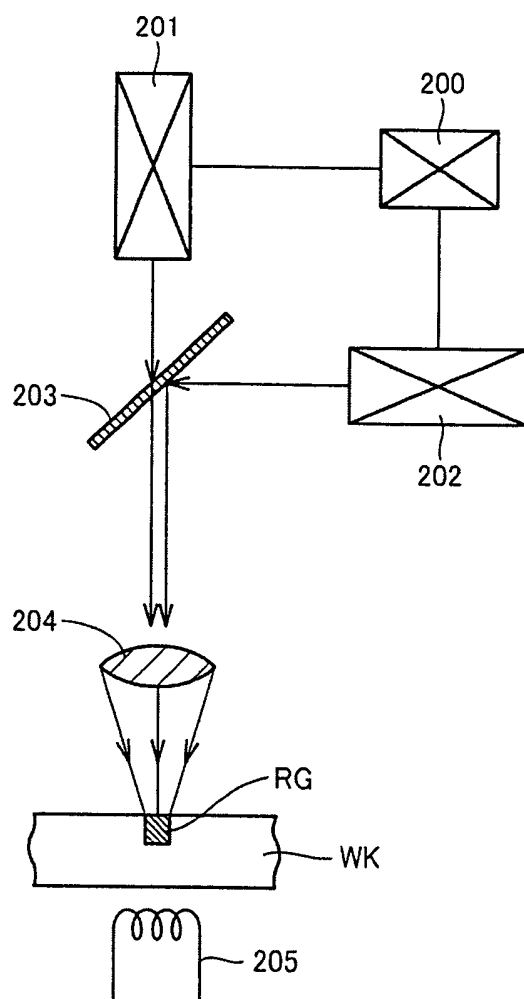


圖4

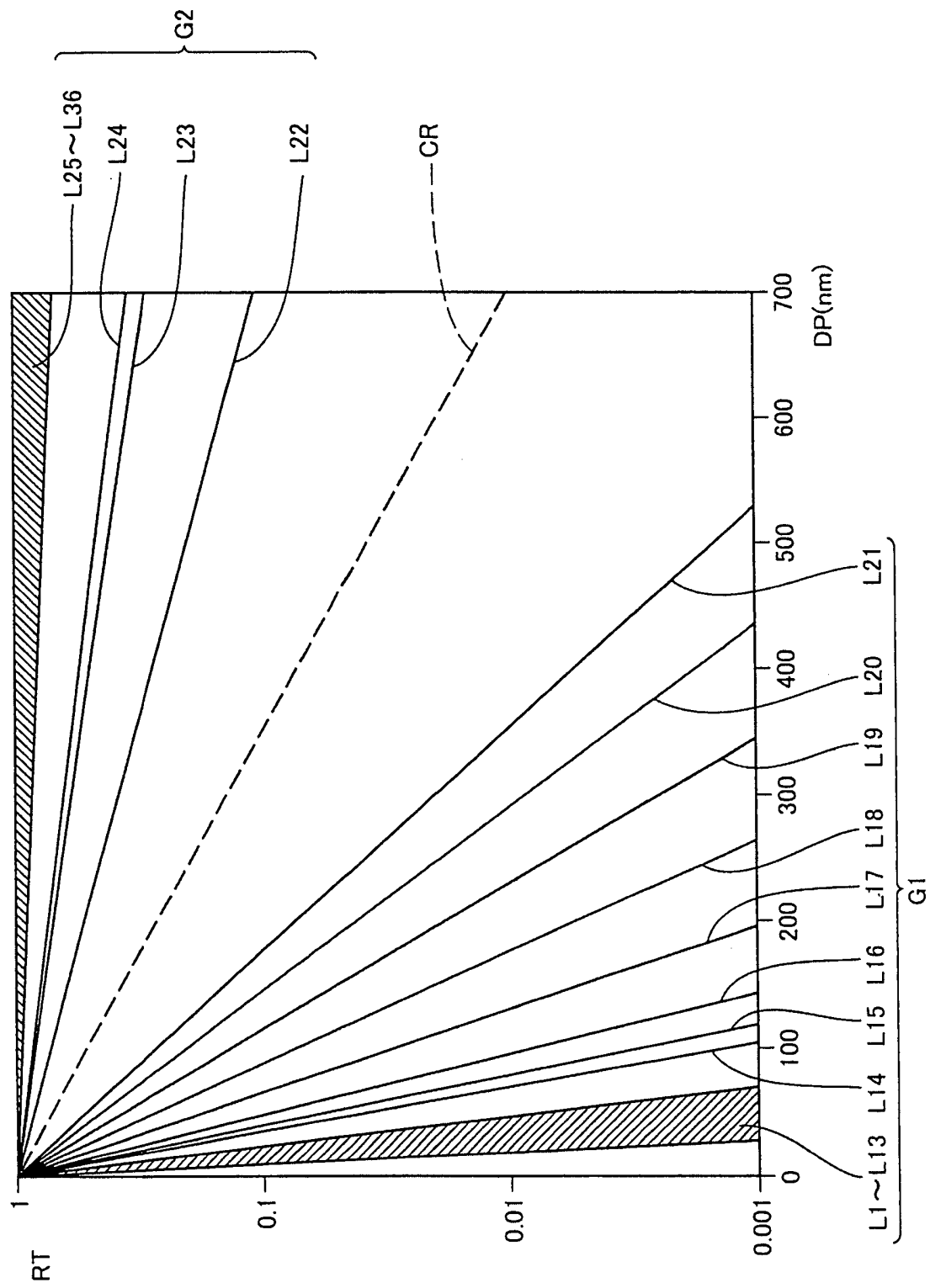


圖5

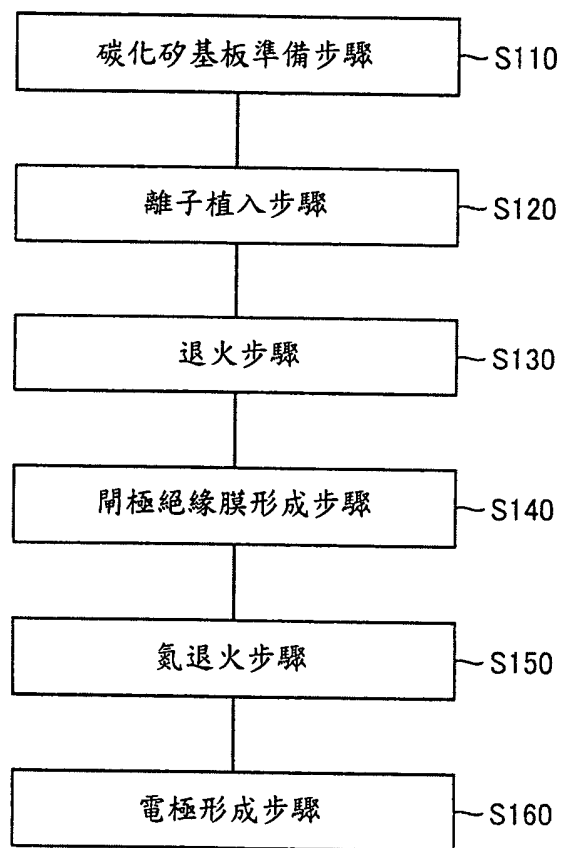


圖6

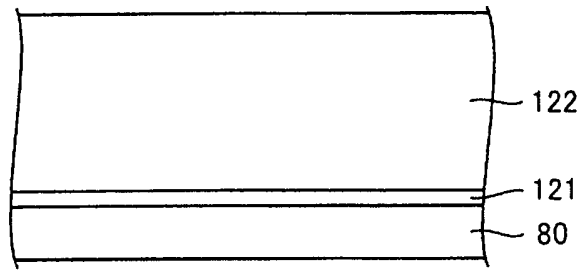


圖7

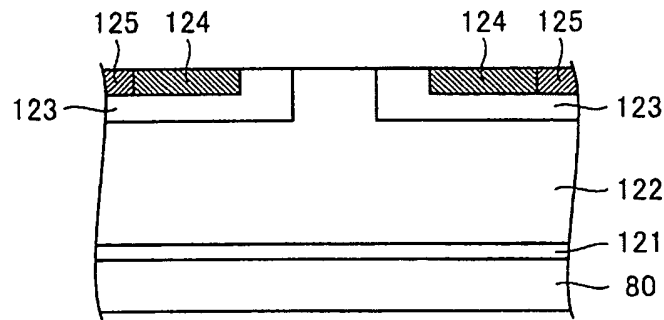


圖8

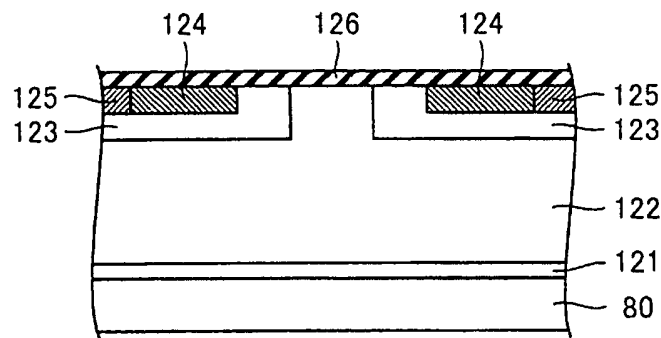


圖9

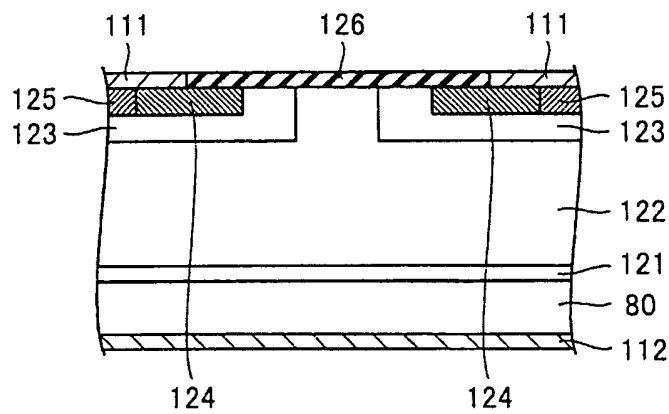


圖10

四、指定代表圖：

(一)本案指定代表圖為：第 (8) 圖。

(二)本代表圖之元件符號簡單說明：

80	基底基板
121	緩衝層
122	n-層
123	pB區域
124	n+區域
125	p+區域

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)