



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I738706 B

(45) 公告日：中華民國 110 (2021) 年 09 月 11 日

(21) 申請案號：106101782

(22) 申請日：中華民國 106 (2017) 年 01 月 19 日

(51) Int. Cl. : **H01L23/12 (2006.01)****H01L21/50 (2006.01)****H05K3/46 (2006.01)**

(30) 優先權：2016/01/22 日本

2016-010931

(71) 申請人：日商凸版印刷股份有限公司 (日本) TOPPAN PRINTING CO., LTD. (JP)
日本

(72) 發明人：新田祐幹 NITTA, YUKI (JP)

(74) 代理人：黃政誠；丁國隆

(56) 參考文獻：

CN 101308801A

JP 2015-231005A

US 2015/0102510A1

審查人員：徐孝倫

申請專利範圍項數：5 項 圖式數：9 共 30 頁

(54) 名稱

封裝用基板及其製造方法

(57) 摘要

本發明之目的在於提供封裝用基板及其製造方法，能夠抑制在將配線基板單片化而製作封裝用基板時在芯基板的裁斷面發生破壞。

本發明的封裝用基板係含有：芯基板；絕緣層，係形成在前述芯基板的單面或兩面上；及一層或複數層配線層，係形成在前述絕緣層上及/或以埋沒於前述絕緣層的方式形成；前述封裝用基板係在前述絕緣層的外周部分具有前述絕緣層局部減薄而成的薄層部分。

I738706

發明摘要

※ 申請案號： 106101782

※ 申請日： 106年1月19日

※IPC 分類： H01L 23/12 (2006.01)

H01L 21/50 (2006.01)

H05K 3/46 (2006.01)

【發明名稱】(中文/英文)

封裝用基板及其製造方法

【中文】

本發明之目的在於提供封裝用基板及其製造方法，能夠抑制在將配線基板單片化而製作封裝用基板時在芯基板的裁斷面發生破壞。

本發明的封裝用基板係含有：芯基板；絕緣層，係形成在前述芯基板的單面或兩面上；及一層或複數層配線層，係形成在前述絕緣層上及/或以埋沒於前述絕緣層的方式形成；前述封裝用基板係在前述絕緣層的外周部分具有前述絕緣層局部減薄而成的薄層部分。

【英文】

無。

【代表圖】

【本案指定代表圖】：無。

【本代表圖之符號簡單說明】：

無。

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

封裝用基板及其製造方法

【技術領域】

【0001】本發明係有關封裝(package)用基板及其製造方法。

【先前技術】

【0002】關於電子零件等的封裝用基板，係藉由下述方式製造：在芯(core)基板積層配線層與絕緣層，形成具有許多配線圖案(pattern)的大尺寸配線基板，然後將配線基板切割(dicing)成所需尺寸而單片化成封裝用基板。

此外，已知由於在製作配線基板時係在芯基板上積層複數層的線膨脹係數不同於芯基板的樹脂層(絕緣層)與配線層，故當有溫度變化時，便因線膨脹係數之差而使樹脂層、配線層、芯基板的膨脹差變大，從而在芯基板外周部產生應力。

【0003】此外，近年來，封裝用基板所使用的芯基板係有以電性特性優異但脆弱的材料形成者。當芯基板以容易發生破裂的脆性材料構成時，有時會在藉由切割將芯基板裁斷時因所發生的撞擊而在芯基板的裁斷面產生微小龜裂(crack)。因該芯基板剖面的微小龜裂及剛切割完或之後步驟中的溫度變化，使芯基板內部蓄積的因溫度變化產生的內部應力從龜裂部分釋放，故有芯基板沿

龜裂方向擴大破裂的可能。當積層體的芯基板採用的是玻璃(glass)基板時，厚度大於數十 μm 的玻璃基板係容易發生自其端面龜裂的問題。

就防止發生如上述破裂的單片化法而言，例如有在芯基板的相當於封裝用基板外周部的部分形成金屬層，在單片化後藉由蝕刻(etching)處理將裸露出的金屬層移除，而製作以芯基板與絕緣層劃設的溝部之方法。藉由該溝部，能夠抑制應力施加於芯基板外周附近，故能夠以簡易的構成有效地抑制在芯基板發生破壞。(例如參照下述之專利文獻1)。

【0004】然而，在該方法中，係以切割刀(dicing blade)對芯基板上的金屬層進行裁斷，故有因切割刀孔洞的堵塞導致切削能力變差而反而使芯基板剖面產生許多龜裂的隱憂。因此，係有在以切割步驟單片化後便在芯基板發生破壞的隱憂。

[先前技術文獻]

[專利文獻]

【0005】

專利文獻1：日本特開2015-231005號公報

【發明內容】

[發明欲解決之課題]

【0006】有鑒於上述，本發明之目的在於提供封裝用基板及其製造方法，能夠抑制在將在芯基板上積層絕緣層與配線層而成的配線基板單片化而製作封裝用基板時或製作後因溫度變化而在芯基板的裁斷面發生破壞。

[解決課題之手段]

【0007】本發明的一態樣乃係封裝用基板，係含有：芯基板；絕緣層，係形成在前述芯基板的單面或兩面上；及一層或複數層配線層，係形成在前述絕緣層上及/或以埋沒於前述絕緣層的方式形成；前述封裝用基板係在前述絕緣層的外周部分具有前述絕緣層局部減薄而成的薄層部分。

在本發明的其他態樣中，前述芯基板係以玻璃構成。

在本發明的其他態樣中，前述薄層部分係具有從前述薄層部分的端部到前述絕緣層的段差面為止之間的寬度 w_3 [m]；

令前述配線層及前述絕緣層的線膨脹係數為 α [ppm/K]、令前述配線層及前述絕緣層的楊氏係數 (Young's modulus) 為 E [Pa]、令預定的溫度差為 ΔT [K]、令前述配線層及前述絕緣層的合成厚度為 d [m]、及令從前述薄層部分的端部到相反側的薄層部分的端部為止的長度為 L [m]，前述 w_3 的值係以下式求取。

$$w_3 \geq \sqrt{\frac{\alpha \cdot E \cdot \Delta T \cdot L \cdot d}{637 \times 10^7}} \quad .$$

在本發明的其他態樣中，前述 w_3 為 $120 \mu\text{m}$ 以上。

在本發明的又一其他態樣中，係提供該封裝用基板的製造方法。

[發明之效果]

【0008】依據本發明的封裝用基板及其製造方法，針

對藉由將配線基板單片化而製得的封裝用基板，能夠提供即使在製作時和安裝時施加大的溫度變化，仍能夠抑制發生芯基板剖面的破裂之可靠度高的封裝用基板。

【圖式簡單說明】

【0009】

圖1係顯示本發明的封裝用基板之剖視圖。

圖2係顯示本發明的封裝用基板之俯視圖。

圖3係顯示本發明的配線基板的剖面之示意圖。

圖4係說明本發明的封裝用基板的製造步驟之用的示意圖。

圖5係說明本發明的封裝用基板的製造步驟之用的示意圖。

圖6係說明本發明的封裝用基板的製造步驟之用的示意圖。

圖7係說明本發明的封裝用基板的製造步驟之用的示意圖。

圖8係說明本發明的封裝用基板的製造步驟之用的示意圖。

圖9係說明本發明的封裝用基板的製造步驟之用的示意圖。

【實施方式】

【0010】以下，針對本發明的封裝用基板及其製造方法的實施形態，參照圖式詳細進行說明。另外，下述的實施形態僅是本發明之一例，本發明所屬領域者當能夠適當進行設計變更。

在本說明書中，「封裝用基板」係指將配線基板單片化而得的積層體。此外，「配線基板」係指藉由切割進行單片化之前的封裝用基板連結在一起之狀態者。

如前述，已知在芯基板上形成絕緣層及配線層並進行切割時，容易因切割時發生的撞擊而在芯基板的裁斷面產生微小龜裂。絕緣層及配線層的熱應力會使芯基板產生拉伸應力，該拉伸應力會使芯基板的龜裂擴大而導致芯基板的破裂。

有鑒於上述，本案的發明人係發現在芯基板的裁斷面附近藉由將形成在芯基板上的絕緣層局部去除而在芯基板的表面上設置薄層部分，能夠減輕施加至芯基板的拉伸應力而抑制在芯基板發生破裂，從而研創出本發明。

【0011】(封裝用基板)

圖1係本發明的封裝用基板的剖視圖。如圖1所示，封裝用基板200係含有：芯基板10；絕緣層20；及一層或複數層配線層30，係積層在芯基板10厚度方向的兩面。封裝用基板200係在絕緣層20具有以使絕緣層20的厚度局部減薄之方式構成的薄層部分21。

圖2係本發明的封裝用基板200的俯視圖。如圖2所示，薄層部分21係設置在絕緣層20的外周部分。另外，在圖2中，配線層30係為求簡略化而省略。

圖3係本發明的配線基板的剖視圖。藉由將圖3所示的配線基板100以後述的方法單片化，便能夠製作封裝用基板200。

(芯基板)

芯基板 10 係能夠以使配線基板 100 及封裝用基板 200 的電性特性提升的材料構成。例如，就芯基板 10 而言，係能夠使用玻璃基板、矽 (silicon) 基板、陶瓷 (ceramic) 基板、塑膠 (plastic) 板、塑膠帶 (plastic tape) 等脆性材料。芯基板 10 係例如較佳為採用以鈉鈣玻璃 (soda-lime glass) 和矽酸鋁鹽玻璃 (aluminosilicate glass) 等構成的玻璃基板。本發明的芯基板 10 所使用的玻璃基板係可為藉由本發明領域一般採行的方法處理過表面者，例如可為對表面進行過粗化處理者、以氫氟酸處理過者、或對玻璃基板表面施行過矽處理者。在本發明的一態樣中，芯基板 10 所使用的玻璃基板係亦可在表面形成基底層 (未圖示)。芯基板 10 的厚度並未特別限定，但較佳為 50 μm 至 700 μm 。

【0012】(配線層)

配線層 30 係形成在芯基板 10 厚度方向的表面上及 / 或絕緣層 20 的表面上及 / 或內部。在本發明的一態樣中，至少一部分的配線層 30 係以與芯基板 10 相接之方式形成。此外，在本發明的其他態樣中，配線層 30 係亦可不與芯基板相接。配線層 30 係可為一層，亦可為複數層。

配線層 30 係能夠使用本發明領域通常使用的導電性材料來形成。具體而言，配線層 30 係能夠使用銅、銀、錫、金、鎢、導電性樹脂等來形成。就配線層 30 而言，較佳為使用銅。

此外，配線層 30 係能夠藉由本發明領域一般採行的方法來形成。例如，配線層 30 的形成方法係能夠採用減

成 (subtractive) 法、半加成 (semi-additive) 法、噴墨 (inkjet) 法、網版 (screen) 印刷、凹版平版 (gravure offset) 印刷，但並不限於該些方法。配線層 30 的形成方法係較佳為採用半加成法。

配線層 30 的厚度基本上比芯基板 10 及絕緣層 20 小。配線層 30 的厚度的合計值係取決於形成方法，例如為 $1\mu\text{m}$ 至 $100\mu\text{m}$ 。

【0013】(絕緣層)

在本發明的一態樣中，絕緣層 20 係以將配線層 30 埋沒之方式形成在芯基板 10 及配線層 30 上。絕緣層 20 係可為一層，亦可為複數層。

絕緣層 20 係能夠使用本發明領域通常使用的絕緣性材料來形成。具體而言，絕緣層 20 係能夠使用環氧 (epoxy) 樹脂系材料、環氧丙烯酸 (epoxy acrylate) 系樹脂、聚醯亞胺 (polyimide) 系樹脂等來形成。該等絕緣性材料亦可含有填充劑。就形成絕緣層 20 的絕緣性材料而言，線膨脹係數 7ppm/K 至 130ppm/K 的環氧摻合樹脂一般容易取得而較佳。

此外，形成絕緣層 20 的絕緣性材料係可為液狀，亦可為膜片 (film) 狀。當絕緣性材料為液狀時，絕緣層 20 係能夠藉由旋轉塗佈 (spin coat) 法、模具式塗佈 (die coater) 法、淋幕塗佈 (curtain coater) 法、滾筒塗佈 (roll coater) 法、刮刀 (doctor blade) 法、網版印刷等本發明領域一般採行的方法來形成。當絕緣性材料為膜片狀時，係例如能夠藉由真空層疊 (laminare) 法來形成絕緣層 20

。以如上述方法形成的絕緣層20係亦可藉由加熱或光照射使之硬化。絕緣層20的厚度 d_1 係取決於形成方法，例如為 $1\mu\text{m}$ 至 $200\mu\text{m}$ 。

【0014】 [封裝用基板的形成]

本發明的一態樣的封裝用基板200係能夠依照圖3至圖9所示步驟來形成，但並不限於此。

首先，如圖3所示，在芯基板10厚度方向的表面，使用前述的方法形成配線層30與絕緣層20，形成配線基板100。

【0015】 接著，如圖4及圖5所示，在配線基板100中的絕緣層20的預定位置，使用具有前端寬度 w_1 的第1切割刀50，從單側面形成深度 d_m 的分離溝40。藉由使用具有前端寬度 w_1 的第1切割刀50，便能夠形成底面寬度 w_1 的分離溝40。在第1切割刀50的前端附近形成為錐(taper)狀的情形中，係將最寬之部位的寬度視為切割刀的前端寬度。此點在後述的第2切割刀60中亦同。

第1切割刀50係只要為一般切割方法所使用的刀具即可，例如為在樹脂等埋入鑽石(diamond)研磨粒而成的鑽石刀(diamond blade)。芯基板10上留下的絕緣層20的薄層部分21的厚度 d_s 係例如為 $0\mu\text{m} < d_s \leq 45\mu\text{m}$ 。藉由將絕緣層20在芯基板10上留下厚度 d_s 之量，保護芯基板10的表面，從而能夠而抑制因切割造成的芯基板材料的崩缺(chipping)。如圖1所示， d_m 與 d_s 之和係等於絕緣層20的厚度 d_1 。

接著，如圖6所示，背面亦以同樣步驟處理而形成分

離溝 40。

【0016】然後，如圖 7 及圖 8 所示，在分離溝 40 底面的溝寬度內的中央部分的位置，以第 2 切割刀 60 切割絕緣層 20 及芯基板 10 而將配線基板 100 單片化。第 2 切割刀 60 的前端寬度 w_2 係比第 1 切割刀 50 的前端寬度 w_1 小，亦即比分離溝 40 的底面寬度 w_1 小。

由於在分離溝 40 的底面部分，絕緣層 20 係減薄，故藉由在分離溝 40 的中央部分裁斷配線基板 100 而製得的封裝用基板 200 係在絕緣層 20 的外周部分的表面上具有絕緣層 20 局部減薄而成的薄層部分 21。從薄層部分 21 的絕緣層 20 的端部到絕緣層 20 的厚層部分的表面與薄層部分 21 的表面之間的段差面 20a 為止的寬度 w_3 雖係依絕緣層 20 及配線層 30 的厚度和材質而變，但如後所述，可知較佳為 $120\mu\text{m}$ 以上。此處，亦可構成為在表面和背面，薄層部分 21 的寬度 w_3 不同。

【0017】如上所述，藉由在分離溝 40 的中央部分進行切割而將配線基板 100 單片化，便形成複數個如圖 9 所示的封裝用基板 200。

【0018】雖難以精確地推估 w_3 ，但預期 w_3 會受到下述各值的影響：將配線層 30 與絕緣層 20 的積層體視作為一體之材料時的線膨脹係數 α [ppm/K] 及其楊氏係數 E [Pa]、在給予溫度變化的溫度循環測試 (TCT; Temperature Cycling Test) 中給絕緣層 20 施加最高溫的層疊時的絕緣層 20 的溫度與該測試中絕緣層 20 的最低溫度之溫度差 ΔT [K]、從薄層部分 21 的端部到相反側的薄層部分 21 的端

部爲止的封裝用基板200的一邊長度L[m]、將積層在芯基板10的配線層30與絕緣層20的厚度合計而得的合成厚度d[m]、及基於芯基板10強度的芯基板10所能承受的應力的代表值F[Pa]。在本發明中，配合實驗結果， w_3 [m]的下限值係視作爲與屬於無因次量的 $\alpha \cdot E \cdot \Delta T / F$ 的平方根成比例，且與L·d的平方根成比例。亦即，近似成立下述(式1)。

【0019】

$$w_3 \cong \sqrt{\frac{\alpha \cdot E \cdot \Delta T \cdot L \cdot d}{F}} \quad (\text{式1})$$

【0020】此處， ΔT 係例如適用作爲後述的溫度循環測試(TCT)中的規格所訂的125°C至-55°C之溫度變化而能夠設 $\Delta T=180\text{K}$ 。此外，F係能夠從根據針對封裝用基板的溫度循環測試(TCT)的評價結果而求得的 w_3 的下限值，使用上述(式1)反求。

算出寬度 w_3 所需的 α 與E的計算方法係使用下表1所示條件與下述(式2)至(式4)。

【0021】[表1]

	線膨脹係數	楊氏係數	厚度
絕緣層	α_1	E_1	d_1
配線層	α_2	E_2	d_2
等效合成 (絕緣層+配線層)	α	E	d

【0022】只要使用下述(式2)至(式4)計算絕緣層20與配線層30的合成物性值 α 、E、d即可。由於配線層30係埋沒在絕緣層20內，故d係以下述(式2)表示。

$$d = d_1 \quad (\text{式 2})$$

如(式 2)所示，能夠將絕緣層 20 的厚度 d_1 視為將絕緣層 20 及配線層 30 的厚度合計而得的合成厚度 d 。

此處，由於配線層 30 係按照配線圖案形成，故實際上並非形成在整個表面，但當為了普適化而在計算上假設是形成在整個表面(對於在芯基板發生破裂，假設配線層存在於整面乃係更為嚴苛的條件)，厚度 d_1 及 d_2 的比率便等於絕緣層 20 及配線層 30 的體積比，故合成楊氏係數 E 係能夠使用下式(式 3)求取。

$$E = \frac{E_1 d_1}{d} + \frac{E_2 d_2}{d} \quad (\text{式 3})$$

令假設各層係形成在整個表面時的絕緣層 20 及配線層 30 各自的體積為 V_1 、 V_2 ，令絕緣層 20 及配線層 30 各自的帕松比(Poisson's ratio)為 ν_1 、 ν_2 ，則合成線膨脹係數(CTE) α 係以下述(式 4)表示。

$$\alpha = \frac{(1-\nu_2)\alpha_1 E_1 V_1 + (1-\nu_1)\alpha_2 E_2 V_2}{(1-\nu_2)E_1 V_1 + (1-\nu_1)E_2 V_2} \quad (\text{式 4})$$

在經實驗求得 F 後，在上述(式 1)中使用上述(式 2)至(式 4)，藉此便能夠求取與配線層 30 及絕緣層 20 的線膨脹係數、楊氏係數、厚度、帕松比及體積相應的寬度 w_3 。

【0023】藉由採用如上述的封裝用基板 200，減少因芯基板 10 與絕緣層 20 與配線層 30 的熱應力差而產生的對芯基板 10 端面的拉伸應力，從而能夠減少因應力造成的芯基板 10 的破裂的發生。此外，設置將絕緣層 20 的外周部分在芯基板 10 上留下厚度 d_s 而成的薄層部分 21，藉此，保護芯基板 10 的表面和背面，從而能夠抑制芯基板 10 的

崩缺。

[實施例]

【0024】以下，針對本發明的實施例進行說明，但以下的實施例並不限定本發明的適用範圍。

(實施例1)

以矽酸鋁鹽玻璃構成芯基板10，芯基板10的板厚尺寸設計為 $300\mu\text{m}$ 。使用半加成法，在芯基板10的厚度方向的兩面，藉由鍍銅形成厚度 $5\mu\text{m}$ 的配線層30。在芯基板10積層配線層30後，從芯基板10的兩面，將環氧摻合樹脂即絕緣性材料以 190°C 進行真空層疊而進行積層，形成絕緣層20。接著，反覆進行配線層30的形成與絕緣層20的形成，藉此，在芯基板10的兩面積層4層配線層30與3層絕緣層20，藉此，獲得圖3所示的配線基板100。在芯基板10的兩面，絕緣層20的厚度 d_1 皆為 $60\mu\text{m}$ 。

【0025】接著，如圖4及圖5所示，在將配線基板100單片化之用的絕緣層20的預定位置，使用前端寬度 w_1 為 $390\mu\text{m}$ 的第1切割刀50，從單面側，在絕緣層20設置底面的溝寬度 w_1 為 $390\mu\text{m}$ 、深度為 $45\mu\text{m}$ 的分離溝40。此外，如圖6所示，從背面側，在絕緣層20設置寬度 w_1 為 $390\mu\text{m}$ 、深度為 $45\mu\text{m}$ 的分離溝40。

在製作分離溝40後，如圖7及圖8所示，在分離溝40的溝寬度內的中央部分的位置，使用前端寬度 w_2 為 $150\mu\text{m}$ 的第2切割刀60，切割絕緣層20及芯基板10而將配線基板100單片化，藉此，獲得封裝用基板200。封裝用基板200的大小設計為 $10\text{mm}\times 10\text{mm}$ ($L=10\text{mm}$)。結果，薄

層部分 21 的寬度 w_3 為 $120\mu\text{m}$ ，薄層部分 21 的厚度 d_s 為 $15\mu\text{m}$ 。

在實施例 1 中，關於線膨脹係數、楊氏係數、厚度、帕松比及體積，係使用下表 2 的值。

[表 2]

	線膨脹係數 (ppm/K)	楊氏係數 [Pa]	厚度 [m]	帕松比	體積 [m ³]
絕緣層	$\alpha_1=23$	$E_1=7.5\times 10^9$	$d_1=60\times 10^{-6}$	$\nu_1=0.37$	$V_1=6\times 10^{-9}$
配線層	$\alpha_2=17$	$E_2=120\times 10^9$	$d_2=20\times 10^{-6}$	$\nu_2=0.343$	$V_2=2\times 10^{-9}$
等效合成 (絕緣層+配線層)	$\alpha=18$	$E=47.5\times 10^9$	$d=60\times 10^{-6}$		

ΔT 係適用作為後述的溫度循環測試 (TCT) 中的規格所訂的 125°C 至 -55°C 之溫度變化而設 $\Delta T=180\text{K}$ ，薄層部分 21 的寬度 w_3 係設計為 $120\mu\text{m}$ 。

對在實施例 1 製得的 10 個封裝用基板 200，進行給予 125°C 至 -55°C 之溫度變化的溫度循環測試 (TCT) MIL-STD-883H，進行 1000 個循環。結果，在所製得的封裝用基板 200 並沒有發生芯基板 10 破裂等可靠度差的情形。

【0026】(實施例 2)

在實施例 2 中，係對與實施例 1 所使用的配線基板為相同條件的配線基板 100，將第 1 切割刀 50 的前端寬度 w_1 變更成 $450\mu\text{m}$ ，包括第 2 切割刀 60 的前端寬度等條件在內的其他條件則設為與實施例 1 相同。結果，在實施例 2 係製得兩面的分離溝 40 的寬度 w_1 為 $450\mu\text{m}$ 、薄層部分 21 的

寬度 w_3 為 $150\mu\text{m}$ 的封裝用基板 200。

對在實施例 2 製得的 10 個封裝用基板 200，進行給予 125°C 至 -55°C 之溫度變化的溫度循環測試 MIL-STD-883H，進行 1000 個循環。結果，在所製得的封裝用基板 200 並沒有發生芯基板 10 破裂等可靠度差的情形。

【0027】(實施例 3)

在實施例 3 中，係對與實施例 1 所使用的配線基板為相同條件的配線基板 100，將第 1 切割刀 50 的前端寬度 w_1 變更成 $750\mu\text{m}$ ，包括第 2 切割刀 60 的前端寬度等條件在內的其他條件則設為與實施例 1 相同。結果，在實施例 3 係製得分離溝 40 的寬度 w_1 為 $750\mu\text{m}$ 、薄層部分 21 的寬度 w_3 為 $300\mu\text{m}$ 的封裝用基板 200。

對在實施例 3 製得的 10 個封裝用基板 200，進行給予 125°C 至 -55°C 之溫度變化的溫度循環測試 MIL-STD-883H，進行 1000 個循環。結果，在所製得的封裝用基板 200 並沒有發生芯基板 10 破裂等可靠度差的情形。

【0028】(實施例 4)

在實施例 4 中，係除了將 d_s 設計為 $30\mu\text{m}$ 以外，其他係與實施例 1 相同，藉此而製得封裝用基板 200。

對在實施例 4 製得的 10 個封裝用基板 200，進行給予 125°C 至 -55°C 之溫度變化的溫度循環測試 MIL-STD-883H，進行 1000 個循環。結果，在所製得的封裝用基板 200 並沒有發生芯基板 10 破裂等可靠度差的情形。

【0029】(實施例 5)

在實施例 5 中，係除了將 d_s 設計為 $45\mu\text{m}$ 以外，其他係

與實施例1相同，藉此而製得封裝用基板200。

對在實施例5製得的10個封裝用基板200，進行給予125°C至-55°C之溫度變化的溫度循環測試MIL-STD-883H，進行1000個循環。結果，在所製得的封裝用基板200並沒有發生芯基板10破裂等可靠度差的情形。

【0030】 <比較例>

(比較例1)

除了不形成分離溝40以外，亦即除了不形成薄層部分21以外，其他係與實施例1相同，而製得10mm×10mm的封裝用基板。將在比較例1製得的封裝用基板在常溫下放置三天，結果10個之中有7個芯基板發生破裂。

【0031】 (比較例2)

在比較例2中，除了將薄層部分21的寬度 w_3 設計為60 μm 、將 d_m 設計為55 μm 、將 d_s 設計為5 μm 以外，其他係與實施例1相同，而製得10mm×10mm的封裝用基板。

將在比較例2製得的封裝用基板在常溫下放置三天，結果10個之中有7個芯基板發生破裂。

【0032】 <評價結果>

下表3乃係各實施例及比較例的評價結果的整理。

【0033】[表 3]

	w_3 (實測值) [μm]	d_s [μm]	評價結果
實施例 1	120	15	○TCT1000cycle
實施例 2	150	15	○TCT1000cycle
實施例 3	300	15	○TCT1000cycle
實施例 4	120	30	○TCT1000cycle
實施例 5	120	45	○TCT1000cycle
比較例 1	0	無薄層部分	×放置於常溫後
比較例 2	60	5	×放置於常溫後

【0034】如上表 3 所示，咸信在如實施例 1 至 5 的芯基板 10、絕緣層 20 及配線層 30 的條件下，藉由將薄層部分 21 的寬度 w_3 設為 $120\mu\text{m}$ 以上，能夠提供能夠抑制在芯基板的裁斷面發生破壞的封裝用基板。

此處，當根據上述評價結果而將薄層部分 21 的寬度 w_3 的下限值設為 $120\mu\text{m}$ ，使用上述(式 1)將 $w_3=120\mu\text{m}$ 代入而反求 F ，便得到 $F=637\times 10^7$ [Pa]。因此，當芯基板 10 以玻璃構成時，將 $F=637\times 10^7$ [Pa] 代入上述(式 1)，藉此，便能夠依下式(式 5)求取薄層部分 21 的寬度 w_3 。

$$w_3 \geq \sqrt{\frac{\alpha \cdot E \cdot \Delta T \cdot L \cdot d}{637 \times 10^7}} \quad (\text{式 5})$$

咸信當芯基板 10 以玻璃構成時，藉由利用上述(式 5)，即使絕緣層 20 及配線層 30 的積層體的條件改變，仍能夠估算薄層部分 21 的寬度 w_3 。

【0035】如上述，咸信在封裝用基板 200，藉由將絕緣

層 20 的外周部分局部去除而形成有薄層部分 21 的本發明的封裝用基板 200 係成功抑制由芯基板 10 的破裂所導致的微小龜裂因熱應力而擴大。

另外，在圖 2 中雖係顯示封裝用基板 200 於俯視時為正方形，但並不限定於此，亦可構成為於俯視時例如為長方形。

【符號說明】

【0036】

10	芯基板
20	絕緣層
21	薄層部分
30	配線層
40	分離溝
50	第 1 切割刀
60	第 2 切割刀
100	配線基板
200	封裝用基板

申請專利範圍

1. 一種封裝用基板，係含有：

芯基板；

絕緣層，係形成在前述芯基板的單面或兩面上；

及

一層或複數層配線層，係形成在前述絕緣層上及/或以埋沒於前述絕緣層的方式形成；

前述封裝用基板係在前述絕緣層的外周部分具有前述絕緣層局部減薄而成的薄層部分，

前述薄層部分係具有從前述薄層部分的端部到前述絕緣層的段差面為止之間的寬度 w_3 [m]，

令前述配線層及前述絕緣層的線膨脹係數為 α [ppm/K]、令前述配線層及前述絕緣層的楊氏係數為 E [Pa]、令預定的溫度差為 ΔT [K]、令前述配線層及前述絕緣層的合成厚度為 d [m]、及令從前述薄層部分的端部到相反側的薄層部分的端部為止的長度為 L [m]，前述 w_3 的值係以下式求取，

$$w_3 \geq \sqrt{\frac{\alpha \cdot E \cdot \Delta T \cdot L \cdot d}{637 \times 10^7}}。$$

2. 如請求項 1 之封裝用基板，其中前述芯基板係以玻璃構成。

3. 如請求項 2 之封裝用基板，其中前述 w_3 為 120 μm 以上。

4. 一種封裝用基板的製造方法，係含有下述步驟：

在芯基板的單面或兩面形成配線層及絕緣層而形成配線基板之步驟；

在前述絕緣層的預定位置，使用第 1 切割刀進行切

割，藉此，以使前述絕緣層局部減薄之方式形成分離溝之步驟；及

在前述分離溝底面的溝寬度的中央部分，使用前端寬度比前述第1切割刀窄的第2切割刀進行切割而裁斷前述絕緣層及前述芯基板，藉此，獲得具有前述絕緣層局部減薄而成的薄層部分的複數個封裝用基板之步驟，

該封裝用基板係形成為：

前述薄層部分係具有從前述薄層部分的端部到前述絕緣層的段差面為止之間的寬度 w_3 [m]，

令前述配線層及前述絕緣層的線膨脹係數為 α [ppm/K]、令前述配線層及前述絕緣層的楊氏係數為 E [Pa]、令預定的溫度差為 ΔT [K]、令前述配線層及前述絕緣層的合成厚度為 d [m]、及令從前述薄層部分的端部到相反側的薄層部分的端部為止的長度為 L [m]，前述 w_3 的值係以下式求取，

$$w_3 \geq \sqrt{\frac{\alpha \cdot E \cdot \Delta T \cdot L \cdot d}{637 \times 10^7}} \quad \circ$$

5.如請求項4之封裝用基板的製造方法，其中前述芯基板係以玻璃構成。

圖式

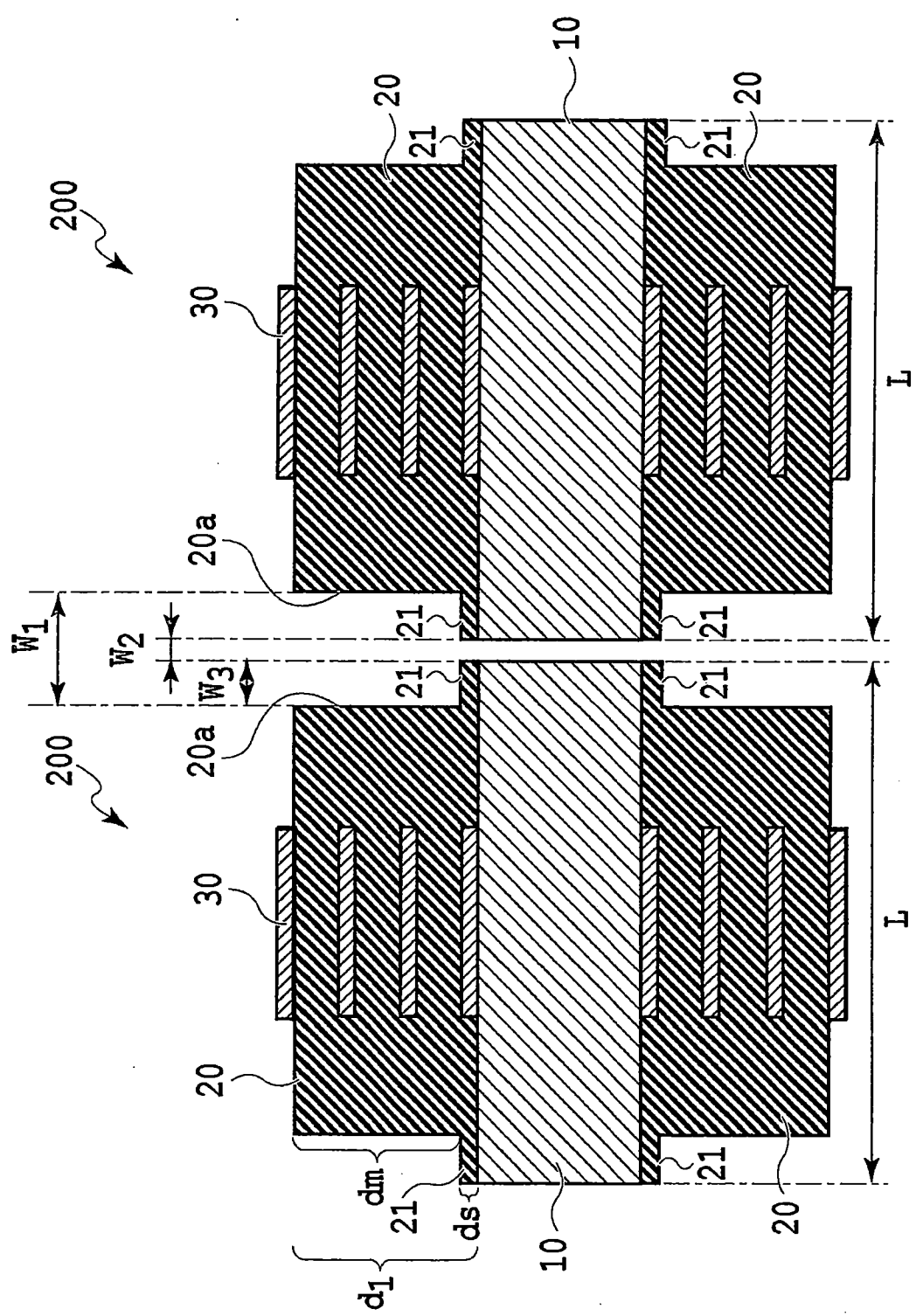


圖 1

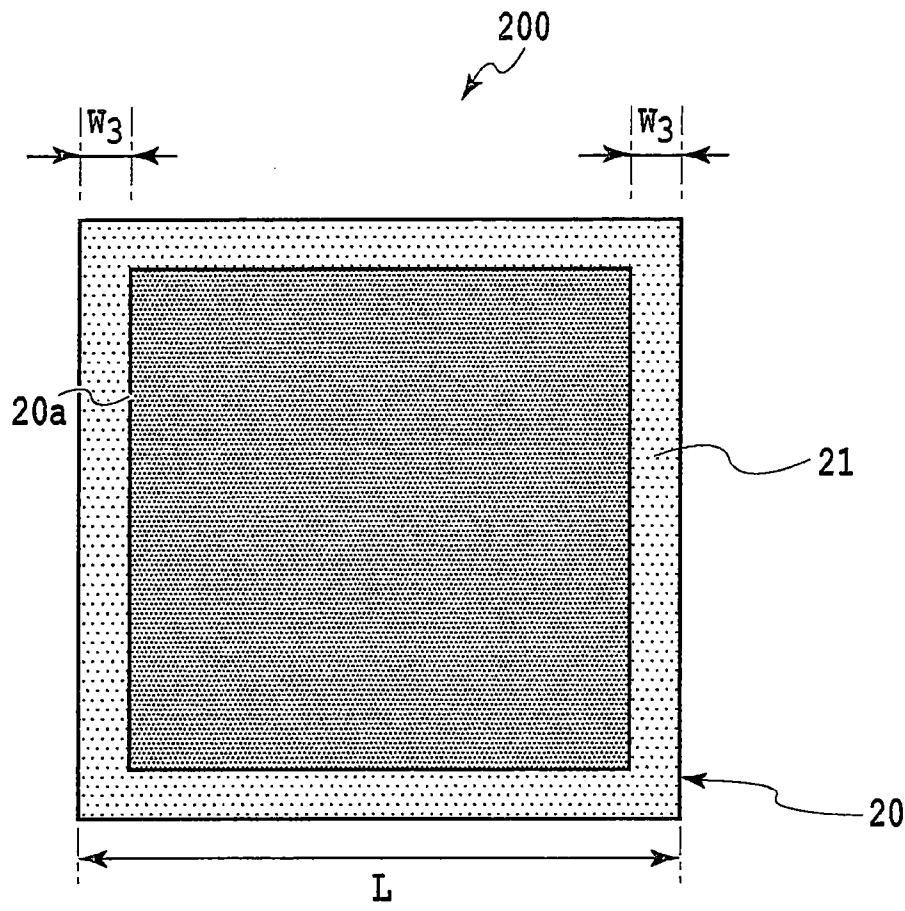


圖2

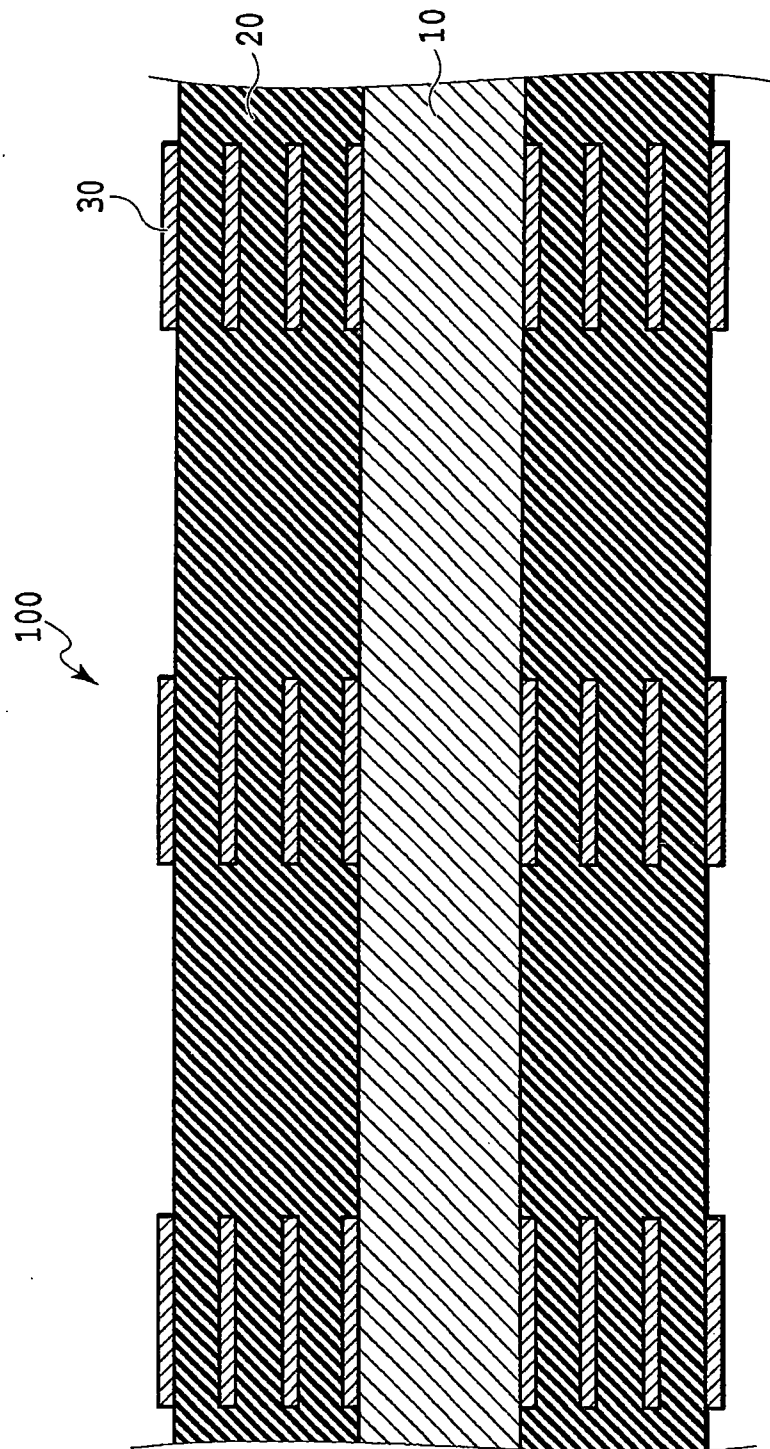


圖3

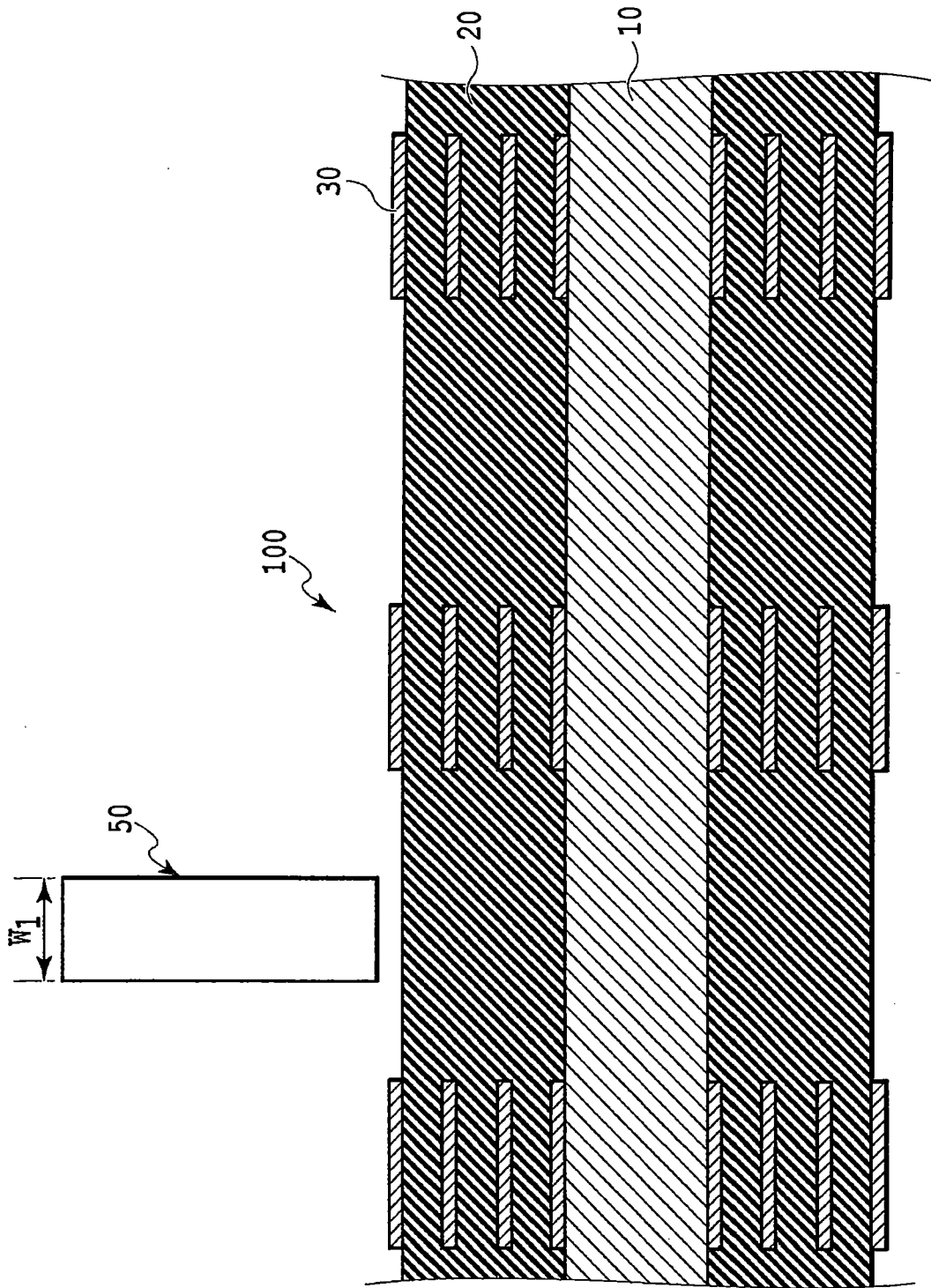


圖4

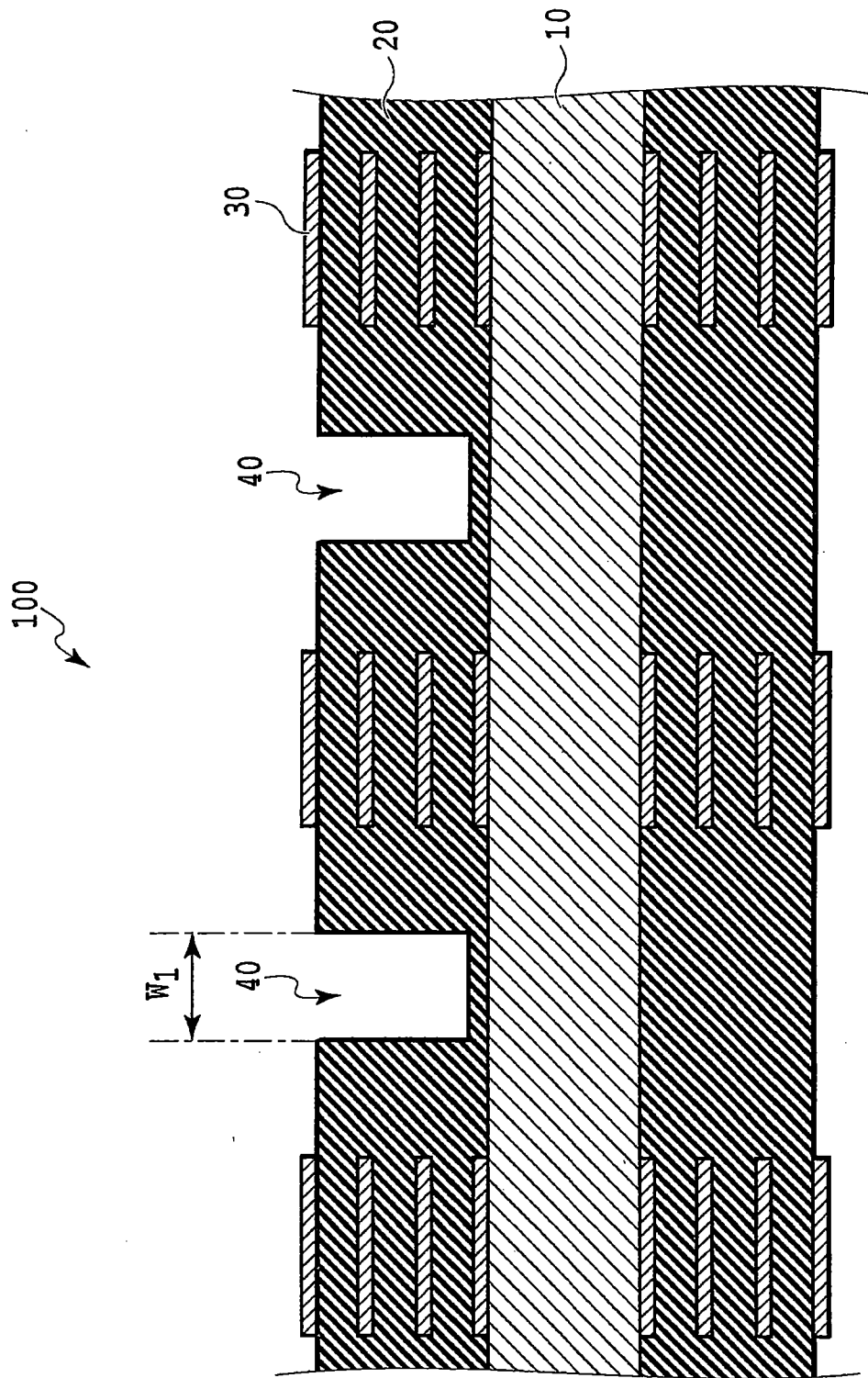


圖5

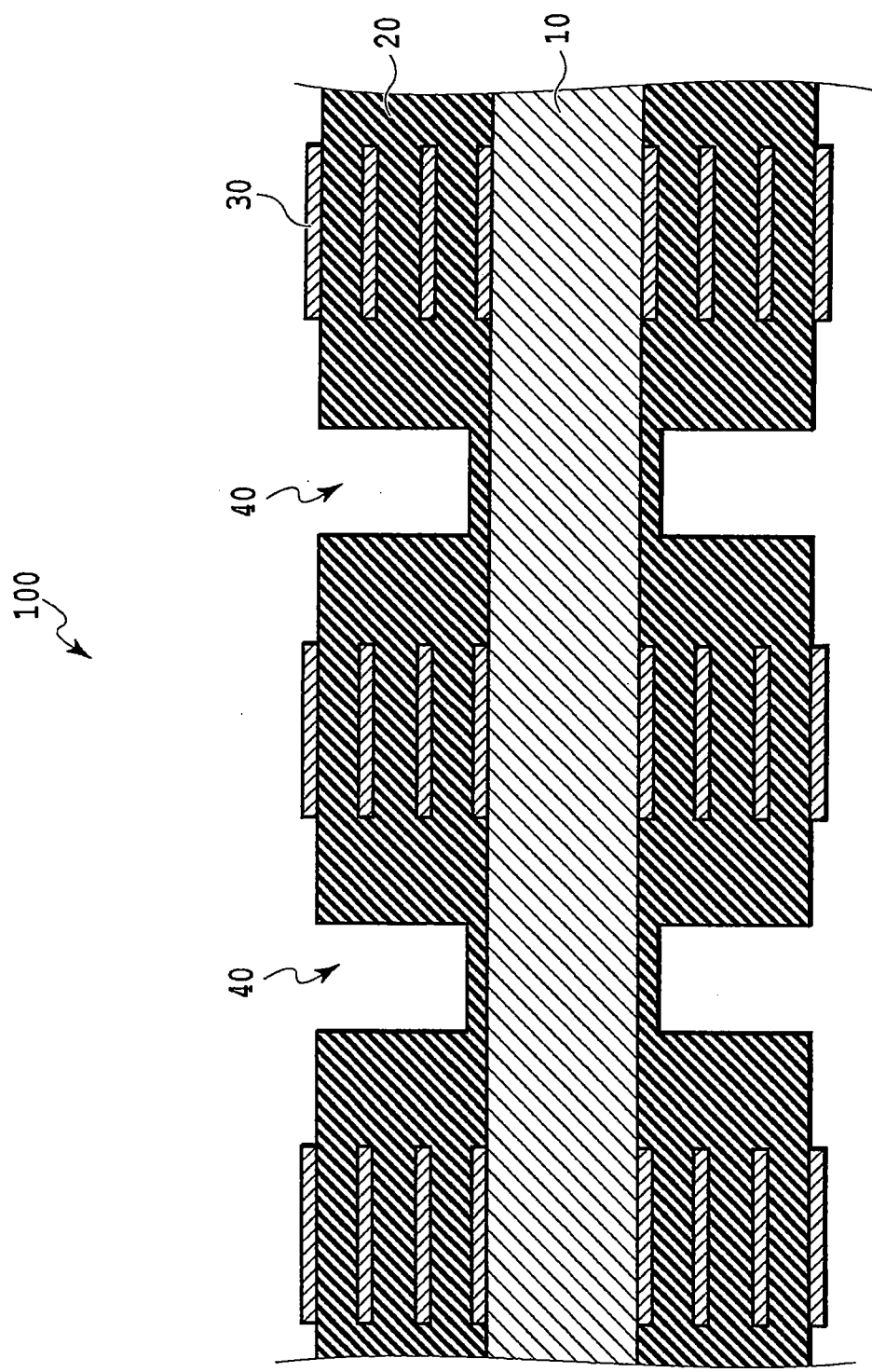


圖6

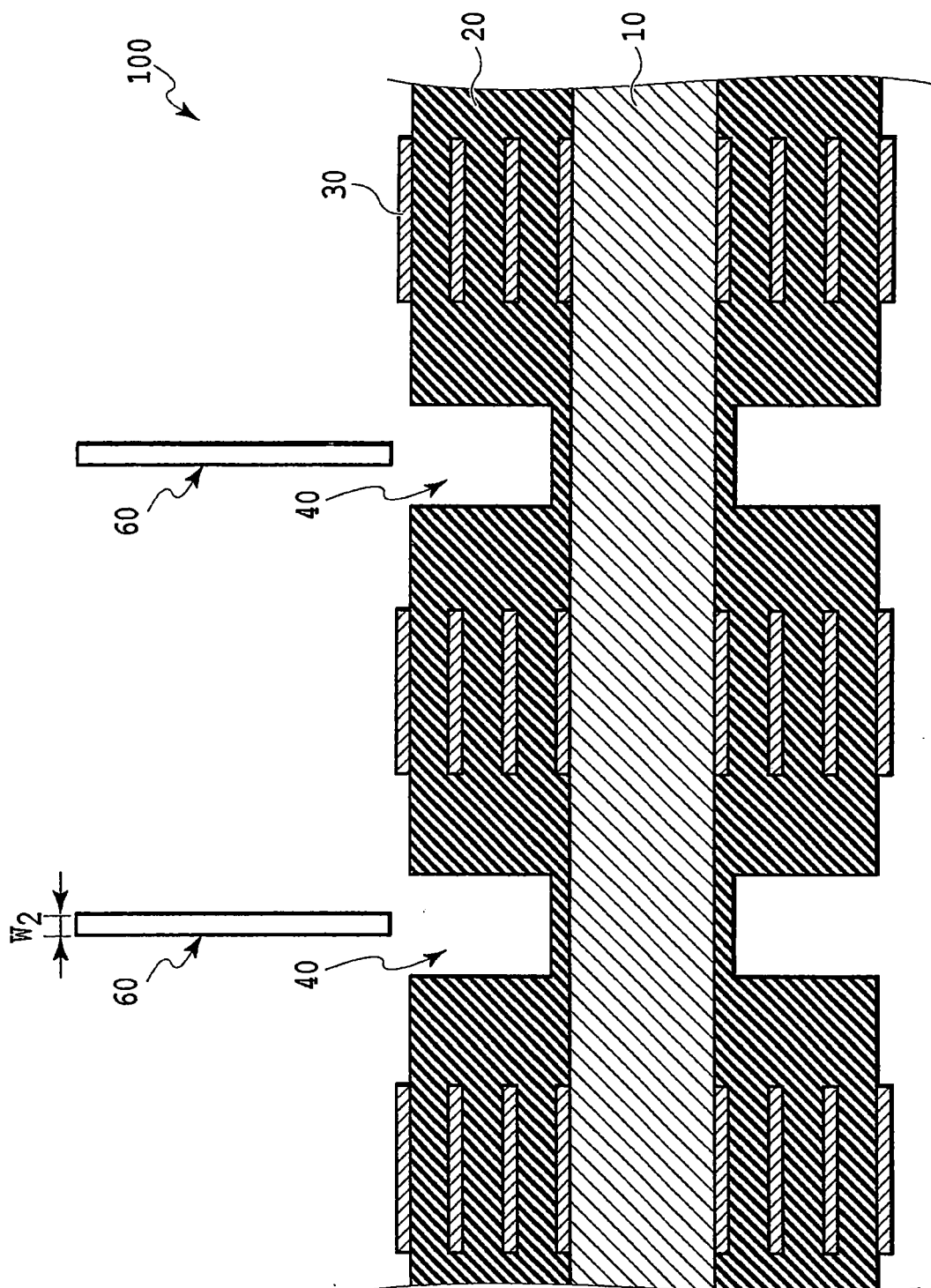


圖7

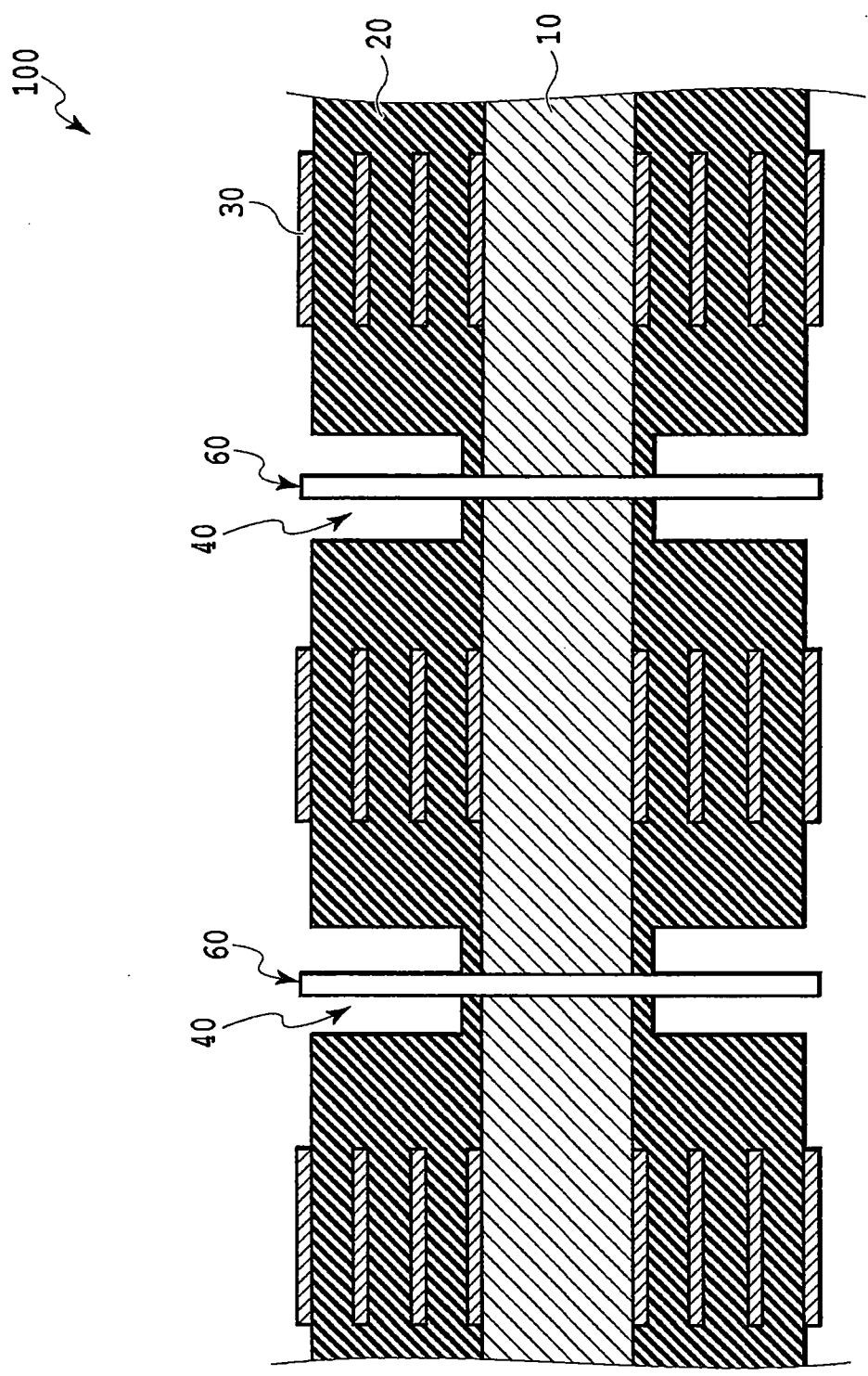


圖 8

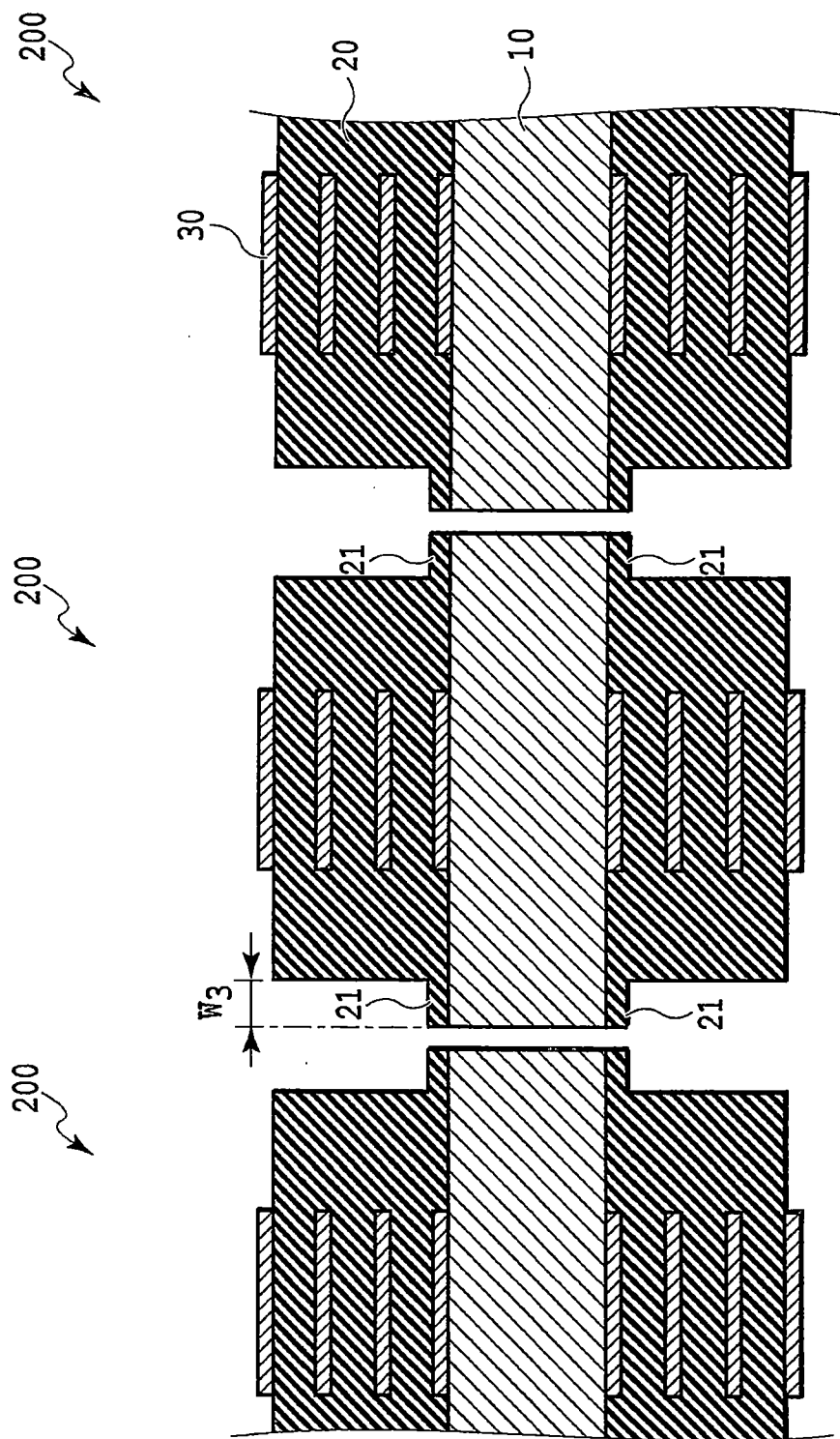


圖9