(19)中華民國智慧財產局
(12)發明說明書公開本 (11)公開編號：TW 201138095 A1
(43)公開日： 中華民國 100 (2011) 年 11 月 01 日

(21)申請案號：100108859 (22)申請日： 中華民國 100 (2011) 年 03 月 16 日
(51)Int. Cl.： *H01L27/32 (2006.01)* *G09G3/30 (2006.01)*
G09F9/00 (2006.01)
(30)優先權：2010/03/17 日本 2010-061647
(71)申請人：樫尾計算機股份有限公司 (日本) CASIO COMPUTER CO., LTD. (JP)
日本
(72)發明人：松田邦宏 MATSUDA, KUNIHIRO (JP) ；松本廣 MATSUMOTO, HIROSHI (JP) ；
田中幸一 TANAKA, YUKIKAZU (JP)
(74)代理人：何金塗；丁國隆
申請實體審查：有 申請專利範圍項數：18 項 圖式數：22 共 86 頁

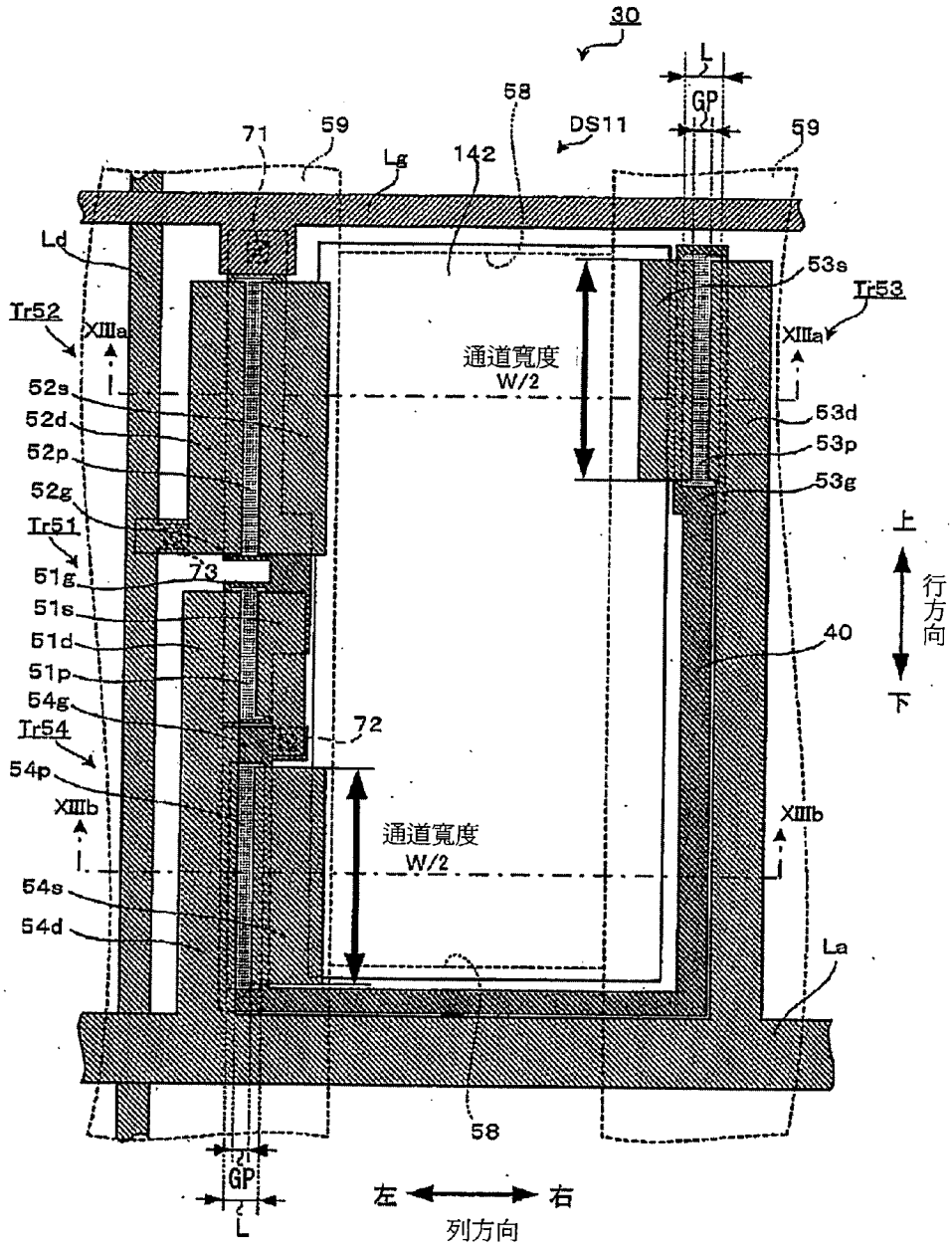
(54)名稱

像素電路基板、顯示裝置、電子機器及像素電路基板之製造方法

PIXEL CIRCUIT SUBSTRATE, DISPLAY DEVICE, ELECTRONIC EQUIPMENT, AND METHOD FOR MANUFACTURING PIXEL CIRCUIT SUBSTRATE

(57)摘要

本發明提供一種穩定特性的像素電路基板。像素電路基板具備以下：像素電極；第 1 驅動元件，其連接於前述像素電極的一邊側；及第 2 驅動元件，其與前述第 1 驅動元件並聯連接，並且連接於與前述像素電極的前述一邊側對向的另一邊側。



30：發光像素

40：導電層

51d：汲極電極

51g：閘極電極

51p：通道保護膜

51s：源極電極

52d：汲極電極

52g：閘極電極

52p：通道保護膜

52s：源極電極

53d：汲極電極

53g：閘極電極

53p：通道保護膜

53s：源極電極

54d：汲極電極

54g：閘極電極

54p：通道保護膜

54s：源極電極

58：層間絕緣膜

59：隔壁

71：接觸部

72：接觸部

73：接觸部

142：像素電極

DS11：像素驅動電路

La：陽極線路

Ld：資料線

Lg：閘極線路

Tr51：第 1 選擇電晶體

Tr52：第 2 選擇電晶體

Tr53：第 1 驅動電晶體

Tr54：第 2 驅動電晶體

(19)中華民國智慧財產局
(12)發明說明書公開本 (11)公開編號：TW 201138095 A1
(43)公開日： 中華民國 100 (2011) 年 11 月 01 日

(21)申請案號：100108859 (22)申請日： 中華民國 100 (2011) 年 03 月 16 日
(51)Int. Cl.： *H01L27/32 (2006.01)* *G09G3/30 (2006.01)*
G09F9/00 (2006.01)
(30)優先權：2010/03/17 日本 2010-061647
(71)申請人：樫尾計算機股份有限公司 (日本) CASIO COMPUTER CO., LTD. (JP)
日本
(72)發明人：松田邦宏 MATSUDA, KUNIHIRO (JP) ；松本廣 MATSUMOTO, HIROSHI (JP) ；
田中幸一 TANAKA, YUKIKAZU (JP)
(74)代理人：何金塗；丁國隆
申請實體審查：有 申請專利範圍項數：18 項 圖式數：22 共 86 頁

(54)名稱

像素電路基板、顯示裝置、電子機器及像素電路基板之製造方法

PIXEL CIRCUIT SUBSTRATE, DISPLAY DEVICE, ELECTRONIC EQUIPMENT, AND METHOD FOR MANUFACTURING PIXEL CIRCUIT SUBSTRATE

(57)摘要

本發明提供一種穩定特性的像素電路基板。像素電路基板具備以下：像素電極；第 1 驅動元件，其連接於前述像素電極的一邊側；及第 2 驅動元件，其與前述第 1 驅動元件並聯連接，並且連接於與前述像素電極的前述一邊側對向的另一邊側。

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種像素電路基板、顯示裝置、電子機器及像素電路基板之製造方法。

【先前技術】

近幾年，作爲繼液晶顯示裝置(LCD)之後的次世代的顯示裝置，正在積極地進行顯示裝置的朝向真正實用化、普及的研究開發，該顯示裝置係具備將有機電致發光元件(以下簡記爲「有機 EL(Electro Luminescence)元件」)等的自發光元件排列成列方向及行方向的二維的顯示元件型的顯示面板。

有機 EL 元件具備陽極電極、陰極電極、及形成於此等電極間的有機薄膜層(電子注入層、發光層、電洞注入層等)。有機 EL 元件係利用能量而發光的顯示元件，該能量係藉由在發光層從電洞注入層供給的電洞與從電子注入層供給的電子再結合而產生。此發光係藉由將預定電壓臨界值以上的電壓施加於有機薄膜層而實現，其發光亮度係因應該施加電壓而被控制。如專利文獻 1 所揭示，此種有機 EL 元件在各種電子機器中被使用於顯示裝置，例如藉由包含 TFT(薄膜電晶體；Thin Film Transistor)等的像素驅動電路所驅動。

在根據電極的配置或膜的結構而分類成各種形式之中，TFT 例如存在一種如圖 21A、圖 21B 所示，在閘極電

極 112 被閘極絕緣膜 113 覆蓋的狀態位於基板 11 上，存在有源極電極 118、汲極電極 119 將半導體層 114 夾在中間而配置於閘極電極 112 上側的反轉交錯型 TFT。在此種 TFT 方面，例如已知一種如同圖所示，將用以低電阻接觸的歐姆接觸層 120 介於源極、汲極電極 118、119 與半導體層 114 之間存在，並在源極、汲極電極 118、119 之間的半導體層 114 上具有通道保護膜 115 的 TFT。

在圖 21A、圖 21B 所示的通道保護膜形式的構造的 TFT 方面，源極、汲極電極 118、119 以與通道保護膜 115 重疊(搭接)的方式形成(參閱圖 21B 的矩形形狀的重疊區域 116、117)。

在大面積的基板 11 上每個發光像素形成此種構造的 TFT 的情況，有時會起因於光微影術裝置或曝光裝置(步進機)的雷射照射用遮罩的對準偏移、或基板 11 的彎曲等，而源極、汲極電極 118、119 對於閘極電極 112 的形成位置，例如如圖 21C(i)、(iii)所示，在基板面左右(列方向)地偏移。

圖 21C(ii)中顯示源極、汲極電極 118、119 的形成位置按照設計，未產生從所希望位置的位置偏移的情況。圖 21C(i)中顯示源極、汲極電極 118、119 的形成位置相較於對於閘極電極 112、通道保護膜 115 的所希望位置，即圖 21C(ii)的位置，於更右方向產生位置偏移的情況。此外，圖 21C(iii)中顯示源極、汲極電極 118、119 的形成位置相較於對於閘極電極 112、通道保護膜 115 的所希望位置，於

左方向產生位置偏移的情況。

源極電極 118 與通道保護膜 115 重疊的面積、及汲極電極 119 與通道保護膜 115 重疊的面積之差可利用此左右的位置偏移量定義，換言之，源極電極 118 的電場及汲極電極 119 的電場分別給通道保護膜 115 帶來的作用的程度取決於上述位置偏移量。因此，若此種 TFT 爲 n 通道型電晶體，則在圖 21C(i)所示的情況，相較於圖 22A 中以實線所示的圖 21C(ii)的適當情況，如圖 22A 中以虛線所示，對於所施加的閘極電壓 Vg〔V〕，通道電流 Ic〔A〕一般有變大的傾向。另一方面，在圖 21C(iii)所示的情況，相較於圖 22A 中以實線所示的圖 21C(ii)的適當情況，如圖 22A 中以鏈線所示，對於所施加的閘極電壓 Vg〔V〕，通道電流 Ic〔A〕一般有變小的傾向。

圖 22B 中以圖形顯示圖 21A、圖 21B 所示的源極、汲極電極 118、119 對於閘極電極 112 的左右方向的位置偏移量(μm)，即從圖 21C(ii)所示的適當狀態產生偏源極側(左側)的位置偏移、或偏汲極側(右側)的位置偏移時的該位置偏移量(μm)，及從汲極流到源極、從源極流到汲極的電流 I(A)之關係。特別是圖 21A、圖 21B 所示的通道保護膜構造的 TFT 的情況，隨著在通道保護膜 115 的對於所希望位置的圖案化位置偏移及在源極、汲極電極 118、119 的對於所希望位置的圖案化位置偏移而產生的源極電極 118 與通道保護膜 115 重疊的搭接區域 116 的面積、及汲極電極 119

與通道保護膜 115 重疊的搭接區域 117 的面積之差也取決於上述位置偏移量。

如圖 22B 所示，源極、汲極電極 118、119 對於通道保護膜 115 的左右方向的位置偏移量 ΔX(μm)爲 0μm 時，在電流 I(arbitrary unit；任意單位)與成爲基準的電流 Is(arbitrary unit；任意單位)之間的電流偏移量(電流偏移的絕對值的比例)〔＝ΔI／Is 的絕對值×100%〕成爲 0%。相對於此，隨著偏汲極側(右側)的位置偏移量 ΔX 的絕對值變大，電流偏移所造成的電流減少的程度變大，隨著偏源極側(左側)的位置偏移量 ΔX 的絕對值變大，電流偏移所造成的電流增大的程度變大，此電流偏移量的絕對值係以上述位置偏移量 ΔX＝0μm 爲基準而成爲對稱的。

再者，從圖 21C 及圖 22B，通道保護膜 115 與源極電極 118 重疊的搭接區域 116 的面積越相對地變小，換言之，通道保護膜 115 與汲極電極 119 重疊的搭接區域 117 的面積相對地變大，從汲極電極 119 流到源極電極 118 的通道電流 Ic 越沿著下凸的曲線而稍微非線性地變大。

先前技術文獻

專利文獻

專利文獻 1 特開 2001－195012 號公報

【發明內容】

發明欲解決之課題

最好盡量縮小起因於在上述 TFT 的各構成要素製程的

起因於源極、汲極電極118、119的形成位置從所希望位置的位置偏移的電流偏移量。

本發明係有鑑於上述問題點而完成，其目的在於提供一種具有可得到穩定顯示特性的構造的像素電路基板、顯示裝置、電子機器及像素電路基板之製造方法。

解決課題之手段

爲了達成上述目的，本發明之像素電路基板具備以下：

像素電極；

第1驅動元件，其連接於前述像素電極的一邊側；及

第2驅動元件，其與前述第1驅動元件並聯連接，並且連接於與前述像素電極的前述一邊側對向的另一邊側。

前述第1驅動元件及前述第2驅動元件可以分別爲具備閘極電極、半導體層、及源極、汲極電極的驅動電晶體。

前述第1驅動元件的前述源極、汲極電極、及前述第2驅動元件的前述源極、汲極電極可以對於前述像素電極爲鏡像對稱的構造。

可以將前述第1驅動元件的前述源極電極及前述第1驅動元件的前述汲極電極的一方連接於前述像素電極的前述一邊，將前述第2驅動元件的前述源極電極及前述第2驅動元件的前述汲極電極的一方連接於前述像素電極的前述另一邊。

可以將前述第1驅動元件的前述源極電極及前述第1驅動元件的前述汲極電極的另一方連接於陽極線路，將前

述第 2 驅動元件的前述源極電極及前述第 2 驅動元件的前述汲極電極的另一方連接於前述陽極線路。

前述第 1 驅動元件及前述第 2 驅動元件可以分別更具備配置於前述半導體層、及前述源極、汲極電極之間的通道保護膜。

前述像素電極的前述一邊及前述另一邊可以爲互相平行。

可以更具備開關前述第 1 驅動元件及前述第 2 驅動元件的開關元件。

前述開關元件可以爲具備連接於閘極線路的閘極電極的電晶體。

前述開關元件配置於前述像素電極的前述另一邊側，前述第 1 驅動元件配置於前述像素電極的前述一邊側之中比前述第 2 驅動元件側更接近前述開關元件側。

可以更具備開關元件，該開關元件係具有閘極電極、及源極、汲極電極，且開關前述第 1 驅動元件及前述第 2 驅動元件，前述開關元件係將前述源極、汲極電極的一方連接於資料線，將前述源極、汲極電極的另一方連接於前述第 1 驅動元件的前述閘極電極及前述第 2 驅動元件的前述閘極電極。

可以更具備第 1 開關元件及第 2 開關元件，該第 1 開關元件及第 2 開關元件係分別具備閘極電極、及源極、汲極電極，前述第 1 開關元件係將前述源極、汲極電極的一

方連接於前述第 1 驅動元件的前述閘極電極及前述第 2 驅動元件的前述閘極電極，前述第 2 開關元件係將前述源極、汲極電極的一方連接於前述第 1 驅動元件的前述源極電極及前述第 2 驅動元件的前述源極電極、或前述第 1 驅動元件的前述汲極電極及前述第 2 驅動元件的前述汲極電極。

一種顯示裝置，其具備：前述像素電路基板；對向電極；及配置於前述像素電極與前述對向電極之間的發光層。

一種電子機器，其具備前述顯示裝置。

一種像素電路基板之製造方法，其具有以下：

形成像素電極，

形成第 1 驅動元件及第 2 驅動元件，該第 1 驅動元件係連接於前述像素電極的一邊側；該第 2 驅動元件係與前述第 1 驅動元件並聯連接，並且連接於與前述像素電極的前述一邊側對向的另一邊側。

前述第 1 驅動元件及前述第 2 驅動元件可以分別爲具備閘極電極、及半導體層、及源極、汲極電極的驅動電晶體。

可以使用第 1 抗蝕遮罩，將前述第 1 驅動元件的前述半導體層及前述第 2 驅動元件的前述半導體層圖案化而形成，

使用與前述第 1 抗蝕遮罩不同的第 2 抗蝕遮罩，將前述第 1 驅動元件的前述源極、汲極電極及前述第 2 驅動元

件的前述源極、汲極電極圖案化而形成。

前述第1驅動元件及前述第2驅動元件分別具備配置於前述半導體層、及前述源極、汲極電極之間的通道保護膜，

可以使用與前述第1抗蝕遮罩及前述第2抗蝕遮罩不同的第3抗蝕遮罩，形成前述第1驅動元件的前述通道保護膜及前述第2驅動元件的前述通道保護膜。

發明之效果

依據本發明，可實現穩定的顯示特性。

【實施方式】

茲就關於本發明實施形態的像素電路基板、顯示裝置及包含像素電路基板的顯示裝置之製造方法，以下一面參閱圖面，一面進行說明。在以下的實施形態中，以使用底部發射型有機EL(Electro Luminescence；電致發光)元件的主動驅動方式的顯示裝置爲例而進行說明。

(第1實施形態) 如圖1所示，具有關於本第1實施形態的像素電路基板的顯示裝置，係在玻璃等基板31上，以分別發出紅(R)、綠(G)、藍(B)3色的3個發光像素30作爲一組，將此組反覆複數排列於列方向(左右方向)，並且將同一色的發光像素30複數排列於行方向(上下方向)。如此，將發出RGB各色的發光像素30排列成矩陣狀。各發光像素30具備作爲發出RGB各光的顯示元件的有機EL元件即發光元件21。

如圖 2A 所示，各發光像素 30 具備發光元件 21、及使發光元件 21 主動動作的像素驅動電路 DS1。此外，如圖 3 所示，像素電路基板具有基板 31、像素驅動電路 DS1、及發光元件 21 的像素電極 42。

像素驅動電路 DS1 具備選擇電晶體 Tr11、第 1 及第 2 驅動電晶體 Tr12、Tr13、及電容器 Cp1、Cp2。選擇電晶體 Tr11、第 1 及第 2 驅動電晶體 Tr12、Tr13 均爲具備包含非晶矽或微晶矽的半導體層的反轉交錯型的 n 通道型 TFT(Thin Film Transistor；薄膜電晶體)。此外，電容器 Cp1、Cp2 係將從後述的資料線 Ld 供給的階度信號等的顯示用資料作爲電荷保持。

如圖 2A 所示，本實施形態的像素驅動電路 DS1 具備 2 個第 1 及第 2 驅動電晶體 Tr12、Tr13。相對於此，圖 2B 所示的參考例的像素驅動電路 DS0 在只有 1 個驅動電晶體 Tr12a 之點，與本實施形態的像素驅動電路 DS1 不同。作爲比較用，以相等設定參考例的驅動電晶體 Tr12a 的通道寬度、及本實施形態的第 1 及第 2 驅動電晶體 Tr12、Tr13 的各通道寬度的合計的狀態爲前提，說明於下。

如圖 1 及圖 2A 所示，在基板 31 上形成有連接於排列於列方向的複數個像素驅動電路 DS1 各個電路的陽極線路 La、連接於排列於行方向的複數個像素驅動電路 DS1 各個電路的複數條資料線 Ld、及用以選擇(開關)排列於列方向的複數個像素驅動電路 DS1 的各選擇電晶體 Tr11 的閘極線

路 Lg。

在圖 2A 所示的本實施形態的像素驅動電路 DS1 方面，選擇電晶體 Tr11 係分別閘極電極連接於閘極線路 Lg、汲極電極連接於資料線 Ld、源極電極連接於節點 N11。此外，第 1 及第 2 驅動電晶體 Tr12、Tr13 係分別閘極電極連接於節點 N11、汲極電極連接於陽極線路 La、源極電極連接於節點 N12。電容器 Cp1 的兩端分別連接於第 1 驅動電晶體 Tr12 的閘極電極及源極電極(節點 N11、N12)間。電容器 Cp2 的兩端分別連接於第 2 驅動電晶體 Tr13 的閘極電極及源極電極(節點 N11、N12)，互相被設定爲同一電容。此電容器 Cp1、Cp2 爲具有附加地設於第 1 及第 2 驅動電晶體 Tr12、Tr13 的閘極－源極間的輔助電容、或第 1 及第 2 驅動電晶體 Tr12、Tr13 的閘極－源極間的寄生電容與輔助電容的電容成分。節點 N12 連接於發光元件 21 的陽極，發光元件 21 的陰極連接於對向電極 46。如此，第 1 及第 2 驅動電晶體 Tr12、Tr13 在陽極線路 La、節點 N12(發光元件 21)間並聯連接，外觀上起作爲 1 個電晶體之作用。再者，將基準電壓 Vss 施加於發光元件 21 的陰極(對向電極 46，參閱圖 4)。

另一方面，在圖 2B 所示的參考例的像素驅動電路 DS0 方面，選擇電晶體 Tr11 係分別閘極電極連接於閘極線路 Lg、汲極電極連接於資料線 Ld、源極電極連接於節點 N11。此外，驅動電晶體 Tr12a 係分別閘極電極連接於節點 N11、

汲極電極連接於陽極線路 La、源極電極連接於節點 N12。電容器 Cp 連接於驅動電晶體 Tr12a 的閘極電極及源極電極(節點 N11、N12)間。節點 N12 連接於發光元件 21 的陽極，發光元件 21 的陰極連接於對向電極 46。如此，驅動電晶體 Tr12a 連接於陽極線路 La、節點 N12 間。

參閱圖 1 及圖 2A，閘極線路 Lg 連接於配置於發光面板周邊部的閘極驅動器。將選擇電壓信號(掃描信號)施加於閘極線路 Lg，該選擇電壓信號(掃描信號)係用以將從閘極驅動器連接於該閘極線路 Lg、排列於列方向的複數個發光像素 30 在預定時序設定成選擇狀態。此外，資料線 Ld 連接於配置於發光面板周邊部的資料驅動器，在與發光像素 30 的前述選擇狀態同步的時序，從資料驅動器施加因應發光資料的資料電壓(階度信號)。陽極線路 La(電流供給配線)直接或間接地連接於預定的高電位電源。藉此，設定成從陽極線路 La 經由排列於列方向的複數組的第 1 及第 2 驅動電晶體 Tr12、Tr13，因應發光資料的驅動電流流到發光元件 21 的大致矩形形狀的像素電極 42(參閱圖 3)的狀態。即，將電位比施加於發光元件 21 的對向電極 46 的基準電壓 Vss 高許多的預定供給電壓 Vdd(＞基準電壓 Vss)施加於陽極線路 La。

參閱圖 3、圖 4A 及圖 4B，在各發光像素 30 的基板 31 上形成有選擇發光元件 21 的選擇電晶體 Tr11、將驅動電流供給於發光元件 21 的第 1 及第 2 驅動電晶體 Tr12、Tr13

的閘極電極 12g、13g。在鄰接於各發光像素 30 的基板 31 上形成有沿著行方向(上下方向)而延伸的資料線 Ld。以覆蓋資料線 Ld 及閘極電極 11g、12g、13g 的方式，在基板 31 上形成有絕緣膜 32。此外，在基板 31 上形成有互相連接閘極電極 12g、13g 的導電層 20。

參閱圖 3、圖 4A 及圖 4B，第 1 及第 2 驅動電晶體 Tr12、Tr13 的源極電極 12s、13s 連接於絕緣膜 32 上的像素電極 42，汲極電極 12d、13d 連接於基板 31 上的陽極線路 La。詳細係第 1 驅動電晶體 Tr12 的源極電極 12s 連接於矩形形狀的像素電極 42(有機 EL 元件 21)的一邊(右邊)側，第 2 驅動電晶體 Tr13 的源極電極 13s 連接於與像素電極 42 的該一邊側對向的另一邊(左邊)側。此像素電極 42 的一邊及另一邊互相平行。此外，閘極電極 12g、13g 經由基板 31 上的導電層 20 互相連接。第 1 驅動電晶體 Tr12 的源極電極 12s 及汲極電極 12d 於各圖面中，分別配置於通道保護膜 12p 的左側及右側，第 2 驅動電晶體 Tr13 的源極電極 13s 及汲極電極 13d 於各圖面中，分別配置於通道保護膜 13p 的右側及左側。在第 1 驅動電晶體 Tr12 的源極、汲極電極 12s、12d 的下方分別形成有具有包含 n 型雜質的非晶矽的歐姆接觸層 123、124。在第 2 驅動電晶體 Tr13 的源極、汲極電極 13s、13d 的下方分別形成有具有包含 n 型雜質的非晶矽的歐姆接觸層 133、134。而且，將爲保護絕緣膜的通道保護膜 12p 在被夾在源極、汲極電極 12s、12d 間及歐姆

接觸層 123、124 間的狀態下，配置於包含非晶矽或微晶矽的半導體層 121 上。將通道保護膜 13p 在被夾在源極、汲極電極 13s、13d 間及歐姆接觸層 133、134 間的狀態下，配置於包含非晶矽或微晶矽的半導體層 131 上。半導體層 121、131 形成於起作爲閘極絕緣膜之作用的絕緣膜 32 上。歐姆接觸層 123、124 係分別爲了與源極、汲極電極 12s、12d 及半導體層 121 的低電阻性接觸而配置。歐姆接觸層 133、134 係分別爲了與源極、汲極電極 13s、13d 及半導體層 131 的低電阻性接觸而配置。

陽極線路 La 及閘極線路 Lg 係使用源極－汲極導電層而形成，該源極－汲極導電層係用以形成各電晶體 Tr11、Tr12、Tr13 的源極電極 11s、12s、13s 及汲極電極 11d、12d、13d。資料線 Ld 及導電層 20 係使用閘極導電層而形成，該閘極導電層係用以形成各電晶體 Tr11、Tr12、Tr13 的閘極電極 11g、12g、13g。在資料線 Ld 與汲極電極 11d 之間的絕緣膜 32 形成有連接資料線 Ld 與汲極電極 11d 的接觸部(接觸孔)61。在閘極線路 Lg 與閘極電極 11g 的兩端之間的絕緣膜 32 分別形成有連接閘極線路 Lg 與閘極電極 11g 的接觸部(接觸孔)62、63。在源極電極 11s 與閘極電極 12g 之間的絕緣膜 32 形成有連接源極電極 11s 與閘極電極 12g 的接觸部(接觸孔)64。藉由此等接觸部 61～64，於基板的厚度方向適當連接下部連接部與上部連接部，該下部連接部係將成爲選擇電晶體 Tr11、第 1 及第 2 驅動電晶體 Tr12、

Tr13的閘極電極11g、12g、13g、資料線Ld、及導電層20的閘極導電層圖案化而成，該上部連接部係將成爲選擇電晶體Tr11、第1及第2驅動電晶體Tr12、Tr13的源極電極11s、12s、13s、汲極電極11d、12d、13d、陽極線路La、及閘極線路Lg的源極－汲極導電層圖案化而成。

圖2B所示的參考例的驅動電晶體Tr12a的通道寬度爲W(μm)，圖2A所示的本實施形態的第1及第2驅動電晶體Tr12、Tr13的通道寬度均爲W／2(μm)。如此，第1及第2驅動電晶體Tr12、Tr13的通道寬度的合計與參考例的驅動電晶體Tr12a的通道寬度W相等(W＝W／2＋W／2)。第1及第2驅動電晶體Tr12、Tr13的半導體層121、131的通道長度L互相相等，而第1驅動電晶體Tr12的源極電極12s與汲極電極12d之間的距離Gp、及第2驅動電晶體Tr13的源極電極13s與汲極電極13d之間的距離Gp互相相等。再者，如前述，與驅動電晶體Tr12a同樣，第1及第2驅動電晶體Tr12、Tr13連接於陽極線路La及節點N12之間。因此，與參考例的驅動電晶體Tr12a同樣，第1及第2驅動電晶體Tr12、Tr13起作爲通道寬度W(μm)之作用的TFT。

如圖4A及圖4B所示，發光元件21具備作爲陽極電極的像素電極42、電洞注入層43、中間層44、發光層45、及作爲陰極電極的對向電極46。電洞注入層43例如包含可電洞(hole)注入、輸送的有機高分子系的材料或有機低分子

系的材料、無機氧化物等的至少任一者，具有在預定電場下向發光層 45 供給電洞的功能。中間層 44 具有抑制電洞注入層 43 的電洞注入性並在發光層 45 內使電子與電洞容易再結合的功能，而提高發光層 45 的發光效率。發光層 45 包含具有來自像素電極 42 的電洞與來自對向電極 46 的電子再結合而產生光的功能的有機高分子系的材料或有機低分子系的材料。

此等電洞注入層 43、中間層 44 及發光層 45 成爲在預定電場下輸送電子或電洞作爲載子的載子輸送層。層間絕緣膜 47 爲覆蓋電晶體 Tr11、Tr12、Tr13、或資料線 Ld、閘極線路 Lg、陽極線路 La 的上方，並且覆蓋像素電極 42 的周邊部的保護膜，形成有劃分發光像素 30 的發光區域的大致矩形形狀的開口部 47a。在層間絕緣膜 47 上形成有在行方向(圖 3 的上下方向)上延伸的帶狀隔壁 48。隔壁 48 具有對應於沿著行方向的複數個開口部 47a 的帶狀開口部 48a。

對向電極 46 成爲與在基板 31 上排列成矩陣狀的所有發光像素 30(發光元件 21)的像素電極 42 對向且連續形成的電極層。對向電極 46 起作爲通用電極之作用，共通地施加預定的低電壓(接地電位 GND 等的基準電壓(基準電位)Vss)。

第 1 驅動電晶體 Tr12 具備半導體層 121、通道保護膜 12p、汲極電極 12d、源極電極 12s、歐姆接觸層 123、124、閘極電極 12g、半導體層 121 與閘極電極 12g 之間的絕緣膜

32。

此外，第2驅動電晶體Tr13具備半導體層131、通道保護膜13p、汲極電極13d、源極電極13s、歐姆接觸層133、134、閘極電極13g、半導體層131與閘極電極13g之間的絕緣膜32。此外，選擇電晶體Tr11具備半導體層(未圖示)、通道保護膜11p、汲極電極11d、源極電極11s、歐姆接觸層(未圖示)、閘極電極11g、半導體層與閘極電極11g之間的絕緣膜32。

在各電晶體Tr11、Tr12、Tr13方面，閘極電極11g、12g、13g係由包含例如Mo膜、Cr膜、Al膜、Cr／Al積層膜、AlTi合金膜或AlNdTi合金膜、MoNb合金膜等至少任一者的不透明的閘極導電層所形成。此外，汲極電極11d、12d、13d及源極電極11s、12s、13s係由包含例如鋁－鈦(AlTi)／Cr、AlNdTi／Cr或Cr等至少任一者的源極－汲極導電層所形成。

像素電極42係由透明的導電性材料，例如ITO(氧化銦錫)或ZnO等所構成。各像素電極42藉由與鄰接的其他發光像素30的像素電極42分離而被互相絕緣。

再者，在本實施形態中，在第1驅動電晶體Tr12中，源極電極12s及汲極電極12d與通道保護膜12p的各搭接區域12a、12b的面積以互相相等的方式設定(參閱圖7A)。此外，在第2驅動電晶體Tr13中，源極電極13s及汲極電極13d與通道保護膜13p的各搭接區域13a、13b的面積以

互相相等的方式設定(參閱圖 7A)。

其次，就關於本實施形態的顯示裝置之製造方法，一面參閱圖 5A、圖 5B 及圖 6A、圖 6B 一面進行說明。此處，選擇電晶體 Tr11 及第 2 驅動電晶體 Tr13 係藉由與第 1 驅動電晶體 Tr12 相同的步驟而形成。因此，以下使用第 1 驅動電晶體 Tr12 的形成方法的說明，省略一部分選擇電晶體 Tr11 及第 2 驅動電晶體 Tr13 的形成方法的說明。

首先，如圖 5A 所示，在爲發光像素基板的玻璃等的基板 31 上，利用濺鍍法、真空蒸鍍法等形成包含例如 Mo 膜、Cr 膜、Al 膜、Cr／Al 積層膜、AlTi 合金膜或 AlNdTi 合金膜、MoNb 合金膜等至少任一者的閘極導電膜，將此導電膜使用光微影術(photolithography)的抗蝕遮罩圖案化成第 1 驅動電晶體 Tr12 的閘極電極 12g、及資料線 Ld 的形狀，並且雖然在圖 5A 中省略圖示，但圖案化成選擇電晶體 Tr11、第 2 驅動電晶體 Tr13 的閘極電極 11g、13g 及導電層 20。

其次，如圖 5B 所示，利用 CVD(Chemical Vapor Deposition；化學氣相沉積)法等，在閘極電極 12g 及資料線 Ld 上形成氧化矽膜、氮化矽膜等的具有絕緣性材料的絕緣膜 32。其次，在絕緣膜 32 上利用 CVD 法等連續沉積成爲半導體層的非晶矽層、成爲通道保護膜的氧化矽膜、氮化矽膜等的絕緣層，將此絕緣層使用光微影術的抗蝕遮罩圖案化而形成通道保護膜 12p，並且也將選擇電晶體 Tr11、第 2 驅動電晶體 Tr13 的各通道保護膜 11p、13p 圖案化。

接著，沉積包含 n 型雜質的非晶矽層後，使用光微影術的抗蝕遮罩蝕刻而將電晶體 Tr11、Tr12、Tr13 的歐姆接觸層 123、124、133、134 等的外周圖案化，接著將下層的非晶矽層蝕刻而將電晶體 Tr11、Tr12、Tr13 的半導體層 121、131 等圖案化形成。此時，電晶體 Tr11、Tr12、Tr13 的半導體層 121、131 等的通道長度 L 係由電晶體 Tr11、Tr12、Tr13 的各通道保護膜 11p、12p、13p 的列方向(X 軸方向)的長度所定義，與源極、汲極電極的位置偏移無關，經常爲一定。

接著，利用濺鍍法、真空蒸鍍法等，在絕緣膜 32 上形成 ITO 等的透明導電膜，使用光微影術的抗蝕遮罩圖案化而形成像素電極 42。

然後，在絕緣膜 32 上形成成爲接觸部 61～64 的接觸孔後，利用濺鍍法、真空蒸鍍法等，形成包含例如 Mo 膜、Cr 膜、Al 膜、Cr／Al 積層膜、AlTi 合金膜或 AlNdTi 合金膜、MoNb 合金膜等至少任一者的源極－汲極導電膜，將該導電膜埋設於接觸部 61～64。此後，使用光微影術的抗蝕遮罩將源極－汲極導電膜圖案化，形成選擇電晶體 Tr11、第 1 驅動電晶體 Tr12 及第 2 驅動電晶體 Tr13 的各源極、汲極電極 12s、12d、13s、13d 等、陽極線路 La、閘極線路 Lg(參閱圖 4B)，並且將各是電晶體 Tr11、Tr12、Tr13 的源極、汲極電極的下方且各電晶體 Tr11、Tr12、Tr13 的源極、汲極電極間的歐姆接觸層蝕刻，形成電晶體 Tr11、Tr12、Tr13

的歐姆接觸層 123、124、133、134 等。如此，閘極導電膜、通道保護膜、源極－汲極導電膜分別使用分離獨立的光微影術的抗蝕遮罩被圖案化，所以有在源極、汲極電極引起相對位置偏移的可能性。而且，選擇電晶體 Tr11、第 1 驅動電晶體 Tr12 及第 2 驅動電晶體 Tr13 的各源極、汲極電極 12s、12d、13s、13d 等藉由相同的光微影術步驟而形成，所以上述位置偏移的程度相同。因此，選擇電晶體 Tr11 的源極電極 11s 與汲極電極 12d 之間的距離、第 1 驅動電晶體 Tr12 的源極電極 12s 與汲極電極 12d 之間的距離 Gp、及第 2 驅動電晶體 Tr13 的源極電極 13s 與汲極電極 13d 之間的距離 Gp 即使產生位置偏移，也經常爲一定。而且，選擇電晶體 Tr11、第 1 驅動電晶體 Tr12 及第 2 驅動電晶體 Tr13 的各源極、汲極電極 12s、12d、13s、13d 等分別與對應的閘極電極 11g、12g、13g 的相對位置偏移的程度互相相等，並且與對應的通道保護膜 11p、12p、13p 的相對位置偏移的程度互相相等。而且，第 1 驅動電晶體 Tr12 的源極電極 12s 及第 2 驅動電晶體 Tr13 的源極電極 13s 以沿著行方向且與列方向正交的像素電極 42 的兩邊之中，分別與右側之邊、左側之邊重疊而連接的方式形成(參閱圖 4B)。

接著，如圖 6A 所示，利用 CVD 法等，以覆蓋電晶體 Tr11、電晶體 Tr12、電晶體 Tr13 等或資料線 Ld 的上方的方式，形成具有氮化矽膜的層間絕緣膜 47 後，使用光微影術的抗蝕遮罩，在層間絕緣膜 47 形成開口部 47a。其次，

以覆蓋層間絕緣膜 47 的方式塗布感光性聚醯亞胺，藉由使用遮罩片曝光、顯影而圖案化，形成具有開口部 48a 的隔壁 48。

其後，如圖 6B 所示，使用流出連續流動液的噴嘴印刷裝置或各個獨立的噴出作爲複數個液滴的噴墨裝置，將包含電洞注入材料的含有機化合物的液體選擇地塗布於以開口部 47a 包圍的像素電極 42 上。接著，在大氣氛圍下加熱基板 31，使包含有機高分子系的電洞注入、輸送材料的含有機化合物的液體的溶劑揮發，形成電洞注入層 43。

作爲此含有機化合物的液體，例如使用 PEDOT／PSS 水溶液，該 PEDOT／PSS 水溶液係例如使爲導電性聚合物的聚二氧乙基塞吩(PEDOT)與爲摻雜劑的聚苯乙烯磺酸(PSS)分散於水系溶劑中的分散液。

其次，使用噴嘴印刷裝置或噴墨裝置，將含有成爲中間層 44 的材料的含有機化合物的液體塗布於電洞注入層 43 上。進行氮氣氛圍中的加熱乾燥、或真空中的加熱乾燥，進行殘留溶劑的去除，形成中間層 44。

接著，使用噴嘴印刷裝置或噴墨裝置塗布含有機化合物的液體，該含有機化合物的液體係將聚對苯基乙烯系或聚芴系等的共軛雙鍵聚合物等的發光聚合物材料(R、G、B)溶解於四氫化萘、四甲苯、三甲苯、二甲苯等的有機溶劑，在氮氣氛圍中加熱，進行殘留的有機溶劑的去除，形成發光層 45。

其後，如圖 6B 所示，利用真空蒸鍍或濺鍍，在形成有發光層 45 的基板 31 上形成由 Li、Mg、Ca、Ba 等的具有功函數低的材料的層、及 Al 等的具有光反射性導電層的層構成的兩層構造的對向電極 46。

其次，就關於本實施形態的顯示裝置的作用效果，一面參閱圖 7A、圖 7B～圖 10A、圖 10B 一面進行說明。在圖 7A、圖 7B～圖 10A、圖 10B 中，使用 n 通道型 TFT。圖 7B、圖 8B、圖 9B 的橫軸，係源極、汲極電極對於後述的基準位置，在偏於右側的情況取正值，在偏於左側的情況取負值。此處，W(通道寬度)＝ 700μm、L(通道長度)＝ 7.4μm、閘極電壓 Vg＝ 5V，資料電壓 Vd＝ 10V。

首先，如圖 7A 所示，在發光像素 30 方面，在對於通道保護膜 12p、13p，無源極、汲極電極 12s、12d、13s、13d 的左右方向的位置偏移(X 軸方向的位置偏移量ΔX＝ Y 軸方向的位置偏移量ΔY＝ 0μm)的情況(以下，以圖 7A 所示的源極、汲極電極 12s、12d、13s、13d 的位置爲「基準位置」)，如圖 7B 所示，在像素驅動電路 DS1 方面，分別流經第 1 及第 2 驅動電晶體 Tr12、Tr13 的通道電流 Ic 互相相等(參閱圖 10A 及圖 10B)。設此時的通道電流 Ic 之和爲基準電流值，則離基準電流的電流偏移量爲 0(%)。藉此，在具有以發光元件 21 爲顯示元件的複數個發光像素 30 的顯示裝置方面，按各發光像素 30 可均勻的發光。再者，此處，如圖 10A 所示，兩通道電流 Ic 的合計值成爲 4.6×10^{-6}A。

此外，如圖 8A 所示，在發光像素 30 方面，在對於通道保護膜 12p、13p，源極、汲極電極 12s、12d、13s、13d 從圖 7A 所示的基準位置偏於右上方向(X 軸方向的位置偏移量 ΔX＝Y 軸方向的位置偏移量 ΔY＝＋1μm)的情況，如圖 8B 所示，流經第 2 驅動電晶體 Tr13 的通道電流 Ic 比第 2 驅動電晶體 Tr13 爲基準位置的情況大。然而，流經第 1 驅動電晶體 Tr12 的通道電流 Ic 比第 1 驅動電晶體 Tr12 爲基準位置的情況小而被相抵。因此，兩通道電流 Ic 的合計值成爲約 5.1×10^{-6}A(參閱圖 10A 及圖 10B)，成爲與圖 7A 及圖 7B 所示的情況大致相等的結果。這是因爲連接於像素電極 42 的第 1 驅動電晶體 Tr12 的源極電極 12s 與第 2 驅動電晶體 Tr13 的源極電極 13s 對於像素電極 42，分別位於右側、左側。即，第 1 驅動電晶體 Tr12 的源極、汲極電極 12s、12d 之組與第 2 驅動電晶體 Tr13 的源極、汲極電極 13s、13d 之組對於像素電極 42，成爲鏡像對稱的關係。

藉由此種構造，第 1 驅動電晶體 Tr12 的源極、汲極電極 12s、12d 相對於通道保護膜 12p 偏於右側，搭接區域 12a 的面積比基準位置的情況增大，並且搭接區域 12b 的面積比基準位置的情況減少。因此，第 1 驅動電晶體 Tr12 的通道電流 Ic 比基準位置的情況小。然而，同時第 2 驅動電晶體 Tr13 的源極、汲極電極 13s、13d 相對於通道保護膜 13p 偏於右側，搭接區域 13a 的面積比基準位置的情況減少，並且搭接區域 13b 的面積比基準位置的情況增大。因此，

第 2 驅動電晶體 Tr13 的通道電流 Ic 比基準位置的情況大。

第 1 驅動電晶體 Tr12 的源極、汲極電極 12s、12d 及第 2 驅動電晶體 Tr13 的源極、汲極電極 13s、13d 都是將源極－汲極導電膜圖案化而成。因此，沿著 X 軸方向的源極、汲極電極的位置偏移量也相同。因此，通道保護膜 12p、13p 與源極電極 12s、13s 重疊的搭接區域 12a、13a 的各面積之和成爲一定，通道保護膜 12p、13p 與汲極電極 12d、13d 重疊的搭接區域 12b、13b 的各面積之和成爲一定。因此，第 1 驅動電晶體 Tr12 及第 2 驅動電晶體 Tr13 的通道電流 Ic 之和大致成爲一定。再者，即使在源極、汲極電極 12s、12d、13s、13d 於上下方向(Y 軸方向)產生位置偏移，在第 1 驅動電晶體 Tr12 方面，通道寬度方向的通道保護膜 12p 的長度及通道寬度方向的閘極電極 12g 的長度也都比通道寬度方向的源極、汲極電極 12s、12d 的各長度長許多。因此，搭接區域 12a、12b 的面積實質上爲一定，在第 2 驅動電晶體 Tr13 方面，通道寬度方向的通道保護膜 13p 的長度及通道寬度方向的閘極電極 13g 的長度都比通道寬度方向的源極、汲極電極 12s、12d 的各長度長許多。因此，搭接區域 13a、13b 的面積實質上爲一定，所以只要考慮左右方向(X 軸方向)的位置偏移即可。此外，選擇電晶體 Tr11 係從資料線 Ld 施加資料電壓而驅動，所以不如同第 1 及第 2 驅動電晶體 Tr12、Tr13，使電流流到發光元件 21。因此，即使有 X 軸方向的源極、汲極電極的位置偏移，也不對發

光元件 21 的亮度階度帶來大的不良影響。

如此，即使第 1 驅動電晶體 Tr12 的源極、汲極電極 12s、12d 及第 2 驅動電晶體 Tr13 的源極、汲極電極 13s、13d 的位置與基準位置相比，偏於右側，發光元件 21 與基準位置的情況的發光元件 21 的亮度相比，也可以以相同程度的亮度發光。

同樣地，如圖 9A 所示，在發光像素 30 方面，即使對於閘極電極 12g、13g(通道保護膜 12p、13p)，源極、汲極電極 12s、12d、13s、13d 從圖 7A 所示的基準位置偏於左下方向(X 軸方向的位置偏移量 ΔX＝Y 軸方向的位置偏移量 ΔY＝－1μm)的情況，如圖 9B 所示，流經第 2 驅動電晶體 Tr13 的通道電流 Ic 也比第 2 驅動電晶體 Tr13 爲基準位置的情況小。然而，流經第 1 驅動電晶體 Tr12 的通道電流 Ic 比第 1 驅動電晶體 Tr12 爲基準位置的情況大而被相抵。因此，兩通道電流 Ic 的合計值成爲 5.1μm(參閱圖 10A 及圖 10B)，與圖 7A 及圖 7B 所示的情況、以及圖 8A 及圖 8B 所示的情況成爲大致同樣的結果。

藉由此種構造，第 1 驅動電晶體 Tr12 的源極、汲極電極 12s、12d 相對於通道保護膜 12p 偏於左側，重疊區域 12a 的面積比基準位置的情況減少，並且搭接區域 12b 的面積比基準位置的情況增大。因此，第 1 驅動電晶體 Tr12 的通道電流 Ic 比基準位置的情況大。然而，同時第 2 驅動電晶體 Tr13 的源極、汲極電極 13s、13d 相對於通道保護膜 13p

偏於左側，搭接區域 13a 的面積比基準位置的情況增大，並且搭接區域 13b 的面積比基準位置的情況減少。因此，第 2 驅動電晶體 Tr13 的通道電流 Ic 比基準位置的情況小。

如此，即使第 1 驅動電晶體 Tr12 的源極、汲極電極 12s、12d 及第 2 驅動電晶體 Tr13 的源極、汲極電極 13s、13d 的位置與基準位置相比，偏於左側，發光元件 21 與基準位置的情況的發光元件 21 的亮度相比，也可以以相同程度的亮度發光。

再者，如圖 10A、圖 10B 所示，若 X 軸方向的源極、汲極電極的位置偏移量變化爲－1μm、－0.5μm、0μm、0.5μm、1μm，則在參考例方面，通道電流 Ic 分別成爲 3.5×10^{-6}μA、4.0×10^{-6}μA、4.6×10^{-6}μA、5.5×10^{-6}μA、6.9×10^{-6}μA，此範圍的通道電流 Ic 的最大值爲最小值的約 2 倍。相對於此，在本實施形態方面，按照上述變化，通道電流 Ic 分別成爲 5.1×10^{-6}μA、4.8×10^{-6}μA、4.6×10^{-6}μA、4.8×10^{-6}μA、5.1×10^{-6}μA，此範圍的通道電流 Ic 的最大值爲最小值的約 1.1 倍且差小，在±0.5×10^{-6}μA 的範圍，大致維持一定值。

如以上說明，依據本實施形態的像素驅動電路 DS1、及使用像素驅動電路 DS1 的顯示裝置，第 1 驅動電晶體 Tr12 連接於像素電極 42 的一邊側，第 2 驅動電晶體 Tr13 連接於與像素電極 42 的一邊側對向的另一邊側。因此，即使因光微影術裝置或曝光裝置(步進機)的雷射照射用遮罩的對

準偏移等，而源極、汲極電極 12s、12d、13s、13d 相對於閘極電極 12g、13g 或通道保護膜 12p、13p 產生位置偏移，也將流經第 1 驅動電晶體 Tr12 的通道電流 Ic 的減少部分以流經第 2 驅動電晶體 Tr13 的通道電流 Ic 的增大部分相抵、或將流經第 1 驅動電晶體 Tr12 的通道電流 Ic 的增大部分以流經第 2 驅動電晶體 Tr13 的通道電流 Ic 的減少部分相抵，可使第 1 及第 2 驅動電晶體 Tr12、Tr13 的通道電流 Ic 的總和大致成爲一定。藉此，在具有以發光元件 21 作爲顯示元件的複數個發光像素 30 的顯示裝置方面，可均勻亮度的發光。

（第 2 實施形態）本第 2 實施形態的顯示裝置與上述第 1 實施形態的顯示裝置不同之點在於：在第 1 實施形態方面，像素驅動電路 DS1 具備 1 個選擇電晶體 Tr11、2 個第 1 及第 2 驅動電晶體 Tr12、Tr13 的合計 3 個電晶體，相對於此，在第 2 實施形態方面，像素驅動電路 DS11 具備 2 個第 1 及第 2 選擇電晶體 Tr51、Tr52、2 個第 1 及第 2 驅動電晶體 Tr53、Tr54 的合計 4 個電晶體之點，或者將資料線間接地連接於驅動電晶體的源極、汲極的任一方，而不是驅動電晶體的閘極之點等。以下，關於與第 1 實施形態共通之點，附上相同或對應的符號，除了特別說明的情況之外，省略說明。

如圖 11A 所示，各發光像素 30 具備有機 EL 元件等的發光元件 41、及使發光元件 41 主動動作的像素驅動電路

DS11。此外，如圖 12 所示，像素電路基板具備基板 31、像素驅動電路 DS11、及發光元件 41 的像素電極 142。

像素驅動電路 DS11 具備第 1 及第 2 選擇電晶體 Tr51、Tr52、第 1 及第 2 驅動電晶體 Tr53、Tr54、及電容器 Cp3、Cp4。第 1 及第 2 選擇電晶體 Tr51、Tr52、以及第 1 及第 2 驅動電晶體 Tr53、Tr54 均爲具備包含非晶矽或微晶矽的半導體層的反轉交錯型的 n 通道型 TFT(Thin Film Transistor；薄膜電晶體)。此外，電容器 Cp3、Cp4 將從資料線 Ld 供給的階度信號等的顯示用資料作爲電荷保持。

如圖 11A 所示，本實施形態的像素驅動電路 DS11 在具備 2 個第 1 及第 2 驅動電晶體 Tr53、Tr54 方面具有特徵。相對於此，圖 11B 所示的參考例的像素驅動電路 DS10 在只有 1 個驅動電晶體 Tr53a 之點，與本實施形態的像素驅動電路 DS11 不同。作爲比較用，根據參考例的驅動電晶體 Tr53a 的通道長度、及本實施形態的第 1 及第 2 驅動電晶體 Tr53、Tr54 的各通道長度互相相等，參考例的驅動電晶體 Tr53a 的通道寬度、及本實施形態的第 1 及第 2 驅動電晶體 Tr53、Tr54 的各通道寬度的合計相等地被設定的條件，通過以下進行說明。

如圖 1 及圖 11A 所示，在基板 31 上形成有連接於排列於列方向的複數個像素驅動電路 DS11 的各個電路的陽極線路 La、連接於排列於行方向的複數個像素驅動電路 DS11 的各個電路的複數條資料線 Ld、及用以選擇(開關)排列於

列方向的複數個像素驅動電路DS11的各個電路的第1及第2選擇電晶體Tr51、Tr52的閘極線路Lg。

在圖11A所示的本實施形態的像素驅動電路DS11方面，第1選擇電晶體Tr51係分別閘極電極51g連接於閘極線路Lg，汲極電極51d連接於陽極線路La，源極電極51s連接於節點N51。此外，第2選擇電晶體Tr52係分別閘極電極52g連接於閘極線路Lg，源極電極52s連接於資料線Ld，汲極電極52d連接於節點N52。再者，第1及第2驅動電晶體Tr53、Tr54係分別閘極電極53g、54g連接於節點N51，汲極電極53d、54d連接於陽極線路La，源極電極53s、54s連接於節點N52。電容器Cp3係兩端分別連接於第1驅動電晶體Tr53的閘極電極53g及源極電極53s(節點N51、N52)間。電容器Cp4係兩端分別連接於第2驅動電晶體Tr54的閘極電極54g及源極電極54s(節點N51、N52)，電容器Cp3、Cp4互相設定爲相同電容。此電容器Cp3、Cp4爲具有附加地設於第1及第2驅動電晶體Tr53、Tr54的閘極－源極間的輔助電容、或第1及第2驅動電晶體Tr53、Tr54的閘極－源極間的寄生電容與輔助電容的電容成分。節點N52連接於發光元件41的陽極，發光元件41的陰極連接於對向電極146。如此，第1及第2驅動電晶體Tr53、Tr54在陽極線路La、節點N52(發光元件41)間並聯連接，外觀上起作爲1個電晶體之作用。再者，將基準電壓Vss施加於發光元件41的陰極(對向電極146，參閱圖13)。

在圖 11B 所示的參考例的像素驅動電路 DS10 方面，第 1 選擇電晶體 Tr51 係分別閘極電極連接於閘極線路 Lg，汲極電極連接於陽極線路 La，源極電極連接於節點 N51。此外，第 2 選擇電晶體 Tr52 係分別閘極電極連接於閘極線路 Lg，源極電極連接於資料線 Ld，汲極電極連接於節點 N52。再者，驅動電晶體 Tr53a 係分別閘極電極連接於節點 N51，汲極電極連接於陽極線路 La，源極電極連接於節點 N52。電容器 Cp 係的兩端分別連接於驅動電晶體 Tr53a 的閘極電極及源極電極(節點 N51、N52)。節點 N52 連接於發光元件 41 的陽極，發光元件 41 的陰極連接於對向電極 146。

參閱圖 1、圖 11A、圖 12，在寫入期間，將陽極線路 La 的電位設定於第 1 供給電壓 Vdd1，將接通位準的選擇信號輸出於閘極線路 Lg，使第 1 及第 2 選擇電晶體 Tr51、Tr52 成爲接通狀態，並且藉由將階度信號(電壓信號或電流信號)施加於資料線 Ld，經由陽極線路 La，在各發光像素 30 內，寫入電流分別流到排列於列方向的複數組第 1 及第 2 驅動電晶體 Tr53、Tr54。來自第 1 及第 2 驅動電晶體 Tr53、Tr54 的寫入電流在節點 N52 匯合，寫入電流流到第 2 選擇電晶體 Tr52、資料線 Ld。即，分別流經第 1 及第 2 驅動電晶體 Tr53、Tr54 的寫入電流之和與流經陽極線路 La 的寫入電流的電流值一致，並且與流經資料線 Ld 的寫入電流的電流值一致。此時，第 1 驅動電晶體 Tr53 的閘極電極 53g 與源極電極 53s 之間的電壓，係因應流到第 1 驅動電晶體 Tr53 的

汲極電極 53d 與源極電極 53s 之間的寫入電流的電流值而被設定，其電壓於電容器 Cp3 作爲電荷保持。同時，第 2 驅動電晶體 Tr54 的閘極電極 54g 與源極電極 54s 之間的電壓，係因應流到第 2 驅動電晶體 Tr54 的汲極電極 54d 與源極電極 54s 之間的寫入電流的電流值而被設定，其電壓於電容器 Cp4 作爲電荷保持。再者，在寫入期間中，對向電極 146 的電位(基準電壓 Vss)成爲與第 1 供給電壓 Vdd1 等電位以下且與資料線 Ld 的階度信號的電位等電位以下。因此，寫入電流不流到發光元件 41 的發光層 45，而不發光。

接著，在顯示期間，將陽極線路 La 的電位設定於比第 1 供給電壓 Vdd1 及基準電壓 Vss 高許多的電位的第 2 供給電壓 Vdd2，將切斷位準的選擇信號輸出於閘極線路 Lg，使第 1 及第 2 選擇電晶體 Tr51、Tr52 成爲切斷狀態，停止寫入電流流到資料線 Ld。此時，以第 1 驅動電晶體 Tr53 流出與在寫入期間流出的寫入電流同等電流值的驅動電流的方式，電容器 Cp3 繼續將電壓施加於閘極電極 53g 與源極電極 53s。同時，以第 2 驅動電晶體 Tr54 流出與在寫入期間流出的寫入電流同等電流值的驅動電流的方式，電容器 Cp4 繼續將電壓施加於閘極電極 54g 與源極電極 54s。因此，從陽極線路 La 在節點 N51 分支，第 1 驅動電晶體 Tr53 及第 2 驅動電晶體 Tr54 分別流出的驅動電流在節點 N52 匯合，流到發光元件 41 而發光元件 41 發光。

參閱圖 12、圖 13A 及圖 13B，在各發光像素 30 的基板

31 上形成有選擇發光元件 41 的第 1 及第 2 選擇電晶體 Tr51、Tr52 的閘極電極 51g、52g、將驅動電流供給於發光元件 41 的第 1 及第 2 驅動電晶體 Tr53、Tr54 的閘極電極 53g、54g、沿著行方向(上下方向)延伸的資料線 Ld、及互相連接閘極電極 51g、53g 的導電層 40。以覆蓋資料線 Ld 及閘極電極 51g～54g 的方式，在基板 31 上形成絕緣膜 32。

參閱圖 12、圖 13A 及圖 13B，第 1 及第 2 驅動電晶體 Tr53、Tr54 的源極電極 53s、54s 分別連接於絕緣膜 32 上的像素電極 142，汲極電極 53d、54d 分別連接於基板 31 上的陽極線路 La。詳細係第 1 驅動電晶體 Tr53 的源極電極 53s 連接於矩形形狀的像素電極 142(有機 EL 顯示元件 41)的一邊(右邊)側，第 2 驅動電晶體 Tr54 的源極電極 54s 連接於與像素電極 142 的該一邊側對向的另一邊(左邊)側。此像素電極 142 的一邊及另一邊互相平行。此外，閘極電極 12g、13g 經由基板 31 上的導電層 40 而互相連接。第 1 驅動電晶體 Tr53 的源極電極 53s 及汲極電極 53d 於各圖面中，分別配置於通道保護膜 53p 的左側及右側，第 2 驅動電晶體 Tr54 的源極電極 54s 及汲極電極 54d 於各圖面中，分別配置於通道保護膜 54p 的右側及左側。在第 1 驅動電晶體 Tr53 的源極、汲極電極 53s、53d 的下方分別形成有具有包含 n 型雜質的非晶矽的歐姆接觸層 163、164。在第 2 驅動電晶體 Tr54 的源極、汲極電極 54s、54d 的下方分別形成有具有包含 n 型雜質的非晶矽的歐姆接觸層 157、158。

在第 1 選擇電晶體 Tr51 的源極、汲極電極 51s、51d 的下方分別形成有具有包含 n 型雜質的非晶矽的歐姆接觸層。在第 2 選擇電晶體 Tr52 的源極、汲極電極 52s、52d 的下方分別形成有具有包含 n 型雜質的非晶矽的歐姆接觸層 153、154。然後，將爲保護絕緣膜的通道保護膜 53p 在被夾在源極、汲極電極 53s、53d 間及歐姆接觸層 163、164 間的狀態，配置於包含非晶矽或微晶矽的半導體層 161 上。將通道保護膜 54p 在被夾在源極、汲極電極 54s、54d 間及歐姆接觸層 157、158 間的狀態下，配置於包含非晶矽或微晶矽的半導體層 152 上。將第 1 選擇電晶體 Tr51 的通道保護膜 51p 在被夾在源極、汲極電極 51s、51d 間及歐姆接觸層(未圖示)間的狀態下，配置於包含非晶矽或微晶矽的半導體層上。將第 2 選擇電晶體 Tr52 的通道保護膜 52p 在被夾在源極、汲極電極 52s、52d 間及歐姆接觸層 153、154 間的狀態下，配置於包含非晶矽或微晶矽的半導體層 151 上。第 1 及第 2 選擇電晶體 Tr51、Tr52、第 1 及第 2 驅動電晶體 Tr53、Tr54 的各半導體層 151、152、161 形成於絕緣膜 32 上。歐姆接觸層 153、154 係爲了與源極、汲極電極 52s、52d、及半導體層 151 的低電阻性接觸而配置。歐姆接觸層 163、164 係爲了與源極、汲極電極 53s、53d、及半導體層 161 的低電阻性接觸而配置。歐姆接觸層 157、158 係爲了與源極、汲極電極 54s、54d、及半導體層 152 的低電阻性接觸而配置。

陽極線路 La 及閘極線路 Lg 係使用源極－汲極導電層

而形成，該源極－汲極導電層係用以形成各電晶體 Tr51、Tr52、Tr53、Tr54 的源極電極 51s、52s、53s、54s 及汲極電極 51d、52d、53d、54d。資料線 Ld 及導電層 40 係使用閘極導電層而形成，該閘極導電層係用以形成各電晶體 Tr51、Tr52、Tr53、Tr54 的閘極電極 51g、52g、53g、53g。在資料線 Ld 與源極電極 52s 之間的絕緣膜 32 上形成有用以連接資料線 Ld 與源極電極 52s 的屬接觸孔的接觸部 73。在閘極線路 Lg 與閘極電極 52g 之間的絕緣膜 32 上分別形成有用以連接閘極線路 Lg 與閘極電極 52g 的屬接觸孔的接觸部 71。在源極電極 51s 與閘極電極 54g 之間的絕緣膜 32 上形成有用以連接源極電極 51s 與閘極電極 54g 的屬接觸孔的接觸部 72。藉由此等接觸部 71～73，適當在基板的厚度方向連接下部連接部與上部連接部，該下部連接部係將成爲第 1 及第 2 選擇電晶體 Tr51、Tr52、第 1 及第 2 驅動電晶體 Tr53、Tr54 的閘極電極 51g、52g、53g、54g、資料線 Ld、以及導電層 40 的閘極導電層圖案化而成，該上部連接部係將成爲第 1 及第 2 選擇電晶體 Tr51、Tr52、第 1 及第 2 驅動電晶體 Tr53、Tr54 的源極、汲極電極 51s、52s、53s、54s、51d、52d、53d、54d、陽極線路 La、以及閘極線路 Lg 的源極－汲極導電層圖案化而成。

圖 11B 所示的參考例的驅動電晶體 Tr53a 的通道寬度爲 W(μm)，圖 11A 所示的本實施形態的第 1 及第 2 驅動電晶體 Tr53、Tr54 的通道寬度均爲 W／2(μm)。如此，第 1

及第 2 驅動電晶體 Tr53、Tr54 的通道寬度的合計與參考例的驅動電晶體 Tr53a 的通道寬度 W 相等(W＝W／2＋W／2)。第 1 及第 2 驅動電晶體 Tr53、Tr54 的半導體層 161、152 的通道長度 L 互相相等，而第 1 驅動電晶體 Tr53 的源極電極 53s 與汲極電極 53d 之間的距離 Gp、及第 2 驅動電晶體 Tr54 的源極電極 54s 與汲極電極 54d 之間的距離 Gp 互相相等。再者，如前述，與驅動電晶體 Tr53a 同樣，第 1 及第 2 驅動電晶體 Tr53、Tr54 連接於陽極線路 La 及節點 N12 之間。因此，與參考例的驅動電晶體 Tr53a 同樣，第 1 及第 2 驅動電晶體 Tr53、Tr54 起作爲通道寬度 W(μm)之作用的 TFT。

如圖 13A 及圖 13B 所示，發光元件 41 具備作爲陽極電極的像素電極 142、電洞注入層 43、中間層 44、發光層 45、及作爲陰極電極的對向電極 146。

此等電洞注入層 43、中間層 44 及發光層 45 成爲在預定電場下輸送電子或電洞作爲載子的載子輸送層。層間絕緣膜 58 爲覆蓋電晶體 Tr51、Tr52、Tr53、Tr54、或資料線 Ld、閘極線路 Lg、陽極線路 La 的上方，並且覆蓋像素電極 142 的周邊部的保護膜，形成有劃分發光像素 30 的發光區域的大致矩形形狀的開口部 58a。在層間絕緣膜 58 上形成有在行方向(圖 12 的上下方向)延伸的帶狀隔壁 59。隔壁 59 具有對應於沿著行方向的複數個開口部 58a 的帶狀開口部 59a。

對向電極 146 爲與在基板 31 上排列成矩陣狀的所有發光像素 30(發光元件 41)的像素電極 42 對向且連續形成的電極層。對向電極 146 起作爲通用電極之作用，共通地施加預定的低電壓(接地電位 GND 等的基準電壓(基準電位)Vss)。

第 1 驅動電晶體 Tr53 具備半導體層 161、通道保護膜 53p、汲極電極 53d、源極電極 53s、歐姆接觸層 163、164、閘極電極 53g、及半導體層 161 與閘極電極 53g 之間的絕緣膜 32。此外，第 2 驅動電晶體 Tr54 具備半導體層 152、通道保護膜 54p、汲極電極 54d、源極電極 54s、歐姆接觸層 157、158、閘極電極 54g、及半導體層 152 與閘極電極 54g 之間的絕緣膜 32。此外，第 1 選擇電晶體 Tr51 具備半導體層(未圖示)、通道保護膜 51p、汲極電極 51d、源極電極 51s、歐姆接觸層(未圖示)、閘極電極 51g、及半導體層與閘極電極 51g 之間的絕緣膜 32。第 2 選擇電晶體 Tr52 具備半導體層(未圖示)、通道保護膜 52p、汲極電極 52d、源極電極 52s、歐姆接觸層(未圖示)、閘極電極 52g、及半導體層與閘極電極 52g 之間的絕緣膜 32。

再者，在本實施形態中，第 1 驅動電晶體 Tr53 的源極電極 53s 及汲極電極 53d 與通道保護膜 53p 的各重疊區域 53a、53b 的面積以互相相等的方式設定。此外，驅動電晶體 Tr54 的源極電極 54s 及汲極電極 54d 與通道保護膜 54p 的各重疊區域 54a、54b 的面積的合計以互相相等的方式設

定。

其次，一面參閱圖 11A 及圖 14，一面說明本實施形態的像素驅動電路 DS11 的寫入動作與發光動作。如圖 14 所示，閘極線路 Lg 連接於配置於發光面板周邊部的閘極驅動器 12。此外，資料線 Ld 連接於配置於發光面板周邊部的資料驅動器 13。再者，陽極線路 La(電流供給配線)連接於作爲預定的高電位電源的陽極驅動器 14。

(寫入動作) 如圖 14 所示，閘極驅動器 12 按照基於從外部供給的時序信號而從控制電路 10 輸出的控制信號群，從第 1 列的閘極線路 Lg 往第 n 列的閘極線路 Lg 依次在各列的寫入期間(掃描期間)輸出高位準(接通位準 ON)的選擇信號。輸出接通位準的選擇信號的閘極線路 Lg 以外的閘極線路 Lg 輸出低位準(切斷位準)的選擇信號。此外，按照從控制電路 10 輸出的控制信號群，陽極驅動器 14 將陽極線路 La 設定於第 1 供給電壓 Vdd1 的電位，該陽極線路 La 係連接於與輸出接通位準 ON 的選擇信號的閘極線路 Lg 對應的排列於列方向的複數個發光像素 30。資料驅動器 13 根據從外部供給的階度信號，按照從控制電路 10 輸出的控制信號群，將因應階度信號的電壓值爲基準電壓 Vss 以下的階度電壓或在從陽極線路 La 引入資料驅動器 13 側的方向上流動的階度電流施加於全行的資料線 Ld。陽極線路 La 所設定的第 1 供給電壓 Vdd1 的電位係與基準電壓 Vss 同電位或比其低。

如此，將接通位準 ON 的脈衝輸出到各列的閘極線路 Lg 的期間，參閱圖 11A，第 1 及第 2 選擇電晶體 Tr51、Tr52 成爲接通狀態。藉此，連接第 1 驅動電晶體 Tr53 的閘極電極 53g 與汲極電極 53d 間，分別連接第 2 驅動電晶體 Tr54 的閘極電極 54g 與汲極電極 54d 間，第 1 及第 2 驅動電晶體 Tr53、Tr54 被設定爲二極體連接狀態。然後，因應從資料驅動器 13 施加於各行的資料線 Ld 的階度電壓信號或階度電流信號，經由資料線 Ld 及第 2 選擇電晶體 Tr52，寫入電流分別流到第 1 及第 2 驅動電晶體 Tr53、Tr54 的汲極・源極間。因此，將因應流到第 1 驅動電晶體 Tr53 的汲極電極 53d 及源極電極 53s 間的電流的電流值的電壓自動地施加於第 1 驅動電晶體 Tr53 的閘極電極 53g 與源極電極 53s 間。將因應流到第 2 驅動電晶體 Tr54 的汲極電極 54d 及源極電極 54s 間的電流的電流值的電壓自動地施加於第 2 驅動電晶體 Tr54 的閘極電極 54g 與源極電極 54s 間。

參閱圖 11A，第 1 及第 2 驅動電晶體 Tr53、Tr54 的閘極電極 53g、54g 的電位與汲極電極 53d、54d 的電位相等，分別從資料驅動器 13 將階度電壓或階度電流的階度信號施加於各資料線 Ld。因此，在第 1 及第 2 驅動電晶體 Tr53、Tr54 的閘極・源極間產生電位差，符合階度信號的電流值的電流 I 流動。再者，在掃描期間，陽極線路 La 的電位爲基準電壓 Vss 以下。因此，發光元件 41 的陽極的電位成爲與陰極的電位同電位或比其低的電位，會將零電壓或反向

偏壓施加於發光元件 41。因此，來自陽極線路 La 的電流不流到發光元件 41。

此時，發光像素 30 的電容器 Cp3 的兩端根據由資料驅動器 13 所施加的符合圖像資料的亮度階度值的階度電壓或階度電流，成爲符合從第 1 驅動電晶體 Tr53 的汲極電極 53d 流到源極電極 53s 的通道電流 Ic 的電流值的電壓，電容器 Cp4 的兩端成爲符合從第 2 驅動電晶體 Tr54 的汲極電極 54d 流到源極電極 54s 的通道電流 Ic 的電流值的電壓。即，將電荷分別填充於發光像素 30 的電容器 Cp3、Cp4，該電荷係使將符合圖像資料的通道電流 Ic 流到發光元件 41 的第 1 及第 2 驅動電晶體 Tr53、Tr54 的汲極・源極間所需的第 1 及第 2 驅動電晶體 Tr53、Tr54 的閘極—源極間的電位差產生。

（發光動作）在寫入期間後的顯示期間，將從閘極驅動器 12 輸出到預定列的閘極線路 Lg 的選擇信號從接通位準 ON 切換到切斷位準 OFF，然後利用該預定列的陽極驅動器 14，將陽極線路 La 的電位從第 1 供給電壓 Vdd1 切換到第 2 供給電壓 Vdd2。因此，在連接於該預定閘極線路 Lg 的發光像素 30 方面，第 1 選擇電晶體 Tr51 的閘極及第 2 選擇電晶體 Tr52 的閘極成爲切斷狀態，經由該預定列的陽極線路 La，將第 2 供給電壓 Vdd2 供給於第 1 驅動電晶體 Tr53 的汲極電極 53d 及第 2 驅動電晶體 Tr54 的汲極電極 54d。

因此，參閱圖 11A，非選擇狀態的列的第 2 選擇電晶

體 Tr52 成爲切斷狀態，電流不流到第 2 選擇電晶體 Tr52。再者，第 1 選擇電晶體 Tr51 成爲切斷狀態，電容器 Cp3、Cp4 繼續保持由該等電容器的各一端及另一端所填充的電荷，第 1 及第 2 驅動電晶體 Tr53、Tr54 繼續維持接通狀態。即，保持第 1 及第 2 驅動電晶體 Tr53、Tr54 的閘極－源極間電壓值 Vgs。因此，即使顯示期間，第 1 及第 2 驅動電晶體 Tr53、Tr54 也繼續流出符合圖像資料的電流值的電流。因此，在顯示期間第 1 及第 2 驅動電晶體 Tr53、Tr54 分別流出的通道電流 Ic 的電流值與在寫入期間第 1 及第 2 驅動電晶體 Tr53、Tr54 分別流出的通道電流 Ic 的值實質上相等。顯示期間之間，流經第 1 及第 2 驅動電晶體 Tr53、Tr54 的通道電流 Ic 在節點 N52 匯合而流到發光元件 41，發光元件 41 以符合此等通道電流 Ic 的電流值之和的亮度發光。如此一來，發光元件 41 以因應圖像資料的亮度階度發光。

其次，就關於本實施形態的顯示裝置之製造方法，一面參閱圖 15A、B 及圖 16A、B，一面進行說明。此處，第 1 選擇電晶體 Tr51 及第 2 驅動電晶體 Tr54 與第 2 選擇電晶體 Tr52 及第 1 驅動電晶體 Tr53 係由相同的步驟所形成。因此，以下根據第 2 選擇電晶體 Tr52 及第 1 驅動電晶體 Tr53 的形成方法的說明，省略一部分第 1 選擇電晶體 Tr51 及第 2 驅動電晶體 Tr54 的形成方法的說明。

首先，如圖 15A 所示，在爲發光像素基板的基板 31 上，

利用濺鍍法、真空蒸鍍法等形成包含例如 Mo 膜、Cr 膜、Al 膜、Cr／Al 積層膜、AlTi 合金膜或 AlNdTi 合金膜、MoNb 合金膜等至少任一者的閘極導電膜。然後，將此導電膜使用光微影術(photolithography)圖案化成電晶體 Tr52、Tr53 的閘極電極 52g、53g、及資料線 Ld 的形狀。此時雖然在圖 15A 中省略圖示，但也形成電晶體 Tr51、Tr54 的閘極電極 51g、54g 及導電層 40。

其次，如圖 15B 所示，利用 CVD(Chemical Vapor Deposition；化學氣相沉積)法等，在閘極電極 52g、53g 及資料線 Ld 上形成氧化矽膜、氮化矽膜等的具有絕緣性材料的絕緣膜 32。

其次，在絕緣膜 32 上利用 CVD 法等連續沉積成爲半導體層的非晶矽層、成爲通道保護膜的氧化矽膜、氮化矽膜等的絕緣層。然後，將此絕緣層使用光微影術的抗蝕遮罩圖案化而形成通道保護膜 52p、53p。接著，沉積包含 n 型雜質的非晶矽層後，使用光微影術的抗蝕遮罩將電晶體 Tr52、Tr53 的歐姆接觸層 153、154、163、164 的外周圖案化。接著，將下層的非晶矽層蝕刻而將電晶體 Tr52、Tr53 的半導體層 152、161 圖案化形成。此時，電晶體 Tr52、Tr53 的半導體層 152、161 的通道長度 L 係由電晶體 Tr52、Tr53 的各通道保護膜 52p、53p 的列方向(X 軸方向)的長度所定義，與位置偏移無關，經常爲一定。

接著，利用濺鍍法、真空蒸鍍法等，在絕緣膜 32 上形

成 ITO 等的透明導電膜，使用光微影術的抗蝕遮罩圖案化而形成像素電極 142。

然後，於絕緣膜 32 形成屬接觸孔的接觸部 71～73。其後，利用濺鍍法、真空蒸鍍法等，沉積包含例如 Mo 膜、Cr 膜、Al 膜、Cr／Al 積層膜、AlTi 合金膜或 AlNdTi 合金膜、MoNb 合金膜等至少任一者的源極－汲極導電膜，將該導電膜埋設於接觸部 71～73。此後，使用光微影術的抗蝕遮罩將源極－汲極導電膜圖案化，形成第 2 選擇電晶體 Tr52、第 1 驅動電晶體 Tr53 的各源極、汲極電極 52s、52d、53s、53d、陽極線路 La、閘極線路 Lg，並且將是各電晶體 Tr52、Tr53 的源極、汲極電極的下方且各電晶體 Tr52、Tr53 的源極、汲極電極間的歐姆接觸層蝕刻，形成電晶體 Tr52、Tr53 的歐姆接觸層 153、154、163、164 等。

如此，閘極導電膜、通道保護膜、源極－汲極導電膜分別使用分離獨立的光微影術的抗蝕遮罩被圖案化。因此，有在源極、汲極電極引起相對位置偏移的可能性。而且，第 1 選擇電晶體 Tr51、第 2 選擇電晶體 Tr52、第 1 驅動電晶體 Tr53 及第 2 驅動電晶體 Tr54 的各源極、汲極電極係由相同的光微影術步驟所形成，所以位置偏移的程度相同。因此，第 1 驅動電晶體 Tr53 的源極電極 53s 與汲極電極 53d 之間的距離 Gp、及第 2 驅動電晶體 Tr54 的源極電極 54s 與汲極電極 54d 之間的距離 Gp 即使有位置偏移，也經常爲一定。而且，第 1 驅動電晶體 Tr53 及第 2 驅動電晶

體 Tr54 的各源極、汲極電極 53s、53d、54s、54d 分別與對應的閘極電極 53g、54g 的相對位置偏移的程度互相相等，並且與對應的通道保護膜 53p、54p 的相對位置偏移的程度互相相等。而且，第 1 驅動電晶體 Tr53 的源極電極 53s 及第 2 驅動電晶體 Tr54 的源極電極 54s 以沿著行方向且與列方向正交的像素電極 42 的兩邊之中，分別與右側之邊、左側之邊重疊而連接的方式形成(參閱圖 12)。

接著，如圖 16A 所示，利用 CVD 法等，以覆蓋電晶體 Tr52、Tr53 或資料線 Ld 等的上方的方式，形成具有氮化矽膜的層間絕緣膜 58。其後，於層間絕緣膜 58 使用光微影術的抗蝕遮罩形成開口部 58a。其次，以覆蓋層間絕緣膜 58 的方式塗布感光性聚醯亞胺，藉由使用遮罩版曝光、顯影而圖案化，形成具有開口部 59a 的隔壁 59。

其後，如圖 16B 所示，使用流出連續液流的噴嘴印刷裝置或各個獨立的吐出作爲複數個液滴的噴墨裝置，將包含電洞注入材料的含有機化合物的液體選擇地塗布於以開口部 58a 包圍的像素電極 142 上。接著，在大氣氣氛圍下加熱基板 31，使包含有機高分子系的電洞注入・輸送材料的含有機化合物的液體的溶劑揮發，形成電洞注入層 43。

其次，使用噴嘴印刷裝置或噴墨裝置，將含有成爲中間層 44 的材料的含有機化合物的液體塗布於電洞注入層 43 上。進行氮氣氛圍中的加熱乾燥、或真空中的加熱乾燥，進行殘留溶劑的去除，形成中間層 44。

接著，使用噴嘴印刷裝置或噴墨裝置，塗布將聚對苯基乙烯系或聚茀系等的共軛雙鍵聚合物等的發光聚合物材料(R、G、B)溶解於四氫化萘、四甲苯、三甲苯、二甲苯等的有機溶劑中的含有機化合物的液體，在氮氣氛圍中加熱，進行殘留的有機溶劑的去除，形成發光層 45。

其後，如圖 16B 所示，利用真空蒸鍍或濺鍍，在形成有發光層 45 的基板 31 上形成由 Li、Mg、Ca、Ba 等的具有功函數低的材料的層、及 Al 等的具有光反射性導電層的層構成的兩層構造的對向電極 146。

關於本實施形態的顯示裝置的作用效果與參閱圖 7A、圖 7B～圖 10A、圖 10B 而說明的關於第 1 實施形態的顯示裝置的作用效果同樣。即，依據本實施形態的像素驅動電路 DS11、及使用像素驅動電路 DS11 的顯示裝置，第 1 驅動電晶體 Tr53 的源極電極 53s 連接於像素電極 142 的一邊側，第 2 驅動電晶體 Tr54 的源極電極 54s 連接於與像素電極 142 的一邊側對向的另一邊側。即，第 1 驅動電晶體 Tr53 的源極、汲極電極 53s、53d 之組與第 2 驅動電晶體 Tr54 的源極、汲極電極 54s、54d 之組相對於像素電極 142，成爲鏡像對稱的關係。

因此，因光微影術裝置的雷射照射用遮罩的對準偏移等而源極、汲極電極 53s、53d、54s、54d 相對於閘極電極 53g、54g 或通道保護膜 53p、54p 產生位置偏移，即使第 1 及第 2 驅動電晶體 Tr53、Tr54 的一方增大或減少通道電流

Ic，另一方也減少或增大通道電流 Ic，可緩和通道電流 Ic 的變化。因此，第 1 及第 2 驅動電晶體 Tr53、Tr54 的通道電流 Ic 的總和大致爲一定，與基準位置的情況的發光元件 41 的亮度相比，可使其以相同程度的亮度發光。

此外，在像素電極 142 一方之邊(左邊)上配置有第 1 選擇電晶體 Tr51 或第 2 選擇電晶體 Tr52。因此，配置於像素電極 142 該一方之邊側的第 2 驅動電晶體 Tr54 成爲難以配置於該一方之邊中央的構造，在該一方之邊後方的部分(左下側)，與像素電極 142 連接。因此，相較於該一方之邊後方的部分，來自第 2 驅動電晶體 Tr54 的驅動電流難以流到該一方之邊前面的部分(左上側)，有在像素電極 142 上的發光層 45 產生偏移之虞。然而，藉由將第 1 驅動電晶體 Tr53 配置於與該一方之邊對向的另一邊之中，比第 2 驅動電晶體 Tr54 側(後方側)更第 1 選擇電晶體 Tr51 或第 2 選擇電晶體 Tr52 側(前方側)，即另一邊前面的部分(右上側)，可以第 1 驅動電晶體 Tr53 及第 2 驅動電晶體 Tr54 將電流均等地流到像素電極 42 全區，而使像素電極 42 上的發光層 45 全區發光。

關於上述各實施形態的顯示裝置，例如可裝入如圖 17A、圖 17B 所示的數位相機、如圖 18 所示的個人電腦、如圖 19 所示的行動電話、如圖 20 所示的電視裝置(TV)等的電子機器中。

如圖 17A、圖 17B 所示，數位相機 200 具備透鏡部 201、

操作部 202、顯示部 203、及取景器 204。將上述實施形態的顯示裝置使用於此顯示部 203。

圖 18 所示的個人電腦 210 具備顯示部 211 及操作部 212，將上述實施形態的顯示裝置使用於此顯示部 211。

圖 19 所示的行動電話 220 具備顯示部 221、操作部 222、受話部 223、及送話部 224，將上述實施形態的顯示裝置使用於此顯示部 221。

圖 20 所示的電視裝置 230 具備顯示部 231，將上述實施形態的顯示裝置使用於此顯示部 231。

再者，本發明並不受上述實施形態限定，當然可在不脫離本發明技術思想的範圍內進行各種變更。

例如，在上述各實施形態方面，係就將有機 EL 元件使用於顯示元件的顯示裝置進行了說明。然而，不限於此，顯示裝置的顯示元件也可以是其他的元件，例如 LED(發光二極體)、FED(場發射顯示器)或 PDP(電漿顯示面板)等。

此外，在上述各實施形態方面，係舉有機 EL 元件具有電洞注入層、中間層、發光層的 3 層的結構爲例而進行了說明。然而，不限於此，例如可以如同只是電洞注入層及發光層的 2 層構造，亦可是發光層兼作電洞注入層的單層構造，甚至也可以是 4 層以上的層構造。

此外，在上述各實施形態方面，電晶體係舉反轉交錯型的情況爲例而進行了說明，但不限於此，也可以是共平面(coplanar)型。而且，在上述各實施形態方面，係舉包含

非晶矽或微晶矽的半導體層爲例而進行了說明。然而，不限於此，也可以是具備具有多晶矽的半導體層的電晶體。此外，不限於 n 通道型，也可以是 p 通道型。此情況，各實施形態的源極電極成爲汲極電極，汲極電極成爲源極電極，並且輸出到電晶體的閘極電極的信號的高位準、低位準反轉。

此外，在上述各實施形態方面，係使用 MOS(金屬氧化物半導體)電晶體。然而，不限於此，也可以是如同二極體、MIM(metal-insulator-metal；金屬-絕緣體-金屬)元件等，係由複數個圖案所形成。

在上述各實施形態方面，1 個像素驅動電路內的 2 個驅動電晶體的通道寬度互相相等。然而，不限於此，即使未必相等，若藉由本發明的技術思想，則也可以改善電流偏移。

在上述各實施形態方面，於 1 個像素驅動電路內的像素電極的左側及右側分別各配置 1 個驅動電晶體。然而，不限於此，也可以於像素電極的前側(上邊側)及後側(下邊側)分別各配置 1 個驅動電晶體，以取代上述配置。

此外，在上述各實施形態方面，使 1 個有機 EL 元件發光的驅動電晶體爲 2 個。然而，不限於此，若爲相輔的構造，例如如同並聯連接 2 個通道寬度爲 W／4 的驅動電晶體，以取代圖 3 所示的第 2 驅動電晶體 Tr13，則也可以是 3 個以上。

此外，舉像素驅動電路具備 3 個及 4 個電晶體之例而進行了說明。然而，不限於此，也可以具備 5 個以上的電晶體。

此外，在上述各實施形態方面，係將發出紅(R)、綠(G)、藍(B)3 色的 3 個發光像素作爲一組，於縱方向配置同色的像素的所謂帶形排列的像素構造。然而，不限於此，也可以是發出紅(R)、綠(G)、藍(B)3 色的 3 個發光像素的各重心分別成爲三角形頂點的所謂三角形排列的像素構造。

此外，在上述各實施形態方面，主要是關於電晶體的源極、汲極電極相對於通道保護膜的位置偏移進行了說明。然而，不限於此，即使是不具有通道保護膜的電晶體構造，若爲有產生半導體層與源極、汲極電極的位置偏移(圖案偏移)之虞的構造，例如半導體層與源極、汲極電極分別以分離獨立的光微影術的圖案化所形成的構造，則也可以適用本發明的技術思想。

【圖式簡單說明】

圖 1 爲顯示關於本發明實施形態的顯示裝置結構的平面圖。

圖 2A 爲顯示關於第 1 實施形態的發光像素的像素驅動電路的等效電路圖，圖 2B 爲顯示關於參考例的發光像素的像素驅動電路的等效電路圖。

圖 3 爲關於第 1 實施形態的發光像素的平面圖。

圖 4A 爲圖 3 所示的 IVa－IVa 線剖面圖，圖 4B 爲圖 3 所示的 IVb－IVb 線剖面圖。

圖 5A 及圖 5B 爲顯示與圖 3 所示的 IVa－IVa 線剖面圖對應，關於第 1 實施形態的顯示裝置之製造方法的圖。

圖 6A 及圖 6B 爲顯示接著圖 5，關於第 1 實施形態的顯示裝置之製造方法的圖。

圖 7A 爲模式地顯示在像素驅動電路，無源極、汲極電極的左右方向的位置偏移的情況的圖，圖 7B 爲顯示其位置偏移量 ΔX 與通道電流之關係的圖形圖。

圖 8A 爲模式地顯示在像素驅動電路，源極、汲極電極的左右方向的位置偏移偏於右上方向的情況的圖，圖 8B 爲顯示其位置偏移量 ΔX 與通道電流之關係的圖形圖。

圖 9A 爲模式地顯示在像素驅動電路，源極、汲極電極的左右方向的位置偏移偏於左下方向的情況的圖，圖 9B 爲顯示其位置偏移量 ΔX 與通道電流之關係的圖形圖。

圖 10A 爲顯示 X 軸方向的源極、汲極電極的位置偏移量與參考例及實施形態的通道電流 Ic 之關係的圖，圖 10B 爲顯示 X 軸方向的源極、汲極電極的位置偏移量與參考例及實施形態的通道電流 Ic 的規格值之關係的圖。

圖 11A 爲顯示關於第 2 實施形態的發光像素的像素驅動電路的等效電路圖，圖 11B 爲顯示關於參考例的發光像素的像素驅動電路的等效電路圖。

圖 12 爲關於第 2 實施形態的發光像素的平面圖。

圖 13A 爲圖 12 所示的 XIIIa－XIIIa 線剖面圖，圖 13B 爲圖 12 所示的 XIIIb－XIIIb 線剖面圖。

圖 14 爲用以說明關於本發明第 2 實施形態的像素驅動電路動作的顯示裝置的全體結構圖。

圖 15A 及圖 15B 爲顯示與圖 12 所示的 XIIIa－XIIIa 線剖面圖對應，關於第 2 實施形態的顯示裝置之製造方法的圖。

圖 16A 及圖 16B 爲顯示接著圖 15A、B，關於第 2 實施形態的顯示裝置之製造方法的圖。

圖 17A 爲從斜前方看作爲使用關於本發明實施形態的顯示裝置的電子機器的數位相機的立體圖，圖 17B 爲從斜後方看同數位相機的立體圖。

圖 18 爲顯示作爲使用關於本發明實施形態的顯示裝置的電子機器的個人電腦的立體圖。

圖 19 爲顯示作爲使用關於本發明實施形態的顯示裝置的電子機器的行動電話的圖。

圖 20 爲顯示作爲使用關於本發明實施形態的顯示裝置的電子機器的電視裝置的圖。

圖 21A 爲反轉交錯型且通道保護膜構造的 TFT 的剖面圖，圖 21B 爲同 TFT 的平面圖，圖 21C 爲顯示同 TFT 的源極、汲極電極與閘極電極(通道保護膜)之位置關係的模式圖。

圖 22A 爲顯示圖 21A～圖 21C 所示的 TFT 的源極、汲

極電極與閘極電極之各位置關係的閘極電壓 Vg 與通道電流 Ic 之關係的圖形圖，圖 22B 爲顯示源極、汲極電極的位置偏移量與流經源極、汲極電極間的電流 I 及同電流 I 的偏移之關係的圖形圖。

【主要元件符號說明】

30	發光像素
40	導電層
51d、52d、53d、54d	汲極電極
51g、52g、53g、54g	閘極電極
51p、52p、53p、54p	通道保護膜
58	層間絕緣膜
59	隔壁
71、72、73	接觸部
DS11	像素驅動電路
La	陽極線路
Lg	閘極線路
Tr51	第 1 選擇電晶體
Tr52	第 2 選擇電晶體
Tr53	第 1 選擇電晶體
Tr54	第 2 選擇電晶體
31	基板
21	發光元件
DS1	像素驅動電路
42	像素電極
Tr11	選擇電晶體

Tr12	第 1 驅動電晶體
Tr13	第 2 驅動電晶體
Cp1	電容器
Cp2	電容器
Tr12a	驅動電晶體
N11	節點
N12	節點
46	對向電極
Vss	基準電壓
DS0	像素驅動電路
Vdd	預定供給電壓
12g	閘極電極
13g	閘極電極
11g	閘極電極
32	絕緣膜
20	導電層
42	像素電極
12s	源極電極
21	有機 EL 元件
13s	源極電極
11s	源極電極
12s	源極電極
12d	汲極電極
11d	汲極電極
11g	閘極電極

12g	閘極電極
13g	閘極電極
13d	汲極電極
13p	通道保護膜
12p	通道保護膜
123	歐姆接觸層
124	歐姆接觸層
133	歐姆接觸層
134	歐姆接觸層
11d	汲極電極
121	半導體層
11p	通道保護膜
131	半導體層
113	閘極絕緣膜
L	通道長度
61～64	接觸部
Gp	距離
48a	開口部
48	隔壁
47a	開口部
43	電洞注入層
44	中間層
45	發光層
46	對向電極
W	通道寬度

L	通道長度
Vg	閘極電壓
Vd	資料電壓
ΔX	X軸方向的位置偏移量
ΔY	Y軸方向的位置偏移量
Ic	通道電流
153	歐姆接觸層
154	歐姆接觸層
163	歐姆接觸層
164	歐姆接觸層
53s	源極電極
157	歐姆接觸層
158	歐姆接觸層
161	半導體層
52s	源極電極
71～73	接觸部
112	閘極電極
113	閘極絕緣膜
118	源極電極
119	汲極電極
114	半導體層
115	通道保護膜
116	重疊區域
117	重疊區域
120	歐姆接觸層

121	半導體層
123	歐姆接觸層
124	歐姆接觸層
131	半導體層
133	歐姆接觸層
134	歐姆接觸層
142	像素電極
151	半導體層
152	半導體層
153	歐姆接觸層
154	歐姆接觸層
163	歐姆接觸層
164	歐姆接觸層
161	半導體層
157	歐姆接觸層
158	
10	控制電路
R	發光聚合物材料
G	發光聚合物材料
B	發光聚合物材料
47	層間絕緣膜
DS10	像素驅動電路
N52	節點
N51	節點
59a	帶狀開口部

146	對向電極
200	數位相機
201	透鏡部
202	操作部
203	顯示部
204	取景器
210	個人電腦
211	顯示部
212	操作部
220	行動電話
221	顯示部
222	操作部
223	受話部
224	送話部
230	電視裝置
231	顯示部
51s、52s、53s、54s	汲極電極

201138095

發明專利說明書

PD1117585(11)

（本說明書格式、順序，請勿任意更動，※記號部分請勿填寫）

※申請案號：100108859

※申請日：100.3.16　※IPC 分類：H01L 27/32 (2006.01)
G09G 3/30 (2006.01)
G09F 9/00 (2006.01)

一、發明名稱：（中文/英文）

像素電路基板、顯示裝置、電子機器及像素電路基板之製造方法

PIXEL CIRCUIT SUBSTRATE, DISPLAY DEVICE, ELECTRONIC EQUIPMENT, AND METHOD FOR MANUFACTURING PIXEL CIRCUIT SUBSTRATE

二、中文發明摘要：

本發明提供一種穩定特性的像素電路基板。

像素電路基板具備以下：

像素電極；

第1驅動元件，其連接於前述像素電極的一邊側；及

第2驅動元件，其與前述第1驅動元件並聯連接，並且連接於與前述像素電極的前述一邊側對向的另一邊側。

三、英文發明摘要：

This invention is to provide a pixel circuit substrate having a steady characteristic. A pixel circuit substrate includes: a pixel electrode; a first drive element connected to one side of the pixel electrode; a second drive element that is connected to the first drive element in parallel and also is connected to the other side opposite to the one side of the pixel electrode.

七、申請專利範圍：

1.一種像素電路基板，其具備以下：

像素電極；

第1驅動元件，其連接於該像素電極的一邊側；及

第2驅動元件，其與該第1驅動元件並聯連接，並且連接於與該像素電極的該一邊側對向的另一邊側。

2.如申請專利範圍第1項之像素電路基板，其中該第1驅動元件及該第2驅動元件分別爲具備閘極電極、半導體層、及源極電極、汲極電極的驅動電晶體。

3.如申請專利範圍第2項之像素電路基板，其中該第1驅動元件的該源極電極、汲極電極、及該第2驅動元件的該源極電極、汲極電極相對於該像素電極爲鏡像對稱的構造。

4.如申請專利範圍第2項之像素電路基板，其中將該第1驅動元件的該源極電極及該第1驅動元件的該汲極電極的一方連接於該像素電極的該一邊，

將該第2驅動元件的該源極電極及該第2驅動元件的該汲極電極的一方連接於該像素電極的該另一邊。

5.如申請專利範圍第4項之像素電路基板，其中將該第1驅動元件的該源極電極及該第1驅動元件的該汲極電極的另一方連接於陽極線路，

將該第2驅動元件的該源極電極及該第2驅動元件的該汲極電極的另一方連接於該陽極線路。

6.如申請專利範圍第2項之像素電路基板，其中該第1驅

動元件及該第 2 驅動元件分別更具備配置於該半導體層、及該源極電極、汲極電極之間的通道保護膜。

7.如申請專利範圍第 1 項之像素電路基板，其中該像素電極的該一邊及該另一邊爲互相平行。

8.如申請專利範圍第 1 項之像素電路基板，其中更具備開關該第 1 驅動元件及該第 2 驅動元件的開關元件。

9.如申請專利範圍第 8 項之像素電路基板，其中該開關元件爲具備連接於閘極線路的閘極電極的電晶體。

10.如申請專利範圍第 8 項之像素電路基板，其中該開關元件配置於該像素電極的該另一邊側，

該第 1 驅動元件配置於該像素電極的該一邊側之中比該第 2 驅動元件側更接近該開關元件側。

11.如申請專利範圍第 2 項之像素電路基板，其中更具備開關元件，該開關元件係具有閘極電極、及源極電極、汲極電極，且開關該第 1 驅動元件及該第 2 驅動元件，

該開關元件係將該源極電極、汲極電極的一方連接於資料線，將該源極電極、汲極電極的另一方連接於該第 1 驅動元件的該閘極電極及該第 2 驅動元件的該閘極電極。

12.如申請專利範圍第 2 項之像素電路基板，其中更具備第 1 開關元件及第 2 開關元件，該第 1 開關元件及第 2 開關元件係分別具備閘極電極、及源極電極、汲極電極，

該第 1 開關元件係將該源極電極、汲極電極的一方連

接於該第 1 驅動元件的該閘極電極及該第 2 驅動元件的該閘極電極，

該第 2 開關元件係將該源極電極、汲極電極的一方連接於該第 1 驅動元件的該源極電極及該第 2 驅動元件的該源極電極、或該第 1 驅動元件的該汲極電極及該第 2 驅動元件的該汲極電極。

13.一種顯示裝置，其具備：

如申請專利範圍第 1 項之像素電路基板；

對向電極；及

配置於該像素電極與該對向電極之間的發光層。

14.一種電子機器，其具備如申請專利範圍第 13 項之顯示裝置。

15.一種像素電路基板之製造方法，其具有以下：

形成像素電極，

形成第 1 驅動元件及第 2 驅動元件，該第 1 驅動元件係連接於該像素電極的一邊側；該第 2 驅動元件係與該第 1 驅動元件並聯連接，並且連接於與該像素電極的該一邊側對向的另一邊側。

16.如申請專利範圍第 15 項之像素電路基板之製造方法，其中該第 1 驅動元件及該第 2 驅動元件分別爲具備閘極電極、及半導體層、及源極電極、汲極電極的驅動電晶體。

17.如申請專利範圍第 16 項之像素電路基板之製造方法，

其中使用第 1 抗蝕遮罩，將該第 1 驅動元件的該半導體層及該第 2 驅動元件的該半導體層圖案化而形成，

使用與該第 1 抗蝕遮罩不同的第 2 抗蝕遮罩，將該第 1 驅動元件的該源極電極、汲極電極及該第 2 驅動元件的該源極電極、汲極電極圖案化而形成。

18.如申請專利範圍第 17 項之像素電路基板之製造方法，其中該第 1 驅動元件及該第 2 驅動元件分別具備配置於該半導體層、及該源極電極、汲極電極之間的通道保護膜，

使用與該第 1 抗蝕遮罩及該第 2 抗蝕遮罩不同的第 3 抗蝕遮罩，形成該第 1 驅動元件的該通道保護膜及該第 2 驅動元件的該通道保護膜。

八、圖式：

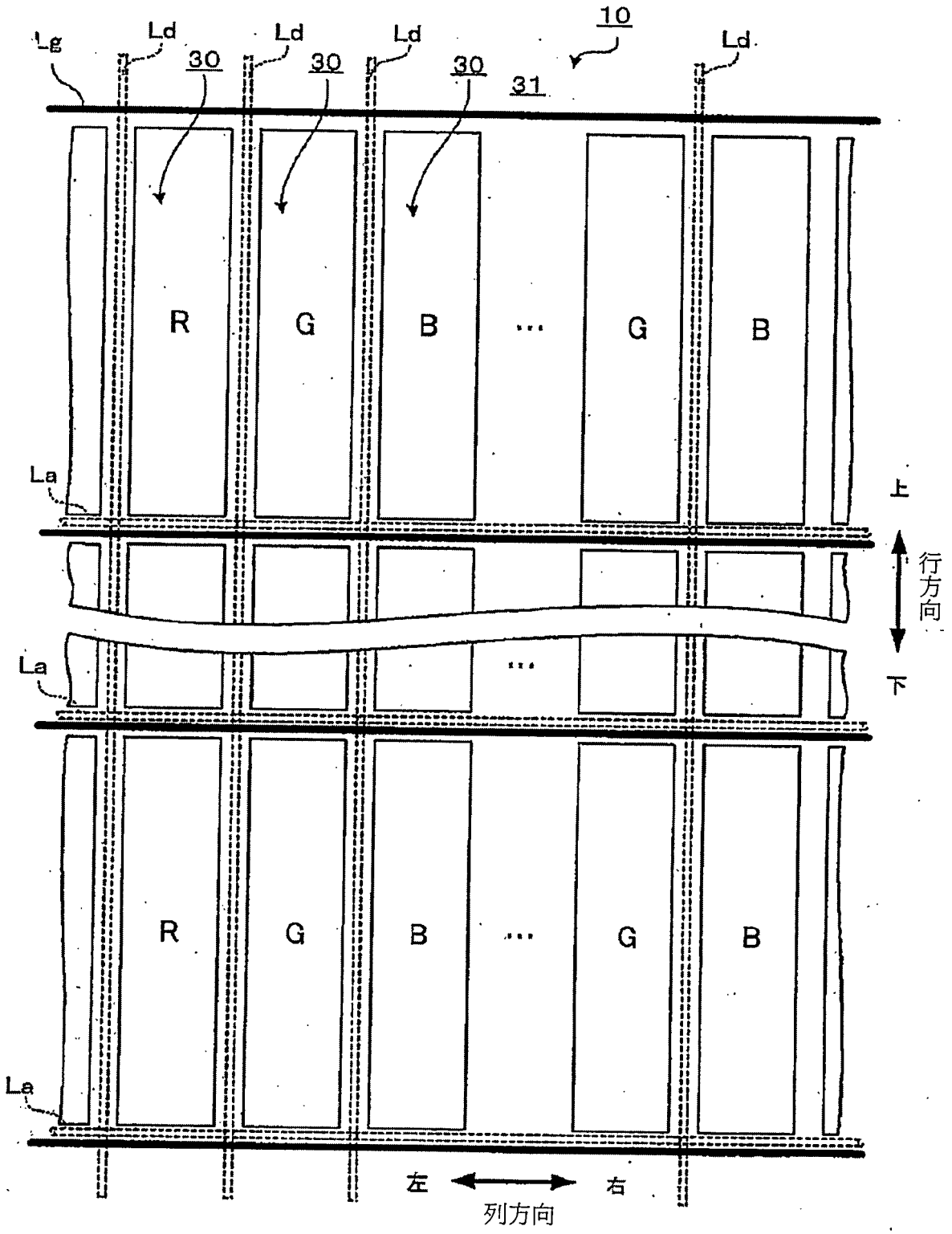


圖 1

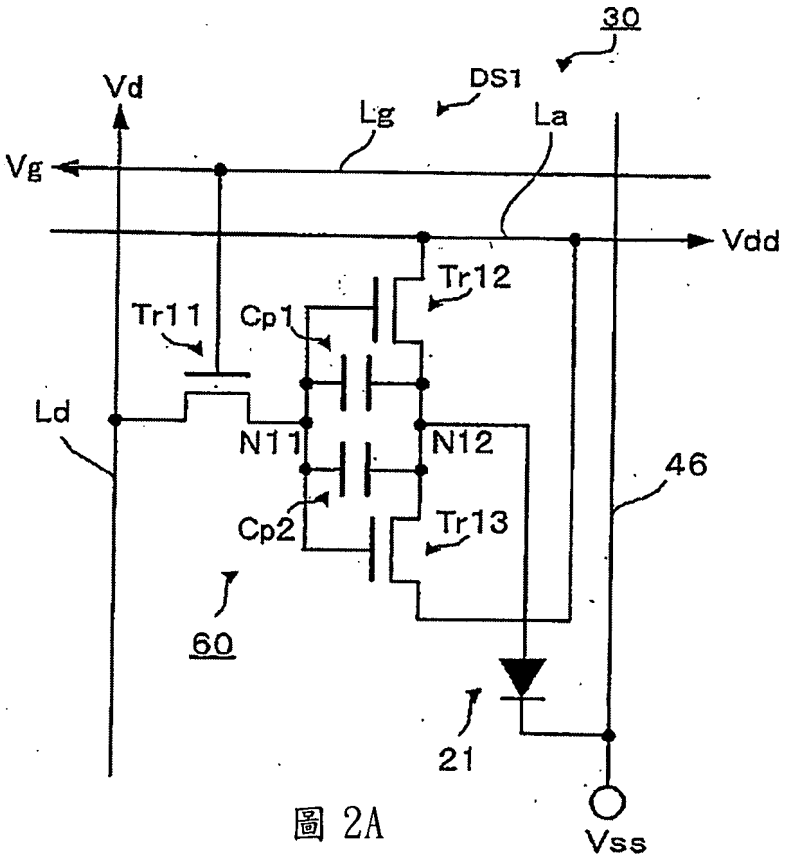

30
DS1
Vd
Lg
La
Vg
Vdd
Tr12
Tr11
Cp1
Ld
N11
N12
46
Cp2
Tr13
60
21
Vss

圖 2A

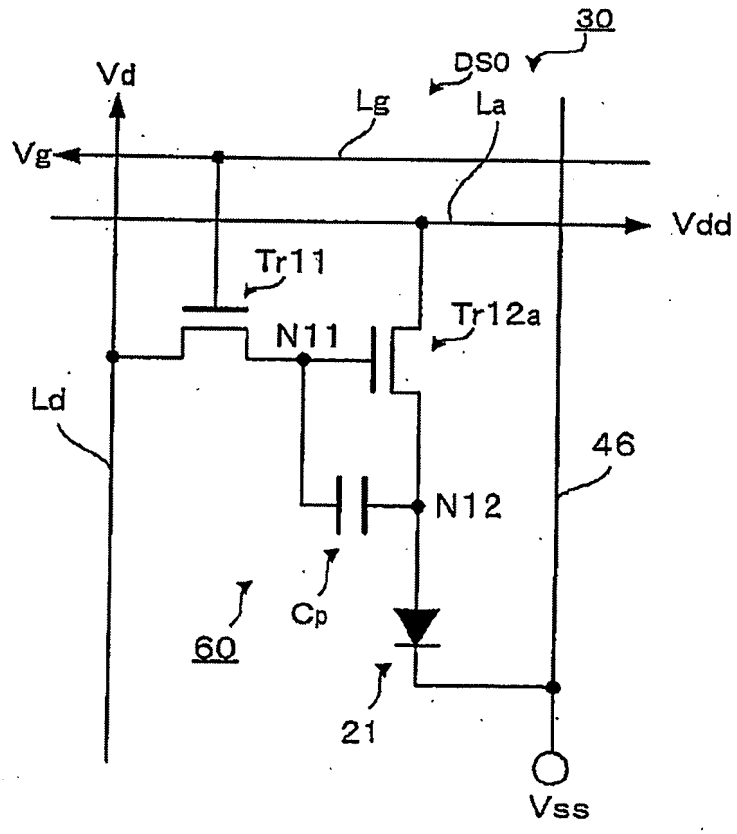

30
DS0
Vd
Lg
La
Vg
Vdd
Tr11
Tr12a
N11
Ld
46
N12
Cp
60
21
Vss

圖 2B

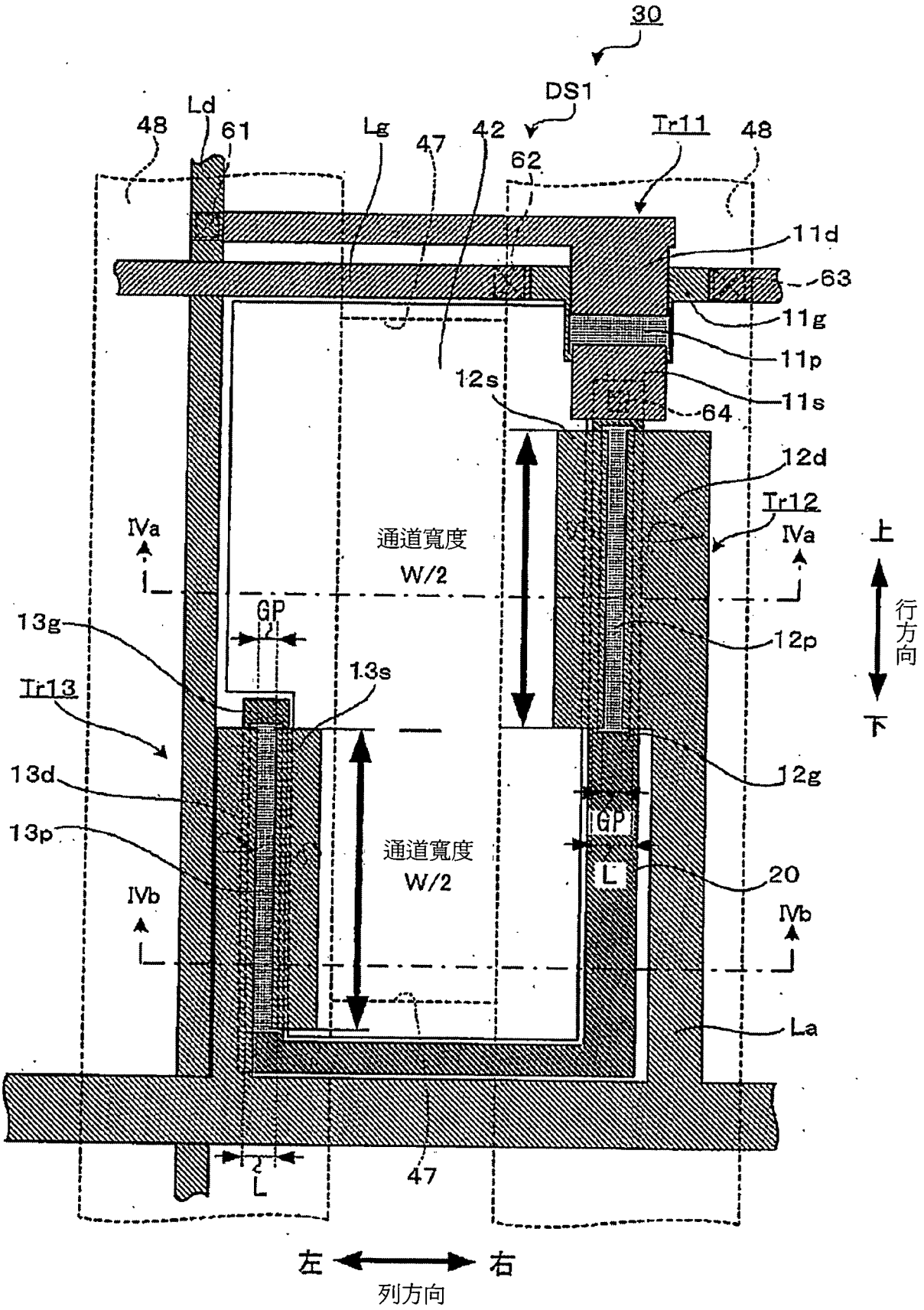

30
DS1
Ld
48
61
Lg
47
42
62
Tr11
48
11d
63
11g
11p
11s
64
12s
12d
Tr12
IVa
通道寬度
W/2
IVa
上
行方向
下
GP
13g
12p
13s
Tr13
13d
12g
13p
GP
通道寬度
W/2
L
20
IVb
IVb
La
L
47
左
右
列方向

圖 3

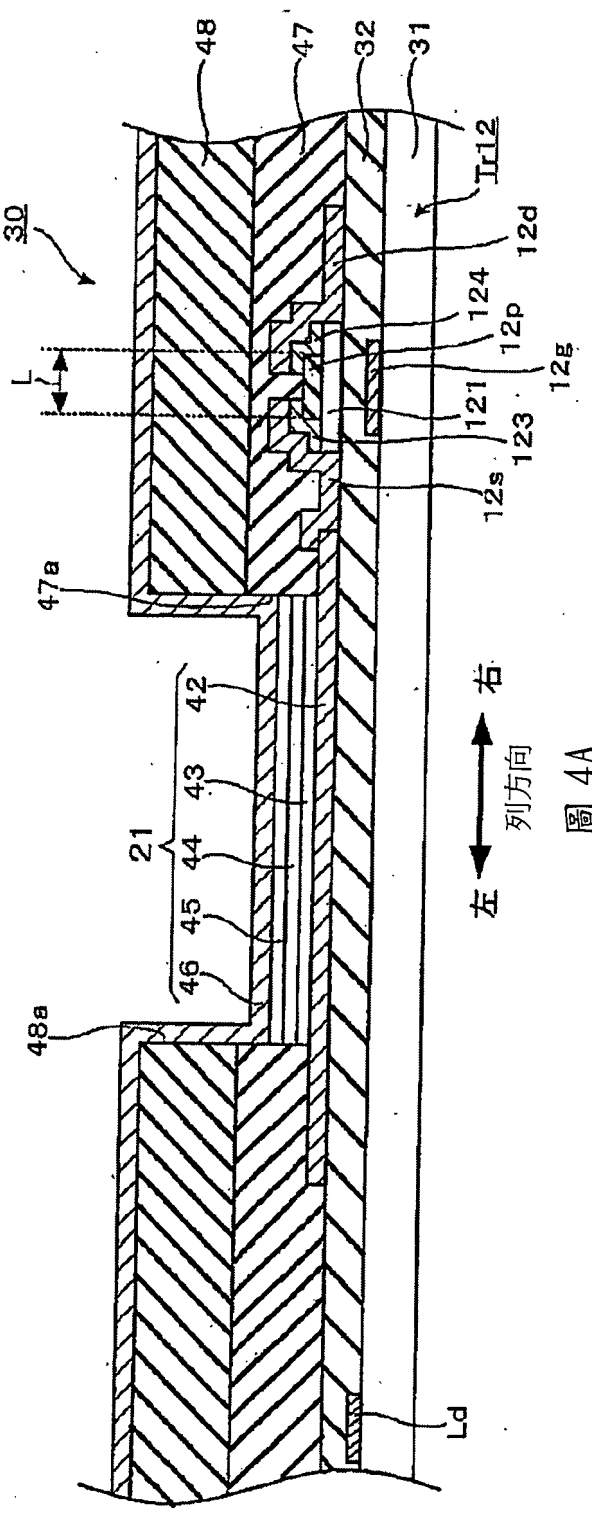

48
47
32
31
Tr12
30
12d
124
12p
12g
L
121
123
12s
47a
42
43
21
44
45
46
48a
左
右
列方向
Ld

圖 4A

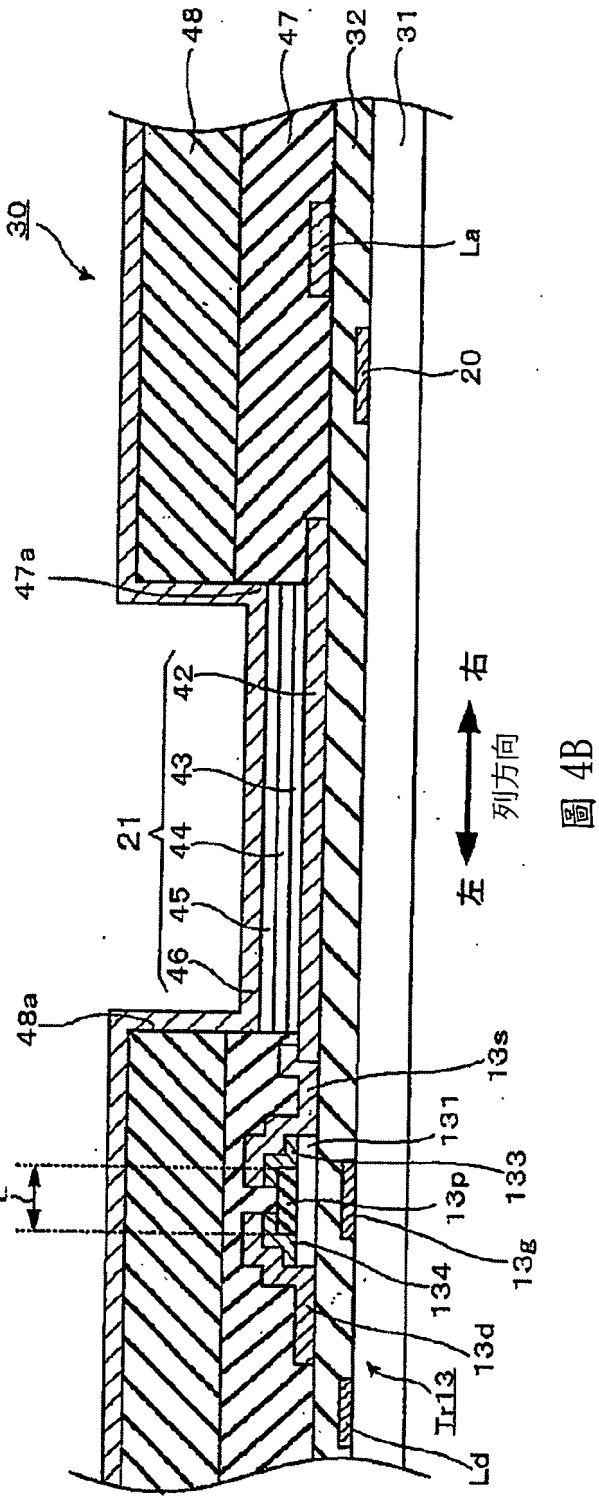

48
47
32
31
30
La
20
47a
42
43
21
44
45
46
48a
13s
131
133
13p
13g
134
13d
Tr13
左
右
列方向
Ld

圖 4B

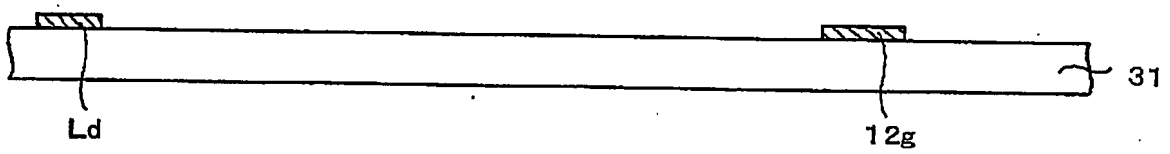


圖 5A

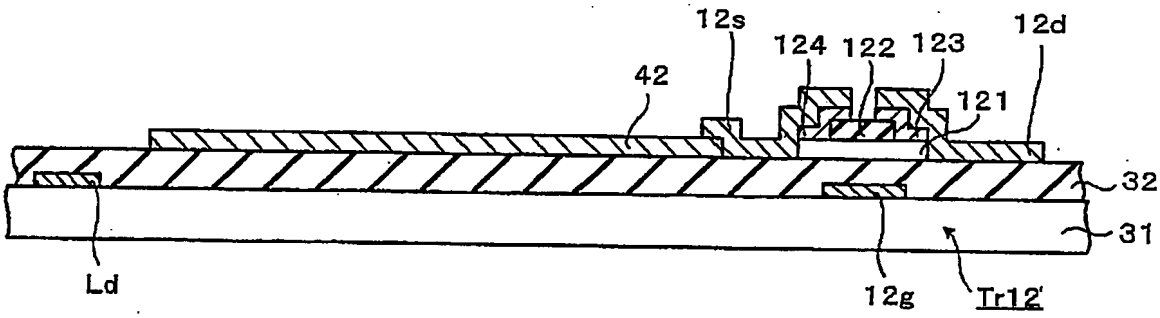


圖 5B

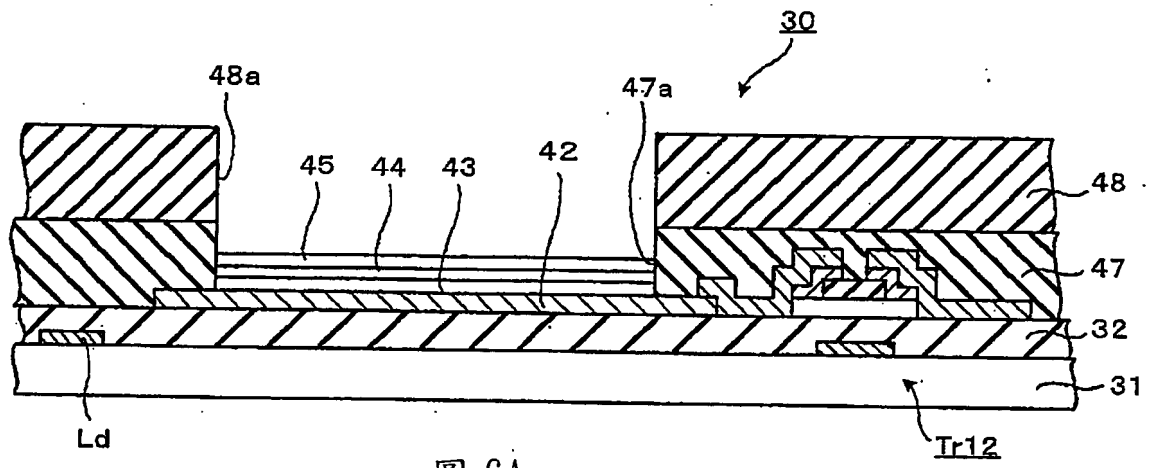

30
48a
47a
45
44
43
42
48
47
32
31
Ld
Tr12

圖 6A

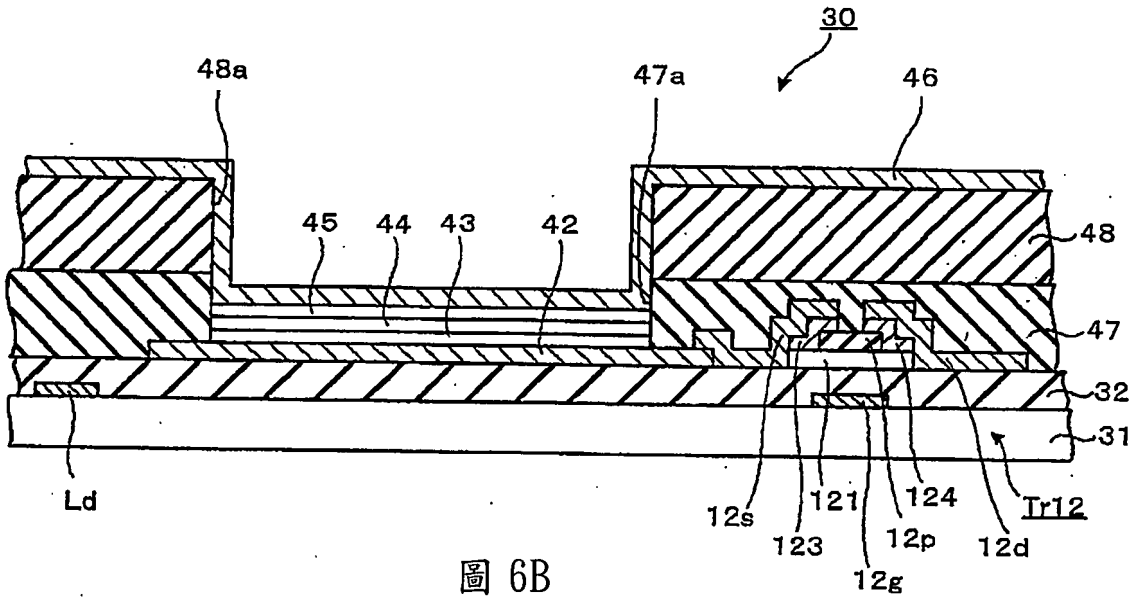
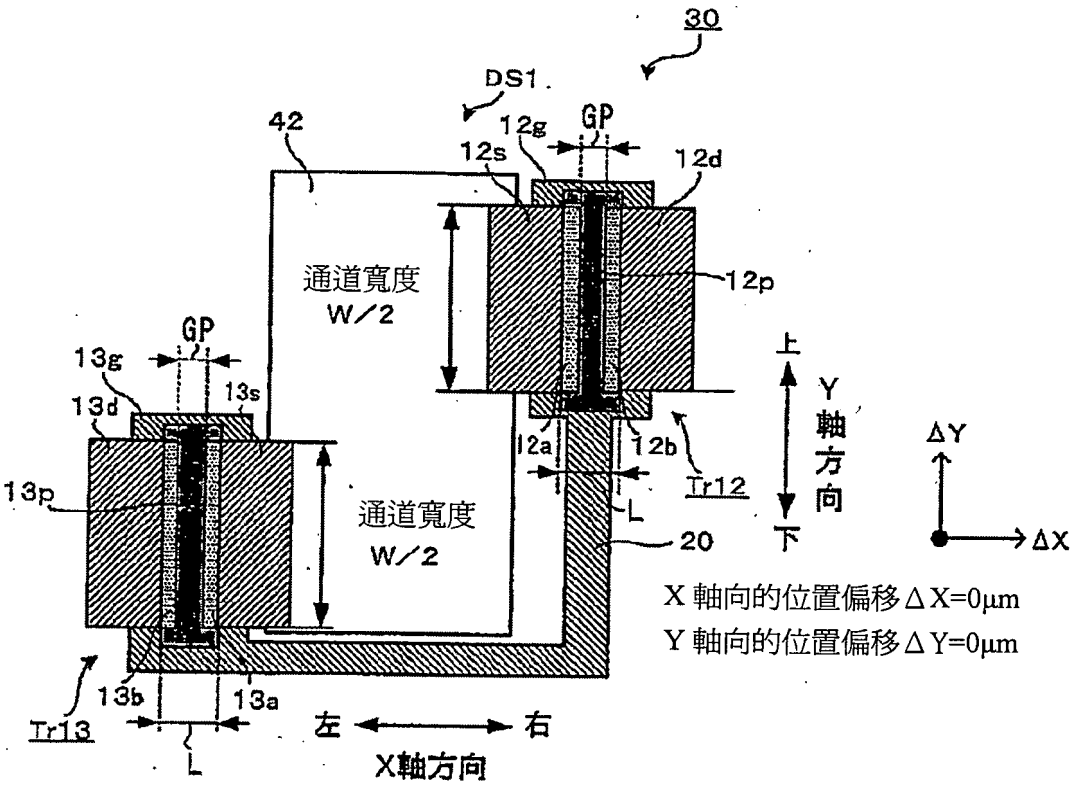

30
48a
47a
46
45
44
43
42
48
47
32
31
Ld
12s
123
121
12g
12p
124
12d
Tr12

圖 6B



X 軸向的位置偏移ΔX=0μm
Y 軸向的位置偏移ΔY=0μm

重疊區域 12a 的面積=重疊區域 12b 的面積
重疊區域 13a 的面積=重疊區域 13b 的面積

圖 7A

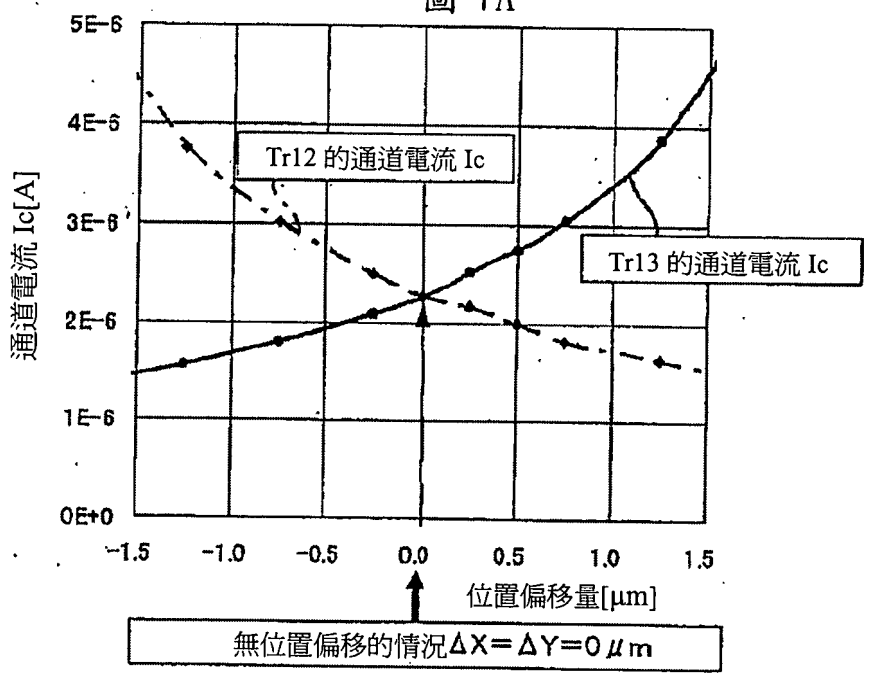
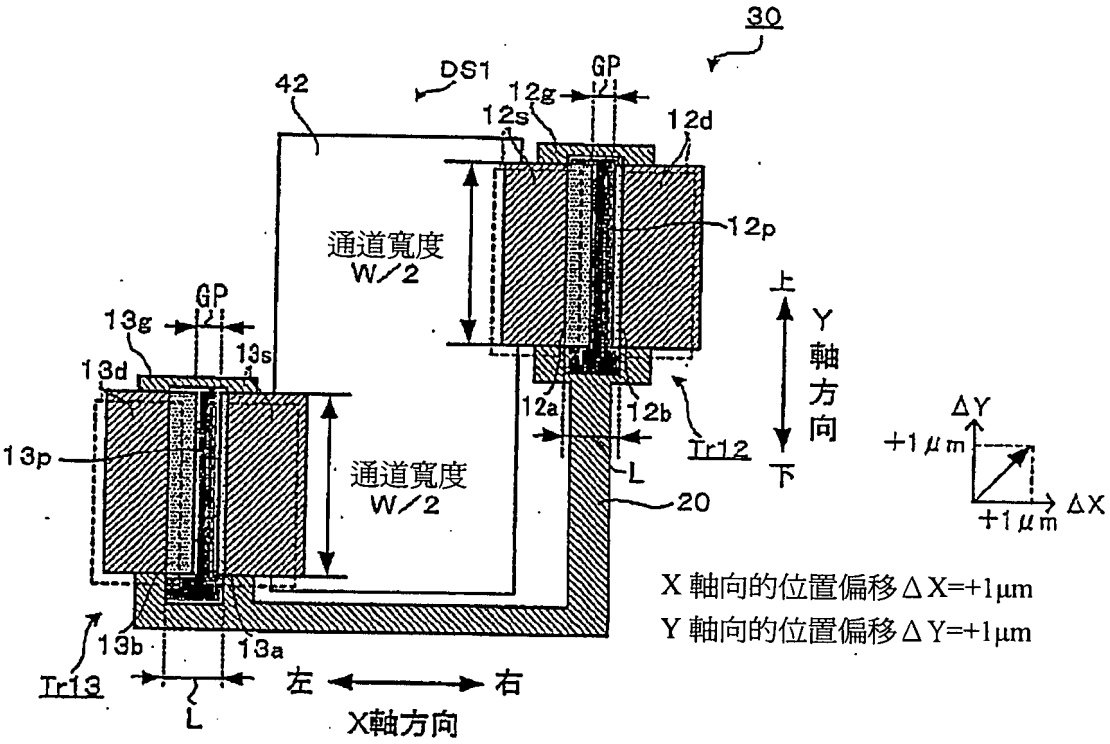


圖 7B



X 軸向的位置偏移ΔX=+1μm
Y 軸向的位置偏移ΔY=+1μm

重疊區域 12a 的面積>重疊區域 12b 的面積
重疊區域 13a 的面積<重疊區域 13b 的面積

圖 8A

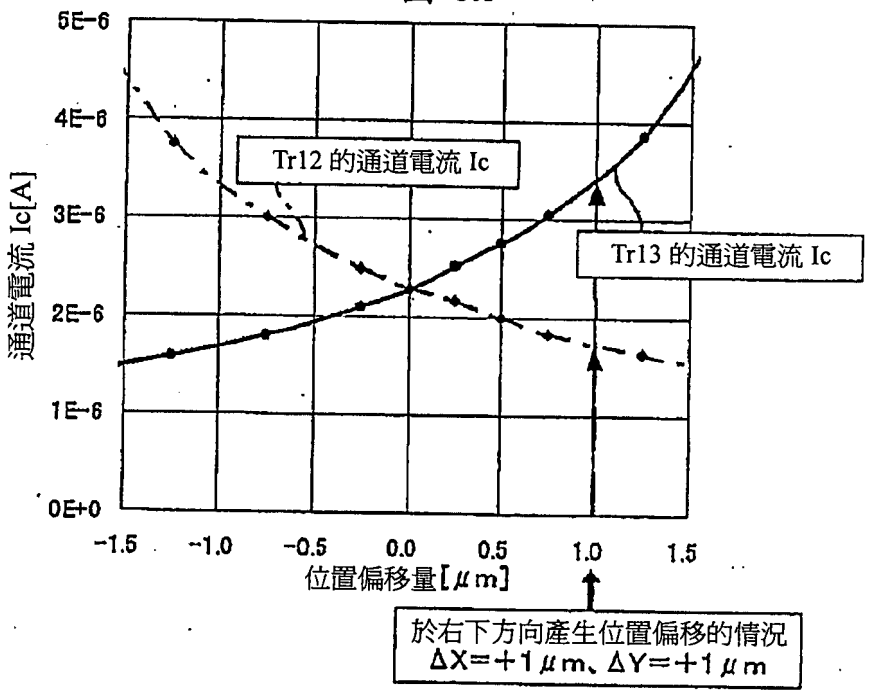
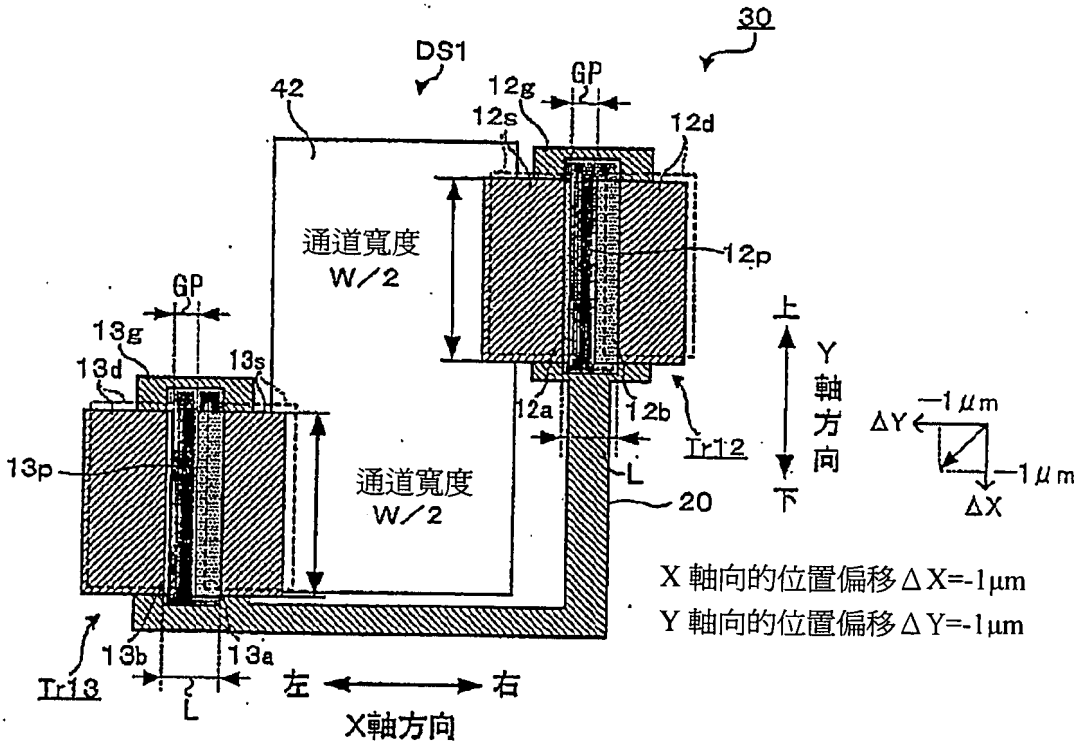


圖 8B



X 軸向的位置偏移ΔX=-1μm
Y 軸向的位置偏移ΔY=-1μm

重疊區域 12a 的面積<重疊區域 12b 的面積
重疊區域 13a 的面積>重疊區域 13b 的面積

圖 9A

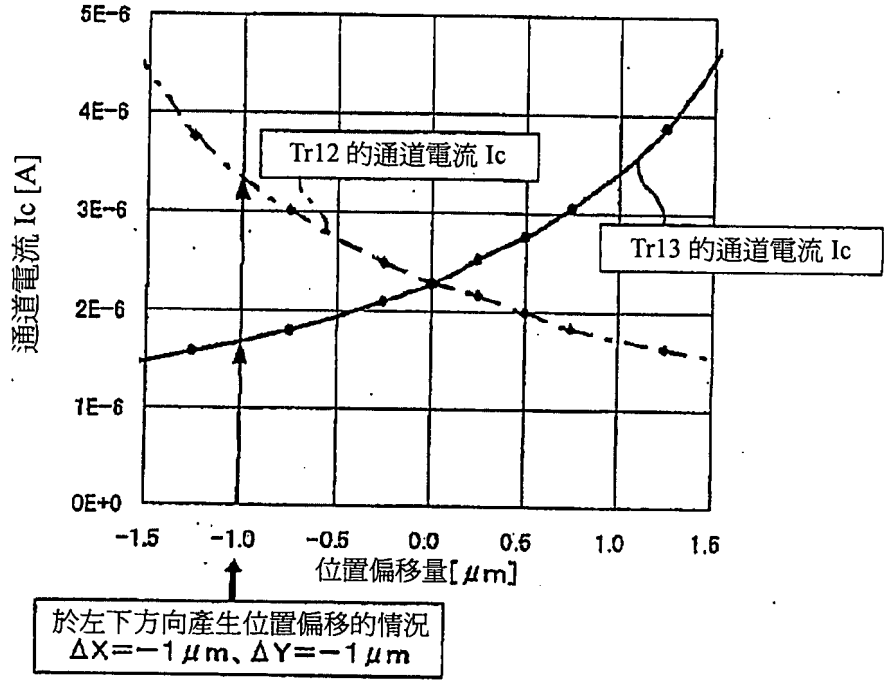


圖 9B

	X軸方向的源極、汲極電極的位置偏移量(單位：μm)				
	-1	-0.5	0	0.5	1
參考例 Ic(μA)	3.5	4.0	4.6	5.5	6.9
實施形態 Ic(μA)	5.1	4.8	4.6	4.8	5.1

圖 10A

	X軸方向的源極、汲極電極的位置偏移量(單位：μm)				
	-1	-0.5	0	0.5	1
參考例 規格化的 Ic($\times 10^{-6}$A)	0.76	0.87	1.00	1.20	1.50
實施形態 規格化的 Ic($\times 10^{-6}$A)	1.11	1.04	1.00	1.04	1.11

圖 10B

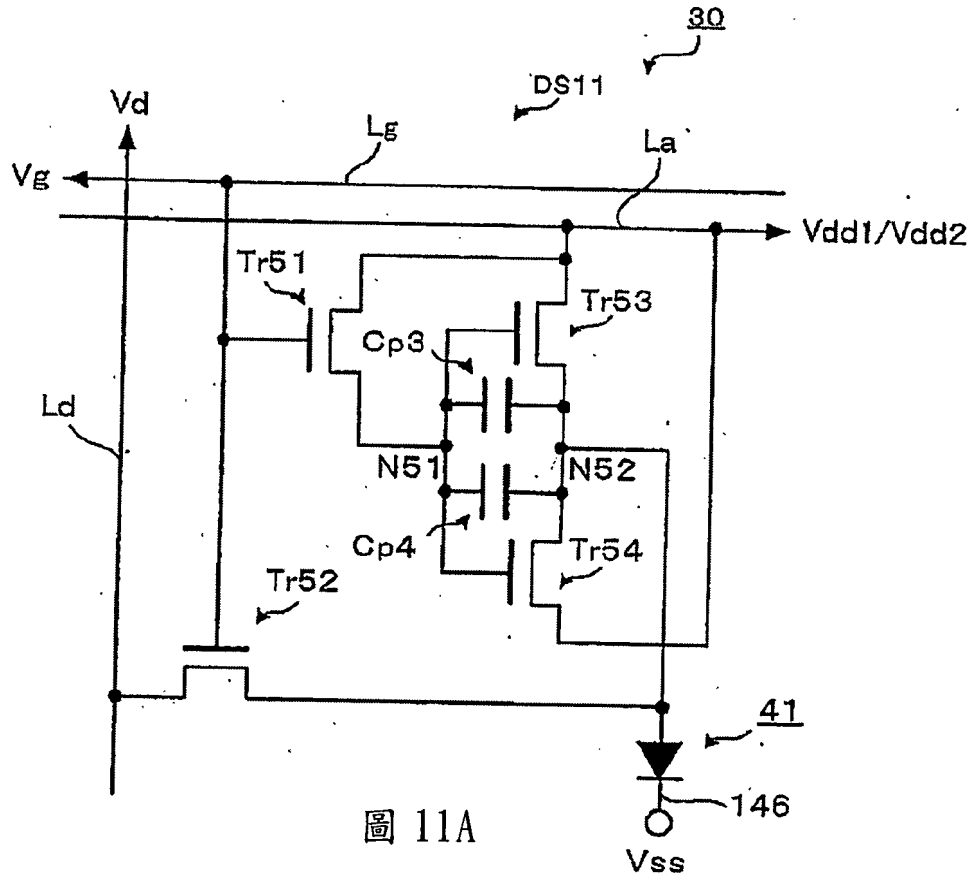

30
DS11
Vd
Lg
La
Vg
Vdd1/Vdd2
Tr51
Tr53
Cp3
Ld
N51
N52
Cp4
Tr54
Tr52
41
146
Vss

圖 11A

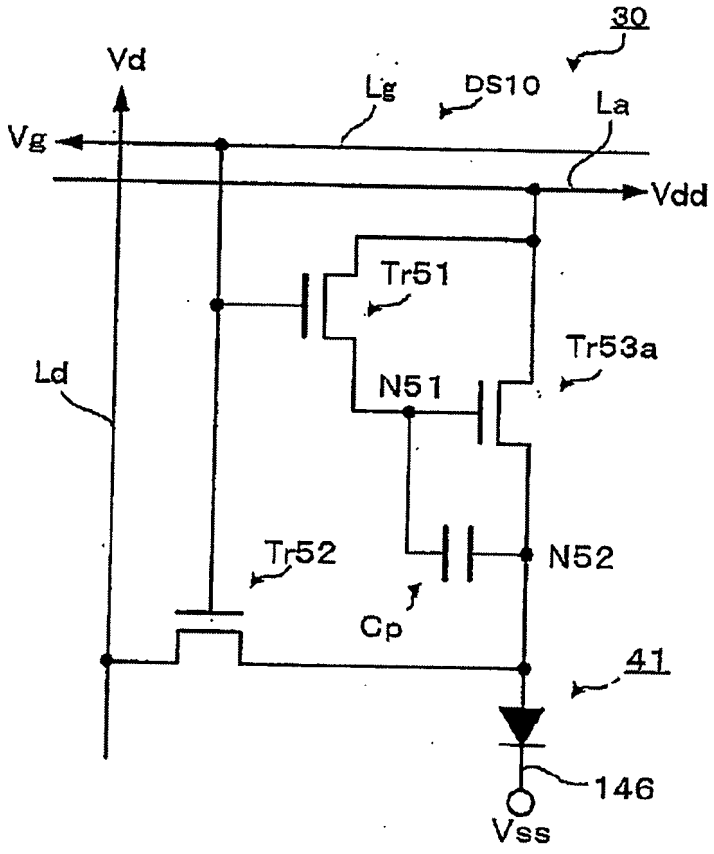

30
Vd
Lg
DS10
La
Vg
Vdd
Tr51
Tr53a
Ld
N51
Tr52
N52
Cp
41
146
Vss

圖 11B

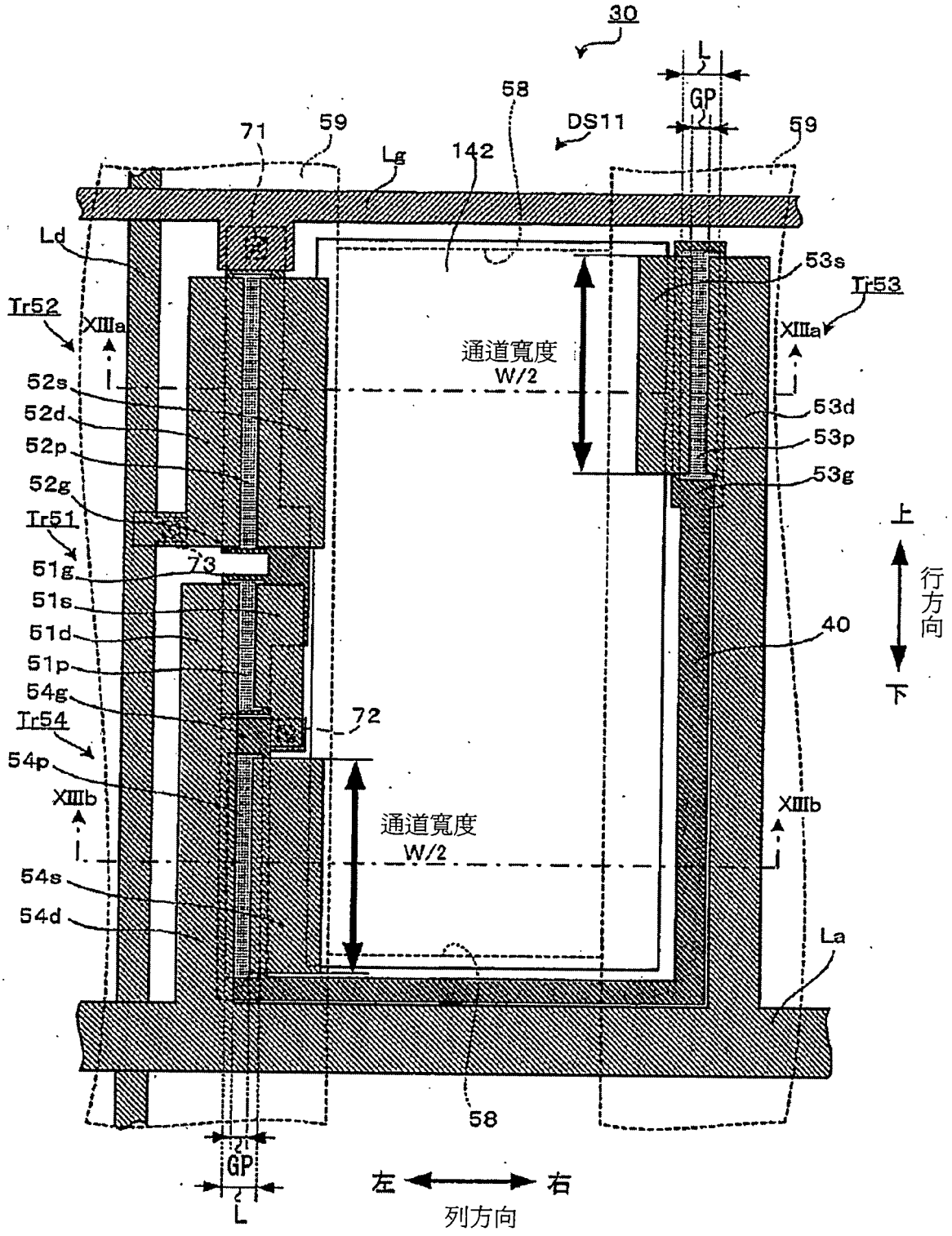

30
L
GP
58
71
59
DS11
59
Lg
142
Ld
53s
Tr53
Tr52
XIIIa
XIIIa
通道寬度
W/2
52s
52d
52p
52g
Tr51
53d
53p
53g
上
行方向
下
51g
73
51s
51d
51p
40
54g
Tr54
72
54p
XIIIb
XIIIb
通道寬度
W/2
54s
54d
La
58
GP
L
左
右
列方向

圖 12

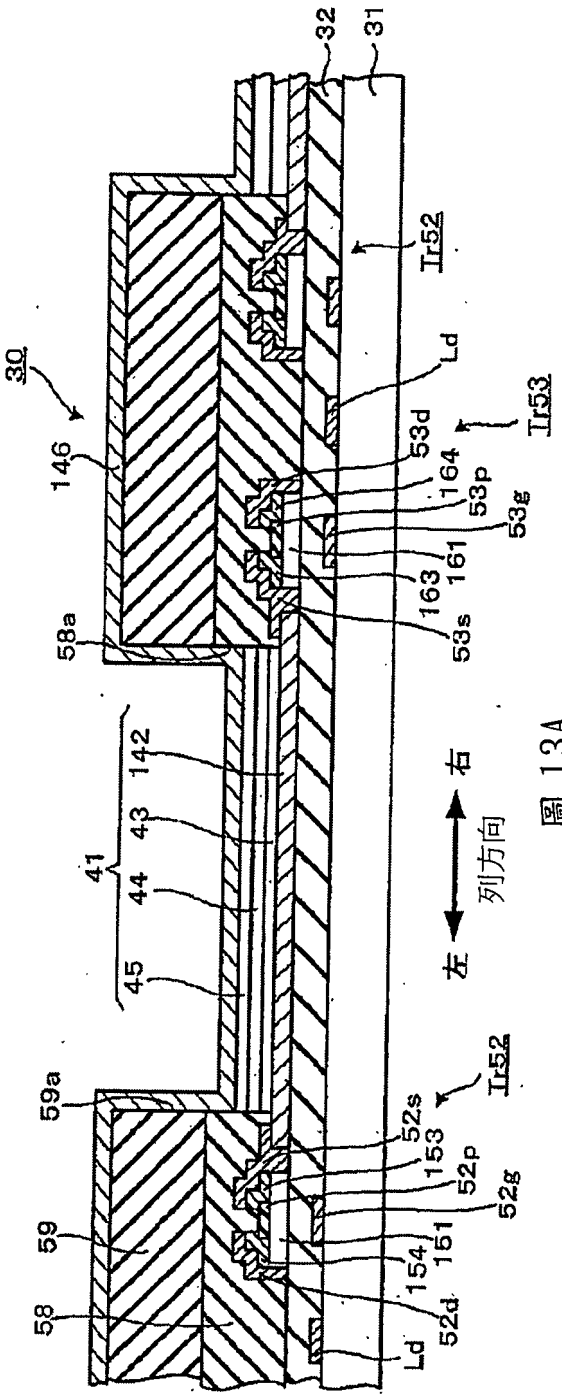

30
146
58a
59a
59
58
41
142
43
44
45
32
31
Ir52
Ir53
Ld
53d
164
53p
53g
163
161
53s
52s
153
52p
52g
154
52d
左
右
列方向

圖 13A

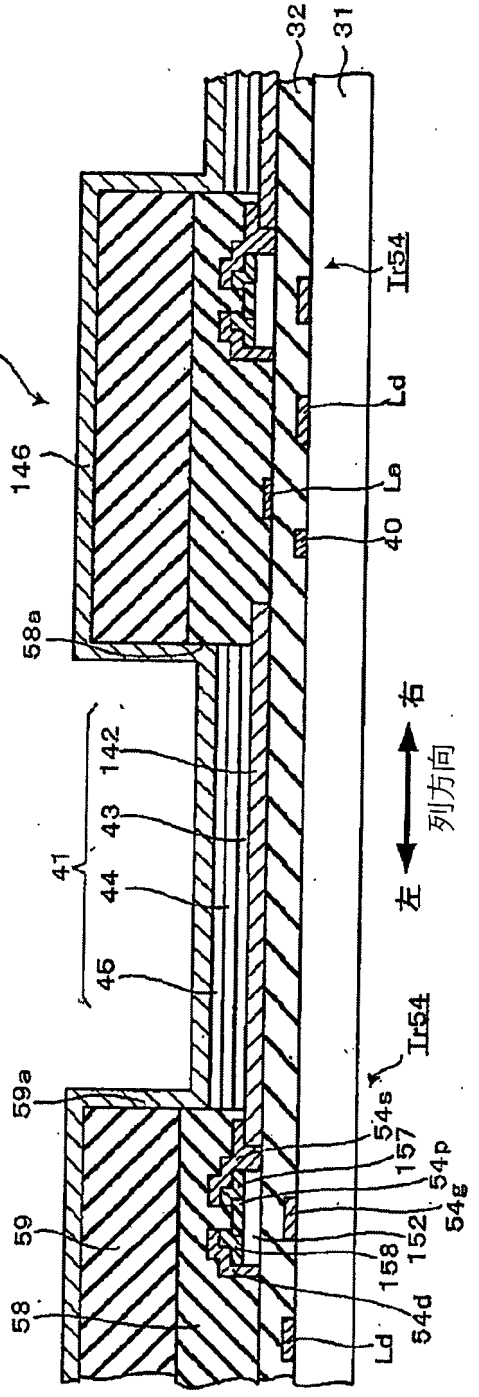

30
146
58a
59a
59
58
41
142
43
44
45
32
31
Ir54
Ld
La
40
54s
157
54p
54g
152
158
54d
左
右
列方向

圖 13B

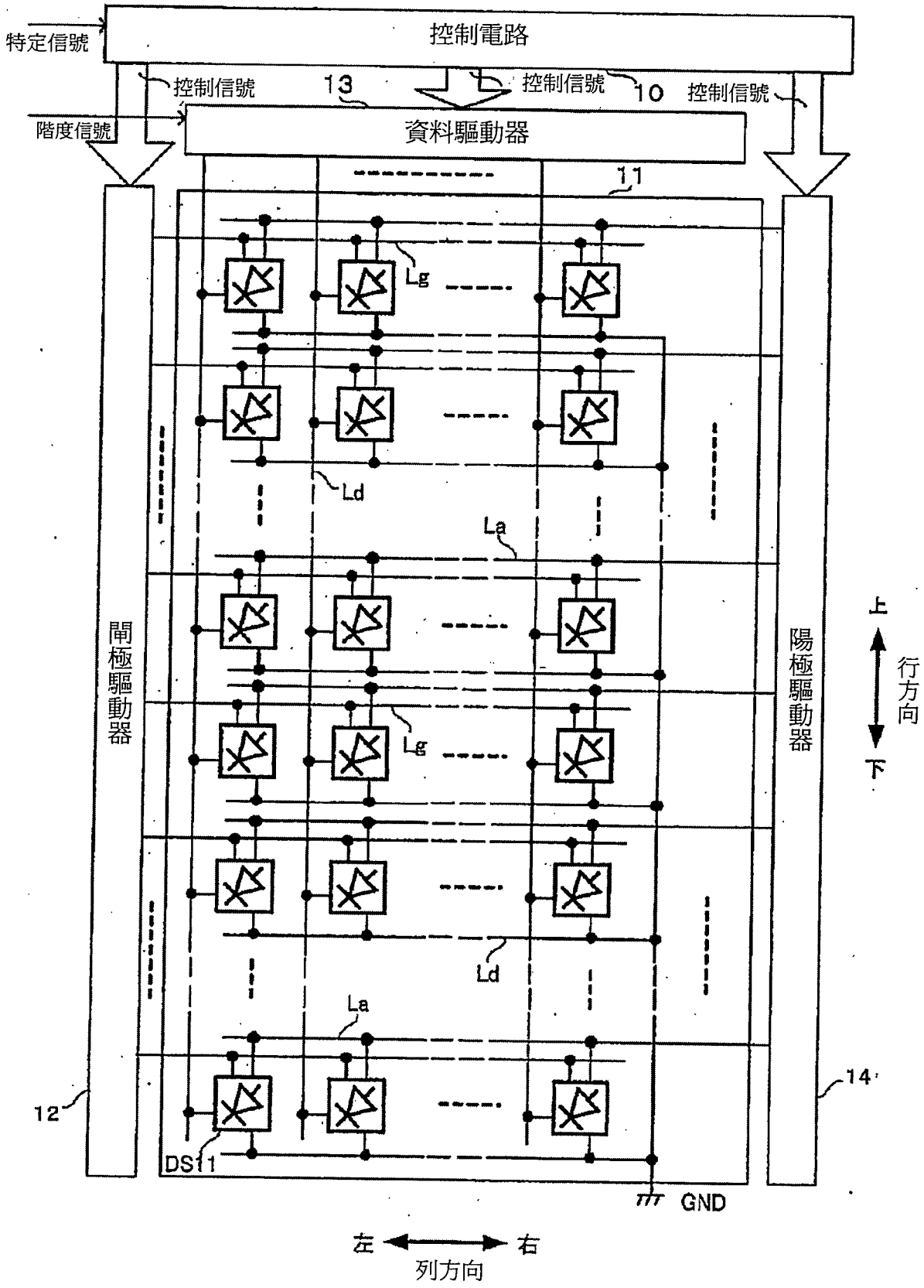

特定信號
控制電路
控制信號
13
控制信號
10
控制信號
階度信號
資料驅動器
11
Lg
Ld
La
閘極驅動器
陽極驅動器
上
行方向
下
Lg
Ld
La
12
14
DS11
GND
左
右
列方向

圖 14

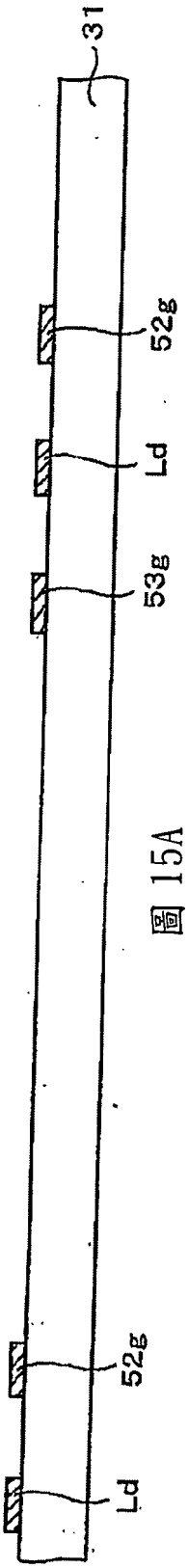

31
52g
Ld
53g
52g
Ld

圖 15A

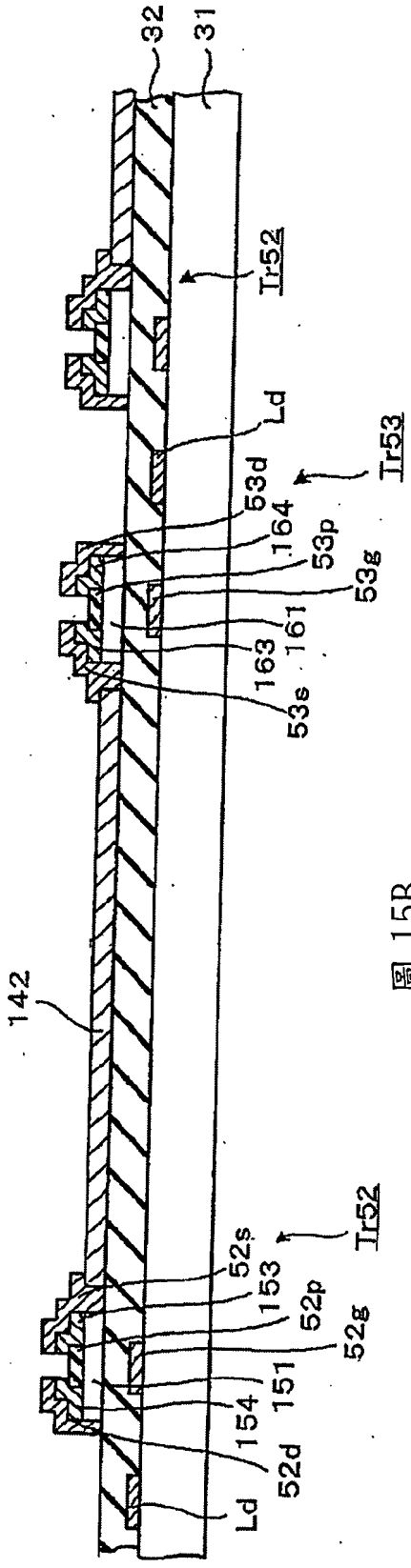

32
31
Ir52
Ld
Ir53
53d
164
53p
53g
161
163
53s
142
Ir52
52s
153
52p
52g
151
154
52d
Ld

圖 15B

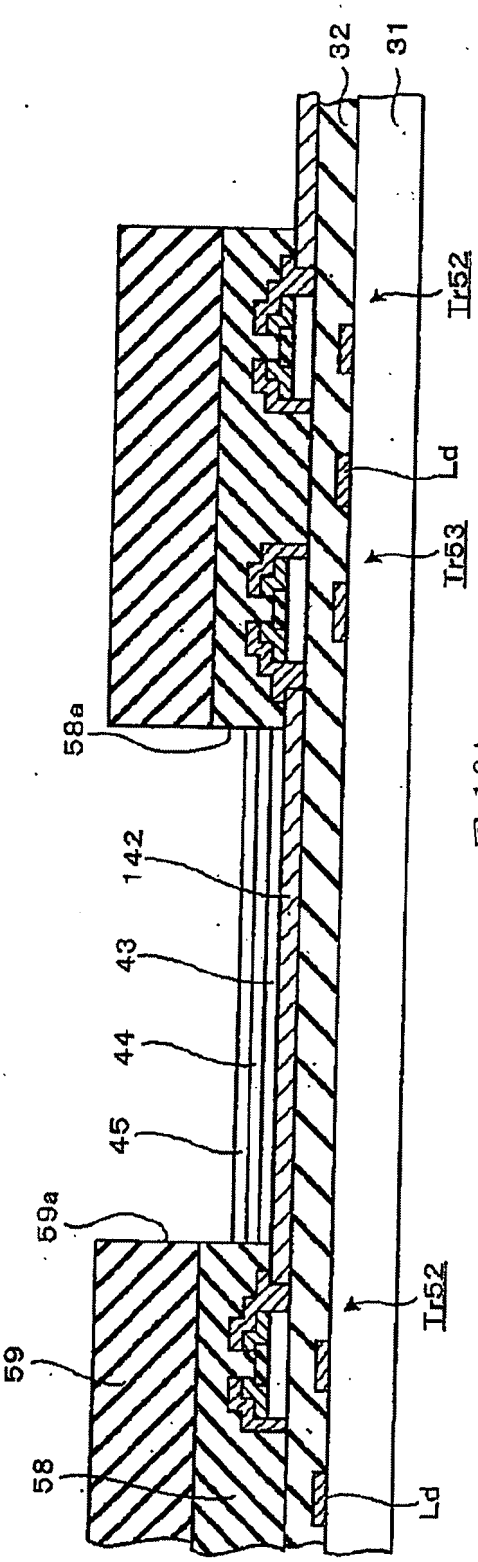

32
31
Ir52
Ld
Ir53
58a
142
43
44
45
59a
Ir52
59
58
Ld

圖 16A

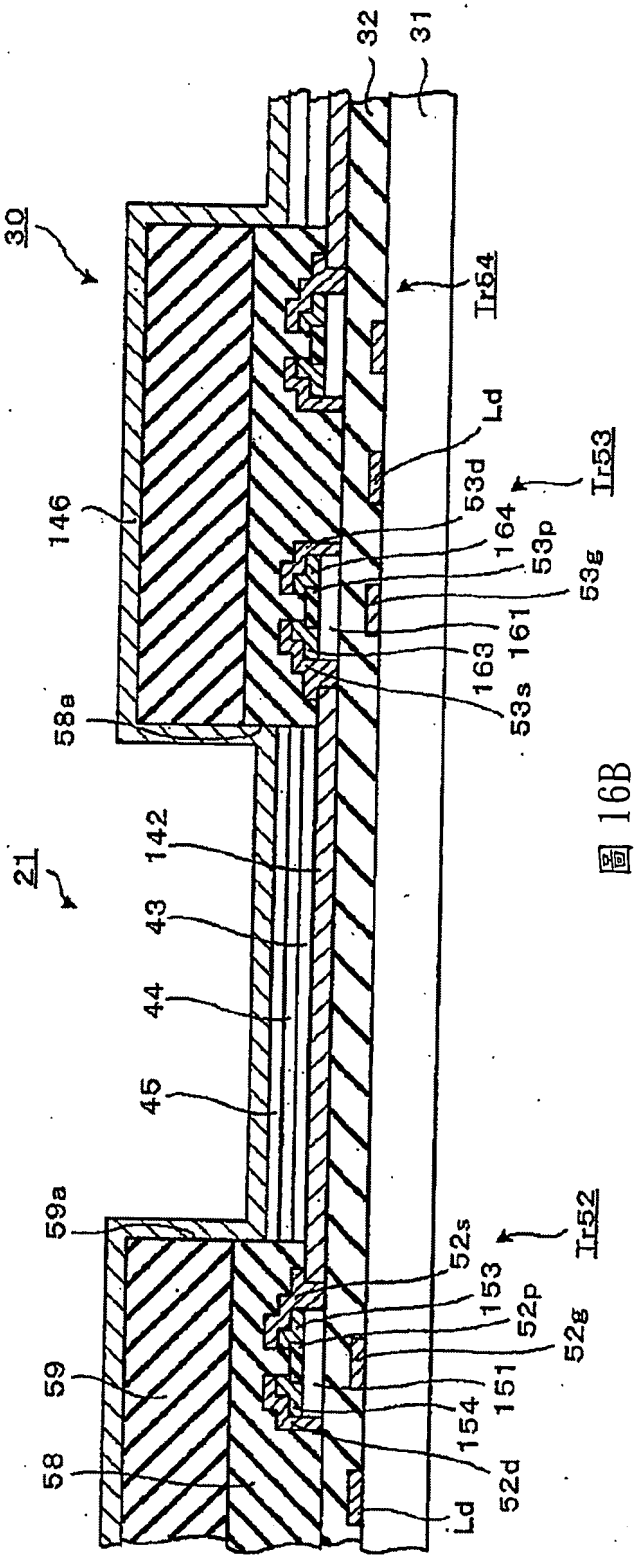

32
31
30
Ir54
Ld
Ir53
146
53d
164
53p
53g
161
163
53s
58a
142
21
43
44
45
59a
52s
153
52p
52g
Ir52
59
151
154
58
52d
Ld

圖 16B

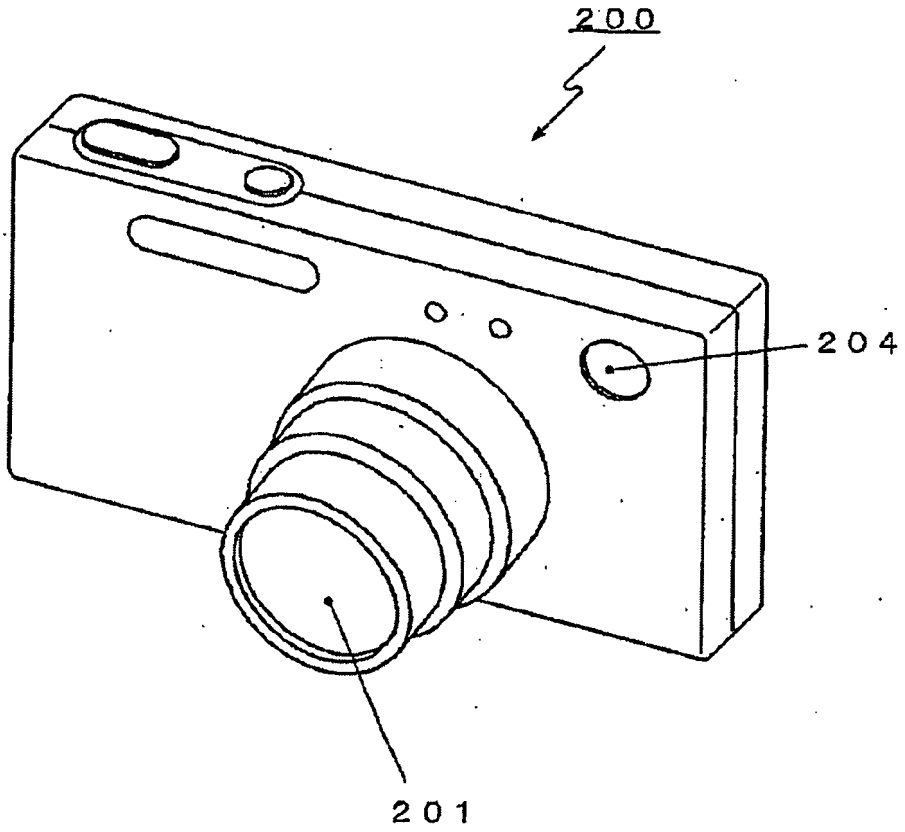


圖 17A

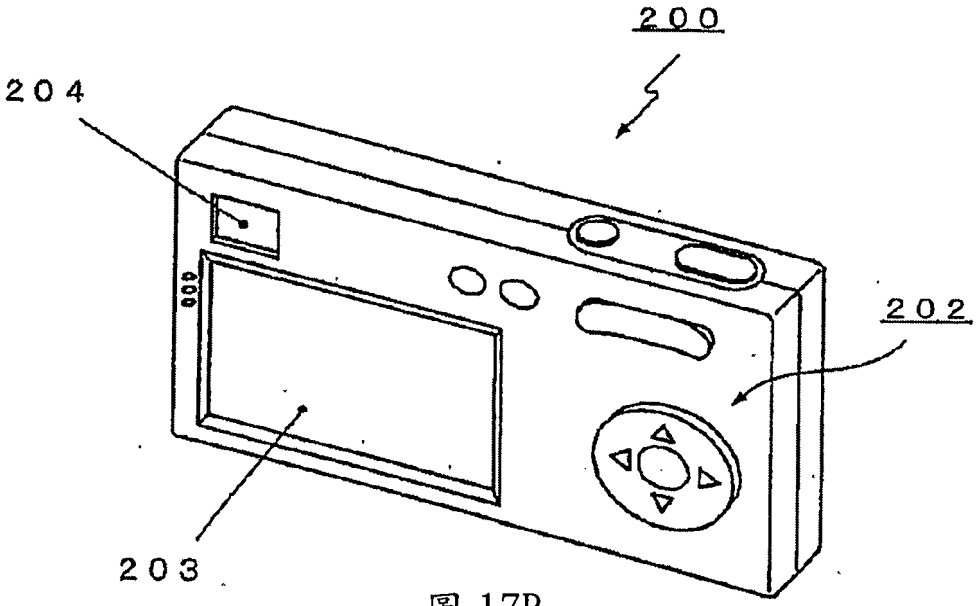


圖 17B

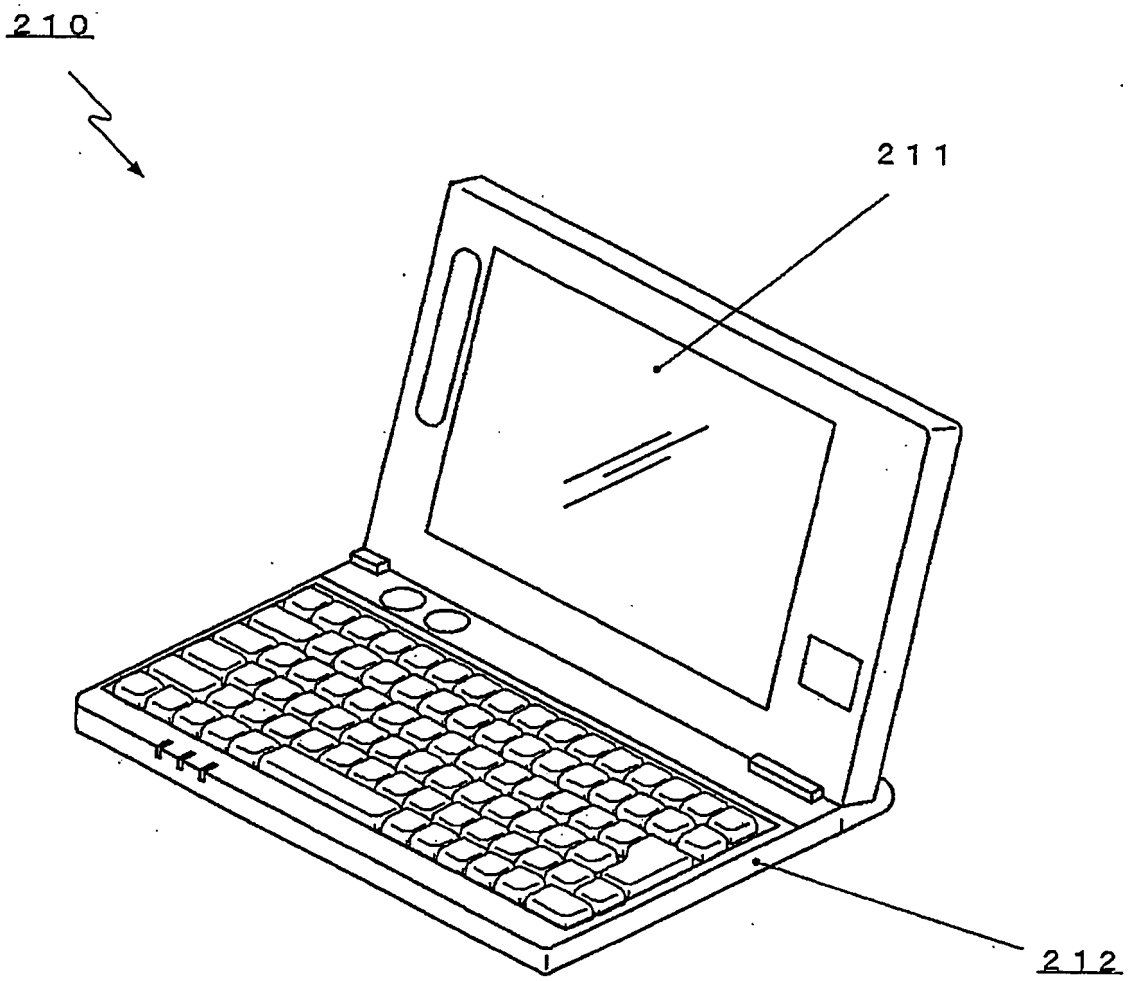


圖 18

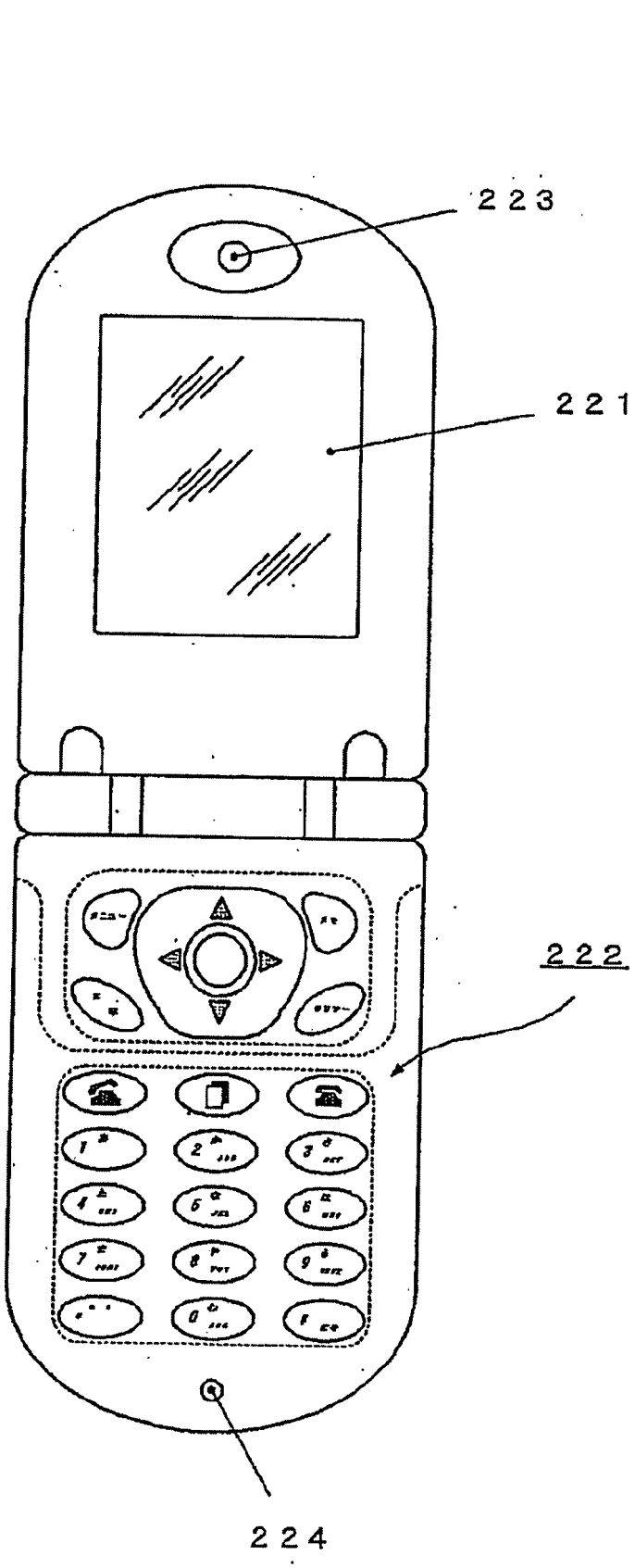


圖 19

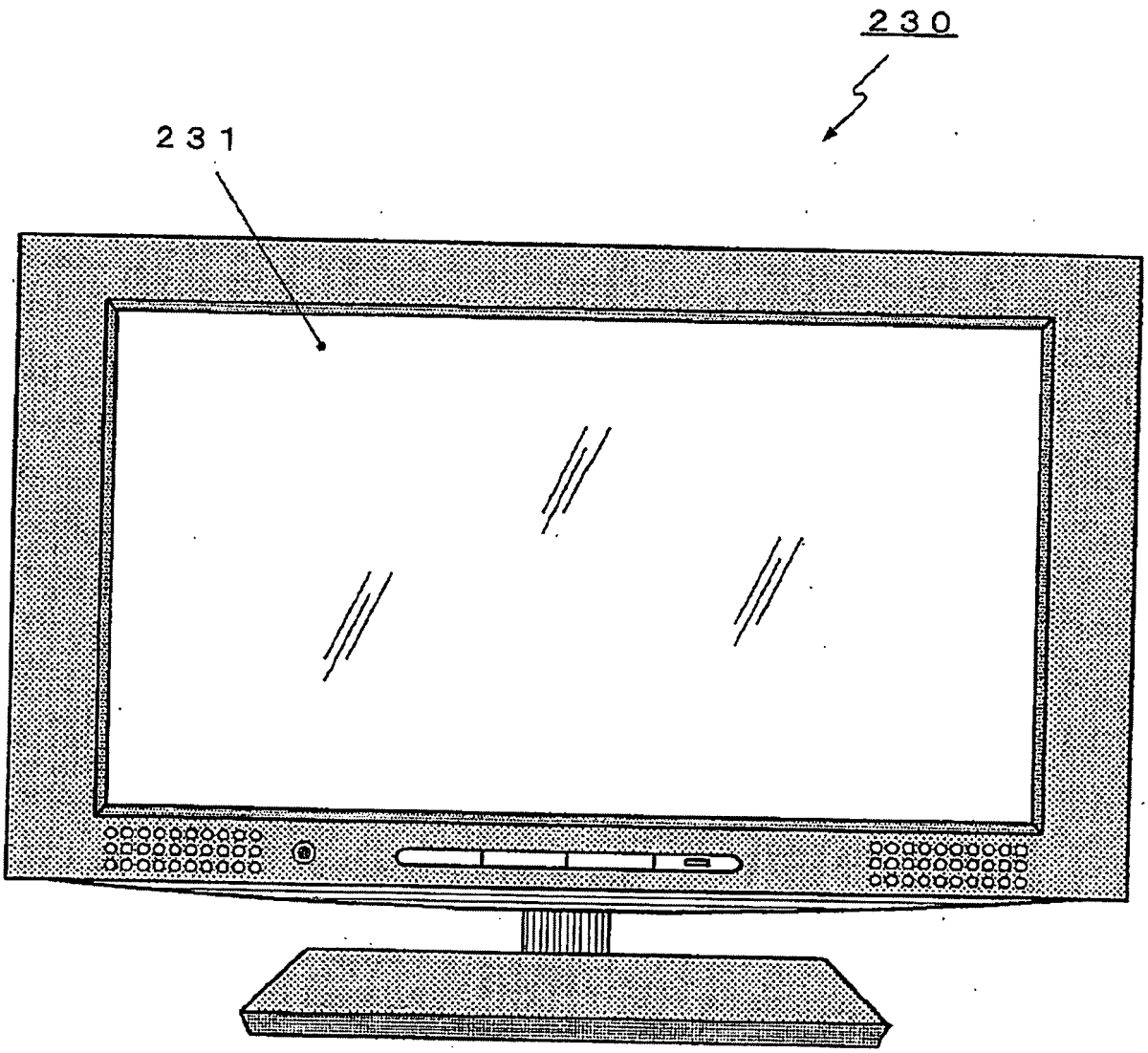


圖 20

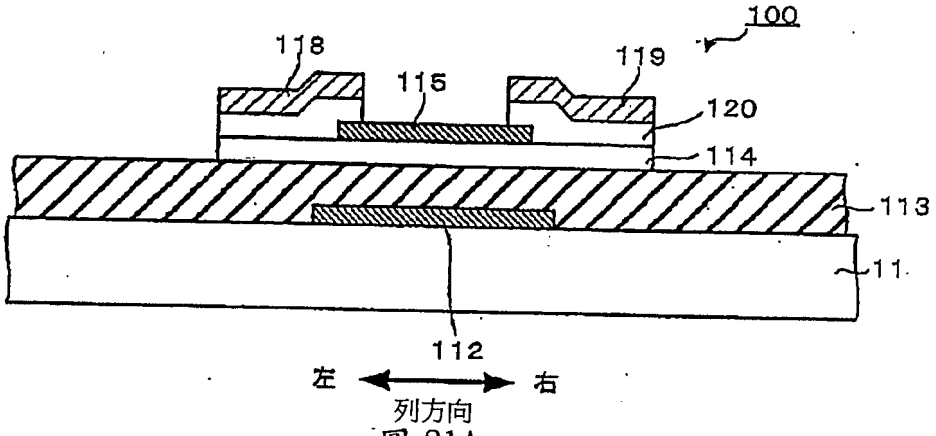


圖 21A

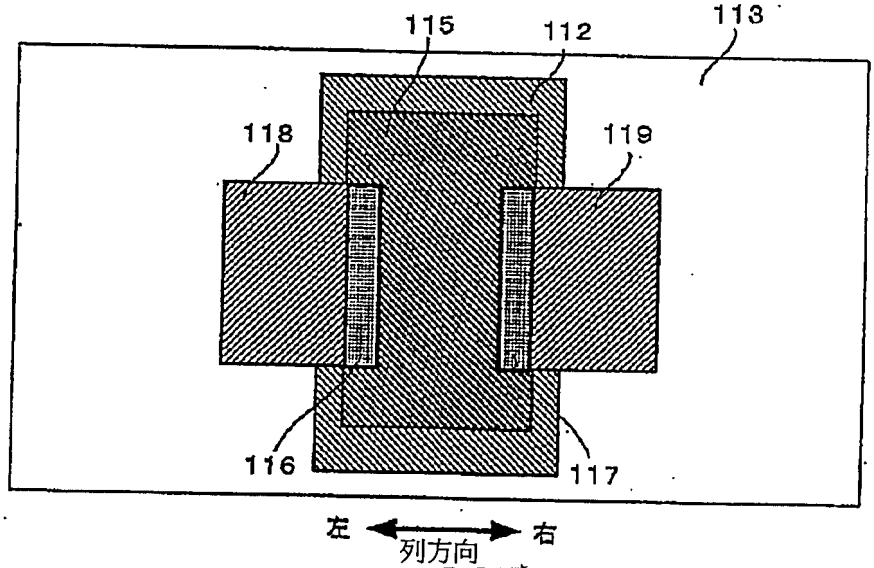
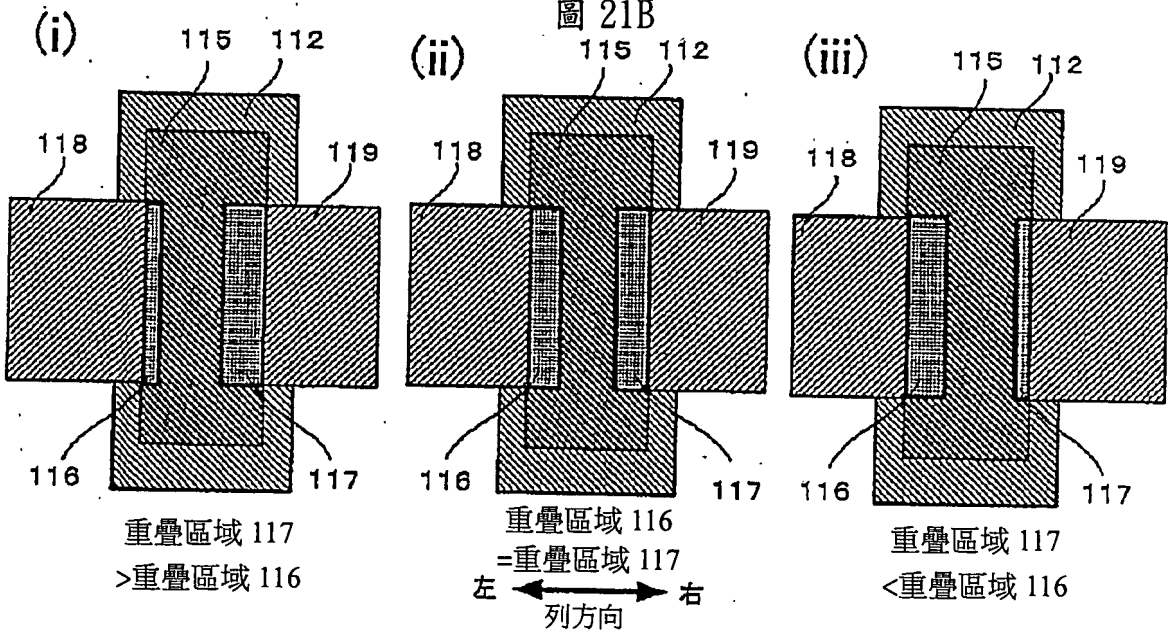


圖 21B



重疊區域 117
>重疊區域 116

重疊區域 116
=重疊區域 117

重疊區域 117
<重疊區域 116

圖 21C

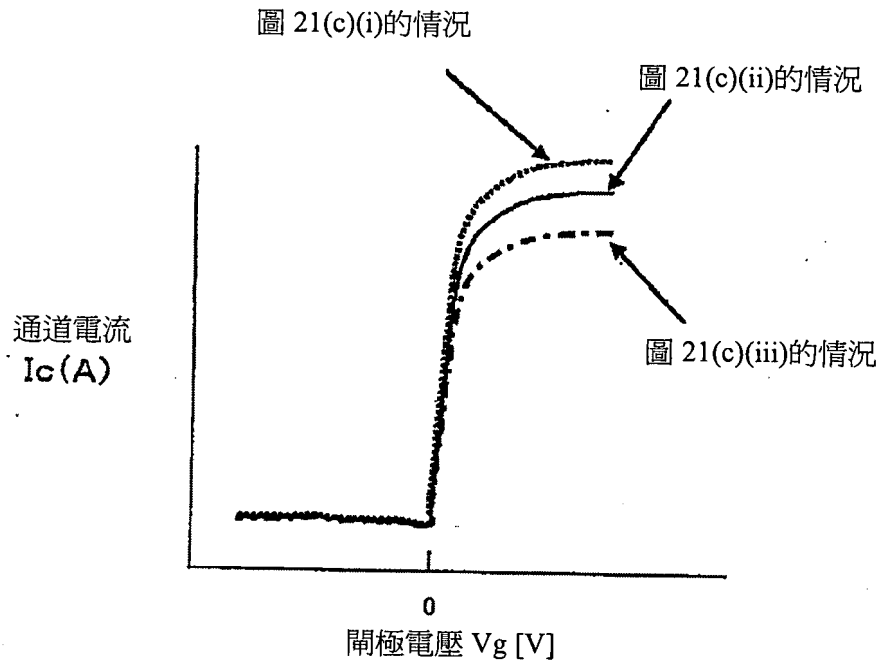

圖 21(c)(i)的情況
圖 21(c)(ii)的情況
圖 21(c)(iii)的情況
通道電流
Ic(A)
0
閘極電壓 Vg [V]

圖 22A

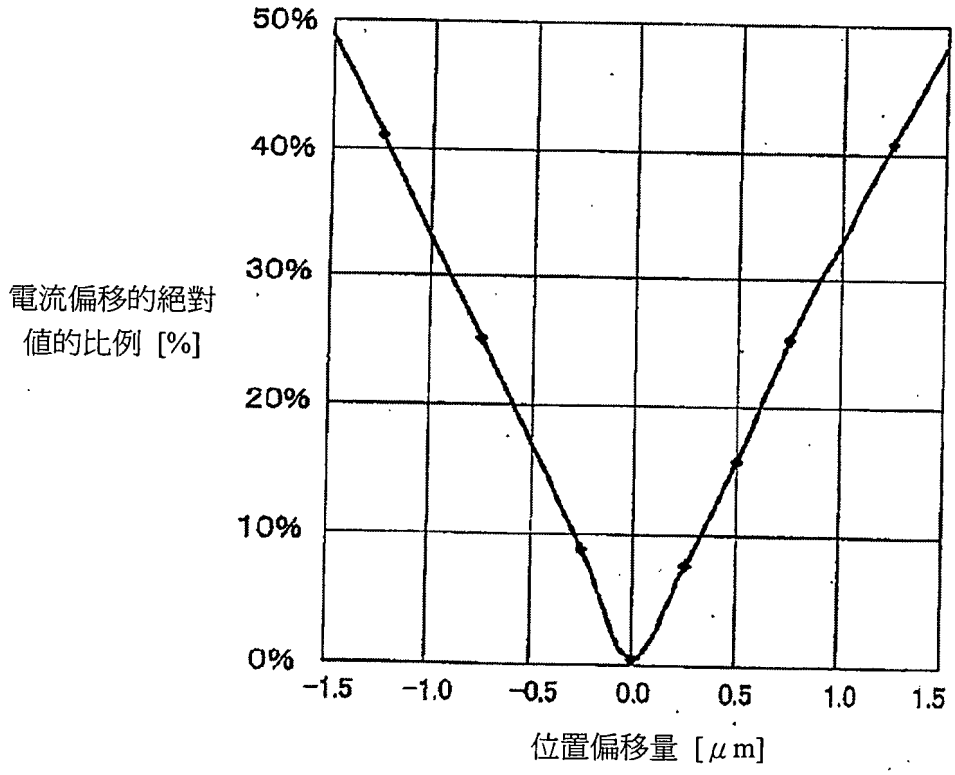

50%
40%
30%
20%
10%
0%
電流偏移的絕對
值的比例 [%]
-1.5
-1.0
-0.5
0.0
0.5
1.0
1.5
位置偏移量 [μm]

圖 22B

四、指定代表圖：

（一）本案指定代表圖為：第（ 12 ）圖。

(二) 本代表圖之元件符號簡單說明:

30	發光像素
40 導電層	
51d、52d、53d、54d	汲極電極
51g、52g、53g、54g	閘極電極
51p、52p、53p、54p	通道保護膜
51s、52s、53s、54s	源極電極
58	層間絕緣膜
59	隔壁
71、72、73	接觸部
142	像素電極
DS11	像素驅動電路
La	陽極線路
Ld	資料線
Lg	閘極線路
Tr51	第 1 選擇電晶體
Tr52	第 2 選擇電晶體
Tr53	第 1 驅動電晶體
Tr54	第 2 驅動電晶體

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。