



(12)发明专利

(10)授权公告号 CN 103871344 B

(45)授权公告日 2018.03.27

(21)申请号 201310300509.3

(51)Int.Cl.

(22)申请日 2013.07.17

G09G 3/20(2006.01)

(65)同一申请的已公布的文献号

申请公布号 CN 103871344 A

(56)对比文件

US 2009322661 A1,2009.12.31,

US 2011221727 A1,2011.09.15,

US 7081874 B2,2006.07.25,

CN 101656039 A,2010.02.24,

JP 2008242254 A,2008.10.09,

KR 20100030978 A,2010.03.19,

(43)申请公布日 2014.06.18

(30)优先权数据

10-2012-0148740 2012.12.18 KR

(73)专利权人 三星显示有限公司

地址 韩国京畿道

审查员 陈相南

(72)发明人 朴东愿 崔湍坤 朴槿贞 安泰亨

李栋揆 张容准 郑智雄

(74)专利代理机构 北京铭硕知识产权代理有限公司

公司 11286

代理人 刘灿强 尹淑梅

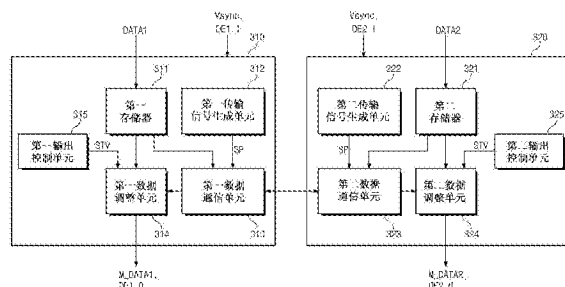
权利要求书2页 说明书9页 附图8页

(54)发明名称

显示装置及其驱动方法

(57)摘要

本发明公开了显示装置及其驱动方法,其中该显示装置,包括显示面板、第一定时控制器以及第二定时控制器。显示面板包括第一块和与第一块相邻的第二块,其中在第一块与第二块之间定位有数据线。第一块包括第一列像素,并且第二块包括第二列像素。第一列像素与第二列像素交替地连接至数据线。第一定时控制器被配置为接收对应于第一块的第一图像数据。第二定时控制器被配置为接收对应于第二块的第二图像数据。第一定时控制器被配置为将第一图像数据的至少部分传输给第二定时控制器。



1. 一种显示装置,包括:

显示面板,所述显示面板包括:

在第一方向上延伸的 m 条数据线,其中 m 是自然数;

在第二方向上延伸的栅极线;

第一块;

与所述第一块相邻的第二块,其中,第 k 条数据线定位于所述第一块与所述第二块之间,其中 k 是大于1并且小于 m 的自然数;以及

多个像素,分别设置在由所述 m 条数据线与所述栅极线限定的区域内,其中,所述多个像素中沿着所述第一方向设置的至少一个第一像素以每 u 个像素与所述 m 条数据线中在所述第二方向上彼此相邻的相邻数据线交替地连接,其中 u 是自然数;

第一定时控制器,被配置为接收对应于所述第一块的第一图像数据;以及

第二定时控制器,被配置为接收对应于所述第二块的第二图像数据,

其中,所述第一图像数据的一部分或者所述第二图像数据的一部分被传输给所述第一定时控制器或者所述第二定时控制器,

其中,所述第一图像数据的所述一部分对应于所述多个像素中的至少一个第二像素,其中,所述至少一个第二像素包含在所述第一块中并且与所述第 k 条数据线连接。

2. 根据权利要求1所述的显示装置,其中,所述第二定时控制器包括:

存储器,被配置为以每行数据为基础存储所述第二图像数据;

传输信号生成单元,被配置为生成数据传输信号,其中,所述数据传输信号每当存储至少两行数据时被脉冲一次;

数据通信单元,被配置为根据所述数据传输信号与所述第一定时控制器进行数据通信;以及

数据调整单元,被配置为重新排列所述行数据以及从所述第一定时控制器接收的所述第一图像数据的一部分。

3. 根据权利要求1所述的显示装置,其中,所述第一定时控制器和所述第二定时控制器分别以每行数据为基础接收所述第一图像数据和所述第二图像数据,并且其中,所述第一定时控制器和所述第二定时控制器每当接收 $2u$ 行数据时传输数据 u 次。

4. 根据权利要求3所述的显示装置,其中, u 是1。

5. 根据权利要求1所述的显示装置,其中,所述第一定时控制器和所述第二定时控制器被配置为在所述第一定时控制器和所述第二定时控制器之间进行单向数据通信或者双向数据通信。

6. 根据权利要求1所述的显示装置,其中,所述第一定时控制器和所述第二定时控制器被配置为在所述第一定时控制器和所述第二定时控制器之间进行串行通信或者并行通信。

7. 根据权利要求1所述的显示装置,还包括:

分配器,被配置为从外部装置接收所述第一图像数据和所述第二图像数据,并且被配置为将所述第一图像数据提供给所述第一定时控制器,以及将所述第二图像数据提供给所述第二定时控制器,所述分配器设置在所述显示面板的背面的大致中央。

8. 根据权利要求1所述的显示装置,还包括:

第三定时控制器至第八定时控制器,所述第三定时控制器至第八定时控制器沿着所述

显示面板的、大致在所述第二方向上的两个相对侧设置在所述显示面板的背面。

9. 根据权利要求8所述的显示装置,其中,所述第一定时控制器至所述第四定时控制器彼此间隔开,并且沿着所述显示面板的上侧设置,并且所述第五定时控制器至所述第八定时控制器彼此间隔开,并且沿着所述显示面板的下侧设置。

显示装置及其驱动方法

[0001] 相关申请的交叉引用

[0002] 该美国非临时性申请根据35U.S.C§119要求于2012年12月18日向韩国知识产权局提交的韩国专利申请第10-2012-0148740号的优先权,通过引用将其全部内容结合于此。

技术领域

[0003] 本文中描述的发明思想涉及显示装置及其驱动方法,更具体地,涉及包括多个定时控制器的显示装置及其驱动方法。

背景技术

[0004] 显示面板包括数据线、栅极线以及像素。像素可与相邻数据线交替地连接以用于反转驱动。

[0005] 可以通过提高显示面板的像素数来实现高分辨率的显示器,例如全高清(1920x1080)、超高清(3840x260)、或者四倍高清(7680x4320)显示器。

[0006] 此外,对高速帧驱动以及大尺寸显示器的需求日益增加。

[0007] 为了响应这种需求,多个定时控制器驱动其对应块中的像素。

[0008] 在这种结构中,当像素与相邻数据线交替连接时,会在两个相邻块之间的边界处发生数据丢失。

发明内容

[0009] 本发明构思的示例性实施方式提供了一种显示装置,包括显示面板、第一定时控制器以及第二定时控制器。

[0010] 显示面板包括沿第一方向延伸的m条数据线;沿第二方向延伸的栅极线;第一块以及与第一块相邻的第二块,其中第k条数据线被定位在第一块和第二块之间(k是大于1且小于m的自然数);以及分别设置于由m条数据线与栅极线限定的区域内的多个像素。多个像素中沿着第一方向设置的至少一个第一像素以每u个像素(u是自然数)与m条数据线中在第二方向上彼此相邻的相邻数据线交替地连接。第一定时控制器接收对应于第一块的第一图像数据,并且第二定时控制器接收对应于第二块的第二图像数据。第一图像数据的一部分或者第二图像数据的一部分中的至少一个被传输至第一定时控制器或者第二定时控制器。

[0011] 第二定时控制器包括以每行数据为基础存储第二图像数据的存储器,在第二定时控制器中包含传输信号生成单元。传输信号生成单元产生每当存储至少两行数据而脉冲一次的数据传输信号。第二定时控制器中包含数据通信单元。数据通信单元基于数据传输信号与第一定时控制器进行数据通信。在第二定时控制器中包含数据调整单元。数据调整单元重新排列行数据以及从第一定时控制器接收到的第一图像数据的一部分。

[0012] 本发明构思的示例性实施方式提供了一种显示装置的驱动方法。该方法包括通过在相邻定时控制器之间进行数据通信而接收第一图像数据的一部分;接收第二图像数据;并且将第二图像数据和第一图像数据的一部分重新排列并且输出重新排列后的数据。

附图说明

[0013] 通过参照附图更详细地描述本发明的示例性实施方式,本发明的上述以及其他特征将变得更加明显,附图中:

[0014] 图1是示出了根据本发明示例性实施方式的显示装置的框图;

[0015] 图2是示出了根据本发明示例性实施方式的显示面板的框图;

[0016] 图3是根据本发明示例性实施方式的图1中的部分AA的透视图;

[0017] 图4是示出了根据本发明示例性实施方式的图1中第一定时控制器与第二定时控制器的框图;

[0018] 图5是示出了根据本发明示例性实施方式的定时控制器与第二定时控制器的输入输出信号的图示;

[0019] 图6是根据本发明示例性实施方式的图1中部分AA的透视图;

[0020] 图7是示出了根据本发明示例性实施方式的定时控制器与第二定时控制器的输入输出信号的图示;以及

[0021] 图8是示出了根据本发明示例性实施方式的显示装置驱动方法的流程图。

具体实施方式

[0022] 下文中,将参照附图更详细地描述本发明的示例性实施方式。然而,本发明可以以许多不同的形式来实施,而不应解释为受本文所阐述的实施方式的限制。贯穿全部附图以及说明书,相似的参考标号可以表示相似的元件。

[0023] 如本文中所使用的,单数形式“一(a)”、“一个(an)”和“该(the)”意在还包括复数形式,除非上下文清楚地表示并非如此。

[0024] 应理解,当提到一个元件或层“在”另一元件或层“上”、“连接至”、“耦合至”或“邻近于”另一元件或层时,其可以直接在另一元件或层上、直接连接至、耦合至或邻近于另一元件或层,或者可存在中间元件或层。

[0025] 图1是示出了根据本发明示例性实施方式的显示装置的框图。

[0026] 参照图1,显示装置100可包括显示面板100、分配器200、定时控制器310至380、数据驱动器410至480以及栅极驱动器500。

[0027] 显示面板100可显示图像。显示面板100不必局限于特定的显示面板。例如,液晶显示面板、有机发光显示面板、电泳显示面板以及电润湿显示面板均可用作显示面板100。

[0028] 显示面板100可包括多条数据线D1至D8m(m是自然数)以及多条栅极线G1至G2k(k是自然数)。数据线D1至D8m接收数据电压。数据线D1至D8m可以在第一方向DR1上延伸。栅极线G1至G2k接收栅极信号。栅极线G1至G2k在第二方向DR2上延伸。栅极线G1至G2k与数据线D1至D8m可相互隔离,并且可布置成彼此交叉。

[0029] 多个像素区域可以由栅极线G1至G2k和数据线D1至D8m限定。多个像素可分别形成在多个像素区域内。

[0030] 显示面板100可分成多个块,例如,第一块BP1至第八块BP8。如图1所示,显示面板100被分成形成 4×2 矩阵的第一块BP1至第八块BP8。第一块BP1至第八块BP8的边界可以由第(m+1)条数据线D_{m+1}、第(2m+1)条数据线D_{2m+1}、第(3m+1)条数据线D_{3m+1}以及第k条栅极

线Gk限定。第一块BP1至第八块BP8中的每一个可包括(m×k)个像素。

[0031] 分配器200可将从外部装置输入的图像数据分配给第一定时控制器310至第八定时控制器380。分配器200可将图像数据分成分别对应于第一块BP1至第八块BP8的第一图像数据DATA1至第八图像数据DATA8,并且可以将第一图像数据DATA1至第八图像数据DATA8分别地分配给第一定时控制器310至第八定时控制器380。定时控制器310至定时控制器380的数量可等于块BP1至块BP8的数量。

[0032] 第一定时控制器310至第八定时控制器380可分类为主定时控制器与其间同步的从属定时控制器。例如,第一定时控制器310可作为主定时控制器来工作,并且第二定时控制器320至第八定时控制器380中的每一个可作为从属定时控制器来工作。第一定时控制器310可与第二定时控制器320至第八定时控制器380相连接,并且可提供同步信号Sync至第二定时控制器320至第八定时控制器380。

[0033] 第一定时控制器310至第八定时控制器380可生成数据控制信号CS_D1至CS_D8,作为对相应控制信号CS的响应。第一定时控制器310至第八定时控制器380可将所生成的数据控制信号CS_D1至CS_D8分别提供给第一数据驱动器410至第八数据驱动器480。

[0034] 第一定时控制器310可基于控制信号CS产生栅极控制信号CS_G,并且可将栅极控制信号CS_G提供至栅极驱动器500。然而,本发明不限于此。例如,可以从第二定时控制器320至第八定时控制器380或者从分配器200将栅极控制信号CS_G提供给栅极驱动器500。

[0035] 数据控制信号CS_D1至CS_D8中的每一个可包括用于启动相应数据驱动器的操作的水平启动信号、用于对相应数据的极性进行控制的极性反转信号、以及用于确定从相应数据驱动器输出数据电压时的时间点的负载信号。

[0036] 栅极控制信号CS_G可以包括用于启动栅极驱动器500的操作的垂直启动信号、以及用于确定输出栅极信号时的时间点的栅极时钟信号。

[0037] 在第一定时控制器310至第八定时控制器380中,在第二方向DR2上彼此相邻的定时控制器可在其间进行数据通信。例如,第一定时控制器310与第二定时控制器320可在其间进行数据通信;第二定时控制器320与第三定时控制器330可在其间进行数据通信;以及第三定时控制器330与第四定时控制器340可在其间进行数据通信。

[0038] 第五定时控制器350与第六定时控制器360可在其间进行数据通信;第六定时控制器360与第七定时控制器370可在其间进行数据通信;并且第七定时控制器370与第八定时控制器380可在其间进行数据通信。

[0039] 第一定时控制器310可基于第一图像数据DATA1以及基于与第二定时控制器320的数据通信,生成第一调制数据M_DATA1。同样地,第二定时控制器320至第八定时控制器380可分别生成第二调制数据M_DATA2至第八调制数据M_DATA8。第一定时控制器310至第八定时控制器380可将第一调制数据M_DATA1至第八调制数据M_DATA8分别传输给第一数据驱动器410至第八数据驱动器480。

[0040] 第一数据驱动器410至第八数据驱动器480可分别对应于第一定时控制器310至第八定时控制器380。第一数据驱动器410至第八数据驱动器480可将第一调制数据M_DATA1至第八调制数据M_DATA8分别转换成模拟数据电压。分别从第一数据驱动器410至第八数据驱动器480将模拟数据电压提供给第一块BP1至第八块BP8。

[0041] 第一数据驱动器410可与数据线D1至Dm相连接,并且可将对应于第一调制数据M_

DATA1的数据电压提供至第一块BP1的 $(m \times k)$ 个像素。同样地,第二数据驱动器420可与数据线 D_{m+1} 至 D_{2m} 相连接,并且可将对应于第二调制数据 M_DATA2 的数据电压提供给第二块BP2的 $(m \times k)$ 个像素。相同的或者大致相同的方式可应用于第三数据驱动器430至第八数据驱动器480。

[0042] 如图1所示,例如,第一定时控制器310至第八定时控制器380以一对一对应的方式与第一数据驱动器410至第八数据驱动器480相连接。换言之,第一定时控制器310至第八定时控制器380分别连接至第一数据驱动器410至第八数据驱动器480。然而,本发明不限于此。例如,第一定时控制器310至第八定时控制器380中的每一个均可与多个数据驱动器连接。如图1所示,当以平面视图观察时,数据驱动器410至数据驱动器440设置在显示面板100的上侧,数据驱动器450至数据驱动器480设置在显示面板100的下侧。然而,本发明不限于此。例如,当显示面板100分成仅设置于第二方向DR2上的块时,所有数据驱动器可设置在显示面板100的上侧和下侧中的一侧上。

[0043] 栅极驱动器500可基于栅极控制信号 CS_G 生成用于驱动栅极线 $G1$ 至 G_{2k} 的栅极信号,并且可将栅极信号提供至栅极线 $G1$ 至 G_{2k} 。

[0044] 栅极线 $G1$ 至 G_{2k} 可分为上部栅极线 $G1$ 至 G_k 以及下部栅极线 G_{k+1} 至 G_{2k} 。上部栅极线 $G1$ 至 G_k 以及下部栅极线 G_{k+1} 至 G_{2k} 可顺次接收栅极信号。栅极信号可基本同时地分别施加于上部栅极线 $G1$ 至 G_k 以及下部栅极线 G_{k+1} 至 G_{2k} 。例如,一些栅极信号可基本同时地分别施加于第一栅极线 $G1$ 与第 $2k$ 栅极线 G_{2k} ,并且其他栅极信号可基本同时地分别施加至第 k 栅极线 G_k 与第 $(k+1)$ 栅极线 G_{k+1} 。

[0045] 图1示出了一个栅极驱动器500。但本发明不限于此。例如,可设置多个栅极驱动器。当设置多个栅极驱动器时,其中一个栅极驱动器可设置在显示面板100的左侧,而另一个栅极驱动器可设置在显示面板100的右侧。当两个栅极驱动器分别设置在显示面板100的左侧与右侧时,两个栅极驱动器中的一个可将栅极信号施加至栅极线 $G1$ 至 G_{2k} 中的奇数栅极线,并且另一个栅极驱动器可将栅极信号施加至栅极线 $G1$ 至 G_{2k} 中的偶数栅极线。

[0046] 图2是示出了根据本发明示例性实施方式的显示面板的框图。

[0047] 参照图2,显示面板100在平面图中基本是矩形。

[0048] 分配器200可基本设置在显示面板的背面的中央。

[0049] 第一定时控制器310至第八定时控制器380可形成在显示面板100的背面并且可连接至分配器200。

[0050] 第一定时控制器310至第八定时控制器380可沿着显示面板100的在第二方向DR2上彼此平行的两个相对侧设置。第一定时控制器310至第四定时控制器340可以彼此间隔开,并可沿着显示面板100的上侧101设置。第五定时控制器350至第八定时控制器380可以彼此间隔开,并且可沿着显示面板100的下侧103设置。

[0051] 图3是示出了图1中的AA部分的透视图。

[0052] 图1中的AA部分可以是显示面板100的一部分,并且可包括第一块BP1的一部分、第二块BP2的一部分以及第一块BP1的一部分与第二块BP2的一部分之间的边界。然而,本发明不局限于此。例如,部分AA可以包括第二块BP2的一部分、第三块BP3的一部分以及第二块BP2的一部分与第三块BP3的一部分之间的边界。

[0053] 如图3所示,设置有七条数据线 D_{m-2} 至 D_{m+4} 以及四条栅极线 G_j 至 G_{j+3} (j 是小于 $k-3$

的自然数)。图3示出了 6×4 个像素P11至P46,其设置在由数据线D_{m-2}至D_{m+4}以及栅极线G_j至G_{j+3}所限定的区域内。

[0054] 像素列可由共享同一列的像素定义,并且像素行可由共享同一行的像素定义。例如,第一像素行可包括共享第一行的六个像素P11至P16,并且第一像素列可包括共享第一列的四个像素P11至P41。

[0055] 第一块BP1与第二块BP2可由第(m+1)条数据线D_{m+1}划分。因此,第一块BP1可包括含有像素P11至P41、像素P12至P42以及像素P13至P43的第一像素列至第三像素列,并且第二块BP2可以包括含有像素P14至P44、像素P15至P45以及像素P16至P46的第四像素列至第六像素列。

[0056] 像素列中的像素可与定位于其两侧的相邻数据线交替连接。

[0057] 在包含像素P13至P43的第三像素列中,例如,第一行像素P13可连接至第m条数据线D_m,第二行像素P23可连接至第(m+1)条数据线D_{m+1},第三行像素P33可连接至第m条数据线D_m,并且第四行像素P43可连接至第(m+1)条数据线D_{m+1}。

[0058] 第一定时控制器310可接收对应于第一块BP1的第一图像数据DATA1,并且第二定时控制器320可接收对应于第二块BP2的第二图像数据DATA2。在这种情况下,第二行第三列中的像素P23与第四行第三列中的像素P43可包含在第一块BP1中。然而,由于像素P23与像素P43与第(m+1)条数据线D_{m+1}连接,因此通过第二数据驱动器420将数据电压从第二定时控制器320提供至像素P23与像素P43。

[0059] 然而,由于第二图像数据DATA2不包括对应于第二行第三列中的像素P23以及第四行第三列中的像素P43的图像数据,所以会发生数据丢失。

[0060] 为了解决数据丢失,第二方向DR2上彼此相邻的定时控制器可在其间进行数据通信。例如,第一定时控制器310可向第二定时控制器320提供对应于第二行第三列中的像素P23以及第四行第三列中的像素P43的图像数据。

[0061] 图4是示出了图1中的第一定时控制器和第二定时控制器的框图。图5是示出了第一定时控制器和第二定时控制器的输入输出信号的图示。

[0062] 参照图3至图5,第一定时控制器310可包含第一存储器311、第一传输信号生成单元312、第一数据通信单元313、第一数据调整(alignment)单元314以及第一输出控制单元315。

[0063] 第二定时控制器320可包括第二存储器321、第二传输信号生成单元322、第二数据通信单元323、第二数据调整单元324以及第二输出控制单元325。

[0064] 第一定时控制器310可接收垂直同步信号Vsync以及第一输入使能信号DE1_I。第二定时控制器320可接收垂直同步信号Vsync以及第二输入使能信号DE2_I。当第二定时控制器320作为从属控制器进行操作时,第二定时控制器320可从第一定时控制器310接收第一输入使能信号DE1_I与第二输入使能信号DE2_I中的一个。

[0065] 第一定时控制器310可以以每行数据为基础接收第一图像数据DATA1,并且第二定时控制器320可以以每行数据为基础接收第二图像数据DATA2。第一图像数据DATA1和第二图像数据DATA2中的每个均包括红色数据R、绿色数据G以及蓝色数据B。

[0066] 参照图3,例如,第一图像数据DATA1的第一行数据可以是分别对应于第一块BP1的第一像素行中的像素P11、像素P12和像素P13的数据R11、G12以及B13。第二图像数据DATA2

的第一行数据可以是分别对应于第二块BP2的第一像素行中的像素P14、像素P15和像素P16的数据R14、G15以及B16。在图5中，“Rx”、“Gx”以及“Bx”均可以是对应于图3中Px的图像数据。

[0067] 第一存储器311可以响应于第一输入使能信号DE1_I而以每行数据为基础存储第一图像数据DATA1。

[0068] 第一传输信号生成单元312和第二传输信号生成单元322中的每个均可生成数据传输信号SP。数据传输信号SP可以是用于确定在第一定时控制器310与第二定时控制器320之间进行数据通信时的定时的信号。第一传输信号生成单元312和第二传输信号生成单元322可将数据传输信号SP分别提供给第一数据通信单元313和第二数据通信单元323。

[0069] 数据传输信号SP可以在每当第一定时控制器310和第二定时控制器320接收两行数据时被脉冲。

[0070] 第一数据通信单元313与第二数据通信单元323每个均可基于数据传输信号SP执行数据通信。第一图像数据DATA1的一部分和/或第二图像数据DATA2的一部分中的至少一个可在第一数据通信单元313与第二数据通信单元323之间传输。第一数据通信单元313可从第一存储器311接收第一图像数据DATA1的一部分，并且第二数据通信单元323可从第二存储器321接收第二图像数据DATA2的一部分。

[0071] 第一图像数据DATA1的一部分和第二图像数据DATA2的一部分可包括8至12个数据位。

[0072] 第一图像数据DATA1的一部分可以是对应于包含在第一块BP1中并且与第(m+1)条数据线D_{m+1}连接的像素P23和像素P43的图像数据。

[0073] 第一数据通信单元313可将第一图像数据DATA1的第二行数据中的蓝色数据B23传输给第二数据通信单元323。

[0074] 蓝色数据B23可以包含在由第一定时控制器310接收的第一图像数据DATA1中。然而，对应于蓝色数据B23的第二行第三列的像素P23与第(m+1)条数据线D_{m+1}连接并且从第二定时控制器320接收图像数据。

[0075] 同样地，第一数据通信单元313可将第一图像数据DATA1的第四行数据中的蓝色数据B43传输给第二数据通信单元323。

[0076] 第二数据通信单元323可向第二数据调整单元324提供由第一数据通信单元313传输的第一图像数据DATA1的一部分。

[0077] 因为没有图像数据从第二数据通信单元323传输，所以第一数据通信单元313不提供数据给第一数据调整单元314。然而，本发明不局限于此。例如，当图像数据从第二数据通信单元323传输至第一数据通信单元313时，第一数据通信单元313可向第一数据调整单元314提供所传输的图像数据。

[0078] 第一数据通信单元313和第二数据通信单元323可通过串行通信方案或者并行通信方案来传输数据。例如，可使用内置集成电路(I2C)、主动串行(AS)以及串行外围接口(SPI)通信方案。

[0079] 第一输出控制单元315可生成输出控制信号STV，并且可将输出控制信号STV输出至第一数据调整单元314。第二输出控制单元325可生成输出控制信号STV，并且可将输出控制信号STV输出至第二数据调整单元324。

[0080] 第一数据调整单元314可以通过以每行数据为基础输出和重新排列来自第一存储器313的第一图像数据DATA1,生成第一调制数据M_DATA1。

[0081] 第一调制数据M_DATA1可以通过考虑与每个像素连接的数据线时重新排列第一图像数据DATA1而获得的图像数据。

[0082] 第一数据调整单元314可在每当读取两行数据时重新排列行数据一次。例如,第一数据调整单元314可通过重新排列第一图像数据DATA1的第二行数据R21、G22以及B23而不重新排列第一图像数据DATA1的第一行数据R11、G12以及G13,生成第一调制数据M_DATA1。

[0083] 第一数据调整单元314可基于输出控制信号STV生成第一输出使能信号DE1_0。第一输出使能信号DE1_0可以是与输出控制信号STV的下降时间同步的时钟信号。

[0084] 第一数据调整单元314可输出第一输出使能信号DE1_0以及与第一输出使能信号DE1_0同步的第一调制数据M_DATA1。

[0085] 第二数据调整单元324可以以每行数据为基础从第二存储器321读取第二图像数据DATA2,并且可接收从第一数据通信单元313传输的第一图像数据DATA1的一部分。第二数据调整单元324可通过重新排列第二图像数据DATA2以及第一图像数据DATA1的一部分,生成第二调制数据M_DATA2。重新排列的第二图像数据DATA2以及第一图像数据DATA1的重新排列部分可施加于其各自对应的像素中。第二数据调整单元324可在每当读取两行数据时重新排列行数据一次。例如,第二数据调整单元324不重新排列第二图像数据DATA2的第一行数据R14、G15以及B16。第二数据调整单元324可重新排列第二图像数据DATA2的第二行数据R24、G25以及B26以及从第一数据通信单元313传输的蓝色数据B23。

[0086] 第二数据调整单元324可重新排列数据并且将蓝色数据B23输出至第(m+1)条数据线D_{m+1}、将红色数据R24输出至第(m+2)条数据线D_{m+2}、以及将绿色数据G25输出至第(m+3)条数据线。

[0087] 第二调制数据M_DATA2的第二行数据可包括作为第一图像数据DATA1的一部分的蓝色数据B23、红色数据R24以及绿色数据G25。

[0088] 第二数据调整单元324可基于输出控制信号STV生成第二输出使能信号DE2_0。第二输出使能信号DE2_0可以是与输出控制信号STV的下降时间同步的时钟信号。

[0089] 第二数据调整单元324可输出第二输出使能信号DE2_0以及与第二输出使能信号DE2_0同步的第二调制数据M_DATA2。在本发明的示例性实施方式中,第一定时控制器310与第二定时控制器320可在其间进行单向数据通信。然而,本发明不局限于此。例如,第一定时控制器310与第二定时控制器320可在其间进行双向数据通信。

[0090] 图6是示出了根据本发明示例性实施方式的图1中AA部分的透视图。图7是示出了根据本发明示例性实施方式的第一定时控制器与第二定时控制器的输入输出信号的图示。

[0091] 本发明的该实施方式可与上述关于图1至图5所描述的本发明的示例性实施方式相同或者基本相同,除了像素的结构、数据传输信号以及第一调制数据与第二调制数据之外。

[0092] 如图6所示,像素列中的像素可每u个像素(u是大于2的自然数)与位于其两侧的相邻数据线交替连接。如图6所示,例如,每个像素列中的像素以每两个像素与相邻数据线交替地连接。

[0093] 参照图6,在包含像素P13至P43的第三像素列中,例如,第一行像素P13与第二行像

素P23可连接至第m条数据线Dm,并且第三行像素P33与第四行像素P43可连接至第(m+1)条数据线Dm+1。

[0094] 参照图4、图6和图7,在第一定时控制器310连续地接收2u行数据时,数据传输信号SP1可具有u个时序脉冲(u是大于2的自然数)。在由第二定时控制器320连续地接收2u行数据时,数据传输信号SP1可连续具有u个脉冲。

[0095] 例如,因为像素以每两个像素与相邻数据线交替地连接,所以数据传输信号SP1可每当由第一定时控制器310或第二定时控制器320接收四行数据时具有两个序列脉冲。数据传输信号SP1在由第一定时控制器310或者第二定时控制器320接收第一行数据与第二行数据时不具有脉冲。数据传输信号SP1可在由第一定时控制器310或者第二定时控制器320接收第三行数据时具有脉冲,并且数据传输信号SP1可在由第一定时控制器310或者第二定时控制器320接收第四行数据时具有脉冲。

[0096] 数据传输信号SP1被脉冲时的定时可根据发生数据丢失时的定时来确定。因此,当与图6中的像素连接的数据线改变时,数据传输信号SP1被脉冲时的定时会改变。

[0097] 第一数据通信单元313与第二数据通信单元323可基于数据传输信号SP1在其间进行数据通信。第一数据通信单元313可将第三行数据中的蓝色数据B33以及第四行数据中的蓝色数据B43传输至第二数据通信单元323。

[0098] 第一数据调整单元314可在每当读取四行数据时重新排列行数据两次。例如,第一数据调整单元314不重新排列第一行数据R11、G12和B13以及第二行数据R21、G22和B23。第一数据调整单元314可通过重新排列第一图像数据DATA1的第三行数据R31、G32和B33以及第四行数据R41、G42和B43,可生成第一调制数据M'_DATA1。

[0099] 第二数据调整单元324可在每当读取四行数据时重新排列行数据两次。例如,第二数据调整单元324不重新排列第一行数据R14、G15和B16以及第二行数据R24、G25和B26。第二数据调整单元324可重新排列第二图像数据DATA2的第三行数据R34、G35和B36以及从第一数据通信单元313传输的蓝色数据B33。第二数据调整单元324可重新排列第二图像数据DATA2的第四行数据R44、G45和B36以及从第一数据通信单元313传输的蓝色数据B43。

[0100] 图8是示出了根据本发明示例性实施方式的方法的流程图。

[0101] 参照图1和图8,在操作S1中,第二定时控制器320可接收第二图像数据DATA2。第二图像数据DATA2可以是对应于第二块BP2的图像数据。同样地,第一定时控制器310可接收第一图像数据DATA1。第一图像数据DATA1可以是对应于第一块BP1的图像数据。

[0102] 第一块BP1和第二块BP2中的每一个均可包括与每隔一个像素与相邻数据线交替连接的像素。

[0103] 在操作S2中,第一图像数据DATA1的一部分可通过定时控制器之间的数据通信被传输。例如,第二定时控制器320可通过第一定时控制器310与第二定时控制器320之间的数据通信接收第一图像数据的一部分。第一图像数据DATA1的一部分可以是对应于与第(m+1)条数据线连接的像素的图像数据。

[0104] 在操作S3中,第二定时控制器320可重新排列第二图像数据以及第一图像数据DATA1的一部分并且可输出所重新排列的数据。

[0105] 第一定时控制器310和第二定时控制器320可于其间进行单向数据通信和双向数据通信。第一定时控制器310和第二定时控制器320可于其间进行串行通信或者并行通信。

[0106] 根据本发明的示例性实施方式的显示装置驱动方法通过在相邻定时控制器之间进行数据通信,即使在像素交替地设置时也能够没有数据丢失地驱动显示装置。

[0107] 尽管通过参照本发明的示例性实施方式示出和描述了本发明,但是对于本领域的普通技术人员显而易见的是,在不背离由以下权利要求限定的本发明的精神和范围的前提下,可对本发明的示例性实施方式进行各种形似以及细节的改变。

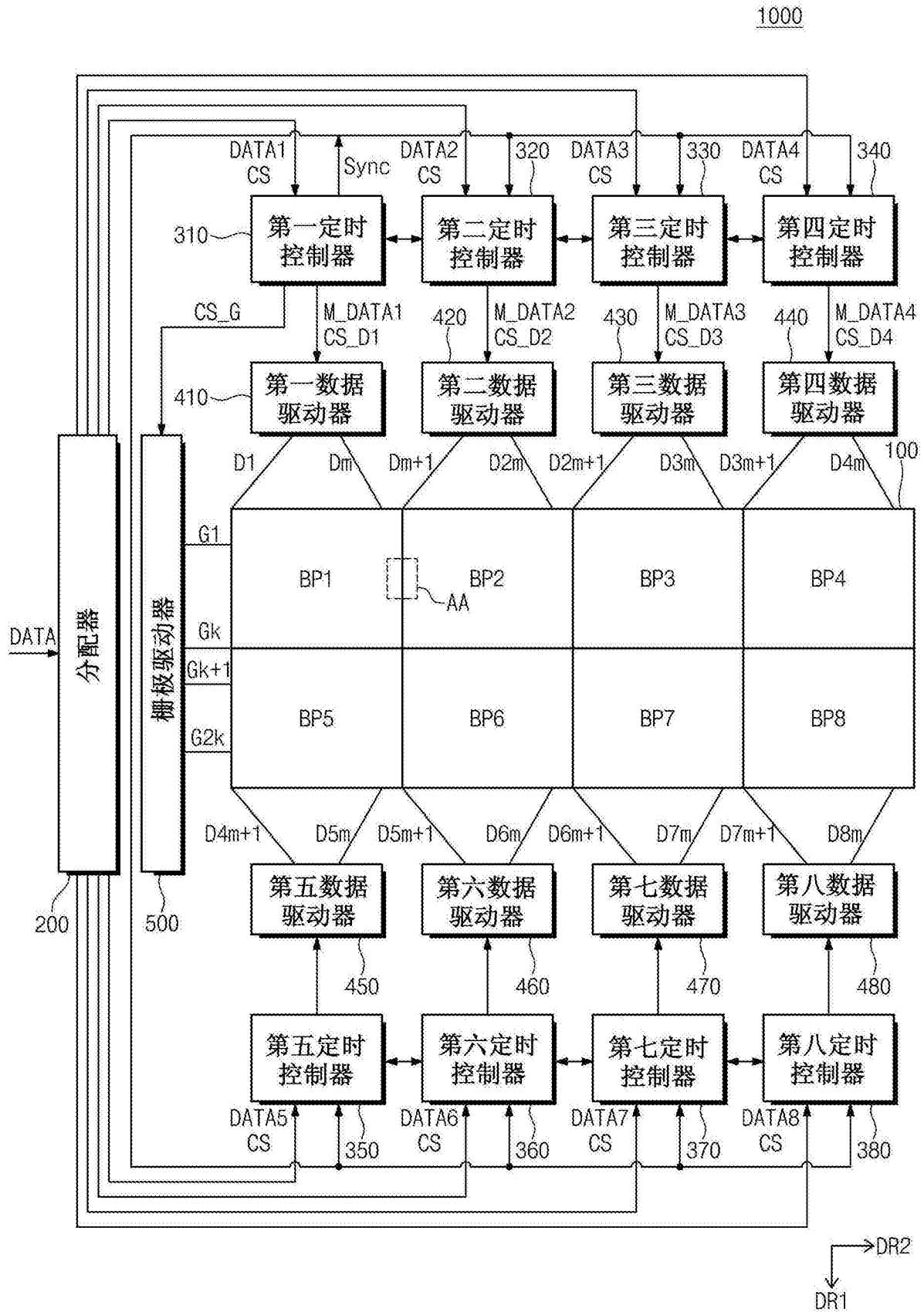


图1

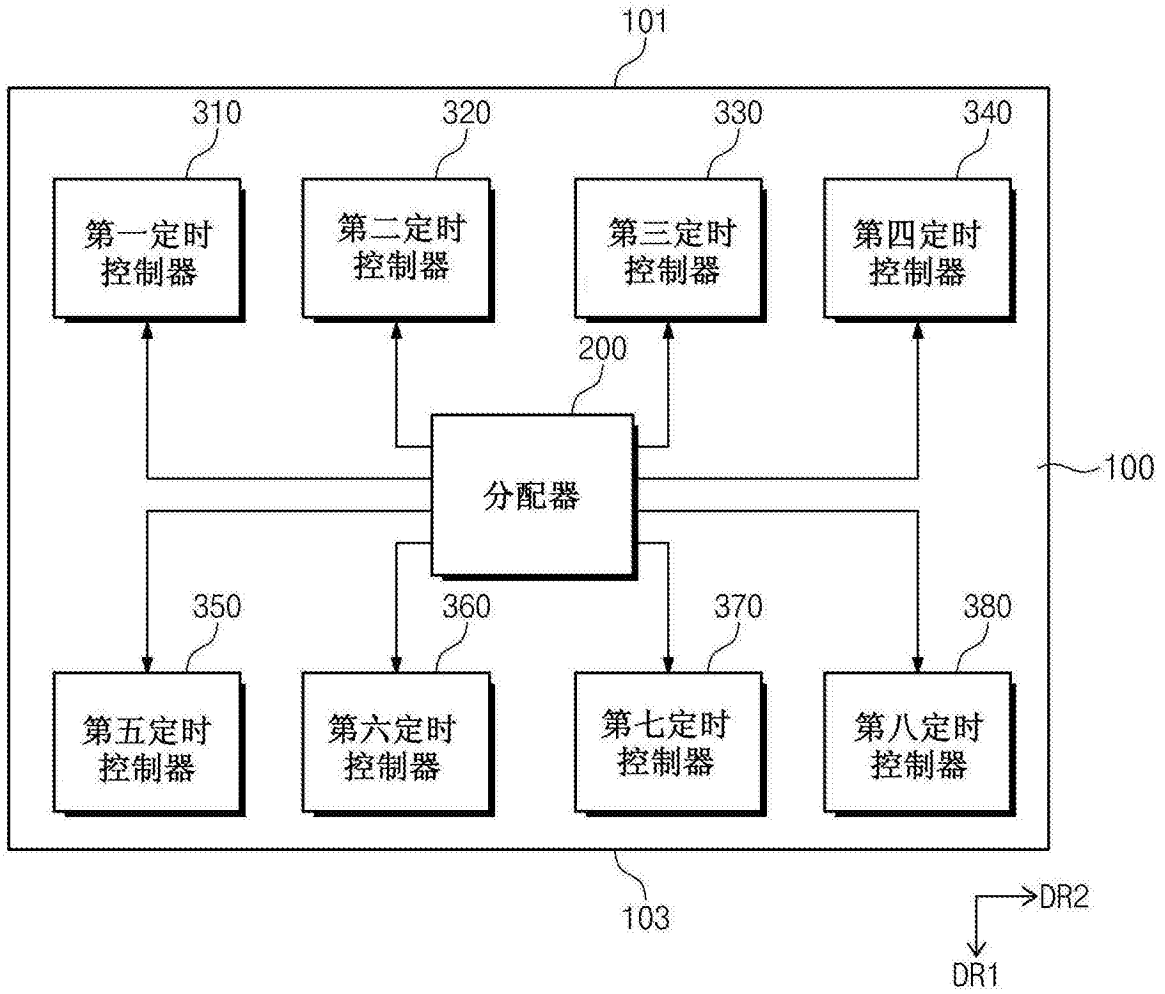


图2

AA

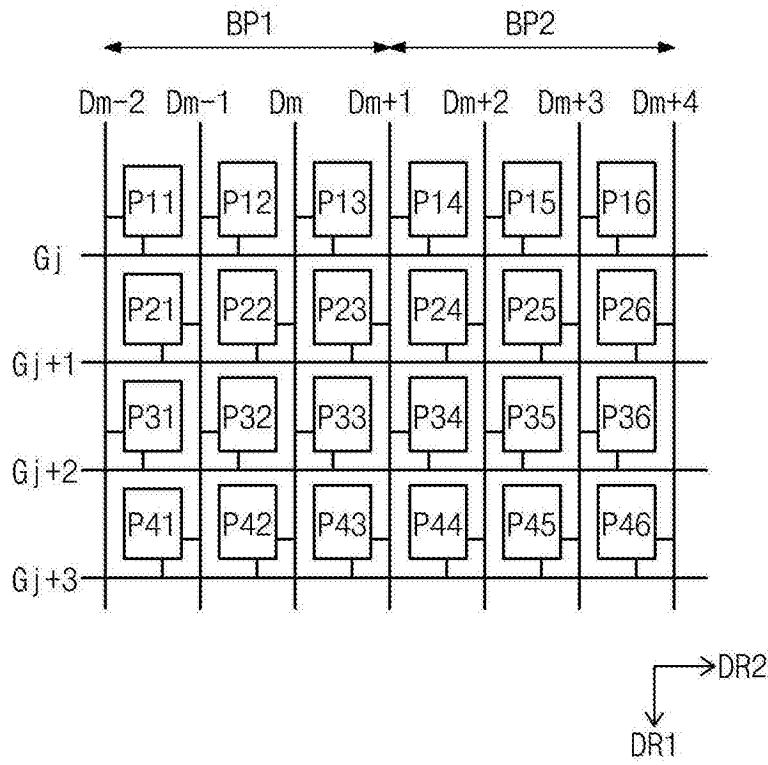


图3

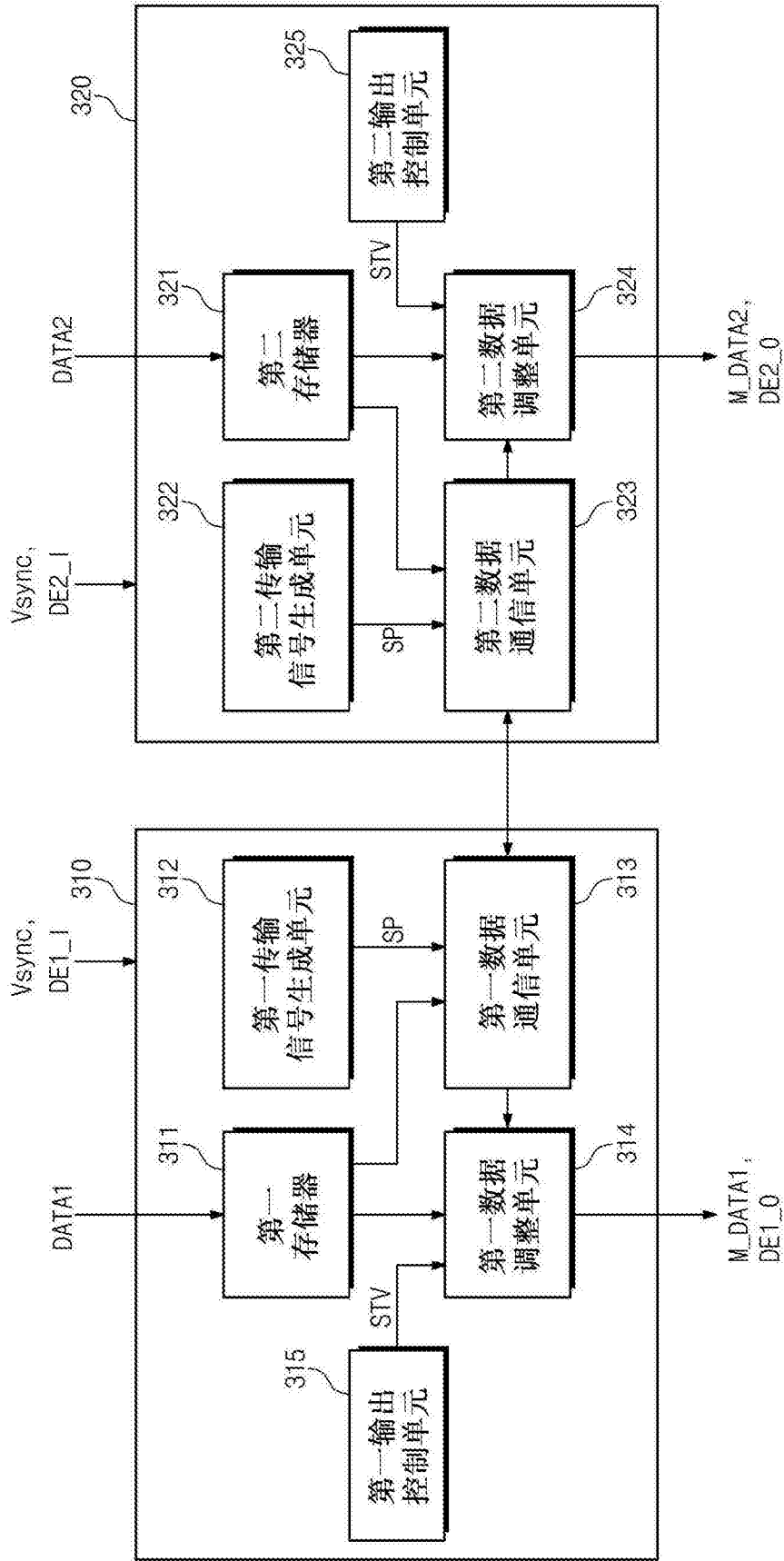


图4

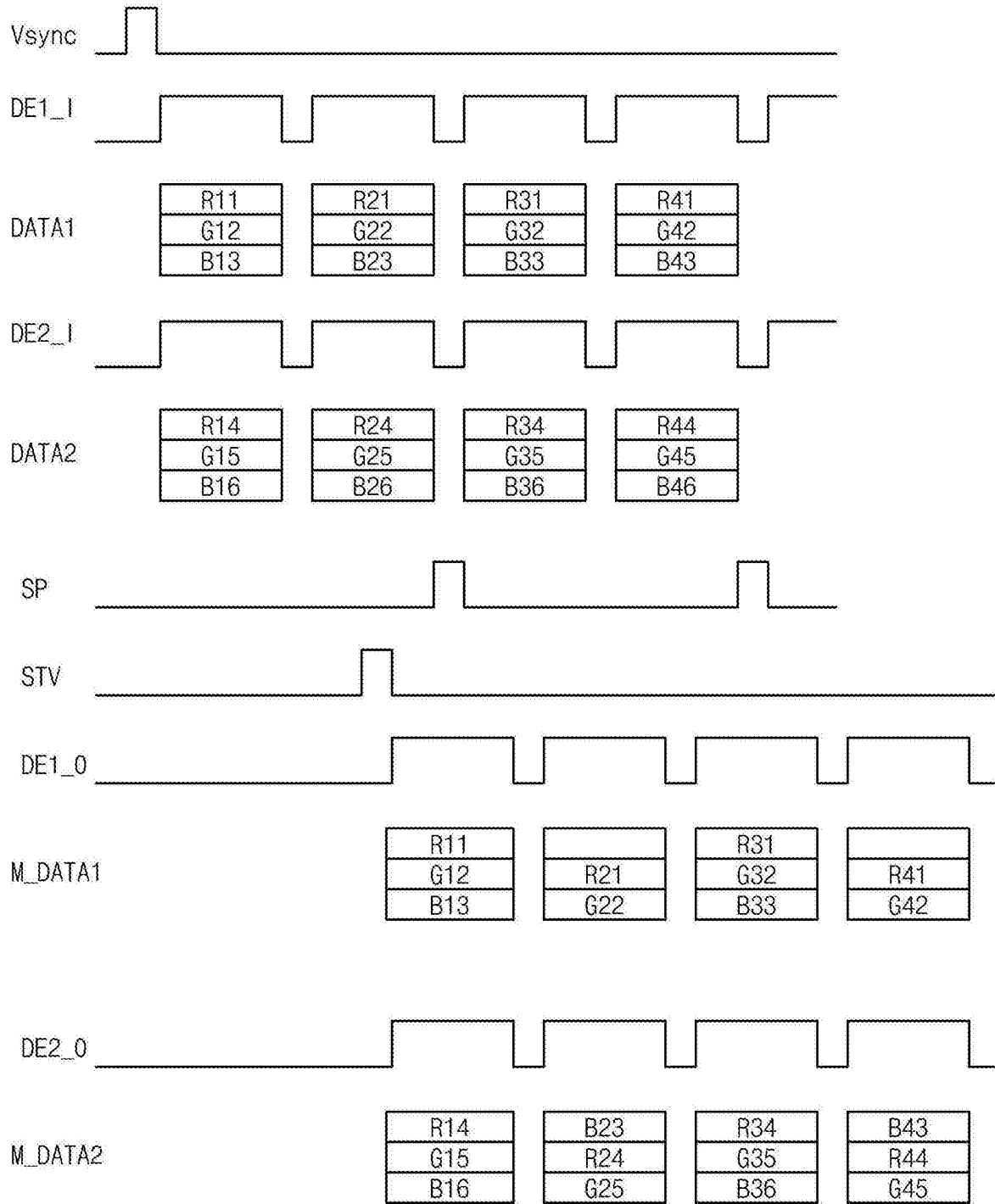


图5

AA

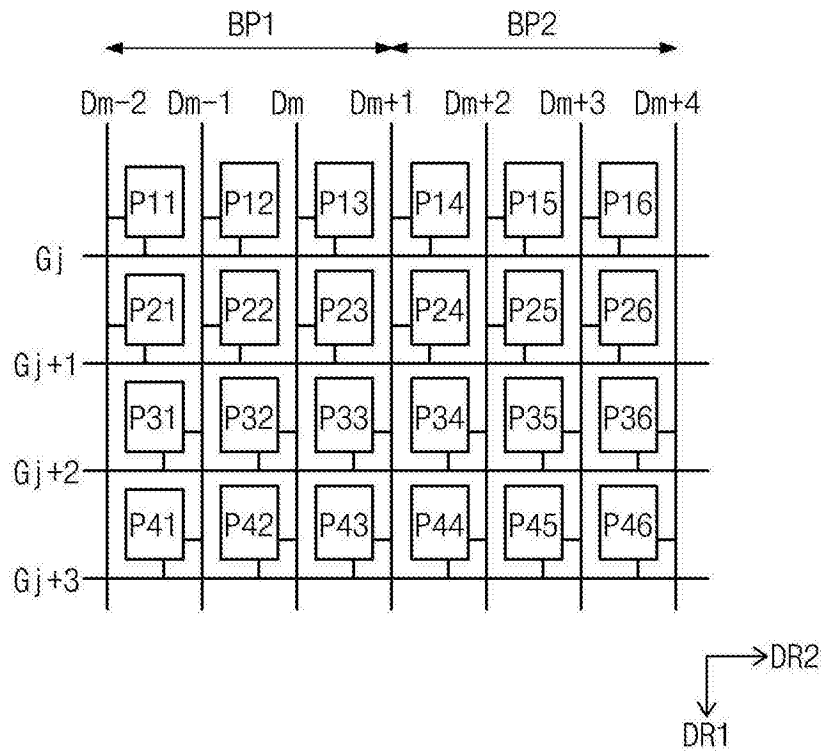


图6

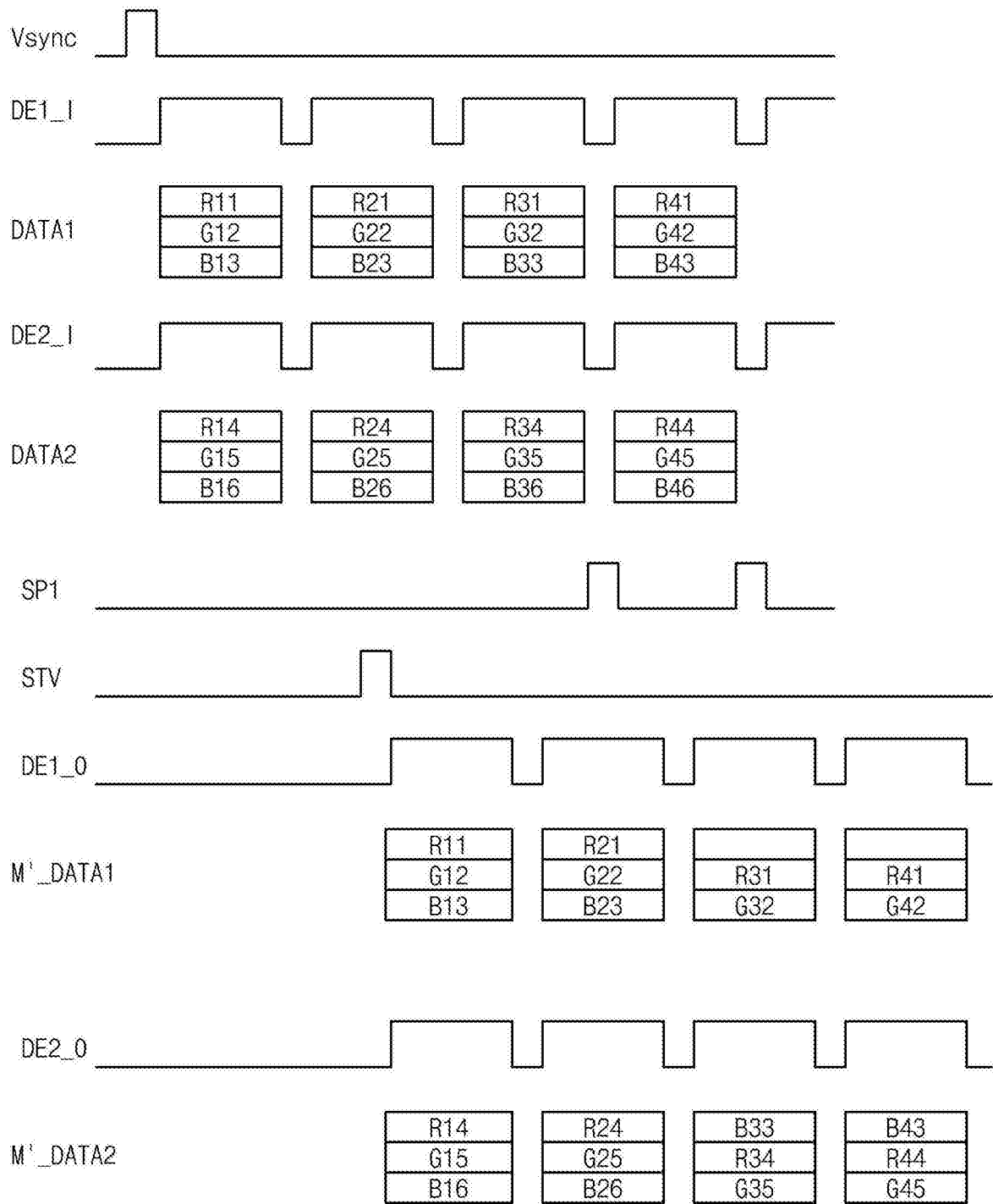


图7

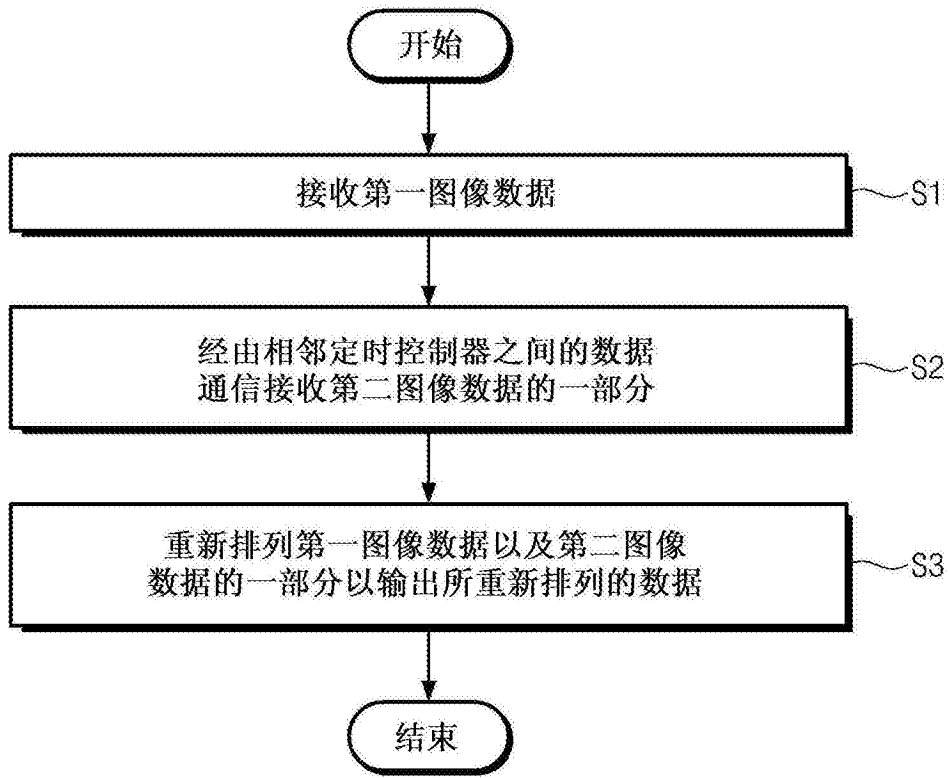


图8