

(此處由本局於收
文時黏貼條碼)

修正日期：101年4月

848636

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

101年4月16日修正替換頁

※申請案號：94133819

※申請日期：94年09月28日

※IPC分類：G06T 1/60、1/20

一、發明名稱：

(中) 用以取得一斷電延伸顯示識別資料(EDID)順從顯示控制器中的 EDID 之方法、多埠顯示控制器及其電腦程式產品

(英) Method for acquiring extended display identification data (EDID) in a powered down EDID compliant display controller, multi-port display controller, and computer program product thereof

二、申請人：(共 1 人)

1. 姓 名：(中) 塔美瑞斯有限責任公司

(英) TAMIRAS PER PTE. LTD., LLC

代表人：(中) 1. 莫瑞斯 丹納

(英) 1. MORRIS, DANA

地 址：(中) 美國德拉瓦州多佛市綠樹大道160號101室

(英) 160 Greentree Drive, Suite 101, Dover, DE 19904, U.S.A.

國籍：(中英) 美國 U.S.A.

三、發明人：(共 4 人)

1. 姓 名：(中) 艾里 諾爾貝許

(英) NOORBAKHSI, ALI

國 籍：(中) 美國

(英) U.S.A.

2. 姓 名：(中) 大衛 肯恩

(英) KEENE, DAVID

國 籍：(中) 美國

(英) U.S.A.

3. 姓 名：(中) 約翰 雷坦維

(英) LATTANZI, JOHN

國 籍：(中) 美國

(英) U.S.A.

99-3-18

4. 姓名：(中) 蘭姆 契路庫瑞
(英) CHILUKURI, RAM
國籍：(中) 美國
(英) U.S.A.

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ; 2005/02/18 ; 11/061,151 ☒ 有主張優先權
2. 美國 ; 2004/10/18 ; 60/620,094 ☒ 有主張優先權

五、中文發明摘要

發明之名稱：用以取得一斷電延伸顯示識別資料(EDID)順從顯示控制器中的EDID之方法、多埠顯示控制器及其電腦程式產品

本發明係相關一種顯示控制器，經由顯示介面耦合於顯示裝置和經由資料埠耦合於主機裝置，包括一處理器，被配置成處理可執行指令和相關資料；一單一記憶體裝置，用以儲存可執行指令和相關資料和對應於顯示裝置的延伸顯示資訊資料；和一橋接器部位，經由資料埠耦合單一記憶體裝置到主機裝置，其中橋接器部位總是在開機狀態，藉以即使當顯示控制器在關機狀態，諸如啟動處理期間等顯示控制器的關機狀態中，仍可由主機裝置提供對單一記憶體裝置的存取。

六、英文發明摘要

發明之名稱：Method for acquiring extended display identification data (EDID) in a powered down EDID compliant display controller, multi-port display controller, and computer program product thereof

A display controller coupled to a display device by way of a display interface and to a host device by way of a data port that includes a processor arranged to process executable instructions and associated data, a single memory device for storing the executable instructions and associated data and EDID corresponding to the display device, and a bridge portion coupling the single memory device to the host device by way of the data port, wherein the bridge portion is always in a powered in state thereby providing access to the single memory device by the host device even when the display controller is in a powered off state such as during a boot up process when the display controller is in the powered off state.

七、指定代表圖：

(一) 本案指定代表圖為：第(1)圖

(二) 本代表圖之元件符號簡單說明：

100：系統，102：顯示控制器，104：處理器，
 106：記憶體裝置，107：顯示器，
 108a：顯示資料通道型數位埠，
 108b：顯示資料通道類比資料埠，
 109：記憶體位置，110：外部視頻源，
 112：纜線，114：虛擬延伸顯示資訊資料部位，
 116：類比延伸顯示資訊資料部位，
 118：數位延伸顯示資訊資料部位，
 120：橋接器區，122：類比部位，
 124：板上電力調整器，126：外部電力供應器，
 128：自動活動偵測電路，130：仲裁電路，
 132：先進先出

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

(1)

九、發明說明

【發明所屬之技術領域】

本發明係相關於顯示裝置。尤其是，本發明說明用以使顯示裝置能夠存取可以儲存數位和類比顯示資訊之單一記憶體裝置的方法和設備。

【先前技術】

利用電腦，基本輸入輸出系統（BIOS）詢問電腦的埠以決定監視器是否存在。若監視器存在，則 BIOS 下載典型上包含在監視器內的唯讀記憶體（ROM）之標準化資料。此標準化資料典型上稱作延伸顯示識別資料（EDID），包含有關包括諸如監視器的類型、模型、和功能等資訊之監視器的資訊。典型上，BIOS 包含表列由電腦支援的所有各種監視器之表格。當監視器連接到埠時，BIOS 從 EDID 讀取選定的資訊並且比較 EDID 與儲存監視器資料的 BIOS。即使當關掉監視器時，標準協定仍需要 BIOS 讀取監視器的資訊。在此例中，由電腦經由監視器連接器供應少量電力以操作和存取 EDID 儲存裝置。

若發現 EDID 和儲存監視器資料的 BIOS 之間相配，則電腦系統被配置成利用此特別監視器類型和其性能。例如，若監視器具有音量控制或睡眠按鈕，則電腦被配置成支援此功能。然而，若來自 EDID 的資訊與儲存監視器資料的 BIOS 不相配，則電腦假設其正在與”古董”監視器通訊。古董監視器是一意指具有基本功能的監視器之語詞，

(2)

諸如相當舊型過時的監視器等。

目前，DDC 監視器（顯示資料通道）包括諸如 EEPROM 等儲存裝置，儲存有關諸如監視器的解析度和更新率等監視器的性能之 EDID。EDID 格式是一由 VESA（視訊電子標準協會）所發展的標準資料格式以促進監視器/主機電腦的相容性。目前，在 1994, 8, 12 版本 1.0 修正版 0 的顯示資料通道（DDC.TM.）標準之附件中說明目前的 EDID 格式。就利用 DDC 監視器的個人電腦而言，系統軟體存取儲存在監視器內之與 DDC 有關的 EDID。系統軟體又決定安裝在系統中的視頻控制器類型。視頻控制器被用於控制和配置發送到監視器的視頻資料。然後，系統軟體比較從 DDC 監視器所獲得的更新率與視頻控制器的性能以決定設定在視頻控制器上的適當更新率，視頻控制器之後控制監視器。

典型上，EDID 是即使關掉監視器時主機仍可存取的顯示資訊。在支援“雙介面”（支援類比和數位連接器）的監視器中，典型上具有兩分開的標準 EDID ROM 裝置，位在平板控制器板上，儲存類比和數位 EDID。透過專屬 DDC 匯流排存取 EDID。在習知雙板平板控制器設計中，從供應有用於類比 EDID ROM 的類比纜線（VGA DDC 纜線）和用於數位 EDID ROM 的數位纜線（DDC_DVI 纜線）之主機電力供應電力給位在平板控制器上的兩 EDID ROM 裝置。在平板控制器板上具有兩 EDID ROM 裝置的成本非常昂貴。

(3)

因此，由於目前成本壓力的市場，所以需要有不具有兩分開的 EDID ROM 裝置之下經由 DDC 埠支援 EDID 之解決方案。

【發明內容】

說明從單一記憶體支援類比和數位 EDID 的方法和裝置。

在一實施例中，說明一種劃分顯示控制器中單一記憶體裝置的記憶體空間之方法，該顯示控制器具有各個能夠連接到適當類型視頻源之部份資料埠和被配置成處理可執行指令和相關資料之一處理器。該方法包括配置記憶體空間的第一部位用於儲存可執行指令和相關資料；及配置記憶體空間的第二部位用於儲存延伸顯示資訊資料，其中不管顯示控制器的電力狀態如何，資料埠及/或處理器總是都可以存取第一和第二部位。

經由顯示介面耦合於顯示裝置並且經由部份資料埠耦合於主機裝置之顯示控制器包括一處理器，被配置成處理可執行指令和相關資料；一單一記憶體裝置，用以儲存可執行指令和相關資料和對應於顯示裝置的 EDID；和一橋接器部位，經由資料埠耦合單一記憶體裝置到主機裝置，其中橋接器部位總是在開機狀態，藉以即使當顯示控制器在關機狀態，諸如啟動處理期間等顯示控制器的關機狀態中，仍可由主機裝置提供對單一記憶體裝置的存取。當顯示控制器在關機狀態中時，由主機裝置供給電力給橋接部

(4)

位和單一記憶體裝置，使得主機裝置能夠視需要從單一記憶體裝置存取和檢索適當 EDID。

【實施方式】

現在將詳細說明本發明的特定實施例，該實施例的例子圖解在附圖中。儘管利用特定實施例說明本發明，但是應明白本發明並不侷限於所說明的實施例。相反地，只要不違背附錄於後的申請專利範圍所定義之本發明的精神和範疇，可涵蓋其他選擇、修正、和同等物。

DDC 監視器（顯示資料通道）包括諸如 EEPROM 等儲存裝置，儲存有關諸如監視器的解析度和更新率等監視器的性能之 EDID。在支援雙介面”（即支援類比和數位連接器）的監視器中，典型上具有兩分開的標準 EDID ROM 裝置，位在平板控制器板上，各自儲存類比和數位 EDID。除了 EDID ROM 裝置之外，監視器又包括監視器控制器，該監視器控制器本身包括具有相關程式記憶儲存體，該相關程式記憶儲存體被配置當作典型上被配置成串列周邊介面（SPI）快閃串列 ROM 之可程式化 ROM 裝置。在 FLAT 面板控制器板上需要 SPI 快閃 ROM 以保有控制面板本身的必要韌體常式。將由我們晶片上的微控制器呼叫這些常式以在某些時候執行需要的命令。應注意串列周邊介面（SPI）是能夠在全雙工模式中操作的多數裝置（至少一個稱作主裝置，其他稱作從裝置）之間串列（即一次一位元）交換資料的介面。藉由全雙工，意謂資料能夠同時

(5)

以雙向傳送。SPI 最常用於中央處理單元（CPU）和周邊裝置之間的通訊之系統中。也可以經由 SPI 連接兩微處理器。

利用此點，本發明利用處理器記憶體中任何未使用的部位（諸如 SPI 快閃串列 ROM）儲存 EDID，藉以去除以外來記憶體裝置儲存 EDID 之浪費成本的使用。在此方法中，藉由使用處理器已經在使用的 SPI 快閃 ROM 儲存 EDID，本發明省下以前另外要具有只專門儲存 EDID 的分開 ROMs 之成本。在此方式中，無須具有兩分開的 EDID ROM 裝置就可使 DDC 埠（若需要的話，是類比和數位埠）利用得到 EDID。

現在將以顯示控制器電路的角度說明本發明。應注意的是雖然以適用於任何數目和種類的平板顯示監視器之平板顯示控制器說明該顯示控制器，但是本發明的控制器電路適用於認為適當的任何顯示器類型。因此，本文所說明的平板顯示器包括適合與電腦和任何需要顯示器的其他裝置一起使用之液晶顯示（LCD）類型監視器。

圖 1 圖示為包括根據本發明的實施例之本發明的顯示控制器 102 之實施的系統 100。如圖示，顯示控制器 102 包括耦合於記憶體裝置 106 之處理器 104，該記憶體裝置 106 以 SPI-ROM 106 形式配置以在與儲存處理器 104 所處理的可執行指令和相關資料之那些記憶體位置 109 分開且明顯不同的特定記憶體位置儲存與顯示器 107 相關的 EDID。在說明的實施例中，系統 100 又包括在外部視頻源 110（諸如

(6)

電腦或 PC 主機等) 和顯示控制器 102 之間提供傳輸鏈結之部份資料埠 108。一般而言，系統 100 可包括任何數目和類型的資料埠 108，然而，為此討論的目的，系統 100 為雙介面類型系統，包括顯示資料通道 (DDC) 類型數位埠 (稱作 DDC-DVI 埠 108a) 和 DDC 類比資料埠 (稱作 DDC-VGA 埠 108b)。顯示控制器 102 使用用於類比顯示的 DDC-VGA 埠 108b 和用於數位顯示的 DDC-DVI 埠 108a 經由纜線 112 耦合於視頻源 110。應注意的是 DDC 標準是定義監視器和包括在所連接之視頻源中的顯示配接器之間的通訊通道之標準。監視器使用此通道運送其識別和性能到顯示配接器。

在所說明的實施例中，SPI-ROM 106 被劃分成包括虛擬 EDID 部位 114，該虛擬 EDID 部位 114 又被劃分成用於儲存類比顯示資料之類比 EDID 部位 116 和用於儲存數位顯示資料之數位 EDID 部位 118。在特定實施中，類比 EDID 部位 116 橫跨記憶體位置 000-100 而數位 EDID 部位 118 橫跨記憶體位置 101-1FF，但是，當然也可以認為適當的任何方式加以配置。

一部分控制器 102 被劃分成被稱作橋接器區 120 的部位，其充作 DDC-VGA 埠 108b 和 DDC-DVI 埠 108a 和 SPI 快閃 ROM 106 之間的橋接器 (下面將參考圖 2 詳細說明橋接器區 120)。應注意的是橋接器區 120 又包括類比部位 122。在操作期間，藉由存取儲存適當 EDID 之 ROM 106 的那部位 (用於類比資料的部位 116 和用於數位資料的部位 118

(7)

），由橋接器區 120對來自埠 108的其中之一的任何 EDID 讀取請求起作用。然後，橋接器區 120將從 SPI 快閃 ROM 106所讀取的資料傳遞回到請求埠。

在所說明的實施例中，控制器 102遵守 Inter-IC（積體電路間）匯流排（I2C）協定，該協定說明具有稱作 SDA（Serial Data 線）和 SCL（Serial Clock 線）的 2 主動式雙向配線和接地連接之積體電路之間的通訊鏈結。連接到 I2C 匯流排的每一裝置都具有他們自己的特有位址，該特有位址依據功能可充作接收器及 / 或發送器。例如，LCD 驅動器只是接收器，而記憶體或 I/O 晶片可以是發送器或接收器。

因此，在 I2C 資料組讀取期間，橋接器區 120將與 EDID 有關的每一位元組資料轉換成資訊的串列位元並且傳遞它通過請求的 DDC 埠之 2 配線 I2C 匯流排。在稱作 OFF_Mode 的期間（當由類比部位 122偵測時，板上電力調整器 124是 OFF 期間），如圖 3 所示，透過纜線 112和其相關通道，來自外部電力供應器 126的電力經由任一活動的 DDC 埠（即 DDC-DVI 埠 108a 或 DDC-VGA 埠 108b）供應到控制器 102和 SPI-ROM 106。在此方式中，即使關掉包括在控制器 102中的電力調整器 124，但是橋接器區 120和 ROM 106仍可接收足夠電力以在啓動期間提供必要的 EDID。在電力轉換過渡期間（即在當板上電力調整器 124是關上時之 OFF_MODE 和當板上電力調整器 124是接通時之 ON_MODE 之間，反之亦然），類比部位 122知道何時

(8)

板上電力調整器 124 從關轉換成開，反之亦然。在 OFF-mode 期間，由其中一或另一 DCC 埠 108 經由纜線 112 供應電力給橋接器區 120 和 SPI FLASH ROM 106 二者。在所說明的實施例中，電力供應器 126 運作以經由如圖 3 所示之梯級二極體 302 的兩分支提供電力（應注意的是，爲了簡化，只圖示連接器的其中之一）。爲了避免 Off_Mode 中的閉鎖問題（當實際上只有一被供給電力的控制器 102 部位是橋接器區 120 時），橋接器區 120 中的數位邏輯被設定成已知狀態。

在電力從 OFF 到 ON 的例子中，類比區 122 偵測板上調整器 124 是活動的並且提供電力，結果從自電力供應器 126 提供電力之 DDC 埠 108 的其中一活動的 DDC 埠轉換成現在活動的板上調整器 124。在此方式中，因爲偵測在板上和板外的電力供應之間的任何電力過渡並且採取適當轉換行動以避免任何電力轉換的雜訊脈衝，所以橋接器區 120 總是接收到電力。

應注意的是，在從 OFF 到 ON 期間的電力過渡期間（即當電力調整器 124 接通時），允許任何未完成的 EDID 讀取循環繼續直到其循環結束。在此討論的內容中，未完成的 EDID 讀取循環是當請求 DDC 埠正從 ROM 106 讀取 EDID 並且 I2C STOP 條件尚未到達時的情況。在完成 EDID 讀取操作所需的時間週期期間，在爲任何接下來的 EDID 讀取請求轉換到 On 模式之前，控制器 102 等待未完成的 EDID 讀取循環的結束。在板上電力調整器 124 接通

(9)

的期間（On-Mode），橋接器區120在用於其他用戶端裝置之處理器104的服務請求和從埠108到SPI FLASHROM 106的EDID讀取請求之間做仲裁。

位在橋接器區120的類比部位122之任何自動活動偵測電路（下面將詳細說明）被設計成偵測控制器102中的電力調整器124何時開或關。在所說明的實施例中，偵測係依據電流 T_{CLK} 活動的決定，其中 T_{CLK} 是平板控制器內部時脈。例如，在 T_{CLK} 活動表示板上水晶鐘是活動時，則電力調整器124被決定是接通的，反之，低 T_{CLK} 活動表示電力調整器124被決定是關上的。

因為在Off模式中具有有限的電力預算，所以板上電力調整器124是關上時，啟動以RC為基礎的低頻率時脈以驅動橋接器電路120和SPI_Flash ROM時脈。然而，在On模式中，因為SPIFlash ROM 106和橋接器電路120的電力都從板上電力調整器124提供，所以關上低頻率時脈及板上水晶鐘被啟動。在此方式中，藉由無縫式轉換時鐘，所以在EDID讀取或平板控制器操作期間不會發生雜訊脈衝或故障。

在關機模式期間，由電力供應器126產生虛擬EDID操作所需的電力並且經由纜線112提供。然而，在開機模式中，因為將在較高時脈頻率中操作控制器102，所以電流需求將增加。在此情況中，纜線112將無法支援必要的電流，因此，需要從纜線112轉換到板上電力供應器124。然而，需要符合兩條件以使此轉換生效。在任何顯示產品

(10)

中，需要有能夠由內部震盪器、外部震盪器、或時脈源產生的參考時脈（ T_{CLK} ）。此時脈的存在表示晶片在電力接通模式中。自動活動偵測電路 128 看著此時脈信號 T_{CLK} 並且依據其正在切換或是低的以充電電容器。電容器電壓驅動放大器或反相器，並且若電容器電壓超過放大器或反相器的臨界電壓，則使邏輯狀態改變。例如，在顯示產品中，通常具有微控制器介面並且一旦控制器在電力接通模式中可以改變暫存器位元。如上述， T_{CLK} 信號本身足以進行電力切換。為了使系統更加健全，除了 T_{CLK} 之外，在電力中斷模式是低的或“0”時偵測來自暫存器位元的信號。然而，一旦電力是接通的，則此位元可使用低頻率模式程式化成高的或“1”。此位元和 T_{CLK} 的邏輯組合（ act 和 $/act$ ）被用於進行電力切換。

因為所說明的控制器 102 是 I2C 順從，所以 I2C 協定說明書表示在在匯流排上開始實施資料轉移之連接到 IC 匯流排的任何電路被視作匯流排主導者，將那時連接到該匯流排的所有其他電路視作匯流排從屬。在 I2C 協定中，當從屬無法跟上主導者讀或寫命令時，從屬藉由保持 2 時脈（兩配線 I2C 的其中之一）是低的（稱作時脈加寬）以保留匯流排（即使匯流排活動暫停）。因此因為控制器 102 從屬於當作主導者的視頻源 110（諸如 PC 主機等），所以當 PC 主機 110 想要經由 DDC-VGA 108b 或 DDC-DVI 108a 從 ROM 106 讀取 EDID 時，VESA 標準不允許控制器 102 保留任一連接到埠 108 的匯流排。換言之，VESA 標準

102年3月20日修正替換頁

假設總是用得上 ROM 106並且 PC 主機 110可經由其中一或另一 DDC 埠 108從 ROM 106讀取 EDID。因此，為了遵守 VESA 標準並且仍然維持 I2C 順從，仲裁電路 130用於執行需要讀取 ROM 106之 EDID 讀取請求和來自控制器 102內的其他用戶端裝置之請求。在特定實施例中，仲裁設計利用保留從 ROM 讀取的 EDID 資料之 FIFO 132。在請求 VGADDC 埠讀取 FIFO 132（一個位元組接著一個位元組）的同時，經由請求 DDC 埠（串列 IC 埠）一位元接著一位元地發送每一位元組資料。當 FIFO 132幾乎是空的時，在其他請求用戶端被中斷的同時，為了滿足任何暫時擱置的 EDID 讀取請求，FIFO 132再次到 ROM 106存取，直到以適當資料補充 FIFO 132為止。

圖 2圖示根據本發明的實施例之橋接器電路 200。應注意的是，橋接器電路 200是一圖 1所示和所說明之橋接器電路 120的特別實施。橋接器電路 200包括用於每一 DDC 埠 108之 DDC PORT 控制器區段 202（與埠 108a 有關的 202a 和與 108b 有關的 202b）。當電力調整器 124關掉（Off_Mode）時，由任一 DDC 埠纜線（VGA/DVI）供應電力，饋送電力到晶片的橋接器區和 SPIFLASHROM 106。在此期間，其中一 DDC PORT 控制器區段 202（VGA/DVI）負責發送 EDID 讀取請求到 SPI 狀態機器（SPI_SM）控制器 204。SPI_SM 控制器 204反應 EDID 讀取請求以從 SPI Flash ROM 106的適當部位讀取被請求的資料並且傳遞所讀取的資料回到適當的 DDC_PORT 控制器 202。然後，

(12)

DDC_PORT 控制器 202 將每一位元組的與 EDID 相關資料轉換成串列位元的資訊並且傳遞它通過活動 DDC 埠 108 的 I2C 匯流排。

如上述，在 I2C 協定中，當從屬裝置無法跟上主導者讀或寫命令時，從屬裝置可藉由使 I2C 時脈（兩配線 I2C 的其中之一）變低（時脈加寬）以使匯流排（更可能的是暫停匯流排活動）不再做更進一步的活動。在所說明的實施例中，平板控制器 102 是從屬裝置而 PC 主機是主導者。當 PC 主機想要經由 VGA DDC 埠 108b 或 DVI DDC 埠 108a 從 ROM 106 讀取 EDID 資料時，VESA 標準假設 ROM 106 總是用得到（即 PC 主機可經由 DDC 埠 108 從 ROM 106 讀取 EDID 資料）。因此，VESA 標準不用於從屬裝置（控制器 102）以當資料未就緒時可保留住請求的 DDC 埠 108。因此，為了維持與 VESA 標準之間的順從，仲裁時脈 130 提供一仲裁服務，使處理器 104 能夠跟上需要到 ROM 106 存取之 EDID 讀取請求率和來自平板控制器 102 內的其他電路之請求。

為了幫助仲裁 ROM 存取請求，FIFO 132（在此例中是 8 位元組深）保留住來自 ROM 106 的 EDID 讀取。請求 DDC 埠介面時脈讀取來自 FIFO 132 的請求 EDID（一位元組接著一位元組）並且經由請求的 DDC 埠一位元接著一位元地發送每一位元組資料到 PC 主機 110。當 FIFO 132 幾乎是空的時，處理器 104 舉起表示為了以額外的請求 EDID 填充 FIFO 132，處理器 104 需要中斷其他請求用戶

(13)

端裝置之旗標。在此方式中，視需要提供請求的 DDC 埠到 ROM 106存取，卻不需求助於維持對 VESA 標準的順從之時脈加寬。當重新補充 FIFO 132時，處理器 104放下該旗標並且允許其他請求用戶端到 ROM 106存取。

圖 4圖示根據本發明的實施例之示範性自動活動偵測電路 400。自動活動偵測電路 400被設計用以偵測控制器中的電力調整器何時被接通或關掉。當接通電力調整器時， T_{CLK} 正在切換，相反地，當電力調整器被關掉時， T_{CLK} 是 0。當 T_{CLK} 正在切換並且節點 N1將充電成高電壓使節點 N2變成高的時，自動活動偵測電路 400將充電電容器 C1。若從暫存器控制設定 $iCORE_DETECT$ 是高的，則節點 N3將是高的，如此會產生輸出 ACT 信號變成高的，表示控制器電力是開的。也可經由 $iEDID_EN_PAD$ 生效信號（是接合選擇信號）將 ACT 設定成 ONE。

另一選擇是，當 T_{CLK} 是零時，不充電電容器 C1並且高阻抗電阻器 R2將降下節點 1，使節點 2變低，因此節點 N 變低，產生輸出 ACT 信號變低，表示控制器電力關掉。

圖 A 圖示根據本發明的實施例之處理 500的詳細流程圖。處理 500開始於 502，決定平板控制器（FPC）是否開著。若決定控制器是開著，則在 504和在 506中，同意 DDC 埠狀態機器到虛擬 EDID ROM 存取，從虛擬 EDID ROM 讀取被請求的 EDID 並且在 508中決定 DDC 埠狀態機器是否忙碌。回到 502，若決定控制器是關的，則控制直

(14)

接從 502 傳遞到 508，若在 508 中決定 DDC 狀態機器是忙碌，則傳遞控制回到 506，否則在 510 中同意控制器狀態機器到 ROM 存取。在 512 中，決定其他埠是否正請求到 ROM 存取。若沒有其他埠正請求存取，則在 514 中控制器服務所有請求，否則在 516 中控制器服務所有請求並且提供任何請求埠到 ROM 存取。

圖 5B 為在根據本發明的實施例之具有用以處理可執行指令和相關資料之處理器和部份資料埠的視頻控制器中取得延伸顯示識別資料 (EDID) 之處理 520 的詳細流程圖。處理 520 開始於 522，在 522 中啟動板上電力供應器，並且在 524 中解開板外電力供應器，該板外電力供應器被配置成當啟動板上電力供應器時，提供電力給記憶體裝置。接著在 526 中，從板上電力供應器提供電力到用以儲存 EDID 和可執行指令和相關資料之記憶體裝置，並且在 528 中從板上電力供應器提供電力到能夠提供高頻時脈信號之板上時脈電路。在 530 中，從板上時脈電路提供高頻時脈信號到記憶體裝置，在 532 中，若當啟動板上電力供應器時，記憶體讀取操作正在進行中，則在 534 中完成記憶體讀取操作。

圖 5C 為根據本發明的實施例之仲裁所取得的延伸顯示資訊資料 (EDID) 之處理 536 的詳細流程圖。處理 536 開始於 538，在 538 中請求資料埠產生記憶體存取請求，並且在 540 中同意以仲裁電路到記憶體裝置的存取。在 542 中，從記憶體裝置讀取 EDID 到資料緩衝器，並且在 544 中

(15)

儲存所讀取的 EDID 在資料緩衝區，並且在 546 中請求埠以請求資料埠讀取部份儲存的 EDID。在 548 中，以處理器產生處理器記憶體存取請求，並且在 550 中，決定資料緩衝器是否被決定是滿的。若決定資料緩衝器是滿的，則決在 552 中同意處理器記憶體存取請求，及無論如何，在 554 中請求埠都繼續從緩衝器讀取。在 556 中，決定緩衝器是否幾乎空的，若決定幾乎空的，則在 558 中，同意請求埠到記憶體的存取，不然，請求埠繼續從緩衝器讀取資料。

圖 5D 為根據本發明的實施例之使用 inter-IC (積體電路間) (IC2) 協定取得 EDID 的處理 560 之詳細流程圖。處理 560 開始於 562，在 562 中以主機裝置產生 EDID 讀取請求，並且在 564 中經由請求埠傳遞 EDID 讀取請求到記憶體裝置。在 566 中，從記憶體裝置轉移被請求的 EDID 到資料緩衝器，而在 568 中同意處理器對記憶體的存取並且在 570 中，從緩衝器以一位元組接著一位元組的方式讀取被請求的 EDID；及在 572 中，經由請求資料埠一位元接著位元發送每一位元組資料到主機裝置。在此方式中，視需要提供請求資料埠對記憶體裝置的存取，卻不必時脈加寬，藉以維持對 VESA 標準的順從。

圖 5E 為根據本發明的實施例之用於維持低電力預算的電力切換程序 574 之詳細流程圖。處理 574 開始於 576，在 576 中決定板上電力供應器是否活動。若板上電力供應器未活動，則在 578 中，藉由板外電力供應器經由連接器提供電力到顯示控制器，並且在 580 中，接通被配置成提

(16)

供低頻時脈信號的低電力低頻時脈，藉以維持電力。

然而，當在 576 中決定板上電力供應器未活動時，則在 582 中只藉由板上電力供應器供應電力到顯示控制器，及在 584 中關掉低頻時脈，並且在 586 中接通被配置成提供高頻時脈信號之高頻時脈。

圖 5F 為根據本發明的實施例之用於自動偵測顯示控制器中的活動電力供應器之處理 588 的詳細流程圖。處理 588 開始於 590，在 590 中，在輸入節點接收參考時脈信號，並且在 591 中，在耦合於輸入節點的第一電阻器產生第一電壓。在 592 中，依據第一電壓充電耦合到第一電阻器的電容器，或不充電，及在 593 中讀取電容器輸出電壓。在 594 中，決定電容器輸出電壓是否是 HIGH，若決定是 HIGH，則在 595 中決定參考時脈信號是活動的，另一方面，若電容器輸出電壓不是 HIGH，則在 596 中決定參考時脈信號是不活動的。

圖 6 為可使用本發明的電路之圖形系統 600。系統 600 包括中央處理單元（CPU）610、隨機存取記憶體（RAM）620、唯讀記憶體（ROM）625、一或多個週邊設備 630、主要儲存裝置 640 及 650、圖形控制器 660、和數位顯示單元 670。CPUs 610 又耦合於一或多個輸入/輸出裝置 690，這些輸入/輸出裝置 690 可包括諸如軌跡球、滑鼠、鍵盤、麥克風、觸感式顯示器、轉換器和閱讀機、磁帶和紙帶閱讀機、數位板、電子筆、聲頻或手寫辨識器等，或諸如其他電腦等其他眾所皆知的輸入裝置，但不侷限於此。圖

(17)

形控制器 660 產生影像資料和對應的參考信號，並且提供二者到數位顯示單元 670。例如，可依據從 CPU 610 或從外部編碼器（未圖示）所接收的畫素資料產生影像資料。在一實施例中，以 RGB 格式提供影像資料並且參考信號包括技術中眾所皆知的 V_{SYNC} 和 H_{SYNC} 信號。然而，應明白可以其他格式的影像、資料、及 / 或參考信號實施本發明。例如，影像資料可包括也具有對應的時間參考信號之視頻信號資料。

雖然只說明一些本發明的實施例，但是應明白只要不違背本發明的精神和範圍，可以其他許多特定形式具體實施本發明。這些例子應只視作圖解說明而非限制，並且本發明並不侷限於本文所給予的細節，而是只要在附錄於後的申請專利範圍和其同等物的完整範圍中可進行各種修正。

儘管已利用特定實施例說明本發明，但是可有落在本發明的範圍內之各種選擇、變更、和同等物。又應注意的是，有許多實施本發明的處理和裝置之其他方式。因此，本發明應被解釋成包括所有此種落在本發明的真正精神和範圍內之選擇、變更、和同等物。

【圖式簡單說明】

圖 1 為包括根據本發明的實施例之本發明的顯示控制器之實施的系統圖。

圖 2 為根據本發明的實施例之橋接器電路圖。

(18)

圖 3 為根據本發明的實施例之纜線和其相關通道之概要圖。

圖 4 為根據本發明的實施例之示範性自動活動偵測電路圖。

圖 5A 為根據本發明的實施例之處理的詳細流程圖。

圖 5B 為在根據本發明的實施例之具有用以處理可執行指令和相關資料之處理器和部份資料埠的視頻控制器中取得延伸顯示識別資料 (EDID) 之處理的詳細流程圖。

圖 5C 為根據本發明的實施例之仲裁所取得的延伸顯示資訊資料 (EDID) 之處理的詳細流程圖。

圖 5D 為根據本發明的實施例之使用 inter-IC (積體電路間) (IC2) 協定取得 EDID 的處理之詳細流程圖。

圖 5E 為根據本發明的電力管理程序之詳細流程圖。

圖 5F 為用於根據本發明的實施例之顯示控制器中的電力切換之處理的詳細流程圖。

圖 6 為可使用本發明的電路之圖形系統。

【主要元件符號說明】

100：系統

102：顯示控制器

104：處理器

106：記憶體裝置

107：顯示器

108a：顯示資料通道型數位埠

(19)

- 108b：顯示資料通道類比資料埠
- 109：記憶體位置
- 110：外部視頻源
- 112：纜線
- 114：虛擬延伸顯示資訊資料部位
- 116：類比延伸顯示資訊資料部位
- 118：數位延伸顯示資訊資料部位
- 120：橋接器區
- 122：類比部位
- 124：板上電力調整器
- 126：外部電力供應器
- 128：自動活動偵測電路
- 130：仲裁電路
- 132：先進先出
- 200：橋接器電路
- 202a：控制器區段
- 202b：控制器區段
- 204：串列周邊介面狀態機器控制器
- 302：梯級二極體
- 400：自動活動偵測電路
- 600：圖形系統
- 610：中央處理單元
- 620：隨機存取記憶體
- 625：唯讀記憶體

(20)

630：週邊設備

640：主要儲存裝置

650：主要儲存裝置

660：圖形控制器

670：數位顯示單元

690：輸入/輸出裝置

695：網路

102年 3月20日修正替換頁

十、申請專利範圍

1. 一種用以從一單一記憶體裝置取得延伸顯示識別資料(EDID)之方法，該單一記憶體裝置用以同時儲存該EDID及可執行指令及相關資料，一EDID順從多埠顯示控制器具有多類型埠及一處理器，該等埠中的至少一者可操作以耦合至一主機裝置及接收來自該主機裝置的一請求以及可操作以接收來自該主機裝置的電力，其中該單一記憶體裝置包括至少一對應至一第一類型埠的一第一類型EDID及對應至一第二類型埠的一第二類型EDID，該方法包含：

其中該顯示控制器被斷電以及其中該處理器被斷電以及因此無法處理任何可執行指令及相關資料、藉由該請求埠提供電力至該單一記憶體裝置；

檢索該儲存在該單一記憶體裝置中的EDID，其中EDID類型對應於該請求埠的該埠類型，以及其中該EDID中的一部位被暫時儲存在一緩衝器記憶體以及當該緩衝器記憶體中的EDID到達一低位準時，該緩衝器記憶體被提供以該單一記憶體裝置中的另一部位EDID以滿足暫時擱置的EDID讀取請求；

將該被檢索的EDID送到該請求埠；以及

將該EDID從該請求埠輸出至該主機裝置。

2. 根據申請專利範圍第1項之方法，其中當該處理器被供電時，該處理器根據需求處理該等可執行指令及相關資料中經選擇者。

101年4月16日修正替換頁

3. 根據申請專利範圍第1項之方法，還包含：將該單一記憶體裝置劃分成一第一部位及一第二部位，其中該第一部位被配置用以儲存該等可執行指令及相關資料，且其中該第二部位被配置用以儲存該 EDID。

4. 根據申請專利範圍第3項之方法，還包含：進一步將該被配置用以儲存該 EDID 的第二部位劃分成一第三部位，其用以儲存該對應於該第一類型埠的第一類型 EDID 以及該對應於該第二類型埠的第二類型 EDID。

5. 根據申請專利範圍第4項之方法，其中該第一類型是一 DVI 埠以及其中該第二類型埠是一 VGA 埠。

6. 根據申請專利範圍第5項之方法，還包含：決定一顯示器是一數位顯示器或是一類比顯示器；基於該顯示器是類比或數位，啟動該適當的埠，以及基於該顯示器是類比或數位，存取該單一記憶體裝置之該適當的部位。

7. 根據申請專利範圍第1項之方法，其中該顯示控制器是一個具有一第一類型埠及一第二類型埠的雙埠控制器，其中該等埠中的其中一者是該請求埠。

8. 一種具有多類型埠之多埠顯示控制器，其中該等多類型埠中的至少一者是可操作以耦合至一主機裝置及接收來自該主機裝置的一請求，且是可操作以接收來自該主機裝置的電力，且其中該多埠顯示控制器是藉由該等多類型埠的至少一者耦合至一顯示裝置，該多埠顯示控制器包含：

一處理器，被配置以處理可執行指令及相關資料，該

101年4月6日修正替換頁

處理器耦合至一位於該多埠顯示控制器外之單一記憶體裝置，其用以儲存該等可執行指令及相關資料及對應於該顯示裝置的延伸顯示識別資料(EDID)，其中該單一記憶體裝置包括至少一對應至一第一類型埠的一第一類型 EDID 及對應至一第二類型埠的一第二類型 EDID，以及其中在該主機裝置的啟動期間，該處理器被斷電且該單一記憶體裝置接收電力且藉此可在該處理器不介入的情況下被該主機裝置存取，使得儲存在該單一記憶體裝置中的對應於該請求埠的該埠類型之該 EDID 被傳送至該請求埠。

9. 根據申請專利範圍第8項之顯示控制器，還包含：一用以耦合一橋接器部位及該單一記憶體裝置的第三類型資料埠，其中該橋接器部位及該單一記憶體裝置都被該主機裝置供電，指得該主機裝置能從該單一記憶體裝置存取及檢索所需的適當 EDID。

10. 根據申請專利範圍第8項之顯示控制器，其中該顯示控制器是一被適當地配置以控制一類比類型顯示器及一數位類型顯示器中的至少一者之雙埠控制器。

11. 根據申請專利範圍第10項之顯示控制器，其中該單一記憶體裝置中被配置用以儲存該 EDID 的該部位還被劃分為一類比 EDID 部位以及一數位 EDID 部位。

12. 根據申請專利範圍第11項之顯示控制器，還包含：一顯示類型決定器，被配置來決定該顯示器是一類比或數位顯示器；以及一耦合至該顯示類型決定器的埠啟動器，被配置來基於該顯示類型的決定結果，啟動該等埠中的

102年3月20日修正替換頁

一個適當的埠。

13. 一種編碼有電腦程式產品的非短暫電腦可讀取媒體，該電腦程式產品可由一處理器執行用以從一單一記憶體裝置取得延伸顯示識別資料(EDID)，該單一記憶體裝置用以同時儲存該 EDID 及可執行指令及相關資料，一 EDID 順從多埠顯示控制器具有多類型埠及該處理器，該等埠中的至少一者可操作以耦合至一主機裝置及接收來自該主機裝置的一請求以及可操作以接收來自該主機裝置的電力，其中該單一記憶體裝置包括至少一對應於一第一類型埠的第一類型 EDID 以及一對應於一第二類型埠的第二類型 EDID，該非短暫電腦可讀取媒體包含：

用以藉由該請求埠提供電力至該單一記憶體裝置之電腦碼，其中該顯示控制器被斷電以及其中該處理器被斷電以及因此無法處理任何可執行指令及相關資料；

用以檢索該儲存於該單一記憶體裝置中的 EDID 之電腦碼，其中 EDID 類型對應於該請求埠的該埠類型，以及其中該 EDID 的一部位暫時儲存於一緩衝器記憶體中及當該緩衝器記憶體中的該 EDID 到達一低位準時，該緩衝器記憶體被提供以該單一記憶體裝置中的另一部位之 EDID 以滿足暫時擱置的 EDID 讀取請求；

用以將該被檢索的 EDID 送到該請求埠之電腦碼；以及

用以將該 EDID 從該請求埠輸出至該主機裝置之電腦碼。

修正日期：101年4月

101年4月16日修正替換頁

14. 根據申請專利範圍第13項之電腦程式產品，其中該處理器被配置以根據需求處理該等可執行指令及相關資料。

15. 根據申請專利範圍第14項之電腦程式產品，還包含：用以將該單一記憶體裝置劃分成一第一部位及一第二部位之電腦碼，其中該第一部位被配置用以儲存該等可執行指令及相關資料以及其中該第二部位被配置用以儲存該 EDID。

16. 根據申請專利範圍第15項之電腦程式產品，還包含：進一步將該被配置用以儲存該 EDID 的第二部位劃分成一第三部位之電腦碼，該第三部位被配置用以儲存一對應於該第一類型埠的第一類型 EDID 以及一對應於該第二類型埠的第二類型 EDID。

17. 根據申請專利範圍第16項之電腦程式產品，其中該第一類型埠是一 DVI 埠以及其中該第二類型埠是一 VGA 埠。

18. 根據申請專利範圍第17項之電腦程式產品，還包含：用以決定一顯示器是一數位顯示器或是一類比顯示器之電腦碼；用以基於該顯示器是類比或數位來啟動該適當的埠之電腦碼，以及用以基於該顯示器是類比或數位來存取該單一記憶體裝置之該適當的部位之電腦碼。

19. 根據申請專利範圍第13項之電腦程式產品，其中該顯示器控制器是一個具有一第一類型埠及一第二類型埠之雙埠控制器，其中該等埠中的一者是該請求埠。

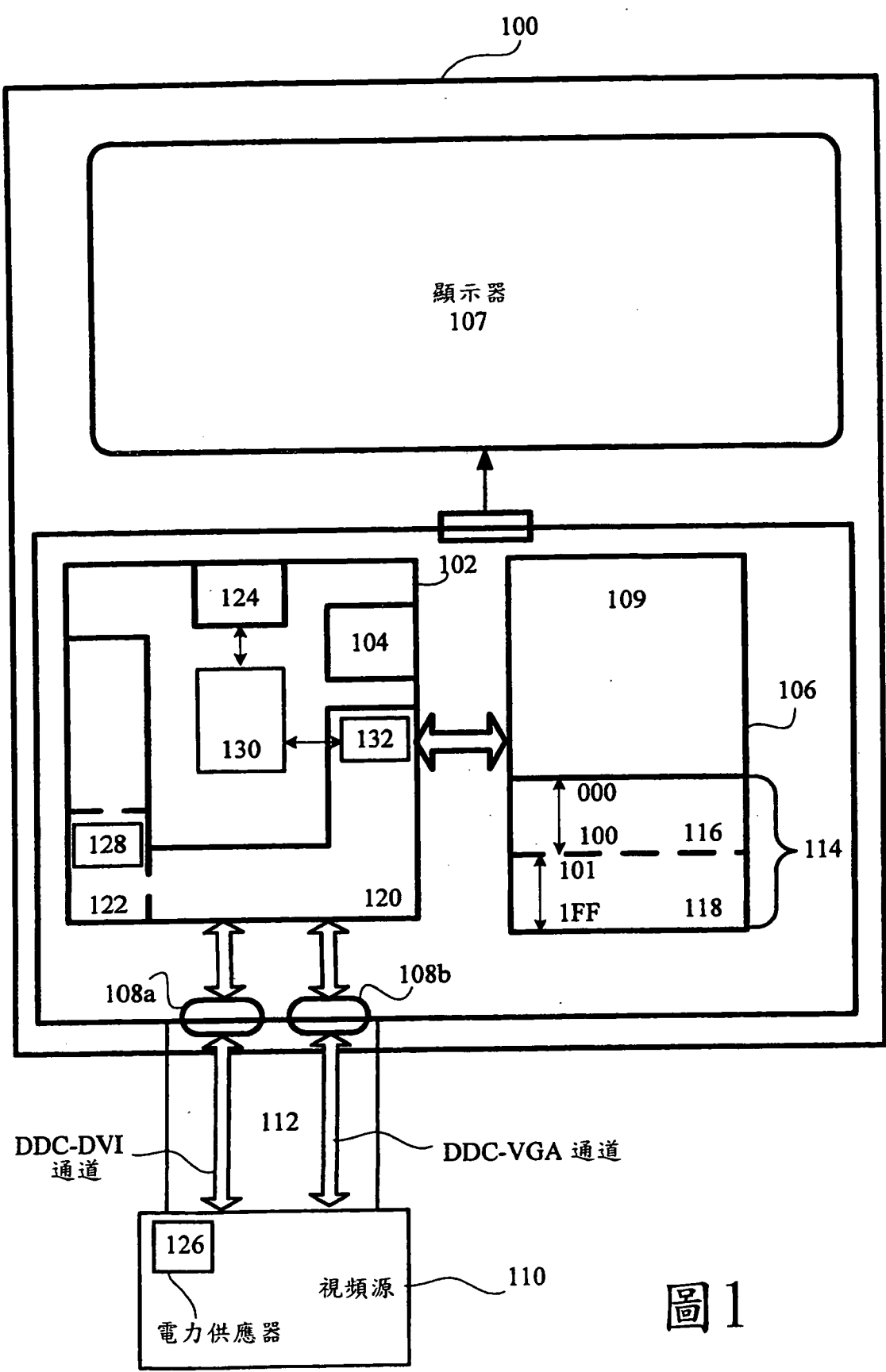


圖 1

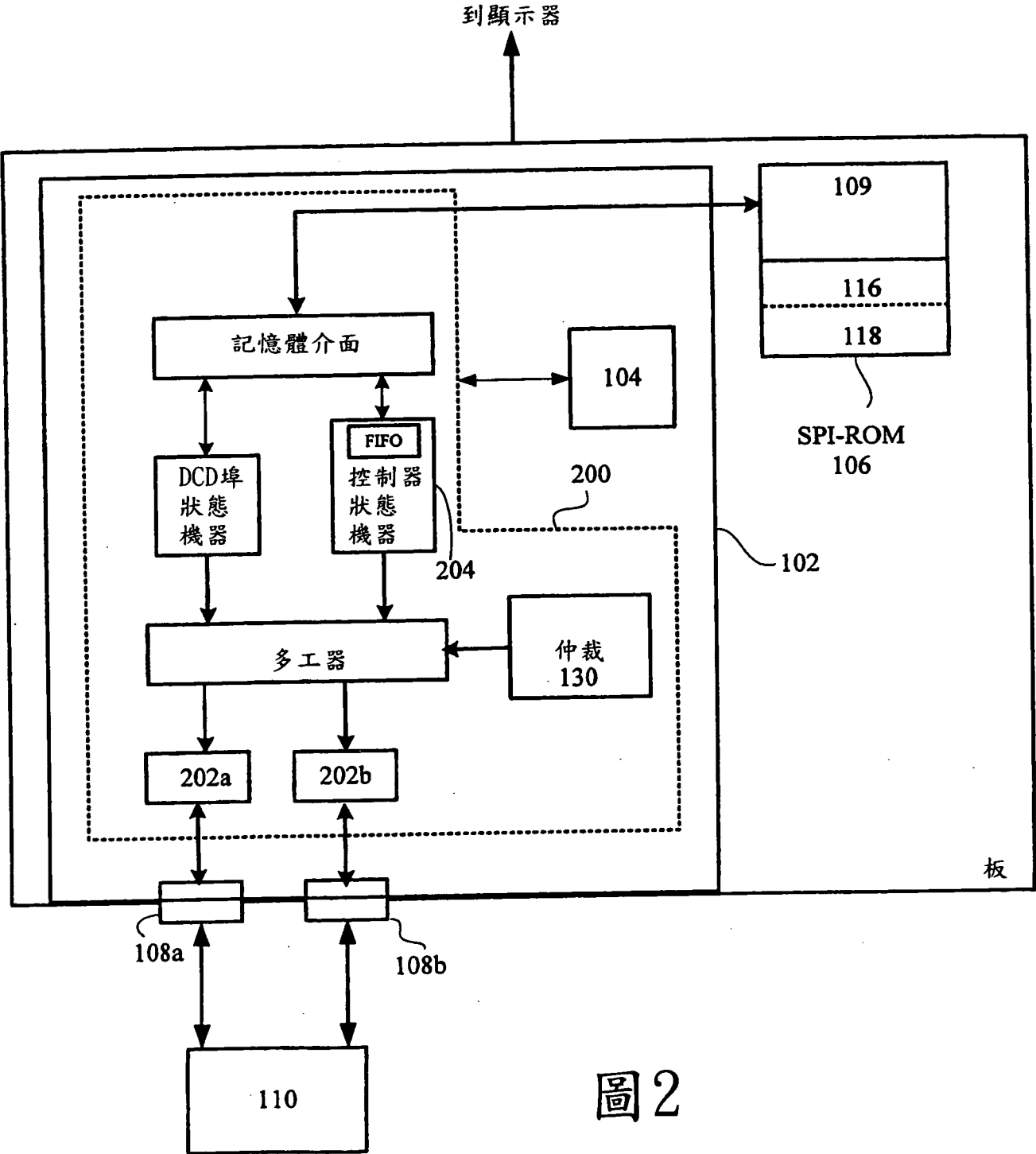


圖 2

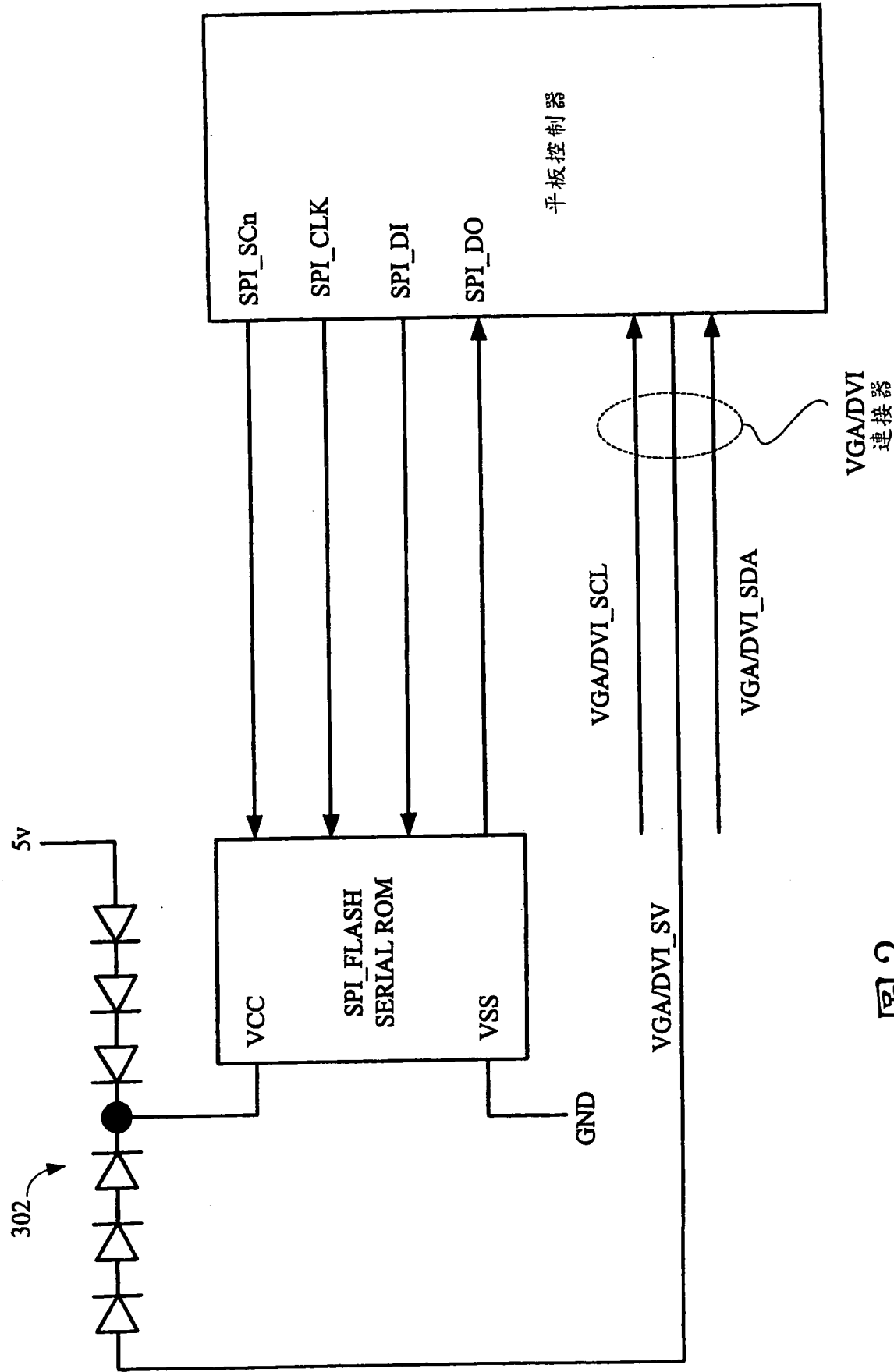


圖3

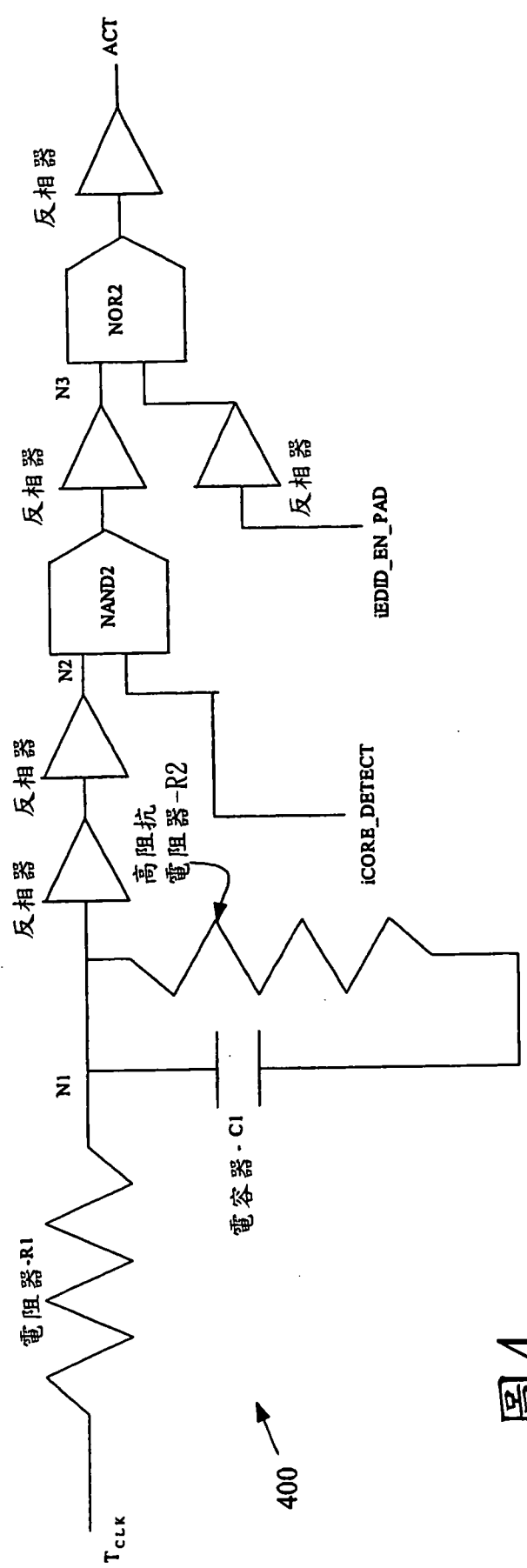


圖4

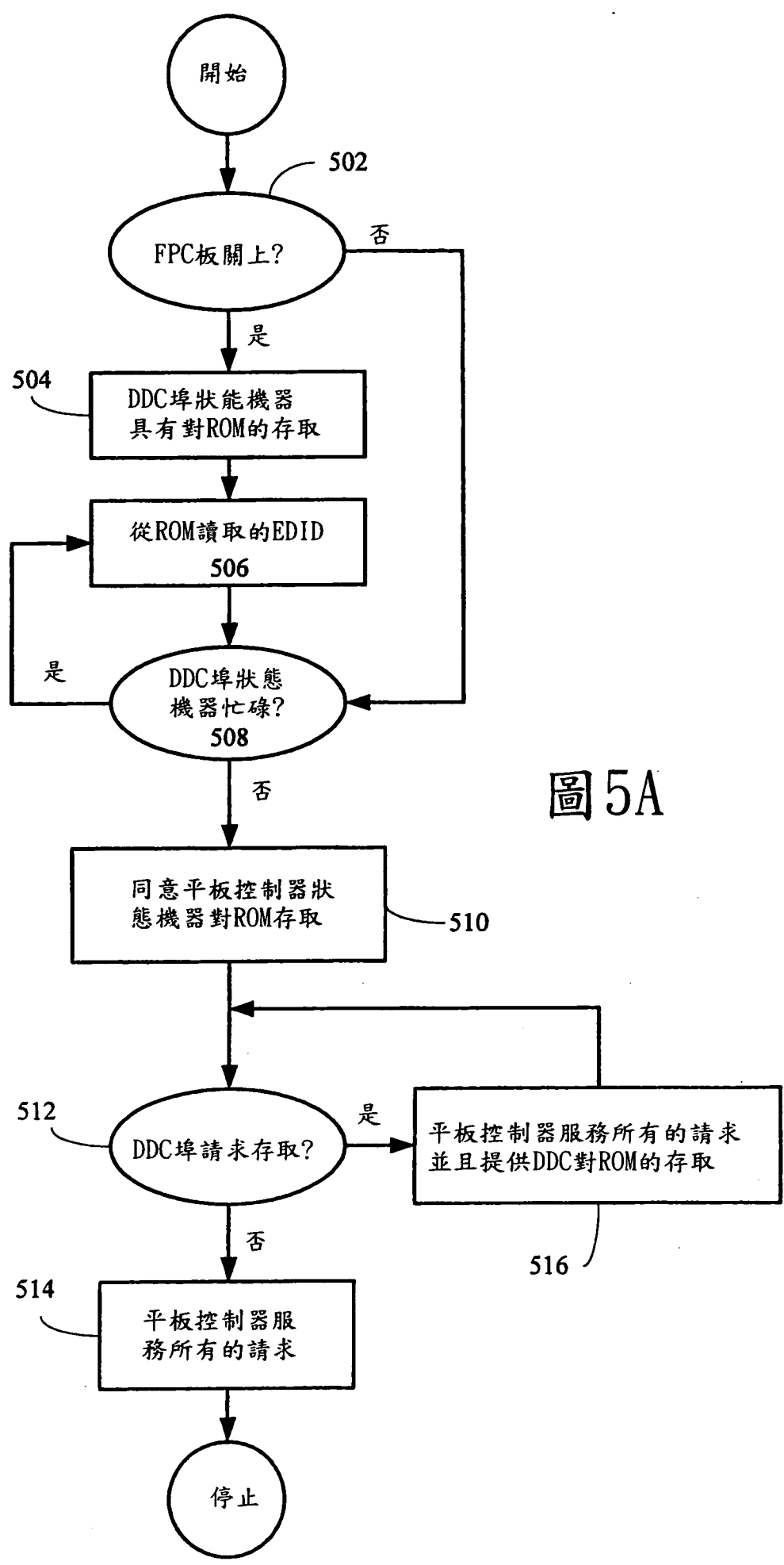


圖5A

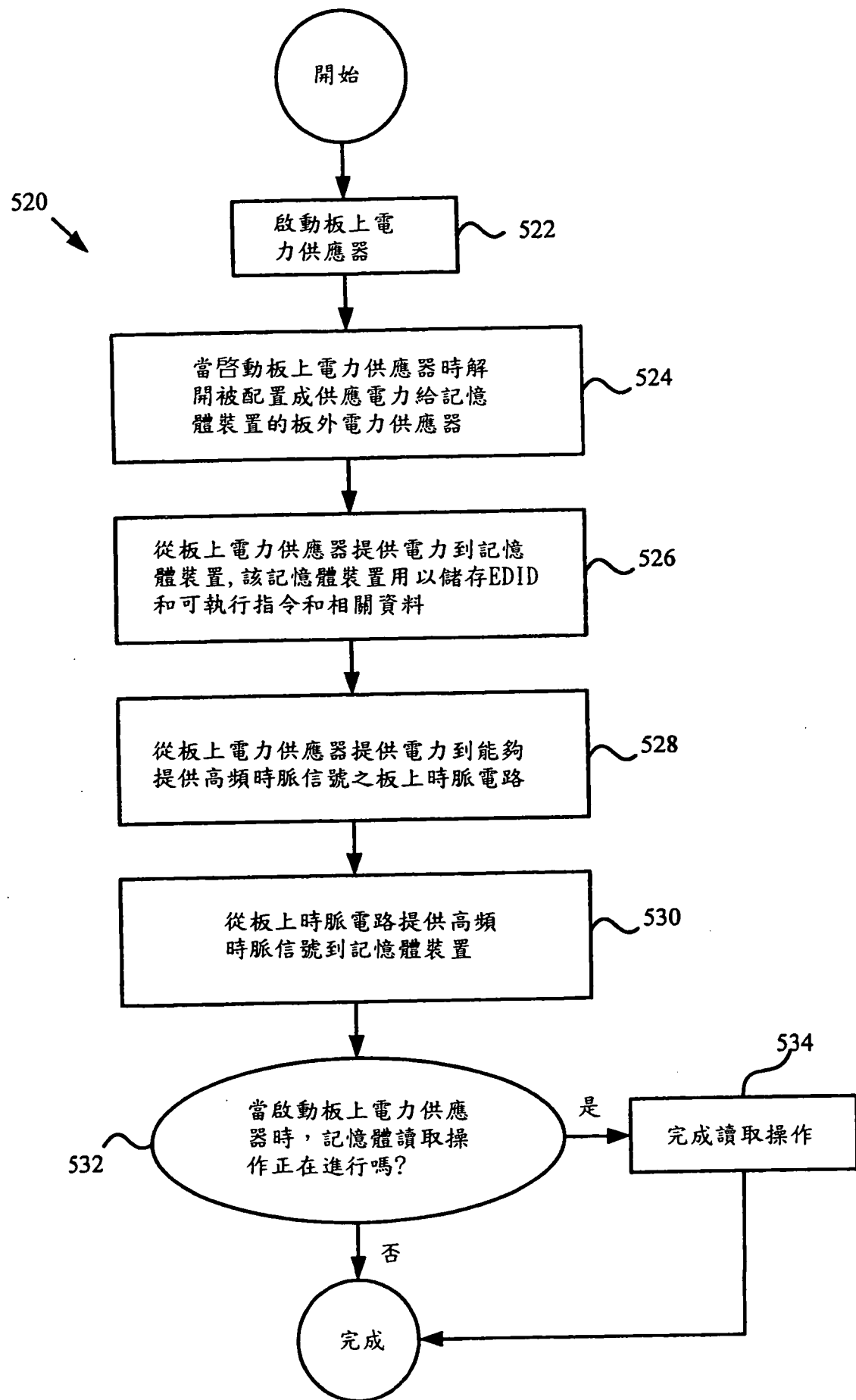


圖 5B

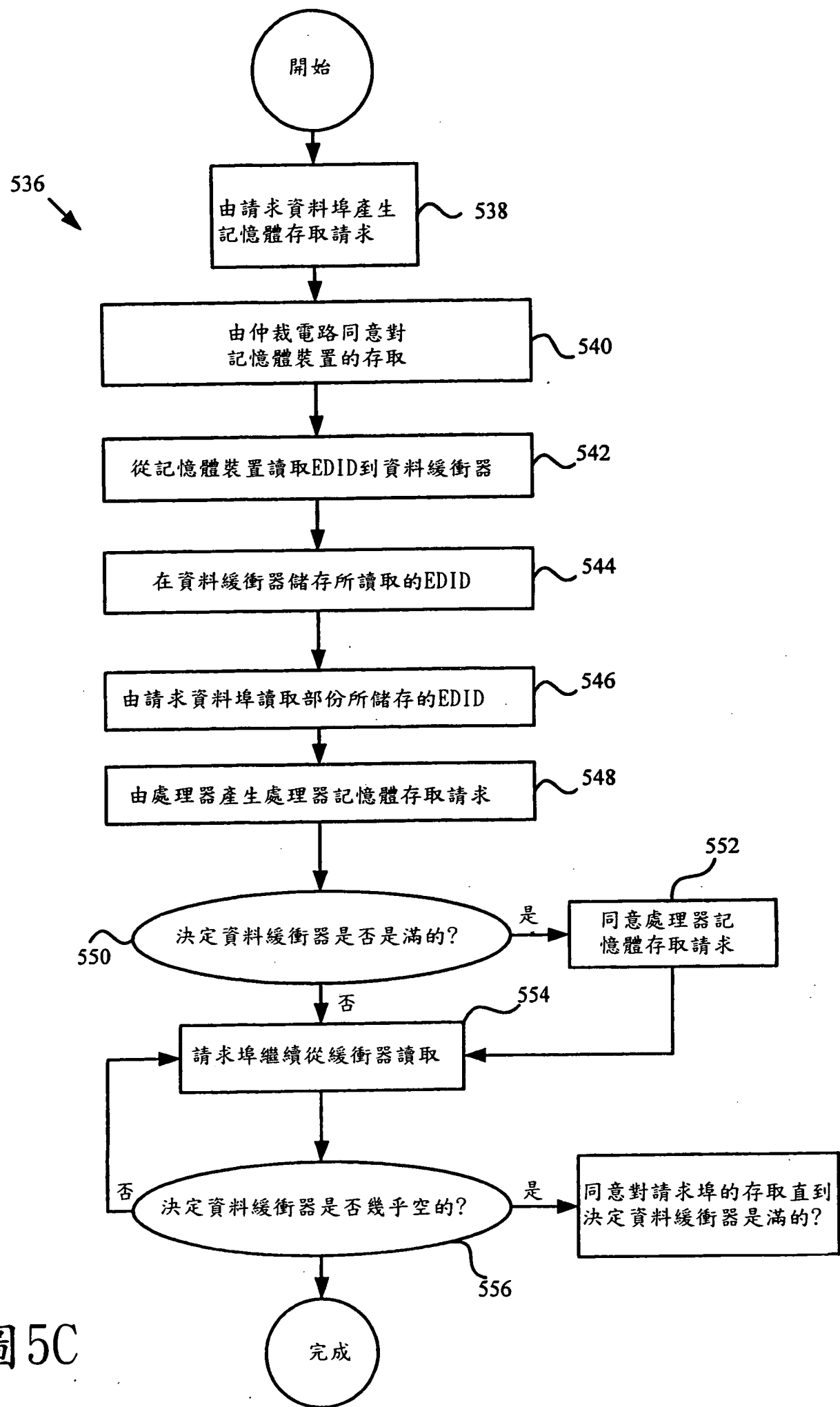


圖 5C

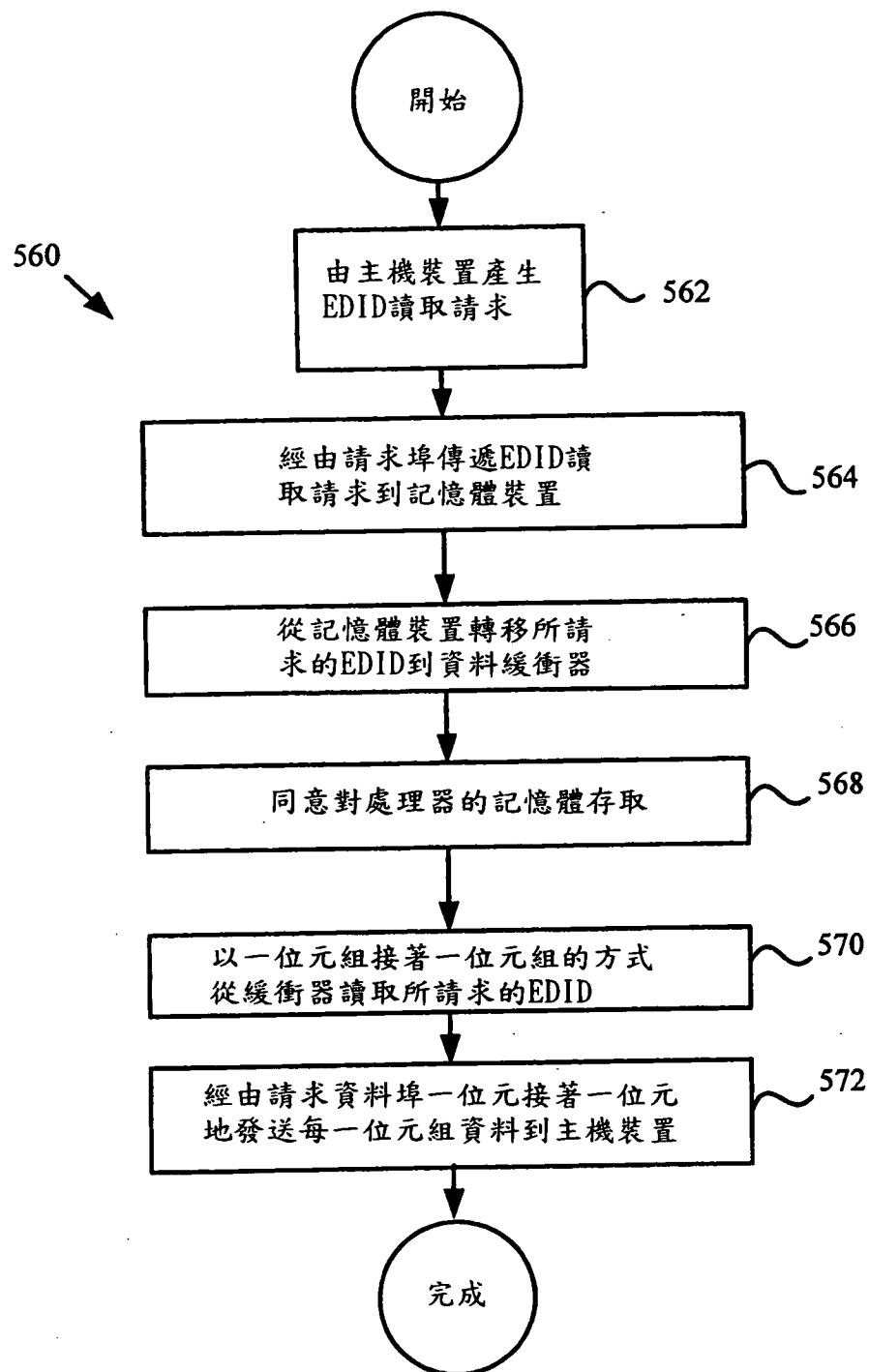


圖 5D

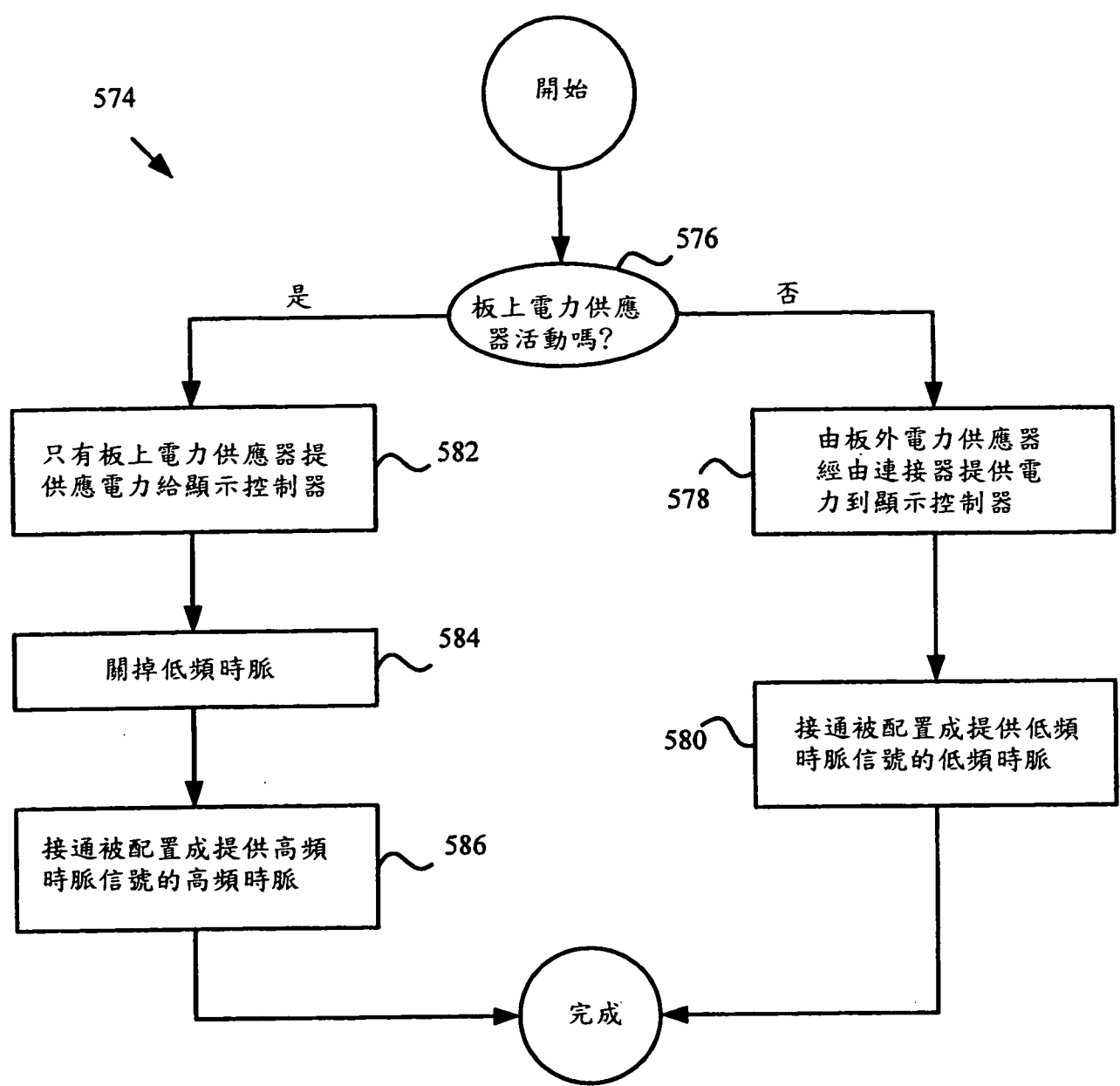


圖 5E

588

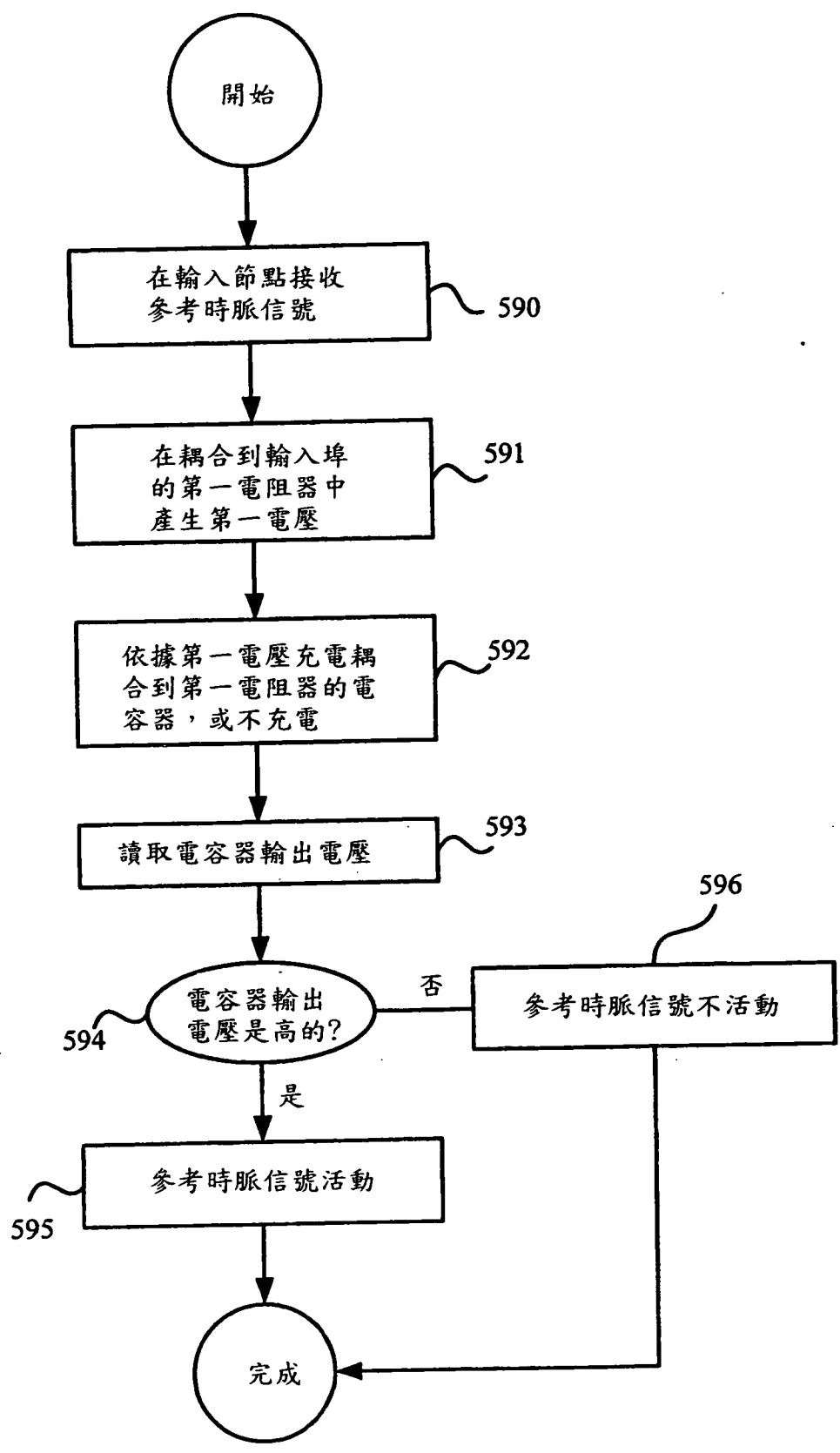
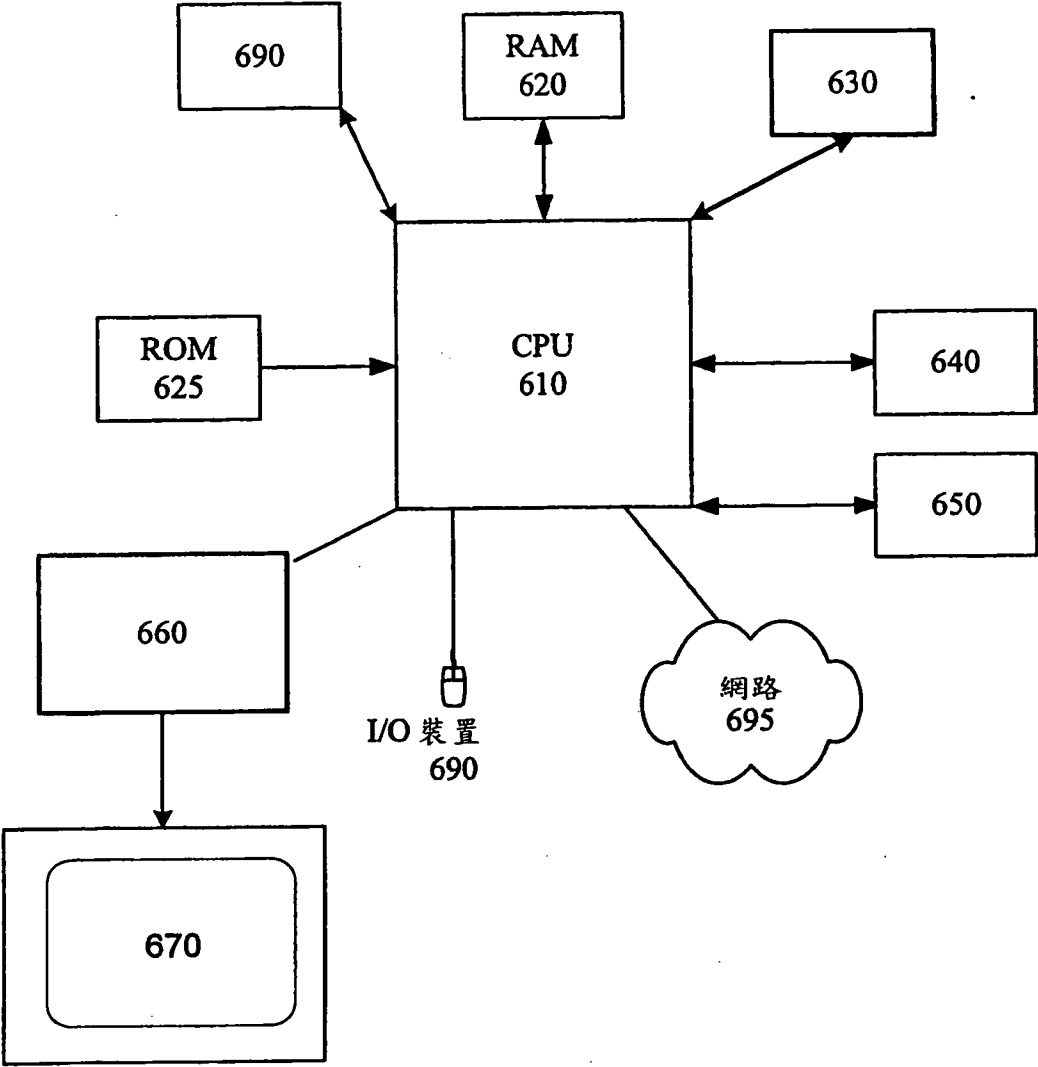


圖 5F



600

圖 6