

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96136307

※申請日期：96年09月28日

※IPC分類：G096 3/36 (2006.01)

一、發明名稱：

(中) 液晶裝置的驅動電路、驅動方法、液晶裝置及電子機器
(英)

二、申請人：(共 1 人)

1. 姓 名：(中) 愛普生映像元器件有限公司

(英) EPSON IMAGING DEVICES CORPORATION

代表人：(中) 1. 有賀修二

(英) 1. ARUGA, SHUJI

地 址：(中) 日本國長野縣安曇野市豊科田澤六九二五

(英) 6925 Toyoshina Tazawa, Azumino-shi, Nagano 399-8285 Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓 名：(中) 藤田伸

(英) FUJITA, SHIN

國 籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2006/09/28 ; 2006-264486 ☒ 有主張優先權

2. 日本 ; 2007/08/01 ; 2007-200434 ☒ 有主張優先權

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96136307

※申請日期：96年09月28日

※IPC分類：G096 3/36 (2006.01)

一、發明名稱：

(中) 液晶裝置的驅動電路、驅動方法、液晶裝置及電子機器
(英)

二、申請人：(共 1 人)

1. 姓 名：(中) 愛普生映像元器件有限公司

(英) EPSON IMAGING DEVICES CORPORATION

代表人：(中) 1. 有賀修二

(英) 1. ARUGA, SHUJI

地 址：(中) 日本國長野縣安曇野市豊科田澤六九二五

(英) 6925 Toyoshina Tazawa, Azumino-shi, Nagano 399-8285 Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓 名：(中) 藤田伸

(英) FUJITA, SHIN

國 籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2006/09/28 ; 2006-264486 ☒ 有主張優先權

2. 日本 ; 2007/08/01 ; 2007-200434 ☒ 有主張優先權

九、發明說明

【發明所屬之技術領域】

本發明是有關在一方的基板設置畫素電極及共通電極的液晶裝置中，謀求顯示品質的提升之技術。

【先前技術】

以往有利用液晶來顯示畫像的液晶裝置為人所知。此液晶裝置是例如具備液晶面板、及與該液晶面板對向配置的背光。其中，液晶面板是一對的基板及在該等一對的基板之間夾持液晶的構成，形成對應於複數條掃描線與複數條資料線的交叉而設置畫素的構成。又，以能夠分別對應於複數條掃描線的方式來設置電容線。

在各掃描線與各資料線的交叉部份設有畫素。各畫素是具備：由畫素電極及共通電極所構成的畫素電容、及薄膜電晶體(Thin Film Transistor，以下簡稱為 TFT)、及一方的電極會被連接至電容線，另一方的電極會被連接至畫素電極的儲存電容。此畫素是矩陣狀複數配列而形成顯示區域。在 TFT 的閘極連接掃描線，在 TFT 的源極連接資料線，在 TFT 的汲極連接畫素電極及儲存電容的另一方電極。

並且，在上述液晶面板設有：分別驅動複數條掃描線的掃描線驅動電路、及分別驅動複數條資料線的資料線驅動電路、及分別驅動複數條電容線的電容線驅動電路。其中，掃描線驅動電路是將選擇掃描線的選擇電壓依序供應

給複數條掃描線。例如，一旦對某掃描線供給選擇電壓，則被連接至該掃描線的 TFT 會全部形成開啓狀態，該掃描線的畫素會全被選擇。並且，資料線驅動電路在掃描線被選擇時，將畫像信號供應給複數條資料線，經由開啓狀態的 TFT 來將根據此畫像信號的畫像電壓寫入畫素電極。

在此，資料線驅動電路是在各所定期間交替進行：將比共通電極的電壓更高電位的電壓(在[先前技術]的欄中稱為正極性)的畫像信號供應給資料線，而於畫素電極寫入根據該正極性的畫像信號的畫像電壓之正極性寫入、及將比共通電極的電壓更低電位的電壓(在[先前技術]的欄中稱為負極性)的畫像信號供應給資料線，而於畫素電極寫入根據該負極性的畫像信號的畫像電壓之負極性寫入。

另外，電容線驅動電路會將所定的電壓供應給各電容線。

此液晶裝置是如其次那樣動作。

亦即，藉由對掃描線依序供給選擇電壓，使被連接至某掃描線的 TFT 全部形成開啓狀態，而全部選擇該掃描線的畫素。然後，與該等畫素的選擇同步對資料線供給畫像信號。如此一來，對選擇後的全部畫素，經由開啓狀態的 TFT 來供給畫像信號，根據該畫像信號的畫像電壓會被寫入畫素電極。

一旦畫像電壓被寫入畫素電極，則會藉由畫素電極與共通電極的電位差來對液晶施加驅動電壓。一旦驅動電壓

被施加於液晶，則液晶的配向或秩序會變化，透過液晶之來自背光的光會變化，而進行灰階顯示。另外，被施加於液晶的驅動電壓會藉由儲存電容來保持於比畫像電壓被寫入的期間更長3位數的期間。

如此的液晶裝置是例如使用於攜帶式機器，此攜帶式機器近年來被要求消費電力的低減。於是，提案一種在畫素電極寫入畫像電壓之後，使 TFT 形成關閉狀態的同時令電容線的電壓變動，藉此可降低消費電力之液晶裝置(例如，參照專利文獻1)。

參照圖32及圖33來說明有關像該技術那樣使電容線的電壓變動之以往例的液晶裝置的動作。在以往例的液晶裝置中，對畫素進行電壓寫入時，圖32是表示正極性寫入時的各部電壓的波形，圖33是表示負極性寫入時的各部電壓的波形。

在此，以往例的液晶裝置例如為具有320行的掃描線及電容線、及240列的資料線者，在圖32及圖33中， $GATE(v)$ 是表示在320行的掃描線中，第 v 行(v 為符合 $1 \leq v \leq 320$ 的整數)的掃描線的電壓， $VST(v)$ 是表示在320行的電容線中，第 v 行的電容線的電壓。並且， $SOURCE(w)$ 是表示在240列的資料線中，第 w 列(w 為符合 $1 \leq w \leq 240$ 的整數)的資料線的電壓。而且， $PIX(v, w)$ 是表示對應於第 v 行的掃描線與第 w 列的資料線的交叉而設置之 v 行 w 列的畫素所具備的畫素電極的電壓， $VCOM$ 是表示對各畫素共通設置之共通電極的電壓。

首先，在圖 32 的正極性寫入時的時刻 t_{101} ，一旦掃描線驅動電路對第 v 行的掃描線供給選擇電壓，則第 v 行的掃描線的電壓 $GATE(v)$ 會上昇，而於時刻 t_{102} 形成電壓 V_{GH} 。藉此，被連接至第 v 行的掃描線之 TFT 會全部形成開啓狀態。

在時刻 t_{103} ，一旦資料線驅動電路對第 w 列的資料線供給正極性的畫像信號，則第 w 列的資料線的電壓 $SOURCE(w)$ 會上昇，而於時刻 t_{104} 形成電壓 V_{P8} 。

第 w 列的資料線的電壓 $SOURCE(w)$ 會作為根據正極性的畫像信號之畫像電壓，經由被連接至第 v 行的掃描線之開啓狀態的 TFT 來寫入 v 行 w 列的畫素所具備的畫素電極。因此， v 行 w 列的畫素所具備的畫素電極的電壓 $PIX(v, w)$ 會上昇，而於時刻 t_{104} 形成與第 w 列的資料線的電壓 $SOURCE(w)$ 同電位之電壓 V_{P8} 。

在時刻 t_{105} ，一旦掃描線驅動電路停止對第 v 行的掃描線供給選擇電壓，取而代之，施加非選擇電壓，則第 v 行的掃描線的電壓 $GATE(v)$ 會降低，而於時刻 t_{106} 形成電壓 V_{GL} 。藉此，被連接至第 v 行的掃描線之 TFT 會全部形成關閉狀態。

在時刻 t_{106} ，一旦電容線驅動電路對第 v 行的電容線供給所定的電壓，則第 v 行的電容線的電壓 $V_{ST}(v)$ 會上昇，而於時刻 t_{107} 形成電壓 V_{STH} 。一旦第 v 行的電容線的電壓 $V_{ST}(v)$ 上昇，則在第 v 行的電容線之全部的畫素，相當於該上昇後的電壓之電荷會被分配於儲存電容與畫

素電容之間。因此， v 行 w 列的畫素所具備的畫素電極的電壓 $PIX(v, w)$ 會再度上昇，而於時刻 $t1$ 形成電壓 $VP9$ 。

就如此以往例的液晶裝置而言，是在正極性寫入中，將根據正極性的畫像信號之畫像電壓寫入畫素電極之後，使電容線的電壓上昇，因此畫素電極的電壓是恰好上昇藉由畫像電壓而上昇的電壓與藉由電容線的電壓變化而再上昇的電壓。

其次，利用圖 33 來說明有關負極性寫入時的動作。

在時刻 $t111$ ，掃描線驅動電路對第 v 行的掃描線供給選擇電壓之第 v 行的掃描線的電壓 $GATE(v)$ 會上昇，而於時刻 $t112$ 形成電壓 VGH 。藉此，被連接至第 v 行的掃描線之 TFT 會全部形成開啓狀態。

在時刻 $t113$ ，一旦資料線驅動電路對第 w 列的資料線供給負極性的畫像信號，則第 w 列的資料線的電壓 $SOURCE(w)$ 會降低，而於時刻 $t114$ 形成電壓 $VP11$ 。

第 w 列的資料線的電壓 $SOURCE(w)$ 會作為根據負極性的畫像信號之畫像電壓，經由被連接至第 v 行的掃描線之開啓狀態的 TFT 來寫入 v 行 w 列的畫素所具備的畫素電極。因此，畫素電極的電壓 $PIX(v, w)$ 會低下，而於時刻 $t114$ 形成與第 w 列的資料線的電壓 $SOURCE(w)$ 同電位之電壓 $VP11$ 。

在時刻 $t115$ ，若掃描線驅動電路停止對第 v 行的掃描線供給選擇電壓，而施加非選擇電壓，則第 v 行的掃描線的電壓 $GATE(v)$ 會降低，而於時刻 $t116$ 形成電壓 VGL 。

藉此，被連接至第 v 行的掃描線之 TFT 會全部形成關閉狀態。

在時刻 t_{116} ，一旦電容線驅動電路對第 v 行的電容線供給所定的電壓，則第 v 行的電容線的電壓 $V_{ST}(v)$ 會降低，而於時刻 t_{117} 形成電壓 V_{STL} 。

一旦第 v 行的電容線的電壓 $V_{ST}(v)$ 降低，則在第 v 行的電容線之全部的畫素，相當於該降低後的電壓之電荷會被分配於儲存電容與畫素電容之間。因此， v 行 w 列的畫素所具備的畫素電極的電壓 $PIX(v, w)$ 會再度降低，而於時刻 t_{117} 形成電壓 VP_{10} 。

如此以往例的液晶裝置，是在負極性寫入中，將根據負極性的畫像信號之畫像電壓寫入畫素電極之後，使電容線的電壓降低，因此畫素電極的電壓是恰好降低藉由畫像電壓而降低的電壓與藉由電容線的電壓變化而再降低的電壓。

就以往例的液晶裝置而言，即使在將畫像電壓寫入畫素電極之後，使電容線的電壓變動，而來縮小畫像電壓的振幅，還是可擴大共通電極的電壓與畫素電極的電壓之電位差。藉此，可一邊確保施加於液晶的驅動電壓的振幅來抑止顯示品質的降低，一邊縮小畫像電壓的振幅來減少消費電力。

[專利文獻 1]特開 2002-196358 號公報

【發明內容】

(發明所欲解決的課題)

在上述以往例的液晶裝置中，是使電容線的電壓變動，而使電荷移動於儲存電容與畫素電容之間，藉此使畫素電極的電壓變動。因此，一旦儲存電容發生特性不均，則移動於儲存電容與畫素電容之間的電荷量會出現影響。藉此，即使在各畫素電極寫入同一畫像電壓，各畫素電極的電壓還是會相異，而使得各畫素的亮度形成不均一，有時顯示品質會降低。

並且，在上述以往例的液晶裝置中，是使電容線的電壓變動成與畫素電極或共通電極不同的電壓，所以必須使連接至電容線的儲存電容的一方電極與畫素電極或共通電極個別形成。因此，在夾持液晶的一對基板中，在一方的基板一體形成有構成畫素電容的畫素電極及共通電極之IPS(In-Plane Switching)或FFS(Fringe-Field Switching)等的液晶裝置中，難以適用上述先前技術。

本發明是有鑑於上述情事而研發者，其目的之一是在於提供一種在夾持液晶的一對基板中，在一方的基板具備畫素電極及共通電極的液晶裝置中，可一面抑止顯示品質的降低一面減少消費電力之驅動電路、液晶裝置、電子機器及液晶裝置的驅動方法。

(用以解決課題的手段)

爲了達成上述目的，本發明之液晶裝置的驅動電路，係具備：第1基板、與該第1基板對向配置的第2基板、及

夾持於上述第1基板與上述第2基板之間的液晶，

上述第1基板係具有：

複數的掃描線；

複數的資料線；

複數的共通電極，其係對上述複數的掃描線按每個所定數設置；及

畫素，其係對應於上述掃描線與上述資料線的交叉而設置，分別包含：一端連接至上述資料線，且當選擇電壓被施加於上述掃描線時形成導通狀態之畫素開關元件、及一端連接至上述共通電極，另一端連接至上述畫素開關元件的另一端之畫素電容，形成對應於該畫素電容的保持電壓之灰階，

可選擇下列模式的其中任一個：

全畫面顯示模式，其係使用全部的畫素來進行有效的顯示；及

部份顯示模式，其係只使用對應於顯示區域的掃描線的畫素來進行有效的顯示，使對應於非顯示區域的掃描線的畫素顯示無效化，

其特徵為具備：

掃描線驅動電路，其係於上述全畫面顯示模式時及上述部份顯示模式時，以所定的順序來供給上述選擇電壓至上述複數的掃描線；

第1控制電路，係對上述複數的共通電極供給第1電壓、比該第1電壓更高位的第2電壓、或所定的電壓的其中任

一之第1控制電路，在上述全畫面顯示模式中對一掃描線施加上述選擇電壓之前、及在上述部份顯示模式中對顯示區域的一掃描線施加上述選擇電壓之前，將施加至對應於該一掃描線的共通電極的電壓，從上述第1電壓或上述第2電壓的其中任一方切換至另一方，將上述部份顯示模式中施加至對應於非顯示區域的掃描線的共通電極的電壓，保持於上述第1電壓、上述第2電壓、或上述所定的電壓的其中任一個；

資料線驅動電路，其係於上述全畫面顯示模式中對上述複數的掃描線的其中任一施加選擇電壓時、及在上述部份顯示模式中對上述顯示區域的掃描線的其中任一施加選擇電壓時，當對應於被施加該選擇電壓的掃描線之共通電極切換至上述第1電壓時，對被施加該選擇電壓的掃描線所對應的畫素，供給對應於該畫素的灰階之電壓，亦即比上述第1電壓更高位的正極性的畫像信號至上述資料線，當對應於被施加該選擇電壓的掃描線之共通電極切換至上述第2電壓時，對該畫素供給對應於該畫素的灰階之電壓，亦即比上述第2電壓更低位的負極性的畫像信號至上述資料線；及

第2控制電路，其係於上述部份顯示模式中對非顯示區域的掃描線的其中任一施加選擇電壓時，將施加至對應於被施加該選擇電壓的掃描線之共通電極的電壓供給至上述資料線。

若根據此驅動電路，則在全畫面顯示模式的顯示區域

、及部份顯示模式的顯示區域，是在將第1電壓供給至共通電極之後執行正極性寫入，在將第2電壓供給至共通電極之後，執行負極性寫入，所以在畫素電容中寫入後電荷難以移動。因此，即使儲存電容的特性不均一，照樣畫素電極的電壓不易發生不均，所以在各畫素的顯示一致，可抑止顯示品質的降低。又，若利用此驅動電路，則因為不需要個別的電容線，所以不必使電容線的電壓變動成與畫素電容所具有的畫素電極或共通電極相異的電壓。由於在第1基板形成有畫素電極及共通電極的雙方，因此可容易適用於IPS或FFS等的液晶裝置。再加上，若利用上述驅動電路，則在部份顯示模式的非顯示區域，因為與被施加於畫素電極的電壓相同的電壓會被施加於共通電極，所以被保持於畫素電極的電壓是形成零。因此，可壓低在非顯示區域的畫素中所被消費的電力。

在本發明的驅動電路中，上述資料線驅動電路，可按上述所定數每選擇上述掃描線，來交替切換上述正極性的畫像信號及上述負極性的畫像信號。

若如此交替切換，則可使進行正極性寫入的畫素與進行負極性寫入的畫素彼此間閃爍(flicker)相抵，因此可更抑止顯示品質的降低。特別是共通電極最好為分別對應於掃描線而設置的構成。

並且，在本發明的驅動電路中，上述第1控制電路，係具有門鎖電路及選擇電路，

上述門鎖電路，係具有分別設置於上述複數的每個共

通電極的單位門鎖電路，

上述單位門鎖電路係分別在對該共通電極所對應的掃描線互相隣接的2行掃描線的其中任一方施加上述選擇電壓時門鎖對上述資料線驅動電路指示畫像信號的正極性及負極性之極性信號，

上述選擇電路，係包含分別設置於上述複數的每個共通電極的單位選擇電路，

上述全畫面顯示模式時全部的單位選擇電路、及上述部份顯示模式時對應於上述顯示區域的掃描線之共通電極所對應於的單位選擇電路，係按照藉由上述門鎖電路所被門鎖的極性信號來將上述第1或第2電壓的其中任一個施加於該共通電極，

上述部份顯示模式時對應於上述非顯示區域的掃描線之共通電極所對應的單位選擇電路，係將上述第1電壓、上述第2電壓、或上述所定的電壓的其中任一個施加於該共通電極。

若利用此構成，則第1控制電路是在隣接的掃描線中，任一被施加選擇電壓時，切換共通電極的電壓，因此不限制選擇電壓被施加於掃描線的方向。

另一方面，在本發明的驅動電路中，上述第1控制電路，係具有門鎖電路及選擇電路，

上述門鎖電路，係具有分別設置於上述複數的每個共通電極的單位門鎖電路，

上述單位門鎖電路係分別在對比該共通電極所對應的

掃描線更前1行的掃描線施加上述選擇電壓時閂鎖對上述資料線驅動電路指示畫像信號的正極性及負極性之極性信號，

上述選擇電路，係包含分別設置於上述複數的每個共通電極的單位選擇電路，

上述全畫面顯示模式時全部的單位選擇電路、及上述部份顯示模式時對應於上述顯示區域的掃描線之共通電極所對應於的單位選擇電路，係按照藉由上述閂鎖電路所被閂鎖的極性信號來將上述第1或第2電壓的其中任一個施加於該共通電極，

上述部份顯示模式時對應於上述非顯示區域的掃描線之共通電極所對應的單位選擇電路，係將上述第1電壓、上述第2電壓、或上述所定的電壓的其中任一個施加於該共通電極。

若根據此構成，則第1控制電路只要將被施加選擇電壓的掃描線著眼於前一行即可，因此與檢測出選擇電壓是否被施加於隣接的2行掃描線的其中之一的構成相較之下，可求構成的簡易化。

並且，在本發明的驅動電路中，上述第1控制電路，係具有閂鎖電路及選擇電路，

上述閂鎖電路，係具有分別設置於上述複數的每個共通電極的單位閂鎖電路，

上述單位閂鎖電路係分別在對比該共通電極所對應的掃描線更前1行的掃描線施加上述選擇電壓時閂鎖對上述

資料線驅動電路指示畫像信號的正極性及負極性之極性信號，

上述選擇電路，係具有：

第1單位選擇電路，其係按照對應於預定的顯示區域的掃描線之共通電極來設置；及

第2單位選擇電路，其係按照對應於預定的非顯示區域的掃描線之共通電極來設置，

上述第1單位選擇電路，係按照藉由上述閘鎖電路所被閘鎖的極性信號來將上述第1或第2電壓的其中任一個施加於該共通電極，

上述第2單位選擇電路，係於上述全畫面顯示模式時，按照藉由上述閘鎖電路所被閘鎖的極性信號來將上述第1或第2電壓的其中任一個施加於該共通電極，於上述部份顯示模式時，將上述第1電壓、上述第2電壓、或上述所定的電壓的其中任一個施加於該共通電極。

在此構成中，第1單位選擇電路是無關於全畫面顯示模式及部份顯示模式，按照藉由閘鎖電路而閘鎖的極性信號來將第1或第2電壓的其中之一施加於共通電極，因此作為第2單位選擇電路可被簡略化。

本發明的概念並非限於液晶裝置的驅動電路，亦及於液晶裝置的驅動方法，或液晶裝置。在此，作為液晶裝置概念時，最好是上述複數的共通電極是對應於上述複數的掃描線的每1行，且以能夠沿著上述掃描線的延伸方向來對向於上述畫素電極的1行份之方式設置，分別在該共通

電極各輔助共通線會沿著上述掃描線及上述共通電極的延伸方向而設置，且1組的共通電極及輔助共通線是經由以每一所定間隔設置的接觸配線來彼此連接之構成。就如此的構成而言，由於共通電極是藉由與輔助共通線的並列化來減少時定數，因此可防止因波形鈍化等所引起的顯示品質降低。又，本發明的概念亦及於具有該液晶裝置的電子機器。

【實施方式】

以下，參照圖面說明有關本發明的實施形態。另外，在以下的說明中針對同一構成要件賦予同一符號，且有時省略其說明或簡略化。

<第1實施形態>

首先，說明有關本發明的第1實施形態的液晶裝置。圖1是表示第1實施形態的液晶裝置1的構成方塊圖。

如該圖所示，液晶裝置1是包含：液晶面板AA、及對向配置於該液晶面板AA而射出光的背光90。此液晶裝置1是利用來自背光90的光，進行透過型的顯示者。

液晶面板AA是具有：顯示畫面A、掃描線驅動電路10、資料線驅動電路20、控制電路30及部份電路40。其中，在顯示畫面A，複數的畫素50會被配列成矩陣狀來顯示畫像。掃描線驅動電路10及資料線驅動電路20是被設置於顯示畫面A的周邊，作為驅動顯示面板AA的驅動電路機

能，控制電路30是作為第1控制電路機能，部份電路40是作為第2控制電路機能。

此液晶面板AA可選擇：以顯示畫面A的全區域作為顯示區域的全畫面顯示模式、及以顯示畫面A的全區域中，一部份的區域作為顯示區域，其他的區域作為非顯示區域之部份顯示模式。

圖2是表示部份顯示模式的顯示畫面A。

在部份顯示模式中，顯示畫面A是被分割成沿著掃描線的延伸方向(行)之顯示區域81及非顯示區域82。在顯示區域81顯示電池餘量或時刻顯示等的畫像，在非顯示區域82顯示關閉顯示畫像。另外，本實施形態的液晶裝置是以正常黑色(Normally black)模式動作，因此在非顯示區域82顯示黑畫像作為關閉顯示畫像，顯示會被無效化。

該第1實施形態中，顯示區域81及非顯示區域82並非是固定，而是可變，但基於說明的方便起見，顯示區域81是由第1行～第25行的畫素50所構成，非顯示區域82是由第26行～第320行的畫素50所構成。

回到圖1，背光90是從顯示面板AA的背面側來射出光者。此背光90是例如以冷陰極螢光管(Cold Cathode Fluorescent Lamp)、或發光二極體(Light Emitting Diode)、電激發光(Electro Luminescence)所構成。

其次，詳述有關液晶面板AA的構成。

在液晶面板AA設有：隔所定間隔交替設置之320行的掃描線Y1～Y320及320行的共通線Z1～Z320、及交叉

於該等掃描線 $Y1 \sim Y320$ 及共通線 $Z1 \sim Z320$ ，且隔所定間隔設置之 240 列的資料線 $X1 \sim X240$ 。在此，每 1 行，掃描線與共通線是成對。

另外，在掃描線 $Y1 \sim Y320$ 中，在未特別指定行之下一般表示時，有時表記成掃描線 Y 。同樣，在共通線 $Z1 \sim Z320$ 中，在未特別指定行之下表示時，有時表記成共通線 Z ，在資料線 $X1 \sim X240$ 中，在未特別指定列之下表示時，有時表記成資料線 X 。

畫素 50 是在掃描線 $Y1 \sim Y320$ 及資料線 $X1 \sim X240$ 的各交叉部份分別設置，各畫素 50 是具備：TFT51、及具有畫素電極 55 及共通電極 56 的畫素電容 54、及一方的電極連接至共通線 Z ，另一方的電極連接至畫素電極 55 的儲存電容 53。在此，共通電極 56 是在每 1 行被電性分割，分別為共通線。

在 TFT51 的閘極連接掃描線 Y ，在 TFT51 的源極連接資料線 X ，在 TFT51 的汲極連接畫素電極 55 及儲存電容 53 的另一方電極。因此，該 TFT51 一旦對掃描線 Y 施加選擇電壓，則形成開啓狀態，使資料線 X 與畫素電極 55 及儲存電容 53 的另一方電極之間成導通狀態。

圖 3 是畫素 50 的擴大平面圖，圖 4 是圖 3 所示之畫素 50 的 A-A 剖面圖。另外，在圖 3 顯示有對應於第 2 行的掃描線 $Y2$ 及第 3 行的掃描線 $Y3$ 與第 1 列的資料線 $X1$ 及第 2 列的資料線 $X2$ 的各交叉之 4 畫素份的構成。

液晶面板 AA 是具備：作為第 1 基板的元件基板 60、

及作為對向配置於該元件基板60的第2基板之對向基板70、及夾持於元件基板60與對向基板70之間的液晶。

在元件基板60中形成有掃描線Y1~Y320、共通線Z1~Z320及資料線X1~X240，各畫素50是形成以彼此相鄰的2行掃描線Y、及彼此相鄰的2列資料線X所圍繞的區域。亦即，各畫素50是以掃描線Y及資料線X來區劃。

在本實施形態中，TFT51是逆交錯型的非晶矽(amorphous silicon)TFT，在掃描線Y與資料線X的交叉部附近設置形成有該TFT51的區域50C(在圖3中以虛線所圍繞的部份)。

其次，說明有關元件基板60的詳細。

元件基板60具有玻璃基板68，在此玻璃基板68上，為了防止因玻璃基板68的表面皺裂或污濁所造成之TFT51的特性變化，而於元件基板60的全面形成底層絕緣膜(圖示省略)。

在底層絕緣膜上形成有由導電材料所構成的掃描線Y。

掃描線Y是沿著隣接之畫素50的境界來設置，在與資料線X的交叉部附近構成TFT51的閘極電極511。

在掃描線Y(閘極電極511)及底層絕緣膜上，於元件基板60的全面，形成有閘極絕緣膜62。

在形成有閘極絕緣膜62上的TFT51之區域50C中，對向於閘極電極511，而積層有由非晶矽所構成的半導體層(圖示省略)、由N+非晶矽所構成的歐姆接觸(ohmic

contact)層(圖示省略)。在此歐姆接觸層中，積層源極電極512及汲極電極513，藉此形成非晶矽TFT。

源極電極512是以和資料線X相同的導電材料所形成。亦即，形成源極電極512由資料線X延伸出的構成，兩者為一體，因此電性不需要區別。資料線X是形成可對掃描線Y交叉。

如上述，在掃描線Y上形成有閘極絕緣膜62，在此閘極絕緣膜62上形成有資料線X。因此，資料線X與掃描線Y是藉由閘極絕緣膜62來絕緣。

在資料線X(源極電極512)、汲極電極513及閘極絕緣膜62上，於元件基板60的全面形成有第1絕緣膜63。

在第1絕緣膜63上，形成有由ITO(Indium Tin Oxide)或IZO(Indium Zinc Oxide)等透明導電材料所構成的共通線Z。共通線Z是沿著掃描線Y來形成，此共通線Z是由共通電極56延出者，兩者為一體，因此電性不需要區別。

在共通線Z(共通電極56)及第1絕緣膜63上，於元件基板60的全面形成有第2絕緣膜64。

在第2絕緣膜64上，對向於共通電極56的區域中，形成有由ITO或IZO等透明導電材料所構成的畫素電極55。畫素電極55是經由形成於上述第1絕緣膜63及第2絕緣膜64的接觸孔(圖示省略)來電性連接至汲極電極513。

在此畫素電極55，本身與共通電極56之間，取所定間隔設有用以使邊緣電場(電場E)發生的複數個狹縫

(slit)55A。亦即，液晶裝置1是 FFS 方式的液晶裝置。

在畫素電極55及第2絕緣膜64上，於元件基板60的全面形成有由聚醯亞胺膜等的有機膜所構成的配向膜(圖示省略)。

接著，說明有關對向基板70的詳細。

對向基板70具有玻璃基板74，在此玻璃基板74上的其中，在不與畫素電極55對向的區域形成有作為黑矩陣的遮光膜71。並且，在玻璃基板74上的其中，除了形成有遮光膜71的區域以外的區域、亦即與畫素電極55對向的區域形成有彩色濾光片72。

在遮光膜71及彩色濾光片72上，於對向基板70的全面，形成有配向膜(圖示省略)。

回到圖1再進行說明，控制電路30是分別對共通線 Z1～Z320個別地供給作為第1電壓的電壓 VCOML、作為比該電壓 VCOML 更高電位的第2電壓之電壓 VCOMH、或作為特定的電壓之電壓 VCOML 的其中之一。

掃描線驅動電路10是依序將選擇電壓供應給掃描線 Y1～Y320。在此，一旦對某掃描線 Y 供給選擇電壓，則連接至該掃描線 Y 的 TFT51會全部形成開啓狀態，該掃描線 Y 的畫素50會全被選擇。

資料線驅動電路20是將畫像信號供應給資料線 X1～X240，經由開啓狀態的 TFT51來將根據該畫像信號的畫像電壓寫入畫素電極55。在此，資料線驅動電路20是在每1水平掃描期間交替進行：將比電壓 VCOML 更高電位的正

極性的畫像信號供應給資料線 X ，而來將根據該正極性的畫像信號之畫像電壓寫入畫素電極 55 之正極性寫入、及將比電壓 V_{COMH} 更低電位的負極性的畫像信號供應給資料線 X ，而來將根據該負極性的畫像信號之畫像電壓寫入畫素電極 55 之負極性寫入。

並且，部份電路 40 是在部份顯示模式中對非顯示區域 82 的掃描線施加選擇電壓時，將作為特定的電壓之電壓 V_{COML} 供應給資料線 $X1 \sim X240$ 。

此液晶裝置 1 是在全畫面顯示模式，大概如其次一般動作。

亦即，首先，控制電路 30 會對第 a 行 (a 為符合 $1 \leq a \leq 320$ 的整數) 的共通線 $Z(a)$ 供給電壓 V_{COML} 或電壓 V_{COMH} 。

具體而言，控制電路 30 是對共通線 $Z(a)$ ，在每 1 圖框 (frame) 期間交替供給電壓 V_{COML} 及電壓 V_{COMH} 。例如，控制電路 30 是在某 1 圖框期間，對共通線 $Z(a)$ 供給電壓 V_{COML} 時，在其次的 1 圖框期間，對共通線 $Z(a)$ 供給電壓 V_{COMH} 。另一方面，控制電路 30 是在某 1 圖框期間，對共通線 $Z(a)$ 供給電壓 V_{COMH} 時，在其次的 1 圖框期間，對共通線 $Z(a)$ 供給電壓 V_{COML} 。

並且，控制電路 30 是對互相隣接的共通線 Z 供給相異的電壓。例如，控制電路 30 是在某 1 圖框期間，對共通線 $Z(a)$ 供給電壓 V_{COML} 時，在同一的 1 圖框期間，對第 $(a-1)$ 行的共通線 $Z(a-1)$ 及第 $(a+1)$ 行的共通線 $Z(a+1)$ 供給電

壓 V_{COMH} 。另一方面，控制電路 30 是在某 1 圖框期間，對共通線 $Z(a)$ 供給電壓 V_{COMH} 時，在同一的 1 圖框期間，對共通線 $Z(a-1)$ 及共通線 $Z(a+1)$ 供給電壓 V_{COML} 。

掃描線驅動電路 10 是對掃描線 Y_a 供給選擇電壓，使連接至掃描線 $Y(a)$ 的全部 TFT51 形成開啓狀態，而選擇掃描線 $Y(a)$ 的全部畫素 50。

另一方面，與掃描線 $Y(a)$ 的畫素 50 選擇同步，資料線驅動電路 20 會對資料線 $X1 \sim X240$ ，按照共通線 $Z(a)$ 的電壓，在每 1 水平掃描期間交替供給正極性的畫像信號及負極性的畫像信號。具體而言，若共通線 $Z(a)$ 的電壓為電壓 V_{COML} ，則將正極性的畫像信號供給至資料線 $X1 \sim X240$ ，若共通線 $Z(a)$ 的電壓為電壓 V_{COMH} ，則將負極性的畫像信號供給至資料線 $X1 \sim X240$ 。

若選擇電壓共通於掃描線 $Y(a)$ ，則在第 a 行目， $1 \sim 240$ 列的畫素 50，從資料線驅動電路 20 經由資料線 $X1 \sim X240$ 及開啓狀態的 TFT51 來供給畫像信號，將根據此畫像信號的畫像電壓寫入畫素電極 55。藉此，在畫素電極 55 與共通電極 56 之間產生電位差，驅動電壓會被施加於液晶。

一旦驅動電壓被施加於液晶，則液晶的配向或秩序會變化，透過液晶之來自背光 90 的光會變化。此變化的光會透過彩色濾光片 72 而顯示畫像。

另一方面，此液晶裝置 1 在部份顯示模式大概如其次般動作。

亦即，首先，若共通線 $Z(a)$ 為顯示區域 81 的共通線

Z1～Z25的其中之一，則控制電路30是與全畫面顯示模式同樣，對該共通線Z(a)供給電壓VCOML或電壓VCOMH。另一方面，若共通線Z(a)為非顯示區域82的共通線Z26～Z320的其中之一，則控制電路30是對共通線Z(a)供給作為特定的電壓之電壓VCOML。

掃描線驅動電路10是藉由對掃描線Y(a)供給選擇電壓，而使連接至掃描線Y(a)的全部TFT51形成開啓狀態，選擇掃描線Y(a)的全部畫素50。

在此，若所被選擇的畫素50為顯示區域81的畫素50，則如上述那樣，資料線驅動電路20會與該等畫素50的選擇同步，對資料線X1～X240，按照共通線Z(a)的電壓，在每1水平掃描期間交替供給正極性的畫像信號及負極性的畫像信號。

如此一來，對所被選擇的顯示區域81的畫素50，從資料線驅動電路20經由資料線X1～X240及開啓狀態的TFT51來供給畫像信號，將根據此畫像信號的畫像電壓寫入畫素電極55。藉此，在畫素電極55與共通電極56之間產生電位差，驅動電壓會被施加於液晶。

一旦驅動電壓被施加於液晶，則液晶的配向或秩序會變化，透過液晶之來自背光90的光會變化。此變化的光會透過彩色濾光片72，而於顯示區域81顯示畫像。

另一方面，若所被選擇的畫素50為非顯示區域82的畫素50，則會與該等畫素50的選擇同步，從部份電路40來對資料線X1～X240供給作為特定的電壓之電壓VCOML。

如此一來，對所被選擇的非顯示區域82的畫素50，從部份電路40經由資料線X1~X240及開啓狀態的TFT51來供給電壓VCOML，此電壓VCOML會被寫入畫素電極55。

在此，非顯示區域82的共通線Z(a)是被供給電壓VCOML，所以共通線Z(a)的共通電極56的電壓亦為電壓VCOML。因此，在畫素電極55與共通電極56之間不會產生電位差，所以在液晶不會被施加驅動電壓。

若驅動電壓未被施加於液晶，則液晶的配向或秩序不會變化，因此在非顯示區域82，在正常黑色模式中顯示關閉的黑畫像。

另外，被施加於液晶的驅動電壓是藉由儲存電容53，在比寫入畫像電壓的期間更長約3位數的期間保持。

液晶裝置1是在如此全畫面顯示模式及部份顯示模式中動作。於是，其次，依序詳述有關用以進行該動作的各部。

首先，說明有關掃描線驅動電路10。圖5是表示掃描線驅動電路10的構成方塊圖。

如該圖所示，掃描線驅動電路10是具備位移暫存器(shift register)11及電位移轉器(level shifter)12。其中，位移暫存器11雖無特別圖示，但實際是縱續連接相等於掃描線Y的條數之段數、亦即在本實施形態是320段的轉移電路之構成。

在此，對應於某行的段之轉移電路是使輸入信號只延

遲時脈信號 $YCLK$ 的 1 週期份，作為對應於該行的段之位移信號輸出，且作為對應於次行、亦即下一行的行的段之轉移電路的輸入信號。但，往最初的第 1 段的轉移電路之輸入信號是在時脈信號 $YCLK$ 的 1 週期份的期間為形成 H 位準之單發的開始脈衝 YD ，在 1 圖框期間的最初被供給。

若將第 1 段～第 320 段的轉移電路之位移信號表記為 $YS1 \sim YS320$ ，則位移信號 $YS1$ 、 $YS2$ 、 $YS3$ 、...、 $YS320$ 是依序使開始脈衝 YD 在時脈信號 $YCLK$ 的每 1 週期延遲者，因此以該順序來排他性地形成 H 位準。

電位移轉器 12 是將低振幅的邏輯信號之位移信號 $YS1 \sim YS320$ 變換成高振幅的邏輯信號，而分別供給至掃描線 $Y1 \sim Y320$ 。

另外，在本實施形態中，高振幅的邏輯信號的 H 位準是選擇電壓相當於電壓 VGH ，高振幅的邏輯信號的 L 位準是非選擇電壓相當於電壓 VGL 。因此，位移信號 $YS1 \sim YS320$ 分別形成 H 位準的期間是在掃描線 $Y1 \sim Y320$ 被施加選擇電壓的期間，該期間是相當於時脈信號 $YCLK$ 的 1 週期份。

如此構成的掃描線驅動電路 10 是如其次那樣動作。

亦即，一旦 1 圖框期間開始，則藉由位移暫存器 11，在每 1 水平掃描期間形成 H 位準的脈衝信號會在每 1 水平掃描期間依序位移，作為轉移信號 $YS1 \sim YS320$ 輸出。此轉移信號 $YS1 \sim YS320$ 的邏輯位準是藉由電位移轉器 12 來分別位準位移至所定電壓，而供給至掃描線 $Y1 \sim Y320$ 。

藉此，掃描線驅動電路 10 是使在 1 水平掃描期間形成 H 位準的脈衝從 1 圖框的期間開始依序位移於每 1 水平掃描期間，且以位移順序來分別供給至掃描線 Y1 ~ Y320。另外，掃描線驅動電路 10 是在供給選擇電壓的 H 位準的期間以外，將掃描線 Y1 ~ Y320 設為非選擇電壓的 L 位準(參照圖 10 及圖 13)。

其次，說明有關控制電路 30。圖 6 是表示控制電路 30 的概略構成方塊圖。

如該圖所示，控制電路 30 是具備：門鎖電路 31、顯示模式電路 32、及電壓選擇電路 33。另外，顯示模式電路 32 及電壓選擇電路 33 具有作為選擇電路的機能

首先，說明有關門鎖電路 31，圖 7 是表示門鎖電路 31 的構成方塊圖。如該圖所示，門鎖電路 31 是具備：分別對應於第 1 行的掃描線 Y1 及最終行的掃描線 Y320 而設置的第 1 單位門鎖電路 311、及分別對應於除此以外的掃描線 Y2 ~ Y319 而設置的第 2 單位門鎖電路 312。

在此，有關第 2 單位門鎖電路 312，是使用對應於第 b 行(b 為符合 $2 \leq b \leq 319$ 的整數)的掃描線 Y(b)而設置的第 2 單位門鎖電路 312(b)來進行說明。第 2 單位門鎖電路 312(b)是具備：否定邏輯和演算電路(以後稱為 NOR 電路)U1、第 1 反相器 U2、第 2 反相器 U3、第 1 時鐘控制式反相器(Clocked Inverter)U4 及第 2 時鐘控制式反相器 U5。

在對應於第 b 行的掃描線 Y(b)之第 2 單位門鎖電路 312 中，NOR 電路 U1 的 2 個輸入端子的其中，一方的輸入

端子是被連接至在上一行所隣接的第 $(b-1)$ 行的掃描線 $Y(b-1)$ ，另一方的輸入端子是被連接至在下一行所隣接的第 $(b+1)$ 行的掃描線 $Y(b+1)$ 。NOR 電路 U1 的輸出端子是分別連接至第 1 反相器 U2 的輸入端子、第 1 時鐘控制式反相器 U4 的反轉輸入控制端子、及第 2 時鐘控制式反相器 U5 的非反轉輸入控制端子。

第 1 反相器 U2 的輸入端子是連接至 NOR 電路 U1 的輸出端子，第 1 反相器 U2 的輸出端子是分別連接至第 1 時鐘控制式反相器 U4 的非反轉輸入控制端子、及第 2 時鐘控制式反相器 U5 的反轉輸入控制端子。

在第 1 時鐘控制式反相器 U4 的輸入端子會被輸入極性信號 POL，第 1 時鐘控制式反相器 U4 的輸出端子是被連接至第 2 反相器 U3 的輸入端子。並且，第 1 時鐘控制式反相器 U4 的反轉輸入控制端子是連接 NOR 電路 U1 的輸出端子，第 1 時鐘控制式反相器 U4 的非反轉輸入控制端子是連接第 1 反相器 U2 的輸出端子。

第 2 反相器 U3 的輸入端子是連接至第 1 時鐘控制式反相器 U4 的輸出端子、及第 2 時鐘控制式反相器 U5 的輸出端子，第 2 反相器 U3 的輸出端子是輸出第 b 行的第 2 單位閘鎖電路 312 的閘鎖信號 LAT(b)，且連接至第 2 時鐘控制式反相器 U5 的輸入端子。

另外，第 2 時鐘控制式反相器 U5 的輸入端子是被連接至第 2 反相器 U3 的輸出端子，第 2 時鐘控制式反相器 U5 的輸出端子是被連接至第 2 反相器 U3 的輸入端子。並且，第

2時鐘控制式反相器 U5的反轉輸入控制端子是被連接至第1反相器 U2的輸出端子，第2時鐘控制式反相器 U5的非反轉輸入控制端子是被連接至 NOR 電路 U1的輸出端子。

如此構成的第 b 行的第2單位門鎖電路 312(b)是如其次那樣動作。

亦即，若掃描線 $Y(b-1)$ 或掃描線 $Y(b+1)$ 的其中，至少一方被供給 H 位準的信號作為選擇電壓，則 NOR 電路 U1會輸出 L 位準的信號。從 NOR 電路 U1輸出的 L 位準的信號是被輸入至第1時鐘控制式反相器 U4的反轉輸入控制端子，且藉由第1反相器 U2來反轉邏輯位準，而形成 H 位準的信號，輸入至第1時鐘控制式反相器 U4的非反轉輸入控制端子。因此，第1時鐘控制式反相器 U4是形成否定動作被許可的開啓狀態，因而反轉極性信號 POL 的邏輯位準而輸出。藉由該第1時鐘控制式反相器 U4來反轉邏輯位準而輸出的信號是藉由第2反相器 U3來再度反轉邏輯位準，而回到極性信號 POL，因此門鎖信號 LAT(b)是形成與極性信號 POL 同一邏輯位準。

另一方面，若在掃描線 $Y(b-1)$ 及掃描線 $Y(b+1)$ 的雙方供給 L 位準的信號作為非選擇電壓，則 NOR 電路 U1會輸出 H 位準的信號。

從 NOR 電路 U1輸出之 H 位準的信號是被輸入至第1時鐘控制式反相器 U4的反轉輸入控制端子，且藉由第1反相器 U2來反轉邏輯位準，而形成 L 位準的信號，輸入至第1時鐘控制式反相器 U4的非反轉輸入控制端子。因此，

第1時鐘控制式反相器 U4是形成否定動作被禁止的關閉狀態。並且，從 NOR 電路 U1輸出之 H 位準的信號是被輸入至第2時鐘控制式反相器 U5的非反轉輸入控制端子，且藉由第1反相器 U2來反轉邏輯位準，而形成 L 位準的信號，輸入至第2時鐘控制式反相器 U5的反轉輸入控制端子。因此，第2時鐘控制式反相器 U5是形成否定動作被許可的開啓狀態。

因此，閃鎖信號 LAT(b)是藉由第2反相器 U3及第2時鐘控制式反相器 U5來閃鎖。

如此，第 b 行的第2單位閃鎖電路 312(b)若在掃描線 Y(b-1)或掃描線 Y(b+1)的其中，至少一方被供給選擇電壓，則會取入極性信號 POL，輸出與極性信號 POL 同一邏輯位準的閃鎖信號 LAT(b)，若在掃描線 Y(b-1)及掃描線 Y(b+1)的雙方供給非選擇電壓，則會藉由第2反相器 U3及第2時鐘控制式反相器 U5來一面保持一面輸出閃鎖信號 LAT(b)。

其次，說明有關第1單位閃鎖電路 311。

第1單位閃鎖電路 311與第2單位閃鎖電路 312相較之下，是廢除 NOR 電路 U1，分別使第1反相器 U2的輸入端子、第1時鐘控制式反相器 U4的反轉輸入控制端子及第2時鐘控制式反相器 U5的非反轉輸入控制端子固定化成相當於 L 位準的電壓 VLL 者。另外，電壓 VLL 是實質上等於非選擇電壓的電壓 VGL，該等的電壓 VLL、VGL 是為電壓基準的零電位。

如此構成的第1單位門鎖電路311是形成與第2單位門鎖電路312的 NOR 電路 U1成爲 L 位準時同樣的動作。亦即，第1單位門鎖電路311是經常取入極性信號 POL，輸出與極性信號 POL 同一邏輯位準的門鎖信號 LAT1、LAT320。

另外，本實施形態是在分別對應於掃描線 Y1、Y320而設置的第1單位門鎖電路311中，將第1反相器 U2的輸入端子、第1時鐘控制式反相器 U4的反轉輸入控制端子、及第2時鐘控制式反相器 U5的非反轉輸入控制端子設爲 L 位準的電壓 VLL，但並非限於此。例如，在對應於掃描線 Y1而設置的第1單位門鎖電路311中，亦可在第1反相器 U2的輸入端子、第1時鐘控制式反相器 U4的反轉輸入控制端子、及第2時鐘控制式反相器 U5的非反轉輸入控制端子連接掃描線 Y1。並且，在對應於掃描線 Y320而設置的第1單位門鎖電路311中，亦可在第1反相器 U2的輸入端子、第1時鐘控制式反相器 U4的反轉輸入控制端子、及第2時鐘控制式反相器 U5的非反轉輸入控制端子連接掃描線 Y320。

接著，說明有關圖6的顯示模式電路32。圖8是表示顯示模式電路32的構成方塊圖。

如該圖所示，顯示模式電路32是具備：分別對應於奇數行而設置的第1單位顯示模式電路321、及分別對應於偶數行而設置的第2單位顯示模式電路322。

在此，有關第1單位顯示模式電路321，是使用對應於

第 c 行 (c 為符合 $1 \leq c \leq 319$ 的奇數) 的掃描線 $Y(c)$ 而設置的第 1 單位顯示模式電路 321(c) 來進行說明。

對應於奇數第 c 行的第 1 單位顯示模式電路 321(c) 是具備否定邏輯積演算電路 (以後稱為 NAND 電路) U11。在 NAND 電路 U11 的 2 個輸入端子的其中，一方的輸入端子是被輸入從奇數第 c 行的閘鎖電路 31 所輸出的閘鎖信號 $LAT(c)$ ，另一方的輸入端子是被輸入顯示模式選擇信號 $CENB$ ，兩者的否定邏輯積信號會作為電壓指示信號 $CTRL(c)$ 輸出。

因此，在奇數第 c 行的第 1 單位顯示模式電路 321(c) 中，一旦 H 位準的顯示模式選擇信號 $CENB$ 被輸入，則若從奇數第 c 行的閘鎖電路 31 輸出的閘鎖信號 $LAT(c)$ 為 H 位準，則 L 位準的電壓指示信號 $CTRL(c)$ 會被輸出，若閘鎖信號 $LAT(c)$ 為 L 位準，則 H 位準的電壓指示信號 $CTRL(c)$ 會被輸出。另一方面，若 L 位準的顯示模式選擇信號 $CENB$ 被輸入，則不依閘鎖信號 $LAT(c)$ 的邏輯位準，H 位準的電壓指示信號 $CTRL(c)$ 會被輸出。

亦即，奇數第 c 行的第 1 單位顯示模式電路 321(c)，若顯示模式選擇信號 $CENB$ 為 H 位準，則會使閘鎖信號 $LAT(c)$ 的邏輯位準反轉，而輸出至電壓指示信號 $CTRL(c)$ ，另一方面，若顯示模式選擇信號 $CENB$ 為 L 位準，則不依閘鎖信號 $LAT(c)$ 的邏輯位準，輸出 H 位準的電壓指示信號 $CTRL(c)$ 。

其次，有關第 2 單位顯示模式電路 322，是使用對應於

第 d 行 (d 為符合 $2 \leq d \leq 320$ 的偶數) 的掃描線 $Y(d)$ 而設置的第 2 單位顯示模式電路 322(d) 來進行說明。

對應於偶數第 d 行的第 2 單位顯示模式電路 322(d) 是具備反相器 U12 及 NOR 電路 U13。在反相器 U12 的輸入端子輸入顯示模式選擇信號 CENB，反相器 U12 的輸出端子是在 NOR 電路 U13 的 2 個輸入端子的其中，連接至另一方的輸入端子。

在 NOR 電路 U13 的 2 個輸入端子的其中，一方的輸入端子會被輸入從偶數第 d 行的門鎖電路 31 所輸出的門鎖信號 LAT(d)，另一方的輸入端子是連接反相器 U12 的輸出端子，兩者的否定邏輯和信號會作為電壓指示信號 CTRL(d) 輸出。

因此，在偶數第 d 行的第 2 單位顯示模式電路 322(d) 中，一旦 H 位準的顯示模式選擇信號 CENB 被輸入，則 L 位準的信號會經由反相器 U12 來輸入至 NOR 電路 U13 的另一方的輸入端子，因此若門鎖信號 LAT(d) 為 H 位準，則 L 位準的電壓指示信號 CTRL(d) 會被輸出，若門鎖信號 LAT(d) 為 L 位準，則 H 位準的電壓指示信號 CTRL(d) 會被輸出。另一方面，一旦 L 位準的顯示模式選擇信號 CENB 被輸入，則 H 位準的信號會經由反相器 U12 來輸入至 NOR 電路 U13 的另一方的輸入端子，因此不依門鎖信號 LAT(d) 的邏輯位準，L 位準的電壓指示信號 CTRL(d) 會被輸出。

亦即，偶數第 d 行的第 2 單位顯示模式電路 322(d)，

若顯示模式選擇信號 CENB 為 H 位準，則輸出使門鎖信號 LAT(c)的邏輯位準反轉的電壓指示信號 CTRL(c)，另一方面，若顯示模式選擇信號 CENB 為 L 位準，則不依門鎖信號 LAT(c)的邏輯位準，輸出 L 位準的電壓指示信號 CTRL(c)。

其次，說明有關圖 6 的電壓選擇電路 33。圖 9 是表示電壓選擇電路 33 的構成方塊圖。

如該圖所示，電壓選擇電路 33 是具備：分別對應於奇數行而設置的第 1 單位電壓選擇電路 331、及分別對應於偶數行而設置的第 2 單位電壓選擇電路 332。

在此，有關第 1 單位電壓選擇電路 331，是使用對應於第 e 行 (e 為符合 $1 \leq e \leq 319$ 的奇數) 而設置的第 1 單位電壓選擇電路 331(e) 來進行說明。

奇數第 e 行的單位電壓選擇電路 331(e) 是具備：反相器 U21、第 1 轉移閘極 (transfer gate) U22 及第 2 轉移閘極 U23。其中，在反相器 U21 的輸入端子輸入從第 e 行的顯示模式電路 32 所輸出的電壓指示信號 CTRL(e)，反相器 U21 的輸出端子是分別連接至第 1 轉移閘極 U22 的非反轉輸入控制端子、及第 2 轉移閘極 U23 的反轉輸入控制端子。

在第 1 轉移閘極 U22 的輸入端子供給電壓 VCOMH。並且，第 1 轉移閘極 U22 的非反轉輸入控制端子是被連接至反相器 U21 的輸出端子，在第 1 轉移閘極 U22 的反轉輸入控制端子輸入電壓指示信號 CTRL(e)。在第 2 轉移閘極 U23 的輸入端子供給電壓 VCOML。而且，第 2 轉移閘極

U23的反轉輸入控制端子是被連接至反相器 U21的輸出端子，在第2轉移閘極 U23的非反轉輸入控制端子輸入電壓指示信號 CTRL(e)。然後，第1轉移閘極 U22的輸出端子及第2轉移閘極 U23的輸出端子是共通連接至奇數第 e 行的共通線 Z(e)。

因此，在奇數第 e 行的第1單位電壓選擇電路 331(e)中，若電壓指示信號 CTRL(e)為 H 位準，則第1轉移閘極 U22會形成關閉狀態，第2轉移閘極 U23會形成開啓狀態，因此被供給至該第2轉移閘極 U23的輸入端子之電壓 VCOML 會被輸出至共通線 Z(e)。另一方面，若電壓指示信號 CTRL(e)為 L 位準，則第1轉移閘極 U22會形成開啓狀態，第2轉移閘極 U23會形成關閉狀態，因此被供給至該第1轉移閘極 U22的輸入端子之電壓 VCOMH 會被輸出至共通線 Z(e)。

亦即，奇數第 e 行的第1單位電壓選擇電路 331(e)，若電壓指示信號 CTRL(e)為 H 位準，則對共通線 Z(e)供給電壓 VCOML，另一方面，若電壓指示信號 CTRL(e)為 L 位準，則對共通線 Z(e)供給電壓 VCOMH。

在此，電壓 VCOMH、COML 對施加於掃描線 Y1~Y320 的電壓 VGH、VGL 而言是屬於 $VGL < VCOML < VCOMH < VGH$ 的關係(參照圖 11)。

其次，有關第2單位電壓選擇電路 332，是使用對應於第 f 行(f 為符合 $2 \leq f \leq 320$ 的偶數)而設置的第2單位電壓選擇電路 332(f)來進行說明。

偶數第 f 行的第2單位電壓選擇電路 332(f)與奇數第 e 行的第1單位電壓選擇電路 331(e)相較之下，是將供給至第1轉移閘極 $U22$ 的輸入端子之電壓設為 $VCOML$ ，將輸入至第2轉移閘極 $U23$ 的輸入端子之電壓分別換成 $VCOMH$ 的關係。另外，其他構成則是與第1單位電壓選擇電路 331(e)同樣。

因此，偶數第 f 行的第1單位電壓選擇電路 331(e)，若電壓指示信號 $CTRL(f)$ 為 H 位準，則對共通線 $Z(e)$ 供給電壓 $VCOMH$ ，另一方面，若電壓指示信號 $CTRL(f)$ 為 L 位準，則對共通線 $Z(e)$ 供給電壓 $VCOML$ 。

其次，有關在全畫面顯示模式中，藉由控制電路 30來使共通線 $Z1 \sim Z320$ 的電壓如何變化，是使與掃描線 $Y1 \sim Y320$ 的電壓變化相關連來進行說明。圖 10是全畫面顯示模式之控制電路 30的時序圖。

另外，在全畫面顯示模式中，顯示模式選擇信號 $CENB$ 是被固定於 H 位準。並且，在該圖中，電壓 VGH 是相當於掃描線 $Y1 \sim Y320$ 的選擇電壓(H 位準)，電壓 VGL 是相當於掃描線 $Y1 \sim Y320$ 的非選擇電壓(L 位準)。

在此，首先，著眼於共通線 $Z1$ 及共通線 $Z320$ 來說明有關全畫面顯示模式之控制電路 30的動作。

在1圖框期間的開始時序之時刻 $t1$ ，將極性信號 POL 設為 L 位準。如此一來，第1、320行的第1單位門鎖電路 311會取入 L 位準的極性信號 POL ，輸出 L 位準的門鎖信號 $LAT1$ 、 $LAT320$ 。一旦該 L 位準的門鎖信號 $LAT1$ 被輸

入，則第1行的第1單位顯示模式電路321會將 H 位準的電壓指示信號 CTRL1輸出至第1行的第1單位電壓選擇電路331。並且，一旦 L 位準的門鎖信號 LAT320被輸入，則第320行的第2單位顯示模式電路322會將 H 位準的電壓指示信號 CTRL320輸出至第320行的第2單位電壓選擇電路332。如此一來，第1行的第1單位電壓選擇電路331會將電壓 VCOML 供給至共通線 Z1，第320行的第2單位電壓選擇電路332會將電壓 VCOMH 供給至共通線 Z320。因此，在時刻 t1，共通線 Z1是形成電壓 VCOML，共通線 Z320是形成電壓 VCOMH。

其次，從時刻 t1經由1圖框期間，至其次的1圖框期間的開始時序之時刻 t4為止，使極性信號 POL 反轉而形成 H 位準。如此一來，分別對應於第1、320行而設置的第1單位門鎖電路311會取入 H 位準的極性信號 POL，而輸出 H 位準的門鎖信號 LAT1、LAT320。一旦該 H 位準的門鎖信號 LAT1被輸入，則第1行的第1單位顯示模式電路321會將 L 位準的電壓指示信號 CTRL1輸出至第1行的第1單位電壓選擇電路331。並且，一旦 H 位準的門鎖信號 LAT320被輸入，則第320行的第2單位顯示模式電路322會將 L 位準的電壓指示信號 CTRL320輸出至第320行的第2單位電壓選擇電路332。如此一來，第1行的第1單位電壓選擇電路331會將電壓 VCOMH 供給至共通線 Z1，第320行的第2單位電壓選擇電路332會將電壓 VCOML 供給至共通線 Z320。因此，在時刻 t4，共通線 Z1是形成電壓

VCOMH，共通線 Z320 是形成電壓 VCOML。

然後，從時刻 t_4 經過 1 圖框期間，至其次的 1 圖框期間的開始時序之時刻 t_7 為止，使極性信號 POL 再反轉，而回到 L 位準。如此一來，與時刻 t_1 同樣，對應於掃描線 Y1 而設置的第 1 單位電壓選擇電路 331 會將電壓 VCOML 供給至共通線 Z1，對應於掃描線 Y320 而設置的第 2 單位電壓選擇電路 332 會將電壓 VCOMH 供給至共通線 Z320。因此，在時刻 t_7 ，共通線 Z1 是形成電壓 VCOML，共通線 Z320 是形成電壓 VCOMH。

其次，著眼於共通線 Z2，說明有關控制電路 30 的動作。

若從時刻 t_1 至 1 水平掃描期間經過的時刻 t_2 ，則掃描線驅動電路 10 會對掃描線 Y1 供給選擇電壓，作為電壓 VGH。

在此，若由第 2 行的第 2 單位門鎖電路 312 來看，則選擇電壓會被施加於上一行的掃描線 Y1，因此該第 2 行的第 2 單位門鎖電路 312 會取入 L 位準的極性信號 POL，輸出 L 位準的門鎖信號 LAT2。一旦此 L 位準的門鎖信號 LAT2 被輸入，則第 2 行的第 2 單位顯示模式電路 322 會將 H 位準的電壓指示信號 CTRL2 輸出至第 2 行的第 2 單位電壓選擇電路 332。如此一來，第 2 行的第 2 單位電壓選擇電路 332 會將電壓 VCOMH 供給至共通線 Z2。因此，共通線 Z2 的電壓是在時刻 t_2 形成電壓 VCOMH。

另外，若從時刻 t_2 經過 1 水平掃描期間而至時刻 t_3 ，

則掃描線 Y1會形成電壓 VGL，掃描線 Y2會形成電壓 VGH，掃描線 Y1、Y3皆形成非選擇電壓。因此，由第2行的第2單位門鎖電路312來看，上一行的掃描線 Y1及下一行的掃描線 Y3雙方皆會形成非選擇電壓，因此該第2行的第2單位門鎖電路312是形成保持·輸出 L 位準的門鎖信號 LAT2，共通線 Z2是被保持於電壓 VCOMH。

若從時刻 t3經過1水平掃描期間，則掃描線 Y2會形成電壓 VGL，掃描線 Y3會形成電壓 VGH。因此，若從第2行的第2單位門鎖電路312來看，則選擇電壓會被施加於下一行的掃描線 Y3，所以該第2行的第2單位門鎖電路312會再度取入 L 位準的極性信號 POL，輸出 L 位準的門鎖信號 LAT2。因此，形成共通線 Z2的電壓 VCOMH。

掃描線 Y3形成電壓 VGH 之後1水平掃描期間結果，掃描線 Y3會形成電壓 VGL。此時，掃描線 Y1已經在時刻 t3形成電壓 VGL。因此，若由第2行的第2單位門鎖電路312來看，則掃描線 Y2形成電壓 VGH 時同樣，保持·輸出 L 位準的門鎖信號 LAT2，共通線 Z2會被保持於電壓 VCOMH。

在其次圖框期間，掃描線驅動電路10會對掃描線 Y1供給選擇電壓，在將掃描線 Y1的電壓設為電壓 VGH 的時刻 t5，第2行的第2單位門鎖電路312會取入 H 位準的極性信號 POL，而輸出 H 位準的門鎖信號 LAT2。一旦此 H 位準的門鎖信號 LAT2被輸入，則第2行的單位顯示模式電路322會將 L 位準的電壓指示信號 CTRL2輸出至第2行的第2

單位電壓選擇電路332。如此一來，對應於掃描線Y2而設置的第2單位電壓選擇電路332會將電壓VCOML供給至共通線Z2。因此，在時刻t5，共通線Z2會從電壓VCOMH來切換至電壓VCOML。

一旦切換至電壓VCOML，則在接連的圖框期間至掃描線Y1再度形成選擇電壓的VGH為止，共通線Z2會被保持於電壓VCOML。

其次，著眼於共通線Z3，說明有關控制電路30的動作。

在時刻t3，一旦掃描線Y2形成電壓VGH，則若由第3行的第2單位門鎖電路312來看，選擇電壓會被施加於上一行的掃描線Y2，因此該第3行的第2單位門鎖電路312會取入L位準的極性信號POL，而輸出L位準的門鎖信號LAT3。一旦此L位準的門鎖信號LAT3被輸入，則第3行的第1單位顯示模式電路321會將H位準的電壓指示信號CTRL3輸出至第3行的第1單位電壓選擇電路331。如此一來，第3行的第1單位電壓選擇電路331會將電壓VCOML供給至共通線Z3。因此，共通線Z3是在時刻t3，形成電壓VCOML。另外，共通線Z3是在其次的圖框期間的時刻t6至掃描線Y2再度形成電壓VGH為止，被保持於電壓VCOML。

在其次圖框期間的時刻t6，一旦掃描線Y2再度形成電壓VGH，則第3行的第2單位門鎖電路312會取入H位準的極性信號POL，而輸出H位準的門鎖信號LAT3。一旦

此 H 位準的門鎖信號 LAT3 被輸入，則第 3 行的第 1 單位顯示模式電路 321 會將 L 位準的電壓指示信號 CTRL3 輸出至第 3 行的第 1 單位電壓選擇電路 331。如此一來，第 3 行的第 1 單位電壓選擇電路 331 會將電壓 VCOMH 供給至共通線 Z3。因此，在時刻 t6，共通線 Z3 會從電壓 VCOML 切換成電壓 VCOMH。一旦被切換成電壓 VCOMH，則在接連的圖框期間至掃描線 Y1 再度形成選擇電壓的 VGH 為止，共通線 Z3 會被保持於電壓 VCOMH。

在此，說明有關共通線 Z1 ~ Z320 中除了已經說明過的共通線 Z1、Z3 以外的第奇數行的共通線 Z(g) (g 為符合 $5 \leq g \leq 319$ 的奇數) 之控制電路 30 的動作。

控制電路 30 是在與選擇電壓被供給至掃描線 Y2 同步供給電壓 VCOMH 至共通線 Z3 時，在相同的 1 圖框期間，與選擇電壓被供給至掃描線 Y(g-1) 同步，對共通線 Z(g) 供給電壓 VCOMH，以後，在其次的圖框期間，到選擇電壓再度被供給至掃描線 Y(g-1) 為止，將共通線 Z(g) 保持於該電壓 VCOML。

另一方面，控制電路 30 是在與選擇電壓被供給至掃描線 Y2 同步供給電壓 VCOML 至共通線 Z3 時，在相同的 1 圖框期間，與選擇電壓被供給至掃描線 Y(g-1) 同步，對共通線 Z(g) 供給電壓 VCOML，以後，在其次的圖框期間，到選擇電壓再度被供給至掃描線 Y(g-1) 為止，將共通線 Z(g) 保持於該電壓 VCOMH。

其次，說明有關共通線 Z1 ~ Z320 中除了已經說明過

的共通線 $Z2$ 、 $Z320$ 以外的第偶數行的共通線 $Z(h)$ (h 為符合 $4 \leq g \leq 318$ 的偶數)之控制電路 30 的動作。

控制電路 30 是在與選擇電壓被供給至掃描線 $Y1$ 同步供給電壓 V_{COMH} 至共通線 $Z2$ 時，在相同的 1 圖框期間，與選擇電壓被供給至共通線 $Z(h)$ 同步，供給電壓 V_{COMH} ，以後，在其次的圖框期間，到選擇電壓再度被供給至掃描線 $Y(h-1)$ 為止，將共通線 $Z(h)$ 保持於該電壓 V_{COMH} 。

另一方面，控制電路 30 是在與選擇電壓被供給至掃描線 $Y1$ 同步供給電壓 V_{COML} 至共通線 $Z2$ 時，在相同的 1 圖框期間，與選擇電壓被供給至掃描線 $Y(h-1)$ 同步，對共通線 $Z(h)$ 供給電壓 V_{COML} ，以後，在其次的圖框期間，到選擇電壓再度被供給至掃描線 $Y(h-1)$ 為止，將共通線 $Z(g)$ 保持於該電壓 V_{COMH} 。

亦即，共通線是在比選擇電壓被施加於所對應的掃描線之時序更前面 (1 水平掃描期間前)，從電壓 V_{COMH} 或電壓 V_{COML} 的一方來切換至另一方。

其次，說明有關具有如此的控制電路 30 之液晶裝置 1 的全畫面顯示模式的動作。在全畫面模式中，圖 11 是表示正極性寫入時的各部電壓的波形，圖 12 是表示負極性寫入時的各部電壓的波形。

在圖 11 及圖 12 中， $GATE(i)$ 是第 i 行 (i 為符合 $1 \leq i \leq 320$ 的整數) 的掃描線 $Y(i)$ 的電壓， $SOURCE(j)$ 是第 j 列 (j 為符合 $1 \leq j \leq 240$ 的整數) 的資料線 $X(j)$ 的電壓。並且， $PIX(i, j)$ 是對應於第 i 行的掃描線 $Y(i)$ 與第 j 列的資料線 $X(j)$ 的

交叉而設置之 i 行 j 列的畫素 50 所具備的畫素電極 55 的電壓。而且， $V_{COM}(i)$ 是第 i 行的共通線 $Z(i)$ 的電壓。

首先，利用圖 11 來說明有關全畫面顯示模式的正極性寫入時的動作。

當正極性寫入被執行時，在將第 i 行的掃描線 $Y(i)$ 的電壓 $GATE(i)$ 作為選擇電壓 V_{GH} 之前的時刻 t_{11} ，控制電路 30 會對共通線 $Z(i)$ 供給電壓 V_{COML} 。因此，共通線 $Z(i)$ 的電壓 $V_{COM}(i)$ 會緩緩地從電壓 V_{COMH} 降低，在時刻 t_{12} 形成電壓 V_{COML} 。

在此，於時刻 t_{11} ，掃描線 $Y(i)$ 的電壓 $GATE(i)$ 為非選擇電壓 V_{GL} ，TFT51 為關閉，因此第 j 列的資料線 $X(j)$ 與 i 行 j 列的畫素 50 所具備的畫素電極 55 是處於彼此非連接狀態。並且，在 i 行 j 列的畫素 50 所具備的畫素電極 55 與共通線 $Z(i)$ 的共通電極 56 之間，藉由儲存電容 53 及畫素電容 54 來產生電容結合。

因此， i 行 j 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(i, j)$ 是以能夠保持電壓 $V_{COM}(i)$ 與電壓 $PIX(i, j)$ 的電位差之方式降低，而於時刻 t_{12} 形成電壓 $VP1$ 。

其次，在時刻 t_{13} ，藉由掃描線驅動電路 10 來供給選擇電壓至掃描線 $Y(i)$ 。因此，掃描線 $Y(i)$ 的電壓 $GATE(i)$ 會上昇，而於時刻 t_{14} 形成電壓 V_{GH} 。藉此，閘極被連接至掃描線 $Y(i)$ 的 TFT51 會全部形成開啓狀態。

在掃描線 $Y(i)$ 的電壓 $GATE(i)$ 為選擇電壓 V_{GH} 的時刻 t_{15} ，資料線驅動電路 20 會對資料線 $X(j)$ 供給正極性的

畫像信號。如此一來，資料線 X_j 的電壓 $SOURCE(j)$ 會上昇，而於時刻 t_{16} 形成電壓 VP_3 。

資料線 $X(j)$ 的電壓 $SOURCE(j)$ 會作為根據正極性的畫像信號之畫像電壓，經由閘極被連接至掃描線 $Y(i)$ 的開啓狀態的 TFT51 來寫入 i 行 j 列的畫素 50 所具備的畫素電極 55。因此， i 行 j 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(i, j)$ 會上昇，而於時刻 t_{16} ，形成與資料線 $X(j)$ 的電壓 $SOURCE(j)$ 同電位的電壓 VP_3 。

在時刻 t_{17} ，藉由掃描線驅動電路 10 來將被施加於掃描線 $Y(i)$ 的電壓從選擇電壓切換成非選擇電壓。如此一來，掃描線 $Y(i)$ 的電壓 $GATE(i)$ 會降低，而於時刻 t_{18} 形成電壓 VGL 。藉此，閘極被連接至掃描線 $Y(i)$ 的 TFT51 會全部形成關閉狀態。

另外，即使 TFT51 形成關閉狀態，畫素電容 54 還是可藉由本身及儲存電容 53 的電容性來保持被寫入畫素電極 55 的電壓 $PIX(i, j)$ 與共通線 (i) 的電壓 $VCOM(i)$ 之差電壓。

其次，利用圖 12 來說明有關全畫面顯示模式的負極性寫入時的動作。

當負極性寫入被執行時，在以第 i 行的掃描線 $Y(i)$ 的電壓 $GATE(i)$ 作為選擇電壓 VGH 之前的時刻 t_{21} ，控制電路 30 會對共通線 $Z(i)$ 供給電壓 $VCOMH$ 。因此，共通線 $Z(i)$ 的電壓 $VCOM(i)$ 會緩緩地從電壓 $VCOMH$ 上昇，而於時刻 t_{22} 型逢電壓 $VCOMH$ 。

在此，於時刻 t_{21} ，掃描線 $Y(i)$ 的電壓 $GATE(i)$ 為非

選擇電壓 V_{GL} ，TFT51為關閉，因此第 j 列的資料線 $X(j)$ 與 i 行 j 列的畫素 50 所具備的畫素電極 55 是形成彼此非連接狀態。並且，在 i 行 j 列的畫素 50 所具備的畫素電極 55 與共通線 Z_i 的共通電極 56 之間產生電容結合。

因此， i 行 j 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(i, j)$ 是以能夠保持電壓 $V_{COM}(i)$ 與電壓 $PIX(i, j)$ 的電位差之方式上昇，而於時刻 t_{22} 形成電壓 VP_6 。

在時刻 t_{23} ，藉由掃描線驅動電路 10 來將被施加於掃描線 $Y(i)$ 的電壓從非選擇電壓切換成選擇電壓。如此一來，掃描線 $Y(i)$ 的電壓 $GATE(i)$ 會上昇，而於時刻 t_{24} 形成電壓 V_{GH} 。藉此，閘極被連接至掃描線 $Y(i)$ 的 TFT51 會全部形成開啓狀態。

在掃描線 $Y(i)$ 的電壓 $GATE(i)$ 為選擇電壓 V_{GH} 的時刻 t_{25} ，資料線驅動電路 20 會對資料線 $X(j)$ 供給負極性的畫像信號。如此一來，資料線 $X(j)$ 的電壓 $SOURCE(j)$ 會降低，而於時刻 t_{26} 形成電壓 VP_4 。

資料線 $X(j)$ 的電壓 $SOURCE(j)$ 會作為根據負極性的畫像信號之畫像電壓，經由閘極被連接至掃描線 $Y(i)$ 的開啓狀態的 TFT51 來寫入 i 行 j 列的畫素 50 所具備的畫素電極 55。因此， i 行 j 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(i, j)$ 會降低，而於時刻 t_{26} 形成與資料線 $X(j)$ 的電壓 $SOURCE(j)$ 同電位的電壓 VP_4 。

在時刻 t_{27} ，藉由掃描線驅動電路 10 來將被施加於掃描線 $Y(i)$ 的電壓從選擇電壓切換成非選擇電壓。如此一來

，掃描線 $Y(i)$ 的電壓 $GATE(i)$ 會降低，而於時刻 t_{28} 形成電壓 V_{GL} 。藉此，閘極被連接至掃描線 $Y(i)$ 的 TFT51 會全部形成關閉狀態。

另外，即使 TFT51 形成關閉狀態，畫素電容 54 還是可藉由本身及儲存電容 53 的電容性來保持被寫入畫素電極 55 的電壓 $PIX(i, j)$ 與共通線 (i) 的電壓 $V_{COM}(i)$ 之差電壓。

其次，說明有關部份顯示模式的控制電路 30 的動作。圖 13 是表示部份顯示模式的控制電路 30 的動作，顯示對於掃描線的選擇，共通線的電壓如何變化的圖。

另外，在部份顯示模式，顯示模式選擇信號 $CENB$ 是從比選擇電壓被施加於非顯示區域 82 的開始行更前 1 行的掃描線之期間途中到選擇電壓被施加於非顯示區域 82 的最終行的掃描線之間期的終了為止形成 L 位準，在其他的期間則是形成 H 位準。在第 1 實施形態是將顯示區域 81 的畫素 50 設為第 1～25 行，將非顯示區域 82 的畫素 50 設為第 26～320 行，因此顯示模式選擇信號 $CENB$ ，如圖 13 所示，在時刻 $t_{35} \sim t_{37}$ 的期間、及時刻 $t_{41} \sim t_{43}$ 的期間，是形成 L 位準。

另外，有關顯示模式選擇信號 $CENB$ ，亦可為從選擇電壓被施加於非顯示區域 82 的開始行的掃描線之期間起變化成 L 位準的構成。

首先，著眼於共通線 Z1 來說明有關部份顯示顯示模式的控制電路 30 的動作。

在 1 圖框期間的開始時序之時刻 t_{31} ，以極性信號 POL

作為 L 位準。在時刻 t_{31} ，顯示模式選擇信號 CENB 為 H 位準，因此與圖 10 的時刻 t_1 同樣，第 1 行的第 1 單位電壓選擇電路 331 會將電壓 VCOML 供給至共通線 Z1。因此，共通線 Z1 是形成電壓 VCOML。

在時刻 t_{35} ，一旦顯示模式選擇信號 CENB 形成 L 位準，則第 1 行的第 1 單位顯示模式電路 321 會將 H 位準的電壓指示信號 CTRL1 輸出至第 1 行的第 1 單位電壓選擇電路 331，所以該第 1 行的第 1 單位電壓選擇電路 331 會將作為特定的電壓之電壓 VCOML 供給至共通線 Z1。因此，共通線 Z1 會維持電壓 VCOML。

在其次的圖框期間的開始時序之時刻 t_{37} ，以極性信號 POL 作為 H 位準。在此，於時刻 t_{37} ，顯示模式選擇信號 CENB 會形成 H 位準，因此與圖 10 的時刻 t_4 同樣，第 1 行的第 1 單位電壓選擇電路 331 會將電壓 VCOMH 供給至共通線 Z1。因此，共通線 Z1 是形成電壓 VCOMH。

在時刻 t_{41} ，一旦顯示模式選擇信號 CENB 形成 L 位準，則第 1 行的第 1 單位顯示模式電路 321 會將 H 位準的電壓指示信號 CTRL1 輸出至第 1 行的第 1 單位電壓選擇電路 331，所以該第 1 行的第 1 單位電壓選擇電路 331 會將作為特定的電壓之電壓 VCOML 供給至共通線 Z1。因此，共通線 Z1 是形成電壓 VCOML。

另外，在接連的圖框期間的開始時序之時刻 t_{43} ，以極性信號 POL 作為 L 位準。在此，於時刻 t_{43} ，顯示模式選擇信號 CENB 會形成 H 位準，所以與圖 10 的時刻 t_7 同

樣，第1行的第1單位電壓選擇電路331會將電壓 V_{COML} 供給至共通線 Z1。因此，共通線 Z1會維持電壓 V_{COML} 。

其次，著眼於共通線 Z2來說明有關控制電路30的動作。

一旦從時刻 t_{31} 到經過1水平掃描期間的時刻 t_{32} ，則掃描線驅動電路10會對掃描線 Y1供給選擇電壓，而成為電壓 V_{GH} 。在此，於時刻 t_{32} ，顯示模式選擇信號 $CENB$ 為 H 位準，所以與圖10的時刻 t_2 同樣，第2行的第2單位電壓選擇電路332會將電壓 V_{COMH} 供給至共通線 Z2。因此，共通線 Z2是形成電壓 V_{COMH} 。

在時刻 t_{35} ，一旦顯示模式選擇信號 $CENB$ 形成 L 位準，則第2行的第2單位顯示模式電路322會將 L 位準的電壓指示信號 $CTRL2$ 輸出至第2行的第2單位電壓選擇電路332，所以該第2行的第2單位電壓選擇電路332會將作為特定的電壓之電壓 V_{COML} 供給至共通線 Z2。因此，共通線 Z2是形成電壓 V_{COML} 。

在其次的圖框期間的時刻 t_{38} ，一旦掃描線 Y1的電壓形成電壓 V_{GH} ，則在該時刻 t_{38} ，顯示模式選擇信號 $CENB$ 為 H 位準，所以與圖10的時刻 t_5 同樣，第2行的第2單位電壓選擇電路332會將電壓 V_{COML} 供給至共通線 Z2。因此，共通線 Z2會維持電壓 V_{COML} 。

在時刻 t_{41} ，一旦顯示模式選擇信號 $CENB$ 形成 L 位準，則第2行的第2單位顯示模式電路322會將 L 位準的電

壓指示信號 CTRL2輸出至第2行的第2單位電壓選擇電路332，所以該第2行的第2單位電壓選擇電路332會將作為特定的電壓之電壓 VCOML 供給至共通線 Z2。因此，共通線 Z2會維持電壓 VCOML。

其次，著眼於共通線 Z3來說明有關控制電路30的動作。

一旦從時刻 t32到經過1水平掃描期間的時刻 t33，則掃描線驅動電路10會對掃描線 Y2供給選擇電壓，成為電壓 VGH。在此，於時刻 t33，顯示模式選擇信號 CENB 為 H 位準，所以與圖10的時刻 t3同樣，將電壓 VCOML 供給至共通線 Z3。因此，共通線 Z3是形成電壓 VCOML。

在時刻 t35，一旦顯示模式選擇信號 CENB 形成 L 位準，則第3行的第1單位顯示模式電路321會將 H 位準的電壓指示信號 CTRL3輸出至第3行的第1單位電壓選擇電路331，所以該第3行的第1單位電壓選擇電路331會將作為特定的電壓之電壓 VCOML 供給至共通線 Z3。因此，共通線 Z3會維持電壓 VCOML。

在其次的圖框期間的時刻 t39，一旦掃描線 Y2的電壓形成電壓 VGH，則在該時刻 t39，顯示模式選擇信號 CENB 為 H 位準，所以與圖10的時刻 t6同樣，第3行的第1單位電壓選擇電路331會將電壓 VCOMH 供給至共通線 Z3。因此，共通線 Z3是形成電壓 VCOMH。

在時刻 t41，一旦顯示模式選擇信號 CENB 形成 L 位準，則第3行的第1單位顯示模式電路321會將 H 位準的電

壓指示信號 CTRL3輸出至第3行的第1單位電壓選擇電路331，所以該第3行的第1單位電壓選擇電路331會將作為特定的電壓之電壓 VCOML 供給至共通線 Z3。因此，共通線 Z3是形成電壓 VCOML。

其次，說明有關對應於顯示區域 81 的第 1～25 行之共通線 Z1～Z25 中除了已經說明過的共通線 Z1、Z3 以外的第奇數行的共通線 Z(k) (k 為符合 $5 \leq g \leq 25$ 的奇數) 之控制電路 30 的動作。

控制電路 30 是在與往掃描線 Y2 之選擇電壓的供給同步對共通線 Z3 供給電壓 VCOMH 時，在相同的 1 圖框期間，與往掃描線 Y(k-1) 之選擇電壓的供給同步對共通線 Z(k) 供給電壓 VCOMH。另一方面，控制電路 30 是在與往掃描線 Y2 之選擇電壓的供給同步對共通線 Z3 供給電壓 VCOML 時，在相同的 1 圖框期間，與往掃描線 Y(k-1) 之選擇電壓的供給同步對共通線 Zk 供給電壓 VCOML。另外，控制電路 30 是與顯示模式選擇信號 CENB 形成 L 位準同步，對共通線 Z(k) 供給作為特定的電壓之電壓 VCOML。

接著，說明有關對應於顯示區域 81 的第 1～25 行之共通線 Z1～Z25 中除了已經說明過的共通線 Z2 以外的第偶數行的共通線 Z(m) (m 為符合 $4 \leq m \leq 24$ 的偶數) 之控制電路 30 的動作。

控制電路 30 是在與往掃描線 Y1 之選擇電壓的供給同步對共通線 Z2 供給電壓 VCOMH 時，在相同的 1 圖框期間中，與往掃描線 Y(m-1) 之選擇電壓的供給同步對共通線

$Z(m)$ 供給電壓 V_{COMH} 。另一方面，控制電路 30 是在與往掃描線 $Y1$ 之選擇電壓的供給同步對共通線 $Z2$ 供給電壓 V_{COML} 時，在相同的 1 圖框期間中，與往掃描線 $Y(m-1)$ 之選擇電壓的供給同步對共通線 $Z(m)$ 供給電壓 V_{COML} 。另外，控制電路 30 是與顯示模式選擇信號 $CENB$ 形成 L 位準同步對共通線 $Z(m)$ 供給作為特定的電壓之電壓 V_{COML} 。

其次，說明對共通線 $Z26 \sim Z320$ (對應於非顯示區域 82 的第 26 ~ 320 行) 之控制電路 30 的動作。

首先，說明在非顯示區域 82 中，對位於最上的第 26 行的共通線 $Z26$ 之控制電路 30 的動作，但此動作與對上述顯示區域 81 的偶數行的共通線 $Z(m)$ 之動作同樣。亦即，控制電路 30 是在與往掃描線 $Y1$ 之選擇電壓的供給同步對共通線 $Z2$ 供給電壓 V_{COMH} 時，在相同的 1 圖框期間中，與往掃描線 $Y25$ 之選擇電壓的供給同步對共通線 $Z26$ 供給電壓 V_{COMH} ，另一方面，在與往掃描線 $Y1$ 之選擇電壓的供給同步對共通線 $Z2$ 供給電壓 V_{COML} 時，在相同的 1 圖框期間中，與往掃描線 $Y25$ 之選擇電壓的供給同步對共通線 $Z26$ 供給電壓 V_{COML} 。另外，控制電路 30 是與顯示模式選擇信號 $CENB$ 形成 L 位準同步對共通線 $Z26$ 供給作為特定的電壓之電壓 V_{COML} 。

接著，在共通線 $Z(n)$ (n 為符合 $27 \leq n \leq 320$ 的整數) 一般化說明有關在非顯示區域 82 中，對位於最上的第 26 行以外的第 27 ~ 320 行的共通線 $Z27 \sim Z320$ 之控制電路 30 的動

作。

在選擇電壓被供給至掃描線 $Y(n-1)$ 的時刻、及選擇電壓被供給至掃描線 $Y(n+1)$ 的時刻，因為顯示模式選擇信號 $CENB$ 皆為 L 位準，所以控制電路 30 會對共通線 $Z(n)$ 持續供給電壓 $VCOML$ 。

其次，說明有關液晶裝置 1 的部份顯示模式的動作。

在液晶裝置 1 的部份顯示模式中，對顯示區域 81 的第 1 行～25 行的畫素 50 進行電壓寫入時，圖 14 是表示正極性寫入時的各部電壓的波形，圖 15 是表示負極性寫入時的各部電壓的波形。圖 16 及圖 17 是分別表示在部份顯示模式中對於非顯示區域 82 位於最上的 26 行的畫素 50 進行電壓寫入時之各部電壓的波形。並且，圖 18 是表示在部份顯示模式中，對非顯示區域的第 25～320 行中，除了第 26 行以外的行的畫素 50 進行電壓寫入時之各部電壓的波形。

在圖 14～圖 18 中， $GATE(p)$ 是第 p 行 (p 為符合 $1 \leq p \leq 320$ 的整數) 的掃描線 $Y(p)$ 的電壓， $SOURCE(q)$ 是第 q 列 (q 為符合 $1 \leq q \leq 240$ 的整數) 的資料線 $X(q)$ 的電壓。並且， $PIX(p, q)$ 是對應於第 p 行的掃描線 $Y(p)$ 與第 q 列的資料線 $X(q)$ 的交叉而設置之 p 行 q 列的畫素 50 所具備的畫素電極 55 的電壓。而且， $VCOM(p)$ 是第 p 行的共通線 $Z(p)$ 的電壓。

首先，利用圖 14 來說明有關在部份顯示模式中，對顯示區域 81 的第 1～25 行的畫素 50 之正極性寫入時的動作。

在時刻 $t51 \sim t58$ 的期間，由於是與圖 11 所示之時刻

$t_{11} \sim t_{18}$ 的期間同樣動作，因此省略其說明。在圖 14 中，時刻 t_{59} 是與時刻 $t_{51} \sim$ 時刻 t_{58} 的期間相同的 1 圖框期間，顯示模式選擇信號 CENB 為形成 L 位準之時序。

在時刻 t_{59} ，一旦顯示模式選擇信號 CENB 形成 L 位準，則控制電路 30 會將作為特定的電壓之電壓 V_{COML} 供給至共通線 $Z(p)$ 。在此，共通線 $Z(p)$ 的電壓，即使在時刻 $t_{51} \sim t_{58}$ 的期間，亦為電壓 V_{COML} ，因此會持續維持於電壓 V_{COML} 。

另外，在時刻 t_{59} ，因為選擇電壓未被供給至掃描線 $Y(p)$ ，所以第 q 列的資料線 $X(q)$ 與 p 行 q 列的畫素 50 所具備的畫素電極 55 是彼此為非連接狀態。並且，在 p 行 q 列的畫素 50 所具備的畫素電極 55 與共通線 $Z(p)$ 之間產生電容結合。因此， p 行 q 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(p, q)$ ，為了保持電壓 $V_{COM}(p)$ 與電壓 $PIX(p, q)$ 的電位差，而維持電壓 $VP3$ 。

其次，利用圖 15 來說明有關在部份顯示模式中，對顯示區域 81 的第 1～25 行的畫素 50 之負極性寫入時的動作。

在時刻 $t_{61} \sim t_{68}$ 的期間，由於是與圖 12 所示之時刻 $t_{21} \sim t_{28}$ 的期間同樣動作，因此省略其說明。在圖 15 中，時刻 t_{69} 是與時刻 $t_{61} \sim$ 時刻 t_{68} 的期間相同的 1 圖框期間，顯示模式選擇信號 CENB 為形成 L 位準之時序。

在時刻 t_{69} ，一旦顯示模式選擇信號 CENB 形成 L 位準，則控制電路 30 會將作為特定的電壓之電壓 V_{COML} 供給至共通線 $Z(p)$ 。因此，共通線 $Z(p)$ 的電壓 $V_{COM}(p)$ 會

降低，而於時刻 $t70$ 形成電壓 $VCOML$ 。

在時刻 $t69$ ，因為選擇電壓未被供給至掃描線 $Y(p)$ ，所以第 q 列的資料線 $X(q)$ 與 p 行 q 列的畫素 50 所具備的畫素電極 55 是彼此為非連接狀態。並且，在 p 行 q 列的畫素 50 所具備的畫素電極 55 與共通線 $Z(p)$ 之間產生電容結合。因此， p 行 q 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(p, q)$ 是以能夠保持電壓 $VCOM(p)$ 與電壓 $PIX(p, q)$ 的電位差之方式降低，而於時刻 $t70$ 形成電壓 $(VP4-VC)$ 。在此，電壓 VC 是在時刻 $t69 \sim t70$ 的期間，等於共通線 $Z(p)$ 的電壓 $VCOM(p)$ 之電壓降低的量，亦即電壓 $(VCOMH-VCOML)$ 。

接著，分開第 26 行的畫素 50 及第 27～320 行的畫素 50 來說明有關在液晶裝置 1 的部份顯示模式中，對非顯示區域 82 的第 26 行～320 行的畫素 50 之寫入動作。

首先，說明有關對第 26 行的畫素 50 之寫入動作。

圖 16 是表示在部份顯示模式中，對第 26 行的畫素 50 之寫入動作時的各部電壓的波形，特別是與往掃描線 $Y1$ 之選擇電壓的供給同步對共通線 $Z2$ 供給電壓 $VCOML$ 時相同的 1 圖框期間的寫入(第 1 時序)。另外，在圖中，時刻 $t72$ 是顯示模式選擇信號 $CENB$ 為形成 L 位準的時序，相當於圖 13 的時刻 $t41$ 。

在時刻 $t71$ ，控制電路 30 會在第 26 行與往上一行的掃描線 $Y25$ 之選擇電壓的供給同步對共通線 $Z26$ 供給電壓 $VCOML$ 。在此，共通線 $Z26$ 的電壓，即使在比時刻 $t71$ 更

前面的期間，亦為電壓 V_{COML} ，因此在時刻 t_{71} ，共通線 Z_{26} 的電壓 V_{COM26} 是被維持於電壓 V_{COML} 。

在此，由於時刻 t_{71} 是在選擇電壓被供給至掃描線 Y_{26} 之前，因此第 q 列的資料線 $X(q)$ 與 26 行 q 列的畫素 50 所具備的畫素電極 55 是彼此為非連接狀態。並且，在 26 行 q 列的畫素 50 所具備的畫素電極 55 與共通線 Z_{26} 之間產生電容結合。

因此，26 行 q 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(26, q)$ ，為了保持電壓 $V_{COM}(26)$ 與電壓 $PIX(26, q)$ 的電位差，而維持電壓 V_{COML} 。

在時刻 t_{72} ，一旦顯示模式選擇信號 $CENB$ 形成 L 位準，則控制電路 30 會將作為特定的電壓之電壓 V_{COML} 供給至共通線 Z_{26} 。在此，即使共通線 Z_{26} 在時刻 $t_{71} \sim t_{72}$ 的期間，亦為電壓 V_{COML} ，因此在時刻 t_{72} ，不會變化，維持電壓 V_{COML} 。

由於時刻 t_{72} 是在選擇電壓被供給至掃描線 Y_{26} 之前，因此第 q 列的資料線 $X(q)$ 與 26 行 q 列的畫素 50 所具備的畫素電極 55 是彼此處於非連接連接。並且，在 26 行 q 列的畫素 50 所具備的畫素電極 55 與共通線 Z_{26} 之間產生電容結合。因此，26 行 q 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(26, q)$ ，為了保持電壓 $V_{COM}(26)$ 與電壓 $PIX(26, q)$ 的電位差，而維持電壓 V_{COML} 。

在時刻 t_{73} ，一旦掃描線驅動電路 10 對掃描線 Y_{26} 供給選擇電壓，則掃描線 Y_{26} 的電壓 $GATE_{26}$ 會上昇，而於

時刻 t_{74} 形成電壓 V_{GH} 。藉此，被連接至掃描線 Y_{26} 的 TFT51 會全部形成開啓狀態。

另一方面，在時刻 t_{75} ，部份電路 40 會將作為特定的電壓之電壓 V_{COML} 供給至資料線 $X(q)$ 。如此一來，資料線 $X(q)$ 的電壓 $SOURCE(q)$ 是形成電壓 V_{COML} 。

資料線 $X(q)$ 的電壓 $SOURCE(q)$ 是經由連接至掃描線 Y_{26} 之開啓狀態的 TFT51 來寫入 26 行 q 列的畫素 50 所具備的畫素電極 55。因此，26 行 q 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(26, q)$ 是形成與資料線 $X(q)$ 的電壓 $SOURCE(q)$ 同電位之電壓 V_{COML} 。

在此，共通電極 Z_{26} 的電壓 V_{COM26} 為電壓 V_{COML} ，所以畫素電容 54 的畫素電極 55 及共通電極 56 的差電壓是零。因此，26 行 q 列的畫素 50 是形成正常黑色 (Normally black) 模式的關閉之黑顯示。

在時刻 t_{76} ，藉由掃描線驅動電路 10 來將施加於掃描線 Y_{26} 的電壓從選擇電壓切換成非選擇電壓。如此一來，掃描線 Y_{26} 的電壓 $GATE_{26}$ 會降低，而於時刻 t_{77} 形成電壓 V_{GL} 。藉此，閘極被連接至掃描線 Y_{26} 的 TFT51 會全部形成關閉狀態。

另外，即使 TFT51 形成關閉狀態，畫素電容 54 也會藉由本身及儲存電容 53 的電容性來保持差電壓零。

圖 17 是表示在部份顯示模式中，對第 26 行的畫素 50 之寫入動作時的各部電壓的波形，特別是與往掃描線 Y_1 之選擇電壓的供給同步對共通線 Z_2 供給電壓 V_{COMH} 時相

同的 1 圖框期間的寫入 (第 2 時序)。另外，在圖中，時刻 t_{83} 是顯示模式選擇信號 CENB 為形成 L 位準的時序，相當於圖 13 的時刻 t_{35} 。

在時刻 t_{81} ，若控制電路 30 與往掃描線 Y25 之選擇電壓的供給同步對共通線 Z26 供給電壓 VCOMH，則共通線 Z26 的電壓 VCOM26 會緩緩地上昇，而於時刻 t_{82} 形成電壓 VCOMH。

在此，由是時刻 t_{81} 是在選擇電壓被供給至掃描線 Y26 之前，因此第 q 列的資料線 X(q) 與 26 行 q 列的畫素 50 所具備的畫素電極 55 是彼此處於非連接狀態。並且，在 26 行 q 列的畫素 50 所具備的畫素電極 55 與共通線 Z26 之間產生電容結合。因此，26 行 q 列的畫素 50 所具備的畫素電極 55 的電壓 PIX(26、q) 是以能夠保持電壓 VCOM(26) 與電壓 PIX(26、q) 的電位差 (零) 之方式上昇，而於時刻 t_{82} 形成電壓 VCOMH。

在時刻 t_{83} ，一旦顯示模式選擇信號 CENB 形成 L 位準，則控制電路 30 會將作為特定的電壓之電壓 VCOML 供給至共通線 Z26。因此，共通線 Z26 的電壓 VCOM26 會緩緩地降低，而於時刻 t_{84} 形成電壓 VCOML。

在此，由於時刻 t_{83} 是在選擇電壓被供給至掃描線 Y26 之前，因此第 q 列的資料線 X(q) 與 26 行 q 列的畫素 50 所具備的畫素電極 55 是彼此處於非連接狀態。並且，在 26 行 q 列的畫素 50 所具備的畫素電極 55 與共通線 Z26 之間產生電容結合。因此，26 行 q 列的畫素 50 所具備的畫素電極

55的電壓 $PIX(26, q)$ 是以能夠保持電壓 $VCOM(26)$ 與電壓 $PIX(26, q)$ 的電位差(零)之方式降低，而於時刻 $t84$ 形成電壓 $VCOML$ 。

另外，在圖17的時刻 $t85 \sim t89$ 的期間，是與圖16所示的時刻 $t73 \sim t77$ 的期間同樣動作。

其次，說明有關對第27～320行的畫素50之寫入動作。

圖18是表示在部份顯示模式中，對第27～320行的畫素50之寫入動作。在部份顯示模式中，第27～320行的共通線 $Z27 \sim Z320$ 是與極性信號 POL 的邏輯位準無關保持於電壓 $VCOML$ 。當第27～320行的掃描線依序形成選擇電壓，部份電路40會將與共通線相同的電壓 $VCOML$ 分別供給至1～240列的資料線，因此在該非顯示區域的第27～320行的畫素50中，畫素電容54的差電壓是被保持於零，而形成正常黑色模式的關閉之黑顯示。

亦即，在圖18中，時刻 $t91 \sim t97$ 的期間是與圖16所示的時刻 $t71 \sim t77$ 的期間同樣動作。

若根據如此的第1實施形態，則具有以下那樣的效果。

(1)若以全畫面顯示模式的全行、及部份顯示模式的顯示區域81的行來看，則在將電壓 $VCOML$ 供給至共通線(共通電極56)之後，進行正極性寫入，在供給電壓 $VCOMH$ 至共通電極56之後，進行負極性寫入，因此如上述以往例那樣，在儲存電容53與畫素電容54之間電荷不會

移動。因此，即使儲存電容 53 彼此間的特性形成不均一，照樣在寫入同一電壓時，畫素電極 55 的電壓難以產生不均。因此，各畫素 50 的亮度形成不均一會被防止，而可抑止顯示品質的降低。

(2) 控制電路 30 是分別對應於 320 行，而具備閘鎖電路 31 所具有的第 1 單位閘鎖電路 311 或第 2 單位閘鎖電路 312、及顯示模式電路 32 所具有的第 1 單位顯示模式電路 321 或第 2 單位顯示模式電路 322、及電壓選擇電路 33 所具有的第 1 單位電壓選擇電路 331 或第 2 單位電壓選擇電路 332。因此，可對各行的共通線（共通電極 56）選擇性地供給電壓 VCOML 或電壓 VCOMH。

又，有關對各行的共通線施加電壓 VCOML 或電壓 VCOMH 的其中之一是配合寫入極性。因此，不必像上述以往例那樣，使被連接至儲存電容 53 的一方電極之電容線的電壓變動成與畫素電容 54 的畫素電極 55 或共通電極 56 不同的電壓。換言之，本實施形態是儲存電容 53 的一方電極的電壓會與共通電極 56 的電壓同樣變動，因此可一體形成儲存電容 53 的一方電極與共通電極 56。又，如上述，儲存電容 53 的另一方電極是被連接至畫素電極 55，因此儲存電容 53 的另一方電極與畫素電極 55 是同電位，可一體形成。

因此，適合於在夾持液晶的元件基板 60 及對向基板 70 中，在元件基板 60 一體形成儲存電容 53 及畫素電容 54 之 IPS 或 FFS 等的液晶裝置。

(3) 在部份顯示模式的非顯示區域 82 的各行，共通線（

共通電極 56) 被保持於作為特定的電壓之電壓 V_{COML} 的情況下，掃描線形成選擇電壓時，對資料線供給作為特定的電壓之電壓 V_{COML} 。亦即，在將共通線設為電壓 V_{COML} 的情況下，對畫素電極 55 寫入電壓 V_{COML} 。因此，共通電極 56 及畫素電極 55 皆形成電壓 V_{COML} ，所以驅動電壓不會被施加於液晶。亦即，在部份顯示模式的非顯示區域 82，驅動電壓不會被施加於液晶，因此可降低消費電力。

(4) 在每一行分割共通電極 56 的同時，在全畫面顯示模式下對全行的共通電極，以及在部份顯示模式下對顯示區域 81 的行的共通電極，分別供給電壓 V_{COML} 及電壓 V_{COMH} ，而於每一行進行正極性寫入及負極性寫入。因此，在 1 圖框期間中進行正極性寫入的畫素 50 及進行負極性寫入的畫素 50 會混在，可在該等的畫素 50 彼此間使閃爍抵消，因而能夠更為抑止顯示品質的降低。

<第 1 實施形態的改良・應用>

在上述第 1 實施形態，可如其次那樣的改良・應用。

<特定的電壓>

在上述第 1 實施形態中，控制電路 30 會將作為特定的電壓之電壓 V_{COML} 供應給共通線 $Z1 \sim Z320$ ，部份電路 40 會將作為特定的電壓之電壓 V_{COML} 供應給資料線 $X1 \sim X240$ ，但並非限於此，例如，控制電路 30 可將作為特

定的電壓之電壓 V_{COMH} 供應給共通線 $Z1 \sim Z320$ ，部份電路 40 可將作為特定的電壓之電壓 V_{COMH} 供應給資料線。

<雙方向・單方向>

在上述第 1 實施形態中，是以 $Y1$ 、 $Y2$ 、 $Y3$ 、...、 $Y319$ 、 $Y320$ 的順序來對掃描線施加選擇電壓，但亦可以能夠對應於使顯示面板 AA 旋轉時之方式，以 $Y320$ 、 $Y319$ 、 $Y318$ 、...、 $Y1$ 的相反順序來施加。

以相反的順序來對掃描線施加選擇電壓時，在圖 5 所示的位移暫存器 11 中，對應於某行的段之轉移電路是將輸出信號設為往對應於上一行的行的段的轉移電路的輸入信號，且將開始脈衝 YD 設為第 320 段的轉移電路的輸入信號。

另外，有關控制電路 30 的構成可不變更沿用。這是因為在圖 7 所示的門鎖電路 31 中，對應於除了第 1、320 行以外的行之第 2 單位門鎖電路 312 中，一旦上一行上或下一行的其中之一掃描線形成 H 位準，則 NOR 電路 U1 的輸出信號會形成 L 位準，而取入極性信號 POL ，作為門鎖信號輸出。

相反而言，在控制電路 30 中，不必使對掃描線施加選擇電壓的順序對應於第 1→第 320 行的方向及第 320→第 1 行的方向的雙方向，例如若只要對應於第 1→第 320 行的方向即可，則如圖 19 所示，在門鎖電路 31 的第 1 單位門鎖電路

311及第2單位門鎖電路312中，爲了省略 NOR 電路 U1的同時，使配合該省略而取得負邏輯構成的整合性，只要在第1時鐘控制式反相器 U4及第2時鐘控制式反相器 U5中，設成與圖7作比較改換反轉輸入端及非反轉輸入端的連接之構成即可。並且，有關第320行爲第2單位門鎖電路312。

若利用如此的構成，則當上一行的掃描線爲 H 位準時，可取入極性信號 POL 作爲門鎖信號輸出，因此省略 NOR 電路 U1的部份，可使電路構成簡略化。

<電壓選擇電路>

在圖9所示的電壓選擇電路33中，在第1單位電壓選擇電路331的轉移閘極 U22的輸入端子、及、第2單位電壓選擇電路332的轉移閘極 U23的輸入端子，分別被供給相對高的電壓 VCOMH，在第1單位電壓選擇電路331的轉移閘極 U23的輸入端子、及、第2單位電壓選擇電路332的轉移閘極 U22的輸入端子，分別被供給相對低的電壓 VCOML。

在本實施形態中，轉移閘極 U22、U23是以反轉控制輸入端子及非反轉控制輸入端子的邏輯位準被開啓關閉控制，由此可明確想到是並聯 p 通道型電晶體及 n 通道型電晶體的構成，但因爲被供給至輸入端子的電壓是固定，所以不必並聯雙通道的電晶體，亦可用其中一方的通道型電晶體來構成。

亦即，將第1單位電壓選擇電路331的轉移閘極 U22及第2單位電壓選擇電路332的轉移閘極 U23，作為僅是 n 通道型電晶體，對其源極電極供給電壓 VCOMH，把汲極電極連接至共通線的同時，對閘極電極供給利用反相器 U21之電壓指示信號的反轉信號，另一方面，將第1單位電壓選擇電路331的轉移閘極 U23及第2單位電壓選擇電路332的轉移閘極 U22，作為僅是 p 通道型電晶體，對其源極電極供給電壓 VCOML，把汲極電極連接至共通線的同時，對閘極電極供給電壓指示信號之構成。

另外，無論是使用轉移閘極，或一方的通道型電晶體，有關被連接於電壓 VCOMH、VCOML 的電晶體的通道長，較理想是比其他電晶體的通道長更短。

<顯示區域・非顯示區域的變更・固定化>

在上述實施形態中，是將顯示區域81的畫素50設為第1～25行，將非顯示區域82的畫素50設為第26～320行，但顯示區域81及非顯示區域82的行的分配並非限於此。例如，亦可將顯示區域81的畫素50設為下一半的第161～320行，將非顯示區域82的畫素50設為上一半的第1～160行。如此將顯示區域81設為第161～320行，將非顯示區域82設為第1～160行時，只要在往掃描線 Y1～Y320之選擇電壓的施加動作時，從比1圖框期間的最初之時刻(就圖13而言為 t31、t37)更後，比對掃描線 Y1施加選擇電壓開始的時刻(就圖13而言為 t32、t38)更前的時刻起，到在相同的1圖框

期間中往掃描線 Y160之選擇電壓的施加終了の時刻為止，顯示模式選擇信號 CENB 爲 L 位準即可。

又，亦可不是可變更顯示區域 81 及非顯示區域 82，而是固定化。亦即，將第 1 實施形態那樣的顯示區域 81 設爲第 1～25 行，將非顯示區域 82 固定化於第 26～320 行。

如此地固定化時，如圖 20 所示，在顯示模式電路 32 中，不需要邏輯演算對應於在顯示區域 81 所被固定化的第 1～25 行之門鎖信號 LAT1～LAT25 及顯示模式選擇信號 CENB 的構成。另外，在固定化顯示區域 81 及非顯示區域 82 時，有關在非顯示區域 82 被固定化的第 26～320 行，因爲在全畫面顯示模式中顯示模式選擇信號 CENB 會形成 H 位準，所以如圖 20 所示有必要使與顯示模式選擇信號 CENB 作邏輯演算的構成存在。

換言之，就顯示區域 81 的行而言，可藉由門鎖電路 31 的第 1 單位門鎖電路 311 或第 2 單位門鎖電路 312、及電壓選擇電路 33 的第 1 單位電壓選擇電路 331 或第 2 單位電壓選擇電路 332 來構成第 1 單位選擇電路，相對的，就非顯示區域 82 的行而言，更加上顯示模式電路 32 的第 1 單位顯示模式電路 321 或第 2 單位顯示模式電路 322 來構成第 2 單位選擇電路。

另外，在固定化顯示區域 81 及非顯示區域 82 時，有關門鎖電路 31，除了對應於雙方向之圖 7 所示的構成以外，對應於單方向之圖 19 所示的構成亦可適用。

<第2實施形態>

其次，說明有關本發明的第2實施形態的液晶裝置。

此第2實施形態的液晶裝置是變更第1實施形態的控制電路30(參照圖6)的電路構成者，圖21是表示變更後的控制電路30A的構成方塊圖。

並且，在第2實施形態中，部份電路40是在部份顯示模式中對非顯示區域82的掃描線施加選擇電壓時，將作為特定的電壓之電壓VCENT供給至資料線X1~X240。另外，有關其他的構成則是與第1實施形態同樣，因此省略其說明。

如該圖所示，控制電路30A是具有與第1實施形態同樣的門鎖電路31，但具備電路構成相異的顯示模式電路32A及電壓選擇電路33A。

首先，說明有關顯示模式電路32A。圖22是表示顯示模式電路32A的構成方塊圖。

如該圖所示，顯示模式電路32A是具有分別對應於掃描線Y1~Y320而設置的單位顯示模式電路321A，此單位顯示模式電路321A是具有反相器U31、第1轉移閘極U32及第2轉移閘極U33。

在反相器U31的輸入端子輸入顯示模式選擇信號CENB，反相器U31的輸出端子是分別被連接至第1轉移閘極U32的反轉輸入控制端子、及第2轉移閘極U33的非反轉輸入控制端子。

在第1轉移閘極U32的輸入端子輸入從同一行的門鎖

電路 31 所輸出的閘鎖信號 LAT。並且，在第 1 轉移閘極 U32 的反轉輸入控制端子連接反相器 U31 的輸出端子，在第 1 轉移閘極 U32 的非反轉輸入控制端子輸入顯示模式選擇信號 CENB。

在第 2 轉移閘極 U33 的輸入端子輸入作為特定的電壓之電壓 VCENT。在此，電壓 VCENT 是電壓 VCOML 與電壓 VCOMH 的中間電壓。並且，在第 2 轉移閘極 U33 的反轉輸入控制端子輸入顯示模式選擇信號 CENB，在第 2 轉移閘極 U33 的非反轉輸入控制端子連接反相器 U31 的輸出端子。

在如此構成的單位顯示模式電路 321A 中，一旦 H 位準的顯示模式選擇信號 CENB 被輸入，則該 H 位準的顯示模式選擇信號 CENB 會被輸入至第 1 轉移閘極 U32 的非反轉輸入控制端子，且藉由反相器 U31 來反轉極性而形成 L 位準的信號，輸入至第 1 轉移閘極 U32 的反轉輸入控制端子。因此，第 1 轉移閘極 U32 會形成開啓狀態，被輸入至處於此開啓狀態的第 1 轉移閘極 U32 的輸入端子之閘鎖信號 LAT 會作為電壓指示信號 CTRL 來輸出。

另一方面，一旦 L 位準的顯示模式選擇信號 CENB 被輸入，則該 L 位準的顯示模式選擇信號 CENB 會被輸入至第 2 轉移閘極 U33 的反轉輸入控制端子，且藉由反相器 U31 來反轉極性而形成 H 位準的信號，輸入至第 2 轉移閘極 U33 的非反轉輸入控制端子。因此，第 2 轉移閘極 U33 會形成開啓狀態，被輸入至處於此開啓狀態的第 2 轉移閘

極 U33的輸入端子之作爲特定的電壓之電壓 VCENT 會作爲信號 VPART 輸出。

另外，單位顯示模式電路321A，如上述，若顯示模式選擇信號 CENB 爲 H 位準，則將門鎖信號 LAT 設爲電壓指示信號 CTRL 輸出，若顯示模式選擇信號 CENB 爲 L 位準，則將作爲特定的電壓之電壓 VCENT 設爲信號 VPART 輸出。亦即，單位顯示模式電路321A 是排他性地輸出電壓指示信號 CTRL、及作爲特定的電壓之電壓 VCENT 的信號 VPART。

其次，說明有關圖21的電壓選擇電路33A。圖23是表示電壓選擇電路33A的構成方塊圖。

如該圖所示，電壓選擇電路33A 是與第1實施形態(參照圖9)同樣，具備：分別對應於奇數行而設置的第1單位電壓選擇電路331、及分別對應於偶數行而設置的第2單位電壓選擇電路332。但，在奇數行的共通線是加上同行的第1單位電壓選擇電路331的輸出端，連接至被供給同行的信號 VPART 之信號線，在偶數行的共通線是加上同行的第2單位電壓選擇電路332的輸出端，連接至被供給同行的信號 VPART 之信號線。

此電壓選擇電路33A 是如其次般動作。

亦即，針對奇數 r (r 爲符合 $1 \leq r \leq 319$ 的奇數) 行來看時，電壓選擇電路33A 是一旦從顯示模式電路32A 輸入 H 位準的電壓指示信號 CTRL(r)，則對第奇數 r 行的共通線 Z(r) 供給電壓 VCOML，一旦輸入 L 位準的電壓指示信號

CTRL(r)，則對共通線 Z(r)供給電壓 VCOMH。另外，電壓選擇電路 33A 是一旦從顯示模式電路 32A 輸入作為特定的電壓之電壓 VCENT 的信號 VPART(r)，則對共通線 Z(r)供給電壓 VCENT。

另一方面，針對偶數 s(s 為符合 $2 \leq s \leq 320$ 的偶數)行來看時，電壓選擇電路 33A 是在從顯示模式電路 32A 輸入 H 位準的電壓指示信號 CTRL(s)時，對偶數第 s 行的共通線 Z(s)供給電壓 VCOMH，在輸入 L 位準的電壓指示信號 CTRL(s)時，對共通線 Z(s)供給電壓 VCOML。另外，電壓選擇電路 33A 是一旦從顯示模式電路 32A 輸入作為特定的電壓之電壓 VCENT 的信號 VPART(s)，則對共通線 Z(r)供給電壓 VCENT。

如此的控制電路 30A 是在全畫面顯示模式，與第 1 實施形態的控制電路 30(圖 10 參照)同樣動作。因此，有關控制電路 30A 是以部份顯示模式的動作為中心進行說明。圖 24 是表示部份顯示模式的控制電路 30A 的動作，亦即顯示對於掃描線的選擇，共通線的電壓如何變化的圖。

另外，在第 2 實施形態中，亦將顯示區域 81 的畫素 50 設為第 1~25 行，將非顯示區域 82 的畫素 50 設為第 26~320 行，因此顯示模式選擇信號 CENB，如圖 24 所示，是在時刻 t35A~時刻 t37A 的期間、及、時刻 t41A~時刻 t43A 的期間形成 L 位準。

第 1 實施形態的控制電路 30 是在部份顯示模式時，如圖 13 所示，於時刻 t35~時刻 t37 的期間及時刻 t41~時刻

t43的期間，亦即顯示模式選擇信號 CENB 形成 L 位準的期間，將作為特定的電壓之電壓 VCOML 供給至共通線。

另一方面，本實施形態的控制電路 30A，如圖 24 所示，於顯示模式選擇信號 CENB 形成 L 位準的期間，將作為特定的電壓之電壓 VCENT 供給至共通線。

說明有關具備如此的 control 電路 30A 之液晶裝置的部份顯示模式的動作。

在第 2 實施形態形成部份顯示模式時，對顯示區域 81 的第 1 行～第 25 行的畫素 50 進行電壓寫入時，圖 25 是表示正極性寫入時的各部電壓的波形，圖 26 是表示負極性寫入時之各部電壓的波形。

圖 27 及圖 28 是分別表示在部份顯示模式中，對在非顯示區域 82 位於最上的第 26 行的畫素 50 進行電壓寫入時之各部電壓的波形。並且，圖 28 是表示在部份顯示模式中，對非顯示區域的第 25～320 行中，除了第 26 行以外的行的畫素 50 進行電壓寫入時之各部電壓的波形。

首先，利用圖 25 說明有關在部份顯示模式中對顯示區域的第 1 行～第 25 行的畫素 50 之正極性寫入時的動作。

時刻 t51A～t59A 的期間是與圖 14 所示之時刻 t51～t59 的期間同樣動作。

在時刻 t59A，若與顯示模式選擇信號 CENB 形成 L 位準同步，藉由 control 電路 30A 來將作為特定的電壓之電壓 VCENT 供給至共通線 Z(p)，則共通線 Z(p) 的電壓 VCOM(p) 會隨著上昇，而於時刻 t60A 形成電壓 VCENT。

在時刻 $t59A$ ，由於選擇電壓未被供給至掃描線 $Y(p)$ ，因此第 q 列的資料線 $X(q)$ 與 p 行 q 列的畫素 50 所具備的畫素電極 55 是彼此為非連接狀態。並且，在 p 行 q 列的畫素 50 所具備的畫素電極 55 與被連接至共通線 $Z(p)$ 的共通電極 56 之間產生電容結合。因此， p 行 q 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(p, q)$ 是以能夠保持電壓 $VCOM(p)$ 與電壓 $PIX(p, q)$ 的電位差之方式上昇，而於時刻 $t60A$ 形成電壓 $(VP3 + VCA)$ 。在此，電壓 VCA 是在時刻 $t59A \sim t60A$ 的期間，等於被連接至共通線 $Z(p)$ 的共通電極 56 之電壓 $VCOM(p)$ 的電壓所上昇的量，亦即電壓 $(VCENT - VCOML)$ 。

其次，利用圖 26 來說明有關在部份顯示模式中對第 1 行～第 25 行的畫素 50 之負極性寫入時的動作。

在時刻 $t61A \sim t69A$ 的期間是與圖 15 所示之時刻 $t61 \sim t69$ 的期間同樣動作。

在時刻 $t69A$ ，若與顯示模式選擇信號 $CENB$ 形成 L 位準同步，藉由控制電路 30A 來將作為特定的電壓之電壓 $VCENT$ 供給至共通線 $Z(p)$ ，則被連接至共通線 $Z(p)$ 之共通電極 56 的電壓 $VCOM(p)$ 會隨著降低，而於時刻 $t70A$ 形成電壓 $VCENT$ 。

在時刻 $t69A$ ，由於選擇電壓未被供給至掃描線 $Y(p)$ ，因此第 q 列的資料線 $X(q)$ 與 p 行 q 列的畫素 50 所具備的畫素電極 55 是彼此為非連接狀態。並且，在 p 行 q 列的畫素 50 所具備的畫素電極 55 與被連接至共通線 Zp 的共通

電極 56 之間產生電容結合。因此， p 行 q 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(p, q)$ 是以能夠保持電壓 $VCOM(p)$ 與電壓 $PIX(p, q)$ 的電位差之方式降低，而於時刻 $t70A$ 形成電壓 $(VP4-VCB)$ 。在此，電壓 VCB 是在時刻 $t69A \sim t70A$ 的期間，等於被連接至共通線 $Z(p)$ 的共通電極 56 之電壓 $VCOM(p)$ 的電壓降低的量，亦即電壓 $(VCOMH-VCENT)$ 。

接著，分開第 26 行的畫素 50 及第 27～320 行的畫素 50 來說明有關在第 2 實施形態的部份顯示模式中，對非顯示區域 82 的第 26 行～第 320 行的畫素 50 之寫入動作。

首先，說明有關對第 26 行的畫素 50 之寫入動作。

圖 27 是表示在部份顯示模式中，對第 26 行的畫素 50 之寫入動作時的各部電壓的波形，特別是與往掃描線 $Y1$ 之選擇電壓的供給同步對共通線 $Z2$ 供給電壓 $VCOML$ 時相同的 1 圖框期間的寫入(第 1 時序)。另外，在圖中，時刻 $t72A$ 是顯示模式選擇信號 $CENB$ 為形成 L 位準的時序，相當於圖 22 的時刻 $t41A$ 。

在時刻 $t71A$ ，控制電路 30A 會在第 26 行與往上一行的掃描線 $Y25$ 之選擇電壓的供給同步對共通線 $Z26$ 供給電壓 $VCENT$ 。在此，共通線 $Z26$ 的電壓，即使在比時刻 $t71A$ 更前面的期間，亦為電壓 $VCENT$ ，因此在時刻 $t71A$ ，共通線 $Z26$ 的電壓 $VCOM26$ 是被維持於電壓 $VCENT$ 。

在此，由於時刻 $t71A$ 是在選擇電壓被供給至掃描線 $Y26$ 之前，因此第 q 列的資料線 $X(q)$ 與 26 行 q 列的畫素 50

所具備的畫素電極 55 是彼此為非連接狀態。並且，在 26 行 q 列的畫素 50 所具備的畫素電極 55 與共通線 $Z26$ 之間產生電容結合。

因此，26 行 q 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(26, q)$ ，爲了保持電壓 $VCOM(26)$ 與電壓 $PIX(26, q)$ 的電位差，而維持電壓 $VCENT$ 。

在時刻 $t72A$ ，一旦顯示模式選擇信號 $CENB$ 形成 L 位準，則控制電路 30 會將作為特定的電壓之電壓 $VCENT$ 供給至共通線 $Z26$ 。在此，即使共通線 $Z26$ 在時刻 $t71A \sim t72A$ 的期間，亦為電壓 $VCENT$ ，因此在時刻 $t72A$ ，不會變化，維持電壓 $VCENT$ 。

在時刻 $t72A$ ，由於選擇電壓未被供給至掃描線 $Y26$ ，因此第 q 列的資料線 $X(q)$ 與 26 行 q 列的畫素 50 所具備的畫素電極 55 是彼此為非連接狀態。並且，在 26 行 q 列的畫素 50 所具備的畫素電極 55 與共通線 $Z26$ 之間產生電容結合。因此，26 行 q 列的畫素 50 所具備的畫素電極 55 的電壓 $PIX(26, q)$ ，爲了保持電壓 $VCOM(26)$ 與電壓 $PIX(26, q)$ 的電位差，而維持電壓 $VCENT$ 。

在時刻 $t73A$ ，一旦掃描線驅動電路 10 對掃描線 $Y26$ 供給選擇電壓，則掃描線 $Y26$ 的電壓 $GATE26$ 會上昇，而於時刻 $t74A$ 形成電壓 VGH 。藉此，被連接至掃描線 $Y26$ 的 TFT51 會全部形成開啓狀態。

另一方面，在時刻 $t75A$ ，一旦部份電路 40 將作為特定的電壓之電壓 $VCENT$ 供給至資料線 $X(q)$ ，則資料線

$X(q)$ 的電壓 $SOURCE(q)$ 會形成電壓 $VCENT$ 。

資料線 $X(q)$ 的電壓 $SOURCE(q)$ 會經由被連接至掃描線 $Y26$ 之開啓狀態的 $TFT51$ 來寫入至26行 q 列的畫素50所具備的畫素電極55。因此，26行 q 列的畫素50所具備的畫素電極55的電壓 $PIX(26, q)$ 是形成與資料線 $X(q)$ 的電壓 $SOURCE(q)$ 同電位之電壓 $VCENT$ 。

在此，因為共通電極 $Z26$ 的電壓 $VCOM26$ 是電壓 $VCENT$ ，所以畫素電容54的畫素電極55及共通電極56的差電壓為零。因此，26行 q 列的畫素50是形成正常黑色模式的關閉之黑顯示。另外，時刻 $t76A \sim t77A$ 的期間之動作是與針對圖16所示之時刻 $t76 \sim t77$ 的期間，將電壓 $VCOML$ 換成電壓 $VCENT$ 的動作同樣。

圖28是表示在第2實施形態的部份顯示模式中，對第26行的畫素50之寫入動作時的各部電壓的波形，特別是與往掃描線 $Y1$ 之選擇電壓的供給同步對共通線 $Z2$ 供給電壓 $VCOMH$ 時相同的1圖框期間的寫入(第2時序)。但，時刻 $t81A \sim t89A$ 的期間之動作是與針對圖17所示之時刻 $t81 \sim t89$ 的期間，將電壓 $VCOML$ 換成電壓 $VCENT$ 的動作同樣。

其次，說明有關第27～320行的畫素50之寫入動作。

圖29是表示在第2實施模式的部份顯示模式中，對第27～320行的畫素50之寫入動作。在部份顯示模式中，第27～320行的共通線 $Z27 \sim Z320$ 是如圖24所示那樣被保持於電壓 $VCENT$ 。在第27～320行的掃描線依序形成選擇電

壓時，部份電路40會將與共通線相同的電壓 V_{CENT} 分別供給至1~240列的資料線，因此在該非顯示區域的第27~320行的畫素50中，畫素電容54的差電壓是被保持於零，而形成正常黑色模式的關閉之黑顯示。

亦即，在圖29中，時刻 $t_{91} \sim t_{97}$ 的期間是與圖27所示之時刻 $t_{71} \sim t_{77}$ 的期間同樣動作。

若根據如此的第2實施形態，則可發揮與上述第1實施形態同樣的效果。

並且，在上述第2實施形態中，作為特定的電壓之電壓 V_{CENT} 是電壓 V_{COML} 與電壓 V_{COMH} 的中間電壓，但並非限於此，例如亦可為與電壓 V_{COML} 或電壓 V_{COMH} 的一方同電位。

<第3實施形態>

其次，說明有關本發明的第3實施形態的液晶裝置。

此第3實施形態的液晶裝置是變更第1實施形態的畫素50(參照圖3)者。圖30是表示第3實施形態的畫素50A的構成擴大平面圖。另外，第3實施形態的畫素50A是具備輔助共通線ZA及接觸配線58的點，與第1實施形態的畫素50相異。其他的構成則是與第1實施形態同樣，省略說明。

輔助共通線ZA是由導電性的金屬膜所構成，分割於每1行，亦即以能夠對應於共通電極56(共通線)的方式，沿著掃描線Y來形成。詳細是某行的輔助共通線ZA是在

該行的掃描線與比該行更下一行的行的共通電極56(共通線)之間形成於沿著掃描線的方向。

接觸配線58是設於每個畫素50A的導電性金屬膜，在區域581中與輔助共通線ZA連接，在區域582中連接至共通電極56(共通線)。

如上述，共通電極56是由ITO等的透明電極所構成，因此有電阻率較高，時定數大的傾向，但若根據此第3實施形態，則因為各行的共通電極56是分別與輔助共通線ZA並聯，合成電阻會降低，所以可使各行的共通電極56的時定數降低。

<變形例>

另外，本發明並非限於上述各實施形態，可達成本發明的目的之範圍的變形、改良等亦為本發明所包含。

例如控制電路30是其一例，只要將共通線Z1~Z320的電壓，在全畫面顯示模式中設為圖10所示那樣的波形，在部份顯示模式中設為圖13所示那樣的波形，則並非限於圖6~圖8所示的構成。同樣，控制電路30A是其一例，只要將共通線Z1~Z320的電壓，在全畫面顯示模式中設為圖10所示那樣的波形，在部份顯示模式中設為圖24所示那樣的波形，則並非限於圖21~圖23所示的構成。

上述各實施形態是具備320行的掃描線Y、及240列的資料線X，但並非限於此，例如亦可具備480行的掃描線Y、及640列的資料線X。

又，上述各實施形態是進行透過型的顯示者，但並非限於此，例如亦可為進行半透過反射型的顯示，其係兼具利用來自背光 90 的光之透過型顯示、及利用外光的反射光之反射型顯示。

上述各實施形態，液晶是以正常黑色 (Normally Black) 模式動作者，但並非限於此，例如亦可為以正常白色 (Normally White) 模式動作者。

上述各實施形態，TFT 為設置由非晶矽所構成的 TFT51，但並非限於此，例如亦可設置由低溫多晶矽所構成的 TFT。

上述各實施形態是在共通電極 56 上形成第 2 絕緣膜 64，在該第 2 絕緣膜 64 上形成畫素電極 55，但並非限於此，例如亦可在畫素電極 55 上形成第 2 絕緣膜 64，在該第 2 絕緣膜 64 上形成共通電極 56。亦即，在各畫素矩形狀的畫素電極 55 與帶狀的共通電極 56 可為其中一方形成上層側，另一方形成下層側。但，狹縫狀的開口部 55A 是設於上層側、亦即接近液晶的一側。

另外，上述各實施形態，液晶是以 FFS 模式動作者，但例如亦可為以 IPS 模式動作者。

又，上述各實施形態是將共通電極 56 分割於每一行設置，但並非限於此，例如亦可分割於 2、3 行以上的所定數的行設置。在此例如將共通電極 56 (共通線) 分隔於每 2 行設置時，若掃描線數為「320」，則共通線數是形成一半的「160」。此情況，控制電路 30 (30A) 是由電壓 VCOML

、VCOMH 的一方往另一方，每2行選擇切換掃描線。因此，對各行的寫入極性是以正極性→正極性→負極性→負極性→(正極性)的順序來執行，所以資料線驅動電路20是每2行的掃描線被選擇時，配合寫入極性來交替供給正極性的畫像信號及負極性的畫像信號。並且，複數行反轉時，有時分別在每行設置輔助共通線，亦有時只設置1條輔助共通線，或不設置，該等可達成本發明的目的之範圍的變形、改良等皆為本發明所包含。

又，上述各實施形態是個別設置資料線驅動電路20及部份電路40，但並非限於此，例如亦可為使資料線驅動電路20及部份電路40一體化的構成。

上述各實施形態是掃描線驅動電路10為具備位移暫存器11的構成，但並非限於此，例如亦可為取代位移暫存器11，而具備解碼器(decoder)的構成。當掃描線驅動電路10為取代位移暫存器11而具備解碼器時，輸出形成H位準的脈衝信號之順序並非限於第1、2、3、...、320行的順序，亦可自由設定，更可只對預定的行輸出脈衝信號。

<電子機器>

其次，說明有關適用上述實施形態的液晶裝置的電子機器之一例。

圖31是表示適用液晶裝置1之行動電話的構成立體圖。行動電話3000是具備複數個操作按鈕3001及卷軸按鈕3002以及液晶裝置1。藉由卷軸按鈕3002的操作來使顯示

於液晶裝置1的畫面卷軸。

另外，液晶裝置1所被適用的電子機器，除了圖31所示的行動電話以外，還可舉個人電腦、資訊終端機、數位相機、液晶電視機，取景器型或監視器直視型的攝影機，衛星導航裝置，呼叫器，電子記事本，計算機，打字機，工作站，電視電話，POS終端機，及具備觸控板的機器等。然後，前述液晶裝置可作為該等各種電子機器的顯示部使用。

【圖式簡單說明】

圖1是本發明的第1實施形態的液晶裝置的方塊圖。

圖2是表示同液晶裝置的部份顯示模式的顯示畫面。

圖3是同液晶裝置所具備的畫素的擴大平面圖。

圖4是同畫素附近的剖面圖。

圖5是同液晶裝置的掃描線驅動電路的方塊圖。

圖6是同液晶裝置的控制電路的方塊圖。

圖7是同控制電路的門鎖電路的方塊圖。

圖8是同控制電路的顯示模式電路的方塊圖。

圖9是同控制電路的電壓選擇電路的方塊圖。

圖10是全畫面顯示模式的掃描線及共通線的電壓。

圖11是表示全畫面顯示模式的正極性寫入時之各部的電壓波形。

圖12是表示全畫面顯示模式的負極性寫入時之各部的電壓波形。

圖 13 是部份顯示模式的掃描線及共通線的電壓波形。

圖 14 是在部份顯示模式中在顯示區域的正極性寫入時的電壓波形圖。

圖 15 是在部份顯示模式中在顯示區域的負極性寫入時的電壓波形圖。

圖 16 是在部份顯示模式中在第 26 行的寫入時的電壓波形圖。

圖 17 是在部份顯示模式中在第 26 行的寫入時的電壓波形圖。

圖 18 是在部份顯示模式中在非顯示區域的寫入時的電壓波形圖。

圖 19 是表示第 1 實施形態的門鎖電路的別的構成的方塊圖。

圖 20 是表示第 1 實施形態的門鎖電路的另外別的構成的方塊圖。

圖 21 是本發明的第 2 實施形態的液晶裝置的控制電路的方塊圖。

圖 22 是同控制電路的顯示模式電路的方塊圖。

圖 23 是同控制電路的電壓選擇電路的方塊圖。

圖 24 是表示部份顯示模式的掃描線及共通線的電壓波形。

圖 25 是在部份顯示模式中在顯示區域的正極性寫入時的電壓波形圖。

圖 26 是在部份顯示模式中在顯示區域的負極性寫入時

的電壓波形圖。

圖 27 是在部份顯示模式中在第 26 行的寫入時的電壓波形圖。

圖 28 是在部份顯示模式中在第 26 行的寫入時的電壓波形圖。

圖 29 是在部份顯示模式中在非顯示區域的寫入時的電壓波形圖。

圖 30 是本發明的第 3 實施形態的液晶裝置的畫素的擴大平面圖。

圖 31 是表示適用上述液晶裝置的行動電話機的構成立體圖。

圖 32 是以往例的液晶裝置的正極性寫入時的時序圖。

圖 33 是以往例的液晶裝置的負極性寫入時的時序圖。

【主要元件符號說明】

1：液晶裝置

10：掃描線驅動電路

20：資料線驅動電路

30、30A：控制電路(第 1 控制電路)

31：閃鎖電路

32、32A：顯示模式電路

33、33A：電壓

40：部份電路(第 2 控制電路)

50、50A：畫素

53：儲存電容

54：畫素電容

55：畫素電極

56：共通電極

60：元件基板(第1基板)

70：對向基板(第2基板)

81：顯示區域

82：非顯示區域

3000：攜帶電話機(電子機器)

A：顯示畫面(全畫面)

X：資料線

Y：掃描線

Z：共通線

五、中文發明摘要

發明之名稱：液晶裝置的驅動電路、驅動方法、液晶裝置及電子機器

本發明的課題是在夾持液晶的一對基板中，於一方的基板具備構成畫素電容的畫素電極及共通電極之液晶裝置中，一邊抑止顯示品質的降低，一邊減少消費電力。

其解決手段為：液晶裝置 1 具備掃描線驅動電路 10、資料線驅動電路 20、控制電路 30、及部份電路 40。在全畫面顯示模式及部份顯示模式的顯示區域，藉由控制電路 30 來對共通電極 56 供給電壓 VCOML 或電壓 VCOMH 之後，藉由資料線驅動電路 20 來對資料線 X 供給畫像信號。在部份顯示模式的非顯示區域，藉由控制電路 30 來對共通電極 56 供給電壓 VCOML，且藉由部份電路 40 來對資料線 X 供給電壓 VCOML。

六、英文發明摘要

發明之名稱：

十、申請專利範圍

1. 一種液晶裝置的驅動電路，係具備：第1基板、與該第1基板對向配置的第2基板、及夾持於上述第1基板與上述第2基板之間的液晶，

上述第1基板係具有：

複數的掃描線；

複數的資料線；

複數的共通電極，其係對上述複數的掃描線按每個所定數設置；及

畫素，其係對應於上述掃描線與上述資料線的交叉而設置，分別包含：一端連接至上述資料線，且當選擇電壓被施加於上述掃描線時形成導通狀態之畫素開關元件、及一端連接至上述共通電極，另一端連接至上述畫素開關元件的另一端之畫素電容，形成對應於該畫素電容的保持電壓之灰階，

可選擇下列模式的其中任一個：

全畫面顯示模式，其係使用全部的畫素來進行有效的顯示；及

部份顯示模式，其係只使用對應於顯示區域的掃描線的畫素來進行有效的顯示，使對應於非顯示區域的掃描線的畫素顯示無效化，

其特徵為具備：

掃描線驅動電路，其係於上述全畫面顯示模式時及上述部份顯示模式時，以所定的順序來供給上述選擇電壓至

上述複數的掃描線；

第1控制電路，係對上述複數的共通電極供給第1電壓、比該第1電壓更高位的第2電壓、或所定的電壓的其中任一之第1控制電路，在上述全畫面顯示模式中對一掃描線施加上述選擇電壓之前、及在上述部份顯示模式中對顯示區域的一掃描線施加上述選擇電壓之前，將施加至對應於該一掃描線的共通電極的電壓，從上述第1電壓或上述第2電壓的其中任一方切換至另一方，將上述部份顯示模式中施加至對應於非顯示區域的掃描線的共通電極的電壓，保持於上述第1電壓、上述第2電壓、或上述所定的電壓的其中任一個；

資料線驅動電路，其係於上述全畫面顯示模式中對上述複數的掃描線的其中任一施加選擇電壓時、及在上述部份顯示模式中對上述顯示區域的掃描線的其中任一施加選擇電壓時，當對應於被施加該選擇電壓的掃描線之共通電極切換至上述第1電壓時，對被施加該選擇電壓的掃描線所對應的畫素，供給對應於該畫素的灰階之電壓，亦即比上述第1電壓更高位的正極性的畫像信號至上述資料線，當對應於被施加該選擇電壓的掃描線之共通電極切換至上述第2電壓時，對該畫素供給對應於該畫素的灰階之電壓，亦即比上述第2電壓更低位的負極性的畫像信號至上述資料線；及

第2控制電路，其係於上述部份顯示模式中對非顯示區域的掃描線的其中任一施加選擇電壓時，將施加至對應

於被施加該選擇電壓的掃描線之共通電極的電壓供給至上述資料線。

2.如申請專利範圍第1項之液晶裝置的驅動電路，其中，上述資料線驅動電路，係按上述所定數每選擇上述掃描線，來交替切換上述正極性的畫像信號及上述負極性的畫像信號。

3.如申請專利範圍第1項之液晶裝置的驅動電路，其中，上述第1控制電路，係具有閂鎖電路及選擇電路，

上述閂鎖電路，係具有分別設置於上述複數的每個共通電極的單位閂鎖電路，

上述單位閂鎖電路係分別在對該共通電極所對應的掃描線互相隣接的2行掃描線的其中任一方施加上述選擇電壓時閂鎖對上述資料線驅動電路指示畫像信號的正極性及負極性之極性信號，

上述選擇電路，係包含分別設置於上述複數的每個共通電極的單位選擇電路，

上述全畫面顯示模式時全部的單位選擇電路、及上述部份顯示模式時對應於上述顯示區域的掃描線之共通電極所對應於的單位選擇電路，係按照藉由上述閂鎖電路所被閂鎖的極性信號來將上述第1或第2電壓的其中任一個施加於該共通電極，

上述部份顯示模式時對應於上述非顯示區域的掃描線之共通電極所對應的單位選擇電路，係將上述第1電壓、上述第2電壓、或上述所定的電壓的其中任一個施加於該

共通電極。

4.如申請專利範圍第1項之液晶裝置的驅動電路，其中，上述第1控制電路，係具有閘鎖電路及選擇電路，

上述閘鎖電路，係具有分別設置於上述複數的每個共通電極的單位閘鎖電路，

上述單位閘鎖電路係分別在對比該共通電極所對應的掃描線更前1行的掃描線施加上述選擇電壓時閘鎖對上述資料線驅動電路指示畫像信號的正極性及負極性之極性信號，

上述選擇電路，係包含分別設置於上述複數的每個共通電極的單位選擇電路，

上述全畫面顯示模式時全部的單位選擇電路、及上述部份顯示模式時對應於上述顯示區域的掃描線之共通電極所對應於的單位選擇電路，係按照藉由上述閘鎖電路所被閘鎖的極性信號來將上述第1或第2電壓的其中任一個施加於該共通電極，

上述部份顯示模式時對應於上述非顯示區域的掃描線之共通電極所對應的單位選擇電路，係將上述第1電壓、上述第2電壓、或上述所定的電壓的其中任一個施加於該共通電極。

5.如申請專利範圍第1項之液晶裝置的驅動電路，其中，上述第1控制電路，係具有閘鎖電路及選擇電路，

上述閘鎖電路，係具有分別設置於上述複數的每個共通電極的單位閘鎖電路，

上述單位門鎖電路係分別在對比該共通電極所對應的掃描線更前1行的掃描線施加上述選擇電壓時門鎖對上述資料線驅動電路指示畫像信號的正極性及負極性之極性信號，

上述選擇電路，係具有：

第1單位選擇電路，其係按照對應於預定的顯示區域的掃描線之共通電極來設置；及

第2單位選擇電路，其係按照對應於預定的非顯示區域的掃描線之共通電極來設置，

上述第1單位選擇電路，係按照藉由上述門鎖電路所被門鎖的極性信號來將上述第1或第2電壓的其中任一個施加於該共通電極，

上述第2單位選擇電路，係於上述全畫面顯示模式時，按照藉由上述門鎖電路所被門鎖的極性信號來將上述第1或第2電壓的其中任一個施加於該共通電極，於上述部份顯示模式時，將上述第1電壓、上述第2電壓、或上述所定的電壓的其中任一個施加於該共通電極。

6.一種液晶裝置的驅動方法，係具備：第1基板、與該第1基板對向配置的第2基板、及夾持於上述第1基板與上述第2基板之間的液晶，

上述第1基板係具有：

複數的掃描線；

複數的資料線；

複數的共通電極，其係對上述複數的掃描線按每個所

定數設置；及

畫素，其係對應於上述掃描線與上述資料線的交叉而設置，分別包含：一端連接至上述資料線，且當選擇電壓被施加於上述掃描線時形成導通狀態之畫素開關元件、及一端連接至上述共通電極，另一端連接至上述畫素開關元件的另一端之畫素電容，形成對應於該畫素電容的保持電壓之灰階，

可選擇下列模式的其中任一個：

全畫面顯示模式，其係使用全部的畫素來進行有效的顯示；及

部份顯示模式，其係只使用對應於顯示區域的掃描線的畫素來進行有效的顯示，使對應於非顯示區域的掃描線的畫素顯示無效化，

在上述全畫面顯示模式及上述部份顯示模式中，以所定的順序來供給上述選擇電壓至上述複數的掃描線之液晶裝置的驅動方法，

其特徵為：

在全畫面顯示模式中，

對一掃描線施加上述選擇電壓之前，將施加至對應於該一掃描線的共通電極的電壓，從第1電壓或比該第1電壓更高位的第2電壓的其中任一方來切換至另一方，

對一掃描線施加上述選擇電壓時，

當對應於被施加該選擇電壓的掃描線之共通電極切換至上述第1電壓時，對被施加該選擇電壓的掃描線所對應

的畫素供給對應於該畫素的灰階之電壓，亦即比上述第1電壓更高位的正極性的畫像信號至上述資料線，

當對應於被施加該選擇電壓的掃描線之共通電極切換至上述第2電壓時，對該畫素供給對應於該畫素的灰階之電壓，亦即比上述第2電壓更低位的負極性的畫像信號至上述資料線，

在部份顯示模式中，有關上述顯示區域，係對該顯示區域的一掃描線施加上述選擇電壓之前，將施加至對應於該一掃描線的共通電極之電壓，從上述第1電壓或上述第2電壓的一方切換至另一方，

對一掃描線施加上述選擇電壓時，

當對應於被施加該選擇電壓的掃描線之共通電極切換至上述第1電壓時，對被施加該選擇電壓的掃描線所對應的畫素供給對應於該畫素的灰階之電壓，亦即比上述第1電壓更高位的正極性的畫像信號，

當對應於被施加該選擇電壓的掃描線之共通電極切換至上述第2電壓時，對該畫素供給對應於該畫素的灰階之電壓，亦即比上述第2電壓更低位的負極性的畫像信號至上述資料線，

在部份顯示模式中，有關上述非顯示區域，係將施加至對應於該非顯示區域的一掃描線之共通電極的電壓保持於上述第1電壓、上述第2電壓、或所定的電壓的其中任一個，

對該一掃描線施加選擇電壓時，將施加至對應於該一

掃描線的共通電極的電壓供給至上述資料線。

7.一種液晶裝置，係具備：第1基板、與該第1基板對向配置的第2基板、及夾持於上述第1基板與上述第2基板之間的液晶，

上述第1基板係具有：

複數的掃描線；

複數的資料線；

複數的共通電極，其係對上述複數的掃描線按每個所定數設置；及

畫素，其係對應於上述掃描線與上述資料線的交叉而設置，分別包含：一端連接至上述資料線，且當選擇電壓被施加於上述掃描線時形成導通狀態之畫素開關元件、及一端連接至上述共通電極，另一端連接至上述畫素開關元件的另一端之畫素電容，形成對應於該畫素電容的保持電壓之灰階，

可選擇下列模式的其中任一個：

全畫面顯示模式，其係使用全部的畫素來進行有效的顯示；及

部份顯示模式，其係只使用對應於顯示區域的掃描線的畫素來進行有效的顯示，使對應於非顯示區域的掃描線的畫素顯示無效化，

其特徵為具備：

掃描線驅動電路，其係於上述全畫面顯示模式時及上述部份顯示模式時，以所定的順序來供給上述選擇電壓至

上述複數的掃描線；

第1控制電路，係對上述複數的共通電極供給第1電壓、比該第1電壓更高位的第2電壓、或所定的電壓的其中任一之第1控制電路，在上述全畫面顯示模式中對一掃描線施加上述選擇電壓之前、及在上述部份顯示模式中對顯示區域的一掃描線施加上述選擇電壓之前，將施加至對應於該一掃描線的共通電極的電壓，從上述第1電壓或上述第2電壓的其中任一方切換至另一方，將上述部份顯示模式中施加至對應於非顯示區域的掃描線的共通電極的電壓，保持於上述第1電壓、上述第2電壓、或上述所定的電壓的其中任一個；

資料線驅動電路，其係於上述全畫面顯示模式中對上述複數的掃描線的其中任一施加選擇電壓時、及在上述部份顯示模式中對上述顯示區域的掃描線的其中任一施加選擇電壓時，當對應於被施加該選擇電壓的掃描線之共通電極切換至上述第1電壓時，對被施加該選擇電壓的掃描線所對應的畫素，供給對應於該畫素的灰階之電壓，亦即比上述第1電壓更高位的正極性的畫像信號至上述資料線，當對應於被施加該選擇電壓的掃描線之共通電極切換至上述第2電壓時，對該畫素供給對應於該畫素的灰階之電壓，亦即比上述第2電壓更低位的負極性的畫像信號至上述資料線；及

第2控制電路，其係於上述部份顯示模式中對非顯示區域的掃描線的其中任一施加選擇電壓時，將施加至對應

於被施加該選擇電壓的掃描線之共通電極的電壓供給至上述資料線。

8.如申請專利範圍第7項之液晶裝置，其中，上述複數的共通電極，係設成對應於上述複數的掃描線的每1行，且沿著上述掃描線的延伸方向而於上述畫素電極的1行份呈對向，

分別在該共通電極各個輔助共通線會沿著上述掃描線及上述共通電極的延伸方向而設置，且1組的共通電極及輔助共通線係經由按每個所定的間隔設置的接觸配線來互相連接。

9.一種電子機器，其特徵係具備如申請專利範圍第7或8項所記載之液晶裝置。

圖1

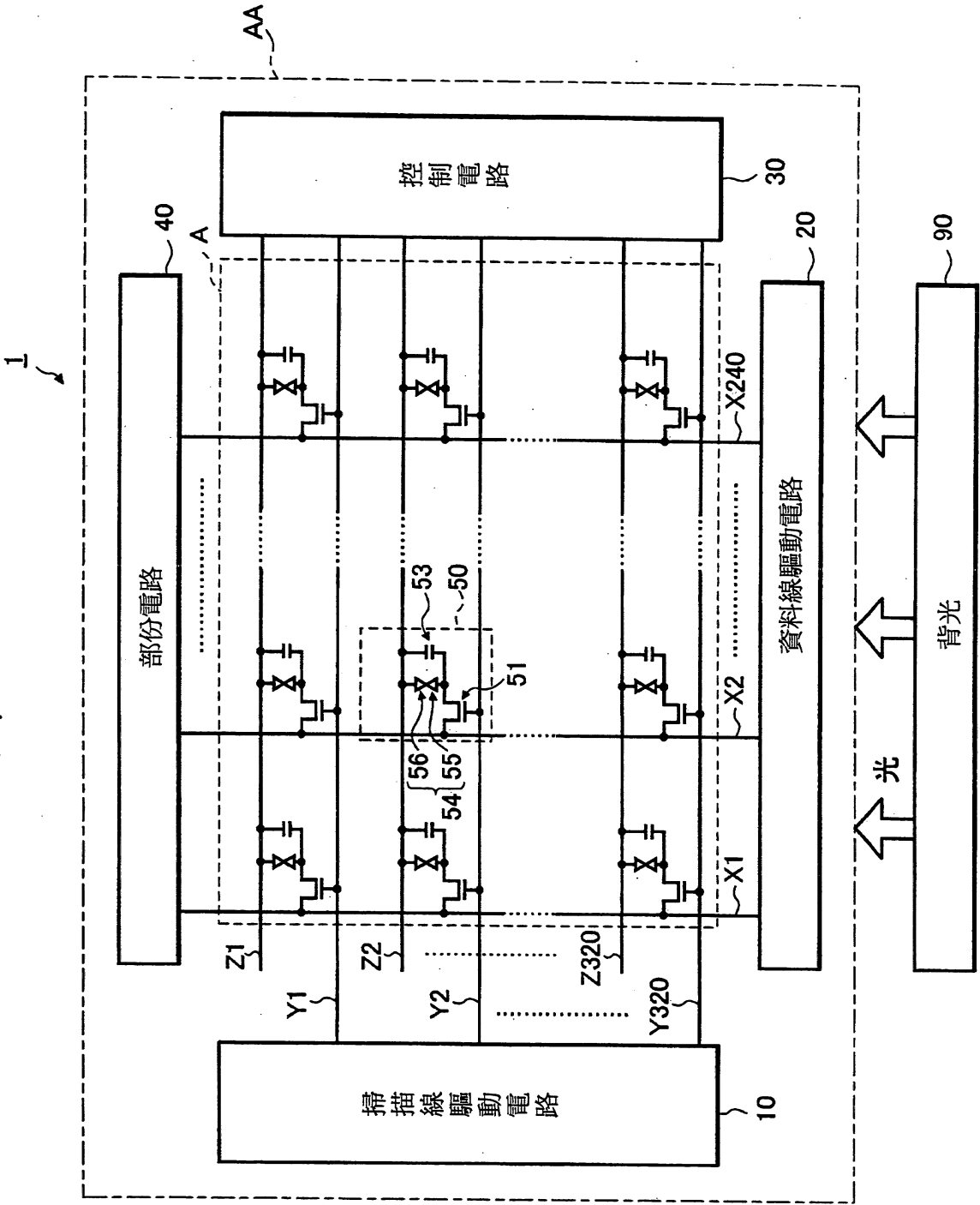


圖2

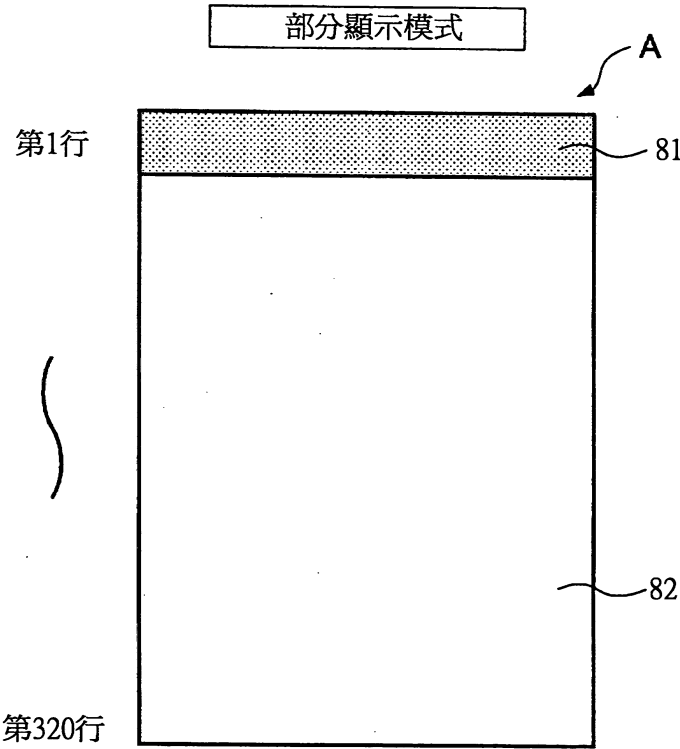


圖 3

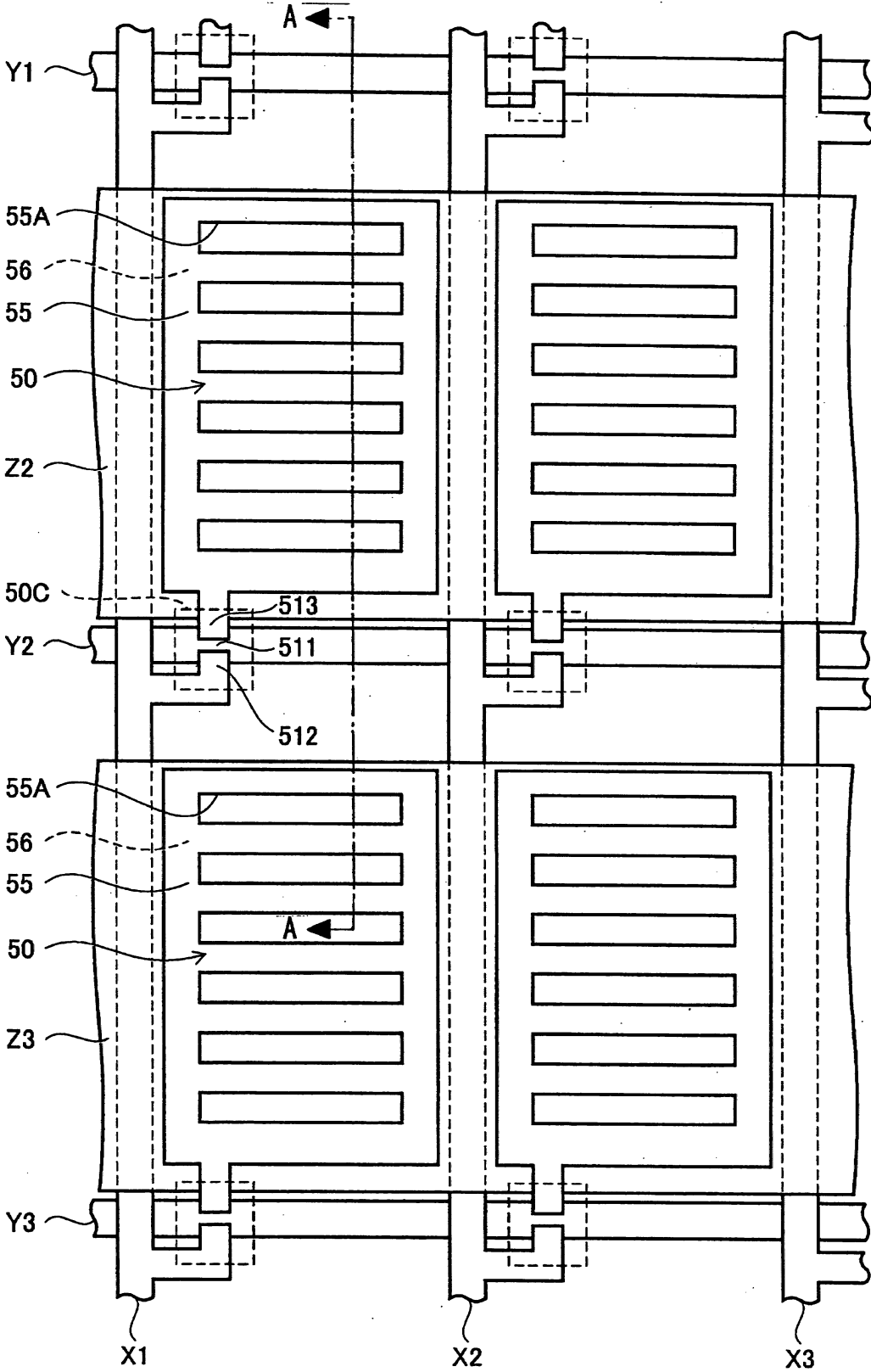


圖5

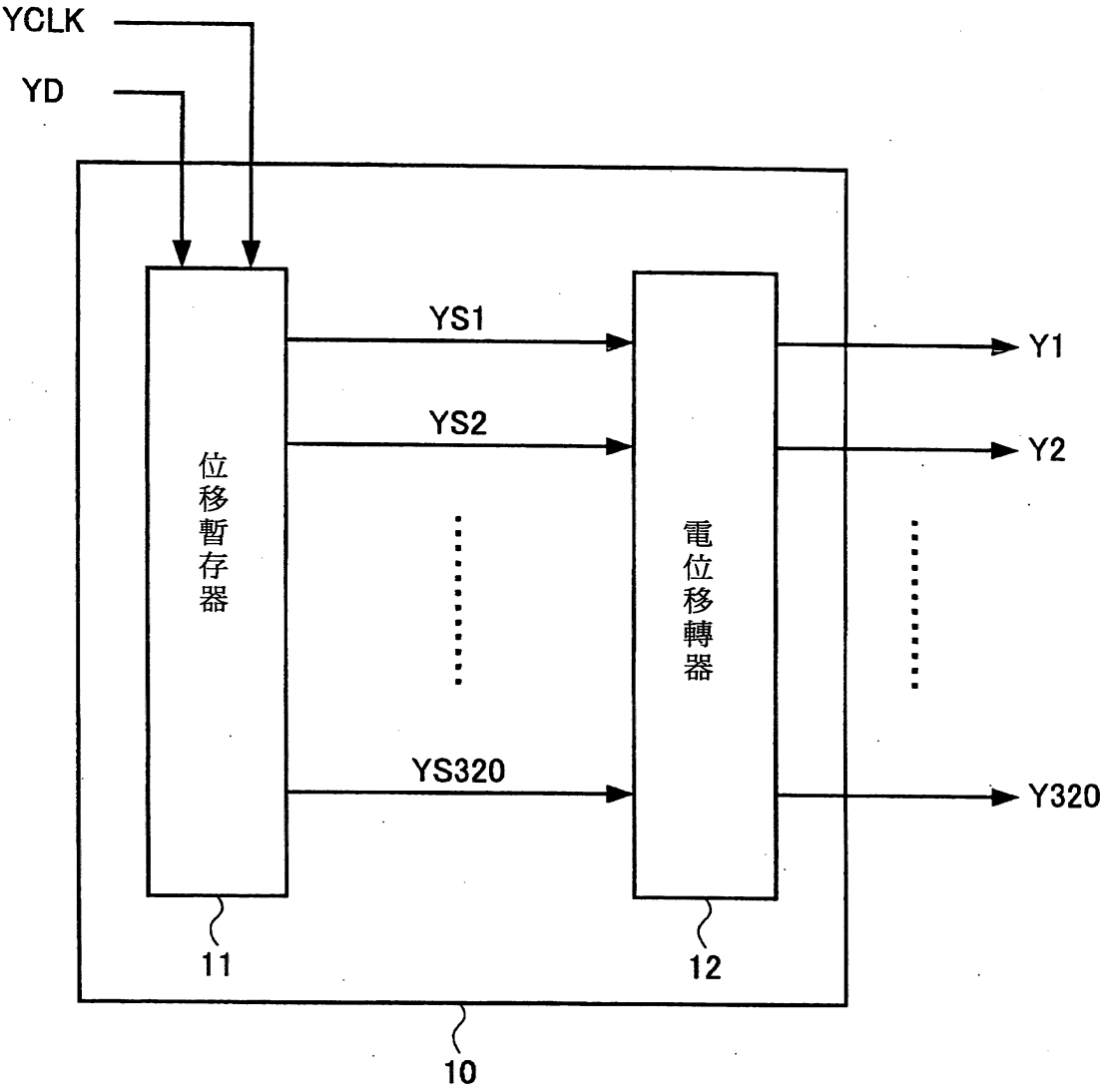


圖6

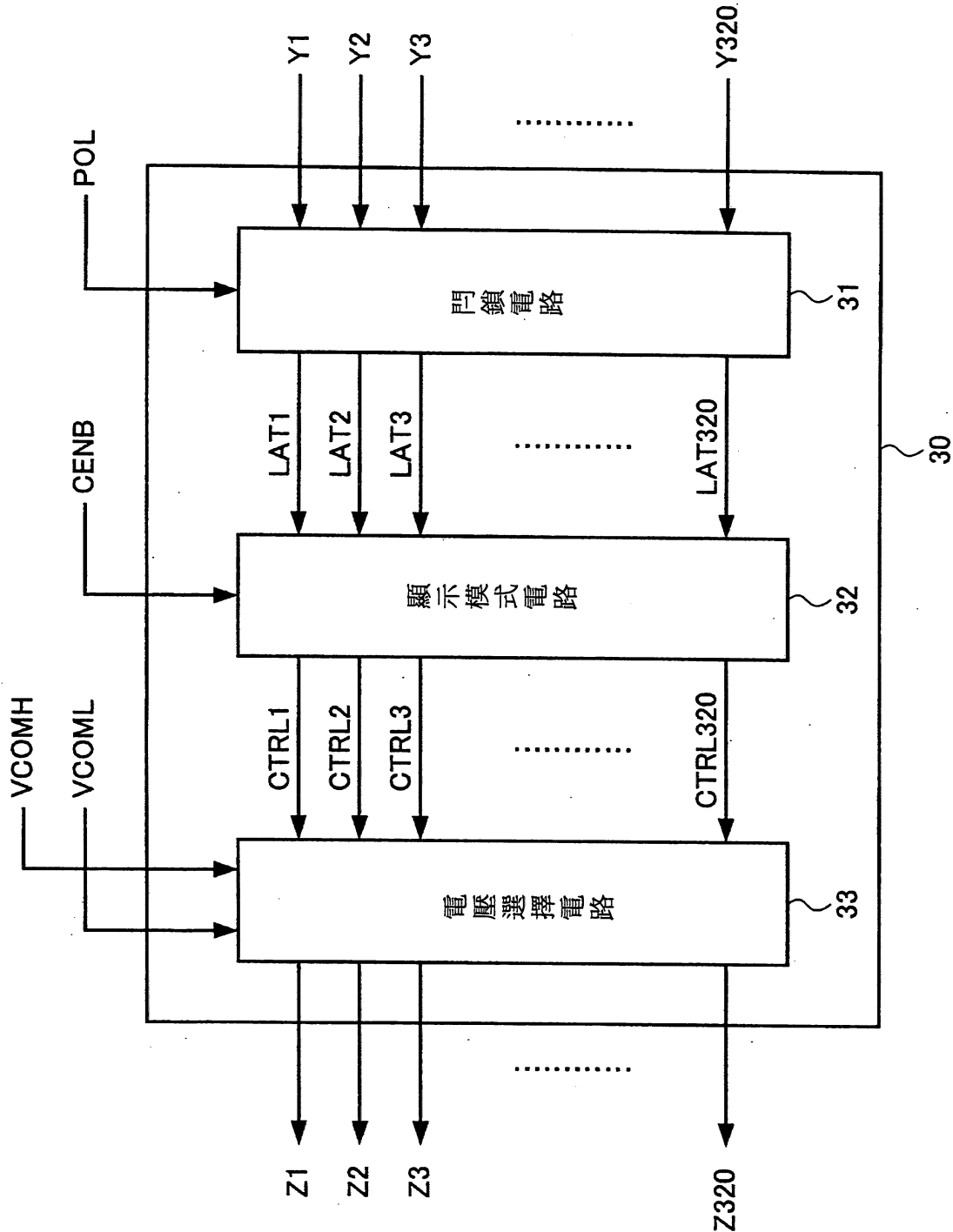


圖 7

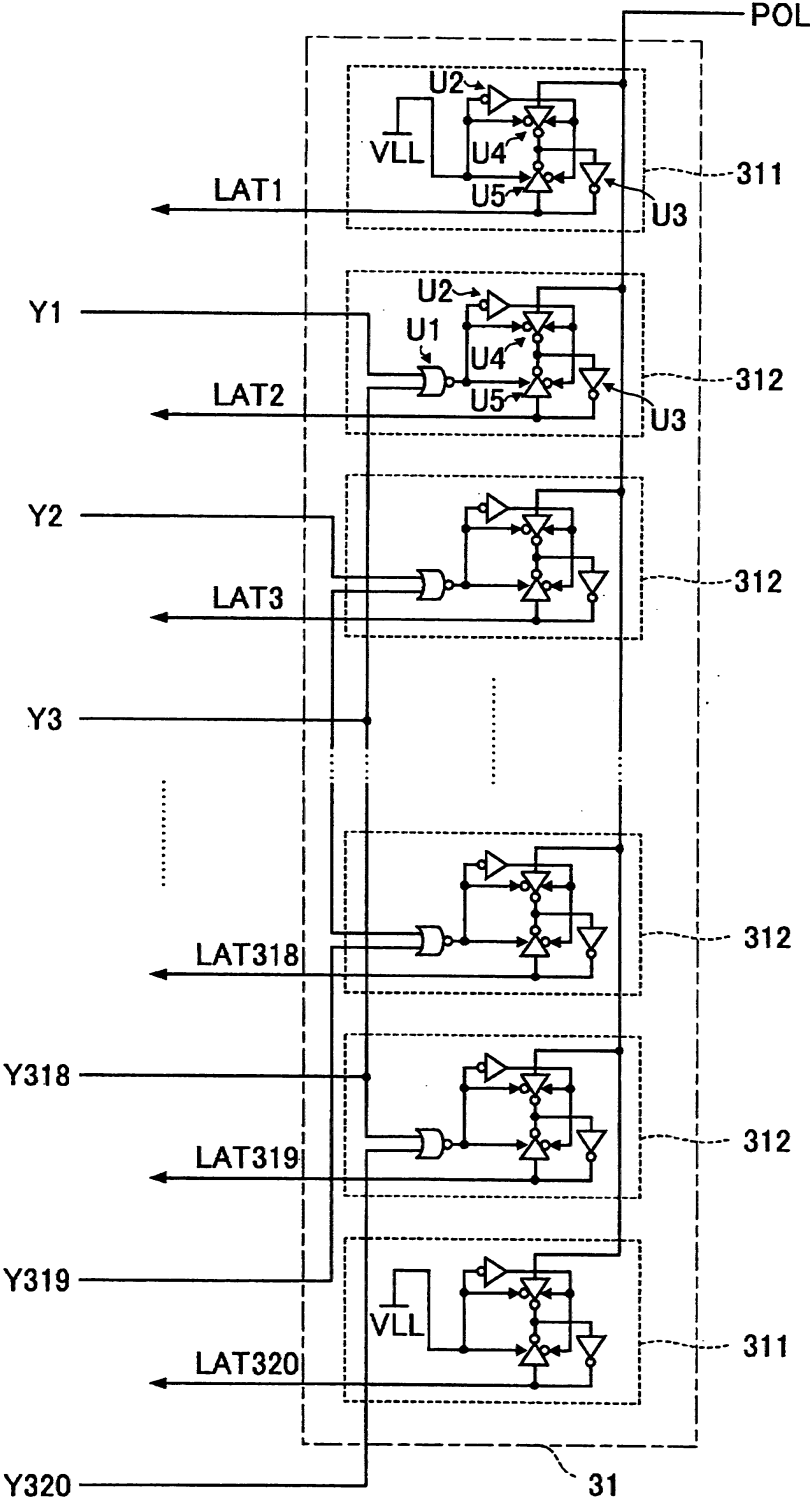


圖 8

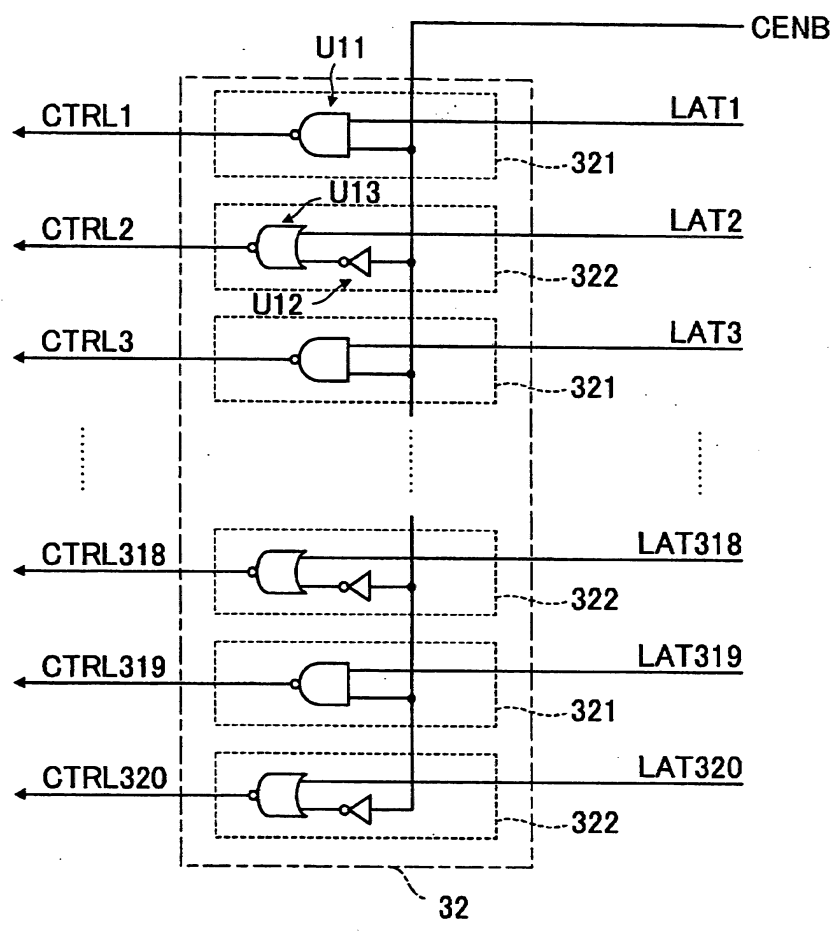


圖 9

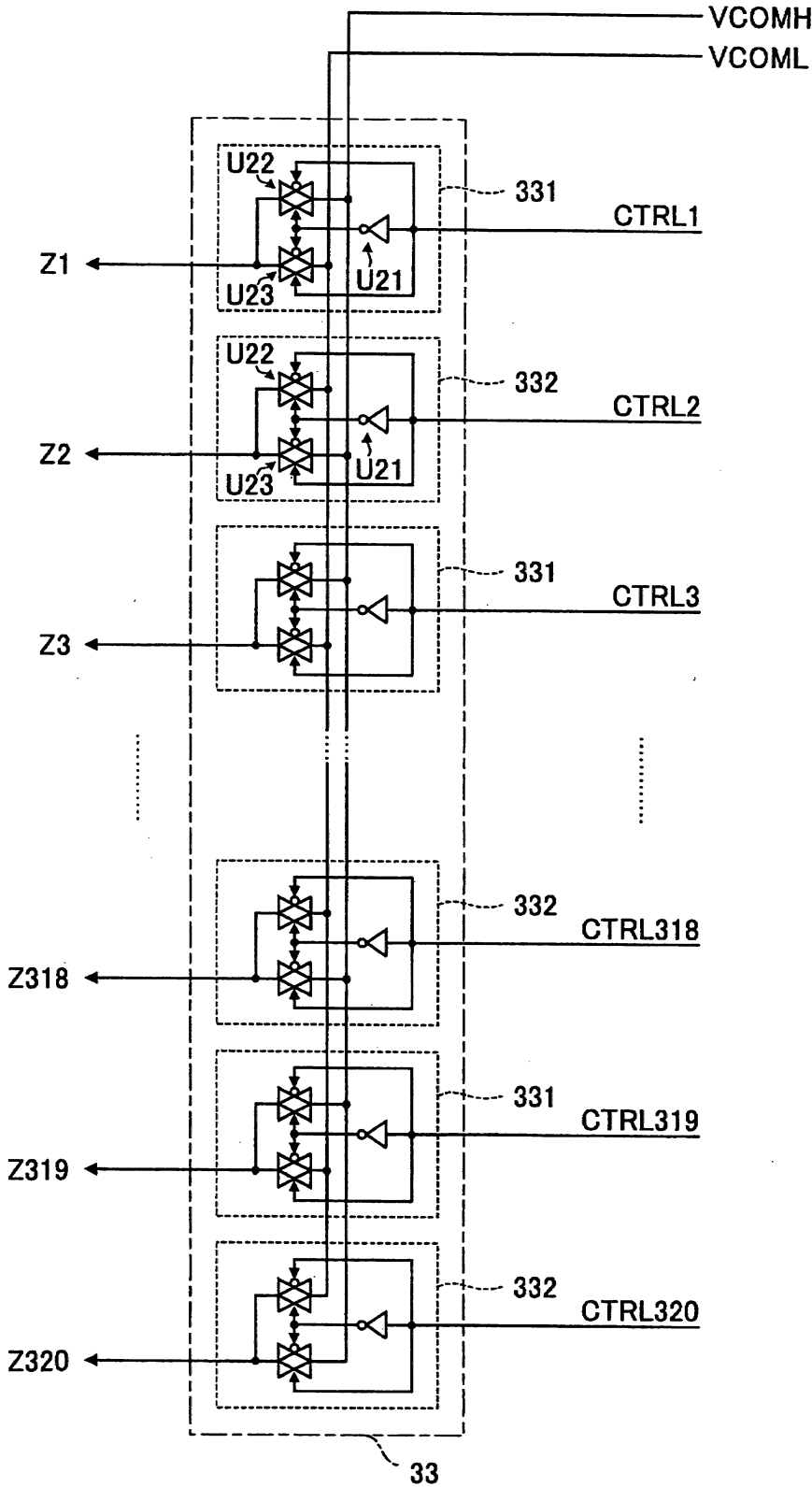


圖 10

全畫面顯示模式

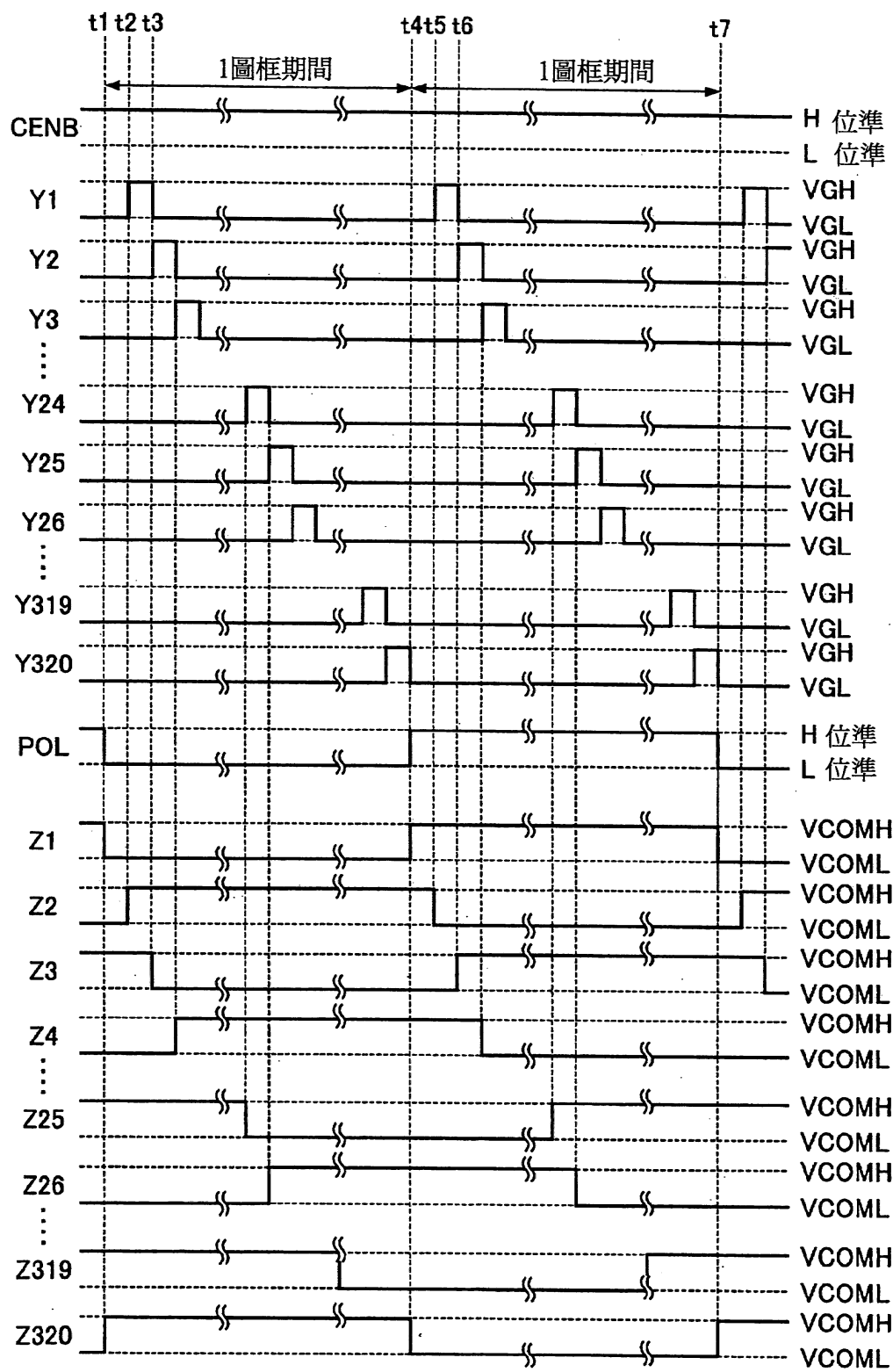


圖 11

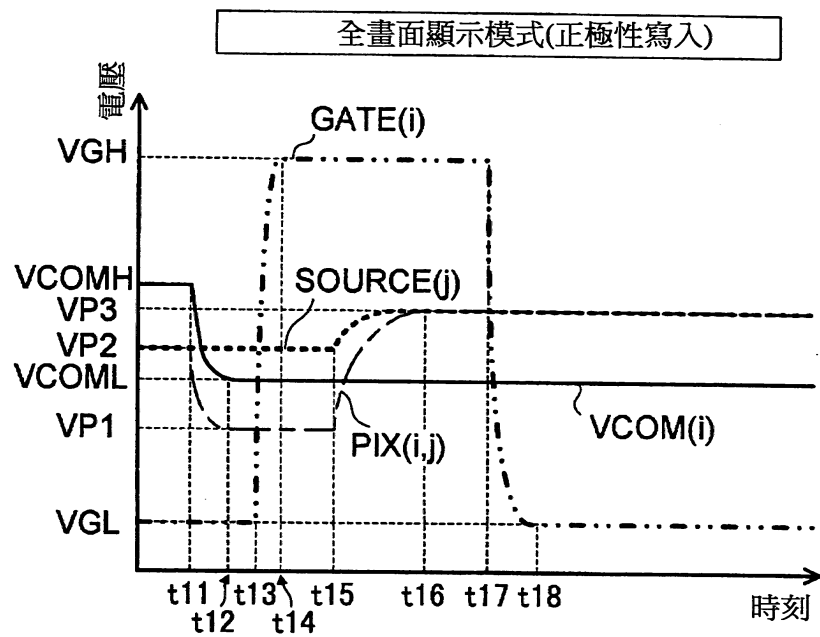


圖 12

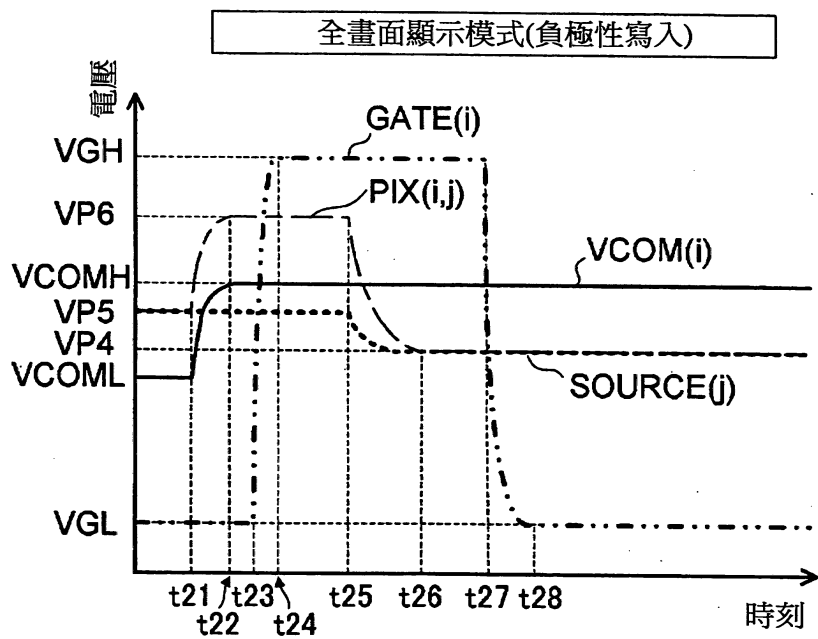


圖13

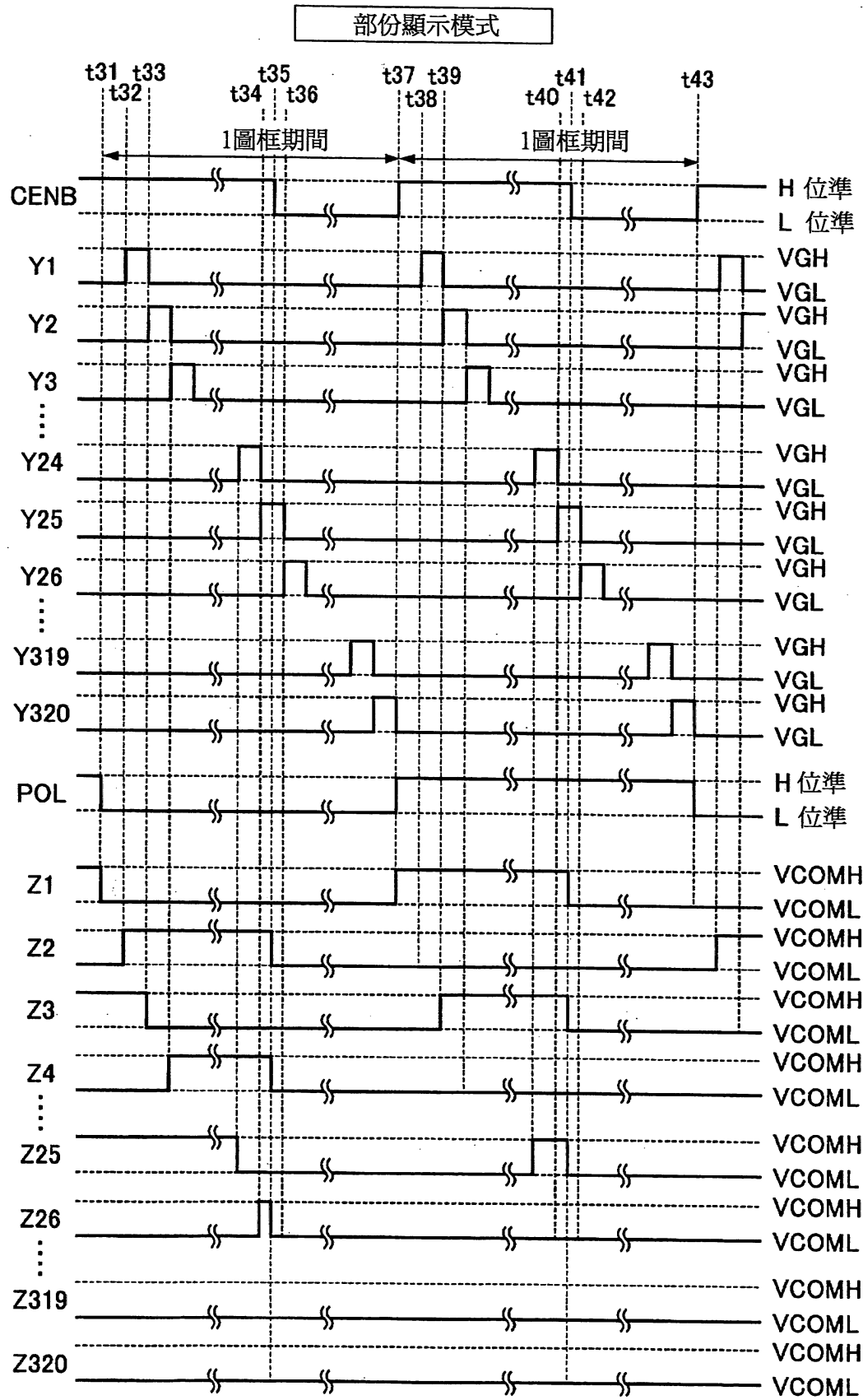


圖 14

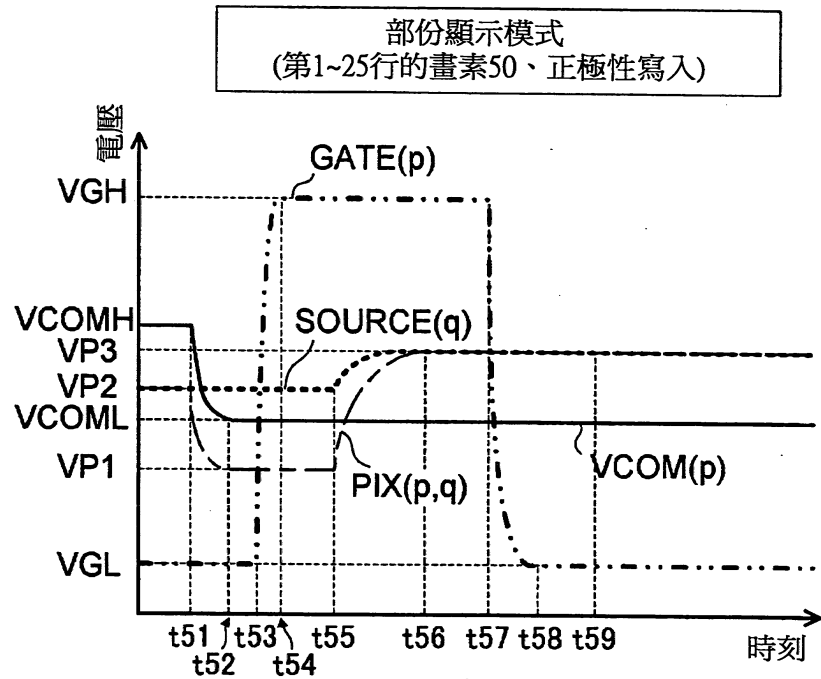


圖 15

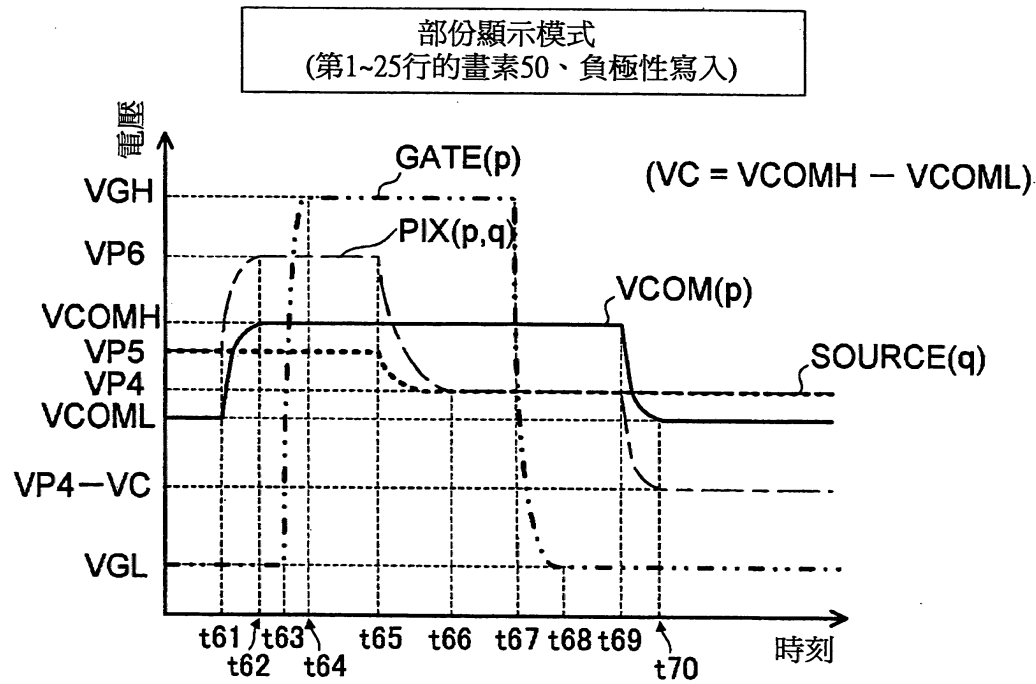


圖 16

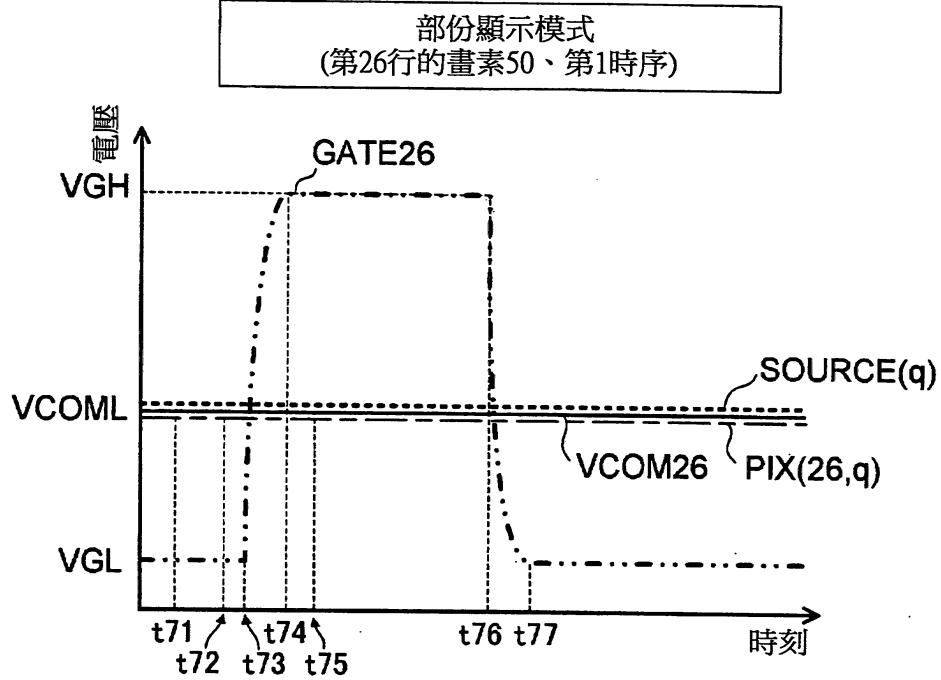


圖 17

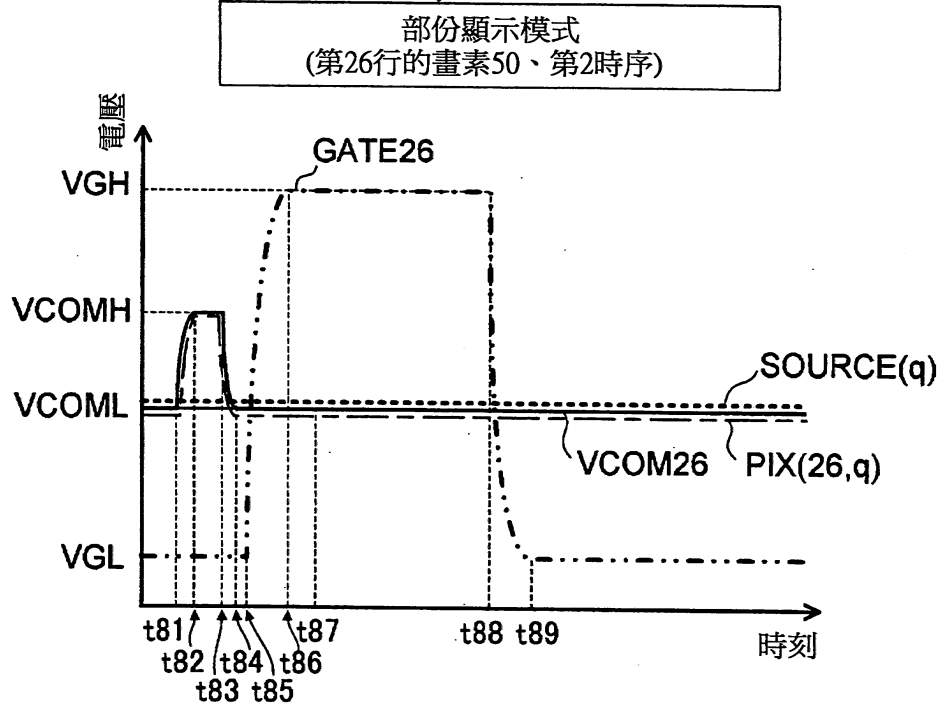


圖 18

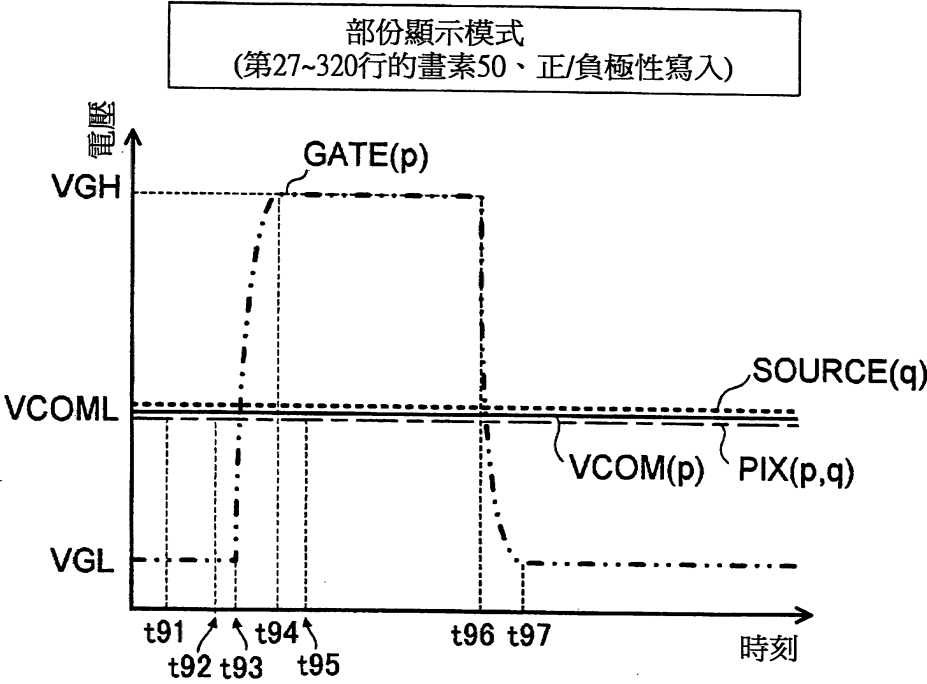


圖 19

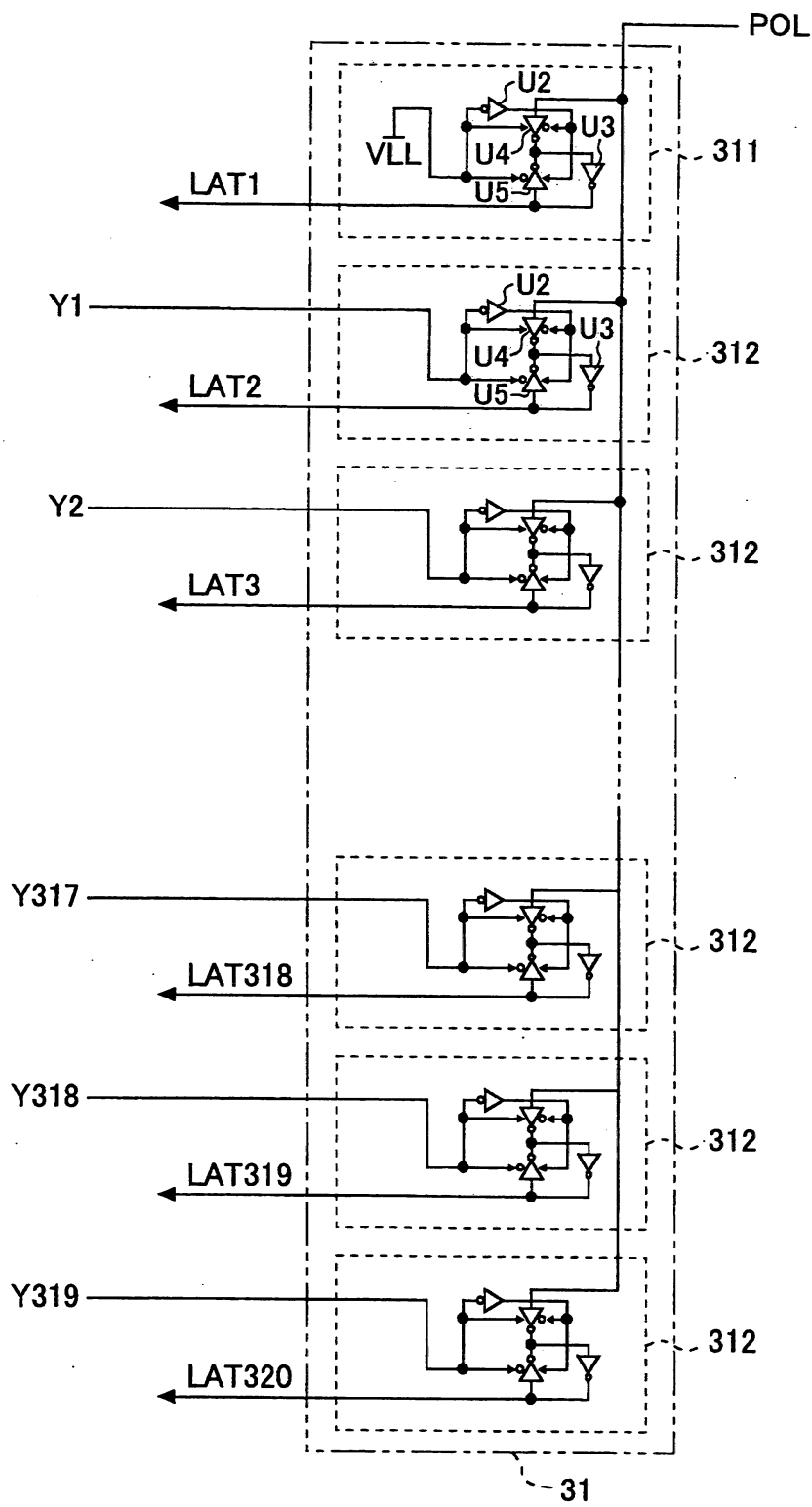


圖 20

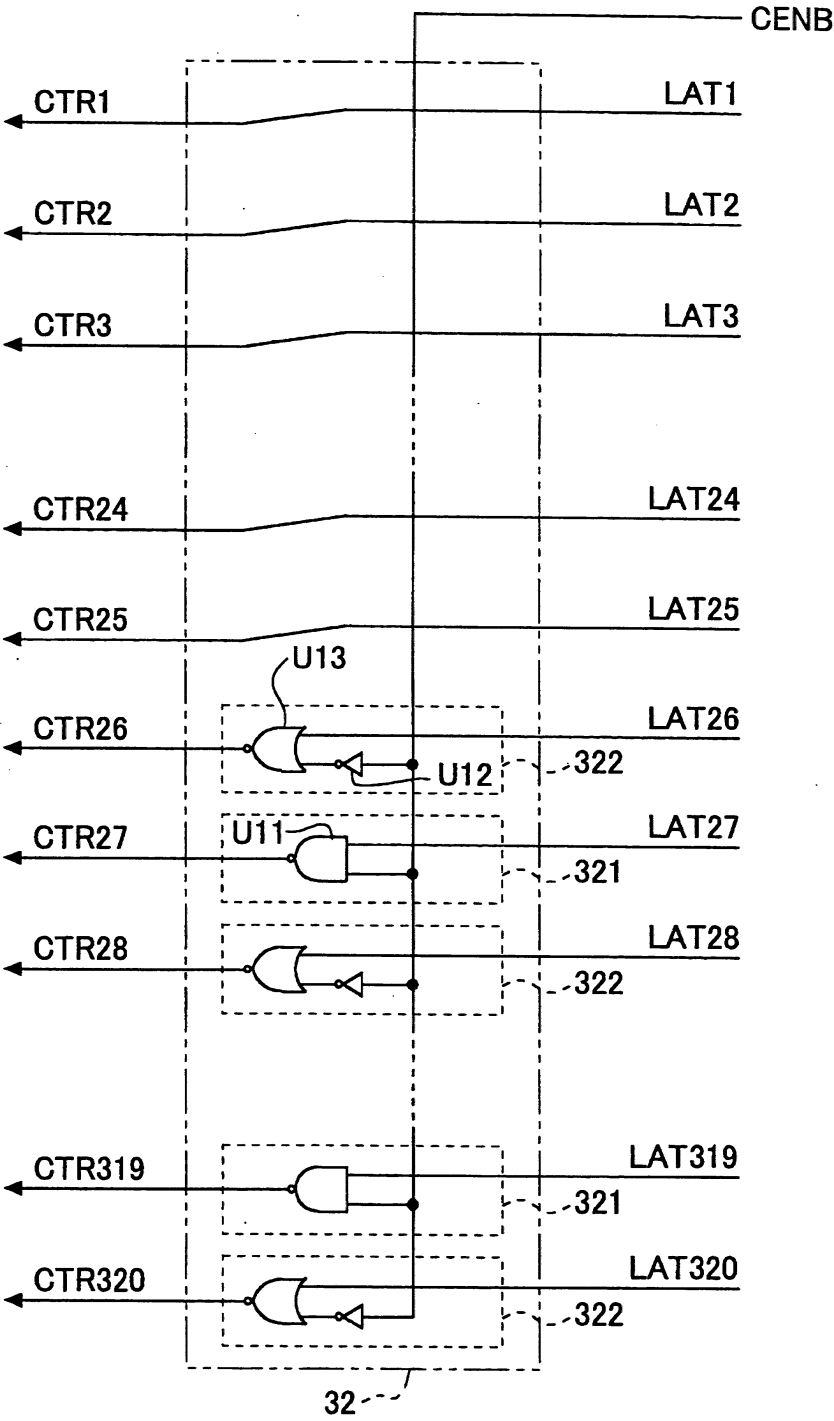


圖21

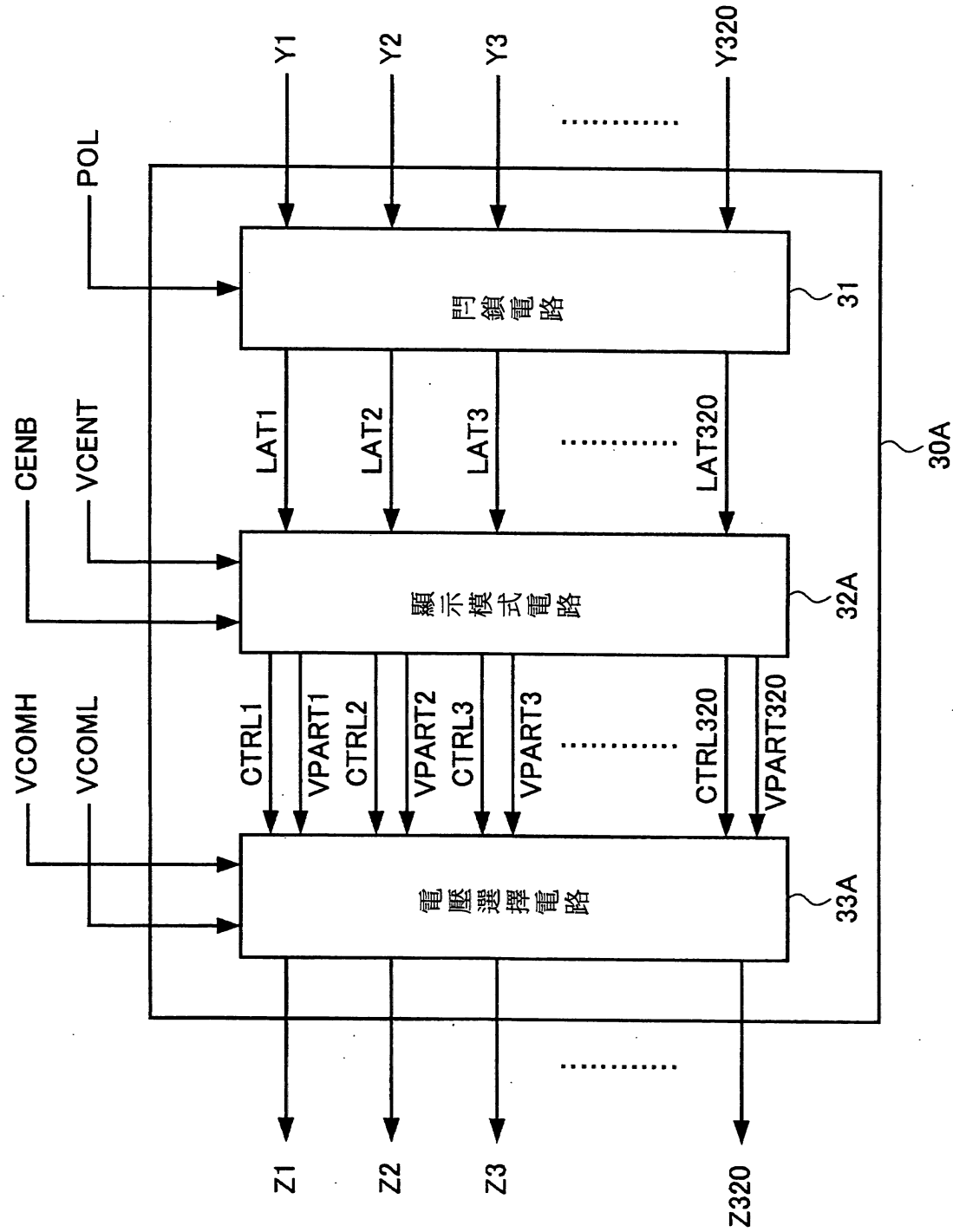


圖 22

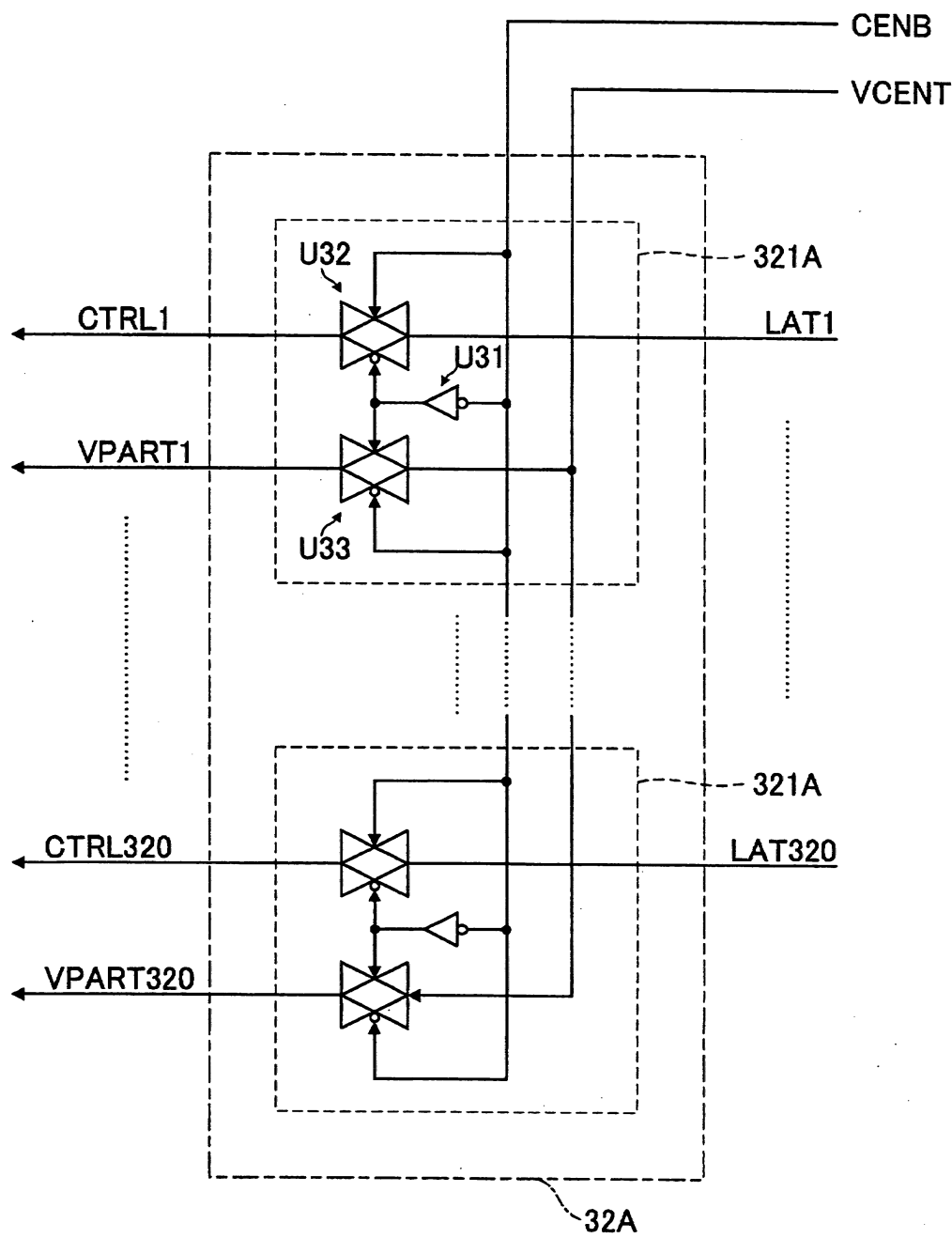


圖 23

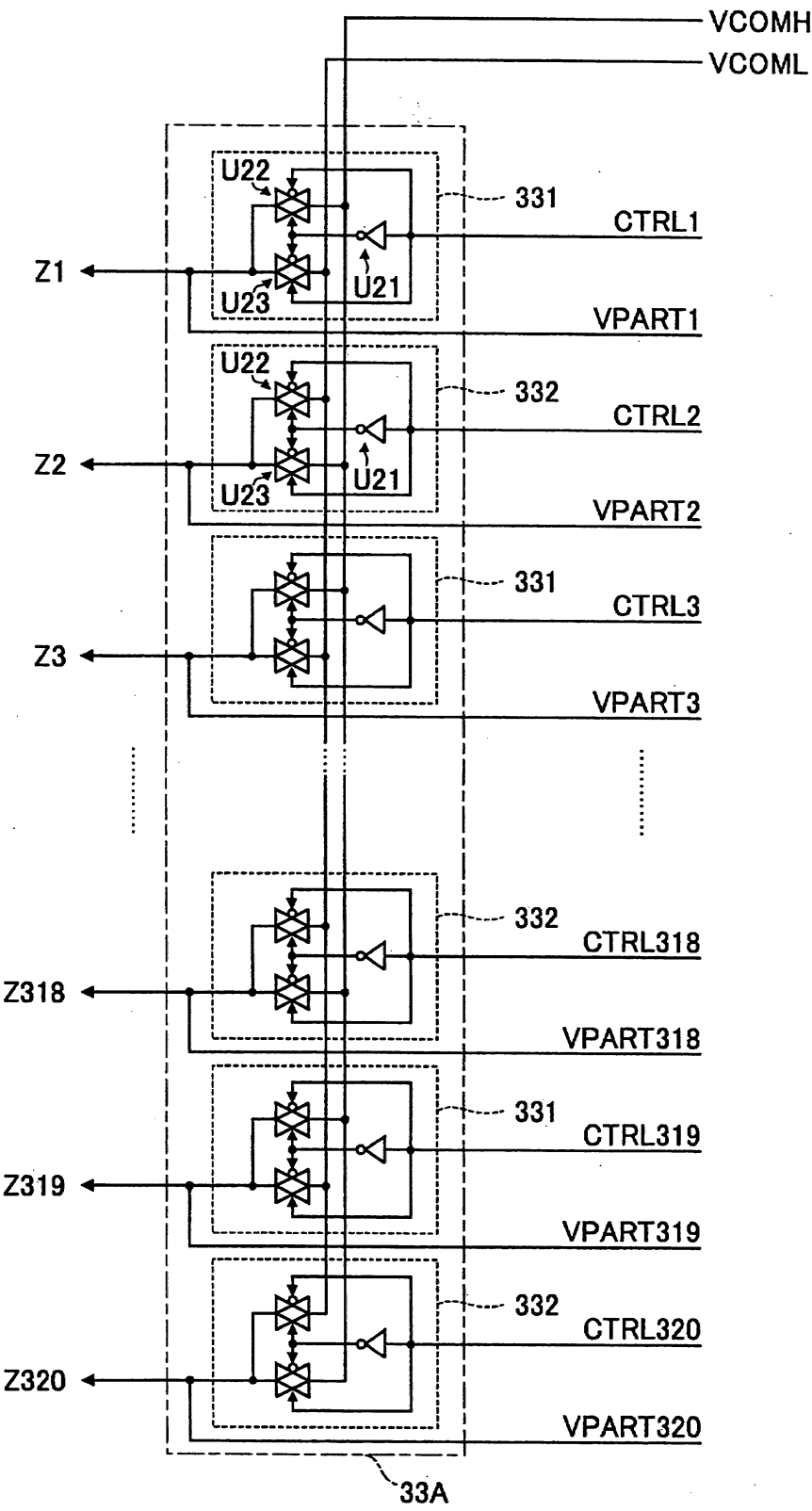


圖 24

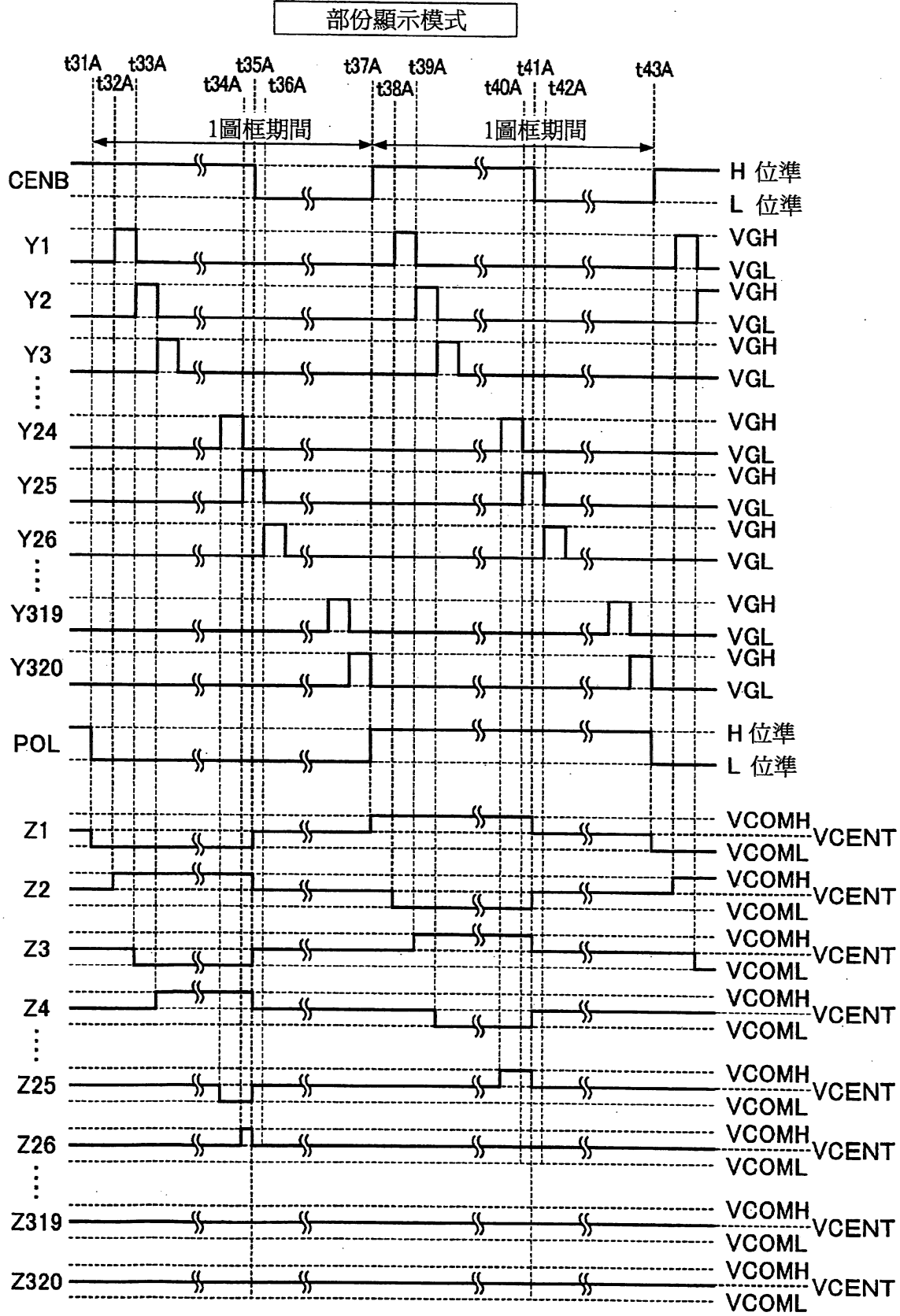


圖 25

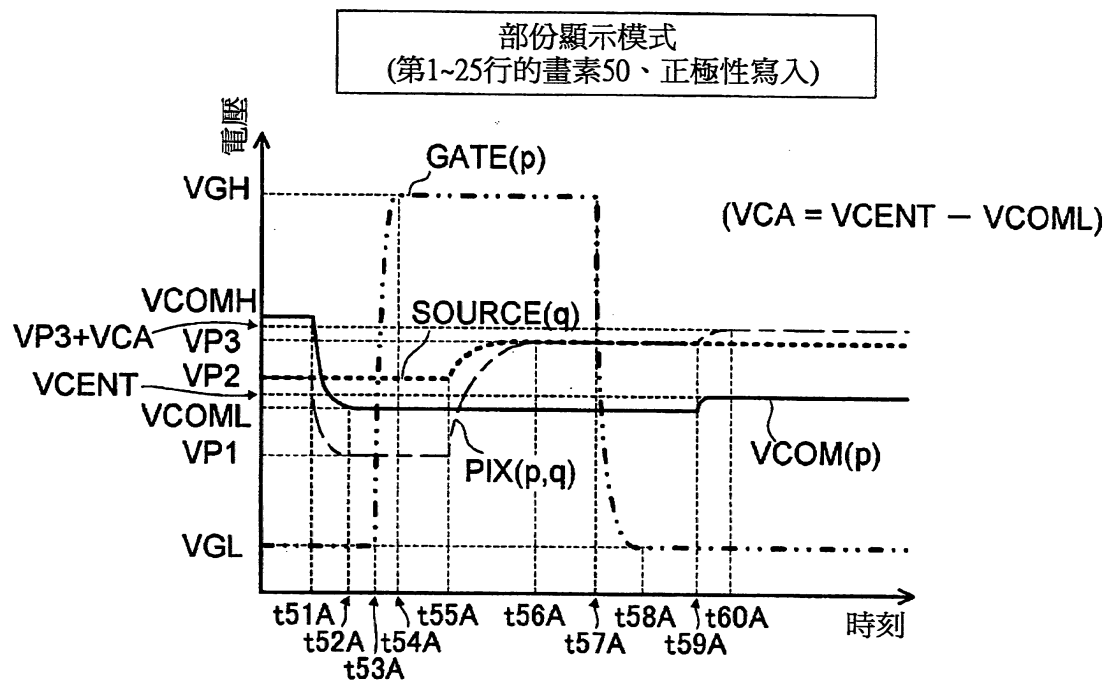


圖 26

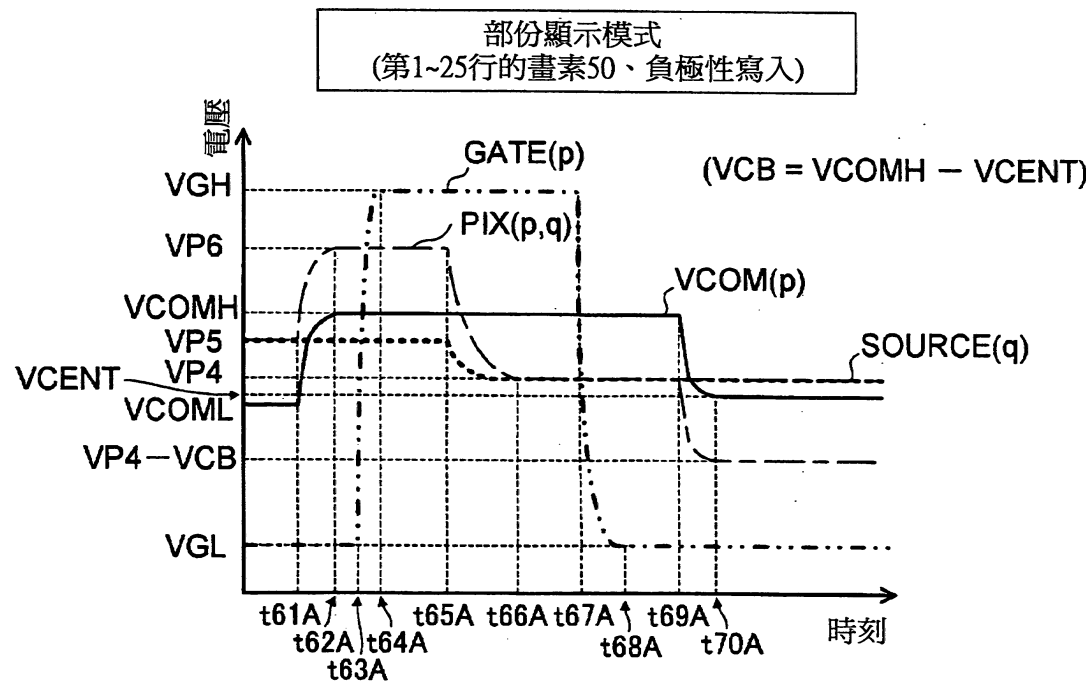


圖 27

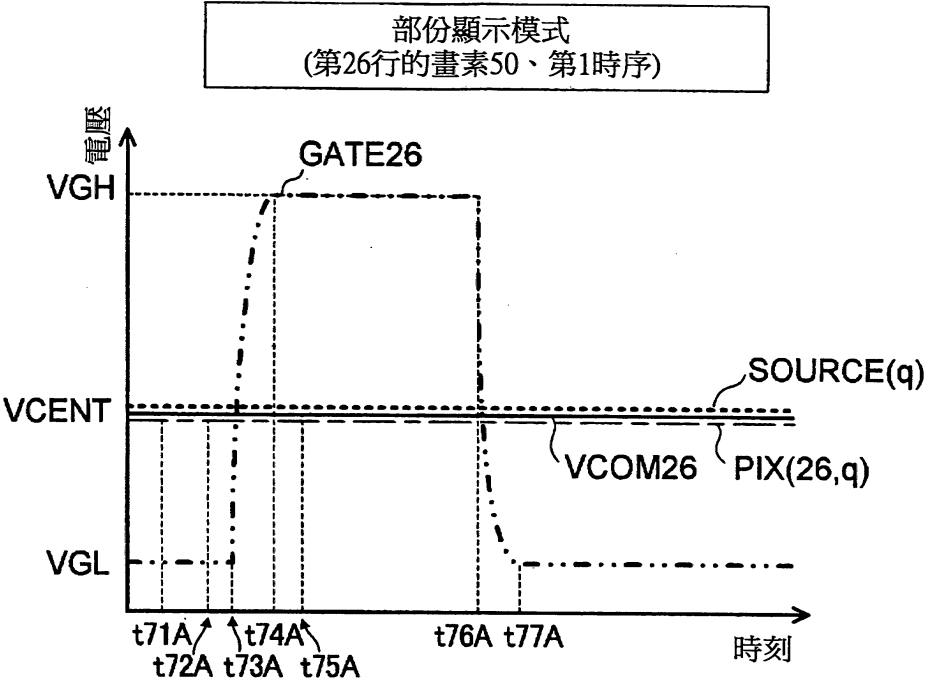


圖 28

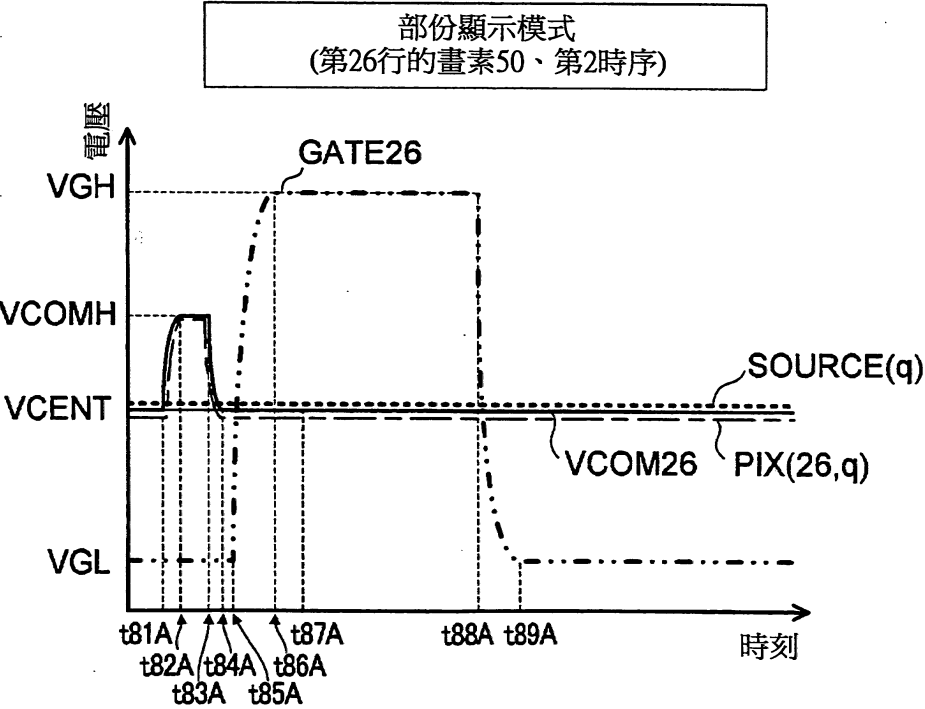


圖 29

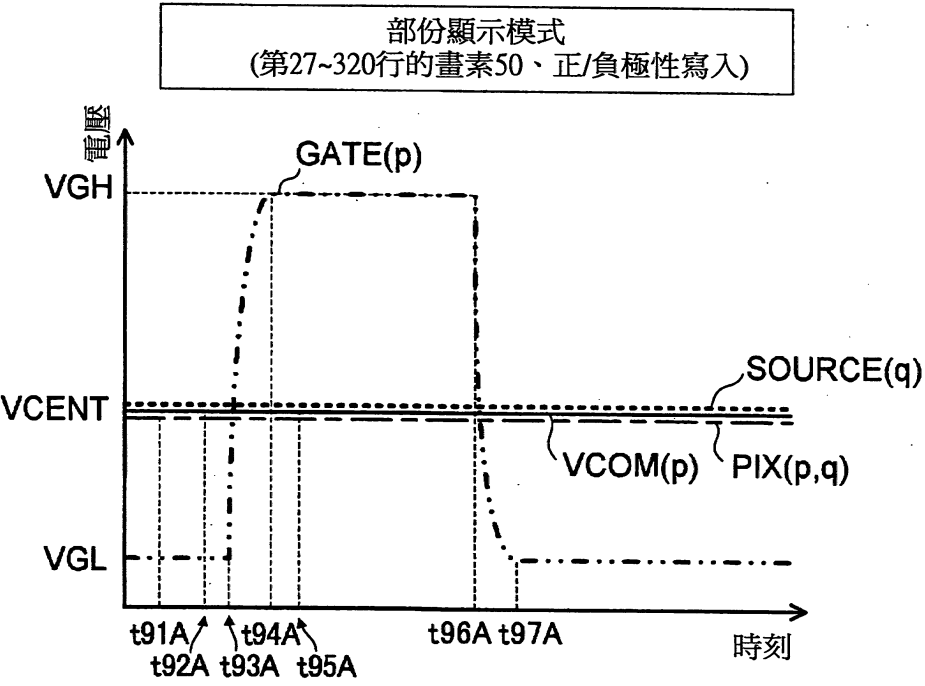


圖 30

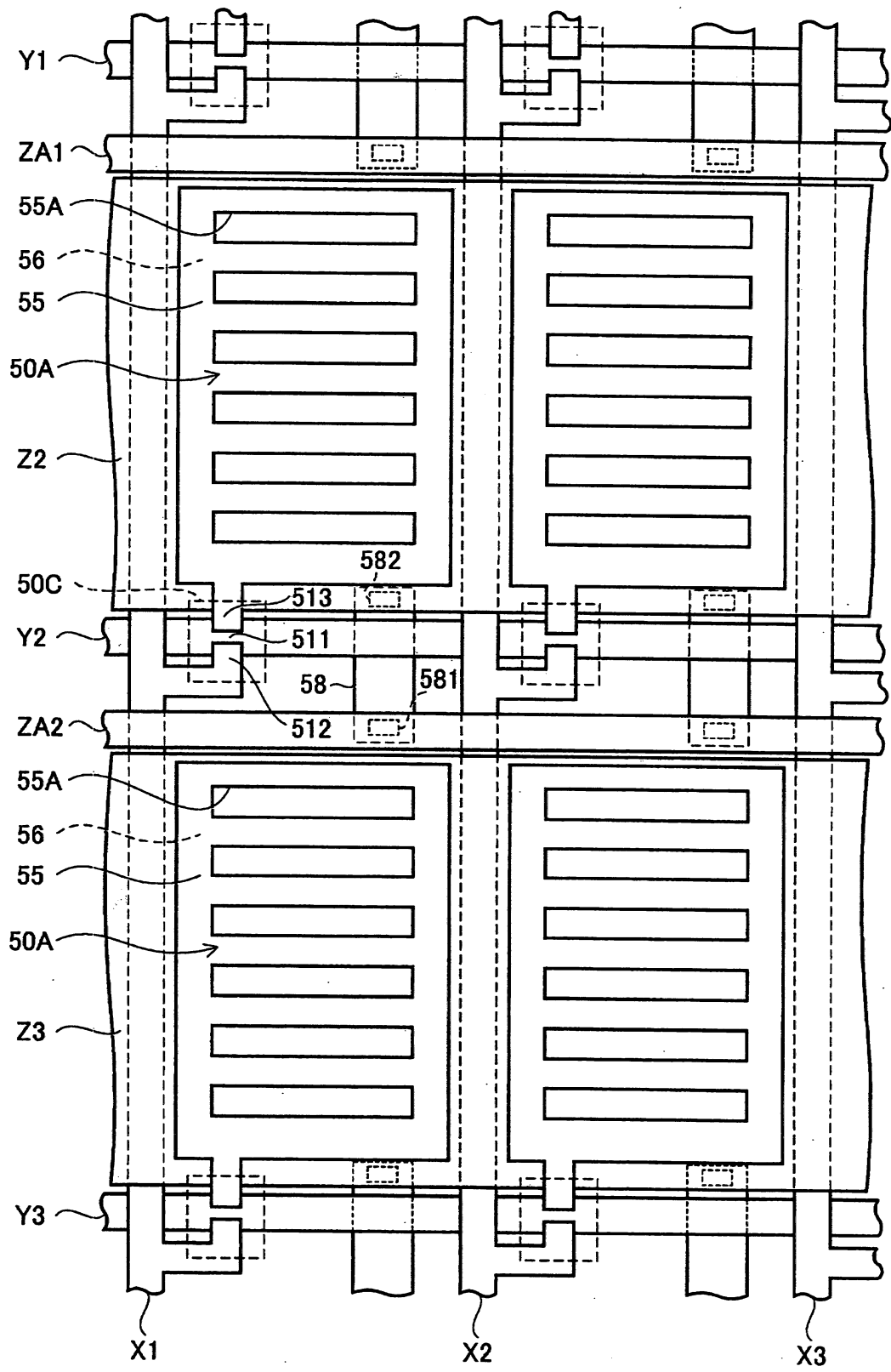


圖 31

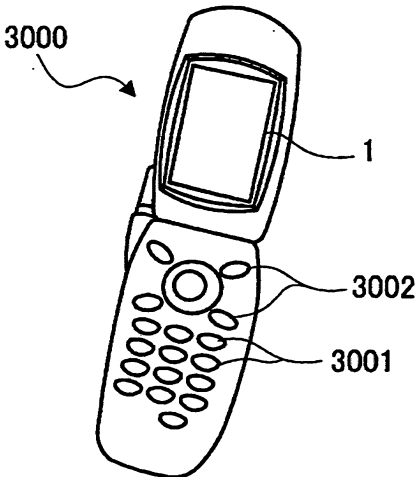


圖 32

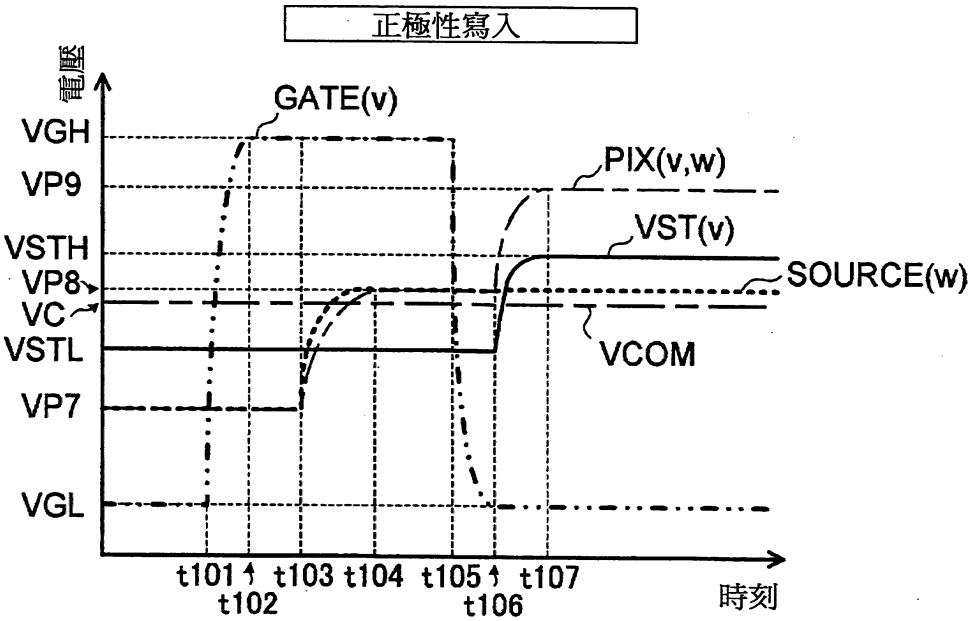
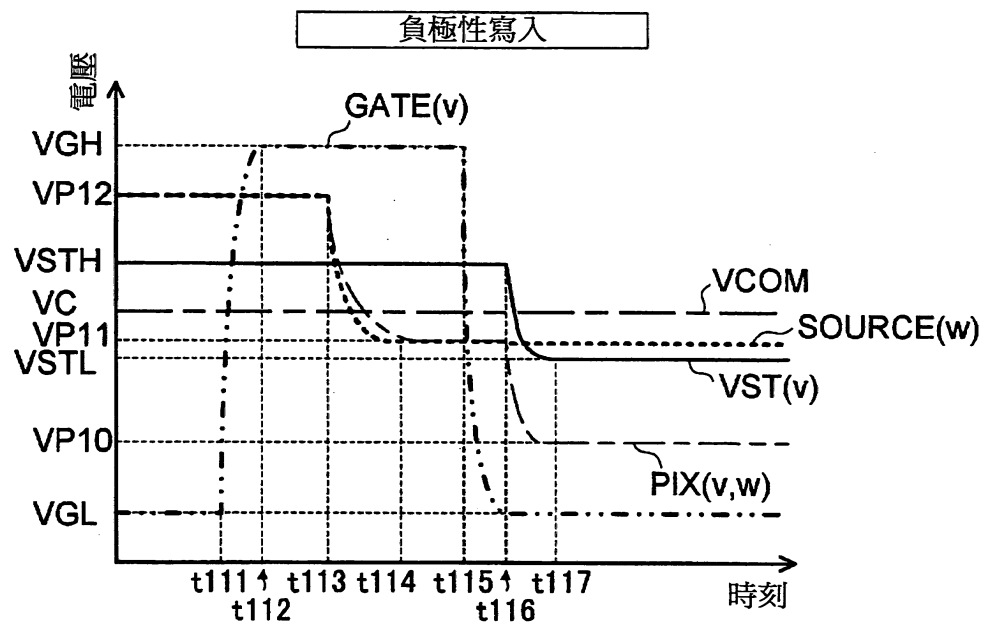


圖 33



七、指定代表圖：

(一) 本案指定代表圖為：第(1)圖

(二) 本代表圖之元件符號簡單說明：

1：液晶裝置，10：掃描線驅動電路，
20：資料線驅動電路，30：控制電路(第1控制電路)，
40：部份電路(第2控制電路)，50：畫素，51：TFT，
53：儲存電容，54：畫素電容，55：畫素電極，
56：共通電極，90：背光，A：顯示畫面(全畫面)，
AA：顯示面板，X1：資料線，X2：資料線，
Y1：掃描線，Y2：掃描線，Z1：共通線，Z2：共通線，
Y320：掃描線，Z320：共通線

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無