

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3818112号

(P3818112)

(45) 発行日 平成18年9月6日(2006.9.6)

(24) 登録日 平成18年6月23日(2006.6.23)

(51) Int. Cl.

F I

H O 4 L 27/22 (2006.01)

H O 4 L 27/22 Z

H O 3 D 3/00 (2006.01)

H O 3 D 3/00 A

H O 3 D 3/00 E

請求項の数 3 (全 8 頁)

(21) 出願番号 特願2001-306006 (P2001-306006)
 (22) 出願日 平成13年10月2日(2001.10.2)
 (65) 公開番号 特開2003-110641 (P2003-110641A)
 (43) 公開日 平成15年4月11日(2003.4.11)
 審査請求日 平成16年8月27日(2004.8.27)

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100113077
 弁理士 高橋 省吾
 (74) 代理人 100112210
 弁理士 稲葉 忠彦
 (74) 代理人 100108431
 弁理士 村上 加奈子
 (74) 代理人 100128060
 弁理士 中鶴 一隆
 (72) 発明者 川上 幸一
 東京都千代田区丸の内二丁目2番3号 三
 菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 復調装置

(57) 【特許請求の範囲】

【請求項 1】

受信電波の中心周波数からオフセットした発振信号を出力する局所発振器と、受信電波を局所発振器の出力に基いて中間周波数信号にダウンコンバートさせる乗算器と、前記乗算器の出力信号をディジタル信号に変換する A D 変換器と、前記 A D 変換器の出力に対し固定周波数分の周波数オフセット補正を行う制御器とを備えた復調装置。

【請求項 2】

固定周波数分オフセットされた発振信号を出力する第 1 の局所発振器と、受信電波を第 1 の局所発振器の出力に基いて中間周波数信号にダウンコンバートさせる乗算器と、前記乗算器より出力される中間周波数信号の不要周波数成分または高調波成分を除去するフィルタと、第 2 の局所発振器と、前記高調波成分が除去された出力信号を前記第 2 の局所発振器に基いてサンプリングし、ディジタル信号に変換する A D 変換器と、前記 A D 変換器の出力を直交検波する直交検波部と、前記直交検波出力の位相を検出する位相検出部と、前記位相検出部より出力される位相検出データより遅延検波を行う遅延検波部と、前記遅延検波部の出力の積分値に前記固定周波数分のオフセットを加算し、前記遅延検波部の出力から当該加算値の位相誤差を減算して周波数オフセット補正を行う A F C 部と、前記 A F C 部の出力信号から受信データと再生クロックを出力する B T R 部とを備えた復調装置。

【請求項 3】

固定周波数分オフセットされた発振信号を出力する第 1 の局所発振器と、受信電波を第 1 の局所発振器の出力に基いて中間周波数信号にダウンコンバートさせる乗算器と、前記乗

10

20

算器より出力される中間周波数信号の不要周波数成分または高調波成分を除去するフィルタと、第2の局所発振器と、前記高調波成分が除去された出力信号を前記第2の局所発振器に基いてサンプリングし、ディジタル信号に変換するA/D変換器と、前記A/D変換器の出力を直交検波する直交検波部と、前記直交検波出力の位相を検出する位相検出部と、前記位相検出部より出力される位相検出データより遅延検波を行う遅延検波部と、前記遅延検波部の出力に前記固定周波数分のオフセットを加算する加算器と、前記加算器の出力から当該加算器の積分値の位相誤差を減算して周波数オフセット補正を行うAFC部と、前記AFC部の出力信号から受信データと再生クロックを出力するBTR部とを備えた復調装置。

【発明の詳細な説明】

10

【0001】

【発明の属する技術分野】

この発明は、局所発振器の発振信号に基き、受信信号を中間周波数信号にダウンコンバートさせて受信信号の復調を行う復調装置に関する。

【0002】

【従来の技術】

従来、移動体通信においては、受信電波の復調を行うため、局所発振器を用いて中間周波数にダウンコンバートさせて復調処理を行うことが多い。

【0003】

従来におけるQPSK変調(Quadrature Phase Shift Keying: 4値位相変調)方式の復調装置の構成例を図5に示す。1は従来例における第1局所発振器を、2は乗算器を、3は乗算器出力の不要周波数成分を除去するバンドパスフィルタを、4はリミッタを、5はリミッタ出力の高調波成分を除去するローパスフィルタを、6は高調波成分が除去されたリミッタ出力信号をサンプリングする第2局所発振器を、7はA/D変換器を、8はA/D変換器出力を直交検波する直交検波部を、9は直交検波出力の位相を検出する位相検出部を、10は位相検出部より出力される位相検出データより遅延検波を行う遅延検波部を、11は減算器を、12は積分器を、13は11と12より主に構成される従来のAFC(Automatic Frequency Control: 自動周波数制御)部を、14はAFC部より出力された信号を用いて、ビット同期させてクロック信号を抽出・再生しデータ信号を復調することによって、受信データと再生クロックを出力するBTR(Bit Timing Recovery: ビットタイミング再生)部を表す。

20

30

【0004】

図5のように従来においては、周波数 f_c の受信電波と周波数 f_{LO1} の第1局所発振器1を乗算器2に入力し、周波数 f_{if} を中心周波数とする中間周波数信号を作成する。このとき、後段での復調処理のしやすさを考慮し、中心周波数を伝送速度の $2N$ 倍に選択させる場合がある。例えば伝送速度が 2.048 Mb/s (シンボル/秒)の場合、中間周波数信号は 2.048 Mb/s の $2N$ 倍が選択される。乗算器出力はバンドパスフィルタ3により不要周波数成分を除去される。バンドパスフィルタ3の出力はリミッタ4に入力され振幅が揃えられる。しかし、位相に情報を持たせる位相変調方式の場合、振幅情報は考慮しなくてもよく、リミッタ4を用いた場合でも位相情報については保持される。リミッタ4の出力はローパスフィルタ5に入力され、リミッタ出力の高調波成分を除去する。高調波成分を除去されたリミッタ出力信号はA/D変換器7に入力され、第2局所発振器6によりサンプリングされる。例えば、ディジタル処理を用いた直交検波のしやすさを考慮してサンプリング周波数は中間周波数信号の中心周波数の4倍に設定される。図5では $4f_{if}$ としている。サンプリングされた信号は直交検波部8により直交検波され、直交検波出力の位相を検出する位相検出部9により位相情報が検出される。位相検出部9より出力された位相検出データをもとに遅延検波部10において遅延検波を行う。従来のAFC部13は減算器11と積分器12より主に構成されている。遅延検波部10より出力された信号は、従来のAFC部13に入力され、減算器11を用いて積分器12から出力される位相誤差を減算することで周波数オフセット補正を行う。周波数オフセット補正さ

40

50

れた信号は更に積分器 1 2 に入力され、位相誤差を更新し減算器 1 1 に入力される。このように図 5 記載の従来の A F C 部 1 3 はフィードバック構造である。補正後の減算結果を A F C 出力とし、B T R 部 1 4 に入力し、受信データと再生クロックを出力する。

【 0 0 0 5 】

【発明が解決しようとする課題】

ところで、従来例において伝送速度が例えば 2 . 0 4 8 M b a u d の場合、中間周波数信号の中心周波数としては伝送速度の 2 N 倍が選択されるため、中心周波数 f i f として 8 . 1 9 2 M H z 、 1 2 . 2 9 2 M H z などの中心周波数が選択されることとなる。従って、例えば 5 8 4 0 M H z の搬送波を受信電波とした場合、中間周波数信号にダウンコンバートするに際して、5 8 3 1 . 8 0 8 M H z の中心周波数をもつ第 1 局所発振器を採用し

10

【 0 0 0 6 】

しかし、第 1 局所発振器の周波数が 5 8 3 1 . 8 0 8 M H z などのようになると、桁数が多くなり高精度の局所発振器が要求されるため、精度が十分満足されない場合、位相雑音が増え、受信性能が劣化する可能性がある。

【 0 0 0 7 】

そこで本発明は、十分な精度を必要としない局所発振器を用いて中間周波数信号を作成し、受信信号を復調させる復調装置を得ることを目的とする。

【 0 0 0 8 】

【課題を解決するための手段】

20

第 1 の発明による復調装置は、受信電波の中心周波数からオフセットした発振信号を出力する局所発振器と、受信電波を局所発振器の出力に基いて中間周波数信号にダウンコンバートさせる乗算器と、前記乗算器の出力信号をデジタル信号に変換する A D 変換器と、前記 A D 変換器の出力に対し固定周波数分の周波数オフセット補正を行う制御器とを備えたものである。

【 0 0 0 9 】

第 2 の発明による復調装置は、固定周波数分オフセットされた発振信号を出力する第 1 の局所発振器と、受信電波を第 1 の局所発振器の出力に基いて中間周波数信号にダウンコンバートさせる乗算器と、前記乗算器より出力される中間周波数信号の不要周波数成分または高調波成分を除去するフィルタと、第 2 の局所発振器と、前記高調波成分が除去された出力信号を前記第 2 の局所発振器に基いてサンプリングし、デジタル信号に変換する A D 変換器と、前記 A D 変換器の出力を直交検波する直交検波部と、前記直交検波出力の位相を検出する位相検出部と、前記位相検出部より出力される位相検出データより遅延検波を行う遅延検波部と、前記遅延検波部の出力の積分値に前記固定周波数分のオフセットを加算し、前記遅延検波部の出力から当該加算値の位相誤差を減算して周波数オフセット補正を行う A F C 部と、前記 A F C 部の出力信号から受信データと再生クロックを出力する B T R 部とを備えたものである。

30

【 0 0 1 0 】

第 3 の発明による復調装置は、固定周波数分オフセットされた発振信号を出力する第 1 の局所発振器と、受信電波を第 1 の局所発振器の出力に基いて中間周波数信号にダウンコンバートさせる乗算器と、前記乗算器より出力される中間周波数信号の不要周波数成分または高調波成分を除去するフィルタと、第 2 の局所発振器と、前記高調波成分が除去された出力信号を前記第 2 の局所発振器に基いてサンプリングし、デジタル信号に変換する A D 変換器と、前記 A D 変換器の出力を直交検波する直交検波部と、前記直交検波出力の位相を検出する位相検出部と、前記位相検出部より出力される位相検出データより遅延検波を行う遅延検波部と、前記遅延検波部の出力に前記固定周波数分のオフセットを加算する加算器と、前記加算器の出力から当該加算器の積分値の位相誤差を減算して周波数オフセット補正を行う A F C 部と、前記 A F C 部の出力信号から受信データと再生クロックを出力する B T R 部とを備えたものである。

40

【 0 0 1 1 】

50

【発明の実施の形態】

実施の形態 1 .

図 1 はこの発明の実施の形態 1 の構成を示すブロック図である。図において、15 は本発明における固定周波数オフセットを持った第 1 局所発振器を、16 は本発明におけるバンドパスフィルタを、17 は加算器を、18 は減算器 11 と積分器 12 と加算器 17 より主に構成されている改良 A F C 部を表し、それ以外の符号のものについては従来例と同一もしくは同一相当である。

【0012】

次に動作について説明する。図 1 において、周波数 f_c の受信電波と周波数 $f_{LO1} + \Delta f$ の第 1 局所発振器 15 からの発振信号を、乗算器 2 に入力し、周波数 $f_{if} - \Delta f$ を中心周波数とする中間周波数信号を作成する。ここで Δf は固定周波数オフセットを表し、 $f_{LO1} + \Delta f$ で第 1 局所発振器の中心周波数の桁数を少なくさせるようにした周波数オフセットである。以下具体例として、E T C (Electronic Toll Collection System) 用の通信装置等の D S R C (専用狭域通信) で利用される、受信電波の中心周波数 f_c を 5840 MHz とした場合の例について説明する。この際、伝送速度を 2.048 M b a u d とし、後段での復調処理のしやすさを考慮して、中間周波数信号の中心周波数を伝送速度の 4 倍である 8.192 MHz とする。

【0013】

このとき、従来例の装置では、第 1 局所発振器の周波数を 5831.808 MHz として中間周波数信号を作成する必要がある。しかし、周波数の桁数が多いため、192 kHz の固定周波数オフセットを持たせ、第 1 局所発振器の周波数を 5832 MHz とする。この例においては、192 kHz が Δf に相当し、5832 MHz が $f_{LO} + \Delta f$ に相当する。従って乗算器出力である中間周波数信号の中心周波数 $f_{if} - \Delta f$ は 8 MHz となる。乗算器出力は中心周波数が $f_{if} - \Delta f$ であるバンドパスフィルタ 16 により不要周波数成分を除去される。バンドパスフィルタ 16 の出力から遅延検波部 10 までの処理は従来例と同様である。遅延検波部 10 の出力を改良 A F C 部に入力させる。改良 A F C 部 18 は従来の A F C 部 13 に固定周波数オフセットを補正させる機能を付加したものである。それは図 1 にもあるように積分器 12 と減算器 11 との間に加算器 17 を加え、積分器出力に固定周波数オフセット Δf 分を加えたもので遅延検波出力を減算することにより固定周波数オフセットを含む周波数オフセットを補正するものである。図 1 では加算器に固定周波数オフセット分 Δf を加えており、シンボルレートで動作することを想定している。固定周波数オフセットを含む周波数オフセットの補正後の減算結果を A F C 出力とし、B T R 部 14 に入力し、受信データと再生クロックを出力する。この改良 A F C 部 18 を用いることで、固定周波数オフセットを持った中間周波数信号でも復調を行うことが可能となる。

【0014】

実施の形態 2 .

図 2 はこの発明の実施の形態 2 の構成を示すブロック図である。図において、17 は加算器、13 は従来の A F C 部を表し、それ以外は図 1 と同様である。

【0015】

次に動作について説明する。乗算器 2 から遅延検波 10 までの動作は実施の形態 1 と同様である。実施の形態 2 では遅延検波部 10 と従来の A F C 部 13 との間に加算器 17 を挿入させる。遅延検波出力と固定周波数オフセット Δf を加算器 17 に入れることにより固定周波数オフセット Δf の補正を行う。なお、図 2 では加算器 17 の処理はシンボルレートで行っていることを想定している。固定周波数オフセットを補正された信号である加算器出力を従来の A F C 部 13 に入力し、通常の周波数オフセット補正を行う。従来の A F C 部 13 より出力された A F C 出力は B T R 部 14 に入力され受信データと、それに同期した再生クロックを出力する。このように、従来の A F C 部 13 の前に加算器 17 を挿入し固定周波数オフセットを補正させることにより、実施の形態 1 と同様の効果が得られ、また従来の A F C 部をそのまま使用することが可能となる。

10

20

30

40

50

【 0 0 1 6 】

実施の形態 3 .

実施の形態 1、及び 2 においては復調装置にリミッタを用いているが、他の実施の形態として、図 3、または図 4 のように A G C (Automatic Gain Control: 自動利得制御)を用いても構わない。また実施の形態 1、及び 2 における構成以外でも、第 1 局所発振器で固定周波数オフセットを持たせ、実施の形態 1 のように固定周波数オフセット補正機能を付加した改良 A F C 部を用いる、または実施の形態 2 のように従来の A F C 部の前段に加算器を付加させ固定周波数オフセットを補正させることで復調可能な構成ならば、別構成の復調装置でもよい。

【 0 0 1 7 】

10

【 発明の効果 】

第 1 の発明によれば、従来よりも桁数の少ない周波数で発振する局所発振器を用いて中間周波数信号を復調させることが可能となる。

【 0 0 1 8 】

第 2 の発明によれば、固定周波数オフセットを持った第 1 局所発振器と、乗算器と、不要周波数成分または高調波成分を除去するフィルタと、第 2 局所発振器と、A D 変換器と、直交検波部と、位相検出部と、遅延検波部と、固定周波数オフセット分の補正を行う A F C 部と、B T R 部を備えることで、従来よりも桁数の少ない周波数で発振する局所発振器を用いて中間周波数信号を復調させることが可能となる。

【 0 0 1 9 】

20

第 3 の発明によれば、固定周波数オフセットを持った第 1 局所発振器と、乗算器と、不要周波数成分または高調波成分を除去するフィルタと、第 2 局所発振器と、A D 変換器と、直交検波部と、位相検出部と、遅延検波部と、固定周波数オフセット分の補正を行う加算器と、A F C 部と、B T R 部を備えることで、第 1 の発明と同様の効果が得られ、また従来の A F C 部をそのまま用いることが可能となる。

【 図面の簡単な説明 】

【 図 1 】 この発明の実施の形態 1 における復調装置の構成を示す図である。

【 図 2 】 この発明の実施の形態 2 における復調装置の構成を示す図である。

【 図 3 】 実施の形態 1 のリミッタを A G C に置き換えた他の形態の復調装置の構成を示す図である。

30

【 図 4 】 実施の形態 2 のリミッタを A G C に置き換えた他の形態の復調装置の構成を示す図である。

【 図 5 】 従来の復調装置の構成を示す図である。

【 符号の説明 】

- 1 従来例における第 1 局所発振器
- 2 乗算器
- 3 従来例におけるバンドパスフィルタ
- 4 リミッタ
- 5 ローパスフィルタ
- 6 第 2 局所発振器
- 7 A D 変換器
- 8 直交検波部
- 9 位相検出部
- 10 遅延検波部
- 11 減算器
- 12 積分器
- 13 従来の A F C 部
- 14 B T R 部
- 15 本発明で用いる第 1 局所発振器
- 16 本発明で用いるバンドパスフィルタ

40

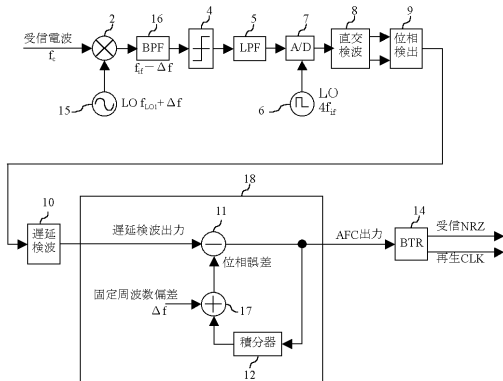
50

1 7 加 算 器

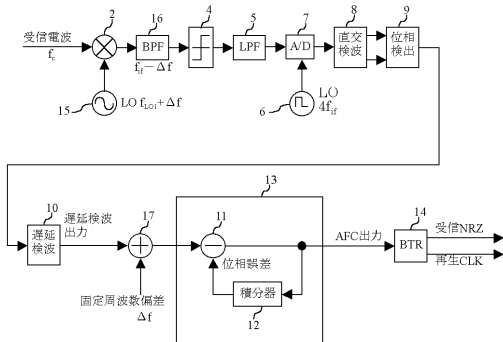
1 8 本 発 明 に お け る 改 良 A F C 部

1 9 A G C

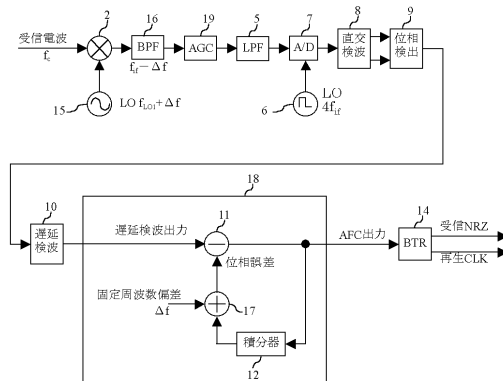
【 図 1 】



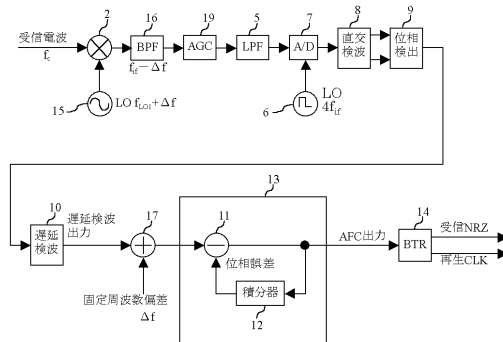
【 図 2 】



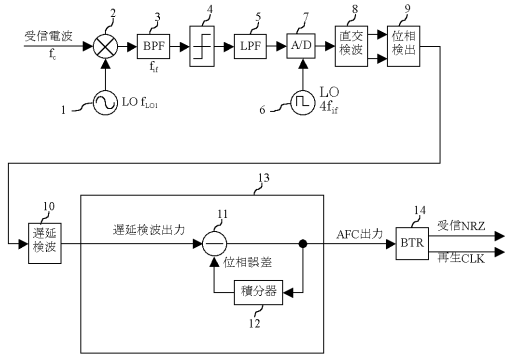
【 図 3 】



【 図 4 】



【図 5】



フロントページの続き

審査官 藤井 浩

(56)参考文献 特開平05-315992(JP,A)
特開2001-245010(JP,A)

(58)調査した分野(Int.Cl., DB名)
H04L 27/00 - 27/38
H03D 3/00