

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-161271

(P2010-161271A)

(43) 公開日 平成22年7月22日(2010.7.22)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/02 (2006.01)	HO 1 L 23/02 C	3 C 0 8 1
BS 1 B 3/00 (2006.01)	HO 1 L 23/02 G	5 D 0 2 1
HO 4 R 23/00 (2006.01)	B 8 1 B 3/00	
	HO 4 R 23/00 3 2 0	

審査請求 未請求 請求項の数 18 O L (全 16 頁)

(21) 出願番号 特願2009-3367 (P2009-3367)
 (22) 出願日 平成21年1月9日(2009.1.9)

(71) 出願人 000005821
 パナソニック株式会社
 大阪府門真市大字門真1006番地
 (74) 代理人 100077931
 弁理士 前田 弘
 (74) 代理人 100110939
 弁理士 竹内 宏
 (74) 代理人 100110940
 弁理士 嶋田 高久
 (74) 代理人 100113262
 弁理士 竹内 祐二
 (74) 代理人 100115059
 弁理士 今江 克実
 (74) 代理人 100115691
 弁理士 藤田 篤史

最終頁に続く

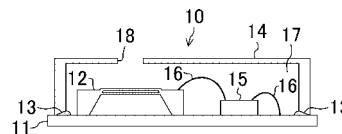
(54) 【発明の名称】 半導体パッケージ

(57) 【要約】 (修正有)

【課題】電子機器基板に搭載可能な半導体パッケージにおいて、半導体パッケージを構成する基材とカバーとの接合強度が低下することを防止する手段を提供する。

【解決手段】基材11と、基材の上に形成された容量部12と、容量部を覆うように、基材の上に形成された側壁部と上面部を有するカバー14を備え、基材には、容量部を囲うように、基材とカバーを接続する接合パターンが形成されており、接合パターンは、実質的に均一なパターン幅Aを有する部位Aと、パターン幅Aよりもパターン幅が拡張されたパターン幅Bを有する部位Bを有していることを特徴とする半導体パッケージ。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

基材と、
前記基材の上に形成された容量部と、
前記容量部を覆うように、前記基材の上に形成された側壁部と上面部を有するカバーとを備え、

前記基材には、前記容量部を囲うように、前記基材と前記カバーを接続する接合パターンが形成されており、

前記接合パターンは、実質的に均一なパターン幅 A を有する部位 A と、前記パターン幅 A よりもパターン幅が拡張されたパターン幅 B を有する部位 B を有していることを特徴とする半導体パッケージ。

10

【請求項 2】

前記部位 B の前記接合パターンに占める割合は、10%以上30%以下であることを特徴とする請求項 1 に記載の半導体パッケージ。

【請求項 3】

前記接合パターンは、金属材料からなることを特徴とする請求項 1 又は 2 に記載の半導体パッケージ。

【請求項 4】

前記接合パターンは、前記基材にレジストにより形成されていることを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の半導体パッケージ。

20

【請求項 5】

前記部位 B の一部は、前記カバーの側壁部の内側に形成されていることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の半導体パッケージ。

【請求項 6】

前記部位 A の一部は、前記カバーの側壁部の内側に形成されており、
前記部位 B の一部は、前記カバーの側壁部の内側に形成されており、
前記部位 B の一部の方が、前記部位 A の一部よりもさらに内側に形成されていることを特徴とする請求項 1 ~ 5 のいずれか 1 項に記載の半導体パッケージ。

【請求項 7】

前記部位 B は、2 箇所形成されていることを特徴とする請求項 1 ~ 6 のいずれか 1 項に記載の半導体パッケージ。

30

【請求項 8】

前記 2 箇所に形成された前記部位 B は、それぞれ前記基材に対して点対象になるように配置されていることを特徴とする請求項 7 に記載の半導体パッケージ。

【請求項 9】

前記部位 B は、前記基材接合パターン内側に隣接するように配置されていることを特徴とする請求項 1 ~ 8 のいずれか 1 項に記載の半導体パッケージ。

【請求項 10】

前記パターン幅 B は、前記パターン幅 A の 1.2 倍以上且つ 2 倍以下であることを特徴とする請求項 1 ~ 9 のいずれか 1 項に記載の半導体パッケージ。

40

【請求項 11】

前記容量部は、半導体デバイスであることを特徴とする請求項 1 ~ 10 のいずれか 1 項に記載の半導体パッケージ。

【請求項 12】

前記容量部は、MEMS マイクであることを特徴とする請求項 1 ~ 11 のいずれか 1 項に記載の半導体パッケージ。

【請求項 13】

前記基材又は前記カバーのどちらか一方に、貫通孔が形成されていることを特徴とする請求項 1 ~ 12 のいずれか 1 項に記載の半導体パッケージ。

【請求項 14】

50

前記カバーにおける前記接合パターンと接触する面は、
前記接合パターンにおける前記カバーと接触する面に対して平行になるように形成されていることを特徴とする請求項 1 ~ 13 のいずれか 1 項に記載の半導体パッケージ。

【請求項 15】

前記カバーの側壁部は、前記基材と前記カバーの接続部分近傍において、前記基材の外側方向に折れ曲がっていることを特徴とする請求項 1 ~ 13 のいずれか 1 項に記載の半導体パッケージ。

【請求項 16】

前記カバーの側壁部は、前記基材と前記カバーの接続部近傍である部位 C 及び前記部位 C 以外の部位 D から構成されており、

前記部位 C は、前記部位 D と比較して、幅が短いことを特徴とする請求項 1 ~ 13 のいずれか 1 項に記載の半導体パッケージ。

【請求項 17】

前記カバーの側壁部は、前記基材と前記カバーの接続部近傍である部位 E 及び前記部位 E 以外の部位 F から構成されており、

前記部位 E は、前記部位 F と比較して、接続部近傍に向かい幅が細くなることを特徴とする請求項 1 ~ 13 のいずれか 1 項に記載の半導体パッケージ。

【請求項 18】

前記カバーと前記基材との接合は導電性を持った接合材を使用し、接合させることを特徴とする請求項 1 ~ 17 のいずれか 1 項に記載の半導体パッケージ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子機器基板に搭載可能な半導体パッケージに関する。

【背景技術】

【0002】

従来のシールドケースの実装方法として、特許文献 1 に開示されているような技術が知られている。そこで、特許文献 1 に開示されている技術について、図 16 を参照して説明する。

【0003】

図 16 には、電子機器基板 1 に銅箔パターン 2 が形成されており、銅箔パターン 2 の上にシールドケース 3 が接合する技術が開示されている。ここで、銅箔パターン 2 には、狭幅部 4 が形成されている。狭幅部 4 の役割は、電子機器基板 1 とシールドケース 3 を接合する半田クリームの表面張力により、ケースの位置ずれを修正することにある。また、特許文献 1 の技術は、電子機器基板 1 には複数の部品の一部に対してケースを実装する技術である。

【特許文献 1】特開 2007 - 201356 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献 1 が開示するシールドケース実装においては、銅箔パターン幅が局所的に縮小されている。そのため、パッケージ全体が小型化すると、シールドケースを接合する際に、銅箔パターン幅が局所的に縮小されている部分の接合面積がさらに小さくなってしまふ。その結果、接合面積が小さくなる箇所において、接合強度の低下が問題となる。

【課題を解決するための手段】

【0005】

前記課題を解決するために、本発明に係る搭載可能な半導体パッケージは、基材と、基材の上に形成された容量部と、容量部を覆うように、基材の上に形成された側壁部と上面部を有するカバーとを備え、基材には、容量部を囲うように、基材とカバーを接続する接

10

20

30

40

50

合パターンが形成されており、接合パターンは、実質的に均一なパターン幅 A を有する部位 A と、パターン幅 A よりもパターン幅が拡張されたパターン幅 B を有する部位 B を有している。

【0006】

本発明に係る搭載可能な半導体パッケージによると、パターン幅が拡張した部位を有しているため、基材上のパターンにカバーを接合させたとしても、パターンとカバーの接合面積は保たれるため、接合強度を増強できるという効果がある。

【0007】

本発明に係る搭載可能な半導体パッケージにおいて、接合パターンは、金属材料からなることが好ましい。また、接合パターンは、基材上に形成された凹みを有するレジストパターンにより形成されている（定義されている）ことが好ましい。また、カバーと基材との接合は、導電性を持った接合材を使用して接続させていることが好ましい。ここで、接合材は、半田金属材料及び接着剤などからなる。

10

【0008】

本発明に係る搭載可能な半導体パッケージによると、金属材料からなる接合材を接合パターンに塗布する際には、カバーと基材の密閉性を上げるために、塗布開始点と塗布終了点がオーバーラップするように接合材を塗布することが必要となる。その際、パターン幅が拡張した部位をあらかじめ設けておくことで、余剰な接合材が確実に部位 B 内に収まるという効果がある。そのため、余剰な接合材が、容量部を搭載するための金属パターンなどの他の金属パターンと接触することを防ぐことが出来る。そのため、電気的ショート

20

【0009】

本発明に係る搭載可能な半導体パッケージにおいて、部位 B の接合パターンに占める割合は、約 10% 以上約 30% 以下であることが好ましい。コスト面で効果があるからである。

【0010】

本発明に係る搭載可能な半導体パッケージにおいて、部位 B の一部はカバー側壁部の内側に形成されていることが好ましい。このような構成とすることで、カバーの位置ずれを起こす力が働いた際にも、カバー内側に動こうとする作用に対して、部位 B の一部である部位 A からのでっぱり部位が邪魔をする働きが出来るからである。つまり、セルフアライメントの効果が高まる効果がある。

30

【0011】

本発明に係る搭載可能な半導体パッケージにおいて、部位 A の一部はカバーの側壁部の内側に形成されており、部位 B の一部はカバーの側壁部の内側に形成されており、部位 B の一部の方が部位 A の一部よりもさらに内側に形成されていることが好ましい。このような構成とすることで、カバーの位置ずれを起こす力が働いた際にも、カバー内側に動こうとする作用に対する抵抗力がさらに増すからである。つまり、セルフアライメントの効果がさらに高まる効果がある。

【0012】

本発明に係る搭載可能な半導体パッケージにおいて、部位 B は、2箇所形成されていることが好ましい。部位 B が 2箇所形成されていることにより、前述の効果がさらに増すからである。また、接合材の加熱硬化時に発生する位置修正効果が損なわれる場合には、拡張部位を複数個以上設けることにより、リフロー時に発生するセルフアライメント効果がさらに十分に得られるからである。対称な位置に拡張部位が形成されている方が、リフロー時に発生するセルフアライメント効果がさらに得られるからである。また、2箇所に形成される部位 B は、基材の各辺の垂直二等分線を軸に線対称となっていることが好ましい。また、2箇所に形成される部位 B は、基材に対して点对称となっていることが好ましい。つまり、2箇所に形成される部位 B は、対称な位置に配置されていることが好ましい。対称な位置に拡張部位が形成されている方が、リフロー時に発生するセルフアライメント効果がさらに得られるからである。

40

50

【0013】

本発明に係る搭載可能な半導体パッケージにおいて、パターン幅Bは、パターン幅Aの約1.2倍以上且つ約2倍以下であることが好ましい。レイアウトとして効果があるからである。

【0014】

本発明に係る搭載可能な半導体パッケージにおいて、容量部は、半導体デバイスであることが好ましく、さらに、MEMSデバイスであることが好ましい。ここで、MEMSデバイスとは、半導体プロセス技術を用いて形成された各種のセンサーのことであり、マイクロホン(MEMSマイク)、圧力センサー、加速度センサー、角速度センサーなどがある。

10

【0015】

本発明に係る搭載可能な半導体パッケージにおいて、基材又はカバーのどちらか一方に、貫通孔が形成されていることが好ましい。貫通孔からの音波を容量部が検知する場合にはマイクロホンとして半導体パッケージは機能し、貫通孔からの圧力を容量部が検知する場合には圧力センサーとして半導体パッケージは機能する。その場合、貫通孔は、圧力又は音波の導入孔として機能するからである。また、容量部が加速度又は角速度を検知する場合には、それぞれ加速度センサー又は角速度センサーとして半導体パッケージは機能するが、その際にも半導体パッケージ内の空気の通り抜け道として貫通孔が機能するからである。

【0016】

本発明に係る搭載可能な半導体パッケージにおいて、カバーと基材の接合パターンが接触する接触面は、接合パターンにおけるカバーと接触する面に対して平行になるように形成されていることが好ましい。

20

【0017】

本発明に係る搭載可能な半導体パッケージにおいて、カバーの側壁部は、基材とカバーの接続部分近傍において、基材の外側方向に折れ曲がっていることが好ましい。このような構成とすることで、外側に折れ曲がった分だけ、基材とカバーの接合面積を増加させることができ、カバーの接合強度を増強することが出来るからである。

【0018】

本発明に係る搭載可能な半導体パッケージにおいて、カバーの側壁部は、基材とカバーの接続部近傍である部位C及び部位C以外の部位Dから構成されており、部位Cは、部位Dと比較して幅が短いほうが好ましい。このような構成とすることで、接合パターンが狭小化パターンであっても、接合させることができるからである。

30

【0019】

本発明に係る搭載可能な半導体パッケージにおいて、カバーの側壁部は、基材とカバーの接続部近傍である部位E及び部位E以外の部位Fから構成されており、部位Eは、部位Fと比較して、接続部近傍に向かい、実質的に連続に幅が細くなることが好ましい。このような構成とすることで、カバーの接合強度の増強と狭小化パターンへの適用を両立するような設計が可能となる。

【0020】

本発明に係る搭載可能な半導体パッケージは、携帯電話などの電子機器基板への搭載を可能とする半導体パッケージであることが好ましい。

40

【0021】

尚、以上の特徴を矛盾が生じないように適宜組み合わせることが出来ることは言うまでもない。また、それぞれの特徴において、効果が複数期待できる場合も、全ての効果を発揮できなければいけないわけではない。

【発明の効果】

【0022】

本発明によれば、基材に設けられた基材とカバーの接合パターンは、パターン幅が拡張された拡張部位を有しているため、基材上のパターンにカバーを接合させたとしても、パ

50

ターンとカバーの接合面積は保たれるので、接合強度を増強できるという効果がある。

【0023】

さらに、金属材料からなる接合材をオーバーラップするように接合パターンに塗布する際にも、余剰な接合材が確実に拡張部位内に収まるという効果がある。

【発明を実施するための最良の形態】

【0024】

(第1の実施形態)

以下、本発明の第1の実施形態について、図1～図6を参照して詳細に説明する。また、本発明で使用している、材料、数値は好ましい例を例示しているだけであり、この形態に限定されることはない。また、本発明の思想の範囲を逸脱しない範囲で、適宜変更は可能である。さらに加えるならば、他の実施形態との組み合わせなども可能である。尚、ここでは、容量部は、MEMSデバイスであるとして説明する。MEMSデバイスとは、後述するが、半導体プロセスを用いて形成されたコンデンサを指している。MEMSデバイスの例としては、マイクロホン(MEMSマイク)、圧力センサー、加速度センサー、角速度センサーなどが挙げられる。以上のことは、本発明に共通して言えることである。

【0025】

図1は、本発明の第1の実施形態に係るMEMSデバイスを携帯電話などの電子機器に搭載するための半導体パッケージとして構成した際の断面図を示している。図1に示すように、基材11の第1の面には、MEMSデバイス12及びCMOSなどからなる回路15が搭載されている。また、基材11には、MEMSデバイス12及び回路15を覆うように、カバー14が形成されており、基材11とカバー14は接合材13により接合されている。そのため、基材11とカバー14とMEMSデバイス12に囲まれた空間17が形成されることとなる。このようにして、搭載可能な半導体パッケージ10が形成される。また、カバー14には、MEMSデバイス12に圧力又は音圧を伝える貫通孔(導入孔)18が形成されている。

【0026】

図2は、本発明の第1の実施形態に係る半導体パッケージを電子機器基板19に実装した際の断面図を示している。図2に示すように、半導体パッケージ10が、接合部品20を介して、電子機器基板19に実装されている。このように、本発明の第1の実施形態に係る半導体パッケージは、携帯電話などの電子機器などに搭載可能な半導体パッケージである。ここで、電子機器基板19と半導体パッケージ10とは、電氣的に接続されていることは言うまでもない。

【0027】

図3は、半導体パッケージ10中の基材11の断面図を詳細に説明した図である。基材11には、金属メッキ処理が施され、基材11の第1の面には金属膜21が形成されている。また、金属膜21上には、凹部を有するレジストパターン22が印刷処理などにより形成されており、金属膜21が露出する部分(レジストが印刷形成されていない凹部に対応)と金属膜21が露出しない部分とが形成されることとなる。そして、この金属膜21が露出する部分に、カバー14、MEMSデバイス12、回路15及びボンディングワイヤー16が接合されることとなる。つまり、カバー接合パターン、MEMSデバイス接合パターン、回路接合パターン及びボンディングワイヤー接合パターンがレジストパターン22により定義されているといえることができる。

【0028】

図4は、半導体パッケージ10中の基材11の上面図を詳細に説明した図である。図4は、図3の上面図であるということも出来る。図4から分かるように、基材11には、金属膜21が露出している部分と金属膜21が露出せずにレジストパターンが形成されている部位が存在している。ここで、金属膜21が露出している部分は、基材11とカバー14を接合するカバー接合パターン24と、基材11とMEMSデバイス12を接合するデバイス接合パターン25と、基材11と回路15を接合する回路接合パターン26と、基材11とボンディングワイヤー16を接合するボンディングワイヤー接合パターン27な

10

20

30

40

50

どがある。ここで、カバー接合パターン24は、実質的に均等な幅aを有する部位Aと、幅aよりも広い幅の幅bを有する部位Bを有している。部位Bが占める面積の割合は、カバー接合パターン24の占める面積(部位Aが占める面積と部位Bが占める面積の合計)に対して、約10%以上約30%以下である。

【0029】

図5は、半導体パッケージ10中の基材11の上面図を詳細に説明した図である。また、図6(a)は図5のA-A'線の断面図においてカバー14をカバー接合パターン24に接合させた状態を表しており、図6(b)は図5のB-B'線の断面図においてカバー14をカバー接合パターン24に接合させた状態を表している。ただし、接合材13については図示を省略している。図5~図6からも、カバー接合パターン24は、実質的に均等な幅aを有する部位Aと、幅aよりも広い幅の幅bを有していることが分かる。

10

【0030】

本発明の第1の実施形態に係る半導体パッケージは、拡張幅である部位Bを有することに特徴がある。このような構成とすることにより、カバー接合パターンにカバーを接合する際の接合面積を確保できるため、接合強度を確保することが出来るという効果がある。

【0031】

図13は、カバー接合パターンに拡張部位Bが無い形状Aにおけるカバーと基材の接合強度と、カバー接合パターンに拡張部位Bが有る形状Bにおけるカバーと基材の接合強度とを比較した図である。図13から分かるように、形状Aの接合強度の平均値が約37(N)であるのに対し、形状Bの接合強度の平均値は約40(N)である。従って、カバー接合パターンに拡張部位Bが有る方が無い場合に比べて、カバーと基材の接合強度が約10%上昇することが分かる。

20

【0032】

また、カバーと基材を貼り合わせるために、金属材料からなる接合材をカバー接合パターンに塗布する際には、カバーと基材の密閉性を上げるために、オーバーラップするように接合材を塗布することが必要となる。その際、拡張幅である部位Bをあらかじめ設けておくことで、余剰な接合材が確実に部位B内に収まる。そのため、余剰な接合材がMEMSデバイス接合パターンなどの他の金属パターンと接触することによる、電気的ショート危険性を確実に防止することが出来るという効果がある。

30

【0033】

また、本発明の第1の実施形態に係る半導体パッケージは、部位Bのカバー接合パターンに占める割合は、約10%以上約30%以下であることが好ましい。拡張部位Bを形成するためには、金属膜21をメッキ処理により余分に形成する必要がある。そのため、メッキ処理によるコスト増を抑えるために、拡張部位Bの割合を上記範囲に抑えることが好ましいからである。

【0034】

また、本発明の第1の実施形態に係る半導体パッケージは、部位Bの幅bが部位Aの幅aの約1.2倍以上且つ約2倍以下であることが好ましい。カバー接合パターンの内側に形成されているデバイス接合パターン及び回路接合パターンとの接触を避けることを考慮すると、上記範囲に抑えることが好ましいからである。

40

【0035】

また、本発明の第1の実施形態に係る半導体パッケージにおいて、部位Bの一部はカバー側壁部の内側に形成されていることが好ましい。このような構成とすることで、カバーの位置ずれを起こす力が働いた際にも、カバー内側に動こうとする作用に対して、部位Bの一部である部位Aからのどっぴり部位が邪魔をする働きが出来るからである。つまり、セルフアライメントの効果が高まる効果がある。図14は、カバー接合パターンに拡張部位Bが無い形状Aにおけるセルフアライメント効果が働いた際の移動量と、カバー接合パターンに拡張部位Bが有る形状Bにおけるセルフアライメント効果が働いた際の移動量とを比較した図である。図14から分かるように、形状Aにおいてセルフアライメント効果

50

が働いた際の移動量の平均値は約 0.018 mm であるのに対し、形状 B においてセルフアライメント効果が働いた際の移動量の平均値は約 0.031 mm である。従って、カバー接合パターンに拡張部位 B が有る方が無い場合に比べて、セルフアライメント効果が約 70% 向上することが分かる。

【0036】

本発明の第 1 の実施形態に係る半導体パッケージにおいて、部位 A の一部はカバーの側壁部の内側に形成されており、部位 B の一部はカバーの側壁部の内側に形成されており、部位 B の一部の方が部位 A の一部よりもさらに内側に形成されていることが好ましい。このような構成とすることで、カバーの位置ずれを起こす力が働いた際にも、カバー内側に動こうとする作用に対する抵抗力がさらに増すからである。

10

【0037】

本発明の第 1 の実施形態に係る半導体パッケージにおいて、カバーに貫通孔が形成されている例を用いて説明したが、基材又はカバーのどちらか一方に貫通孔が形成されていることが好ましい。貫通孔からの音波を MEMS デバイスが検知する場合にはマイクロホン (MEMS マイク) として機能し、貫通孔からの圧力を MEMS デバイスが検知する場合には圧力センサーとして機能する。その場合、貫通孔は、圧力又は音波の導入孔として機能するからである。また、MEMS デバイスが加速度又は角速度を検知する場合には、それぞれ加速度センサー又は角速度センサーとして半導体パッケージは機能するが、その際にも半導体パッケージ内の空気の通り抜け道として貫通孔が機能するからである。尚、容量部が圧力センサー又はマイクロホンとして機能する場合には、圧力又は音波が直接容量部に伝わるようにするために、貫通孔が容量部のほぼ直上又は、ほぼ直下に形成されていることが好ましい。

20

【0038】

尚、接合材の材用としては、導電材料であることが好ましく、半田などの金属材料又は導電性の接着剤、及びその両者を含んでいることが好ましい。また、カバーは外部からの干渉を抑制する効果を有しており、銅、亜鉛及びニッケルの合金などにより成形されている。カバー厚さは 0.1 mm 程度に成形されている。また、接合材を塗布する方法は、ディスプレイ塗布による描画棒塗布法などがある。描画棒塗布法だと、塗布動作開始とペーस्ट吐出時でのタイムラグが生じるので、本発明の効果をより期待できることとなる。また、CMOS などの回路としては、増幅器などがある。

30

【0039】

ここで、本発明の第 1 の実施形態で登場した MEMS デバイスの構造について、MEMS マイクを例にとって説明することにする。

【0040】

MEMS マイクは、n 型のシリコン基板と、シリコン基板上に形成された第 1 の電極を有する振動膜と、振動膜の上に存在するエアギャップを介して形成された第 2 の電極を有する固定膜と、固定膜を支持する支持膜より構成されている。ここで、シリコン基板には、シリコン基板貫通孔が形成されており、固定膜には、複数の音孔が形成されており、エアギャップは、支持膜の一部を、音孔を利用したエッチングなどの方法で除去することで形成されている。尚、固定膜に形成された音孔を通過する音波が、シリコン基板貫通孔上に形成された振動膜が揺らすことによる第 1 の電極と第 2 の電極間の容量変位を読み取ることで、MEMS マイクはマイクとして機能している。尚、第 1 の電極と第 2 の電極は 1 対のコンデンサとして機能している。

40

【0041】

次に、本発明の第 1 の実施形態で登場した MEMS デバイス接合パターンについて図 15 (a) ~ (c) を参照して簡単に説明する。図 15 (a) ~ (c) は、MEMS デバイス接合パターンについての説明図である。

【0042】

図 15 (a) は、MEMS デバイス接合パターンの中心部 51 には金属膜が形成されず、MEMS デバイス接合パターンの周縁部 53 にのみ金属膜が形成されている状態を示し

50

た図である。第1の実施形態及び変形例においては、MEMSデバイス接合パターンの中心部51にも金属膜が形成されている図面を用いて説明していたが、MEMSデバイス接合パターンの中心部51には、金属膜が形成されていなくてもよい。それは、MEMSデバイスにおけるシリコン基板には振動膜を揺らすためのシリコン基板貫通孔が形成されているためである。シリコン基板貫通孔周縁部のみシリコン基板が残っているため、その部分のみが基材と接合すればよい。従って、本来は、MEMSデバイス接合パターンの中心部51には、金属膜は形成されていなくてもよい。尚、MEMSデバイス接合パターンの中心部51には、レジストも形成されていなくてもよい。

【0043】

しかし、図15(b)に示すように、MEMSデバイス接合パターンの中心部51にも金属膜52を形成することで、図15(c)に示すように、MEMSデバイス接合パターン全体に金属膜54が形成されている方が好ましい。それは以下の理由による。

【0044】

まず、MEMSデバイスを基材に接合するには、MEMSデバイス接合パターンにおける周縁部に熱硬化性のエポキシ系接着剤を塗布することが必要となる。ここで、MEMSデバイス接合パターンの中心部まで金属膜を形成しておくことにより、接着剤を塗布できる面積が増加するために接着剤を保持できる量が増加する。そのため、MEMSデバイスと基材の接合強度を増加させることが出来るという効果がある。具体的には、シヤ強度を約8Nから約9.5Nまで増やすことができ、シヤ強度を約20%増やすことが出来る。ここでシヤ強度とは、基材と平行な方向からの強度のことを言う。

【0045】

また、接着剤が他のめっきパターンへ接着剤が流れ出ることを抑制することが出来るという効果もある。具体的には、接着剤流れ出しの限界設定塗布量を約50 μ gから約60 μ gまで増やすことができ、限界設定塗布量を約20%向上させることが出来た。

【0046】

また、接着剤をオーバーラップするように塗布する際にも、重ね塗りに対する余裕度が向上する。これは、MEMSデバイスのシリコン基板の上面図が略菱形形状の時に非常に効果的である。略菱形形状の場合、MEMSデバイス接合パターンも略菱形形状にする必要があり、菱形の角部のうち、角度が広い部分を塗布開始点及び塗布終了点とすることで、重ね塗りによる塗布量大をより効果的に吸収することが出来るからである。

【0047】

(第1の実施形態の第1変形例)

図7(a)、(b)は、カバー接合パターンの第1変形例を示す図である。図7(a)、(b)に示すように、部位Bは、2箇所形成されていてもよい。部位Bが2箇所形成されていることにより、前述の接合強度の効果と電気的ショートを抑制する効果がさらに高まる。また、接合材の加熱硬化時に発生する位置修正効果が損なわれる場合には、拡張部位を複数個以上設けることにより、リフロー時に発生するセルフアライメント効果がさらに十分に得られる。また、この際、1対の部位Bが、基材11の各辺の垂直二等分線を軸として、それぞれほぼ対称の位置に配置されることが好ましい。対称な位置に拡張部位が形成されている方が、リフロー時に発生するセルフアライメント効果がさらに得られるからである。

【0048】

(第1の実施形態の第2変形例)

図8(a)~(c)は、カバー接合パターンの第2変形例を示す図である。図8(a)~(c)に示すように、長方形形状ではない拡張部位Bが形成されていてもよい。図8(a)~(c)に示すように、拡張部位は、長方形形状ではなく、半楕円形状であってもよい。拡張部位を半楕円形状とすることにより、MEMSデバイスパターンや増幅器パターンなどと余剰な接合部材とが接触しにくいような設計に適宜変更可能だからである。また、拡張部位は、正方形形状でも構わない。尚、拡張部位が複数あることによる効果は、第1の実施形態の第1変形例と同様の効果が期待できる。

10

20

30

40

50

【 0 0 4 9 】

(第 1 の実施形態の第 3 変形例)

図 9 は、カバー接合パターンの第 3 変形例を示す図である。図 9 に示すように、長方形形状の拡張部位 B と半楕円形状の拡張部位 C の両者が形成されていてもよい。尚、拡張部位が複数あることによる効果などは、第 1 の実施形態の第 1 変形例及び第 2 の変形例と同様の効果が期待できる。

【 0 0 5 0 】

(第 1 の実施形態の第 4 変形例)

図 1 0 (a)、(b) は、カバー接合パターンの第 4 変形例を示す図である。図 1 0 (a)、(b) に示すように、拡張部位 B は、2 個以上あってもよい。尚、拡張部位が複数あることによる効果などは、第 1 の実施形態の第 1 変形例 ~ 第 3 の変形例と同様の効果が期待できる。

10

【 0 0 5 1 】

(第 1 の実施形態の第 5 変形例)

図 1 1 (a)、(b) は、カバー接合パターンの第 5 変形例を示す図である。図 1 1 (a)、(b) に示すように、拡張部位 B は、基材に対して線対称となる位置に配置されていてもよい。ここで、図 1 1 (b) のように、レイアウト上、問題無いのなら、カバー接合パターンの外側に出るように、拡張部位が形成されていても構わない。ただし、内側に形成されている方が、半導体パッケージ全体の小型化のために、望ましい。尚、拡張部位が複数あることによる効果などは、第 1 の実施形態の第 1 変形例 ~ 第 4 の変形例と同様の効果が期待できる。

20

【 0 0 5 2 】

(第 2 の実施形態)

以下、本発明の第 2 の実施形態について、図 1 2 (a) ~ 図 1 2 (e) を参照して詳細に説明する。また、本発明で使用している、材料、数値は好ましい例を例示しているだけであり、この形態に限定されることはない。また、本発明の思想の範囲を逸脱しない範囲で、適宜変更は可能である。さらに加えるならば、他の実施形態との組み合わせなども可能である。尚、特に、第 1 の実施形態及び変形例と組み合わせることが効果的である。ここで、図 1 2 (a) ~ 図 1 2 (e) は、カバーと基材の接合部位を説明するための図である。

30

【 0 0 5 3 】

図 1 2 (a) は、本発明の第 2 の実施形態に係る半導体パッケージの一部を示した図である。図 1 2 (a) の説明は、図 1 及び図 3 と同じなので説明を省略する。また、図 1 2 (b) ~ 図 1 2 (e) は、図 1 2 (a) の接合部分 A の拡大図である。以下で、図 1 2 (b) ~ 図 1 2 (e) の詳細について説明する。

【 0 0 5 4 】

図 1 2 (b) は、カバーとカバー接合パターンが、接合部材を介して接触するカバーの接触面は、接合パターンにおけるカバーと接触する面に対して平行になるような形状を使用した例を示した図である。

【 0 0 5 5 】

図 1 2 (c) は、カバー側壁部における基材とカバーの接続部分近傍において、基材の外側方向に折れ曲がっているような形状を使用した例を示した図である。このように、接触部分近傍において、曲げ加工を施すことにより、カバー側壁部の厚さ以上の接合面積を得ることが出来る。そのため、カバーの接合強度を増強することができるという効果がある。接触部分の幅は、カバー側壁部の厚さの約 2 倍程度であることが好ましい。具体的には、曲げ加工を行う長さを、接触部分近傍の各辺につき 0 . 2 mm 程度とする。これにより、側壁部の厚さが 0 . 1 mm に構成されているカバーの接合面積を 2 倍にする事が可能となる。

40

【 0 0 5 6 】

図 1 2 (d) は、カバー側壁部における基材とカバーの接続部分近傍において、厚さを

50

2段階にする形状を使用した例を示した図である。具体的には、均一幅を有する部位Dに対して、接合部先端部位Cは、部位Dの約1/2程度の厚さとなるように公正する。別の言い方をすれば、カバーの接合部分近傍は、先細りの形状となっているということも出来る。このように先細りの形状とすることにより、さらに狭小化されたカバー接合パターンへの接合が可能になるという利点が見られる。

【0057】

図12(e)は、カバー側壁部における基材とカバーの接続部分近傍において、接合パターン面に近づくにつれて徐々に先端の厚さが薄くなるように、R加工がされている形状を使用した例を示した図である。具体的には、均一幅を有する部位Fに対して、接合部先端部位Eは、部位Fに対して0.05mm程度のR加工が行われており、R加工はカバーの内側に施されている。このように、R加工を施すことにより、さらに狭小化されたカバー接合パターンへの接合が可能となるだけでなく、接続強度を増強することができるという利点がある。

【0058】

尚、第1～第2の実施形態におけるMEMSデバイスとは、CMOS(complementary metal-oxide semiconductor)等の製造プロセス技術を利用して多数のチップが同時に製造されている基板(ウェハ)を分割することによって、容量型のコンデンサマイクロホンや圧力センサーなどのデバイスを製造する技術をMEMS技術と称し、このようなMEMS技術を用いて製造されたデバイスをMEMSデバイスと称する。

【産業上の利用可能性】

【0059】

以上に説明したように、本発明に係る電子機器基板へ搭載可能な半導体パッケージを用いると、パッケージ全体を小型化しても、半導体パッケージを構成する基材とカバーの接合強度を上げることができ、非常に有用である。

【図面の簡単な説明】

【0060】

【図1】本発明の第1の実施形態に係るMEMSデバイスを携帯電話などの電子機器に搭載するための半導体パッケージとして構成した際の断面図

【図2】本発明の第1の実施形態に係る半導体パッケージを電子機器基板に実装した際の断面図

【図3】本発明の第1の実施形態に係る半導体パッケージ中の基材の断面図を詳細に説明した図

【図4】本発明の第1の実施形態に係る半導体パッケージ中の基材の上面図を詳細に説明した図

【図5】本発明の第1の実施形態に係る半導体パッケージ中の基材の上面図を詳細に説明した図

【図6】(a)は図5のA-A'線における断面図(b)は図5のB-B'線における断面図

【図7】本発明の第1の実施形態に係る半導体パッケージのカバー接合パターンの第1変形例を示す図

【図8】本発明の第1の実施形態に係る半導体パッケージのカバー接合パターンの第2変形例を示す図

【図9】本発明の第1の実施形態に係る半導体パッケージのカバー接合パターンの第3変形例を示す図

【図10】本発明の第1の実施形態に係る半導体パッケージのカバー接合パターンの第4変形例を示す図

【図11】本発明の第1の実施形態に係る半導体パッケージのカバー接合パターンの第5変形例を示す図

【図12】カバーと基材の接合部位を説明するための図

【図13】カバー接合パターンに拡張部位Bが無い形状Aにおけるカバーと基材の接合強

10

20

30

40

50

度と、カバー接合パターンに拡張部位 B が有る形状 B におけるカバーと基材の接合強度とを比較した図

【図 1 4】カバー接合パターンに拡張部位 B が無い形状 A におけるセルフアライメント効果が働いた際の移動量と、カバー接合パターンに拡張部位 B が有る形状 B におけるセルフアライメント効果が働いた際の移動量とを比較した図

【図 1 5】MEMS デバイス接合パターンについての説明図

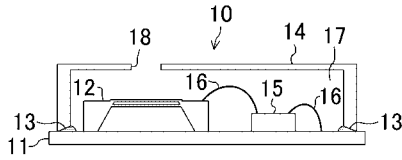
【図 1 6】従来技術の説明図

【符号の説明】

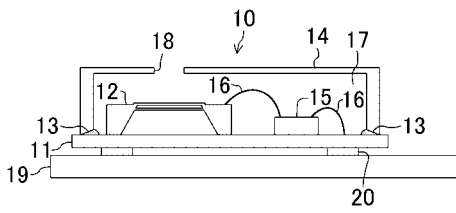
【 0 0 6 1 】

1 0	半導体パッケージ	10
1 1	基材	
1 2	MEMS デバイス	
1 3	接合材	
1 4	カバー	
1 5	回路	
1 6	ボンディングワイヤー	
1 7	空間	
1 8	貫通孔	
1 9	電子機器実装基板	
2 0	接合部品	20
2 1	金属膜	
2 2	レジストパターン	
2 4	カバー接合パターン	
2 5	デバイス接合パターン	
2 6	回路接合パターン	
2 7	ボンディングワイヤー接合パターン	
5 1	MEMS デバイス接合パターンの中心部	
5 2	金属膜が中心部に形成された MEMS デバイス接合パターン	
5 3	MEMS デバイス接合パターンの周縁部	
5 4	金属膜が全体に形成された MEMS デバイス接合パターン	30

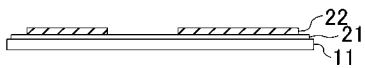
【 図 1 】



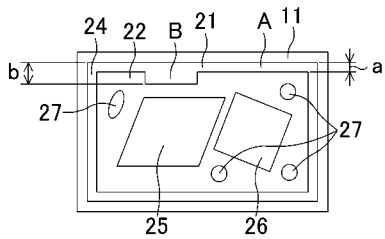
【 図 2 】



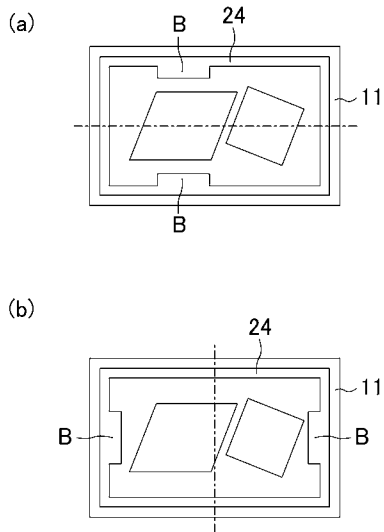
【 図 3 】



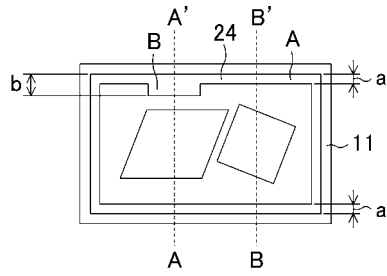
【 図 4 】



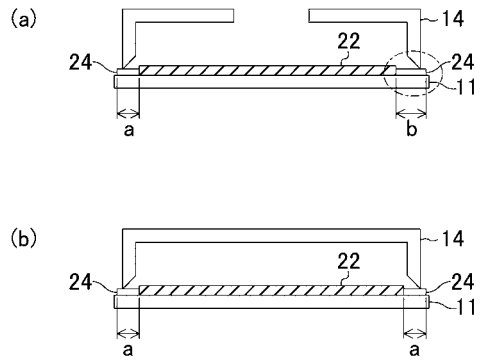
【 図 7 】



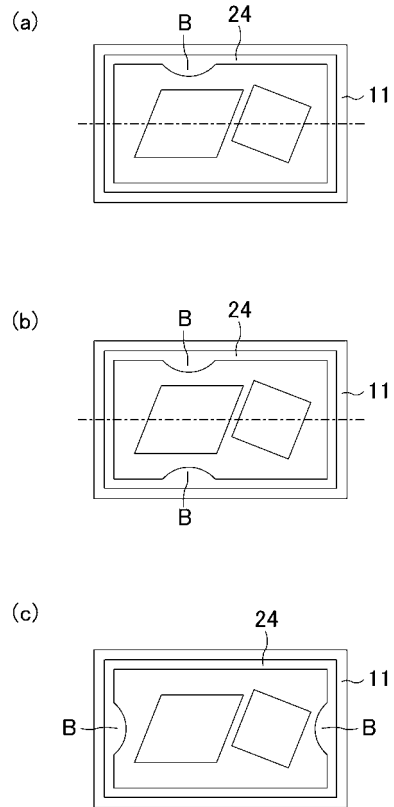
【 図 5 】



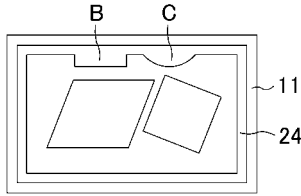
【 図 6 】



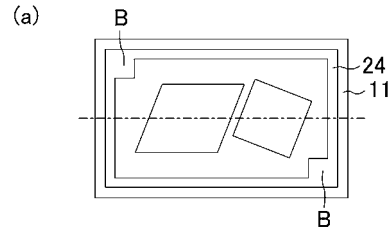
【 図 8 】



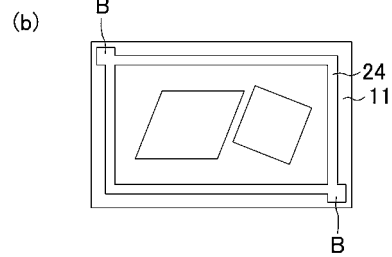
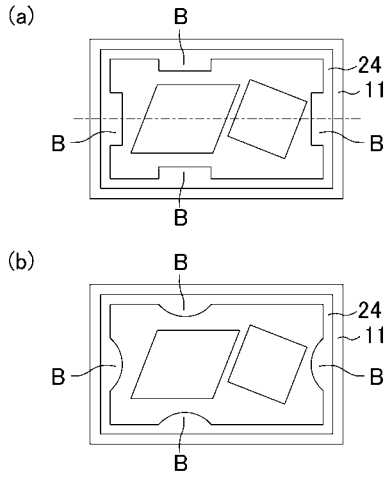
【 図 9 】



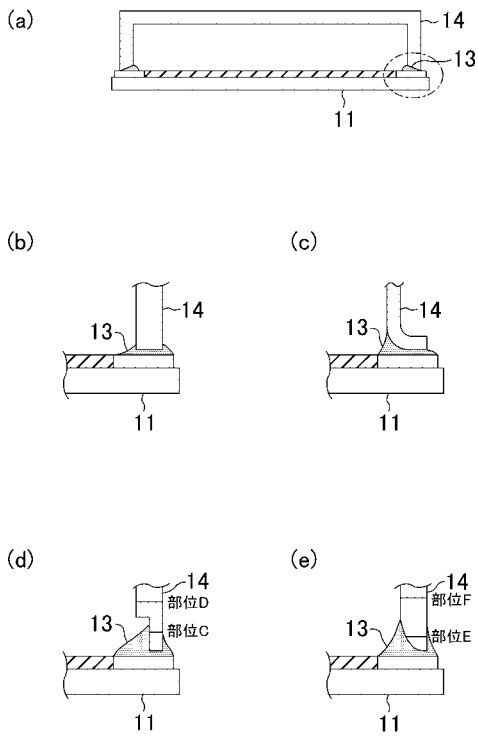
【 図 1 1 】



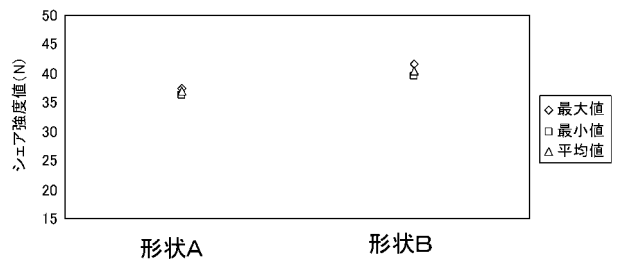
【 図 1 0 】



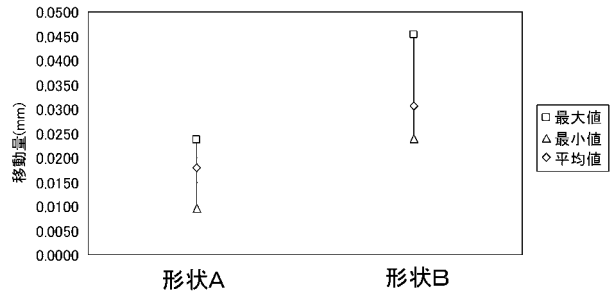
【 図 1 2 】



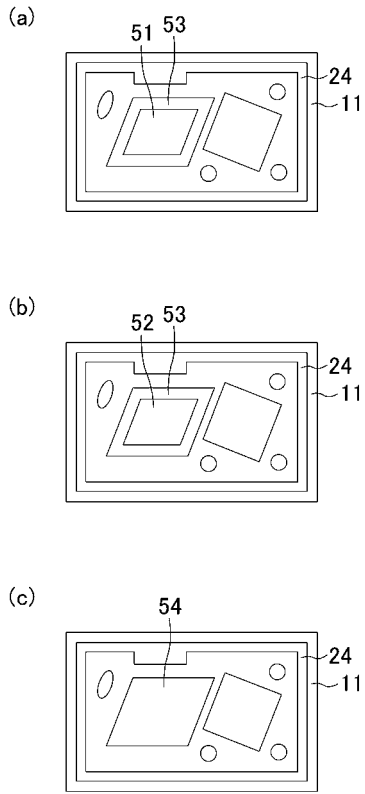
【 図 1 3 】



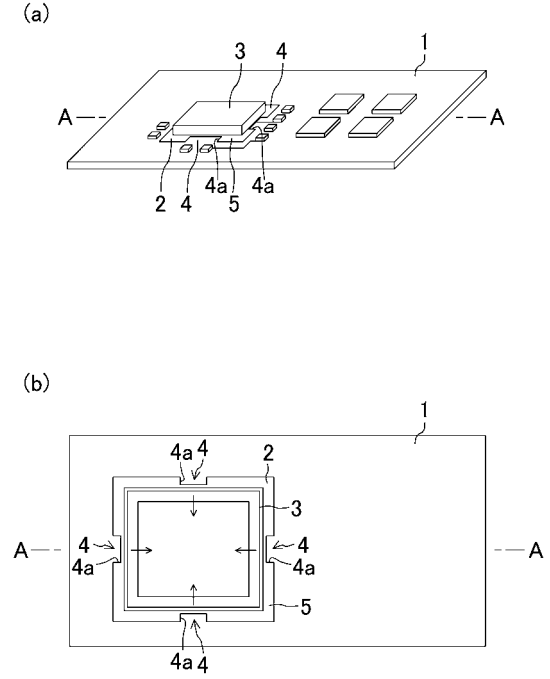
【 図 1 4 】



【図 15】



【図 16】



フロントページの続き

(74)代理人 100117581

弁理士 二宮 克也

(74)代理人 100117710

弁理士 原田 智雄

(74)代理人 100121728

弁理士 井関 勝守

(74)代理人 100124671

弁理士 関 啓

(74)代理人 100131060

弁理士 杉浦 靖也

(72)発明者 深沢 亮

神奈川県横浜市都筑区佐江戸町600番地 パナソニック セミコンダクターデバイスソリューシ
ョンズ株式会社内

(72)発明者 澤田 龍宏

神奈川県横浜市都筑区佐江戸町600番地 パナソニック セミコンダクターデバイスソリューシ
ョンズ株式会社内

Fターム(参考) 3C081 BA30 CA05 CA32 EA02 EA03
5D021 DD01