

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】平成30年9月27日(2018.9.27)

【公表番号】特表2018-503919(P2018-503919A)
 【公表日】平成30年2月8日(2018.2.8)
 【年通号数】公開・登録公報2018-005
 【出願番号】特願2017-539400(P2017-539400)
 【国際特許分類】

G 0 6 T 3/40 (2006.01)

【F I】

G 0 6 T 3/40 7 0 5

【手続補正書】

【提出日】平成30年8月16日(2018.8.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

グラフィックス処理のための方法であって、

M I P I フォーマットでバックされた生ベイヤータをグラフィックス処理ユニット (G P U) 中の第 1 のキャッシュから受け取ることと、前記生ベイヤータは、第 1 のラインの生ベイヤータおよび第 2 のラインの生ベイヤータを含み、ここにおいて、前記 M I P I フォーマットでは、生ベイヤータのラインの終わりまで前記生ベイヤータの画素間にパディングは存在せず、

パディングが前記生ベイヤータに含まれるように、前記 G P U のテクスチャパイプラインハードウェアを使用して、前記 M I P I フォーマットでバックされた前記生ベイヤータをアンパックすることと、

前記第 1 のキャッシュからの応答を前記 G P U 中の第 2 のキャッシュに記憶することと、ここにおいて、前記第 2 のキャッシュのキャッシュミスは、前記第 1 のキャッシュのチェックをもたらし、

前記アンパックされた生ベイヤータを前記 G P U 中の第 3 のキャッシュに記憶することと、ここにおいて、前記第 3 のキャッシュのキャッシュミスは、前記第 2 のキャッシュのチェックをもたらし、

前記生ベイヤータをアンパックした後に、前記テクスチャパイプラインハードウェアによって、複数のテクセルを形成することと、ここにおいて、

前記テクスチャパイプラインハードウェアにおいて実行される動作の基本単位がテクセルであり、

前記複数のテクセルを形成することが、

前記アンパックされた生ベイヤータについて前記第 3 のキャッシュをチェックすることと、

前記複数のテクセルの各それぞれのテクセルが、前記第 1 のラインの生ベイヤータの 2 つの画素と、前記第 1 のラインの生ベイヤータの前記 2 つの画素の真下にある前記第 2 のラインの生ベイヤータの 2 つの画素とを含むように、前記複数のテクセルの各それぞれのテクセルが、前記第 1 のラインの生ベイヤータおよび前記第 2 のラインの生ベイヤータにおいて画素の複数の重複してない 2 × 2 配列のうちの異なる 2 × 2 配列の画素を備えるように、前記複数のテクセルを形成することと、

を備え、

前記複数のテクセルの各それぞれのテクセルが、2つの緑画素と、1つの青画素と、1つの赤画素とを含み、

前記テクスチャパイプラインハードウェアによって、前記複数のテクセル中の特定のテクセルに対して少なくとも1つのテクセルレベル動作を実行することと

を備える方法。

【請求項2】

前記少なくとも1つのテクセルレベル動作を実行することは、前記テクスチャパイプラインハードウェアによって、前記特定のテクセルに対するベイヤープニング動作、前記特定のテクセルにバイリニアフィルタを適用するバイリニアフィルタ動作、前記特定のテクセルの4つのベイヤ画素を一度に読み取る読取り動作、または前記複数のテクセルからのチャンネルを1つの呼出しに収集する収集動作のうちの少なくとも1つを実行することを含む、請求項1に記載の方法。

【請求項3】

前記複数のテクセルの各テクセルは、R G B Aフォーマットである、請求項1に記載の方法。

【請求項4】

前記複数のテクセルのうちの少なくとも1つに対して前記少なくとも1つのテクセルレベル動作を実行した後、前記テクスチャパイプラインハードウェアによって、画像信号プロセッサに前記複数のテクセルを送信することをさらに備える、請求項1に記載の方法。

【請求項5】

前記複数のテクセルを形成するための機能は、アプリケーションプログラムインタフェースに含まれる、請求項1に記載の方法。

【請求項6】

前記生ベイヤデータのアンパックのための機能は、アプリケーションプログラムインタフェースに含まれる、請求項1に記載の方法。

【請求項7】

グラフィックス処理のためのデバイスであって、

第1のキャッシュと、

第2のキャッシュおよび第3のキャッシュを含むテクスチャパイプラインハードウェアと

を備えるグラフィックス処理ユニット

を備え、ここにおいて、前記テクスチャパイプラインハードウェアは、

M I P Iフォーマットにおける生ベイヤデータを前記第1のキャッシュから受け取り、前記生ベイヤデータは、前記第1のキャッシュからの第1のラインの生ベイヤデータおよび前記第1のキャッシュからの第2のラインの生ベイヤデータを含み、ここにおいて、前記M I P Iフォーマットでは、生ベイヤデータのラインの終わりまで前記生ベイヤデータの画素間にパディングは存在せず、

パディングが前記生ベイヤデータに含まれるように、前記M I P Iフォーマットでパックされた前記生ベイヤデータをアンパックし、

前記第1のキャッシュからの応答を前記G P U中の第2のキャッシュに記憶し、ここにおいて、前記第2のキャッシュのキャッシュミスは、前記第1のキャッシュのチェックをもたらし、

前記アンパックされた生ベイヤデータを前記G P U中の第3のキャッシュに記憶し、ここにおいて、前記第3のキャッシュのキャッシュミスは、前記第2のキャッシュのチェックをもたらし、

前記生ベイヤデータをアンパックした後に、複数のテクセルを形成し、ここにおいて、

前記テクスチャパイプラインハードウェアにおいて実行される動作の基本単位がテクセルであり、

前記複数のテクセルを形成することの一部として、

前記アンパックされた生ベイヤータについて前記第3のキャッシュをチェックし、

前記複数のテクセルの各それぞれのテクセルが、前記第1のラインの生ベイヤータの2つの画素と、前記第1のラインの生ベイヤータの前記2つの画素の真下にある前記第2のラインの生ベイヤータの2つの画素とを含むように、前記複数のテクセルの各それぞれのテクセルが、前記第1のラインの生ベイヤータおよび前記第2のラインの生ベイヤータにおいて画素の複数の重複してない2×2配列のうちの異なる2×2配列の画素を備えるように、前記複数のテクセルを形成し、

前記複数のテクセルの各それぞれのテクセルが、2つの緑画素と、1つの青画素と、1つの赤画素とを含み、

前記複数のテクセル中の特定のテクセルに対して少なくとも1つのテクセルレベル動作を実行する

ように構成された、デバイス。

【請求項8】

前記テクスチャパイプラインハードウェアは、前記少なくとも1つのテクセルレベル動作が、前記特定のテクセルに対するベイヤータビニング動作、前記特定のテクセルにバイリニアフィルタを適用するバイリニアフィルタ動作、前記特定のテクセルの4つのベイヤータ画素を一度に読み取る読取り動作、または前記複数のテクセルからのチャンネルを1つの呼出しに収集する収集動作のうちの少なくとも1つを含むように構成される、請求項7に記載のデバイス。

【請求項9】

前記テクスチャパイプラインハードウェアは、前記複数のテクセルの各テクセルが、RGB Aフォーマットであるように構成される、請求項7に記載のデバイス。

【請求項10】

画像信号プロセッサをさらに備え、ここにおいて、前記画像信号プロセッサは、テクスチャパイプラインハードウェアが前記複数のテクセル中の前記特定のテクセルに対して前記少なくとも1つのテクセルレベル動作を実行した後に、前記複数のテクセルを受け取るように構成される、請求項7に記載のデバイス。

【請求項11】

前記複数のテクセルを形成するための機能は、アプリケーションプログラムインタフェースに含まれる、請求項7に記載のデバイス。

【請求項12】

前記生ベイヤータのアンパックのための機能は、アプリケーションプログラムインタフェースに含まれる、請求項7に記載のデバイス。