

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-293333
(P2005-293333A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int. Cl.⁷

G05B 23/02

F I

G05B 23/02

V

テーマコード(参考)

5H223

審査請求 未請求 請求項の数 8 O L (全 16 頁)

(21) 出願番号 特願2004-108735 (P2004-108735)
(22) 出願日 平成16年4月1日(2004.4.1)

(71) 出願人 501387839
株式会社日立ハイテクノロジーズ
東京都港区西新橋一丁目24番14号
(74) 代理人 100077816
弁理士 春日 譲
(72) 発明者 萩野 祐一
茨城県ひたちなか市大字市毛882番地
株式会社日立ハイ
テクノロジーズ那珂事業所内
Fターム(参考) 5H223 AA15 CC03 DD09 EE06 EE08
EE17

(54) 【発明の名称】 リアルタイム制御システム

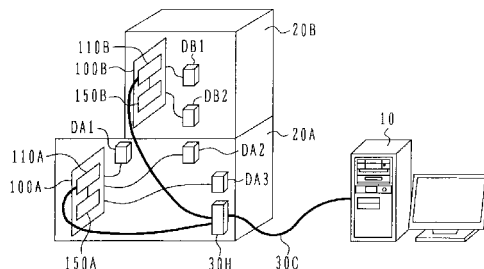
(57) 【要約】

システム全体としてリソースを有効活用し、開発から生産終了までの製品コストを削減できるリアルタイム制御システムを提供することにある。

【課題】

【解決手段】

ホストコンピュータ10と、フィールドデバイスDSの制御を行う複数のデバイスコントローラが接続され、フィールドデバイスDSをリアルタイムで制御する。ホストコンピュータ10は、デバイスコントローラ100への制御内容を、一定時間で処理可能なファンクションに分割して転送し、デバイスコントローラ100は、ホストコンピュータ10から転送されたファンクションに基づいて、フィールドデバイスDSをリアルタイムで制御する。デバイスコントローラ100は、それぞれ、共通な部品で構成される標準部110と、接続されるフィールドデバイスによって異なる構成を持つ拡張部150とから分割して構成され、標準部110と拡張部150とは、コネクタC10、C20を介してバス接続される。



【特許請求の範囲】**【請求項 1】**

ホストコンピュータと、このホストコンピュータに接続され、フィールドデバイスの制御を行う複数のデバイスコントローラとからなり、前記フィールドデバイスをリアルタイムで制御するリアルタイム制御システムにおいて、

前記ホストコンピュータは、前記デバイスコントローラへの制御内容を、一定時間で処理可能なファンクションに分割して転送し、

前記デバイスコントローラは、前記ホストコンピュータから転送されたファンクションに基づいて、前記フィールドデバイスをリアルタイムで制御することを特徴とするリアルタイム制御システム。

10

【請求項 2】

請求項 1 記載のリアルタイム制御システムにおいて、

前記デバイスコントローラは、それぞれ、共通な部品で構成される標準部と、接続されるフィールドデバイスによって異なる構成を持つ拡張部とから分割して構成され、前記標準部と前記拡張部とは、コネクタを介してバス接続されることを特徴とするリアルタイム制御システム。

【請求項 3】

請求項 2 記載のリアルタイム制御システムにおいて、

前記デバイスコントローラは、前記拡張部で保持している識別子を読み出し、前記ホストコンピュータに伝送し、

前記ホストコンピュータは、前記デバイスコントローラから転送された識別子に基づいて、複数の前記デバイスコントローラを識別することを特徴とするリアルタイム制御システム。

20

【請求項 4】

請求項 1 記載のリアルタイム制御システムにおいて、

前記デバイスコントローラは、前記ホストコンピュータから転送されたファンクションを格納する揮発性メモリを備えたことを特徴とするリアルタイム制御システム。

【請求項 5】

請求項 1 記載のリアルタイム制御システムにおいて、

前記ホストコンピュータは、前記デバイスコントローラに対し、前記ファンクションを一定周期で送付することを特徴とするリアルタイム制御システム。

30

【請求項 6】

請求項 5 記載のリアルタイム制御システムにおいて、

前記ホストコンピュータは、U S B (Universal Serial Bus)を用いて、前記デバイスコントローラに前記ファンクションを転送することを特徴とするリアルタイム制御システム。

【請求項 7】

請求項 1 記載のリアルタイム制御システムにおいて、

前記デバイスコントローラは、前記ファンクションを実行した結果を、返値として前記ホストコンピュータに送信することを特徴とするリアルタイム制御システム。

40

【請求項 8】

請求項 1 記載のリアルタイム制御システムにおいて、

前記ホストコンピュータ及び複数の前記デバイスコントローラは、ツリー型にネットワークにより接続されたことを特徴とするリアルタイム制御システム。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、ホストコンピュータにより、複数のフィールドデバイスの制御を行う複数のデバイスコントローラをリアルタイムで制御するリアルタイム制御システムに係り、特に

50

、部品改廃や装置構成の変更などにより、制御コントローラや、I/Oなどのデバイスを、頻繁に変更する必要のあるシステムに用いるに好適なリアルタイム制御システムに関する。

【背景技術】

【0002】

医療の分野で使われている自動分析装置や、成分分析や質量分析などの理化学機器などの装置においては、ユーザインタフェースとなるパーソナルコンピュータ（ホストコンピュータ）と、フィールドデバイスの制御を行う制御コントローラとI/Oを制御するI/Oボードとからなるデバイスコントローラとによって、制御システムを構成する方法がよく用いられている。これは、パーソナルコンピュータでコマンドの発行や測定データの表示を行い、制御コントローラによりユーザの入力したコマンドを解してリアルタイム制御を行い、I/Oボードによりモータ、バルブ、センサなどのフィールドデバイスを制御するものである。

10

【0003】

ここで、制御コントローラとI/Oボードは同一のラックに格納され、バスによって互いにデータのやり取りができるよう接続されている。このバスとしては、たとえばVME（IEEE1014標準の非同期バス）やコンパクトPCIバスなどが用いられ、ラック内に基板が複数挿入できるように配置された接続スロットを介して、制御コントローラと複数のI/Oボードをバス接続する形態の制御システムが広く用いられている。

【0004】

20

このような制御システムは、例えば、特開2003-229760号公報等に、大規模装置に適用した場合のシステム概略が記載されている。

【0005】

装置の制御においては、モータ、バルブ、センサといったフィールドデバイスをシステム設計時に作成したタイムチャートに従って手順どおりに動作させていく必要がある。これは、デバイスを動作する順序が異なってしまうたり、必要な時間までにデバイスを動作できなければ、機構系が期待通りの動作をとらなかったり、測定性能が未達となる。よって、制御システムにおいては、上述のタイムチャートを実現できるように、ある決まった最小時間間隔ごとに処理を実行するリアルタイム性が要求される。

【0006】

30

【特許文献1】特開2003-229760号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

近年、パーソナルコンピュータの高速化/低価格化は年々劇的に進行しており、以前に比べて高速なCPU、容量の大きいメモリやハードディスクを搭載したモデルが安価に入手することができる。また、OSについても、RT-Linuxなど、以前はパーソナルコンピュータでは不得手とされてきたリアルタイム性に特化したものが開発されてきている。同様に制御に用いるマイクロプロセッサにおいても動作クロックの高速化が顕著に進行している。また、PCMCIAやCFカードなど、記憶媒体とのインタフェースやUSB/LANといった通信インタフェースなどの付帯機能が充実してきている。

40

【0008】

一方、装置においては競合製品との競争力を強化するためにも、製品出荷までの開発費、生産コスト、メンテナンスやバージョンアップなどの出荷後のサポート費の削減が強く望まれている。これに対して従来技術によるリアルタイム制御システムのアーキテクチャを今後とも踏襲し続けてゆくとすると、以下の3点の問題が発生する。

【0009】

第1は、マイクロプロセッサの付帯機能の充実化によりデバイスコントローラに機能が集中し、上位のパーソナルコンピュータにおいてはある程度までのリアルタイム性を許容するにもかかわらず、あまり使用されず機能分担のバランスの悪いシステムとなってしま

50

うことである。すなわち、デバイスコントローラとパーソナルコンピュータにおいてリソースが重複するため、コスト高となる。

【0010】

第2は、デバイスコントローラにおいては制御プログラムはオンボードのフラッシュメモリなどを利用し格納するのが一般的である。これに対してパーソナルコンピュータにおいても、ハードディスクやメモリカード、光学式ドライブなどを不揮発性のデータ保存手段をもっている。すなわちここにおいてもリソースの重複が発生している。また、フラッシュメモリの書き込みにおいては、書き込み用のパーソナルコンピュータから書きこみデータをダウンロードしてフラッシュメモリに書き込みを行う方法や、ロムライターを使用して書き込み用のパソコンからフラッシュメモリに書き込みを行う方法などが一般的である。このような書きこみ作業は非効率的であり、分散制御システムなど複数のデバイスコントローラを用いる場合は多数の不揮発性メモリに書き込みを行わなくてはならないため、特に、生産コスト高となる。

10

【0011】

第3は、部品改廃の問題である。デバイスコントローラに使用される電子部品のうち、特にメモリは改廃のサイクルが短い。この理由は、揮発性メモリ/不揮発性メモリともにアプリケーションやユーザの要求する容量は年々増加の一途をたどっており、半導体メーカーとしてもこの需要に応えるために日々、メモリの高速化大容量化に注力しているためである。一方、I/Oボードは改廃のサイクルが長いものである。デバイスコントローラとしては、この改廃の影響をできるだけ小さくしなくては、開発から生産終了までの製品ライフサイクルにおけるコスト増大となる。

20

【0012】

本発明の目的は、システム全体としてリソースを有効活用し、開発から生産終了までの製品コストを削減できるリアルタイム制御システムを提供することにある。

【課題を解決するための手段】

【0013】

(1) 上記目的を達成するために、本発明は、ホストコンピュータと、このホストコンピュータに接続され、フィールドデバイスの制御を行う複数のデバイスコントローラとからなり、前記フィールドデバイスをリアルタイムで制御するリアルタイム制御システムにおいて、前記ホストコンピュータは、前記デバイスコントローラへの制御内容を、一定時間で処理可能なファンクションに分割して転送し、前記デバイスコントローラは、前記ホストコンピュータから転送されたファンクションに基づいて、前記フィールドデバイスをリアルタイムで制御するようにしたものである。

30

かかる構成により、システム全体としてリソースを有効活用し、開発から生産終了までの製品コストを削減し得るものとなる。

【0014】

(2) 上記(1)において、好ましくは、前記デバイスコントローラは、それぞれ、共通な部品で構成される標準部と、接続されるフィールドデバイスによって異なる構成を持つ拡張部とから分割して構成され、前記標準部と前記拡張部とは、コネクタを介してバス接続されるものである。

40

【0015】

(3) 上記(2)において、好ましくは、前記デバイスコントローラは、前記拡張部で保持している識別子を読み出し、前記ホストコンピュータに伝送し、前記ホストコンピュータは、前記デバイスコントローラから転送された識別子に基づいて、複数の前記デバイスコントローラを識別するようにしたものである。

【0016】

(4) 上記(1)において、好ましくは、前記デバイスコントローラは、前記ホストコンピュータから転送されたファンクションを格納する揮発性メモリを備えるようにしたものである。

【0017】

50

(5) 上記(1)において、好ましくは、前記ホストコンピュータは、前記デバイスコントローラに対し、前記ファンクションを一定周期で送付するようにしたものである。

【0018】

(6) 上記(5)において、好ましくは、前記ホストコンピュータは、U S B (Universal Serial Bus)を用いて、前記デバイスコントローラに前記ファンクションを転送するようにしたものである。

【0019】

(7) 上記(1)において、好ましくは、前記デバイスコントローラは、前記ファンクションを実行した結果を、返値として前記ホストコンピュータに送信するようにしたものである。

【0020】

(8) 上記(1)において、好ましくは、前記ホストコンピュータ及び複数の前記デバイスコントローラは、ツリー型にネットワークにより接続されたものである。

【発明の効果】

【0021】

本発明によれば、システム全体としてリソースを有効活用し、開発から生産終了までの製品コストを削減できる。

【発明を実施するための最良の形態】

【0022】

以下、図1～図9を用いて、本発明の一実施形態によるリアルタイム制御システムの構成について説明する。

最初に、図1を用いて、本実施形態によるリアルタイム制御システムを適用した理化学装置の全体構成について説明する。

図1は、本発明の一実施形態によるリアルタイム制御システムを適用した理化学装置の全体構成を示す概略斜視図である。

【0023】

理化学装置とは、医療の分野で使われている自動分析装置や、成分分析や質量分析などの理化学機器などの装置である。装置内には多数のI/Oを有し、計測、分析などの処理を行うための搬送制御や、センサやアクチュエータの制御が行われている。

【0024】

ホストコンピュータ10は、例えば、パーソナルコンピュータを使用している。理化学装置の操作者は、装置20A、20Bに対する計測、分析などの処理開始を指示する。理化学装置が、例えば、高速液体クロマトグラフ装置の場合、装置400Aはポンプやオートサンプラーであり、装置400Bはカラムオープンや検出器である。なお、ポンプ、オートサンプラー、カラムオープン、検出器を、それぞれ独立した装置として構成することもできる。

【0025】

ホストコンピュータ10と装置20A、20Bは、U S B 伝送線30Cによって接続されている。装置20A、20B側のインタフェイスとしては、U S B ハブ30Hを用いている。U S B 伝送線30Cは、U S B ハブ30Hによって分配され、ホストコンピュータ10は、装置20A、20Bのデバイスコントローラ100A、100Bに接続される。

【0026】

デバイスコントローラ100A、100Bは、それぞれ、標準部110A、110Bと、拡張部150A、150Bとから構成される。デバイスコントローラ100A、100Bの詳細については、図4を用いて後述するが、標準部110A、110Bは、マイコンやメモリからなり、上述の制御コントローラの機能を有し、拡張部150A、150Bは、モータ、バルブ、センサなどのフィールドデバイスを制御する上述のI/Oボードの機能を有する。ホストコンピュータ10に接続されたU S B 伝送線30Cは、U S B ハブ30Hによって分配され、デバイスコントローラ100A、100Bの標準部110A、110Bに接続される。デバイスコントローラ標準部110A、110Bは、コネクタを介

10

20

30

40

50

して、拡張部 150A, 150B と接続され、拡張部 150A, 150B に内蔵される DI / DO やモータドライバを介してモータやセンサなど複数のフィールドデバイス DA1, DA2, DA3, DB1, DB2 を制御する。

【0027】

拡張部 150A, 150B に内蔵されている機能としては、フォトトランジスタや赤外線センサなど、出力値として 1 または 0 を取るものを接続するための DI や、スイッチなど 1 または 0 の入力を必要とするデバイスを接続するための DO などが挙げられる。また、バルブや流量計などある程度の段階的な設定の必要なもので、インタフェイスとして LON や DeviceNet、I2C 等を持つフィールドデバイスを接続するためのフィールドネットワークインタフェイス、モータやアクチュエータといった、動作にある程度の電力が必要なものを接続するためのドライバなどを実装する場合もある。このように、拡張部 150A, 150B は、装置 20A, 20B に実装される位置や機能に従って異なる基板とすることができる。

10

【0028】

一方、標準部 110A, 110B は、マイコンやメモリからなり、標準部 110A と標準部 110B は、共通のハード構成となっている。そして、メモリ等が改廃された場合には、標準部 110A, 110B のみを新たな基板として、拡張部 150A, 150B については、以前からの基板をそのまま使用することができる。標準部 110A と、標準部 110B とは、異なる制御内容となると、その制御内容については、ホストコンピュータ 10 から制御プログラムとしてそれぞれ個別にダウンロードすることにより、個別の制御内容を実行できる構成となっている。その詳細については、図 8 及び図 9 を用いて後述する。

20

【0029】

ここで、図 2 を用いて、本実施形態によるリアルタイム制御システムに用いる USB 伝送路 30C のバストポロジーについて説明する。

図 2 (A), (B) は、本発明の一実施形態によるリアルタイム制御システムに用いる USB 伝送路 30C のバストポロジーの説明図である。

【0030】

本実施形態では、ホストコンピュータ 10 と装置 20A, 20B 内の通信手段として、USB 伝送路 30C を使用しており、ここで USB について説明する。USB は、マウスやキーボード、外付けハードディスクや光学式ドライブ、あるいはプリンタやスキャナといった周辺機器とパーソナルコンピュータを接続するための汎用シリアルバスインタフェイスであり、業界標準として多くのパーソナルコンピュータにあらかじめ装備されている。

30

【0031】

USB のバストポロジーは、図 2 (A) に示すように、唯一のホストコンピュータ 10 を頂点としたツリー構造となっており、ハブ 30H1 において分岐し、ハブ 30H2 やデバイス 110A, 110B が接続され、ツリー型に接続される。ルートハブ 12, ハブ 30H1, 30H2, 30H3 や、デバイス 110A, 110B, 110C, 110D, 110E の間の USB 伝送路長については、規格では遅延などの電氣的仕様を満たせばよいことになっているが、一般的に最大 5m ほどとされている。また、ハブは 5 段までチェインすることができる。

40

【0032】

また、図 2 (B) に示すように、ハブ 30H1 からスター型にデバイス 110A, ..., 110E 503 を配置することもできる。これらのツリー型やスター型の接続により、配線の自由度を確保している。

【0033】

次に、図 3 を用いて、本実施形態によるリアルタイム制御システムに用いる USB デバイスの伝送線について説明する。

図 3 は、本発明の一実施形態によるリアルタイム制御システムに用いる USB デバイス

50

の伝送線伝送路の説明図である。

【0034】

USBによるデータ転送は、D+信号線D10、D-信号線D12の対からなる差動信号線によって実現され、USBケーブルには他にも電源線D14、GND線D16が内蔵されており、合計4本の電線にて構成されている。

【0035】

USBPHY(D)は、差動データレシーバD20と、データドライバD30とを備えている。ホスト側から送られてきた差動信号は、差動データレシーバD20にて受信され、逆にホスト側へデータを送信する場合にはデータドライバD30を用いて差動信号を生成する。また、ホスト側にデバイスが接続されたことを認識させるには、プルアップ抵抗D40を用いてD+信号線D10をプルアップし、これによりホストに通知することができる。なお、USBについての詳細技術資料としては、USB Implementers Forum, Inc. (www.usb.org)から発行されているUniversal Serial Bus Revision 2.0 Specificationなどがある。USBにおけるデータ転送は、1ms毎に周期的に行われる。一方、後述するように、本実施形態におけるリアルタイム制御システムにおいては、1ms毎に、この時間内で処理可能なファンクションを実行するようにしており、リアルタイム制御が可能となっている。

10

【0036】

次に、図4を用いて、本実施形態によるリアルタイム制御システムに用いるデバイスコントローラ100の構成について説明する。

20

図4は、本発明の一実施形態によるリアルタイム制御システムに用いるデバイスコントローラの構成を示すブロック図である。なお、図1と同一符号は、同一部分を示している。

【0037】

前述したように、デバイスコントローラ100A、100Bは、標準部110A、110Bは同じハード構成を有し、拡張部150A、150Bはそれぞれ異なるハード構成となっている。図8で説明するデバイスコントローラ100は、デバイスコントローラ100A、100Bのいずれにも適用できるものである。

【0038】

デバイスコントローラ100は、標準部110と、拡張部150とから構成されている。標準部110において、ホストコンピュータとの接続を行うUSBケーブル30Cは、USBPHY(D)に接続される。USBPHY(D)は、USBケーブル30Cによってデータ転送される差動信号の送受信を行う。USBプロトコル処理部112は、受信されたデータから、USBプロトコルに従った手順を生成する。受信したデータはシリアルデータであるのでシリアルパラレル変換回路114にて内部バスIBに出力可能となり、DMA転送を用いてキャッシュメモリ116に格納される。ここで、従来のデバイスコントローラでは、制御プログラムはオンボードのフラッシュメモリなどを利用し格納されているが、本実施形態では、制御プログラムは、ホストコンピュータ10からデータとして送信される構成となっている。

30

【0039】

ここで、ホストコンピュータから送信されるデータは、装置の制御をある一定時間で処理可能なファンクションという単位である。ファンクションの詳細については、図9を用いて後述する。ホストコンピュータから送信されるデータ(ファンクション)は、一定期間内にCPU118で実行し、拡張部150に接続されたデバイスを制御する必要がある。このため、プログラムカウンタコントローラ120はCPU118の動作を制限し、ファンクションがキャッシュメモリ116へDMA転送が完了するとともに、プログラムカウンタ122をファンクションのプログラム先頭に設定する。以降、プログラムカウンタ122は順にインクリメントされ、プログラムに記述された動作をCPU118に実行させる。ファンクションに含まれる動作が終了するとプログラムカウンタ122はキャッシュメモリ116の無限ループが含まれる領域へジャンプする。この領域へプログラムカウ

40

50

ンタ122が移行すると、比較器124により、無限ループ領域に達したことをプログラムカウンタコントローラ120へ通知することができる。リセット回路126は、CPU118の初期化時、CPU118をリセットする。

【0040】

デバイスコントローラ100の拡張部150は、標準部110と、標準部コネクタC10及び拡張部コネクタC20とによって接続されている。コネクタC10、C20は、標準部110の内部バスIBを延長するものである。拡張部150には、DI152、DO154、フィールドネットワークインタフェイス156、モータコントローラ158、モータドライバ160などが内蔵されており、センサDB-S1、DB-S2、アクチュエータDB-A、スイッチDB-SW、バルブDB-V、流量計DB-FM、モータDB-Mなどのフィールドデバイスが接続されており、これらの制御を行う。アクチュエータDB-Aは、例えば、開位置と閉位置の2位置においてオンオフ（開閉）制御されるバルブなどである。バルブDB-Vは、バルブの開度が連続的に制御可能なバルブである。また、拡張部150には、基板識別子162が接続されており、内部バスIBを介して標準部110より読み出し、拡張部150の種別を判別することができる。読み出された基板識別子は、ホストコンピュータ10に伝送することで、ホストコンピュータ10は、複数のデバイスコントローラを識別することができる。

10

【0041】

次に、図5を用いて、本実施形態によるリアルタイム制御システムに用いるデバイスコントローラ標準部と拡張部の接続コネクタの構成について説明する。

20

図5は、本発明の一実施形態によるリアルタイム制御システムに用いるデバイスコントローラ標準部と拡張部の接続コネクタの構成を示すブロック図である。なお、図4と同一符号は、同一部分を示している。

【0042】

標準部コネクタC10と拡張部コネクタC20により、標準部110の内部バスIBと拡張部150の内部バスIBとは、電氣的に接続される。ここで接続される信号線は、一般的なマイクロプロセッサのメモリバスと同様な構成となっており、アドレスバス、データバス、リードやライトを示すストロブ信号、チップセレクト信号、割込み信号、バスマスタとなっているCPUに対してバス使用を要求するDMA要求信号、DMA許可信号、そして拡張部の基板識別子を伝達するための、基板識別信号からなっている。これにより、標準部に接続されているキャッシュメモリなどと同様に、拡張部の機能にバスアクセスを行うことができる。

30

【0043】

次に、図6を用いて、本実施形態によるリアルタイム制御システムに用いるデバイスコントローラの初期化処理について説明する。

図6は、本発明の一実施形態によるリアルタイム制御システムに用いるデバイスコントローラの初期化処理の内容を示すフローチャートである。図6において、図6(A)は、ホストコンピュータ10の初期化処理の内容を示し、図6(B)は、デバイスコントローラ100の初期化処理の内容を示している。

【0044】

ステップs100において、ホストコンピュータ10の電源がONし、ステップs200において、デバイスコントローラ100の電源がONする。次に、ステップs105において、ホストコンピュータ10は、自己診断チェックなどのシステム初期化を行い、次に、ステップs110において、ディスクリプタセットアップを行う。同様にして、ステップs205において、デバイスコントローラ100は、自己診断チェックなどのシステム初期化を行い、次に、ステップs210において、ディスクリプタセットアップを行う。ディスクリプタセットアップは、USB通信の初期化で、ホストコンピュータ10とデバイスコントローラ100の間で通信を行うための初期設定などを行う。

40

【0045】

次に、ステップs115において、ホストコンピュータ10は、デバイスコントローラ

50

100に対して、CPU初期化プログラムを転送し、ステップs120において、Ack受信待ちとなる。

【0046】

一方、ステップs215において、デバイスコントローラ100のプロトコル処理部112は、ホストコンピュータ10から転送されたCPU初期化プログラムをダウンロードする。CPU初期化プログラムとは、デバイスコントローラ100のCPU初期化を行うためのプログラムで、CPU118の内蔵レジスタの設定を行う。ダウンロードしたプログラムは、ステップs220において、シリアルパラレル変換回路114は、ダウンロードした初期化プログラムをパラレルデータに変換して、キャッシュメモリ116にDMA転送する。次に、ステップs225において、プログラムカウンタコントローラ120は、CPUリセットを解除し、0番地に格納されているCPU初期化プログラムを実行する。なお、電源オンとなった時点で、リセット回路126は、CPU118をリセットしている。

10

【0047】

初期化が終了すると、ステップs230において、プログラムカウンタコントローラ120は、プログラムカウンタ122を「Loop」にセットする。

【0048】

ここで、図7を用いて、本実施形態によるリアルタイム制御システムに用いるデバイスコントローラのキャッシュメモリ116の構成について説明する。

図7は、本発明の一実施形態によるリアルタイム制御システムに用いるデバイスコントローラのキャッシュメモリの構成を示すメモリマップである。

20

【0049】

キャッシュメモリ118の内容は、ファンクションエリアM10と、ワークエリアM30と、無限ループM40とが含まれている。ファンクションエリアM10の最後には無限ループへのジャンプ命令M20が書き込まれており、これにより無限ループM40へとジャンプし、ファンクションM10の処理が完了となる。

【0050】

図6のステップs230の処理により、プログラムカウンタ122が「Loop」に設定されると、比較器124は、「Loop」に設定されたことを、プログラムカウンタコントローラ120に通知する。これを元に、ステップs235において、USBプロトコル処理部112は、ホストコンピュータ10にAckを送信する。

30

【0051】

ステップs120で説明したように、このとき、ホストコンピュータ10ではAck受信待ちとなっており、このAckを受信すると、ステップs125において、ホストコンピュータ10は、デバイスコントローラ100に対して、基板識別ファンクションを転送し、ステップs130において、Ack受信待ちとなる。

【0052】

一方、ステップs240において、デバイスコントローラ100のプロトコル処理部112は、ホストコンピュータ10から転送された基板識別ファンクションをダウンロードする。基板識別ファンクションとは、デバイスコントローラの拡張部に実装されている基板識別子を読み込むためのものである。ダウンロードしたプログラムは、ステップs245において、シリアルパラレル変換回路114は、ダウンロードした初期化プログラムをパラレルデータに変換して、キャッシュメモリ116にDMA転送する。次に、ステップs250において、プログラムカウンタコントローラ120は、プログラムカウンタ122を「Start」にセットする。そして、ステップs255において、USBプロトコル処理部112は、ホストコンピュータ10にAckを返答する。

40

【0053】

ステップs130で説明したように、このとき、ホストコンピュータ10ではAck受信待ちとなっており、Ackを受信すると、ステップs135において、返値アップロード要求を開始し、次に、ステップs140で返値アップロード待ちとなる。返値アップロ

50

ード要求は、一定時間ごとに連続して送信され、デバイスコントローラ側で返値の準備ができていなければ N A C K を返信し、返値の準備ができれば返値とともに A c k 返答する。

【 0 0 5 4 】

デバイスコントローラ側では、基板識別ファンクションを C P U 1 1 8 にて実行し、終了するとプログラムカウンタ 1 2 2 は「 L o o p 」状態となる。そして、ステップ s 2 6 0 において、プログラムカウンタコントローラ 1 2 0 は、「 L o o p 」状態となったことを判別し、「 L o o p 」状態となると、ステップ s 2 6 5 において、シリアルパラレル変換回路 1 1 4 は、基板識別信号をシリアル変換し、ステップ s 2 7 0 において、返値をホストコンピュータ 1 0 にアップロードする。

10

【 0 0 5 5 】

ホストコンピュータ 1 0 は返値を受け取ると、ステップ s 1 4 5 において、デバイスコントローラ 1 0 0 に A c k を送信し、ステップ s 1 5 0 において、初期化完了となる。デバイスコントローラ 1 0 0 は、ステップ s 2 7 5 において、A c k 受信待ちとなっており、A c k を受信すると、ステップ s 2 8 0 において、初期化完了となる。初期化が完了すると、デバイスコントローラ 1 0 0 は、ファンクション受付状態となる。

【 0 0 5 6 】

次に、図 8 及び図 9 を用いて、本実施形態によるリアルタイム制御システムにおけるファンクションの実行処理の内容について説明する。

図 8 は、本発明の一実施形態によるリアルタイム制御システムにおけるファンクションの実行処理の内容を示すフローチャートであり、図 9 は、本発明の一実施形態によるリアルタイム制御システムで用いられるファンクションの説明図である。図 8 において、図 8 (A) は、ホストコンピュータ 1 0 のファンクション転送処理の内容を示し、図 8 (B) は、デバイスコントローラ 1 0 0 のファンクション実行処理の内容を示している。

20

【 0 0 5 7 】

ファンクション実行には、ステップ s 1 6 0 において、ホストコンピュータ 1 0 は、デバイスコントローラ 1 0 0 に対して、ファンクションを転送し、ステップ s 1 6 5 において、A c k 受信待ちとなる。

【 0 0 5 8 】

一方、ステップ s 3 0 0 において、デバイスコントローラ 1 0 0 のプロトコル処理部 1 1 2 は、ホストコンピュータ 1 0 から転送されたファンクションをダウンロードする。

30

【 0 0 5 9 】

ここで、図 9 を用いて、ファンクションの内容について説明する。本実施形態では、装置の制御をある一定時間で処理可能なファンクションに分割し、これをホストコンピュータ 1 0 からデバイスコントローラ 1 0 0 に送付することにより、システム全体としてリアルタイム性をもった制御システムを実現するようにしている。ここで、一定時間とは、例えば、1 m s である。リアルタイム制御を実行するためには、1 m s 程度で処理を完了する必要がある。一方、U S B のデータ転送は、1 m s 周期で行われるため、ファンクションの実行時間を 1 m s とすると、このデータ転送周期ともマッチングがとれる。

【 0 0 6 0 】

ホストコンピュータ側でリアルタイム制御可能な最小時間に収まる処理として、図 9 に示すように、初期化処理 F 1 0 , パルプ開放処理 F 2 0 , アクチュエータ起動処理 F 3 0 などがあり、これら一つ一つがファンクションとなる。ファンクションの処理内容としては、さらに時間の短いリアルタイム性が必要な I / O 制御などが含まれ、デバイスコントローラ 1 0 0 で実行される。

40

【 0 0 6 1 】

例えば、パルプ開放処理 F 2 0 をダウンロードしたデバイスコントローラ 1 0 0 は、処理 f 2 1 において、流量計測定値をリードし、処理 f 2 2 において、リードされた流量計測定値が正常値であるか否かを判断する。正常値でない場合には、処理 f 2 3 において、返値 = 2 として、終了する。

50

【0062】

正常値の場合には、処理 f 2 4 において、次の D O ライト (例えば、バルブ開放) 処理を実行する。そして、処理 f 2 5 において、D I リード (バルブ開放確認) 処理を実行する。処理 f 2 6 では、リードされた D I リード値が正常値か否かを判断する。正常値でない場合には、処理 f 2 7 において、返値 = 3 として、終了する。正常値の場合には、返値 = 1 として、終了する。

【0063】

これらの返値 (= 1, 2, 3) は、ホストコンピュータ 1 0 に送信され、ファンクション F 2 0 の実行結果がホストコンピュータ 1 0 に送信される。また、A D C (Analog Digital Converter) など、測定結果がある桁数の数値を取る場合などは、この値が返値としてホストコンピュータに送信される。 10

【0064】

ファンクションを作成するにあたっては、装置のシステム設計段階において、ホストコンピュータにてリアルタイム制御可能な最小時間を 1 ファンクションタイムとし、これを基準として装置の処理を分割してゆく必要がある。なお、1 ファンクションタイムを超える処理がある場合は動作開始と動作終了を二つのファンクションに分けるなどしてホストコンピュータにて実行管理を行う。

【0065】

再び、図 8 において、デバイスコントローラ 1 0 0 は、s 3 0 0 の処理によりファンクションをダウンロードすると、ダウンロードしたファンクションは、ステップ s 3 1 0 において、シリアルパラレル変換回路 1 1 4 は、ダウンロードしたファンクションをパラレルデータに変換して、キャッシュメモリ 1 1 6 に D M A 転送する。次に、ステップ s 3 1 5 において、プログラムカウンタコントローラ 1 2 0 は、プログラムカウンタ 1 2 2 を「S t a r t」にセットする。そして、ステップ s 3 2 0 において、U S B プロトコル処理部 1 1 2 は、ホストコンピュータ 1 0 に A c k を返答する。 20

【0066】

ステップ s 1 6 5 で説明したように、このとき、ホストコンピュータ 1 0 では A c k 受信待ちとなっており、A c k を受信すると、ステップ s 1 7 0 において、返値アップロード要求を開始し、次に、ステップ s 1 7 5 で返値アップロード待ちとなる。返値アップロード要求は、一定時間ごとに連続して送信され、デバイスコントローラ側で返値の準備ができていなければ N A C K を返信し、返値の準備ができれば返値とともに A c k 返答する。 30

【0067】

デバイスコントローラ側では、ファンクションを C P U 1 1 8 にて実行し、終了するとプログラムカウンタ 1 2 2 は「L o o p」状態となる。そして、ステップ s 3 2 5 において、プログラムカウンタコントローラ 1 2 0 は、「L o o p」状態となったことを判別し、「L o o p」状態となると、ステップ s 3 3 0 において、シリアルパラレル変換回路 1 1 4 は、返値をシリアル変換し、ステップ s 3 3 5 において、返値をホストコンピュータ 1 0 にアップロードする。 40

【0068】

ホストコンピュータ 1 0 は返値を受け取ると、ステップ s 1 8 0 において、デバイスコントローラ 1 0 0 に A c k を送信する。デバイスコントローラ 1 0 0 は、ステップ s 3 4 0 において、A c k 受信待ちとなっており、A c k を受信すると、デバイスコントローラ 1 0 0 は、次のファンクション受付状態となる。

【0069】

ホストコンピュータ 1 0 は、全てのファンクションが終了したか否かを判定して、終了すると、ステップ s 1 9 0 において、シャットダウンする。

【0070】

以上説明したように、本実施形態によれば、パーソナルコンピュータにおいて許容されているリアルタイム性を引き出し、下位のデバイスコントローラとバランスのよいリアル 50

タイム制御システムを構築することができる。これにより双方でリソースが重複していた不揮発性メモリを減らすことができ、低コスト化を図ることができる。また、以前は生産時にロムライターやCPUのJTAG機能を用いていた不揮発性メモリ書き込みが不要となり、生産コストの低減を図れる。

【0071】

また、デバイスコントローラを標準部と拡張部に分けたことにより、改廃のサイクルの短い部品を有する標準部については改廃するが、拡張部はそのまま利用することにより、デバイスコントローラをすべて作り直すといった作業量を減らすことができる。これにより、リアルタイム制御システムの開発から生産終了までの製品ライフサイクルにおけるコストの削減できる。

10

【図面の簡単な説明】

【0072】

【図1】本発明の一実施形態によるリアルタイム制御システムを適用した理化学装置の全体構成を示す概略斜視図である。

【図2】本発明の一実施形態によるリアルタイム制御システムに用いるUSB伝送路30Cのバスポロジの説明図である。

【図3】本発明の一実施形態によるリアルタイム制御システムに用いるUSBデバイスの伝送線伝送路の説明図である。

【図4】本発明の一実施形態によるリアルタイム制御システムに用いるデバイスコントローラの構成を示すブロック図である。

20

【図5】本発明の一実施形態によるリアルタイム制御システムに用いるデバイスコントローラ標準部と拡張部の接続コネクタの構成を示すブロック図である。

【図6】本発明の一実施形態によるリアルタイム制御システムに用いるデバイスコントローラの初期化処理の内容を示すフローチャートである。

【図7】本発明の一実施形態によるリアルタイム制御システムに用いるデバイスコントローラのキャッシュメモリの構成を示すメモリマップである。

【図8】本発明の一実施形態によるリアルタイム制御システムにおけるファンクションの実行処理の内容を示すフローチャートである。

【図9】本発明の一実施形態によるリアルタイム制御システムで用いられるファンクションの説明図である。

30

【符号の説明】

【0073】

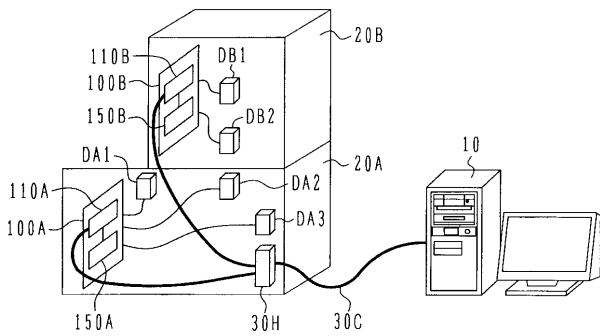
- 10 ... ホストコンピュータ
- 30C ... USB伝送線
- 100 ... デバイスコントローラ
- 110 ... デバイスコントローラ標準部
- 112 ... USBプロトコル処理部
- 114 ... シリアルパラレル変換回路
- 116 ... キャッシュメモリ
- 118 ... デバイスコントローラCPU
- 120 ... プログラムカウンタコントローラ
- 122 ... プログラムカウンタ
- 124 ... 比較器
- 150 ... デバイスコントローラ拡張部
- 152 ... DI
- 154 ... DO
- 156 ... フィールドネットワークインタフェース
- 158 ... モータコントローラ
- 160 ... モータドライバ
- C10 ... 標準部コネクタ

40

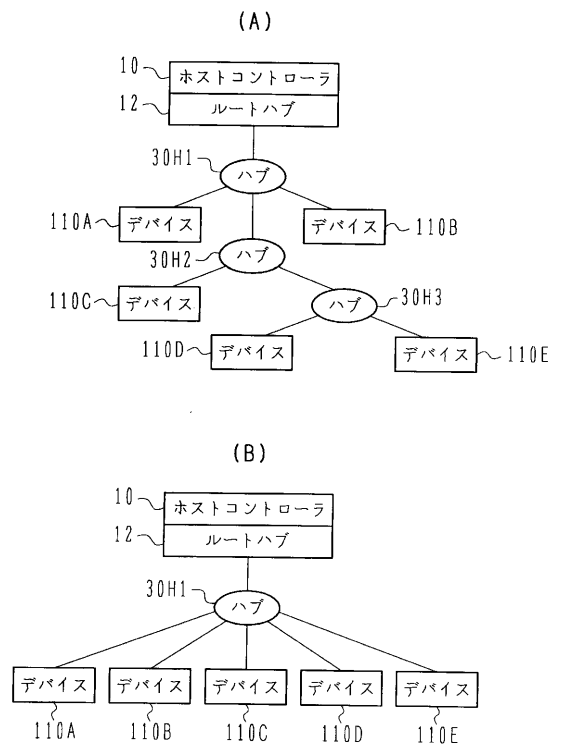
50

C 2 0 ... 拡張部コネクタ

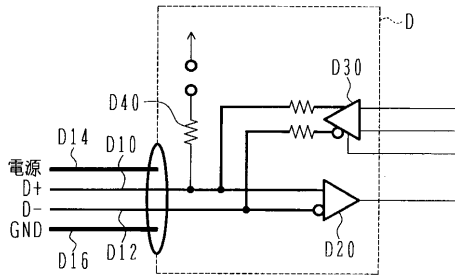
【図 1】



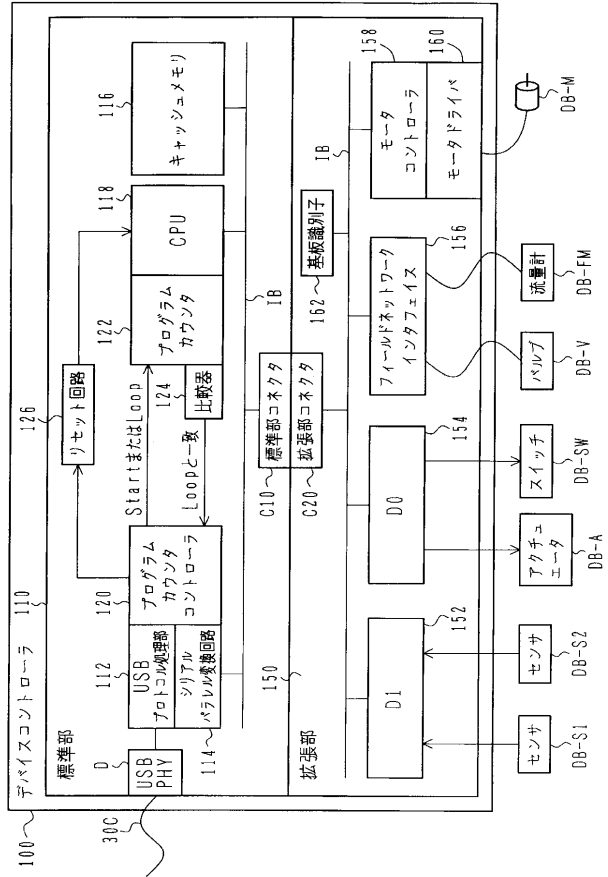
【図 2】



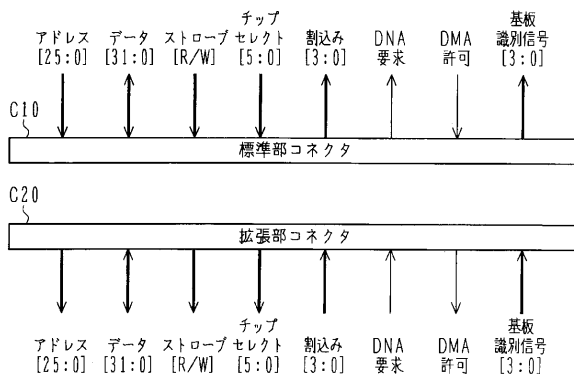
【図3】



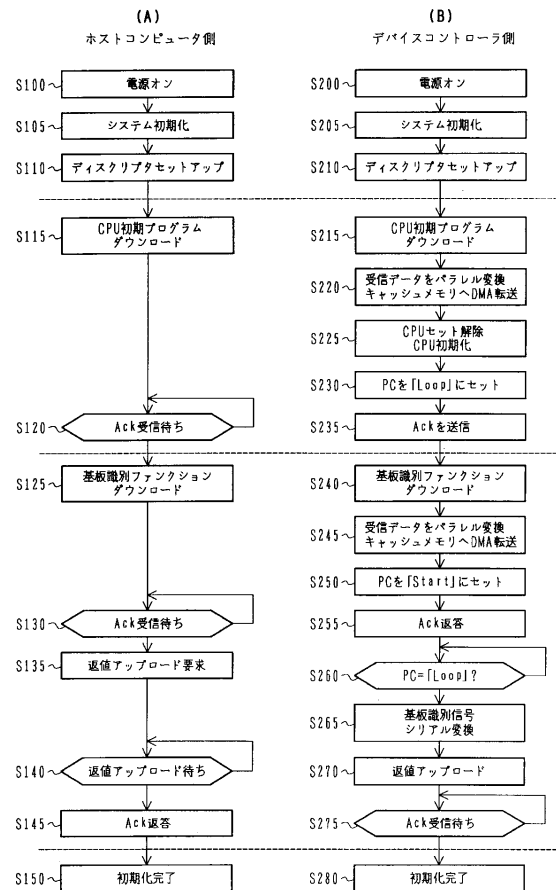
【図4】



【図5】



【図6】



フロントページの続き

【要約の続き】

【選択図】 図1