

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-120773

(P2014-120773A)

(43) 公開日 平成26年6月30日(2014.6.30)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 5 O 1 F	5 F O 4 4
HO 1 L 23/32 (2006.01)	HO 1 L 23/12 5 O 1 B	
HO 1 L 21/60 (2006.01)	HO 1 L 23/32 D	
	HO 1 L 21/60 3 1 1 S	

審査請求 有 請求項の数 9 O L (全 12 頁)

(21) 出願番号 特願2013-254874 (P2013-254874)
 (22) 出願日 平成25年12月10日 (2013.12.10)
 (31) 優先権主張番号 101147927
 (32) 優先日 平成24年12月17日 (2012.12.17)
 (33) 優先権主張国 台湾 (TW)

(71) 出願人 513311619
 巨擘科技股▲ふん▼有限公司
 PRINCO CORP.
 台湾 新竹市新竹科学工業園区▲研▼新四路6号
 No. 6, CREATION 4TH Rd., HSINCHU SCIENCE-BASED INDUSTRY PARK, HSINCHU CITY 300, TAIWAN
 (74) 代理人 110000659
 特許業務法人広江アソシエイツ特許事務所
 (72) 発明者 ▲薛▼淦浩
 台湾 新竹市新竹科学工業園区▲研▼新四路6号

最終頁に続く

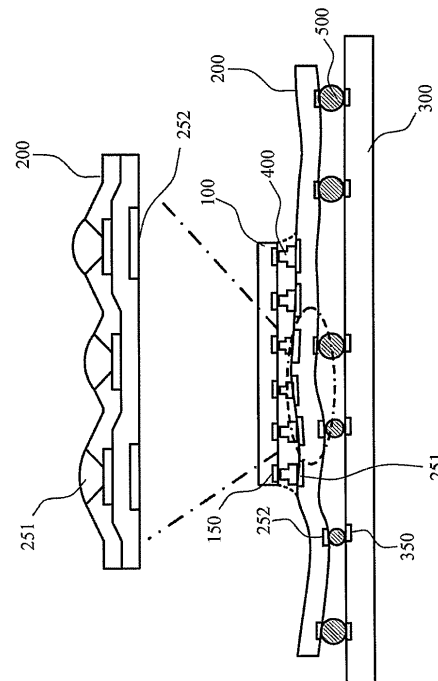
(54) 【発明の名称】 パッケージ構造及びパッケージ方法

(57) 【要約】

【課題】 パッケージ密度の高いパッケージ過程において、パッケージ基板、回路板に極めて低い応力のみが発生するパッケージ構造およびパッケージ方法を提供する。

【解決手段】 表面に形成された複数のベアチップパッドを有するICベアチップと、第一面に形成された複数の第一パッドと第二面に形成された複数の第二パッドとを有するフレキシブルパッケージ基板と、フレキシブルパッケージ基板の第一面に形成され、異なる高さをそれぞれ有し、第一パッドにそれぞれ対応し、且つベアチップパッドと接触し、ICベアチップをパッケージする複数のスタッドと、複数の接点パッドを有する回路板であって、フレキシブルパッケージ基板の第二パッドはそれぞれ半田により接点パッドと接触することで接合する回路板とを備えるパッケージ構造及びパッケージ方法である。パッケージ基板、回路板に極めて低い応力のみが発生することができ、応力によるスタッド、半田の接合破断、及び、スタッド、半田によるはんだぬれ不良、コールドはんだ接合という問題を解決する。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

パッケージ構造であって、表面に形成された複数のベアチップパッドを有する IC ベアチップと、

第一面に形成された複数の第一パッドと第二面に形成された複数の第二パッドとを有するフレキシブルパッケージ基板と、

前記フレキシブルパッケージ基板の前記第一面に形成され、異なる高さをそれぞれ有し、これらの第一パッドにそれぞれ対応する複数のスタッドであって、前記フレキシブルパッケージ基板の前記第一面に接合したこれらのスタッドはそれぞれこれらのベアチップパッドと接合し、前記 IC ベアチップをパッケージするために用いられる複数のスタッドとを備えることを特徴とするパッケージ構造。

10

【請求項 2】

前記第一面に形成されたこれらの第一パッドのうち、少なくとも一つのパッドは他のパッドと面一にならないことを特徴とする請求項 1 に記載のパッケージ構造。

【請求項 3】

複数の接点パッドを有する回路板であって、前記フレキシブルパッケージ基板の前記第二面に形成されたこれらの第二パッドはそれぞれ半田によりこれらの接点パッドと接合する回路板を更に備えることを特徴とする請求項 1 に記載のパッケージ構造。

【請求項 4】

これらのスタッドがこれらの第一パッドと寄りの幅は、これらのスタッドがこれらのベアチップパッドと寄りの幅より大きい請求項 1 に記載のパッケージ構造。

20

【請求項 5】

パッケージ方法であって、表面に形成された複数のベアチップパッドを有する IC ベアチップを提供する工程と、

第一面に形成された複数の第一パッドと第二面に形成された複数の第二パッドとを有するフレキシブルパッケージ基板を提供する工程と、

異なる高さをそれぞれ有する複数のスタッドを前記フレキシブルパッケージ基板の前記第一面に形成する工程と、

前記 IC ベアチップのこれらのベアチップパッドを有する前記表面を前記フレキシブルパッケージ基板の前記第一面に向かわせ、加圧又は加熱を実施し、これらのベアチップパッドをそれぞれこれらのスタッドに接合させる工程とを含むことを特徴とするパッケージ方法。

30

【請求項 6】

前記第一面に形成されたこれらの第一パッドのうち、少なくとも一つのパッドは他のパッドと面一にならないことを特徴とする請求項 5 に記載のパッケージ方法。

【請求項 7】

前記加圧又は加熱の工程の後に、それぞれこれらの第二パッド上に半田を形成する工程を更に含むことを特徴とする請求項 5 に記載のパッケージ方法。

【請求項 8】

前記フレキシブルパッケージ基板を提供する工程の前に、前記フレキシブルパッケージ基板をキャリアプレートステージから分離する工程を更に含むことを特徴とする請求項 5 に記載のパッケージ方法。

40

【請求項 9】

半田を形成する工程の後に、複数の接点パッドを有する回路板を提供し、加圧又は加熱を実施し、前記回路板のこれらの接点パッドと前記フレキシブルパッケージ基板のこれらの半田をの接合する工程を更に含むことを特徴とする請求項 7 に記載のパッケージ方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、試験基板及びその試験方法に関し、特に、高密度ウェハレベル試験 (f i n

50

e pitch) に適用される試験基板及びその試験方法に関する。本発明は、パッケージ構造及びパッケージ方法に関し、特にパッケージ応力を低下させることができるパッケージ構造及びパッケージ方法に関する。

【背景技術】

【0002】

集積度が集積回路 (Integrated Circuit) 技術の進歩につれて急速に発展してきていることに対して、パッケージ技術もこれまでにない新たな技術水準に達している。現在、ICベアチップ、パッケージ基板、及び回路板等の素子が外に電氣的に接続する半田ボール (solder ball)、スタッド (stud)、パッド (pad) 又は電氣的な接続接点は、数が益々多くなり、サイズが益々小さくなるだけでなく、現在の電子製品の体積がますます縮小してくるという設計の動向に順応するように、これらの半田ボール、スタッド接点の間の距離も同様に縮減 (fine pitch) されてきている。同様に、パッケージ基板、回路板の厚さも益々薄くなっている。

10

【0003】

一般的には、従来、高集積度のパッケージの需要を満たすために、主に採用される技術はフリップチップパッケージ (Flip-Chip) である。従来採用された半田ボールの直径 (高さ bump height) が約 $100\ \mu\text{m}$ であり、集積回路の集積度が向上してくるに従い、パッケージ密度も上昇し続けている。現在、一般的に業界がスタッドを採用することが多く、そして、球型であれば、直径は約 $30\ \mu\text{m} \sim 50\ \mu\text{m}$ であるが、如何なるタイプのスタッドでも高さが約 $20 \sim 30\ \mu\text{m}$ 程度である。図1に示すように、従来のフリップチップパッケージ (Flip-Chip) では、ICベアチップ1は、複数のパッド (図示せず) を有し、まず直径 $30\ \mu\text{m} \sim 50\ \mu\text{m}$ 又は高さ $20\ \mu\text{m} \sim 30\ \mu\text{m}$ 程度の複数のスタッド (stud) 2をICベアチップ1の表面に形成する。硬質パッケージ基板3の上下面にはいずれも複数のパッケージパッド (図示せず) を有する。ICベアチップ1は、上面に有するこれらのスタッド (stud) 2を介して硬質の多層パッケージ基板3のこれらのパッケージパッドと接触しており、加圧又は加熱のプロセスを実施した後、ICベアチップ1に対するパッケージを行う。前記スタッド (stud) 2間のピッチ (pitch) が約 $100\ \mu\text{m}$ 程度であり、設計要求に応じて、従来のスタッド (stud) 2間のピッチ (pitch) は $50\ \mu\text{m}$ と小さい可能性がある。

20

【0004】

図1に示すように、硬質プリント回路板 (PCB) 4の上面には、複数の電氣的な接続接点 (図示せず) を有する。次に、硬質多層パッケージ基板3を、半田ボール5により硬質プリント回路板4の上面のこれらの電氣的な接続接点と接触させた後、加圧又は加熱のプロセスを実施した後、ICベアチップ1を硬質パッケージ基板3により硬質プリント回路板4と接合させる。

30

【0005】

前述したように、半田ボール (solder ball)、スタッド (stud)、パッド (pad) 又は電氣的な接続接点の数がまだ多くなく、且つ硬質多層パッケージ基板3、硬質プリント回路板4も相対的にかなりの厚さを有する場合に、図1に示すように、加圧又は加熱プロセスを実施し、硬質多層パッケージ基板3によるICベアチップ1のパッケージ又は硬質多層パッケージ基板3と硬質プリント回路板4との接合を行い、各素子の寸法誤差の許容可能値が大きい、図に示すように、硬質多層パッケージ基板3は、必ず、厚さが不均一で、不平坦で、又は回路設計によって金属層、誘電層の分布が均一である可能性がなく、その表面も平坦ではない場合があり、同様に硬質多層パッケージ基板3のように、硬質プリント回路板4は、必ず、厚さが不均一で、不平坦で、又は回路設計によって金属層、誘電層の分布が均一である可能性がなく、その表面も平坦ではない場合があることは、より重要な問題である。

40

【0006】

一般的には、Flip-Chip技術では、スタッド又は半田ボール接合プロセスにおいて、硬質多層パッケージ基板3と硬質プリント回路板4に加える圧力が $1 \sim 10\ \text{kgf}$

50

/cm²に達することが可能であり、スタッド2、硬質多層パッケージ基板3、硬質プリント回路板4、及び半田ボール5等の材料のいずれにとっても小さくない圧力である。したがって、前述したパッケージと接合を行う時に、硬質多層パッケージ基板3と硬質プリント回路板4は、必ず、複数のスタッド2又は複数の半田ボール5の接合のため、一定のかなりの程度の応力に耐える。前述した程度の応力は、他の素子に対してサイズが大きい厚さを有する時に、多層パッケージ基板3とプリント回路板4に明らかな影響を与えることはない。従来技術にも、スタッド2をパッケージ基板3上に形成してから加圧又は加熱プロセスを実施し、ICベアチップ1に対するパッケージを行うことがある。しかし、その目的は、ICベアチップ1への損傷を解消することのみにある。

【0007】

なお、前述したパッケージと接合を行う時に、図に示すように、ICベアチップ1、多層パッケージ基板3、及びプリント回路板4はいずれも硬質で、剛性を有する素子であるため、硬質多層パッケージ基板3、硬質プリント回路板4は、必ず、厚さが不均一で、不平坦で、又は回路設計によって金属層、誘電層の分布が均一である可能性がなく、その表面も平坦ではない場合さえありうる。スタッド2又は半田ボール5が如何に精細に作製されても、複数のスタッド2の間又は複数の半田ボール5の間には必ず大きさ、サイズ、形状等の差異があるので、はんだぬれ不良(missing joint or non-wetting)、コールドはんだ接合(cold welding or Cold Soldered Joint)を招いてしまう場合がある。

【0008】

図2を参照する。図2は、従来技術において半田ボール(solder ball)、スタッド(stud)、パッド(pad)又は電気的な接続接点の数が益々多くなり、且つ硬質パッケージ基板、硬質プリント回路板も益々薄くなることを背景に、これらの素子のパッケージ接合がなされた状態である。図2に示すように、フリップチップパッケージ(Flip-Chip)プロセスにおいては、ICベアチップ1は複数の第1パッド(pad)11を有し、硬質パッケージ基板3の上には複数の第2パッド31を有し、下面には複数の第3パッド32を有する。硬質プリント回路板4の上には複数の電気的な接続接点41を有する。

【0009】

まず、複数のスタッド(stud)2を硬質パッケージ基板3の上面に形成し、硬質パッケージ基板3のこれらの第2パッド(pad)31と接合する。これらのスタッド2をICベアチップ1のこれらの第1パッド11と接触させ、加圧又は加熱のプロセスを実施した後、ICベアチップ1に対するパッケージを行う。次に、硬質パッケージ基板3の下面が有するこれらの第3パッド32は、半田ボール5により硬質プリント回路板4の上面のこれらの電気的な接続接点41と接触した後、加圧又は加熱を実施し、ICベアチップ1を硬質パッケージ基板3により硬質プリント回路板4と接合させるプロセスの後、電子装置のパッケージ作製がなされた。そして、前述した作製がなされた後、反り(warp age)の測定を行う。一般的に、Shadow Moire反り測定器で、実際に得られるデータは20µm~50µmであることが多く、このことから、従来技術では必然的に完成された電子装置の反り(warp age)の発生を回避できないことが分かる。前述したように、スタッド(stud)2の直径が30µm~50µm又は高さが20µm~30µm程度であり、両方は既に相当する寸法である。したがって、スタッドフリップチップパッケージでは、回路板の反り(warp age)を解決できる問題は非常に重要な課題である。

【0010】

そして、従来技術では、加圧又は加熱のプロセスを実施しICベアチップ1に対するパッケージを行う工程において、さらにICベアチップ1と硬質パッケージ基板3との間に非導電の接合材料、例えばエポキシ樹脂12が充填される。その目的は、隣り合うスタッド2と、第1パッド11と、第2パッド31とを絶縁状態にするだけでなく、より重要なことに、ICベアチップ1と硬質パッケージ基板3との間の接合力を強め、前述した説明

10

20

30

40

50

において言及されたようなパッケージ後の IC ペアチップ 1 と硬質パッケージ基板 3 が耐える応力に抵抗することにある。

【 0 0 1 1 】

そして、従来技術では、同様に加圧又は加熱のプロセスを実施し硬質パッケージ基板 3 と硬質プリント回路板 4 とを接合させる工程においても、さらに硬質パッケージ基板 3 と硬質プリント回路板 4 との間に非導電の接合材料、例えばエポキシ樹脂 6 が充填される。その目的も、隣り合うスタッド 2 と、第 1 パッド 1 1 と、第 2 パッド 3 1 とを絶縁状態にするだけでなく、より重要なことに、硬質パッケージ基板 3 と硬質プリント回路板 4 との間の接合力を強め、前述した説明において言及されたような接合後の硬質パッケージ基板 3 と硬質プリント回路板 4 が耐える応力に抵抗することにある。

10

【 0 0 1 2 】

特に、現在、パッケージ基板の厚さは、層間厚さ（両金属層間の距離又は誘電層厚さ）が $50\ \mu\text{m}$ より小さく、さらには $30\ \mu\text{m}$ より小さいサイズを作製できる時に、基板が応力に耐えるために変形する様子を描き出す文献はほとんど見られない。しかし、発明者は鋭意観察した結果、実際には基板の厚さがますます前述した寸法まで薄くなる時に、図 2 に示すように、パッケージ接合した後、硬質パッケージ基板 3 と硬質プリント回路板 4 は、確かにパッケージ接合により応力が発生する。ひいては、図 1 に示すように、硬質多層パッケージ基板 3、硬質プリント回路板 4 は、必ず、厚さが不均一で、不平坦で、又は回路設計によって金属層、誘電層の分布が均一である可能性がなく、その表面も平坦ではない場合があるが、複数のスタッド 2 の間には必ず高さの差異があるので、半田ボール 5 についても同様である。スタッド 2 又は半田ボール 5 が如何に精細に作製されても、複数のスタッド 2 の間又は複数の半田ボール 5 の間には必ず大きさ、サイズ、形状等の差異がある。

20

【 0 0 1 3 】

したがって、パッケージ接合の破断による電子装置のフェイルでなければ、後の作製において、及び、このパッケージを採用した電子装置製品の使用期間においてフェイル (failure) が発生する機率を向上させることができるため、前述した硬質パッケージ基板 3 と硬質プリント回路板 4 との間に存在し続く応力及びパッケージ接合破断の欠陥は、実際には、このパッケージプロセスがまったく実用性がなくなってしまう、つまり、はんだぬれ不良、コールドはんだ接合が発生し、このパッケージプロセスの失敗を直接的に招いてしまう。従来技術には、前述したように、エポキシ樹脂を充填し、パッケージと接合の後、IC ペアチップ 1 と、硬質パッケージ基板 3 と硬質プリント回路板 4 との間に存在する応力に抵抗するという唯一の解決方策だけある。そして、パッケージと接合の前に、まずスタッド 2 又は半田ボール 5 の大きさ、サイズ、形状を厳しく篩う必要があり、加えて硬質パッケージ基板 3 と硬質プリント回路板 4 の表面にいわゆるグローバル平坦化技術プロセス (CMP, Chemical Mechanical Polishing) を実施し、パッケージと接合の歩留まりを向上しようとしている。

30

【 0 0 1 4 】

したがって、パッケージ過程においてパッケージ基板、回路板に極めて低い応力のみが発生する可能性があり、パッケージ接合の歩留まりを向上させ、はんだぬれ不良、コールドはんだ接合の発生を回避できるパッケージ構造及びパッケージ方法を提供する必要が

40

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 5 】

本発明は、パッケージ構造及びパッケージ方法を提供し、特にスタッド、半田が微小化し、パッケージ密度が高いパッケージ過程においてパッケージ基板、回路板に極めて低い応力のみが発生することができるとともに、パッケージ接合の歩留まりを向上させ、はんだぬれ不良、コールドはんだ接合の発生を回避でき、スタッド、半田のパッケージ接合によるパッケージ基板、回路板の応力に起因して、パッケージ基板、回路板の変形とスタッ

50

ド、半田の接合破断を招き、製品の製造歩留まりと製品の使用寿命に影響する問題、ひいてははんだぬれ不良、コールドはんだ接合によるパッケージ接合に失敗した問題を解決することを主な目的とする。

【課題を解決するための手段】

【0016】

本発明は、表面に形成された複数のベアチップパッドを有するICベアチップと、第一面に形成された複数の第一パッドと第二面に形成された複数の第二パッドとを有するフレキシブルパッケージ基板と、前記フレキシブルパッケージ基板の前記第一面に形成され、異なる高さをそれぞれ有し、これらの第一パッドにそれぞれ対応する複数のスタッドであって、前記フレキシブルパッケージ基板の前記第一面に接合したこれらのスタッドはそれぞれこれらのベアチップパッドと接合し、前記ICベアチップをパッケージするために用いられる複数のスタッドと、を備えるパッケージ構造である。

10

【0017】

本発明は、複数の接点パッドを有する回路板であって、前記フレキシブルパッケージ基板の前記第二面に形成されたこれらの第二パッドはそれぞれ半田によりこれらの接点パッドと接合する回路板を更に備えるパッケージ構造である。そして、本発明のパッケージ構造では、フレキシブルパッケージ基板の前記第一面が不平坦である。

【0018】

本発明は、

表面に形成された複数のベアチップパッドを有するICベアチップを提供する工程と、第一面に形成された複数の第一パッドと第二面に形成された複数の第二パッドとを有するフレキシブルパッケージ基板を提供する工程と、

20

異なる高さをそれぞれ有する複数のスタッドを前記フレキシブルパッケージ基板の前記第一面に形成する工程と、

前記ICベアチップのこれらのベアチップパッドを有する前記表面を前記フレキシブルパッケージ基板の前記第一面に向かわせ、これらのベアチップパッドをそれぞれこれらのスタッドに接合させた工程と、を含むパッケージ方法を提供する。そして、本発明のパッケージ構造では、フレキシブルパッケージ基板の前記第一面が不平坦である。

【0019】

本発明のパッケージ方法は、前記フレキシブルパッケージ基板を提供する工程の前に、前記フレキシブルパッケージ基板をキャリアプレートステージから分離する工程を更に含む。

30

【0020】

本発明のパッケージ方法は、半田を形成する工程の後に、複数の接点パッドを有する回路板を提供し、これらの接点パッドを前記フレキシブルパッケージ基板の前記第二面に向かわせ、これらの半田をそれぞれこれらの接点パッドに接触させた後、加圧又は加熱を実施し、前記回路板への前記フレキシブルパッケージ基板の接合を行う工程を更に含む。

【図面の簡単な説明】

【0021】

【図1】従来技術のパッケージ構造の断面模式図である。

40

【図2】従来技術では硬質パッケージ基板と硬質プリント回路板を採用し、パッケージ接合を行うパッケージ構造の断面模式図である。

【図3】本発明のパッケージ構造の簡単な模式図である。

【図4】本発明のパッケージ方法のフローチャートである。

【発明を実施するための形態】

【0022】

図3を参照する。図3は、本発明のパッケージ構造の簡単な模式図である。本発明のパッケージ構造は、ICベアチップ100と、フレキシブルパッケージ基板200と、回路板300と、複数のスタッド400と、複数の半田500とを備える。図3に示すように、ICベアチップ100は表面に形成された複数のベアチップパッド150を有する。フ

50

レキシブルパッケージ基板 200 は、第一面に形成された複数の第一パッド 251 を有するとともに、第二面に形成された複数の第二パッド 252 を有する。フレキシブルパッケージ基板 200 は、図 1 に示すような硬質多層パッケージ基板 3 に似ており、共に、多層金属層と多層誘電層とから構成されるが、良好な接合を実現するために、それぞれスタッドの異なる高さに対応して、変形することができる。フレキシブルパッケージ基板 200 は、非常に軟らかいので、ほとんど応力が発生しないように変形できる。それ故に、フレキシブルパッケージ基板 200 は、どんな形でも中立平衡 (neutral equilibrium) の特性を具備する多層フレキシブル基板である。もちろん、従来技術において言及された硬質多層パッケージ基板 3 にも似ており、フレキシブルパッケージ基板 200 の第一面の第一パッド 251 のうち、少なくとも一つは他の第一パッド 251 と面一にならず、即ち、フレキシブルパッケージ基板 200 の表面は不平坦である可能性がある。これらのスタッド 400 は、それぞれフレキシブルパッケージ基板 200 の第一面におけるそれぞれ対応する第一パッド 251 上に予め形成され、これらの第一パッド 251 と接合する。そして、スタッド 400 が第一パッド 251 との寄りの幅は、スタッド 400 がベアチップパッド 150 と寄りの幅より大きい。

10

20

30

40

50

【0023】

フレキシブルパッケージ基板 200 の作製は、例えば、キャリアプレートステージ (図示せず) 上に複数の金属層と複数の誘電層を交互に形成する。キャリアプレートステージは、ガラス、ウエハ又は他の金属キャリアプレートを例にとる。金属層は、金属剥離プロセス (Metal Lift Off) で形成され、誘電層は、ポリイミド (Polyimide) を材料とし、例えば回転塗布法 (Spin Coating) で形成されることができる。本発明が採用するフレキシブル多層フレキシブル基板の単一の層の厚さは $20\mu\text{m}$ より小さく、さらには $10\mu\text{m}$ より小さくてもよい。そして、全ての誘電層はいずれも単一の材質を採用するので、多層フレキシブル基板の各層間の応力の一致性が高い。フレキシブルパッケージ基板 200 は、キャリアプレートステージから分離された後、反り (warp) の現象がないとともに、柔軟、折曲げ可能、展延性がよい等の特性を具備することもでき、フレキシブルパッケージ基板 200 は加圧又は加熱、あるいは同時に加圧及び加熱のパッケージプロセスを行う時に、いずれも中立平衡の特性という技術的な特徴を具備し、それ自体の物理特性及び回路特性に影響することなく、局所的領域で変形可能である。フレキシブルパッケージ基板 200 は、多層金属層と多層誘電層とから構成され、良好な接合を実現するために、それぞれスタッドの異なる高さに対応して、変形することができる。フレキシブルパッケージ基板 200 は、非常に軟らかいので、パッケージ工程中に、柔軟性があるようにほとんど応力が発生しないように変形できる。なお、本発明のフレキシブルパッケージ基板 200 は、MIT flex test における曲げ曲率半径 $R < 10\text{mm}$ 、さらには曲げ曲率半径 $R < 1\text{mm}$ の場合にテストする時の標準に合致することが要求される。

【0024】

そして、前述したスタッド 400 と第一パッド 251 が接合する手順は、フレキシブルパッケージ基板 200 がキャリアプレートステージから分離する前又は分離した後に、例えばキャリアプレートステージから分離した後に、特殊に設計されるチャッキングシステムでフレキシブルパッケージ基板 200 の下方に設けられる支持部材により、前述したスタッド 400 と第一パッド 251 の接合を行う、又は真空吸着のキャリアプレートステージ上に付着することができるが、本発明は特に限定されるものではない。即ち、前述のとおり、本発明のフレキシブルパッケージ基板 200 は反り (warp) がなく、柔軟、折曲げ可能、展延性がよい等の特性を具備するので、パッケージプロセス中又はパッケージの後、本発明のフレキシブルパッケージ基板 200 の最も重要な特性は、加圧又は加熱、あるいは同時に加圧及び加熱のパッケージプロセスを行う時に、いずれも、中立平衡の特性を具備するという技術的な特徴である。

【0025】

したがって、IC ベアチップ 100 とフレキシブルパッケージ基板 200 に加圧又は加

熱を実施しフレキシブルパッケージ基板 200 による IC ベアチップ 100 へのパッケージを行った後に、フレキシブルパッケージ基板 200 の中立平衡の適合性により、前述したパッケージ接合は IC ベアチップ 100、フレキシブルパッケージ基板 200、及びスタッド 400 に極めて低い応力のみが発生する。特に、現在、パッケージ基板の厚さは、層間厚さ（両金属層間の距離又は誘電層厚さ）が $50\ \mu\text{m}$ より小さく、さらには $30\ \mu\text{m}$ より小さい寸法を作製できる時に、パッケージプロセス中であっても、パッケージプロセス後であっても、従来技術のように前記応力によるスタッド 400 のパッケージ接合の破断に起因して電子装置のフェイルが発生させることがない。そして、図に示すように IC ベアチップ 100、回路板 300 はいずれも硬質で、剛性を有する素子であるので、フレキシブルパッケージ基板 200 と回路板 300 は、必ず、厚さが不均一で、不平坦で、又は回路設計によって金属層、誘電層の分布が均一である可能性がなく、その表面も平坦ではない場合があり、加えてスタッド 400 又は半田 500 が如何に精細に作製されても、複数のスタッド 400 の間又は複数の半田 500 の間には必ず大きさ、サイズ、形状等の差異があるので、従来技術のようにはんだぬれ不良、コールドはんだ接合が発生し、電子装置のパッケージと接合に失敗したという問題を発生させることはない。

10

20

30

40

50

【0026】

前述したスタッドプロセスの作製方式は、一般的な半田バンプ (Solder bump) であってもよく、金バンプ (Gold bump) 又は金スタッドバンプ (Gold stud bump) であってもよいが、前述したいずれかのプロセスであっても、そのスタッドの高さは必ず一定の誤差があり、最良な製造状況でも $0.5\ \mu\text{m} \sim 3\ \mu\text{m}$ の差がある。したがって、前述したように、高密度のパッケージプロセスでは、スタッドの高さは $20\ \mu\text{m}$ 、さらにはより低いだけ必要があるが、 $0.5\ \mu\text{m} \sim 3\ \mu\text{m}$ のスタッドの高さの誤差は、はんだぬれ不良、コールドはんだ接合を招いてしまう可能性がある。同様に、最良に作製される基板プロセスであっても、基板パッドの面一度には $1 \sim 5\ \mu\text{m}$ 以上の誤差があることがよく見られ、この多層基板の不平坦、又は複数のパッドの非面一ははんだぬれ不良、コールドはんだ接合を招いてしまう可能性がある。本発明のフレキシブル基板の中立平衡の適合性という技術的な特徴は、パッケージ高さの誤差によるはんだぬれ不良、コールドはんだ接合を解決できる。

【0027】

なお、本発明の回路板 300 は、複数の接点パッド 350 を有する。フレキシブルパッケージ基板 200 は、第二面に形成された複数の第二パッド 252 を有し、これらの第二パッド 252 がそれぞれ半田 500 によりこれらの接点パッド 350 と接合する。前述したように、本発明のフレキシブルパッケージ基板 200 は、反りがなく、柔軟、折曲げ可能、展延性が良い等の特性を具備するので、パッケージプロセス中又はパッケージの後に、本発明のフレキシブルパッケージ基板 200 の最も重要な特性は、加圧又は加熱、あるいは同時に加圧及び加熱のパッケージプロセスを行う時に、いずれも、中立平衡の適合性を具備するという技術的な特徴である。

【0028】

したがって、IC ベアチップ 100 と、フレキシブルパッケージ基板 200 と回路板 300 とに加圧又は加熱を実施しフレキシブルパッケージ基板 200 の半田 500 による回路板 300 への接合プロセスを行い、フレキシブルパッケージ基板 200、回路板 300、スタッド 400、及び半田 500 に極めて低い応力のみが発生する。特に、現在、パッケージ基板の層間厚さは、層間厚さ（両金属層間の距離又は誘電層厚さ）が $50\ \mu\text{m}$ より小さく、さらには $30\ \mu\text{m}$ より小さい寸法を作製できる時に、パッケージプロセス中であっても、パッケージプロセス後であっても、従来技術に述べられたように応力によるスタッド 400 又は半田 500 の接合の破断に起因して電子装置のフェイルが発生することがない。

【0029】

したがって、本発明が提供するパッケージ構造の中立平衡の適合性という技術的な特徴によれば、スタッド、半田が微小化し、パッケージ密度が次々と向上しているパッケージ

技術分野において、パッケージ基板、回路板に極めて低い応力のみが発生することができる。本発明は、スタッド、半田のパッケージ接合によりパッケージ基板、回路板に応力が発生し、パッケージ基板、回路板の変形及びスタッド、半田の接合破断を招き、製品の製造歩留まりと製品の使用寿命に影響する問題を解決した。

【0030】

そして、本発明は、パッケージ方法を提供する。図3及び図4を参照する。図4は、本発明のパッケージ方法を示すフローチャートである。本発明のパッケージ方法は、

【0031】

工程410：すなわち表面に形成された複数のベアチップパッド150を有するICベアチップ100を提供する工程410。

10

【0032】

工程420：すなわち第一面に形成された複数の第一パッド251と第二面に形成された複数の第二パッド252とを有するフレキシブルパッケージ基板200であって、前述したように、まずキャリアプレートステージ上に形成する、又は、キャリアプレートステージから分離した後に、真空吸着のキャリアプレートステージ上に付着することができるフレキシブルパッケージ基板200を提供する工程420。

【0033】

工程430：すなわち異なる高さをそれぞれ有する複数のスタッド400をフレキシブルパッケージ基板200の第一面に形成し、フレキシブルパッケージ基板200をキャリアプレートステージから分離する工程430。

20

【0034】

工程440：すなわちICベアチップ100のベアチップパッド150を有する表面をフレキシブルパッケージ基板200の第一面に向かわせ、材料に応じて、ICベアチップ100とフレキシブルパッケージ基板200に加圧、加熱、又は、加圧と同時に加熱を実施し、これらのベアチップパッド150をそれぞれこれらのスタッド400に接合させる。フレキシブルパッケージ基板200は、反りがなく、柔軟、折曲げ可能、展延性が良い等の適合性を具備するので、次工程のパッケージは、ICベアチップ100とフレキシブルパッケージ基板200に極めて低い応力のみが発生するとともに、はんだぬれ不良、コールドはんだ接合が発生し電子装置のパッケージと接合に失敗することがない工程440

30

を備える。

【0035】

前述した工程440の後に、さらに、ICベアチップ100とフレキシブルパッケージ基板200との間に非導電材料、例えばエポキシ樹脂を充填すること、即ちギャップ充填(underfill)の工程とともに、前述したギャップ充填の工程の後に、更に、非導電材料、例えばエポキシ樹脂でICベアチップ100をモールドイング(molding)する工程を備えることができる。

【0036】

さらにまた、それぞれフレキシブルパッケージ基板200の第二面の複数の第二パッド252上に半田500を形成する工程450をそなえることができる。

40

【0037】

複数の接点パッド350を有する回路板300であって、接点パッド350をフレキシブルパッケージ基板200の第二面に向かわせ、半田500を接点パッド350にそれぞれ接触させた後に、ICベアチップ100と、フレキシブルパッケージ基板200と、回路板300とに加圧又は加熱を実施し回路板300へのフレキシブルパッケージ基板200の接合を行う回路板300を提供する工程460を含む。フレキシブルパッケージ基板200は、反りがなく、柔軟、折曲げ可能、展延性が良い等の適合性を具備するので、次工程の接合は、ICベアチップ100、フレキシブルパッケージ基板200、及び回路板300に極めて低い応力のみが発生する。そして、はんだぬれ不良、コールドはんだ接合が発生し電子装置のパッケージと接合に失敗してしまうことはない。

50

【 0 0 3 8 】

要するに、本発明のパッケージ構造及びパッケージ方法の中立平衡の適合性という技術的な特徴は、特にスタッド、半田が微小化し、パッケージ密度が高いパッケージ構造に適用する。本発明によれば、スタッド、半田、パッケージ基板、及び回路板にはいずれも極めて低い応力のみが発生することができる。スタッド、半田のパッケージ接合は、パッケージ基板、回路板に応力が発生し、パッケージ基板、回路板の変形又はスタッド、半田のパッケージ接合破断を招き、製品の製造歩留まりと製品の使用寿命に影響する問題は容易に解決された。なお、スタッド、半田の大きさ、サイズ、形状等の差異ではんだぬれ不良、コールドはんだ接合が発生することも回避できる。

【 0 0 3 9 】

本発明の好適な実施形態を前述の通り開示したが、これらは決して本発明を限定するものではない。本発明が属する技術分野において通常の知識を有する者は、本発明の主旨と範囲を脱しない範囲内で各種の変更や修飾を加えることができる。したがって、本発明の保護範囲は後付の特許請求の範囲で界定されるものに準じるべきである。

【 符号の説明 】

【 0 0 4 0 】

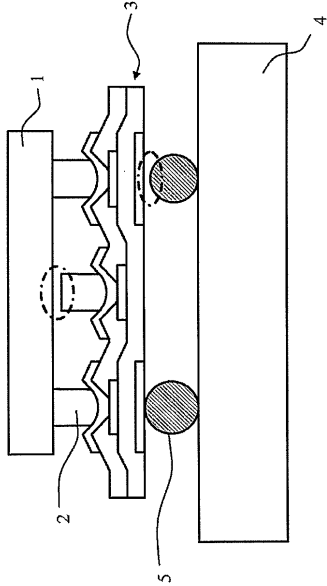
1	ICベアチップ	
1 1	第1パッド	
1 2	エポキシ樹脂	
2	スタッド	20
3	硬質多層パッケージ基板	
3 1	第2パッド	
3 2	第3パッド	
4	硬質プリント回路板	
4 1	電気的な接続接点	
5	半田	
6	エポキシ樹脂	
1 0 0	ICベアチップ	
1 5 0	ベアチップパッド	
2 0 0	フレキシブルパッケージ基板	30
2 5 1	第一パッド	
2 5 2	第二パッド	
3 0 0	回路板	
3 5 0	接点パッド	
4 0 0	スタッド	
5 0 0	半田	

10

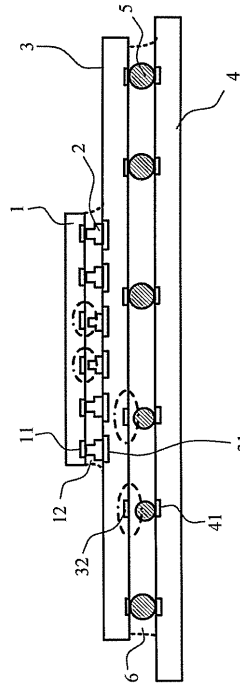
20

30

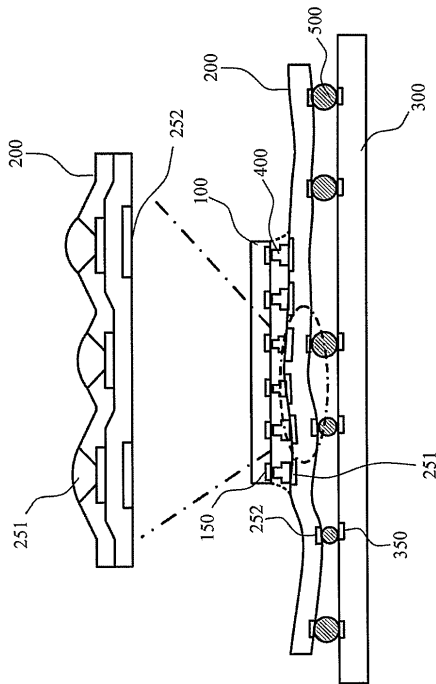
【 図 1 】



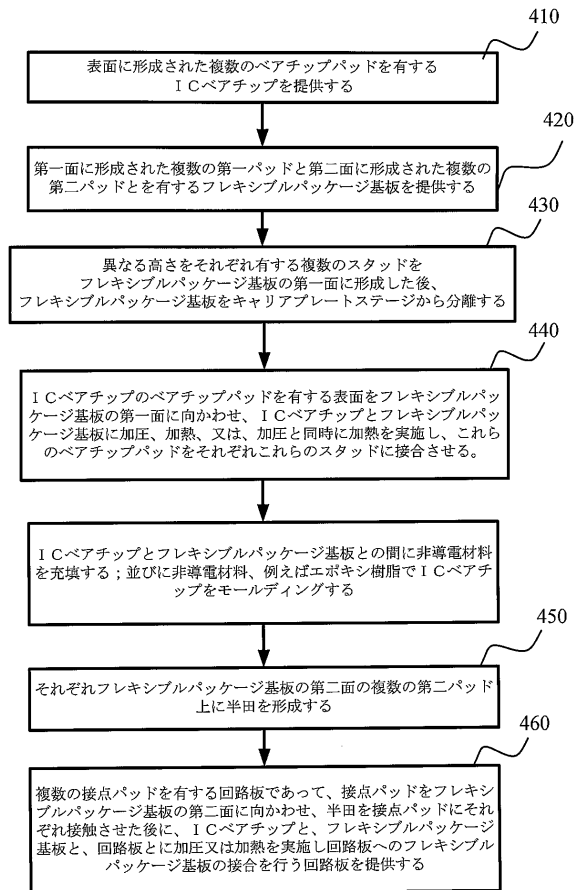
【 図 2 】



【 図 3 】



【 図 4 】



フロントページの続き

(72)発明者 楊之光

台湾 新竹市新竹科学工業園区 研 新四路6号

(72)発明者 古永延

台湾 新竹市新竹科学工業園区 研 新四路6号

Fターム(参考) 5F044 KK03 KK16