

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

67 670

Patent dodatkowy
do patentu _____

Zgłoszono: 16.V.1970 (P 140 693)

Pierwszeństwo: _____

Opublikowano: 15.VI.1973

Kl. 21a¹,36/22

MKP H03k 23/26

BIBLIOTEKA

Urząd Patentowy
Polskiej Rzeczypospolitej Ludowej

Współtwórcy wynalazku: Waldemar Kiełek, Jacek Jarkowski

Właściciel patentu: Politechnika Warszawska, Warszawa (Polska)

Licznik szybkoliczący dziesiętny

1

Przedmiotem wynalazku jest szybkoliczący licznik dziesiętny złożony z przerzutników bistabilnych.

Częstotliwość graniczna dotychczas znanych liczników dziesiętnych (dekad liczących) złożonych z czterech przerzutników jest ograniczona albo przez niedostateczną szybkość działania przerzutników wchodzących w skład dekad, albo poprzez zmniejszenie częstotliwości granicznej zespołu przerzutników stanowiących dekadę liczącą w stosunku do częstotliwości granicznej pojedynczego przerzutnika wskutek opóźnień w wykonaniu operacji logicznych koniecznych dla uzyskania liczenia do dziesięciu.

Ogromną większość dotychczas opisanych liczników dziesiętnych złożonych z czterech przerzutników bistabilnych cechuje mniejsza częstotliwość graniczna pracy zespołu w stosunku do częstotliwości granicznej pracy pojedynczego przerzutnika. Pojęcie liczników dziesiętnych „idealnie szybkich” w sensie braku redukcji częstotliwości granicznej zespołu w stosunku do częstotliwości granicznej pojedynczego przerzutnika pojawiło się w literaturze w roku 1964. Dotychczas opisane w literaturze, zrealizowane praktycznie i pozwalające na osiągnięcie częstotliwości granicznej $70 \div 100$ MHz rozwiązania liczników „idealnie szybkich” wykorzystywały równoległe połączenie czterech lub trzech przerzutników, tj. takie połączenie, w którym sygnał wejściowy poprzez system bramek dochodzi do wszystkich przerzutników, lub też sygnał z

2

pierwszego przerzutnika poprzez system bramek dochodzi równoległe do trzech pozostałych przerzutników.

Główną i poważną wadą rozwiązania pierwszego jest niska impedancja wejściowa wynikająca z równoległego połączenia wejść czterech przerzutników. Wada ta występuje w znacznym stopniu i w drugim rozwiązaniu, w którym wskutek niskiej impedancji wejściowej równoległego połączenia trzech przerzutników nie można uniknąć stosowania trudnego w realizacji wzmacniacza impulsowego o bardzo niskiej impedancji wyjściowej, który służy do wzmocnienia sygnału z pierwszego przerzutnika przed dojściem tego sygnału do trzech pozostałych przerzutników połączonych równoległe.

Wymienione wady znanych rozwiązań powodują trudności techniczne w realizacji liczników o częstotliwości granicznej większej od 50 MHz, które można pokonać jedynie w drodze zwiększenia mocy zasilania i liczby elementów układu.

Znany jest licznik, w którym zaszła konieczność umieszczenia między wyjściem pierwszego przerzutnika a wejściem trzech pozostałych przerzutników złożonego wzmacniacza impulsowego, zaś schemat samego przerzutnika bistabilnego jest skomplikowany i zawiera stosunkowo dużo elementów.

Celem wynalazku jest zbudowanie takiego licznika dziesiętnego (dekady liczącej), w którym ograniczenie szybkości liczenia wynikałoby tylko z ogra-

niczenia szybkości przerzutu pierwszego przerzutnika licznika, gdyż wpływ opóźnień w wykonywaniu operacji logicznych dla uzyskania liczenia do dziesięciu byłby całkowicie wyeliminowany przez opracowanie odpowiedniego połączenia przerzutników i bramek, przy czym przerzutniki byłyby połączone między sobą głównie szeregowo tak, że wyjście poprzedniego przerzutnika byłoby dołączone do wejść tylko jednego następnego lub najwyżej dwu przerzutników. Pozwoli to na zbudowanie licznika o wysokiej częstotliwości granicznej przy użyciu stosunkowo małej liczby elementów, bez dodatkowych wzmacniaczy między przerzutnikami, dzięki stosunkowo dużej impedancji obciążającej wyjścia przerzutników.

Cel został osiągnięty przez opracowanie i zbudowanie szybko liczącego licznika dziesiętnego według wynalazku, który składa się z czterech przerzutników bistabilnych i dwóch bramek. Pierwszy z przerzutników od wejścia licznika jest wyposażony w wejście dla sygnału zliczanego. Licznik ten jest wyposażony w dwie bramki pierwszą i drugą, przy czym wyjście normalne pierwszego przerzutnika połączone jest z wejściem zerującym drugiego przerzutnika i wejściem głównym pierwszej bramki oraz wejściem jedynkowym trzeciego przerzutnika.

Wyjście normalne drugiego przerzutnika połączone jest z wejściem głównym drugiej bramki i wejściem jedynkowym czwartego przerzutnika, a wyjście pierwszej bramki połączone jest z wejściem jedynkowym drugiego przerzutnika, natomiast wyjście drugiej bramki połączone jest z wejściem zerującym trzeciego przerzutnika, zaś wyjście komplementarne trzeciego przerzutnika połączone jest z wejściem sterującym pierwszej bramki. Wyjście normalne trzeciego przerzutnika połączone jest z wejściem zerującym czwartego przerzutnika, a wyjście komplementarne czwartego przerzutnika połączone jest z wejściem sterującym drugiej bramki, przy czym jedno z wyjść trzeciego lub czwartego przerzutnika jest połączone na przykład ze współpracującym z licznikiem kolejnym następnym ogniwem łańcucha liczników.

Wyjścia wszystkich przerzutników są połączone na przykład poprzez deszyfrator z urządzeniem indykującym stan licznika. W wynalazku opracowano także połączenia czterech przerzutników bistabilnych i dwu bramek, które zapewniają istnienie w procesie zliczania jedynie dziesięciu kombinacji stanów przerzutników, a w którym pętle połączeń zwrotnych między przerzutnikami i bramkami konieczne dla uzyskania licznika dziesiętnego są maksymalnie skrócone w sensie obejmowania przez jedną pętlę możliwie małej liczby przerzutników i bramek. W ten sposób nieuniknione opóźnienia w wykonywaniu operacji logicznych koniecznych dla uzyskania liczenia do dziesięciu są zmniejszone do tego stopnia, że przy normalnie spotykanych czasach opóźnienia działania przerzutników, czasach martwych przerzutników i czasach przełączenia bramek nie dają one żadnej redukcji prędkości działania licznika w stosunku do prędkości działania pierwszego przerzutnika.

Wynalazek ten eliminując wpływ układu połączeń przerzutnika na częstotliwość graniczną deka-

dy liczącej umożliwia lepsze wykorzystanie częstotliwościowe użytych w przerzutnikach elementów czynnych, na przykład tranzystorów i podnosi częstotliwość graniczną dekad (w zbudowanym modelu osiągnięto częstotliwość graniczną liczenia 70 MHz).

Schemat blokowy licznika według wynalazku przedstawiony jest w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia licznik dziesiętny, fig. 2 — odmianę licznika, fig. 3, 4, 5, 6 i 7 przedstawiają tabele stanów bramek i przerzutników. Zobrazowany na fig. 1 licznik dziesiętny składa się z pierwszego przerzutnika 2, liczącego do dwóch oraz przerzutników 3, 4, 5 i bramek pierwszej 6 i drugiej 7 stanowiących zespół liczący do pięciu. Całość połączona jest w sposób zapewniający liczenie do dziesięciu. Wejście dla impulsów zliczanych 1 stanowi symetryczne wejście 8 przerzutnika 2.

Wejście normalne 9 pierwszego od wejścia przerzutnika 2 połączone jest z wejściem zerującym 10 drugiego przerzutnika 3 oraz wejściem głównym 11 pierwszej bramki 6, jak i wejściem jedynkowym 12 trzeciego przerzutnika 4. Wyjście normalne 13 drugiego przerzutnika 3 jest połączone z wejściem głównym 14 drugiej bramki 7 i wejściem jedynkowym 15 czwartego przerzutnika 5. Wyjście 16 pierwszej bramki 6 połączone jest z wejściem jedynkowym 17 drugiego przerzutnika 3.

Wyjście 22 drugiej bramki 7 połączone jest z wejściem zerującym 23 trzeciego przerzutnika 4, natomiast wyjście komplementarne 18 tego przerzutnika połączone jest z wejściem sterującym 19 pierwszej bramki 6. Wyjście normalne 20 trzeciego przerzutnika 4 połączone jest z wejściem zerującym 21 czwartego przerzutnika 5. Wyjście komplementarne 24 czwartego przerzutnika 5 połączone jest z wejściem sterującym 25 drugiej bramki 7.

Dekada licząca przedstawiona na fig. 2 posiada wejście dla impulsów zliczanych 1 w postaci symetrycznego wejścia 8 pierwszego przerzutnika 2. Wyjście normalne 9 pierwszego przerzutnika 2 połączone jest z wejściem zerującym 10 drugiego przerzutnika 3 oraz wejściem głównym 11 pierwszej bramki 6 jak i wejściem jedynkowym 12 trzeciego przerzutnika 4. Wyjście normalne 13 drugiego przerzutnika 3 połączone jest z wejściem głównym 14 drugiej bramki 7 i wejściem jedynkowym 15 czwartego przerzutnika 5. Wyjście 16 pierwszej bramki 6 połączone jest z wejściem jedynkowym 17 drugiego przerzutnika 3.

Wyjście 22 drugiej bramki 7 połączone jest z wejściem zerującym 23 trzeciego przerzutnika 4. Wyjście normalne 20 trzeciego przerzutnika 4 połączone jest z wejściem sterującym 19 pierwszej bramki 6 i wejściem zerującym 21 czwartego przerzutnika 5. Wyjście normalne 26 czwartego przerzutnika 5 połączone jest z wejściem sterującym 25 drugiej bramki 7. W licznikach z fig. 1 i 2 przebiegi o częstotliwości obniżonej dziesięciokrotnie można pobierać do dalszej części łańcucha liczników na przykład z wyjścia 27 licznika będącego wyjściem normalnym 26 czwartego przerzutnika 5. Wyjścia wszystkich przerzutników są na przykład połączone

poprzez deszyfrator (nie pokazany na rysunku) z urządzeniem indykującym stan dekady.

Na fig. 1 i 2 przerzutniki bistabilne oznaczono czworokątami, w których zaznaczono dwa wyjścia: normalne $\bar{a}$ oraz komplementarne $\bar{a}$ i dwa wejścia: jedynekowe oznaczone $\bar{b}$ oraz zerujące oznaczone $\bar{b}$. Przerzutnik znajdujący się w stanie 0 podaje na swe wyjście normalne $\bar{a}$ stan 0, zaś na swe wyjście komplementarne $\bar{a}$ stan 1. Zmiana stanu przerzutnika z 0 na 1 nastąpi jeżeli na wejściu jedynekowym $\bar{b}$ nastąpi zmiana sygnału z 1 na 0. Przerzutnik znajdujący się w stanie 1 podaje na wyjście normalne $\bar{a}$ stan 1, zaś na wyjście komplementarne $\bar{a}$ stan 0.

Stan przerzutnika znajdującego się w stanie 1 zmieni się na 0, jeżeli na wejściu zerującym $\bar{b}$ nastąpi zmiana sygnału z 1 na 0. W przypadku zmiany sygnału z 1 na 0 jednocześnie na obu wejściach jedynekowym $\bar{b}$ i zerującym $\bar{b}$ przerzutnika, stan przerzutnika zmieni się na przeciwny. Są to więc przerzutniki typu J—K. Zmiana sygnału z 1 na 0 na wejściu symetrycznym 8 przerzutnika 2 powoduje zmianę stanu tego przerzutnika na przeciwny. Zmiana sygnału z 1 na 0 na wejściu głównym 11 pierwszej bramki 6 z fig. 1 powoduje chwilową lub stałą zmianę sygnału z 1 na 0 na jej wyjściu 16 jedynie wówczas, gdy na wejściu sterującym 19 bramki 6 panuje sygnał 0. Wszystkie inne kombinacje sygnałów na wejściach głównym 11 i sterującym 19 pierwszej bramki 6 z fig. 1 nie dają na wyjściu 16 bramki 6 sygnału, który zmieniłby stan przerzutnika 3. Bramka 7 z fig. 1 działa analogicznie do bramki 6 z fig. 1, przy czym rolę wejścia 11 pełni wejście 14, zaś rolę wejścia 19 pełni wejście 25. Stany wejść i wyjść pierwszej bramki 6 z fig. 1 podano w tabeli na fig. 3, zaś drugiej bramki 7, z fig. 1 podano w tabeli na fig. 4 rysunku.

Zmiana sygnału z 1 na 0 na wejściu głównym 11 pierwszej bramki 6 z fig. 2 powoduje chwilową lub stałą zmianę sygnału z 1 na 0 na jej wyjściu 16 jedynie wówczas, gdy na wejściu sterującym 19 bramki 6 panuje sygnał 1. Wszystkie inne kombinacje sygnałów na wejściach głównym 11 i sterującym 19 bramki 6 z fig. 2 nie dają na wyjściu 16 bramki 6 sygnału, który zmieniłby stan przerzutnika 3. Bramka 7 z fig. 2 działa analogicznie do bramki 6 z fig. 2, przy czym rolę wejścia 11 pełni wejście 14, zaś rolę wejścia 19 pełni wejście 25. Stany wejść i wyjść pierwszej bramki 6 z fig. 2 podano w tabeli na fig. 5, zaś drugiej bramki 7 — w tabeli na fig. 6.

Licznik dziesiętny przedstawiony na fig. 1 i fig. 2 pracuje w sposób podany poniżej. Przed przyjściem na wejście licznika 1 impulsów wejściowych wszystkie przerzutniki znajdują się w stanie 0. Pierwszy impuls na wejściu 1 licznika zmienia stan pierwszego przerzutnika 2 z 0 na 1, zaś następny z 1 na 0. Pierwsza bramka 6 jest jeszcze zamknięta, wobec czego drugi przerzutnik 3 nie zmienia stanu. Przy drugim impulsie wejściowym stan trzeciego przerzutnika 4 zmienia się z 0 na 1. Trzeci impuls wejściowy zmienia stan tylko pierwszego przerzutnika 2 z 0 na 1. Czwarty impuls

wejściowy zmienia stan pierwszego przerzutnika 2 z 1 na 0, a to z kolei zmienia stan drugiego przerzutnika 3 z 0 na 1. Piąty impuls wejściowy zmienia stan pierwszego przerzutnika 2 z 0 na 1, zaś szósty z 1 na 0. To z kolei zmienia stan drugiego przerzutnika 3 z 1 na 0 i czwartego przerzutnika 5 z 0 na 1. Trzeci przerzutnik 4 nie może zmienić stanu, gdyż druga bramka 7 jest zamknięta. Siódmy impuls wejściowy zmienia stan pierwszego przerzutnika 2 z 0 na 1, zaś ósmy z 1 na 0. Przy ósmym impulsie wejściowym drugi przerzutnik 3 zmienia stan z 0 na 1.

Dziewiąty impuls wejściowy zmienia stan pierwszego przerzutnika 2 z 0 na 1, zaś dziesiąty z 1 na 0. Przy dziesiątym impulsie wejściowym przerzutniki drugi 3, trzeci 4 i czwarty 5 zmieniają stan z 1 na 0. Po dziesiątym impulsie wejściowym wszystkie przerzutniki dekady znajdują się w stanie 0 i cykl pracy dekady może rozpocząć się od nowa. Sygnał powstający w wyniku zmiany stanu przerzutników trzeciego 4 lub czwartego 5 przy dziesiątym impulsie wejściowym może być wykorzystany do pobudzenia następnego dziesiątego licznika w łańcuchu.

Wyżej opisane zmiany stanu przerzutników w czasie cyklu pracy dekady podano na fig. 7.

Zastrzeżenia patentowe

1. Licznik dziesiętny szybkoliczący, składający się z czterech przerzutników bistabilnych, z których pierwszy jest wyposażony w wejście dla sygnału zliczanego, przy czym stan przerzutnika znajdującego się w stanie 0 zmienia się na 1, jeżeli na jego wejściu jedynekowym nastąpi zmiana sygnału z 1 na 0, zaś stan przerzutnika znajdującego się w stanie 1 zmieni się na 0, jeżeli na jego wejściu zerującym nastąpi zmiana sygnału z 1 na 0, oraz stan przerzutnika zmieni się na przeciwny, jeżeli zmianę sygnału z 1 na 0 nastąpi jednocześnie na obu wejściach, jedynekowym i zerującym przerzutnika, znamienny tym, że jest zaopatrzony w dwie bramki pierwszą (6) i drugą (7), przy czym wyjście normalne (9) pierwszego przerzutnika (2) połączone jest z wejściem zerującym (10) drugiego przerzutnika (3) i wejściem głównym (11) pierwszej bramki (6) oraz wejściem jedynekowym (12) trzeciego przerzutnika (4), zaś wyjście normalne (13) drugiego przerzutnika (3) połączone jest z wejściem głównym (14) drugiej bramki (7) i wejściem jedynekowym (15) czwartego przerzutnika (5), a wyjście (16) pierwszej bramki (6) połączone jest z wejściem jedynekowym (17) drugiego przerzutnika (3), natomiast wyjście (22) drugiej bramki (7) połączone jest z wejściem zerującym (23) trzeciego przerzutnika (4), oraz wyjście normalne (20) trzeciego przerzutnika (4), połączone jest z wejściem zerującym (21) czwartego przerzutnika (5), przy czym jedno z wyjść trzeciego (4) lub czwartego przerzutnika (5) jest połączone najkorzystniej ze współpracującym z licznikiem kolejnym następnym licznikiem łańcucha, zaś wyjścia wszystkich przerzutników są najkorzystniej połączone poprzez deszyfrator z urządzeniem indykującym stan licznika.

2. Licznik według zastrz. 1, **znamienny tym**, że wyjście komplementarne (18) trzeciego przerzutnika (4) połączone jest z wejściem sterującym (19) pierwszej bramki (6), zaś wyjście komplementarne (24) czwartego przerzutnika (5) połączone jest z wejściem sterującym (25) drugiej bramki (7).

3. Licznik według zastrz. 1, **znamienny tym**, że wyjście normalne (20) trzeciego przerzutnika (4) połączone jest z wejściem sterującym (19) pierwszej bramki (6), zaś wyjście normalne (26) czwartego przerzutnika (5) połączone jest z wejściem sterującym (25) drugiej bramki (7).

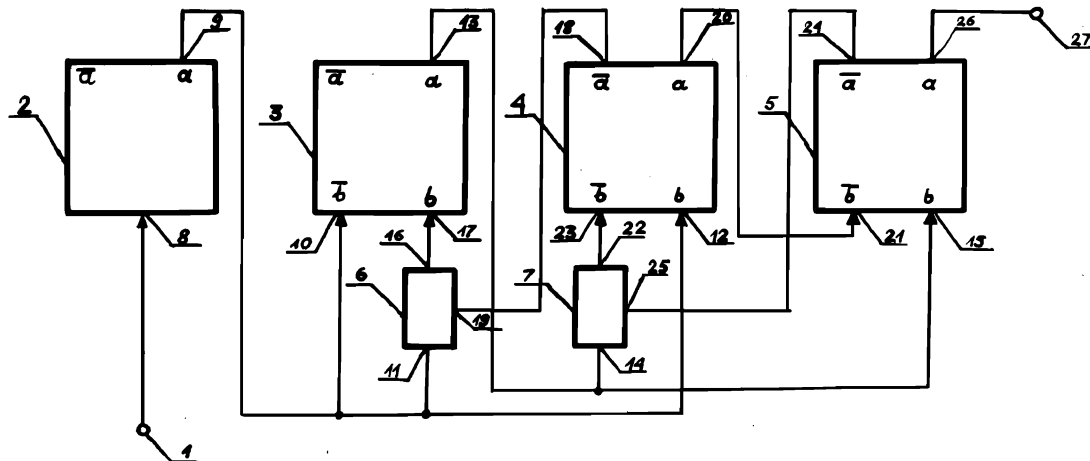


Fig. 1

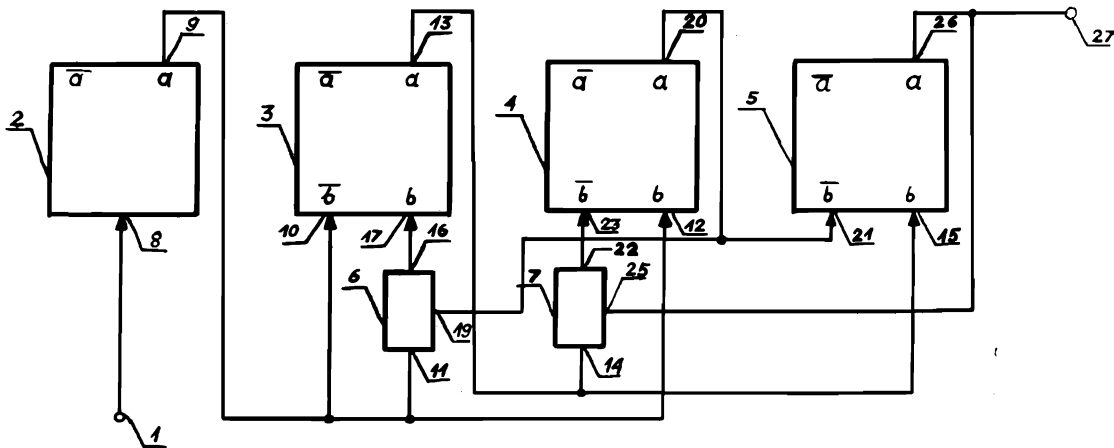


Fig. 2

Tabela stanów lewej bramki <u>6</u> z fig. 1		
Wejście 11	Wejście 19	Wyjście 16
0	0	1 lub 0
0	1	1
0 → 1	0	1
0 → 1	1	1
1	0	1
1	1	1
1 → 0	0	1 → 0
1 → 0	1	1

Fig. 3

Tabela stanów lewej bramki <u>6</u> z fig. 2		
Wejście 11	Wejście 19	Wyjście 16
0	0	1
0	1	1 lub 0
0 → 1	0	1
0 → 1	1	1
1	0	1
1	1	1
1 → 0	0	1
1 → 0	1	1 → 0

Fig. 5

Tabela stanów prawej bramki <u>7</u> z fig. 1		
Wejście 14	Wejście 25	Wyjście 22
0	0	1 lub 0
0	1	1
0 → 1	0	1
0 → 1	1	1
1	0	1
1	1	1
1 → 0	0	1 → 0
1 → 0	1	1

Fig. 4

Tabela stanów prawej bramki <u>7</u> z fig. 2		
Wejście 14	Wejście 25	Wyjście 22
0	0	1
0	1	1 lub 0
0 → 1	0	1
0 → 1	1	1
1	0	1
1	1	1
1 → 0	0	1
1 → 0	1	1 → 0

Fig. 6

Tabela stanów przerzutników i bramek dekady							
L.p. impulsu wejściowego	Stan						dekady
	przerzutników				bramek		
	2	3	4	5	6	7	
0 ^{po} skasowaniu	0	0	0	0	zamknięta	zamknięta	0
1	1	0	0	0	zamknięta	zamknięta	1
2	0	0	1	0	otwarta	zamknięta	2
3	1	0	1	0	otwarta	zamknięta	3
4	0	1	1	0	otwarta	zamknięta	4
5	1	1	1	0	otwarta	zamknięta	5
6	0	0	1	1	otwarta	otwarta	6
7	1	0	1	1	otwarta	otwarta	7
8	0	1	1	1	otwarta	otwarta	8
9	1	1	1	1	otwarta	otwarta	9
10	0	0	0	0	zamknięta	zamknięta	10

Fig. 7