

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成28年2月4日(2016.2.4)

【公開番号】特開2013-251884(P2013-251884A)

【公開日】平成25年12月12日(2013.12.12)

【年通号数】公開・登録公報2013-067

【出願番号】特願2013-5168(P2013-5168)

【国際特許分類】

H 03 K	17/687	(2006.01)
G 06 F	1/32	(2006.01)
H 01 L	29/786	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	21/822	(2006.01)
H 01 L	27/04	(2006.01)
H 03 K	17/00	(2006.01)
G 06 F	15/78	(2006.01)

【F I】

H 03 K	17/687	A
G 06 F	1/00	3 3 2 B
H 01 L	29/78	6 1 8 B
H 01 L	29/78	6 1 8 Z
H 01 L	27/04	F
H 03 K	17/00	A
G 06 F	15/78	5 1 0 P

【手続補正書】

【提出日】平成27年12月10日(2015.12.10)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1のスイッチと電気的に接続された第1のCPUと、

第2のスイッチと電気的に接続されたメモリと、

第3のスイッチと電気的に接続された信号処理回路と、

コントローラと、を有する半導体装置であって、

前記信号処理回路は、前記第1のCPUの演算データ信号を変換する手段を有し、

前記第1のスイッチ、前記第2のスイッチ及び前記第3のスイッチのそれぞれは、電源線と電気的に接続され、

前記コントローラは、前記第1のスイッチ、前記第2のスイッチ及び前記第3のスイッチを制御する手段を有する半導体装置。

【請求項2】

第1のスイッチと電気的に接続された第1のCPUと、

第2のスイッチと電気的に接続されたメモリと、

第3のスイッチと電気的に接続された信号処理回路と、

第2のCPUと、を有する半導体装置であって、

前記信号処理回路は、前記第1のCPUの演算データ信号を変換する手段を有し、

前記第1のスイッチ、前記第2のスイッチ及び前記第3のスイッチのそれぞれは、電源線と電気的に接続され、

前記第2のC P Uは、前記第1のスイッチ、前記第2のスイッチ及び前記第3のスイッチを制御する手段を有する半導体装置。

【請求項3】

前記第1のC P Uに電源電圧を印加し始めた後に、

前記信号処理回路に前記電源電圧を印加し始めるように、前記第2のC P Uが第3のスイッチを制御する請求項2に記載の半導体装置。

【請求項4】

前記第1のC P Uが前記演算データ信号を出力した後に、

前記第1のC P Uに電源電圧を印加することを止めるように、前記第2のC P Uが第3のスイッチを制御する請求項2に記載の半導体装置。

【請求項5】

前記第1のスイッチ、前記第2のスイッチ及び前記第3のスイッチのそれぞれは、前記第2のC P Uが使用するプログラムによって制御される請求項2に記載の半導体装置。

【請求項6】

第1のスイッチと電気的に接続されたC P Uと、

第2のスイッチと電気的に接続された第1のメモリと、

第3のスイッチと電気的に接続された画像処理回路と、

第4のスイッチと電気的に接続された第2のメモリと、

コントローラと、を有し、

前記第1乃至第4のスイッチは、電源と電気的に接続され、

前記コントローラは、前記第1乃至第4のスイッチを制御する機能を有し、

前記コントローラに、タッチパネルコントローラの出力信号のデータを入力し、

前記第1のスイッチをオン状態にすることにより、前記C P Uに対する電源電圧の供給を開始し、

前記第2のスイッチをオン状態にすることにより、前記第1のメモリに対する電源電圧の供給を開始し、

前記第1の信号を前記C P Uに入力し、

前記C P Uが前記第1の信号を含むデータと前記第1のメモリのデータとに基づいて演算処理を行い、

前記第3のスイッチをオン状態にすることにより、前記画像処理回路に対する電源電圧の供給を開始し、

前記第4のスイッチをオン状態にすることにより、前記第2のメモリに対する電源電圧の供給を開始し、

前記C P Uの演算結果を前記画像処理回路に出力し、

前記第2のスイッチをオフ状態にすることにより、前記第1のメモリに対する電源電圧の供給を停止し、

前記第1のスイッチをオフ状態にすることにより、前記C P Uに対する電源電圧の供給を停止し、

前記画像処理が前記演算結果をディスプレイコントローラに出力する信号に変換し、
前記第4のスイッチをオフ状態にすることにより、前記第2のメモリに対する電源電圧の供給を停止し、

前記第3のスイッチをオフ状態にすることにより、前記画像処理回路に対する電源電圧の供給を停止することを特徴とする半導体装置。

【請求項7】

前記第1のC P Uは、

前記第1のC P Uに電源電圧が供給される期間にデータを保持する第1の記憶回路と、
前記第1のC P Uに電源電圧が供給されない期間にデータを保持する第2の記憶回路と、
を有し、

前記第2の記憶回路は、電界効果トランジスタを有し、

前記電界効果トランジスタのチャネル形成領域は、酸化物半導体を有する請求項1乃至請求項6のいずれか一項に記載の半導体装置。

【請求項8】

前記信号処理回路は、

前記信号処理回路に電源電圧が供給される期間にデータを保持する第1の記憶回路と、前記信号処理回路に電源電圧が供給されない期間にデータを保持する第2の記憶回路と、を有し、

前記第2の記憶回路は、電界効果トランジスタを有し、

前記電界効果トランジスタのチャネル形成領域は、酸化物半導体を有する請求項1乃至請求項6のいずれか一項に記載の半導体装置。