(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. [6]
H01L 21/31

(45) 공고일자 2002년04월24일
(11) 등록번호 10-0333996
(24) 등록일자 2002년04월11일

(21) 출원번호 10-1999-0008027
(22) 출원일자 1999년03월11일

(65) 공개번호 특1999-0077766
(43) 공개일자 1999년10월25일

(30) 우선권주장 60/077,720 1998년03월12일 미국(US)
09/205,840 1998년12월04일 미국(US)

(73) 특허권자 루센트 테크놀러지스 인크
미합중국 뉴저지 머레이 힐 마운틴 애비뉴 600 (우편번호 : 07974-0636)

(72) 발명자 파이치엔-싱
미국,뉴저지08807,브리지워터,맥내브코트5
쭈웨이
미국,뉴저지07059,워렌,슈어맨테러스4

(74) 대리인 이병호

심사관 : 신창우

(54) 불소화된 다이아몬드형 탄소를 포함하는 장치 및 그 제조 방법

요약

탄소와 불소를 포함하는 소스(들)를 사용하는 이온 빔 침착이 장치 내에 불소화된 다이아몬드형 탄소층을 형성하기 위해 사용되고, FDLC 층은 적어도 400℃의 열적 안정성과 함께 3.0 이하의 유전 상수를 나타낸다. 이온 빔 침착 동안, 탄소 의 고유 특성으로 인해, 탄소 원자는 기판의 표면에서 결합하여 sp^1, sp^2 및 sp^3 결합들의 모든 가능한 조합을 형성하게 된다. 그러나, 이온 빔 에칭이 침착과 함께 발생하여, 약한 탄소 구조의 원자들 - 카바인과 그라파이트 - 이 우선적으로 제거된다. 이것은, 구조 내에서 일부 탄소 원자를 대신하는 불소 원자와의 다이아몬드형 sp^3 결합 구조의 형성을 유도하고, 이 구조는 바람직한 층의 특성들을 제공한다.

대표도
도 8

색인어
이온 빔 침착

명세서

도면의 간단한 설명

도 1a 내지 도 1c는 무늬 장식 공정도.

도 2a 내지 도 2c는 이중 무늬 장식 공정도.

도 3은 이온 빔 침착 대 플라즈마 침착 공정에서의 이온 에너지 폭 사이의 차이를 나타내는 도면.

도 4는 본 발명의 일 실시예를 나타내는 도면.

도 5는 본 발명의 부가적인 실시예를 나타내는 도면.

도 6은 본 발명의 다른 실시예를 나타내는 도면.

도 7은 본 발명의 또 다른 실시예를 나타내는 도면.

도 8은 본 발명에 따른 부분적인 장치 구조도.

* 도면의 주요 부분에 대한 부호의 설명 *

10 : 기판 12, 22 : 절연층

14 : 포토레지스터 패턴 16, 32 : 전도성 금속

18 : 금속 비어 20 : 절연 기판

26 : 포토레지스터 층 28 : 개구

42, 52, 53 : 이온 소스 44, 66, 72 : 기판

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

관련 문헌

본 발명은 1998년 3월 12일 출원된 60/077720호의 우선권을 주장한다.

발명의 분야

본 발명은 낮은 유전 상수의 불소화된 탄소 물질들(low dielectric constant fluorinated carbon materials)에 관한 것이다.

관련 분야의 설명

장치 집적밀도들이 향상되고 회로 크기들이 감소함에 따라, 몇몇 문제점들이 발생하게 되었다. 예를들면, 더 작은 배선 크기들은 금속 배선들의 저항을 증가시키고, 배선간의 더 좁은 간격은 상기 배선 사이의 커패시턴스를 증가시키게 된다.

이렇게 증가된 저항 및 커패시턴스는 전파 지연(propagation delay), 누화(crosstalk) 노이즈, 및 전력 손실의 문제점을 유발한다. 또한, 더 작은 특징적인 크기들로 인해 장치 속도가 증가함에 따라, 증가된 저항률 및 커패시턴스로 인해 야기되는 저항-커패시턴스(resistance-capacitance; RC) 지연은 전체 칩 성능을 제한하는 전체 지연(트랜지스터 지연+상호접속 지연(interconnect delay))의 주요 부분이 될 것이다. 따라서 집적회로 어플리케이션들에서 증가된 저항 및 커패시턴스의 효과를 감소시키는 것이 바람직하다.

이들 문제점들을 처리하기 위해서, 대안적인 아키텍쳐들 뿐만 아니라 금속 배선과 층간 유전체들(interlayer dielectrics; ILD)로서 사용하기 위한 새로운 물질이 현재의 Al(Cu) 및 SiO_2 상호접속 기술(interconnect technology)을 대체하기 위해 제안되어 있다. 이들 대안적인 아키텍쳐들은 층간 유전체 및/또는 구리와 같은 저저항 도체로서 낮은 유전상수(κ 3) 물질의 도입을 필요로 할 것이다.

SiO_2를 대체하는 낮은 κ의 물질들을 구현하기 위해서, 미래의 BEOL(backend-of-the-line) 상호 접속 아키텍처들을 위해 두 개의 기본적인 접근 방식들이 개발되고 있다. 그 첫 번째 방식은, Al(Cu)이 먼저 패턴화되고, 그 다음 낮은 κ의 유전체 물질이 (a) 전체 기판 상에 침착되고 금속 배선의 레벨로 평탄화되거나 (b) 패턴화된 라인들의 다음에 직접 침착되는, 현재의 공정을 개선하는 것이다.

두 번째 방식은 무늬 장식 공정(damascene process)에 기초하는데, 여기서 금속은 유전 물질로 패턴화된 배선 채널들(wiring channels)로 침착된다. 상기 무늬 장식 공정은 Cu 금속화(metallization)의 구현에 특히 적합하다. 통상적인 무늬 장식 공정은 도 1a 내지 도 1c에 반영되어 있다. 절연층(12)은 이전에 침착된 절연 기판(10)위로 침착된다. 도 1a에 반영된 바와 같이, 포토레지스트 패턴(14)이 절연층(12) 상에 형성되고, 그 다음 상기 절연층(12) 내에 개구들이 에칭된다. 그 다음, 도 1b에 도시된 바와 같이, 일반적으로 스퍼터링 또는 화학 증착(chemical vapor deposition)에 의해 전도성 금속(16), 예를들면 알루미늄이 상기 트렌치들 내에 침착되어 배선을 형성하게 된다. 침착된 금속(16)의 평탄화 후, 상기 단계들이 반복되어, 도 1c에 도시된 바와 같이, 배선(16)을 연결하는 금속 비어(metal vias; 18)들을 갖는 다층 구조를 형성한다. 소위 이중 무늬 장식 공정(dual damascene process)이 또한 존재한다. 도 2a 내지 도 2c에 도시된 바와 같이, 이중 무늬 장식 공정은 전도성 비어와 전도성 배선의 동시적 형성을 수반하고, 따라서 단일의 무늬 장식 공정보다 더 적은 단계들을 포함하게 된다. 특히, 도 2a에 도시된 바와 같이, 절연층(22)은 이전에 침착된 절연 기판(20) 상에 침착되고, 그 다음 종래의 포토리소그래픽 방법에 의해 패턴화되어 의도된 폭의 비어(via)인 제 1의 개구(24)를 형성하게 된다. 그 다음, 도 2b에 도시된 바와 같이, 포토레지스트 층(26)이 침착되어 의도된 폭의 배선 트렌치인 제 2의 개구(28)를 형성한다. 에칭인, 통상적으로 반응 이온 에칭(reactive ion etching; RIE)이 수행되어 비어와 배선 트렌치들(30)을 형성한다. 그 다음, 도 2c에 도시된 바와 같이, 전도성 금속(32)이 스퍼터링 또는 화학 증착과 같은 방법에 의해 침착되어 비어와 배선을 동시에 형성한다.

새로운 낮은 κ의 물질은 다양한 전기적, 화학적, 기계적 및 열적 특성을 바람직하게 나타낸다. 이들 특성들은 낮은 유전 상수, 높은 열적 안정성, 양호한 점착력, 낮은 스트레스, 양호한 기계적 강도, 실리콘과 정합된 CTE(열 팽창 계수; coefficient-of-thermal-expansion), 에칭 가능성 및 에칭 선택도,낮은 수분 흡수성, 높은 열전도성, 낮은 누설 전류, 높은 브레이크다운 강도, 및 제조 용이성을 포함한다. 이들 기준 일부 또는 전부를 충족시키는 다양한 물질들이 제안되었다. 상기 물질은 통상적으로 화학 증착(CVD) 또는 스핀온 코팅(spin-on-coating)에 의해 생성된다. CVD에 의해 생성된 물질은 불소화된 SiO_2 유리(fluorinated SiO_2 glass)(κ =3.5), 불소화된 비정질 탄소(fluorinated amorphous carbon), 및 파릴렌과 폴리나프탈렌군, 및 폴리테트라플루오르에틸렌(polytetrafluoroethylene; PTFE)과 같은 폴리머(비불소화 (nonfluorinated)된 폴리머들에 대해서 κ =2.7-3.5이고, 불소화된 폴리머에 대해서 κ =1.8-3.0)를 포함한다. 스핀온 코팅에 의해 침착된 물질들은 크세로겔들(xerogels) 또는 에어로겔들과 같은 다공성 물질들, 유기 폴리머들, 무기 폴리머들, 및 무기-유기 하이브리드들을 포함한다. 유기 물질들은 통상적으로 무기 물질들보다 낮은 유전 상수를 제공하지만 산소 플라즈마에 대해 낮은 저항, 낮은 열적 안정성, 낮은 기계적 강도, 및 열악한 점착력을 나타내며, 비어 손상(via poisoning)을 유발하기 쉽다.

불소화된 비정질 탄소(a-C:F)는 낮은 κ ILD 물질에 대한 유망한 후보로서 최근에 특별한 관심을 끌고 있다. 탄화 수소들(예를들면 CH_4, C_2H_2)와 탄화불소들(fluorocarbons)(예를들면 CF_4, C_2F_6, C_4F_8)의 소스 화합물(source compounds)을 사용하여 화학 증착 기술에 의해 침착된 비정질 C:F 층들은 유용한 유전 상수를 나타낸다. 특히, 2.1 내지 2.8의 유전 상수를 갖는 a-C:F 층은 평행판 플라즈마 강화 CVD(parallel-plate plasma enhanced CVD)와 고밀도 플라즈마(high density plasma; HDP) CVD 둘 다를 사용하여 침착된다(K. Endo 및 T. Tatsumi에 의한 J. Appl. Phys., 78, 1370(1995); Y.Matsubara 등에 의한 IEEE IEDM 1996, p. 14.6.1; A. Grill 등에 의한 Mat. Res. Soc. Symp. Proc., Vol. 443, p. 155(1997); 및 K. Endo와 T. Tatsumi, Appl. Phys. Lett. 68,2864(1996)을 참조하라).

CVD 공정이 유용한 결과를 제공하는 반면에, 그 공정은 수반되는 가스들로 인한 복잡한 화학 작용들을 수반하고, 급상승된 온도들을 요구하며, 가스상 반응들(gas phase reactions)에 의해 유발되는 불순물과 입자 오염의 영향을 받기 쉽다는 단점을 갖는다. 또한, CVD에 의해 생성되는 a-C:F 층은 SiO_2에 대해 열악한 점착력을 나타내며, 따라서 점착을 향상시키기 위한 부가적인 버퍼층을 필요로 한다. 이러한 버퍼층에 대한 요구는 제조 단가를 상승시키고 장치 공정과 동작을 보다 복잡하게 한다. CVD a-C:F 층은 또한 탄화수소 소스들(예를들면, CH_4, C_2H_2)의 사용으로 인한 수소 불순물들을 포함한다. 이러한 수소 불순물들은, C-F 결합과 비교하여 C-H 결합의 상대적인 약화, 및 C-C 교차 연결된 구조(C-C cross-linked structure)의 수소의 붕괴로 인해, 열적 안정성을 감소시킴으로써 결과적으로 발생하는 물질의 유용성을 저하시키게 된다. 또한, CVD는 일반적으로 많은 sp^3 결합 탄소(sp^3 bonded carbon)를 제공하기에는 불충분하며, 이것은 바람직한 특성을 제공하지만, 대신 상당한 양의 층구조의 그라파이트형 sp^2 결합 탄소를 제공한다.

이들 CVD와 관련된 문제점에 대한 부분적인 해결책의 시도는 T. Amano 등에 의한 「Preparation of fluorinated amorphous carbon(a-C:F) by magnetron sputtering, 58th conference on Applied Physics of Japan, 1997」에 개시되어 있다. 상기 저자들은 필수적인 하이브리드 CVD/스퍼터링 접근법(반응성 스퍼터링)을 상술하는데 여기서 가스상태의 불소 소스와 고체 탄소 소스가 사용되어 a-C:F 층을 형성한다. 이러한 접근법들은 수소 불순물들에 의해 생성되는 문제점들을 해결하지만, CVD 공정들에서 마주치게 되는 다른 문제점들을 해결하지 못한다.

따라서, 다른 필요한 특성들 함께, 저유전 상수, 높은 열적 안정성 및 높은 유전체 브레이크다운 강도(high dielectric breakdown strength)를 나타내는 불소화된 탄소층이 요구된다.

발명이 이루고자 하는 기술적 과제

본 발명에 따르면, 탄소 및 불소를 포함하는 소스 또는 소스들을 사용하는 이온 빔 침착이 사용되어 불소화된 다이아몬드형 탄소(fluorinated diamond-like carbon; FDLC) 층이 장치 내에 형성되고, 상기 FDLC 층은 바람직한 유전체 특성과 열적 안정성을 나타낸다. (다이아몬드형 탄소는 sp^2와 sp^3 결합 탄소 원자의 망상 조직(network)을 갖는 구조를 나타내며, 여기서 상기 구조에서 적어도 약 10%의 탄소-탄소 결합은 (NMR 또는 라만 분광기(Raman spectroscopy)에 의해 결정되는) sp^3 결합이다. 이온 빔 침착은 일반적으로 「J. Harper, Ion Beam Deposition(Ch. II-5), Thin Film Process, J. Vossen et al., eds., Academic Press, 1978」에서 논의되는데, 그 내용은 본원에서 참조 문헌으로 통합되었다. 다이아몬드형 탄소를 형성하기 위한 이온 빔 침착의 사용은 예를들면 S. Aisenberg와 R. Chabot에 의한 J. Appl. Phys., Vol. 42, 1971 at 2953; 및 E. Spencer 등에 의한 Appl. Phys. Lett., Vol. 29, 1976, at 118에 개시되는데, 그 내용은 본원에서 참조문헌으로 통합되었다. 층은 그 물질이 장치내에서 연속 또는 불연속 층으로서 존재하는 물질을 나타낸다. 열적 안정성은 10분의 노출 후에 물질이 5wt.% 미만의 손실을 나타내는 온도를 나타낸다). 따라서 본 발명은, 적어도 400℃, 유익하게는 450℃의 열적 안정성과 함께, 3.0 이하, 유익하게는 2.5 이하의 유전 상수를 나타내는 FDLC 층을 갖는 장치(article)를 제공한다.

이온 빔 침착에 의해 생성되는 FDLC 구조의 유익한 특성들은 성장 층(growing layer)이 높은 동적 상태로 귀착되는 점인데, 상기 성장 층은 높은 에너지의 탄소 및 불소 이온에 의한 충격(bombardment)에 기인하며 층의 표면에서 확산 공정들, 상 변이들 및 화학적 반응들을 자극하는 운동 에너지 및 운동량의 결과적인 전송에 기인하는 침착 및 스퍼터링의 결합을 겪게 된다. 특히, 이온 빔 침착 공정에서, 제어된 구성과 에너지 및 플럭스의 탄소와 불소를 포함하는 이온 빔 또는 빔들은 기판 상으로 향하게 된다. 탄소의 고유한 화학적 성질로 인해, 탄소 원자는 기판의 표면에서 결합하여 sp^1, sp^2 및 sp^3 결합들으로 이루어진 모든 가능한 조합을 형성하게 된다. 예를들면, 카바인(carbyne)의 동소체들이 탄소 sp^1 결합들을 갖는 불안정한 선형 사슬로서 형성되고, 6각형 그라파이트가 평면의 sp^2 결합으로 형성되며, 4면체의 sp^3 결합이 다이아몬드형 구조의 형성으로 나타나게 된다. 높은 에너지의 이온 빔 침착동안, 이온 빔 에칭이 침착과 함께 일어난다. 약한 탄소 구조의 원자들, 특히 카바인은 일부 그라파이트(및 다양한 물리적으로 흡수된(physisorbed) 잔여 가스들 및 불순물들)과 함께 우선적으로 제거되어, 구조 내에서 불소 원자들이 일부 탄소 원자들을 대신하여, 증가된 양의 다이아몬드형 sp^3 구조를 유발하게 된다.

이온 빔 침착 공정의 중요한 양상은, 높은 진공 상태 하에서, 잘 정의된 에너지와 좁은 에너지 폭으로 이루어진 넓은 이온 빔을 사용한다는 점이다. (스퍼터링과 같은) 중성의 입자들로부터의 침착과는 달리, 하전된 입자 빔들의 침착은 침착 에너지에 대한 직접적인 제어의 중요한 이점을 제공하며, 이것은, 희망하는 층 구조와 특성에 따라, 종 에너지(species energy)에서의 조정을 가능하게 한다. 또한, 입사 이온 에너지 폭은, 도 3에 개략적으로 도시된 바와 같이, 종래의 플라즈마 침착 조건(통상적으로 100eV) 하에서 얻어지는 것보다 이온 빔 공정에서 더 좁다(10eV 미만). 좁은 빔 에너지 폭은 sp^3 결합의 교차 연결 구조를 얻는데 중요하다. 특히, 상대적으로 낮은 에너지에서 도달하는 종(species)은 물리적으로 흡수되기 쉽고 그들의 에너지와 이동성은 다이아몬드 상을 형성하기 위한 에너지 장벽을 극복하기에는 불충분하여, 약한 탄소 구조로 나타나게 된다. 한편, 상대적으로 높은 에너지에서 도달하는 종(species)은 흡수 제거되고(desorb), 재 스퍼터링하며(re-sputter) 심지어 구조 손상과 성장 막 표면에 대한 저하를 유발하여, 결함이 더 많은 그라파이트성 막을 나타내게 된다. 중간 에너지(그 정확한 값은 처리 화학물과 다른 파라미터에 민감하다)에서, 상기 종(species)은 sp^3 구조를 형성하고 원자들을 적절한 격자 지점으로 가져가기에 충분한 에너지(분리 및 화학 흡착(chemisorption)에 필요한 것 이상)를 가질 것으로 기대되지만, 층을 형성하는데 손상을 줄 만큼 높지는 않다.

또한, CVD와 스퍼터링 공정과는 달리, 이온 빔 침착 중의 기판은 본질적으로 이온 발생 공정과는 분리되어 있다. 이것은, 기판 온도, 가스 압력, 침착 각도 및 성장 막의 입자 충격의 형태와 같은 공정 파라미터를 제어하고 최적화하는데 큰 유용성을 제공할 뿐만 아니라, 이온 빔 전류 및 에너지에 대한 독립적인 제어를 가능하게 한다. 또한, 기판이 플라즈마로부터 분리되기 때문에, 기판은 높은 에너지의 전자에 의한 충격을 받지 않게 되고, 플라즈마로부터의 방사와의 상호작용이 감소된다. 최종적인 결과는 CVD 플라즈마 방법들과 비교해서 이온 빔 침착에 대해 기판의 온도가 감소된다는 것이다. 상기 이온 빔 침착은 또한 (약 10^{-3} 토르에서 수행되는) 종래의 CVD 및 스퍼터링 기술과 비교해서 더 낮은 압력(예를들면, 약 10^{-4} 내지 약 10^{-5} 토르)에서 발생한다는 것이다. 감소된 침착 압력은 막 구조에서 구멍(pinhole)(이것은 누설 전류와 브레이크다운 강도에 유해하다)을 감소시키고, 또한 입자 생성과 오염을 감소시킨다. 또한 이온 빔 침착의 더 낮은 압력은 기판으로 향하는 이온들과의 가스 충돌을 감소시키는데, 이러한 충돌은 막 표면에 충돌하는 이온 에너지를 바람직하지 않게 저하시킨다.

따라서, 본 발명은 저유전 상수의 불소화된 탄소 물질을 포함하는 장치를 제조하는 향상된 공정을 제공하는데, 여기서 그 층은, 저유전 상수, 높은 열적 안정성, 높은 브레이크다운 필드(breakdown field), 및 낮은 누설 전류를 포함하여, 양호한 장치 성능에 중요한 다양한 특성을 나타낸다.

발명의 구성 및 작용

저유전 상수(κ)의, 열적으로도 안정한 불소화된 탄소 물질을 형성하기 위해서, 4면체로 결합된 다이아몬드형 구조에서 3차원 교차 연결의 C-C 결합을 향상시키는 것이 바람직하다. 본 발명에 따르면, 박막 구조를 포함하고, 적어도 10%의 탄소 결합이 sp^3 결합인 sp^3 결합은 탄소와 불소를 포함하는 이온 소스(들)를 사용하는 이온 빔 침착에 의해 얻어진다. 이온 빔 침착 DLC 구조에 불소 원자를 통합하는 것은 바람직한 열적 안정성과 전기적 특성들을 갖는 상대적으로 낮은 κ의 물질을 가져온다.

이온 빔 침착 공정에 있어서, 제어된 구성, 에너지 및 플럭스의 이온 빔 또는 빔들은 기판으로 향하게 된다(이하, 기판은 FDLC 층이 침착되는 임의의 표면을 나타낸다). 탄소 원자들은 기판 표면에서 결합되어 sp^1, sp^2 및 sp^3 결합들의 모든 가능한 조합들을 형성한다. 이온 빔 침착동안, 동시적 이온 빔 에칭이 발생하고, 그 동안 (다른 물리적으로 흡수된 잔여 가스들과 불순물들 뿐만 아니라) 약한 구조들의 원자들이 우선적으로 제거되어, 더 많은 다이아몬드형 sp^3 구조를 가져온다. 상대적으로 높은 에너지 이온 충격(40-500eV)은, 침착과 동시에, 이러한 에칭의 바람직한 레벨을 제공하며, 상기 에칭은 VLSI 상호접속 어플리케이션을 요구하는 데 적합한 단단한 절연 FDLC 막을 야기한다. 이온 충격의 정도는 FDLC 막에서 sp^3 의 결합 비율에 직접적인 관계를 갖는 것으로 나타난다. 본 발명의 FDLC 층은 통상적으로 sp^3 와 sp^2 결합 탄소의 혼합물로 구성되는데, sp^3 결합 탄소의 농도는 전체 탄소 결합의 통상적으로 약 10% 내지 약 50%의 범위에 있으며, 유익하게는 약 20% 내지 약 50%의 범위 내에 있다.

이온 빔 침착으로 생성되는 불소화된 다이아몬드형 탄소 막들의 구조는 본 발명의 FDLC 막이 탄소 원자의 일부를 불소 원자가 대신하는 3차원의 교차 연결된 망 구조(network structure)에서 적어도 약 10%의 sp^3 결합 탄소를 포함하는 점에서 CVD 또는 스퍼터링에 의해 생성되는 불소화된 비정질 탄소(a-C:F) 막과는 상이하다. 대조적으로, a-C:F 막은 90% 이상의 sp^2 및 sp^1 결합의 비정질 구조를 포함한다.

FDLC 층은, 예를들면 층간 유전체로서, 탄소를 포함하는 이온들 및 불소를 포함하는 이온들 둘 다를 사용함으로써 이온 빔 침착에 의해 침착된다. 이들 이온은, 펜닝 이온 소스(penning ion source), 카우프만형 소스(Kaufman type source) 또는 이중 플라즈마트론 소스(duoplasmatron source)와 같은 적절한 이온 소스를 사용하여, (탄화 수소들, 할로겐화 탄소들(halocarbons)와 같은) 가스 상태의 소스들, (벤젠과 같은) 액체 소스들, 또는 (그라파이트, 플루오르 중합체들와 같은) 고체 소스로부터 생성된다(예를들면, 「J. Harper, Ion Beam Deposition(Ch. II-5), Thin Film Processes, J.L. Vossen and W. Kern, eds., Academic Press, 1978」을 참조하라). 도 4에 도시된 바와 같이, 기판(44)으로 향하는 탄소들을 포함하는 이온과 불소들을 포함하는 이온(40, 41)은, 예를들면 대응하는 탄소 및 불소를 포함하는 가스들의 혼합물을 이온 소스(42) 내에 공급함으로써, 동일한 이온 소스(42)로부터 생성될 수 있다. 또한, 도 5에 도시된 바와 같이, 개별적인 탄소 이온 및 불소 이온 소스(52, 53)를 사용하여, 탄소 이온들(50)과 불소 이온들(51)을 개별적으로 생성하여 기판(54)으로 향하게 할 수도 있다. 도 6에 도시된 바와 같이, (소스(60, 62)로부터의) 불소 및 탄소 이온들(63, 65)에 부가하여, 통상적으로 Ar^+ 또는 Kr^+ 과 같은 불활성 가스인, 다른 소스(64)로부터의 제 3의 이온 세트(61)를 기판으로 향하게 하는 것도 가능하다. 이러한 제 3의 이온 세트(61)는 sp^3 를 포함하는 구조를 달성하는데 도움을 주기 위해 더한 이온 빔 충격을 제공한다. 도 7에 도시된 다른 변형예는 반응성 이온 빔 침착을 사용하는데, 여기서 불소는, 기판(72) 표면 근처에서, 불소를 포함하는 가스(70)로서, (소스(75)로부터) 인입하는 탄소를 포함하는 이온 빔(74)으로 직접적으로 유입된다. 선택적으로, 도 7의 실시예에서, 불소 충격이 존재하지 않기 때문에, 제 3의 소스(77)는 이온(76)(일반적으로 불활성 가스)을 기판(72)으로 향하게 하여 부가적인 충격을 제공한다. 또한 제 7의 실시예에서 불소를 포함하는 이온 빔을 탄소를 포함하는 가스로 향하게 하는 것도 가능하다.

또한 본 발명에서 FDLC 층을 침착하기 위해서 단일 또는 이중의 이온 빔 스퍼터링 침착, 이온 빔 도금(ion beam plating), 및 클러스터 이온 빔 침착과 같은 이온 빔 기술을 사용하는 것도 가능하다. 예를들면, 본원에서 참조문헌으로 통합된 C. Weissmantel et al., Thin solid Films, Vol. 63, 315(1979)를 참조하라. 다른 기술은 이온화된 플라즈마 스퍼터링 - 고압(10미리토르) 스퍼터링 공정인데 여기서 스퍼터링된 원자들은 타겟과 기판 사이에서 외부적으로 연결된 플라즈마(예를들면 RF 유도 결합)를 통과하고, 그 안에서 이온화되어, 결과적으로 기판에 침착된다. 기판은 도달하는 이온 플럭스와 에너지에 대한 또다른 제어를 제공하기 위해서 선택적으로 바이어스된다.

탄화수소/할로겐화탄소 이온 빔의 주어진 화학적 구성에 있어서, 이온 충격 에너지를 변경함으로써 아주 다양한 특성을 갖는 FDLC 막을 생성할 수 있다. 예를들면, 상기 막의 경도(hardness)는 수백 일렉트론볼트의 이온 에너지에서 일반적으로 최대 값에 도달한다. 특정한 특성과 어플리케이션 요구에 따라, 이온 에너지, 플럭스 및 빔 구성의 조화가 선택된다. 이온 에너지 폭은 일반적으로 10eV와 1,500eV사이에, 통상적으로 50-500eV, 특히 40-300eV 의 범위 내에 있다. 상기 이온 에너지 분포는 일반적으로 50eV 미만이며, 더 통상적으로 10eV 미만이다. 동작 압력은 통상적으로 약 10^{-5} 내지 10^{-4} 토르의 범위 내에 있다.

FDLC 층의 물리적 화학적 특성들은 구성과 구조에 의해 크게 규정된다. 예를들면, 유전 상수의 값은 물질의 분극 가능성(polarizability)에 관련되며 따라서 화학적 구조에 크게 의존한다. 다른 순수 탄소 또는 탄화수소 구조내에 불소를 치환하는 것은 분극 가능성과 습도 흡수성을 감소시키고 자유 공간(free volume)을 증가시킴으로써 κ를 낮추게 된다. 특히, C-F 결합들의 형성은 불소 원자들로부터의 강한 전자-회수 유도 효과들(electron-withdrawing inductive effect)로 인해 전자 분극 가능성을 감소시킨다. 따라서, 불소 농도가 높을수록, 유전 상수는 낮아진다. 본 발명에 따라 생성된 FDLC 층은 1 ㎒와 실온(약 25℃)에서 3 이하의, 유익하게는 2.5 이하의 유전 상수를 나타내어야만 한다.

FDLC 층에 유공성(porosity)을 도입하는 것도 또한 유전 상수를 낮추는데 일조한다. 특히, 증가된 유공성은 공기를 유입함으로써 유전 상수를 낮추는데 도움이 되는데, 공기는 약 1의 유전 상수를 갖는다. 유익하게도, FDLC 층은 약 10 vol.% 이상, 보다 유익하게는 약 20 vol.% 이상의 유공성을 가지고 제공된다. 강화된 유공성(즉, 약 10 vol.% 또는 그 이상의 유공성)을 갖는 층에서의 평균 공극(pore)의 크기는 통상적으로 30㎚정도, 유익하게는 10㎚ 정도이다. 강화된 유공성의 층에서의 유전 상수는 3 vol.% 미만의 유공성을 갖는 FDLC 층보다 통상적으로 적어도 5%, 유익하게는 적어도 15% 더 낮다. 이러한 유공성을 얻기 위해 이전에 논의된 이온 빔 침착 공정을 수정할 수 있다. 일 실시예에서, 기판이 (액화 질소를 사용하여) 예를들면 -100℃ 미만, 유익하게는 -180℃ 미만으로 냉각되어 탄소와 불소 원자가 기판에 충돌할 때 상기 탄소와 불소의 이동성(mobility)을 감소시킨다. 원자의 이동성을 감소시키는 것은 원자가 정연하게 정렬되는 것을 방지하여, 그에 의해 증가된 유공성을 제공하게 된다. 대안적으로, 이온 소스(들)가 기판에 대해 얕은 각도로 정렬되어 기판 상의 표면 특징, 예를들면 그레인 구조의 국부 표면 융기(protursion)가 원자들중 일부를 본질적으로 차단하고, 그 결과 충돌 원자의 정돈된 정렬을 방지한다. 유익하게도, 이러한 얕은 각도(이하, 이온 빔 각도)는 이러한 유공성을 제공하기 위해서 약 10° 미만이다. (이온 빔 각도는 기판 표면의 가장 적합한 라인(best-fit lines)과 이온 빔의 방향과의 교차선에 의해 결정된다.)

수소의 실질적 부재도 본 발명의 FDLC 층의 특성에 또한 중요하다. 특히, 수소는 C-C 교차 연결 결합을 억제하고 상대적으로 약한 C-H 결합(C-F 결합과 비교해서)을 형성함으로써 층들의 기계적 강도와 열적 안정성 둘 다에 나쁜 영향을 미치게된다. 본 발명의 FDLC 층은 통상적으로 10 원자 퍼센트(10 atomic percent), 유익하게는 5 at.%, 보다 유익하게는 1 at.% 미만의 수소를 포함한다. 이러한 낮은 농도의 수소와 함께, 본 발명의 공정은 적어도 400℃, 유익하게는 450℃의 열적 안정성을 제공해야만 한다. 이러한 열적 안정성 값은 통상의 BEOL 집적 공정의 FDLC 층의 내구성을 향상시키는 것이 바람직하다. 그러나, 너무 높은 불소 농도는 물질의 열적 안정성을 저하시키게 되는데, 그 이유는 과도한 불소 원자들이 강한 C-C 교차 연결된 망상 구조의 양을 감소시키고, 따라서 물질이 BEOL 공정에서 덜 유용한 물질을 만든다. 따라서 유전 상수와 열적 안정성 사이의 균형이 행해져야 한다. 또한, 2.5 eV 이상의 FDLC내의 밴드갭(bandgap)은 높은 브레이크다운과 낮은 누설 전류를 얻는데 바람직하다. 이러한 상대적으로 높은 밴드갭은 주로 sp^3 결합의 존재로 인해 가능하다. 이러한 밴드갭은 예를들면 약 1MV/㎝ 이상의 바람직하게 높은 브레이크다운 필드와, 예를들면 1 nA/㎟ 이하의 바람직하게 낮은 누설 전류를 갖는 물질을 제공할 것이다.

본 발명은 절대값에서 약 100 MPa 이하의 상대적으로 낮은 스트레스를 나타내는 FDLC 층을 형성할 수 있는데(종래 기술들에 따라, 층의 형성 이전 및 이후에 기판 곡률의 레이저 스캐닝의 의해 측정된다), 그 이유는 이온 빔 침착 공정이 표면에 충돌하는 이온의 에너지의 조작을 허용하기 때문이다. 이러한 조작은 층의 스트레스 형성(buildup)에 영향을 끼치는 것을 허용한다. 낮은 스트레스는 예를들면 Si, SiO_2, Al, TiN, 및 유리와 같은 기판들에 대한 점착력을, 이러한 기판으로부터 층이 박층화되려는 경향을 감소시킴으로써, 향상시킨다. 불소 농도가 증가함에 따라, 스트레스는 감소하게 된다(그에 따라 점착력을 향상시킨다). 특히 낮은 스트레스는 약 40 at.%의 불소 또는 그 이상의 불소에서 얻어지지만, 앞서 언급한 바와 같이, 높은 레벨의 불소는 열적 안정성을 용인할 수 없도록 감소시키는 경향이 있다. 불소 농도에 부가하여, 타겟 또는 타겟들에 대한 전력을 조정하는 것은, 침착률에 대한 전력의 효과로 인해, 스트레스 상태를 변화시키는 경향이 있다. 장치에서 FDLC 층의 두께는 통상적으로 0.2-1.5㎛, 보다 통상적으로는 0.4-1.2㎛의 범위내에 있다.

바람직한 특성들의 조합을 얻기 위해서, 10 at.% 미만의 수소, 유익하게는 5 at.% 미만의 수소, 보다 유익하게는 1 at.% 미만의 수소와 함께, FDLC 층에 20 내지 60 at.%, 유익하게는 30-50 at.%의 불소가 존재한다. 희망하는 특성들의 조합은 FDLC 층의 특정한 사용에 따라 변할 것이다. 약 60 at.% 이상의 불소는 일반적으로 열적 안정성의 관점에서 바람직하지 않다.

발명의 효과

본 발명의 FDLC 층은, 앞서 논의된 무늬 장식 공정을 포함하는 여러 집적 회로 어플리케이션에서 낮은 유전 상수 물질로서 유용하다. 현재 사용되고 있는 낮은 유전 상수 물질, 예를들면 실리콘 2산화물(silicon dioxide) 또는 질화물을 FDLC로 대체하거나, 또는 다른 낮은 유전 상수 물질과 조합하여 FDLC를 사용하는 것은 가능하다. 예를들면, 도 8에 반영된 바와 같이, 부분적인 장치 구조는 FDLC 층들(81, 83)(선택적으로, 층들 80 및 82 또한 FDLC 또는 SiO_2와 같은 다른 절연 물질로부터 형성된다)을 포함하는데, 여기에 윈도우들(76), 배선(77. 79) 및 비어들(78)이 위치된다. 상기 구조는 또한 필드 산화물들(70, 71), 소스(72)와 드레인(73), 및 게이트들(74, 75)을 포함한다. 본원의 설명으로부터 다른 유용한 장치 구조가 당업자에게는 명백할 것이다.

본원의 명세 및 실시예를 고려하면 본 발명의 다른 실시예가 당업자에게는 명백할 것이다.

(57) 청구의 범위

청구항 1.

장치 제조공정에 있어서,

탄소 및 불소 이온들 모두를 생성하는 소스, 또는 개별적인 탄소 이온 생성 소스와 불소 이온 생성 소스로부터의 이온 빔 침착에 의해 불소화된 다이아몬드형 탄소층을 기판 상에 침착시키는 단계를 포함하고, 상기 이온 빔 침착은, 상기 탄소층이 20 내지 60 원자 퍼센트 불소, 10 원자 퍼센트 미만의 수소, 및 10% 보다 많은 sp^3 결합들을 포함하고 1 ㎒ 및 실온에서 3.0 이하의 유전 상수를 나타내며 적어도 400℃까지 열적으로 안정하도록, 50eV 미만의 입사 이온 에너지 분포, 0.01333 N/m^2 내지 0.1333N/m^2 (10^{-4} 내지 10^{-5} torr)의 압력, 및 40 내지 300eV의 이온 에너지에서 실행되는 것을 특징으로 하는, 장치 제조 공정.

청구항 2.

삭제

청구항 3.

삭제

청구항 4.

삭제

청구항 5.

장치 제조 공정으로서,

탄소 및 불소 이온들 모두를 생성하는 소스, 또는 개별적인 탄소 이온 생성 소스와 불소 이온 생성 소스로부터의 이온 빔 침착에 의해 불소화된 다이아몬드형 탄소층을 기판 상에 침착시키는 단계를 포함하고, 상기 탄소층이 적어도 10 체적 퍼센트의 유공성 (volume percent porosity)을 포함하도록 상기 기판이 침착동안 -100℃ 미만으로 냉각되거나 또는 적어도 한개의 이온 소스를 위한 이온 빔 각도가 10° 미만이며, 상기 층은 20 내지 60 원자 퍼센트 불소를 포함하고 10 원자 퍼센트 미만의 수소를 포함하고, 1 ㎒ 및 실온에서 3.0 이하의 유전 상수를 나타내고 적어도 400℃까지 열적으로 안정한 장치 제조 공정.

청구항 6.

삭제

청구항 7.

삭제

청구항 8.

삭제

청구항 9.

삭제

청구항 10.

삭제

청구항 11.

삭제

청구항 12.

삭제

청구항 13.

삭제

청구항 14.

장치 제조 공정에 있어서,

탄소 및 불소 이온들 모두를 생성하는 소스, 또는 개별적인 탄소 이온 생성 소스와 불소 이온 생성 소스로부터의 이온 빔 침착에 의해 불소화된 다이아몬드형 탄소층을 기판 상에 침착시키는 단계를 포함하는 장치 제조 공정으로, 이온 빔 침착동안 불활성 가스 이온들이 상기 기판으로 입사되고, 상기 탄소층은 20 내지 60 원자 퍼센트 불소를 포함하고 10 원자 퍼센트 미만의 수소를 포함하고, 1 ㎒ 및 실온에서 3.0 이하의 유전 상수를 나타내고 적어도 400℃까지 열적으로 안정한 장치 제조 공정.

청구항 15.

삭제

청구항 16.

삭제

청구항 17.

20 내지 60 원자 퍼센트의 불소를 및 10 원자 퍼센트 미만의 수소를 포함하는 적어도 하나의 불소화된 다이아몬드형 탄소층과 적어도 하나의 전도성 층을 포함하는 장치에 있어서,

상기 불소화된 탄소 층은 절대값에 있어서 약 100 MPa 이하의 스트레스를 나타내고, 1㎒와 실온에서 3.0 이하의 유전 상수를 나타내며, 적어도 400℃까지 열적으로 안정한, 장치.

청구항 18.

삭제

청구항 19.

20 내지 60 원자 퍼센트의 불소를 및 10 원자 퍼센트 미만의 수소를 포함하는 적어도 하나의 불소화된 다이아몬드형 탄소층과 적어도 하나의 전도성 층을 포함하는 장치에 있어서,

상기 불소화된 탄소 층은 적어도 10 체적 퍼센트의 유공성을 포함하고, 1㎒와 실온에서 3.0 이하의 유전 상수를 나타내며, 적어도 400℃까지 열적으로 안정한, 장치.

청구항 20.

삭제

청구항 21.

제 17항 또는 제 19항에 있어서, 상기 탄소층은 30 내지 50원자 퍼센트 불소 및 5 원자 퍼센트 미만의 수소를 포함하고, 상기 탄소층은 적어도 450℃까지 열적으로 안정한 것을 더 특징으로 하는, 장치.

청구항 22.

삭제

청구항 23.

삭제

청구항 24.

삭제

청구항 25.

제 17항 또는 제 19항에 있어서, 상기 탄소층 내의 약 10 내지 50%의 탄소-탄소 결합은 sp^3 결합인, 장치.

청구항 26.

삭제

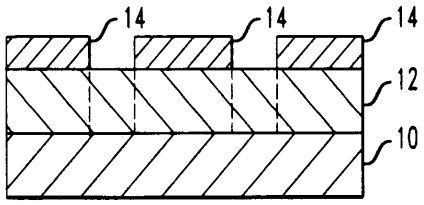
청구항 27.

삭제

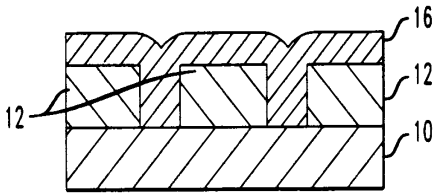
청구항 28.

삭제

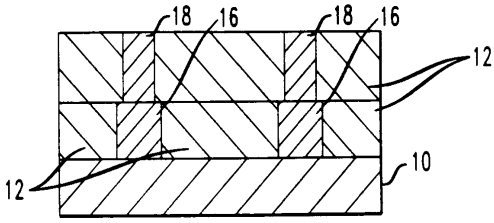
도면 1a



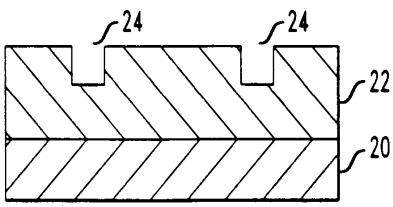
도면 1b



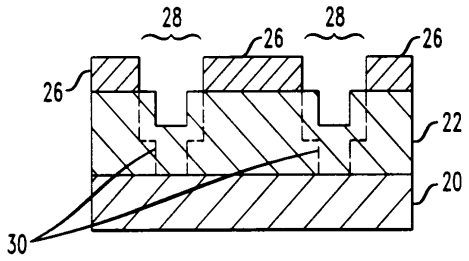
도면 1c



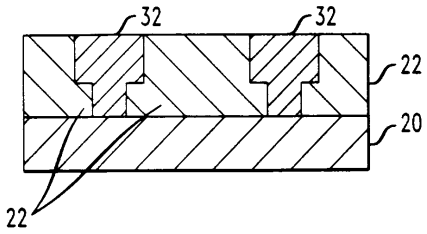
도면 2a



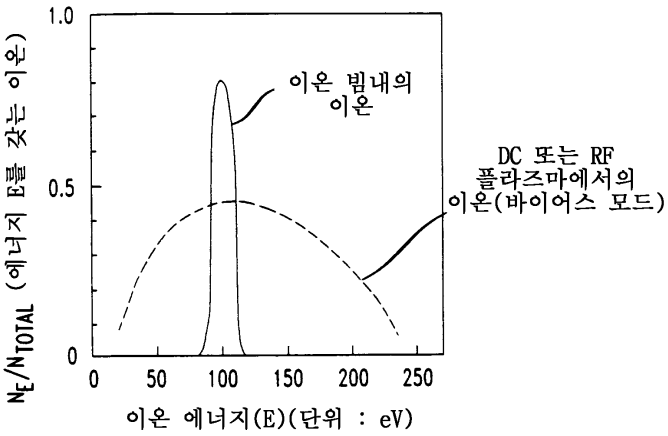
도면 2b



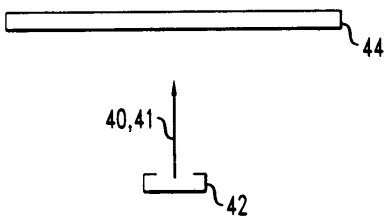
도면 2c



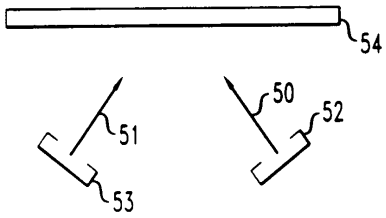
도면 3



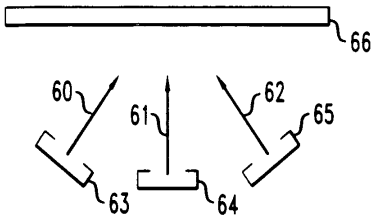
도면 4



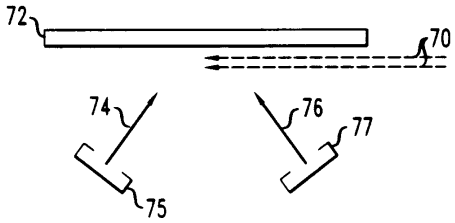
도면 5



도면 6



도면 7



도면 8

