



(21)申請案號：099120314

(22)申請日：中華民國 99 (2010) 年 06 月 22 日

(51)Int. Cl. : **H01L45/00 (2006.01)**

(30)優先權：2009/06/23 美國 12/489,957

(71)申請人：美光科技公司 (美國) MICRON TECHNOLOGY, INC. (US)
美國

(72)發明人：劉峻 LIU, JUN (CN)

(74)代理人：陳長文

申請實體審查：有 申請專利範圍項數：27 項 圖式數：5 共 32 頁

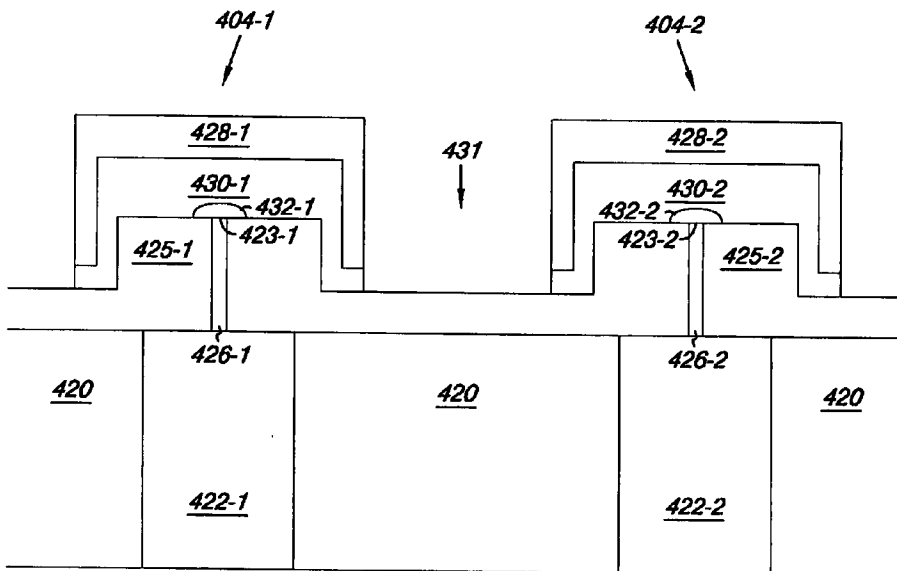
(54)名稱

囊封相位改變單元結構及方法

ENCAPSULATED PHASE CHANGE CELL STRUCTURES AND METHODS

(57)摘要

本文中闡述與相位改變單元結構相關聯之方法及裝置。在一個或多個實施例中，一種形成一相位改變單元結構之方法包含形成包含一底部電極之一基板突出物、在該基板突出物上形成一相位改變材料、在該相位改變材料上形成一傳導材料，及移除該傳導材料之一部分及該相位改變材料之一部分以形成一囊封堆疊結構。



404-1：相位改變單元結構

404-2：相位改變單元結構

420：介電質

422-1：金屬觸點

422-2：金屬觸點

423-1：上部表面

423-2：上部表面

425-1：基板突出物

425-2：基板突出物

426-1：底部電極

426-2：底部電極

428-1：頂部電極

428-2：頂部電極

430-1：相位改變材料部分

430-2：相位改變材料部分

431：凹入區域

432-1：半球非晶區域

432-2：半球非晶區域



(21)申請案號：099120314

(22)申請日：中華民國 99 (2010) 年 06 月 22 日

(51)Int. Cl. : **H01L45/00 (2006.01)**

(30)優先權：2009/06/23 美國 12/489,957

(71)申請人：美光科技公司 (美國) MICRON TECHNOLOGY, INC. (US)
美國

(72)發明人：劉峻 LIU, JUN (CN)

(74)代理人：陳長文

申請實體審查：有 申請專利範圍項數：27 項 圖式數：5 共 32 頁

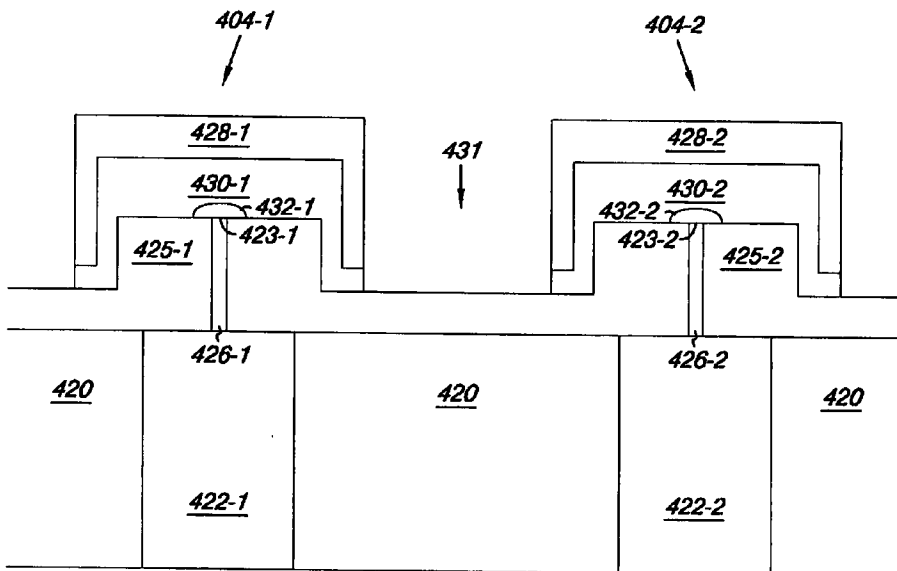
(54)名稱

囊封相位改變單元結構及方法

ENCAPSULATED PHASE CHANGE CELL STRUCTURES AND METHODS

(57)摘要

本文中闡述與相位改變單元結構相關聯之方法及裝置。在一個或多個實施例中，一種形成一相位改變單元結構之方法包含形成包含一底部電極之一基板突出物、在該基板突出物上形成一相位改變材料、在該相位改變材料上形成一傳導材料，及移除該傳導材料之一部分及該相位改變材料之一部分以形成一囊封堆疊結構。



404-1：相位改變單元結構

404-2：相位改變單元結構

420：介電質

422-1：金屬觸點

422-2：金屬觸點

423-1：上部表面

423-2：上部表面

425-1：基板突出物

425-2：基板突出物

426-1：底部電極

426-2：底部電極

428-1：頂部電極

428-2：頂部電極

430-1：相位改變材料部分

430-2：相位改變材料部分

六、發明說明：

【發明所屬之技術領域】

本發明一般而言係關於半導體記憶體裝置及方法，且更特定而言係關於相位改變單元結構及方法。

【先前技術】

通常提供記憶體裝置作為電腦或其他電子裝置中的內部半導體積體電路。存在諸多不同類型之記憶體，包含隨機存取記憶體(RAM)、唯讀記憶體(ROM)、動態隨機存取記憶體(DRAM)、同步動態隨機存取記憶體(SDRAM)、相位改變隨機存取記憶體(PCRAM)及快閃記憶體，以及其他類型之記憶體。

例如PCRAM裝置之電阻可變記憶體裝置可包含例如一硫屬化合物合金之一結構相位改變材料，例如，其可程式化成不同電阻率狀態以儲存資料。該等相位改變記憶體單元係非揮發性且可藉由感測單元之電阻來讀取儲存於一相位改變記憶體單元中之特定資料，例如藉由基於該相位改變材料之電阻感測電流及/或電壓變化。

於其中該電阻可變記憶體裝置包含一硫屬化合物合金之情形下，該硫屬化合物合金可展示一可逆結構相位改變，例如自非晶相至結晶相。可將一小體積之該硫屬化合物合金整合至一電路中從而可允許該單元充當一快速切換可程式化電阻器。此可程式化電阻器可展示大於該結晶狀態(低電阻率)與該非晶狀態(高電阻率)之間的動態電阻率範圍40倍之電阻率，且亦能夠展示允許每一單元中之多位元儲存之多

個中間狀態。亦即，電阻可變記憶體可經由將記憶體單元程式化至若干個不同電阻位準中之一者來達成多位階單元(MLC)功能性。

用於形成相位改變記憶體單元之各種先前製程可由於該相位改變材料曝露於電漿、氧氣和濕氣以及其他污染物而導致該相位改變材料之污染。此等污染物可導致單元效能一減少及單元故障。此外，先前形成製程可導致諸如該相位改變記憶體單元自該基板之剝離之問題，以及其他問題。

【發明內容】

本文中闡述與相位改變單元結構相關聯之方法、裝置及系統。在一個或多個實施例中，一種形成一相位改變單元結構之方法包含形成包含一底部電極之一基板突出物、在該基板突出物上形成一相位改變材料、在該相位改變材料上形成一傳導材料，及移除該傳導材料之一部分及該相位改變材料之一部分以形成一囊封堆疊結構。

本發明之一個或多個實施例可提供各種益處，諸如減少蝕刻損壞、污染，及/或在該相位改變單元結構之形成期間之剝離，以及其他益處。舉例而言，一個或多個實施例可減少該相位改變單元結構之重設電流需要並減少與相位改變記憶體單元相關聯之熱串擾，此可提供包含經改良之資料可靠性及保持力以及增加之讀取及/或寫入次數之各種益處，以及各種其他益處。

【實施方式】

於本發明之以下詳細闡述中，參照形成本發明之一部分之附圖，且圖式中以圖解說明之方式顯示可如何實踐本發明之一或多個實施例。充分詳細地闡述此等實施例以使熟習此項技術者能夠實踐本發明之該等實施例，且應理解，可利用其他實施例且可作出製程、電、及/或結構變化，而不背離本發明之範疇。

本文中之圖式遵循此一編號慣例，其中第一個數字或前幾個數字對應於圖式編號，且其餘數字識別圖中之一元件或組件。不同圖式之間的類似元件或組件可藉由使用類似數字來識別。舉例而言，在圖4中420可參考元件「20」，且在圖5A中一類似元件可稱為520。如將瞭解，可添加、交換及/或消除本文中各種實施例中所顯示之元件以便提供本發明之若干個額外實施例。另外，圖式中所提供之該等元件之比例及相對比例尺意欲圖解說明本發明之各種實施例且並非用於一限定意義。

如本發明中所使用，術語「晶圓」及「基板」係可互換地使用，且應理解為包含絕緣體上矽(SOI)或藍寶石上矽(SOS)技術、經摻雜及未經摻雜之半導體、由一基底半導體基礎支撐之磊晶矽層及其他半導體結構。此外，當在以下闡述中提及一「晶圓」或「基板」時，可能已利用先前製程步驟在基底半導體結構或基礎中形成了區域或界面。

圖1係根據本發明之一個或多個實施例可包含相位改變結構之一相位改變記憶體陣列之一部分之一示意圖。於圖1中所圖解說明之實施例中，記憶體陣列100包含若干個相

位改變記憶體單元，每一相位改變記憶體單元具有一相關聯存取裝置102及例如一相位改變單元結構104之電阻可變元件104。存取裝置102可經運作(例如，接通/關斷)以存取該記憶體單元以便對電阻可變元件104實施諸如資料程式化(例如，寫入及/或資料讀取作業)之作業。

於圖1中所圖解說明之實施例中，存取裝置102係金屬氧化物半導體場效應電晶體(MOSFET)。如圖1中所顯示，與每一記憶體單元相關聯之每一MOSFET 102之一閘極係耦合至若干個存取線105-0(WL0)、105-1(WL1)、...、105-N(WLN)中之一者，亦即，每一存取線105-0、105-1、...、105-N係耦合至一系列相位改變記憶體單元。存取線105-0、105-1、...、105-N在本文中可稱為「字線」。標識符「N」係用於指示一記憶體陣列可包含若干個字線。電阻可變元件104可係具有包含諸如一鍺-銻-碲(GST)材料(例如，諸如 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 、 $\text{Ge}_1\text{Sb}_2\text{Te}_4$ 、 $\text{Ge}_1\text{Sb}_4\text{Te}_7$ 等等之一Ge-Sb-Te材料)之硫屬化合物合金之一相位改變材料之一相位改變單元結構。如本文所使用，帶連字符之化學組成符號指示包含於一特定混合物或化合物中之元素，且意欲表示涉及所指示元素之所有化學計量。其他相位改變材料還可包含Ge-Te、In-Se、Sb-Te、Ga-Sb、In-Sb、As-Te、Al-Te、Ge-Sb-Te、Te-Ge-As、In-Sb-Te、Te-Sn-Se、Ge-Se-Ga、Bi-Se-Sb、Ga-Se-Te、Sn-Sb-Te、In-Sb-Ge、Te-Ge-Sb-S、Te-Ge-Sn-O、Te-Ge-Sn-Au、Pd-Te-Ge-Sn、In-Se-Ti-Co、Ge-Sb-Te-Pd、Ge-Sb-Te-Co、Sb-Te-Bi-Se、Ag-In-Sb-Te、

Ge-Sb-Se-Te、Ge-Sn-Sb-Te、Ge-Te-Sn-Ni、Ge-Te-Sn-Pd及Ge-Te-Sn-Pt，以及各種其他相位改變材料。

於圖1中所圖解說明之實施例中，每一電阻可變元件104係耦合至若干個資料線107-0(BL0)、107-1(BL1)、...、107-M(BLM)中之一者，亦即，每一資料線107-0、107-1、...、107-M係耦合至一行相位改變記憶體單元。資料線107-0、107-1、...、107-M在本文中可稱為「位元線」或「感測線」。標識符「M」用於指示一記憶體陣列可包含若干個位元線。為易於在數位環境中定址，字線105-1、...、105-N之數目及位元線107-1、...107-M之數目可各自係2之某一幕，例如256個字線×4,096個位元線。然而，實施例不限於特定數目個字線及/或位元線。

在運作中，可將適當電壓及/或電流信號(例如，脈衝)施加至位元線107-0、107-1、...、107-M及字線105-0、105-1、...、105-N以便將資料程式化至陣列100之相位改變記憶體單元及/或自其等讀取資料。作為一實例，可藉由接通一存取裝置(例如，102)並感測穿過相位改變單元結構(例如，104)之一電流來確定由陣列100之一相位改變記憶體單元儲存之資料。在與正被讀取之記憶體單元相關聯之位元線(例如位元線107-0、107-1、...、107-M)上所感測之電流對應於相位改變單元結構104之一電阻位準，該電阻位準又對應於一特定數據值，例如，諸如1、0、001、111、1011等等之一二進制值。

本發明之實施例並非限於圖1中所圖解說明之實例性陣

列100。舉例而言，如熟習此項技術者將瞭解，與一特定記憶體單元相關聯之存取裝置102可係除一MOSFET以外之一裝置。於某些實施例中，存取裝置102可係一雙極接面電晶體(BJT)或一二極體，以及其他類型之存取裝置。此外，如熟習此項技術者將瞭解，一記憶體陣列(例如，100)可具有除於圖1中所圖解說明之架構以外之一架構。

在一個或多個實施例中，與一陣列中之相位改變記憶體單元相關聯之存取裝置可係一二極體。二極體可係諸如一p-n二極體、一齊納二極體或一蕭特基二極體之若干個類型之二極體，以及各種其他類型之二極體。

在運作中，可將適當電壓及/或電流信號(例如，脈衝)施加至位元線及字線，以將數據程式化至陣列之相位改變記憶體單元及/或自其等讀取數據。作為一實例，可藉由接通一二極體存取裝置並感測穿過相位改變元件之一電流來確定由陣列之一相位改變記憶體單元所儲存之資料。在與正被讀取之記憶體單元相關聯之位元線上所感測之電流對應於相位改變元件之一電阻位準，該電阻位準又對應於一特定資料值，例如，諸如1、0、001、111、1011等等之一二進制值。

如熟習此項技術者將瞭解，圖1中所圖解說明之相位改變記憶體陣列100可耦合至程式化(例如，寫入)電路及/或感測(例如，讀取)電路(圖1中未顯示)。舉例而言，如下文結合圖6所闡述，陣列100可耦合至寫入及/或讀取電路。

圖2圖解說明根據本發明之一個或多個實施例可用於程

式化相位改變記憶體單元之脈衝之一實例。在圖2中，脈衝211表示一非晶化(重設)脈衝，例如，用於將一個或多個相位改變記憶體單元置於一非晶(高電阻率)狀態中之一脈衝。脈衝213表示一結晶化(設定)脈衝，例如，用於將一個或多個相位改變記憶體單元置於一結晶(低電阻率)狀態中之一脈衝。可將重設脈衝211及設定脈衝213施加至一特定記憶體單元，以藉由將該單元之電阻改變(例如，程式化)至對應於一特定所需資料狀態之一值之此一方式來升高/降低對應於該單元之相位改變材料之溫度，以變更相位改變單元結構(例如，圖1中所顯示之相位改變單元結構104)的電阻。

如熟習此項技術者將瞭解，一重設脈衝(例如重設脈衝211)可用於將相位改變材料(例如，圖1中所顯示之相位改變單元結構104)或其一部分置於對應於一相對高電阻值(例如，約100千歐姆至1百萬歐姆)之一相對非晶狀態中。舉例而言，於圖1中所圖解說明之實例中，重設脈衝211可用於將該相位改變材料之溫度升高至足以熔化該相位改變材料之一溫度 T_a ；該相位改變材料在一短時間週期內(亦即， t_1)冷卻以非晶化該相位改變材料，使得該相位改變材料不重新形成其內部結晶結構之某一部分。可稱時間 t_1 為一「淬火時間」。

一設定脈衝(例如圖2中所圖解說明之設定脈衝213)可用於升高一相位改變材料之溫度高於一溫度 T_x 且維持該相位改變材料之該溫度達足以允許該相位改變材料之結晶化發

生之一時間(例如， t_2)。如此，設定脈衝213可將該相位改變材料置於對應於一相對低電阻值(舉例而言，例如約1千歐姆至10千歐姆)之一相對結晶狀態中。

本發明之實施例不限於圖2中所顯示之實例所圖解說明之重設及/或設定脈衝。作為一實例，本發明之一個或多個實施例可提供一電極囊封相位改變單元結構，該結構可在該相位改變材料部分中橫向地分佈電場並透過各側來耗散熱量，此可縮短與一重設脈衝(例如，211)相關聯之淬火時間(例如，圖2中所顯示之 t_1)。舉例而言，各種實施例可藉由橫向地耗散熱量來增加與一重設脈衝相關聯的淬火速率，且藉由橫向地分佈電流來改良重設製程以促進覆蓋底部電極之半球非晶區域的形成，此可減少未成熟的重設。一橫向電流分佈亦可減少透過頂部電極之熱量損失及熱量誘發的頂部電極剝離。囊封頂部電極可改良一相位改變單元結構與毗鄰結構的熱隔離以減少熱串擾。作為一個實例，在某些實施例中，用於一重設運作之時間可係約10 ns。

圖3圖解說明根據先前技術之一相位改變單元結構之一剖視圖。圖3中之相位改變單元結構圖解說明根據先前技術之一結構。圖3中，兩個相位改變單元結構304-1及304-2係形成於一介電層320中之金屬觸點322-1及322-2上。相位改變單元結構304-1及304-2包含形成於基板324中之底部電極326-1及326-2。基板324可係氮化矽(SiN)、氧化矽(SiO)，以及其他合適的基板材料。

於圖3中，包含作用區域332-1及332-2之相位改變材料部分330-1及330-2，及頂部電極328-1及328-2係形成於基板324上方。個別相位改變單元結構304-1及304-2係藉由遮掩頂部電極材料之一部分並蝕刻掉頂部電極材料及相位改變單元材料之一部分而形成。用以形成相位改變單元結構304-1及304-2之頂部電極材料及相位改變單元材料之蝕刻將相位改變單元結構304-1及304-2之側壁連同蝕刻劑一起曝露至周圍氧化及濕氣。此曝露可污染相位改變單元結構，從而導致氧化、頂部電極/相位改變材料部分界面損壞，且將污染物引入相位改變材料中，諸如鈦(Ti)中之摻料。此等污染物可導致裝置效能之降級或與相位改變單元結構相關聯之裝置之故障。

另外，用以形成相位改變單元結構之頂部電極材料及相位改變單元材料之蝕刻可在蝕刻清洗製程期間導致相位改變材料部分與基板之剝離。該剝離可係因在由一濕式蝕刻溶液所施予之力下相位改變材料至基板之弱黏著所致。

圖4圖解說明根據本發明之一個或多個實施例之相位改變單元結構404-1及404-2之一剖視圖。圖4中之相位改變單元結構404-1及404-2圖解說明一相位改變單元堆疊，其包含由相位改變材料部分430-1及430-2囊封之基板突出物425-1及425-2與至少部分地由頂部電極428-1及428-2囊封之相位改變材料部分430-1及430-2。在一個或多個實施例中，相位改變單元結構404-1可係一第一線條組態之部分且相位改變單元結構404-2可係一第二線條組態之部分，

其中該第一線條組態及第二線條組態包含若干個相位單元結構。在一個或多個實施例中，相位改變單元結構404-1及相位改變單元結構404-2可各自係一臺面組態之部分，其中每一臺面包含一相位改變單元結構。

在圖4中，相位改變單元結構404-1及404-2包含形成於基板突出物425-1及425-2中之底部電極426-1及426-2。底部電極426-1及426-2係耦合至金屬觸點422-1及422-2。金屬觸點422-1及422-5係形成於一介電質420中。相位改變單元結構404-1及404-2係經由金屬觸點422-1及422-2及/或頂部電極428-1及428-2耦合至一相位改變記憶體陣列(諸如圖1中所圖解說明之陣列)之其他元件，諸如電晶體、二極體及/或位元線以及其他元件。

在一個或多個實施例中，底部電極可具有大約50奈米(nm)之一直徑，以及其他尺寸。相位改變材料部分可具有大約100 nm之一直徑及大約100 nm之一深度。本發明之實施例係不限於此等實例。

在一個或多個實施例中，一相位改變單元結構(例如，404-1)係藉由移除至少部分地囊封相位改變材料之頂部電極材料之一部分及囊封基板突出物之相位改變材料之一部分以曝露基板而與另一相位改變單元結構(例如，404-2)隔離。頂部電極材料及相位改變材料之一部分之移除可藉由蝕刻完成。當蝕刻分別囊封相位改變材料部分及基板突出物425-1及425-2之頂部電極材料及相位改變材料時，與圖3中所圖解說明之結構相關聯地闡述之因電漿、氧化及濕氣

所致之污染係限制於相位改變單元結構之遠離圖4中相位改變材料部分之作用切換區域的凹入區域431。此外，該囊封基板突出物產生更多表面積以使相位改變材料黏附至基板及基板突出物。電極囊封相位改變材料部分產生在諸如蝕刻清洗製程之製作製程期間較不易於剝離之一相位改變單元結構。

在各種實施例中，由頂部電極囊封之相位改變材料部分可在該相位改變材料部分中橫向分佈電場。橫向分佈之電場可減少相位改變材料部分之重設電流，且亦可減少毗鄰相位改變記憶體單元之間的熱串擾。在各種實施例中，由囊封相位改變材料部分所導致之電場之橫向分佈可促進覆蓋底部電極之上部表面(例如，圖4中之423-1及423-2)之一半球非晶區域(例如，圖4中之432-1及432-2)。覆蓋底部電極之一半球非晶區域可減少及/或防止相位改變材料之不期望之及/或過早之重設。橫向電場分佈亦可減少透過頂部電極之熱量損失並減少熱量誘發之頂部電極剝離。囊封相位改變材料部分之頂部電極亦可更有效地熱隔離該相位改變材料，以減少毗鄰相位改變記憶體單元之間的熱串擾。

圖5A至5D係圖解說明根據本發明之一個或多個實施例之相位改變單元結構504-1及504-2之形成之剖視圖。圖5A至5D中所闡述之相位改變單元結構504-1及504-2包含處於一製作序列中之各種階段的若干個相位改變單元結構之一部分。

圖 5A 顯示處於一相位改變記憶體裝置製作序列中之一特定階段的兩個相位改變單元結構。圖 5A 中圖解說明之實施例包含具有金屬觸點 522-1 及 522-2 之一介電質 520，且圖 5D 中所圖解說明之相位改變單元結構 504-1 及 504-2 製作於該兩個金屬觸點上。可藉由在介電質 520 中形成一開口且用諸如包含鈦 (Ti)、鎢 (W)，或鉭 (Ta) 之金屬及/或金屬合金之一導體以及其他導體填充該開口來形成金屬觸點 522-1 及 522-2。可使用化學機械平坦化 (CMP) 或其他合適的平坦化技術來平坦化金屬及/或金屬合金以形成包含介電質 520 之頂部表面及金屬觸點 522-1 及 522-2 之一平坦表面。金屬觸點 522-1 及 522-2 可提供一電及熱傳導路徑以耦合該相位改變單元結構至相位改變記憶體單元中的其他元件，諸如一電晶體、二極體及/或一位元線以及其他元件。

在圖 5A 中，可在介電質 520 及金屬觸點 522-1 及 522-2 上形成一基板 524。可經由蝕刻移除基板 524 之一部分至金屬觸點 522-1 及 522-2 而在基板 524 中形成一開口。可藉由用底部電極材料填充基板中之開口來形成底部電極 526-1 及 526-2。

在圖 5B 中，形成基板突出物 525-1 及 525-2。移除基板 524 之一部分以形成基板突出物 525-1 及 525-2。在各種實施例中，例如如圖 5A 中所示之基板 524 經光遮掩以保護該基板突出物，且該基板經蝕刻至一定深度，留下形成基板突出物 525-1 及 525-2 之基板 524 之一部分。基板突出物 525-1 及 525-2 可提供用於形成(例如)如圖 5C 中所示之囊封相位改

變材料部分的基底。

圖5C顯示處於一相位改變記憶體裝置製作序列中之一特定階段的兩個相位改變單元結構。在圖5C中，於基板突出物525-1及525-2上方形成一相位改變材料529以囊封基板突出物525-1及525-2。基板突出物525-1及525-2可包含可由相位改變材料529覆蓋之側壁。在相位改變材料529上方形成一頂部電極527。相位改變材料529可包含由頂部電極527覆蓋之側壁。頂部電極527可囊封該相位改變材料部分之至少作用區域，例如，如圖5D中所示之相位改變材料部分530-1及530-2。可使用諸如原子層沈積(ALD)之一保形沈積製程及/或諸如物理氣相沈積(PVD)之非保形沈積製程以及其他製程來形成相位改變材料529及頂部電極527。相位改變材料及頂部電極於基板突出物525-1及525-2上方之形成可在相位改變單元結構之間形成一凹入部531。可使用凹入部531來對遠離相位改變材料部分之作用區域的相位改變單元結構執行進一步製程步驟。舉例而言，在凹入部之形成後，對相位改變單元結構之進一步蝕刻及清洗將不損害該相位改變單元結構的作用部分。

圖5D顯示處於一相位改變記憶體裝置製作序列中之一特定階段的兩個相位改變結構。在圖5D中，形成相位改變單元結構504-1及504-2且使其彼此隔離。藉由於基板突出物525-1與525-2之間的凹入部531中移除相位改變材料529及頂部電極527之一部分而使相位改變材料部分530-1及頂部電極528-1與相位改變材料部分530-2及頂部電極528-2隔

離。在一個或多個實施例中，可藉由蝕刻來移除相位改變材料529及頂部電極527之該部分。在一個或多個實施例中，可光圖案化相位改變材料529及頂部電極527之一部分，且接著可藉由蝕刻移除相位改變材料529及頂部電極527之一部分。相位改變材料529及頂部電極527之一部分之移除可藉由曝露基板524之一部分來隔離相位改變單元結構504-1與504-2。

本文中闡述與相位改變單元結構相關聯之方法及裝置。在一個或多個實施例中，一種形成一相位改變單元結構之方法包含形成包含一底部電極之一基板突出物、在該基板突出物上形成一相位改變材料、在該相位改變材料上形成一傳導材料，並移除該傳導材料之一部分及該相位改變材料之一部分以形成一囊封堆疊結構。

亦應瞭解，當稱一元件在另一元件「上」、「連接至」另一元件，或與另一元件「耦合」時，其可直接在另一元件上、與另一元件連接，或與另一元件耦合或可存在中間元件。反之，當稱一元件「直接」在另一元件「上」、「直接連接至」另一元件，或與另一元件「直接耦合」時，不存在中間元件或層。如本文中所使用，措詞「及/或」包含所列舉相關物項中一個或多個物項之任一及全部組合。

應瞭解，儘管本文中使用了第一、第二等措詞來闡述各種元件，但此等元件不應受限於此等措詞。此等措詞僅用於區別一元件與另一元件。因此，可將一第一元件稱為一第

二元件，而此並不背離本發明之教示。

雖然本文中已圖解說明及闡述了具體實施例，但熟習此項技術者將瞭解，經計算以達成相同結果之一配置可替代所顯示之具體實施例。本發明意欲涵蓋本發明之各種實施例之改變或變化。

應理解，已以一說明性方式而非一限定性方式作出以上闡述。在審閱以上闡述後，熟習此項技術者將明瞭以上實施例之組合及本文中未具體闡述之其他實施例。本發明之各種實施例之範圍包含其中使用以上結構及方法之其他應用。因此，本發明之各種實施例之範圍應參考隨附申請專利範圍連同此申請專利範圍所授權之等效形式之全部範圍來確定。

在前述實施方式中，出於簡化本發明之目的，將各種特徵一起歸納於一單個實施例中。本發明之此方法不應解釋為反映本發明之所揭示實施例必須使用比明確陳述於每一請求項中更多之特徵之一意圖。

而是，如以下申請專利範圍反映：發明性標的物在於少於一單個所揭示實施例之所有特徵。因此，將以下申請專利範圍併入至實施方式中，其中每一請求項獨立地作為一單獨實施例。

【圖式簡單說明】

圖1係根據本發明之一個或多個實施例可包含相位改變結構之一相位改變記憶體陣列之一部分之一示意圖；

圖2圖解說明根據本發明之一個或多個實施例可用於程

式化相位改變記憶體單元之脈衝之一實例；

圖3圖解說明根據先前技術之一相位改變單元結構之一剖視圖；

圖4圖解說明根據本發明之一個或多個實施例之一相位改變單元結構之一剖視圖；及

圖5A至5D係圖解說明根據本發明之一個或多個實施例一相位改變單元結構之形成之剖視圖。

【主要元件符號說明】

100	記憶體陣列
102	存取裝置
104	電阻可變元件
105-0	存取線
105-1	存取線
105-N	存取線
107-0	資料線
107-1	資料線
107-M	資料線
211	脈衝
213	脈衝
304-1	相位改變單元結構
304-2	相位改變單元結構
320	介電層
322-1	金屬觸點
322-2	金屬觸點

324	基板
326-1	底部電極
326-2	底部電極
328-1	頂部電極
328-2	頂部電極
330-1	相位改變材料部分
330-2	相位改變材料部分
332-1	作用區域
332-2	作用區域
404-1	相位改變單元結構
404-2	相位改變單元結構
420	介電質
422-1	金屬觸點
422-2	金屬觸點
423-1	上部表面
423-2	上部表面
425-1	基板突出物
425-2	基板突出物
426-1	底部電極
426-2	底部電極
428-1	頂部電極
428-2	頂部電極
430-1	相位改變材料部分
430-2	相位改變材料部分

431	凹入區域
432-1	半球非晶區域
432-2	半球非晶區域
504-1	相位改變單元結構
504-2	相位改變單元結構
522-2	金屬觸點
524	基板
525-1	基板突出物
525-2	基板突出物
526-1	底部電極
526-2	底部電極
527	頂部電極
528-1	頂部電極
528-2	頂部電極
529	相位改變材料
530-1	相位改變材料部分
530-2	相位改變材料部分
531	凹入部

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：99120319

※申請日：99.6.22

※IPC分類：H01L 45/00 (2006.01)

一、發明名稱：(中文/英文)

囊封相位改變單元結構及方法

ENCAPSULATED PHASE CHANGE CELL STRUCTURES AND METHODS

二、中文發明摘要：

本文中闡述與相位改變單元結構相關聯之方法及裝置。在一個或多個實施例中，一種形成一相位改變單元結構之方法包含形成包含一底部電極之一基板突出物、在該基板突出物上形成一相位改變材料、在該相位改變材料上形成一傳導材料，及移除該傳導材料之一部分及該相位改變材料之一部分以形成一囊封堆疊結構。

三、英文發明摘要：

Methods and devices associated with phase change cell structures are described herein. In one or more embodiments, a method of forming a phase change cell structure includes forming a substrate protrusion that includes a bottom electrode, forming a phase change material on the substrate protrusion, forming a conductive material on the phase change material, and removing a portion of the conductive material and a portion of the phase change material to form an encapsulated stack structure.

七、申請專利範圍：

1. 一種形成一相位改變單元結構之方法，該方法包括：
 形成包含一底部電極之一基板突出物；
 在該基板突出物上形成一相位改變材料；
 在該相位改變材料上形成一傳導材料；及
 移除該傳導材料之一部分及該相位改變材料之一部分，以形成一囊封堆疊結構。
2. 如請求項1之方法，其中形成該基板突出物包含移除一基板之一部分。
3. 如請求項1之方法，其包含藉由在一基板中形成一開口並用一導體填充該開口來形成該底部電極。
4. 如請求項1之方法，其中形成該基板突出物包含光圖案化一基板並蝕刻該基板。
5. 如請求項1之方法，其包含使用一非保形沈積方法來形成該相位改變材料。
6. 如請求項1之方法，其包含使用一非保形沈積方法來形成該傳導材料。
7. 如請求項1之方法，其中移除該傳導材料及該相位改變材料之該部分將該囊封堆疊結構與一毗鄰囊封堆疊結構隔離。
8. 一種形成一相位改變記憶體結構之方法，該方法包括：
 在一基板上形成一第一相位改變單元堆疊，其中該第一相位改變單元堆疊包含囊封一第一基板突出物之一相位改變材料部分及形成於該相位改變材料部分上之一頂

部電極；

在該基板上形成一第二相位改變單元堆疊，其中該第二相位改變單元堆疊包含囊封一第二基板突出物之一相位改變材料部分及形成於該相位改變材料部分上之一頂部電極；及

將該第一相位改變單元堆疊與該第二相位改變單元堆疊隔離。

9. 如請求項8之方法，其包含形成該頂部電極使得該頂部電極囊封該相位改變材料部分。
10. 如請求項8之方法，其中將該第一相位改變單元堆疊與該第二相位改變單元堆疊隔離包含移除該相位改變材料部分及該頂部電極之一部分以曝露該基板。
11. 如請求項10之方法，其包含蝕刻該相位改變材料部分及該頂部電極以曝露該基板。
12. 如請求項8之方法，其中形成該第一相位改變單元堆疊包含在該第一基板突出物中形成一第一底部電極，且形成該第二相位改變單元堆疊包含在該第二基板突出物中形成一第二底部電極。
13. 如請求項12之方法，其包含在一第一金屬觸點上形成該第一相位改變單元堆疊，且在一第二金屬觸點上形成該第二相位改變單元堆疊。
14. 如請求項13之方法，其包含耦合該第一底部電極至該第一金屬觸點，且耦合該第二底部電極至一第二金屬觸點。

15. 一種相位改變記憶體單元結構，其包括：
 - 一底部電極，其形成於一基板突出物中；
 - 一相位改變材料部分，其囊封該基板突出物之至少一部分；及
 - 一頂部電極，其形成於該相位改變材料部分上。
16. 如請求項15之記憶體單元，其中該基板突出物包含由該相位改變材料部分覆蓋之一第一側壁及一第二側壁，且該相位改變材料部分包含至少部分地由該頂部電極覆蓋之一第一側壁及一第二側壁。
17. 如請求項15之記憶體單元，其中該頂部電極至少部分囊封該相位改變材料。
18. 如請求項15之記憶體單元，其中該底部電極係耦合至一金屬觸點。
19. 如請求項18之記憶體單元，其中該金屬觸點係耦合至與對應於該相位改變記憶體單元結構之一存取電晶體相關聯之一汲極區域。
20. 如請求項15之記憶體單元，其中該底部電極直徑大約50奈米(nm)。
21. 如請求項15之記憶體單元，其中該相位改變材料部分直徑大約100奈米(nm)且深度大約100 nm。
22. 如請求項15之記憶體單元，其中該相位改變單元結構係與毗鄰相位改變單元結構隔離。
23. 如請求項22之記憶體單元，其中該基板之一經曝露部分將該相位改變單元結構與毗鄰相位改變單元結構隔離。

24. 一種記憶體裝置，其包括：

一相位改變記憶體單元陣列；且

其中若干個該等相位改變記憶體單元包含由囊封一基板突出物之至少一部分之一相位改變材料與囊封該相位改變材料之至少一部分之一頂部電極形成之一相位改變單元堆疊。

25. 如請求項24之裝置，其中該相位改變單元堆疊係連接至耦合至對應於該相位改變記憶體單元之一存取電晶體之一源極區域及一汲極區域中之至少一者之一傳導觸點。

26. 如請求項24之裝置，其中該相位改變單元堆疊提供與該若干個相位改變記憶體單元相關聯之一本端互連。

27. 如請求項24之裝置，其中該相位改變單元堆疊係與毗鄰相位改變單元堆疊隔離。

八、圖式：

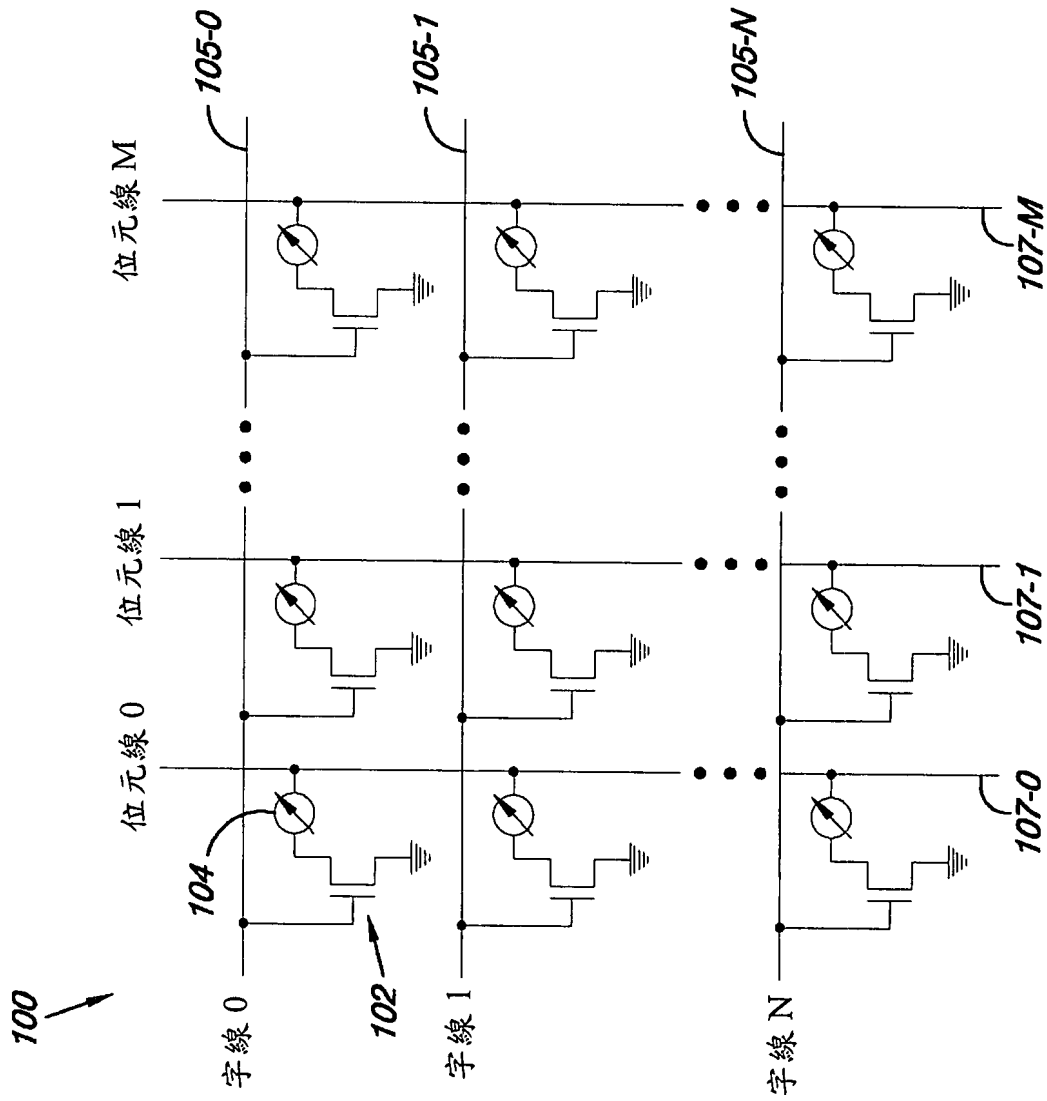


圖 1

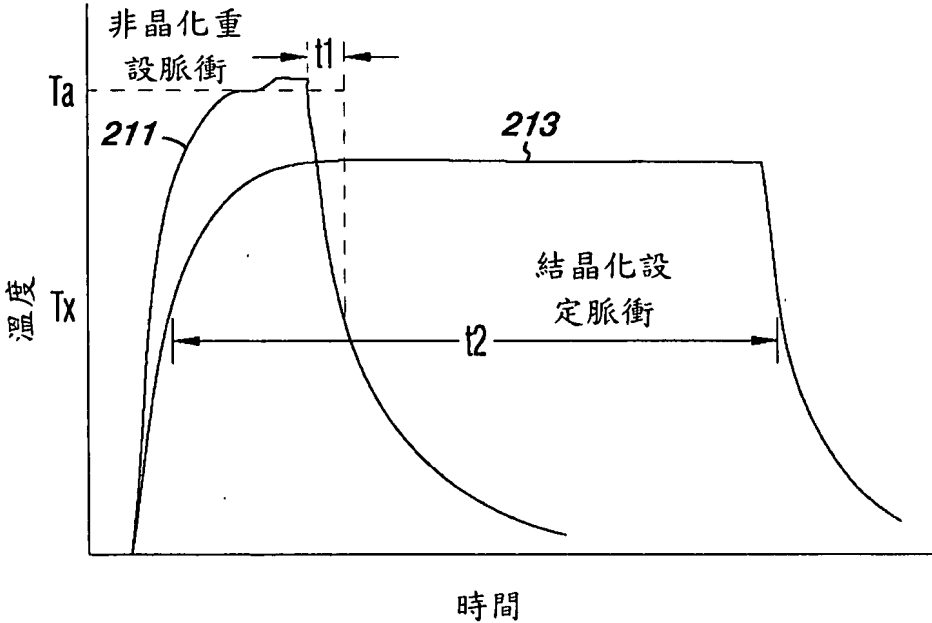


圖2

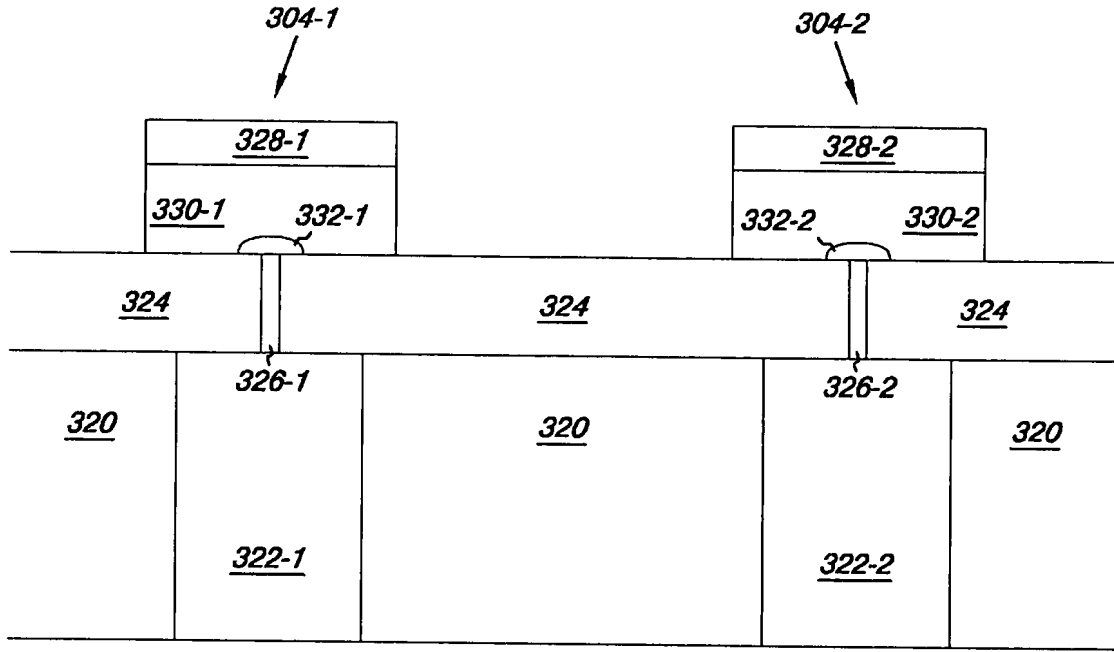


圖3

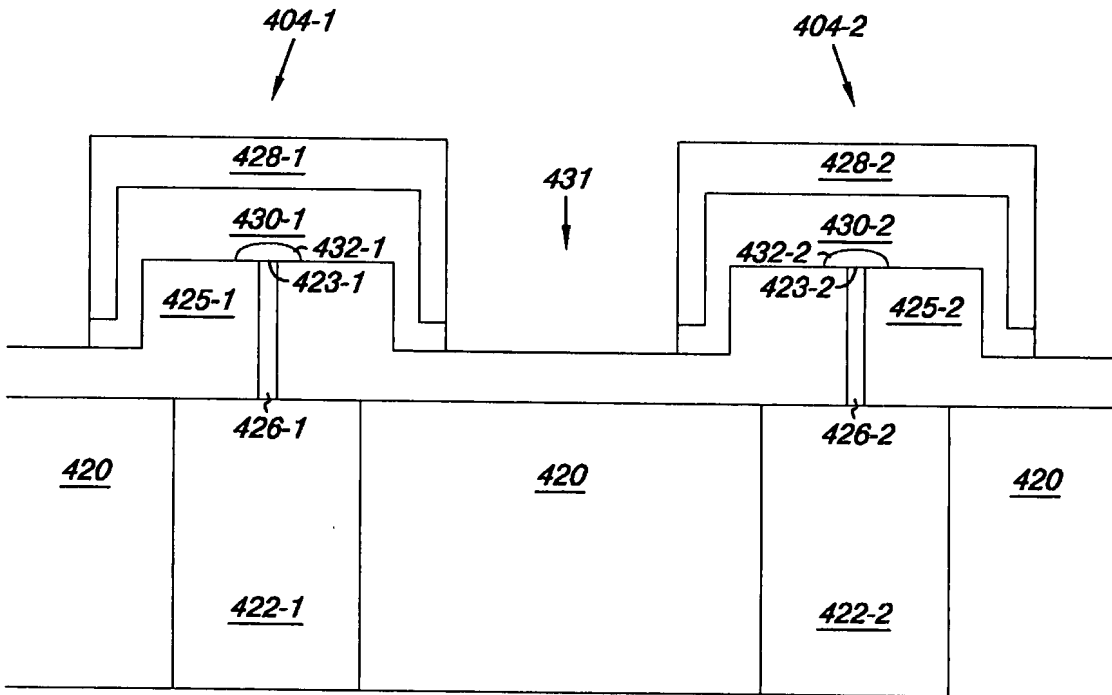


圖4

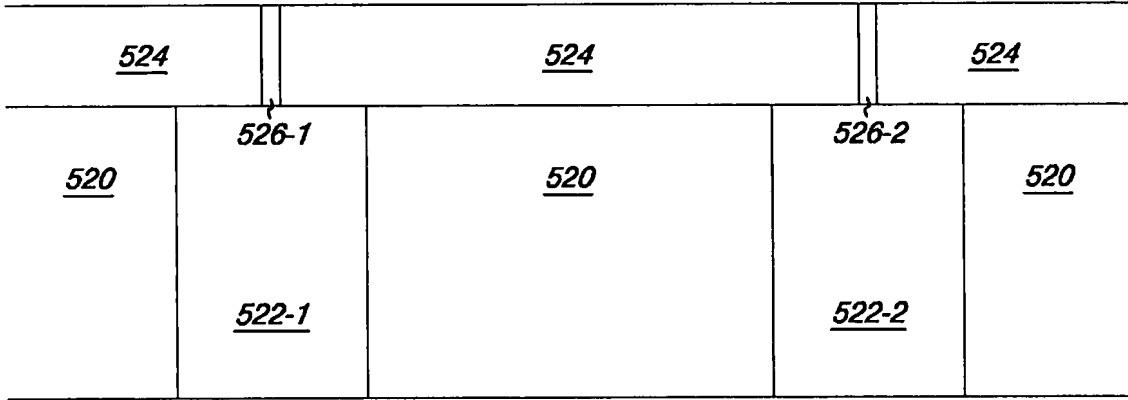


圖 5A

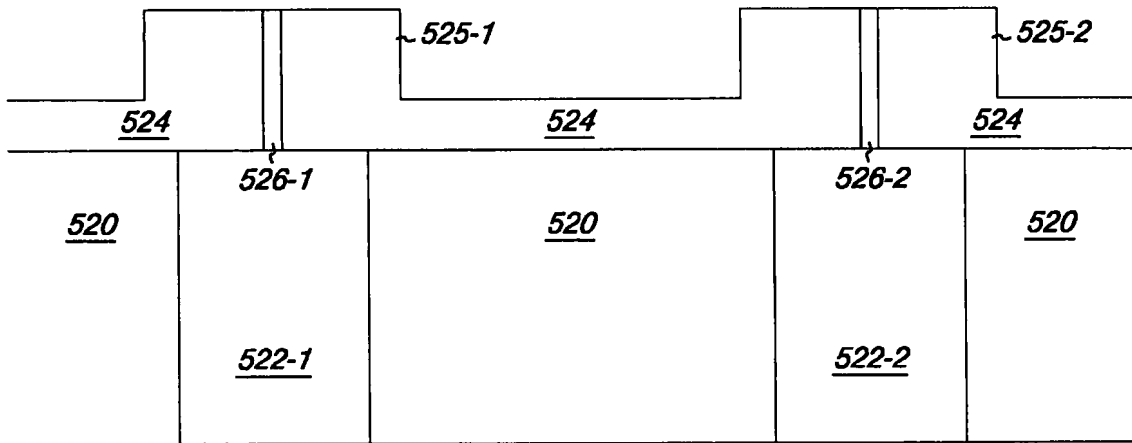


圖 5B

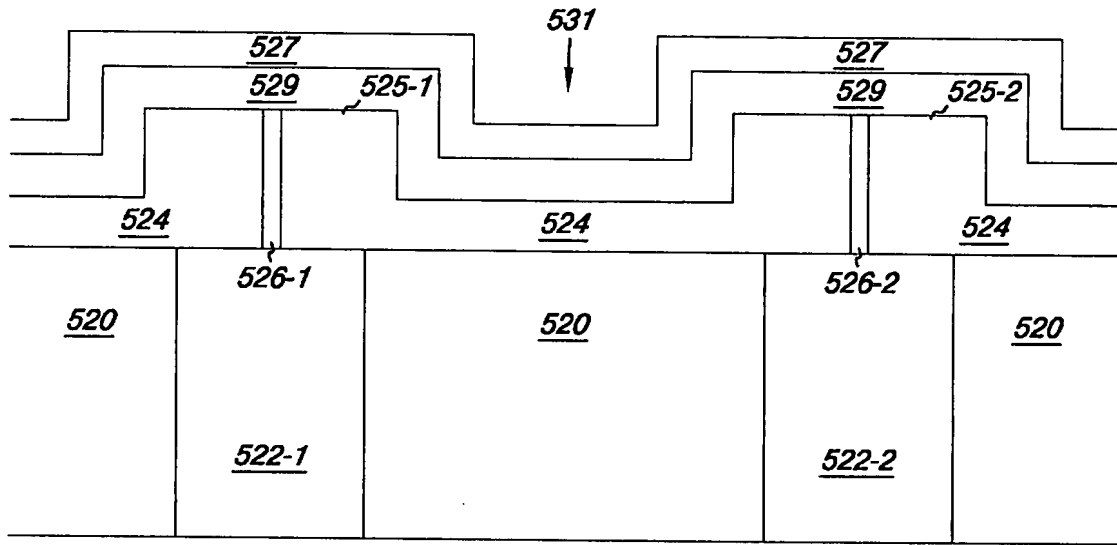


圖 5C

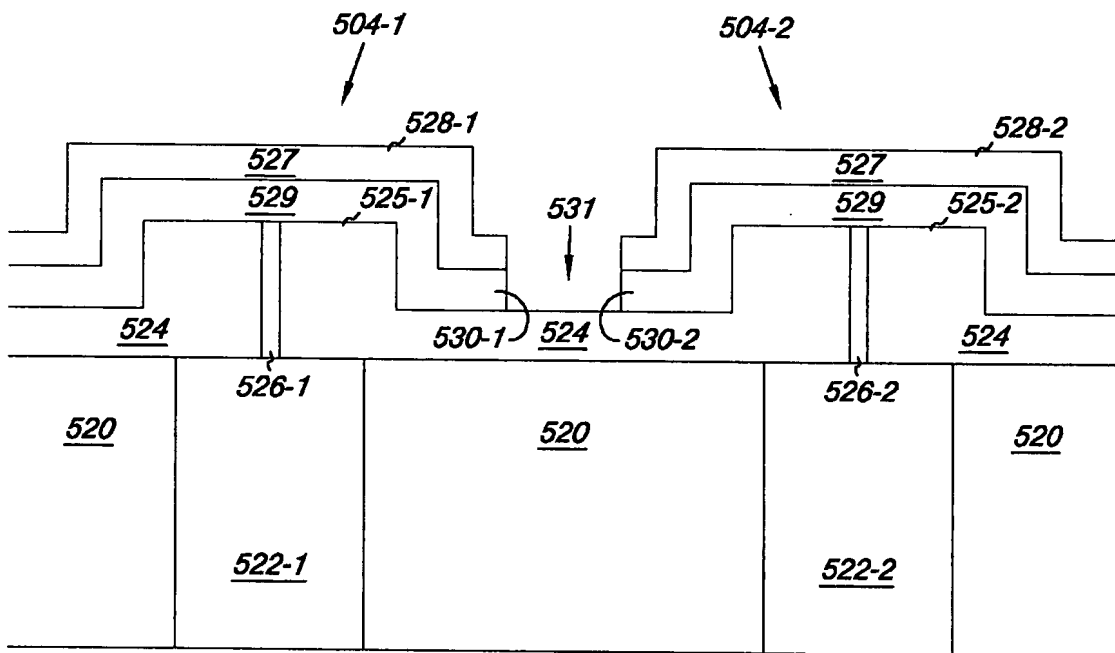


圖 5D

四、指定代表圖：

(一)本案指定代表圖為：第(4)圖。

(二)本代表圖之元件符號簡單說明：

404-1	相位改變單元結構
404-2	相位改變單元結構
420	介電質
422-1	金屬觸點
422-2	金屬觸點
423-1	上部表面
423-2	上部表面
425-1	基板突出物
425-2	基板突出物
426-1	底部電極
426-2	底部電極
428-1	頂部電極
428-2	頂部電極
430-1	相位改變材料部分
430-2	相位改變材料部分
431	凹入區域
432-1	半球非晶區域
432-2	半球非晶區域

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)