



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

215416

(11)

(B1)

(22) Přihlášeno 25 06 80

(21) (PV 4516-80)

(40) Zveřejněno 31 08 81

(45) Vydáno 01 01 85

(51) Int. Cl.³

G 05 F 1/44

H 03 K 17/00

(75)

Autor vynálezu

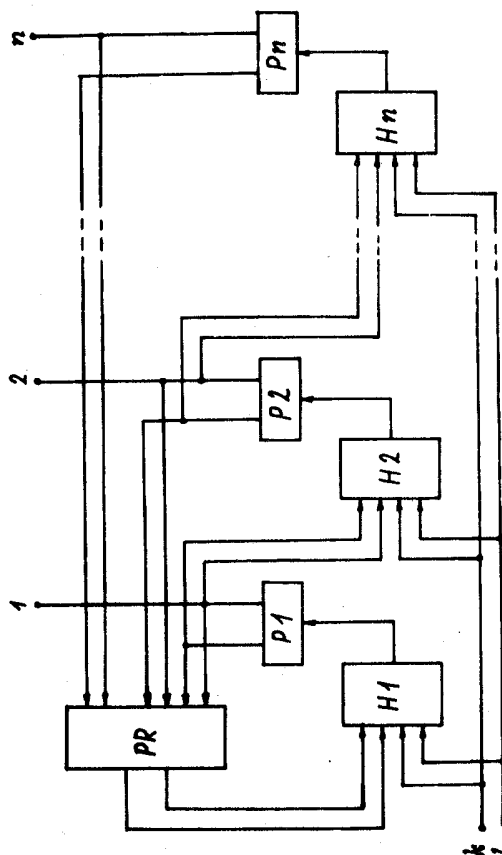
FUKSA FRANTIŠEK ing., PETRŮ CTIBOR ing. CSc., Praha

(54) Zapojení pro bezkontaktní řízení statického stupňového kompenzátoru účiníku

Zapojení pro bezkontaktní řízení statického stupňového kompenzátoru účiníku.

Vynález spadá do oboru silnoproudé elektrotechniky a jeho účelem je odstranit nerovnoměrné zatěžování kompenzačních kondenzátorů a spínačů a tím předčasně vyřazení některých z nich. Účelu bylo dosaženo zapojením obsahujícím preferenční článek určující pořadí obsazování kompenzačních stupňů. Vynález je určen pro řízení statického stupňového kompenzátoru účiníku v silnoproudé elektrotechnice.

Použití preferenčního článku PR a jeho zapojení na paměti P1 až Pn a hradlo H1 nejlépe charakterizují vynález.



Vynález se týká zapojení pro bezkontaktní řízení statického stupňového kompenzátoru účinníku s paralelně spojenými, třípolohovým regulátorem řízenými kompenzačními stupni pro každou fázi, vytvořenými sériovým zapojením sériového rezonančního obvodu a řízeného bezkontaktního synchronního polovodičového spínače.

Jsou známa zapojení pro kompenzaci účinníku, spočívající v bezkontaktním spínání paralelně zapojených kompenzačních kondenzátorů zapojených v sérii s omezovací tlumivkou v každé fázi, tvořících sériový rezonanční obvod, pomocí bezkontaktních synchronních spínačů. Řízení spínačů je odvozeno z třípolohového regulátoru vyhodnocujícího jalový výkon v kompenzované rozvodné síti na základě fázových poměrů napětí a proudu. Je-li třeba zvýšit kapacitní výkon je na napěťový impuls jednoho výstupu třípolohového regulátoru a je-li třeba kapacitní výkon snížit, je napěťový impuls na druhém výstupu. Nemá-li být výkon měněn, není generován žádný impuls.

Při spínání a vypínání dochází k nerovnoměrnému zatěžování kompenzačních kondenzátorů a spínačů, čímž dochází k rychlému opotřebení některých, a tím poruchám v provozu, zatímco jiné jsou nedostatečně využity. Snižuje se tedy podstatně spolehlivost zařízení.

V předu uvedené nevýhody odstraňuje zapojení pro bezkontaktní řízení statického stupňového komparátoru účinníku podle vynálezu, jehož podstata spočívá v tom, že k výstupům třípolohového regulátoru jsou připojeny hradlové články; na výstup každého z nich je zapojen paměťový článek se dvěma výstupy z nichž na každý je zapojen paralelně preferenční článek a s výjimkou posledního paměťového článku vstup následujícího hradlového článku, přičemž dva výstupy preferenčního článku jsou zapojeny na řídící vstupy prvního hradlového článku a na první z obou výstupů paměťových článků je zapojena řídící elektroda bezkontaktního synchronního polovodičového spínače.

Příklad zapojení pro bezkontaktní řízení statického stupňového komparátoru účinníku je dále

popsán a jeho činnost vysvětlena s pomocí výkresu, na němž **H1**, **H2** až **Hn** značí hradlové články, připojené na výstupy **k** a **l** neznázorněného třípolohového regulátoru a jejich počet odpovídá počtu spínaných kompenzačních stupňů každé fáze. Na výstupy hradlových článků **H1**, **H2** až **Hn** jsou zapojeny paměťové články **P1**, **P2** až **Pn** se dvěma výstupy s výhodou opatřenými zpožďovacími členy. Oba výstupy paměťových článků **P1**, **P2** až **Pn** jsou zapojeny jednak na preferenční článek **PR**, jednak, kromě posledního paměťového článku **Pn**, na další vstupy následujícího hradlového článku **H2** až **Hn**. První výstupy paměťových článků **P1**, **P2** a **Pn** jsou zapojeny vždy na vstupy **1**, **2** až **n** řídících elektrod neznázorněných bezkontaktních synchronních spínačů, s nimiž jsou v sérii neznázorněné kompenzační výkonové LC obvody. Dva výstupy preferenčního článku **PR** jsou připojeny na řídící vstupy prvního hradlového článku **H1**.

Logika generování řídících impulsů pro ovládání synchronních spínačů je pevně dána elektronickým obvodem, jemuž pokyn k činnosti dává třípolohový regulátor. Synchronní spínače podle vynálezu jsou ovládány dokruhu, tzn. že na impuls na výstupu **k** třípolohového regulátoru pro připnutí kompenzačního stupně je aktivován výstup onoho paměťového článku **P1**, **P2** až **Pn**, který je nejbližší k naposledy aktivovanému paměťovému článku. Podobně na impuls na výstupu **l** třípolohového regulátoru pro odpojení kompenzačního stupně je zablokován výstup toho paměťového článku, který následuje za naposledy vypnutým paměťovým článkem.

Preferenční článek **PR** rozhoduje o aktivování výstupu prvního paměťového článku **H1** pro zapálení řídící elektrody **1** synchronního spínače v případě, že jsou dosud všechny spínače vypnuty. Naopak jsou li všechny spínače zapnuty, rozhoduje preferenční článek **PR** a zablokování výstupu z prvního hradlového členu **H1**.

Zpoždění na výstupech paměťových článků **P1**, **P3** až **Pn** zabraňuje nežádoucímu aktivování několika článků současně.

PŘEDMĚT VYNÁLEZU

1. Zapojení pro bezkontaktní řízení statického stupňového kompenzátoru účinníku s paralelně spojenými, třípolohovým regulátorem řízenými kompenzačními stupni pro každou fázi, vytvořenými sériovým zapojením sériového rezonančního obvodu a řízeného bezkontaktního synchronního polovodičového spínače, vyznačené tím, že k výstupům (**k**, **l**) třípolohového regulátoru jsou připojeny hradlové články (**H1** až **Hn**) a na výstup každého z nich je zapojen paměťový článek (**P1** až **Pn**) se dvěma výstupy, na něž je paralelně zapojen preferenční článek (**PR**) a s výjimkou posledního

paměťového článku (**Pn**) současně vstup následujícího hradlového článku (**H2** až **Hn**), přičemž dva výstupy preferenčního článku (**PR**) jsou zapojeny na řídící vstupy prvního hradlového článku (**H1**) a na první z obou výstupů paměťových článků (**P1** až **Pn**) je zapojena řídící elektroda (**1** až **n**) bezkontaktního synchronního polovodičového spínače.

2. Zapojení pro bezkontaktní řízení statického stupňového kompenzátoru účinníku podle bodu 1, vyznačené tím, že oba výstupy paměťových článků (**P1** až **Pn**) jsou opatřeny zpožďovacími členy.

