

發明專利說明書 200307285

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※申請案號：91136378 ※IPC分類：G11C11/62

※申請日期：91.12.17

壹、發明名稱

(中文) 用於具串聯二極體之磁性隨機存取記憶體之三重取樣感測技術

(英文) TRIPLE SAMPLE SENSING FOR MAGNETIC RANDOM ACCESS MEMORY (MRAM)
WITH SERIES DIODES

貳、發明人(共3人)

發明人 1 (如發明人超過一人，請填說明書發明人續頁)

姓名：(中文) 弗瑞德里克 A. 帕納

(英文) Frederick A. PERNER

住居所地址：(中文) 美國加州帕羅亞托·瑞蒙納街 3234 號

(英文) 3234 Ramona Street, Palo Alto, CA, U.S.A.

國籍：(中文) 美國

(英文) U.S.A.

參、申請人(共1人)

姓名或名稱：(中文) 美商·惠普公司

(英文) HEWLETT-PACKARD COMPANY

住居所或營業所地址：(中文) 美國加州帕羅亞托·哈諾維街 3000 號

(英文) 3000 Hanover Street, Palo Alto, CA 94304, USA

國籍：(中文) 美國

(英文) USA

代表人：(中文) 安 O. 巴斯金

(英文) Ann O. Baskins

☐ 續發明人或申請人續頁 (發明人或申請人欄位不敷使用時，請註記並使用續頁)

發明人 2

姓名：(中文) 隆格 T. 特藍

(英文) Lung T. TRAN

住居所地址：(中文) 美國加州薩拉托加·伍德柏瑞巷 5085 號

(英文) 5085 Woodbrae Court, Saratoga, CA, U.S.A.

國籍：(中文) 美國

(英文) U.S.A.

發明人 3

姓名：(中文) 肯尼斯 J. 艾德瑞吉

(英文) Kenneth J. ELDREDGE

住居所地址：(中文) 美國愛達荷州波伊斯·卡瑪斯街 11111 號

(英文) 11111 Camas St., Boise, ID, U.S.A.

國籍：(中文) 美國

(英文) U.S.A.

發明人 4

姓名：(中文)

(英文)

住居所地址：(中文)

(英文)

國籍：(中文)

(英文)

發明人 5

姓名：(中文)

(英文)

住居所地址：(中文)

(英文)

國籍：(中文)

(英文)

發明人 6

姓名：(中文)

(英文)

住居所地址：(中文)

(英文)

國籍：(中文)

(英文)

捌、聲明事項

☐ 本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為：_____

☐ 本案已向下列國家（地區）申請專利，申請日期及案號資料如下：

【格式請依：申請國家（地區）；申請日期；申請案號 順序註記】

1. _____
2. _____
3. _____

☒ 主張專利法第二十四條第一項優先權：

【格式請依：受理國家（地區）；日期；案號 順序註記】

1. 美國; 2002,5,22; 10/151,915
2. _____
3. _____
4. _____
5. _____
6. _____
7. _____
8. _____
9. _____
10. _____

☐ 主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

1. _____
2. _____
3. _____

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

1. _____
2. _____
3. _____

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

1. _____
2. _____
3. _____

☐ 熟習該項技術者易於獲得，不須寄存。

玖、發明說明

(發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明)

【發明所屬之技術領域】

相關申請案之相互參照

此申請案係論及Fred Perner et al與此申請案同日提出
5 申請題名為"EQUI-POTENTIAL SENSING MAGNETIC
RANDOM ACCESS MEMORY (MRAM) WITH SERIES
DIODES"(具有串聯二極體之等電位感測磁性隨機存取記
憶體(MRAM))(代理備審案件編號第HP 100111474號)，和
Fred Perner et al亦與此申請案同日提出申請題名為
10 "MEMORY CELL ISOLATION"(記憶體晶格隔離)(代理備審
案件編號第HP 100111473號)。此等申請案係藉由參照，
而使彼等之全文合併進此說明書中。

【先前技術】

發明背景

15 其相關技藝揭示了一些非揮發性磁性隨機存取記憶體
(MRAM)晶格，彼等如第1圖中所例示，係被佈置在一陣列
10中。此陣列10係包括多數沿此陣列10之列而延伸的字組
線20，和多數沿此陣列10之行而延伸的位元線30。此等字
組線20和位元線30，係彼此成十字線而相交。在此等字組
20 線20和位元線30之間，在彼等相交之位置處，係包括有一
些MRAM記憶體晶格40，彼等各係包括一磁性隧道接面
(MTJ)50和一矽接面二極體60。

第2圖係例示一如其相關技藝中所揭示之MRAM記憶
體晶格40的側透視圖。第2圖係顯示一與一字組線20(未示

玖、發明說明

出)相接觸之n-型矽層70。在此n-型矽層70上面，為一p-型矽層80，其可與該n-型矽層70，共同構成其矽接面二極體60。與此矽接面二極體60相鄰的，係形成有一鎢芯撐層90和一樣型層100。在此樣型層100上方，係一鐵磁體層110、一反鐵磁體層120、一固定式鐵磁體層130、一透納障面層140、一軟鐵磁體層150、和一可提供一電氣接點給一位元線30之接觸層160。

在運作中，其MRAM記憶體晶格40，係具有一些可被寫入其中及自其讀出之資料位元。最初，其MRAM記憶體晶格40，可能係在一亦名為一平行狀態之第一電阻值狀態中，其中，其軟鐵磁性層150，係在一磁化方向與其固定式鐵磁體層130者相同之第一磁化方向。或者，其MRAM記憶體晶格40，可能係在一亦名為一反平行狀態第二電阻值狀態中，其中，其軟鐵磁體層150，係在一磁化方向與其固定式鐵磁體層130者不相同之第二磁化方向。

當寫入至此陣列10中之一MRAM記憶體晶格40時，會有一些電位施加至該等與此MRAM記憶體晶格40相鄰之字組線20和位元線30兩者。此等電位將會產生一些行進彼等所施加之字組線20和位元線30的電流。此等電流復會產生一些磁場，彼等係耦合至上述選定之MRAM記憶體晶格40，以及係有足夠之結合量，來改變其軟鐵磁體層150之磁化方向。因此，當被寫入至時，其MRAM記憶體晶格40，可能會經歷到電阻中一可測量出之增加，若上述耦合之磁場，係使該晶格40自其第一電阻值狀態，改變至其第二電

玖、發明說明

阻值狀態時。反之，若其MRAM記憶體晶格40，係因上述耦合之磁場，自其第二電阻值狀態，改變至其第一電阻值狀態，該晶格40便會在電阻中經歷到一可測量出之降低。

換言之，上述MRAM記憶體晶格40之電阻值，係其固定式鐵磁體層130與軟鐵磁體層150之相對磁化的一個函數。當該等磁化方向相平行時，其電阻係可測量地低於當磁化方向成反平行時者。

在一讀取步驟期間，上述MRAM記憶體晶格40之電阻值，係藉由使某一量之電流，通過此MRAM記憶體晶格40，來加以偵測。接著，此晶格40之電阻值將會被監測，以及藉由感測此MRAM記憶體晶格40，究係在一高電阻值狀態，或在一低電阻值狀態中，便有可能決定出，此MRAM記憶體晶格40，係在一平行或反平行之狀態中。換言之，其將有可能決定出，上述之MRAM記憶體晶格40，究係包含一"0"資料位元，或一"1"資料位元。

在第1和2圖中所例示之裝置的缺點中。有一項事實是，一陣列10中通常係包括許多二極體60和MRAM記憶體晶格40，以及此等二極體60和MRAM記憶體晶格40，可能並不具有一嚴格之電阻值分佈。因此，一MRAM記憶體晶格40中之高電阻值狀態中的電阻值，可能會是另一MRAM記憶體晶格40中之低電阻值狀態中的電阻值。在缺乏嚴格之電阻值分佈下，該等MRAM記憶體晶格40中之資料位元，可能會做出錯誤之讀取。

玖、發明說明

【發明內容】

發明概要

一依據本發明之資料儲存裝置，係包括一電阻性記憶體晶格之陣列，和一組以電氣方式串聯連接至此陣列中之多數記憶體晶格的二極體。有多數之字組線，係沿此陣列之列而延伸，以及有多數之位元線，係沿此陣列之行而延伸。一在此陣列中之第一選定的記憶體晶格，係位於一在其多數字組線中之第一字組線與一在其多數位元線中之第一位元線中間。有一電路係以電氣方式連接至此陣列，以及可監測一流經此第一選定之記憶體晶格的信號電流，以及可使此信號電流，與一平均參考電流相比較，藉以決定上述第一選定之記憶體晶格，究係在一第一電阻值狀態中，或在一第二電阻值狀態中。

一依據本發明之方法，係可感測一包括有一電阻性記憶體晶格之陣列的資料儲存裝置中之第一選定的記憶體晶格之電阻值狀態。此方法係包括：提供一組以電氣方式串聯連接至此陣列中之多數記憶體晶格的二極體；感測一流經此陣列之第一選定的記憶體晶格之信號電流；使此信號電流，與一平均參考電流相比較；以及藉由此等信號電流與參考電流之比較，決定上述第一選定之記憶體晶格，究係在一第一電阻值狀態中，或在第二電阻值狀態中。

圖式簡單說明

此等資料儲存裝置和方法，在說明上將藉由範例，在彼等範例性實施例之說明中，特別參照所附諸圖，其中相

玖、發明說明

同之數字，係指稱相同之元件，以及：

第1圖係例示一根據其相關技藝之MRAM記憶體晶格的陣列之平面圖；

第2圖係例示一根據其相關技藝之MRAM記憶體晶格的側視圖；

第3圖係例示一電阻性記憶體晶格之陣列、一以電氣方式連接至此陣列之電子電路、一些表示此陣列中之元件的等效電路、和此陣列中之電流路徑的平面圖；

第4圖係例示一可能包括在第3圖中所例示之陣列中的電阻性記憶體晶格之實施例的側透視圖；

第5圖係例示兩個在一堆疊組態中之電阻性記憶體晶格的一個側透視圖；而

第6A-B圖則係包括一些可被用來自一資料儲存裝置讀取資料之方法的一個流程圖。

15 **【實施方式】**

較佳實施例之詳細說明

第3圖係例示一電阻性記憶體晶格170之陣列165。此陣列165係包括一被選定之字組線180、一被選定之位元線190、和一位於此等選定之字組線180與選定之位元線190的交叉點處之選定的電阻性記憶體晶格175。此陣列165亦包括許多未被選定之字組線200、許多未被選定之位元線210，和多數位於彼等字組線180,200與位元線190,210之交叉點處的未被選定之電阻性記憶體晶格175。

第3圖亦例示有一以電氣方式連接至上述陣列165之電

玖、發明說明

路。此電路係例示包括有一以電氣方式連接至上述被選定之字組線180的電壓源220。此電路亦例示包括有一以電氣方式連接至上述被選定之位元線190的感測放大器230，和一以電子方式連接至此感測放大器230之三重取樣(TS)計數器240。此三重取樣計數器240，可輸出一輸出信號250。

第4圖係例示一可被使用在第3圖中所例示之陣列165中的電阻性記憶體晶格170之一可能組態。有一個二極體260，係例示在第4圖之底部，以及有一個MRAM記憶體晶格265，係例示與此二極體260相鄰。此等MRAM記憶體晶格265和二極體260兩者，可使佈置在一字組線180,200和一位元線190,210中間。此外，該等二極體260和MRAM記憶體晶格265，可以電子方式彼此成串聯連接。

其二極體260可為一薄膜二極體，其可以本技藝中已知之任何材料製成，以及可採用本技藝中已知之任何幾何形狀。其MRAM記憶體晶格265，可能包括第4圖中所例示之固定式鐵磁層130、隧道接面270、和軟鐵磁體層150。此外，其MRAM記憶體晶格265，可能包括第3圖中所例示之任一薄層，和任何本技藝之專業人員已知可配合一MRAM記憶體晶格265使用或為其一部分之額外薄層。

第5圖係例示一資料儲存裝置之組態，其中，有兩個彼此上下堆疊之電阻性記憶體晶格170，以及其中之電阻性記憶體晶格170，兩者均為MRAM記憶體晶格265。此例示在第5圖中之下部的MRAM記憶體晶格265，係被一下部位元線210和一字組線200所包圍。在此字組線200上方，

玖、發明說明

係佈置有一第二MRAM記憶體晶格265，連同一個二極體260。此第二MRAM記憶體晶格265，係罩有一上部位元線210。第5圖中之下部MRAM記憶體晶格265，可使佈置在第3圖中所顯示之陣列165的第一薄層內，以及其第二MRAM記憶體晶格265，可使佈置在一堆疊在其第一薄層上面之第二薄層內，彼等如第5圖中所示相堆疊之記憶體晶格，將可增加一資料儲存裝置之資料儲存密度。雖然有些MRAM記憶體晶格265，係例示在第5圖中，其他類型之電阻性記憶體晶格170，係可被使用在彼等資料儲存裝置中。而且，可堆疊多於二個晶格170。

第3圖中所例示之電路，連同一些額外之元件，業已在先前說明於Perner et al.之美國專利編號第6,188,615 B1號('615專利)中。此'615專利之全部內容，係藉由參照而合併進此說明書中。彼等特別與第3圖中所例示之資料儲存裝置有關的電路元件，將會在本說明書中加以討論，同時瞭解到的是，上述'615專利所揭示之任何或所有之電路組件，均可配合上述之陣列165加以使用。

在運作中，第3圖中所例示之資料儲存裝置，可以一電壓源220，施加一電壓(或一接地電位)，至上述被選定之字組線180。一額外之電壓或接地電位，可藉由其感測放大器230，施加至上述被選定之位元線190。雖然在第3圖中係選擇其底部字組線和最左位元線，任何之位元線和字組線，均係可被選定，以及任一電阻性記憶體晶格170，均可變為一被選定之電阻性記憶體晶格175。此外，雖然

玖、發明說明

僅有九個電阻性記憶體晶格170，例示在第3圖中，此資料儲存裝置中所使用之電阻性記憶體晶格170的數目，係不受限制。

上述被選定之電阻性記憶體晶格175，在為一MRAM
5 記憶體晶格265時，可使用上述之電路來加以寫入，使該電路有電流流出，以及使流經該等連接至此MRAM記憶體晶格265之被選定的字組線180和被選定的位元線190。此等被選定之字組線180和被選定之位元線190中的電流分別產生之磁場，接著會耦合進其軟鐵磁體層150內。當此等
10 耦合之總磁場，超過一臨界值時，其軟鐵磁層150之磁場方向，可能會自一第一磁化方向，改變至一第二磁化方向。此一改變亦會使此晶格之電阻，自一第一電阻值狀態，改變至一第二電阻值狀態。換言之，該電路可施加充份之電流或能量，使至該等被選定之字組線180和被選定之位
15 元線190，藉以使上述被選定之電阻性記憶體晶格175，自一第一選定之電阻值狀態，變換至一第二電阻值狀態。

而且，若希望同時寫入至所有之電阻性記憶體晶格170,175，便可使用一外在磁場。舉例而言，一強外在磁場，可在此陣列165之初始建置期間，被用來設定其軟鐵
20 磁體層150之磁化方向。

此以電氣方式連接至上述資料儲存裝置之電阻性記憶體晶格170的電路，可監測一流經上述被選定之電阻性記憶體晶格175的信號電流之值。此信號電流值，可接著使與一平均參考電流值做比較，藉以決定上述被選定之電阻

玖、發明說明

性記憶體晶格175，究係處於一第一電阻值狀態，或一第二電阻值狀態。此可藉由使用其三重取樣計數器240和一三重取樣感測方法，來加以完成。

依據此三重取樣感測方法，在取得該信號電流值之後，該電路將會藉由將上述被選定之電阻性記憶體晶格175，置於一類似其最小電阻值之狀態或最大可能電阻值之狀態等已知的第一電阻值狀態中，而得到其平均參考電流值。此可藉由改變其軟鐵磁體層150之磁化方向，使大體上與其固定式鐵磁體層130之磁化方向相平行或反平行，來加以完成。此電路接著會記錄一流經上述被選定在其已知之第一電阻值狀態中的電阻性記憶體晶格175之第一參考電流的值。

接著，該電路會將上述被選定之電阻性記憶體晶格175，置於一盡可能與上述第一電阻值狀態之電阻值相反的第二已知之電阻值狀態中。舉例而言，若其第一電阻值狀態，被選擇為具有上述之最小電阻值，則此第二電阻值狀態，便可被選擇為提供其最大可能之電阻值。此電路接著可感測此流經上述被選定在其第二電阻值狀態中之電阻性記憶體晶格175的第二參考電流的值。

此刻，該電路將會計算該等第一參考電流和第二參考電流之平均值，藉以得到一平均參考電流值。接著，上述原先監測到之信號電流值，係使與此平均參考電流值相比較，藉以決定出上述被選定之電阻性記憶體晶格175，究係儲存一"0"或一"1"之資料位元。

玖、發明說明

上文所討論之各種電流的感測，可透過其感測放大器
230來加以執行，透過其三重取樣計數器240來加以記錄，
以及輸出為一輸出信號250。在某些情況中，彼等高次資
料位元，諸如"2"或"3"資料位元，亦可使儲存進上述之資
5 料儲存裝置中，只要該電路能區別此等高次資料位元之特
性電阻。

一旦一平均參考電流值業已被決定出，以及業已與其
原先監測之信號電流值做過比較，該電路便可使上述被選
定之電阻性記憶體晶格175，返回其輸出上述原先監測之
10 信號電流值的狀態。此將可有效地使上述被選定之電阻性
記憶體晶格175，返回其在經由三重取樣感測方法決定上
述平均參考電流值之前的狀態中。

在上述資料儲存裝置之他型實施例中，該電路可自一
外在供應源，得到上述之平均參考電流值。接著，此平均
15 參考值，可使與上述之信號電流值相比較，藉以決定上述
被選定之電阻性記憶體晶格175，究係處於其第一或第二
電阻值狀態。

依據再有之其他實施例，該電路可藉由監測上述被選
定之電阻性記憶體晶格175以外的電阻性記憶體晶格170，
20 而得到其平均參考電流值。更明確地說，該電路有時可藉
由針對第3圖中所例示之陣列165中的一或多之其他電阻性
記憶體晶格170，執行部份之三重取樣感測方法，來決定
其平均參考電流值，以及可得到一平均參考電流值，而可
供其流經上述被選定之電阻性記憶體晶格175的電流之值

玖、發明說明

做比較用。

第4和5圖中所例示之二極體260，可降低或避免一些流經上述陣列165中之未被選定的電阻性記憶體晶格170之不當電流。此可降低或避免其不當電流有關的理由，可藉由研究第3圖中之等效電路元件185，而得以瞭解。此等元件係代表該等具有串聯連接之二極體260的電阻性記憶體晶格170，以及可如所例示以一些傳統式電路元件，或以任何類型而可執行相同或等效之功能的電路元件，來加以具現。

10 在一資料儲存裝置中，當其電壓源220施加一電壓至其選定之字組線180時，有電流將會自其電壓源220，流經一低電阻性感測路徑262，以及會繼續行至其感測放大器230和此電路之其餘部分。然而，一試圖行經彼等以電氣方式連接至其被選定之位元線190的未被選定之電阻性記憶體晶格170的不當電流270，係因其例示在第3圖中之被選定的電阻性記憶體晶格175上方之電阻性記憶體晶格170中的二極體260，而大體上被禁止如此做。因此，上述資料儲存裝置中之不當電流270，係因彼等二極體260之使用而被降低。

20 第3圖中所例示之資料儲存裝置的另一項優點是，該等串聯二極體260，將會增加其經由該等未被選定之記憶體晶格170的有效阻抗。此高阻抗將會降低其感測放大器230所感測之電流的衰減，以及係顯示可降低其感測器之雜訊。兩者結合成之效應，將會使在彼等具有串聯二極體

玖、發明說明

260之MRAM電路中，產生一較大之信號雜訊優值。

該等串聯二極體之又一優點或利益是，可改進其寫入電流之不均勻性。此在完成上係由於在其寫入運作期間經由其MRAM陣列之未被選定的路徑之加增電阻值所致。

5 第6A-B圖係例示一包括一些可用來操作一些包含帶有二極體260之電阻性記憶體晶格170的資料儲存裝置之方法的步驟之流程圖。此等方法係包括上文所說明之三重取樣感測方法，以及在使用上可配合彼等帶有串聯二極體260之MRAM記憶體晶格265。

10 第6A-B圖中所例示之第一步驟，步驟280，將會指明一組二極體260，使提供進一類似第3圖中所例示之裝置的資料儲存裝置中。此等二極體260可使以電氣方式，串聯連接至一陣列165中之多數電阻性記憶體晶格170。一個二極體260可使連接至每一可為一MRAM記憶體晶格265之電
15 阻性記憶體晶格170。然而，並非所有之電阻性記憶體晶格170，需要連接至一個二極體260。

 步驟290係指明感測一流經上述陣列165內之第一選定的電阻性記憶體晶格175之信號電流。步驟300接著可容許做出一決定，其將要使用何者類型之參考電流值，來決定
20 上述第一選定之電阻性記憶體晶格175，究係包含一"0"或一"1"之資料位元。特言之，在一外在來源、一未被選定之電阻性記憶體晶格170、或上述被選定之電阻性記憶體晶格175間，做出一選擇，以得到上述之參考電流值。

 若一外在來源被用來得到該參考電流值，則步驟310

玖、發明說明

僅指明自上述選定之外在來源，取得該參考電流。若一未被選定之電阻性記憶體晶格170，要被用來決定該參考電流值，則步驟320將會指明監測除上述被選定之電阻性記憶體晶格175外的一或多之電阻性記憶體晶格170，來取得該參考電流。若一被選定之電阻性記憶體晶格175，要被用來取得一參考電流值，則步驟330將會指明將上述被選定之電阻性記憶體晶格175，置於其第一電阻值狀態中。換言之，此第一選定之電阻性記憶體晶格175，應被置於其最高可能之電阻值狀態(例如，反平行)中，或其最低可能之電阻值狀態中(例如，相平行)。

步驟340接著會指明在上述第一選定之電阻性記憶體晶格175，處於其第一電阻值狀態中時，感測一第一參考電流。接著，步驟350將會指明將上述被選定之電阻性記憶體晶格175，置於其第二電阻值狀態中，其中之電阻值，係極大地與其第一電阻值狀態之電阻值相反。換言之，若其第一電阻值狀態，被選定為其最高電阻之狀態，則此第二電阻值狀態，便應為其最低可能之電阻值狀態。

步驟360接著會指明在上述第二選定之電阻性記憶體晶格175，處於其第二電阻值狀態中時，感測一第二參考電流。接著，步驟370將會指明取得該等第一參考電流和第二參考電流之平均值，藉以產生一平均參考電流值。此刻，步驟380將會指明使原先在上述第一選定之記憶體晶格中所偵測到的信號電流，與以上或經由上述第一選定之電阻性記憶體晶格175、或經由一未被選定之電阻性記憶

玖、發明說明

體晶格170、或經由一外在來源所發現到的參考電流做比較。

在第6B圖中，其為第6A圖中所例示之流程圖的延續，步驟390係指明上述第一選定之電阻性記憶體晶格175，
5 究係處於該等第一電阻值狀態和第二電阻值狀態中之何者。此在完成上係藉由使原先在上述第一選定之記憶體晶格中所感測到的信號電流之值，與上述參考電流或平均參考電流之值做比較。若此等參考電流或平均參考電流之值，高於上述感測之電流，則上述第一選定之電阻性記憶體晶
10 格175，便可能包含一"1"之資料位元。反之，若上述感測之電流，高於上述參考電流之值，則上述第一選定之電阻性記憶體晶格175，便可能包含一"0"之資料位元。

一旦上述資料位元之值已被決定，步驟400便會指明使上述第一選定之電阻性記憶體晶格175，恢復至其在該
15 等第一參考電流和第二參考電流被感測前之狀態。若一外在來源310或一未被選定之記憶體晶格320，被用來決定上述之參考電流值，步驟400便可能不適用。

最後，步驟410將會指明感測一流經一佈置在一不同於上述第一選定之電阻性記憶體晶格175所在的陣列165之
20 薄層內的第二選定之電阻性記憶體晶格175的信號電流。此一選擇性步驟可供彼等包括一些類似第5圖中所例示之組態的資料儲存裝置來使用。

上文之詳細說明，在表達上係為瞭解一些資料儲存裝置和一些可使用此等資料儲存裝置之方法的範例性具現。

玖、發明說明

自其不應被理解為有不必要之限制，因本技藝之專業人員，將可在不違離所附申請專利範圍和彼等之等價體的界定範圍下，輕易完成一些修飾體。

【圖式簡單說明】

5 第1圖係例示一根據其相關技藝之MRAM記憶體晶格的陣列之平面圖；

 第2圖係例示一根據其相關技藝之MRAM記憶體晶格的側視圖；

 第3圖係例示一電阻性記憶體晶格之陣列、一以電氣
10 方式連接至此陣列之電子電路、一些表示此陣列中之元件的等效電路、和此陣列中之電流路徑的平面圖；

 第4圖係例示一可能包括在第3圖中所例示之陣列中的電阻性記憶體晶格之實施例的側透視圖；

 第5圖係例示兩個在一堆疊組態中之電阻性記憶體晶
15 格的一個側透視圖；而

 第6A-B圖則係包括一些可被用來自一資料儲存裝置讀取資料之方法的一個流程圖。

玖、發明說明

【圖式之主要元件代表符號表】

10...陣列	165...陣列
20...字組線	170,175...電阻性記憶體晶格
30...位元線	260...薄膜二極體
40...MRAM 記憶體晶格	180...字組線
50...磁性隧道接面(MTJ)	185...等效電路元件
60...矽接面二極體	190...位元線
70...n-型矽層	200...字組線
80...p-型矽層	210...位元線
90...鎢芯撐層	220...電壓源
100...樣型層	230...感測放大器
110...鐵磁體層	240...三重取樣(TS)計數器
120...反鐵磁體層	250...輸出信號
130...固定式鐵磁體層	260...二極體
140...透納障面層	262...低電阻性感測路徑
150...軟鐵磁體層	265...MRAM 記憶體晶格
160...接觸層	270...鎢芯撐層

肆、中文發明摘要

一種包括電阻性記憶體晶格(170,175)之陣列(165)的資料儲存裝置，和一種可使此資料儲存裝置運作之方法。其電阻性記憶體晶格(170,175)，可能包括一磁性隧道接面和一薄膜二極體(260)。此種裝置可能包括一種電路，其可以電氣方式連接至其陣列(165)，以及亦可監測一流經一被選定之記憶體晶格(175)的信號電流。一旦此信號電流已被監測，此電路便能使此信號電流，與一平均參考電流相比較，藉以決定出上述被選定之記憶體晶格(175)，究係處於一第一電阻值狀態和第二電阻值狀態中的何者狀態。

伍、英文發明摘要

A data storage device that includes an array (165) of resistive memory cells (170, 175). The resistive memory cells (170, 175) may include a magnetic tunnel junction and a thin-film diode (260). The device may include a circuit that is electrically connected to the array (165) and that is also capable of monitoring a signal current flowing through a selected memory cell (175). Once the signal current has been monitored, the circuit is capable of comparing the signal current to an average reference current in order to determine which of a first resistance state and a second resistance state the selected memory cell (175) is in. Also, a method for operating the data storage device.

拾、申請專利範圍

1. 一種資料儲存裝置，其係包括：

一具有列和行之電阻性記憶體晶格(170,175)的陣列(165)；

- 5 一組以電氣方式串聯連接至此陣列(165)中之多數記憶體晶格(265)的二極體(260)；

多數沿該陣列(165)之列而延伸的字組線(180,200)；

多數沿該陣列(165)之行而延伸的位元線(190,210)；

- 10 一在該陣列(165)內之第一選定的記憶體晶格(175)，其中之第一選定的記憶體晶格(175)，係被佈置在該等多數字組線(180,200)中之一第一字組線(180)與該等多數位元線(190,210)中之一第一位元線(190)中間；和

- 15 一電路，其係以電氣方式連接至上述之陣列(165)，以及可監測一流經上述第一選定之記憶體晶格(175)的信號電流，以及可使此信號電流，與一平均參考電流相比較，藉以決定上述第一選定之記憶體晶格(175)，究係處於一第一電阻值狀態和第二電阻值狀態中的何者狀態。

- 20 2. 如申請專利範圍第1項之裝置，其中之電阻性記憶體晶格(170,175)之陣列(165)，係由一磁性隨機存取記憶體(MRAM)晶格(265)所構成。

3. 如申請專利範圍第1項之裝置，其中之二極體(260)組，係由一薄膜二極體所構成。

4. 如申請專利範圍第1項之裝置，其中在陣列(165)中，係進一步包括有一第二選定之記憶體晶格(265)，其中之

拾、申請專利範圍

第一選定之記憶體晶格(175)，係在該陣列(165)之一第一薄層內，以及其中之第二選定之記憶體晶格(265)，係在該陣列(165)之一第二薄層內。

5. 如申請專利範圍第1項之裝置，其中之電路，可藉由將
 5 上述第一選定之記憶體晶格(175)，佈置在其第一電阻
 值狀態中，於上述第一選定之記憶體晶格(175)，處於
 其第一電阻值狀態中之際，感測一第一參考電流，將
 上述第一選定之記憶體晶格(175)，佈置在其第二電阻
 值狀態中，於上述第一選定之記憶體晶格(175)，處於
 10 其第二電阻值狀態中之際，感測一第二參考電流，以
 及計算此等第一參考電流和第二參考電流之平均值，
 藉以得到其平均參考電流，來得到其平均參考電流。
6. 一種可感測出一資料儲存裝置中之第一選定的記憶體
 晶格(175)之電阻值狀態的方法，該資料儲存裝置係包
 15 括：一電阻性記憶體晶格(170,175)之陣列(165)；多數
 沿該陣列(165)之列而延伸的字組線(180,200)；多數沿
 該陣列(165)之行而延伸的位元線(190,210)，其中之第
 一選定的記憶體晶格(175)，係被佈置在該等多數字組
 線(180,200)中之一第一字組線(180)與該等多數位元線
 20 (190,210)中之一第一位元線(190)中間；和一以電氣方
 式連接至上述陣列(165)之電路，此方法係包括：

設置一組以電氣方式串聯連接至上述陣列(165)中之多數記憶體晶格(265)的二極體(260)；

感測一流經上述陣列(165)中之第一選定的記憶體

拾、申請專利範圍

晶格(175)之信號電流；

使此信號電流，與一平均參考電流相比較；以及

藉由使該等信號電流和平均參考電流相比較，來決定上述第一選定之記憶體晶格(175)，究係處於一第一電阻值狀態和第二電阻值狀態中的何者狀態。

5

7. 如申請專利範圍第6項之方法，其中之設置步驟，係包括提供一組薄膜二極體(260)。

8. 如申請專利範圍第6項之方法，其中之感測步驟，係包括感測一流經一磁性隨機存取記憶體(MRAM)晶格(265)之信號電流。

10

9. 如申請專利範圍第6項之方法，其中之感測步驟，係包括感測其流經上述包括隧道接面(270)之磁性隨機存取記憶體(MRAM)晶格(265)的信號電流。

10. 如申請專利範圍第6項之方法，其中係進一步包括：

15

將上述第一選定之記憶體晶格(175)，置於其第一電阻值狀態中；

於上述第一選定之記憶體晶格(175)，處於其第一電阻值狀態中之際，感測一第一參考電流；

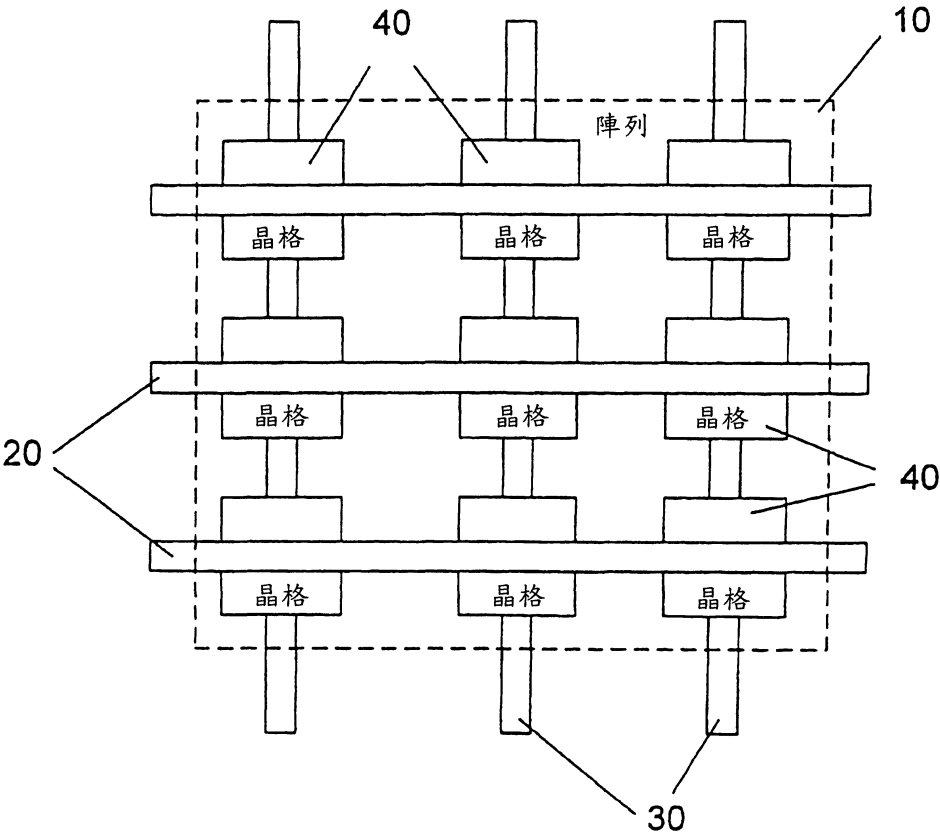
將上述第一選定之記憶體晶格(175)，置於其第二電阻值狀態中；

20

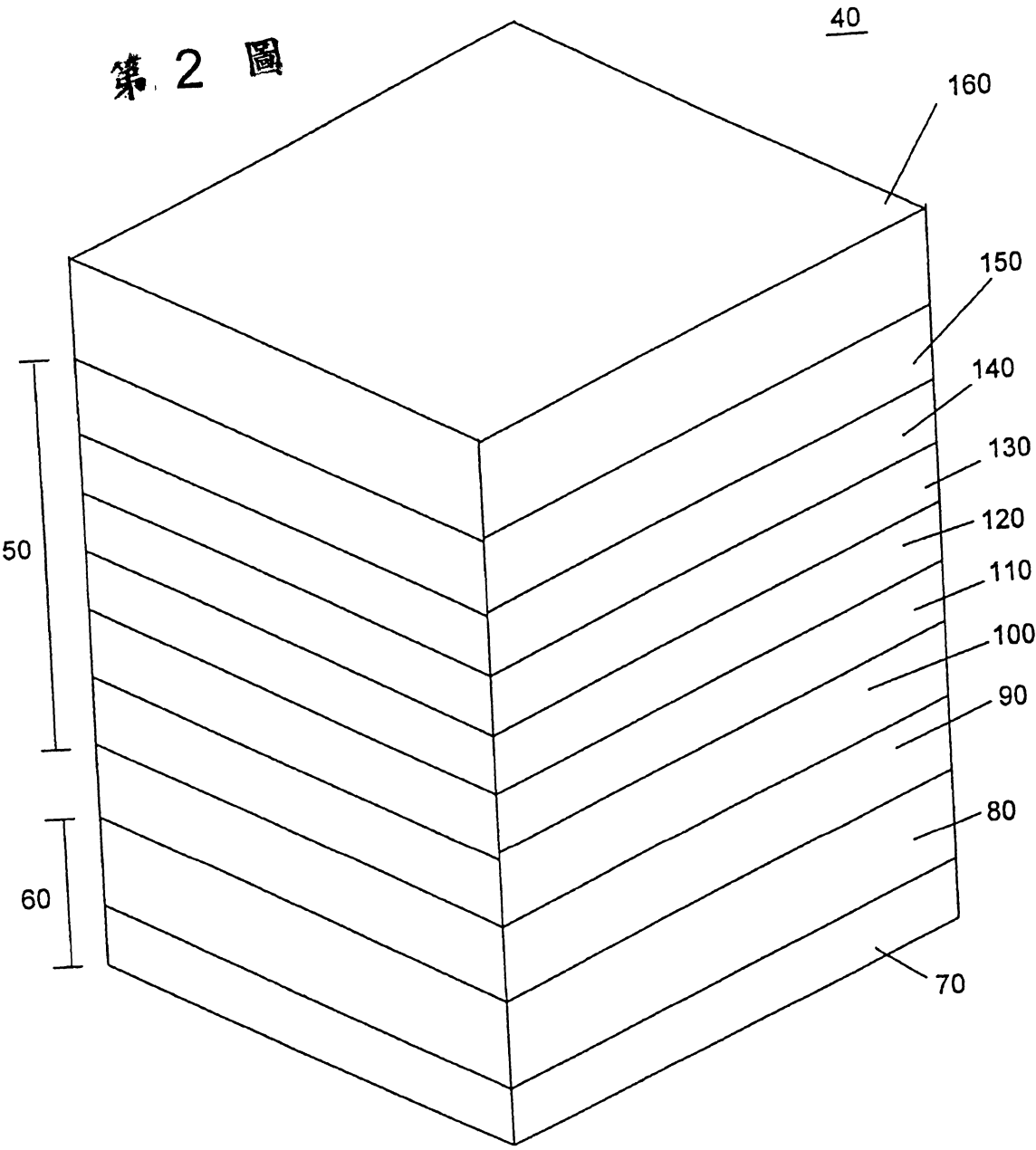
於上述第一選定之記憶體晶格(175)，處於其第二電阻值狀態中之際，感測一第二參考電流；以及

計算此等第一參考電流和第二參考電流之平均值，藉以得到其平均參考電流之值。

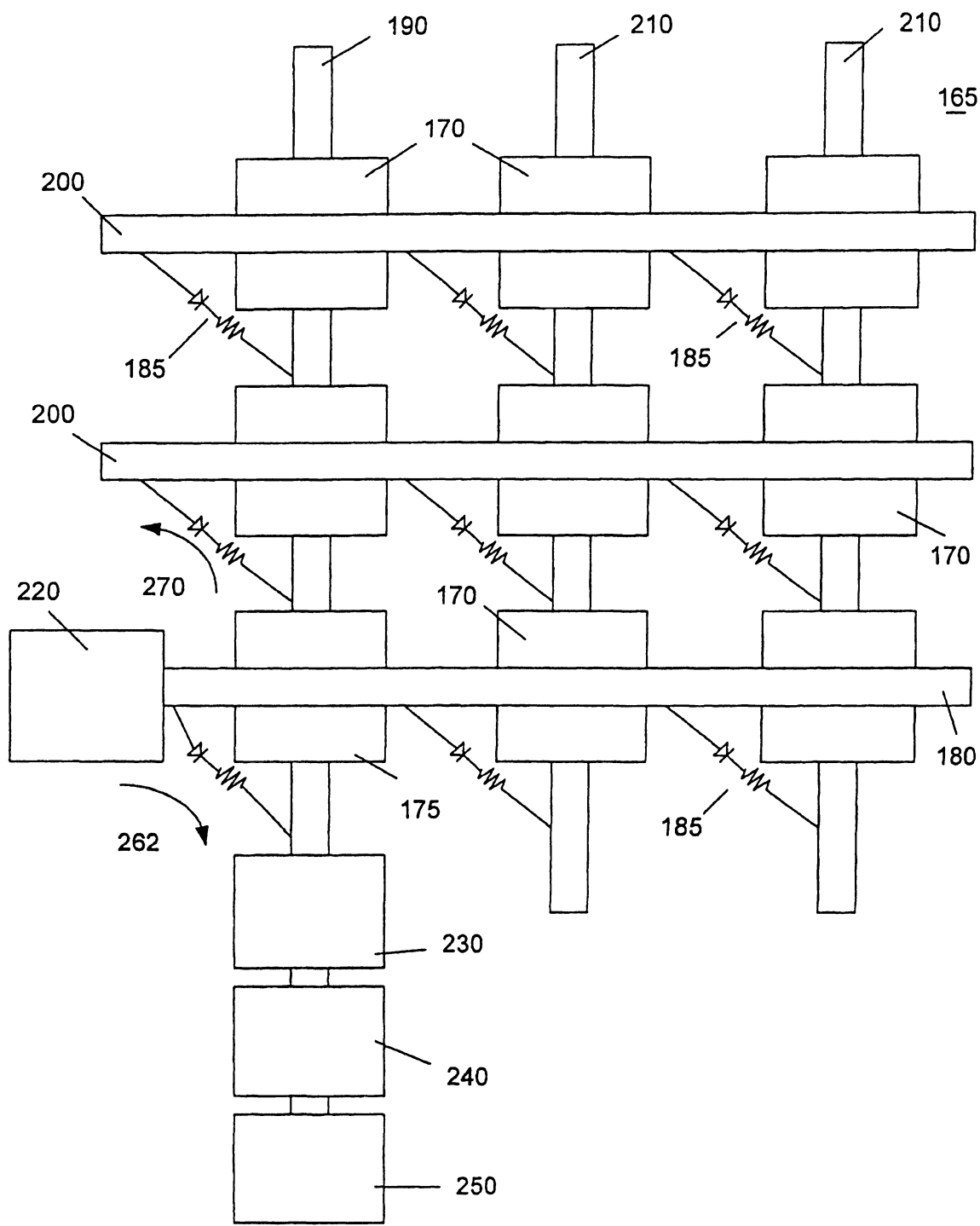
第 1 圖



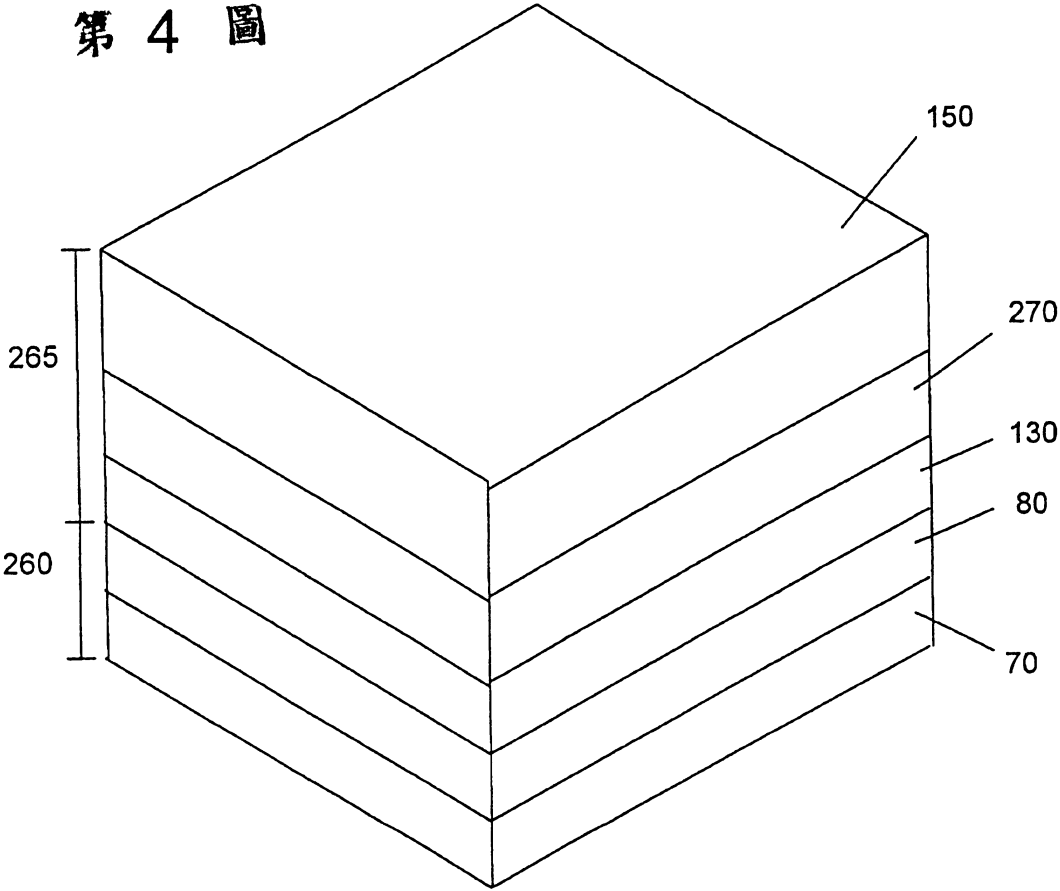
第 2 圖



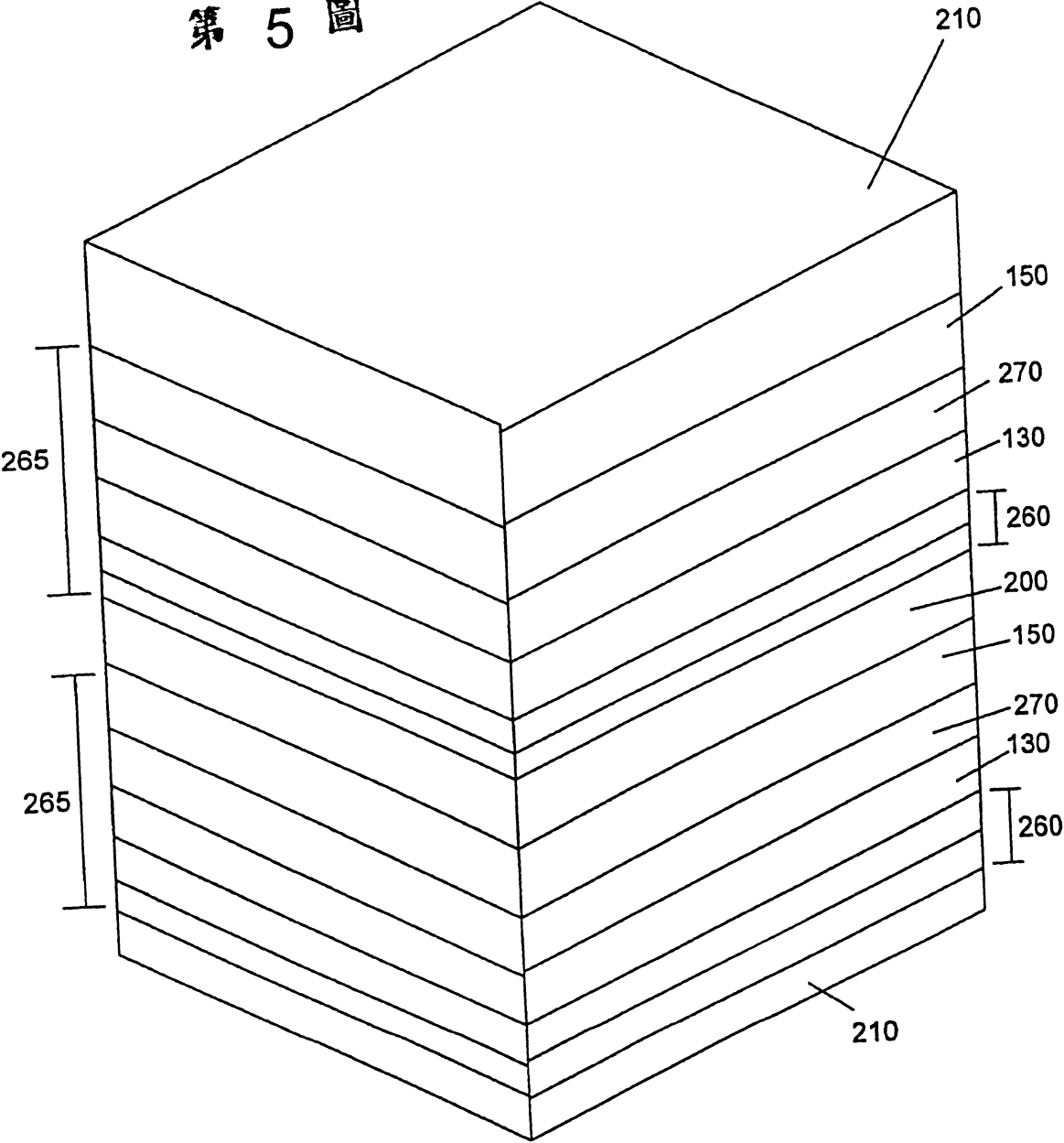
第 3 圖



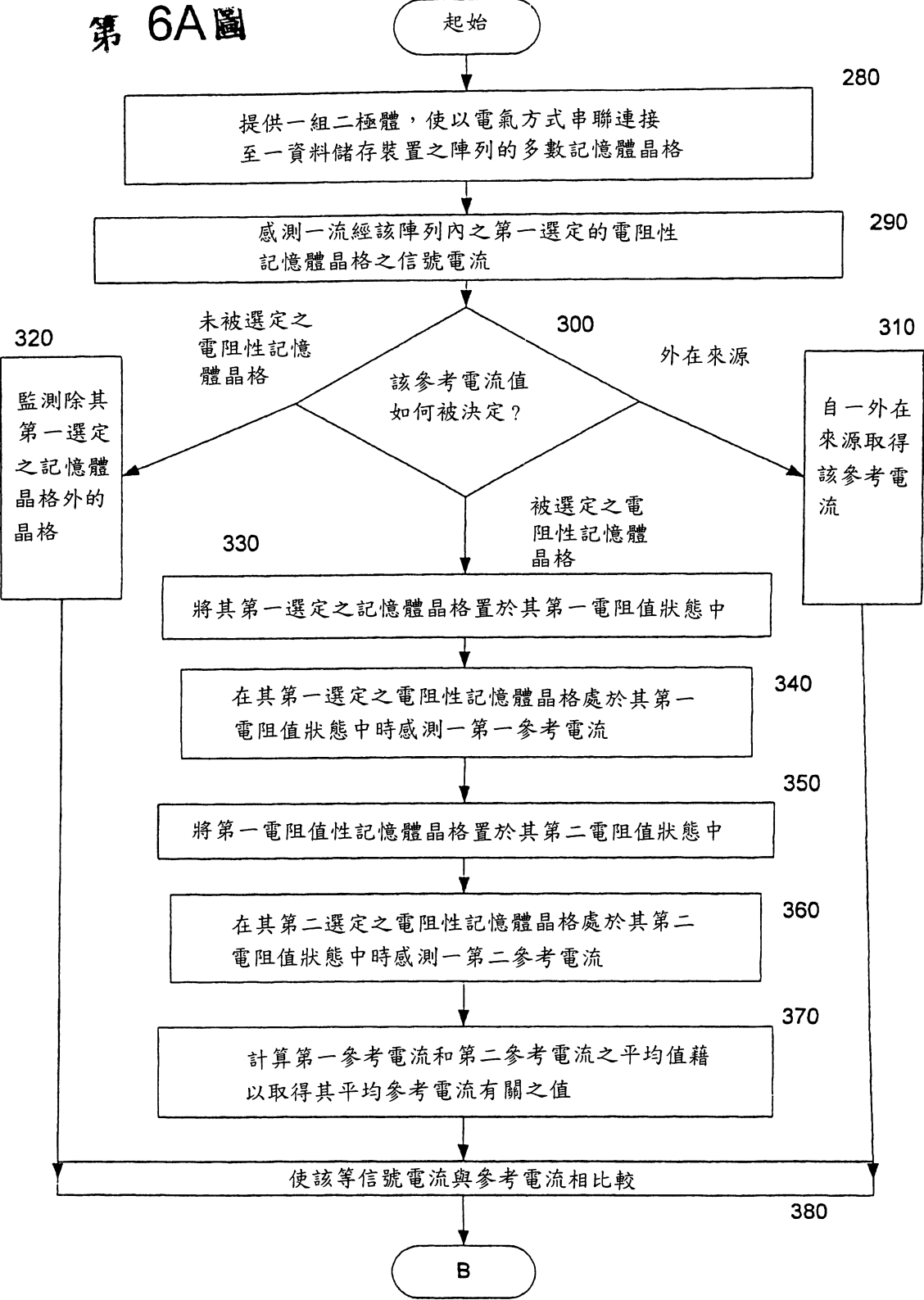
第 4 圖



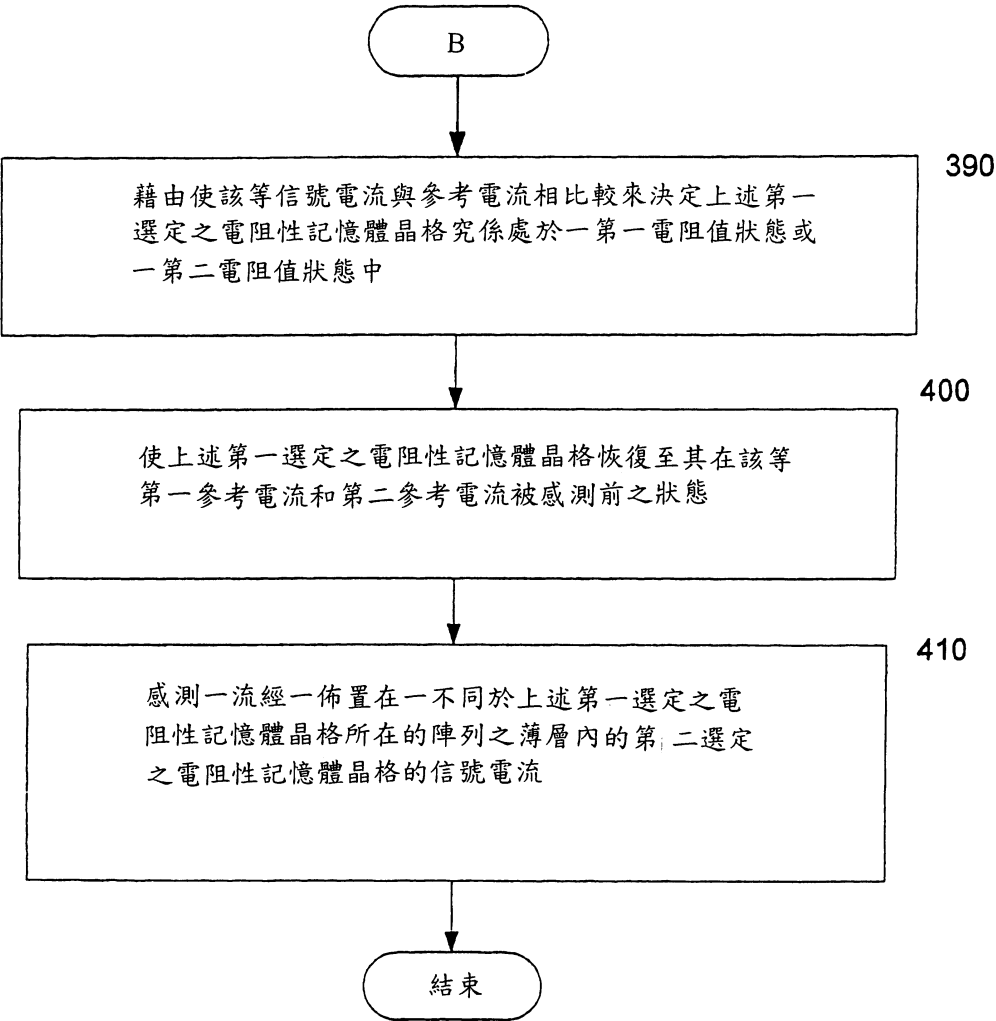
第 5 圖



第 6A圖



第 6B 圖



陸、(一)、本案指定代表圖爲：第 3 圖

(二)、本代表圖之元件代表符號簡單說明：

165...陣列

170,175...電阻性記憶體晶格

180...字組線

185...等效電路元件

190...位元線

200...字組線

210...位元線

220...電壓源

230...感測放大器

240...三重取樣(TS)計數器

250...輸出信號

262...低電阻性感測路徑

270...鎢芯撐層

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：