

(19)
(12)(KR)
(B1)

(51) 。 Int. Cl. ⁷
G11C 16/02

(45)	2003	03	15
(11)	10 - 0376234		
(24)	2003	03	04

(21)	10 - 2000 - 0054861	(65)	2001 - 0070086
(22)	2000 09 19	(43)	2001 07 25

(30)	1999 - 266085	1999 09 20	(JP)
------	---------------	------------	------

(73)	가 가	1 1 1	
------	-----	-------	--

(72)	가 가 가	1가 가	
------	-------	------	--

가 가 가	1가 가	
-------	------	--

(74)

:

(54)

| 가 , .

가 “ 0 ” , “ 1 ” , “ 2 ” , “ 3 ” , 2	, 1 가 “ 0 ”
“ 3 ” , 가 “ 1 ” , “ 2 ” , . , ,	1
2 , . , 2 , , ,	

1

, , , , ,

1 1 , 4

2 1 , 4

3

4

5

6

7

8

9 8

10 (a) 10 (b)

11 1 NAND

12 9

13 (a) 1 , 13 (b) 2

14 1

15

16 1 , 2 2

17 (a) 2 , 17 (b) 2 1 , 17
(c) 2

18

19 2 1

20 2 .
21 1 1 , 1 2 .
22 2 .
23 1 , 1, 2 .
24 2 , 8 .
25 2 , 8 .
26 3 , n .

1 :

2 :

3 :

4 :

5 :

6 :

7a :

7b :

3I0, 3I1 3I2, II2 :

BI - 0 BL4223 :

X41, M2, M3 M116 :

WL1, WL2, WL3 WL16 : , LAT (A) 1

LAT (B) : 2

가

1 , 가 “0” “1”, 가 “1”
“2” , 가 “2” “3” 3

, , , , 가 ,

가 ,

(|)

, 1 . 1 2 , “ 0 ” “ 3 ” , “ 0 ” ,

1, 2 가 . , 가 "2", "3" 가 "0", "0"
 가 . , 가 "3", 1, 2 가 "1", "0" .
 , , 2 가 , , 1 가 .

2 , 가 “0” “1”
1”, 가 “2” “3” “0” . , 2
 , 가 . 가 “1” , “2” 1

, 1 , 3 , 2
가 .

, “O” . 1 가 “0” . 가 “0”
가 “1” , “1”

, 2 가 . , | , 가 "1"
,"0" , "2" , 1
,"0" , "3"
,"0" , "1"

, | 가 "1"
"1" 가 . , 1 , 가 "0"

, 가 , 가 . 가 ,

(가 " 0") , - 3.5V
 " 0" " 3"
 16V 가 . , 0.2V , " 0" " 1" , " 0" " 3"
 .
 가 " 1" 0.2V , 14V
 ,
 가 " 1" 16V ,
 ,
 가

6, 7

1 , , " 0 " " 1 " , 13
" 1 "

2 , , , " 0" " 2" " 1" " 3"
 가 . , 5 , , 15V
 , 6 , , " 0" " 2" I3 ,
 " 1" " 3" I6 , , 16

, , , " 0" " 3" " 1" " 2"
 , 5 , , " 0" " 3" " 1" " 2"
 , , 16V
 " 0" " 3" 가 . , 7
 " 1" " 2" 6 . , 11

()

8 , , 4 (2) NA
 ND

(1) , , EEPROM
 가 . (1) ,
 (2) (6)가 .

(2) , , , ,
 (1) , , , ,
 (2) , (3), (4)가 , , (2)
 (3) , , , ,
 (4) (5)

, (5) (4) (3)

(6) , (1) (6) , (1)

b) (1), (2), (3), (4), (6) , (7)
 (7a) (7b) (7a) (7b) , (8) , (7b) ,
 , , , , (8) , , , (1)

9 , 8 (1) (2) (2)
 (310, 311 312112) . (310, 311 312112) (320,
 (320, 321 322112) (3) (4) CSLO, CSL1 CSL2112 (320,
 321 322112)

		(310, 311 312112)					
LO, BL1	,	(311)	BL2, BL3가	,		(310)	B
BL4222, BL4223	(312112)	
OM	(1)	NAND M1, M2, M3 MI6	1	NAND MI		16	EEPR
SRC	S2	.	1	S1	BLO	S1	M16
WLI6	.	.	.	MI, M2, M3 M16		WL1, WL2, WL3	S2
SC2	.	.	.	S1	SG1	, 2	S2
1	4223	NAND	,	가	.	1	가
	,	.	가	.	, 1	2	.
10	(a) (b)	10 (a)	
(41)	.	,	n	(42)	.	(41)	
(43)	.	(44)가	,	(44)	.	(45)	(46)가
10	(b)	.	.	(41)	,	n	(47)
(41)	.	(48)	.	(49)가	.	.	.
11	,	1	NAND M1 M16	.	.	, 1	NAND
10	(b)	16	.	S1	2	.	NAND
10	,	1	,
12	,	9	10 (a)
	.	.	(310)	.	.	.	,

BLi	N	.	(61a)	.	.	(61a)	
BLTR	.	.	(61a)	.	.	(61b)	,
(61c)	(61b)	(62a)
(62a)	.	VBLA가	.	.	.	(61b)	PREA가
.	.	(61c)
,	BLi + 1	N	(61d)	.	.	(61d)	
,	BLTR가	.	.	(61d)	.	(61e)	,
(61f)	(61e)	
,	(61d)
(62b)	.	(62b)	VBLB가	.	.	(61e)	
.	.	.	(61f)	.	.	.	(61b, 61)
PREB가	
e)	PREA, PREB	.	.	VBLA, VBLB	.	.	(61c, 61)
f)	BLSA, BLSB	

(61c, 61f) (61g) BIAS† , (62c) VCC , NE
 (61g) BIAS .

NE (61h) (61h) (61i, 6lj) LAT (A)가 (6lh) BL
 C1 , (61h) 1 LAT (A)가 (61i) SEN1,
 LAT (A) 2 (61i, 6lj) LATI, LATIB
 SEN1B (B) , (61j) LATI, LATIB
 1 LAT (A) ,

, NE (61k, 61l)가 (61k)
LAT (A) NC , (61l) VRFY1가 .
(61l) VREG가 . (61k, 61l) 1 LAT(A)

, I LAT (A) NA , P (6lm) (62d)
 (61m) PRSTB1가 , , (62d) VCC
 (61m) LAT (A) NA
 NA , (61n) . (61n) , NA

, NA (61o), SPB가 (61p), (61p) Osa
 c, Osacb . (61o) (61o)
 1 LAT (A) (61p),

, NE (61q) (61q) (61q) LAT (B)가 2 LAT (B) 2 (61r, 61s) (61s) LAT2, LAT2B 2 SEN2, SEN2B (61r) 2 LAT (B)

, NE (61t, 61u)가 . (61t) 2
LAT (B) ND , (61u) VRFY2가 .
(61u) VREG가 . (61t, 61u) 2 LAT (B)

, 2 LAT (B) NB , P (61v) (62e) (62e)
 (61v) PRSTB2가 , (62e) VCC . , NB .
 (61w) 2 LAT (B) NB (61w) , NB
 (61w) . (61w) , NB

, "O" "3" , 1, 2
1, 2 2 , 2 , 1

“ 0 ” “ 3 ” , “ 1 ”, “ 1 ”, “ 0 ” “ 1 ” “ 2 ”
“ 0 ” . , 1 , “ 0 ” “ 1 ” “ 2 ” “ 3 ” 2
, 가 “ 2 ” “ 3 ” 2
2
가 “ 2 ” , “ 3 ” 가 “ 0 ” “ 1 ” “ 1 ” “ 1 ”,
가 “ 1 ” , “ 2 ” “ 0 ” . , 2
가 “ 1 ” “ 2 ” “ 0 ” .
“ 0 ” .

() , 9
 (BLi, BLi + 1)

, 1 , , 12 2 (BLi, BLi + 1) 1
 (BLi) , , , LAT (A) . ,
 (BLi + 1) , , , 1 , , 1 , LA
 T(A) . , , 1 , LAT (A) NA가
 , "0" , , 1 , "0" , , 1
 , "1" , , 1 , "1" , , 1
 (61p)

{ }

(-1)

13 (a) |

1 , 2 , 9 2 (1)가 . 1 , 2

1 , , 1 가 (13 (a) STI).
 9 (310 312112) 1 LAT (A)(12)
 . " 1" () , 12 1 LAT (A)
 NA (H) . " 0" () , 1 LAT (A) NA

(L) . , 1 LAT (A) NA , 2 L
AT (B) NB .

, (13 (a) ST2) . 14 , 1
 . 12, 14 , (61h) BLC1 VCC + Vth
 BLSA Vpass, BL R VCC , 1 LAT (A) " 1" ()
 , BL 가 VCC가 , " 0" () ,
 가 VSS가 . , , () 가
 . , " 1"
 VCC .

, SG1 VCC, VPGM(20 V), Vpass(10V)
 가 , VSS , VSS, VPGM S 1가
 가 , . , VCC , |
 VSS VPGM , VPGM/2
 , " 0" , 1, 2 , " 1"
 , " 1" , " 0" .
 (1) .

, 가 (13 (a) ST3). 15 , 16
| , 1 , , b
b ' " " , ,
16 SC1 Vreed

, SG2 (\vee read) , b
, b' , vss

, 12 1 LAT (A) NA ("0")
, , NA ("1") . , (61)
VREG VCC , VRFY1 ,
(A) . 1 LAT (A) , 가 1 LAT
, . , 1 LAT (A) , 가 ,
가

, 1 LAT (A)가
(13 (a) ST2 ST4).

(2)

13 (b) 2

2 1 가 , 2 LAT (A) 가 (ST11).

(3I0 312112) 1 .

2 , 1 .
2 1 .

(ST12).

, 1, 2 , 1 가 "0"() , 가 "0" ("3"
2) 가 "1"() , , "0" .
가 "1" (| "2" . 2 , 2 가 "0"() ,
, "1" .

, 2 , 1 가 "O" "1" , 2 LAT (B) 가
, , 8 , 1 a ,
가 (ST12). 2 LAT (B)

17 (a) , 18

, 16 1 LAT (A) 가 , 1
LAT (B) , , 16 1 , 2
가 , , 18 , PRSTB2, SEN2, LAT2, BLC2,
VRFY2가 , , 12 ,
(61q) BLC2가 18 , 2
LAT(B) .

. , 2 가 "O" , , 2
가 "1" , LAT (B) NB , ND
LAT (B) NB , ND , 17 (a) 2 ,
(B) , NB .

, 1 가 , , 1 LAT (A)
2 , , (13 (b) (ST13)).

(2)

2 , 1 (ST14) 2 (ST15) 2 . 1 (ST14)
가 "2" . 2 (ST15) 가 "3"

{ 2 1 }

17 (b) 2 1 , 19 2 1

1 , b' , 가 , b' , 가 , OK , , 1
b' , "3" , 가 , "0"

, 2 LAT (B) , 1 ND , , 12 가 "0"
, VREG , 19 VSS, (61u)
, 2 LAT (B) ND가 , VRFY2
(61t)가

, 1 VRFY1 가 , VREG , 1 VCC , (61l)
(6lk)가 , LAT (A) , NA
가 1 LAT (A)

, 1 LAT (A) , 17 (b) ,
"2" , LAT (A) , "2" ,
. 1 LAT (A) , "3"

{ 2 2 }

17 (c) 2 2 , 16

1 , 1 c' , 가 , "3"
a , 1 , , , ,
c , 1 , , , ,
c , 1 , , , ,

, 1 LAT (A) (17 (c) ,
, 1 LAT (A) ,)

" 3" , " 3" NG ,
" 2" .

, 2 , 가 " 2" 1 LAT (A)가 1 , " 3"
2 2 , 1 가 (9, S
T13 STI6).

가 “3”
가 “2”
가 “2”
{ }
, , 2
2
(2)
2 1
c가 가

, 22 , , SGI Vread(4.5V) 가
 , 12 , , (61g) BIAS 가
 . , SG2 . , C ,
 , , . , C ,
 , VSS . 2 , , ,
 , , 가 “0” “1” , , “2”
 “3”

$$\{ \quad 1 \quad \}$$

1 , 가 “2”, “3” . 21 (a) 1
 1 , 23 . 23 22
 가 .
 , 가 “2”, “3” , “3” , c 가
 . , 1 LAT (A) , 21 (a)
 , 가 “3” . , 1 LAT (A)
 , .
 가 “0”, “1”, “2” .

{ 2 }

, 2 , 가 "0" , "1" . 21 (b)
 1 2 , 23
 가 "O" , "I" , a 가
 . | LAT (A) , ,
 . , 1 LAT (A) , ,
 "2" "3" .

, 1 LAT (A), , 21 (b) , , NA
 가 “0”, “3” , “1”, “2” . ,
 (61p) 가 , (61p) . ,
 YIO 가 “0”, “3” “1” , “2”, “3” , “0”

1 , 1 , 가 “0” , 가 “1” ,
2 , “2” . , “3” , 1 , 1 , 가 “0” , “1”
2” , “3” , 1 , , 1 , .

, 2 , 1 , 가 “2” 2 LAT (B) 2 LAT (B)
가 “3” 2 LAT (B) , . , “0” ,
“3” , “0” ,

“ 5”, “ 6”, “ 7” | LAT (A) 가 “ 0”
“ 4” | LAT (A)
, “ 1” .
OK

가 , 가 “6” , 가 “6”
, “7” OK .
“7” 1 LAT (A)
가 “0” , “6”
| LAT (A) OK .
“1” .
| LAT (A) 가 “1” , 3

, 3, 2, 1
 1, 2, 3
 3, “4”
 “0” . , 1
 가 “3”
 “1” ,
 가
 2
 2, 1, 6
 5, “0” . , 2
 가 “2”
 “5”
 가 “1”
 “6” ,
 “1” ,
 가

| , 가 “ 0 ” , “ 3 ” “ 4 ” , “ 7 ”
“ 1 ” , 가 “ 1 ” “ 2 ” , “ 5 ” “ 6 ” “ 0 ”
. , 4 가 .

, 가 “0” “7”, 가 “1” “6”,
가 “2” “5”, 가 “3” “4”,
가 . , , , . ,

(3)

, I, 2 LAT (A), LAT (B) , ,

간 간

, , 가 ,

(57)

1.

, “0”, “1”, “2”, “3”

1 2

18

1 , 가 1
“ 0 ” “ 1 ” ,
“ O ” ,

가 “ 1 ” , 가 “ 1 ” , 가 1 ,
“ 1 ” , 가 2 , 가 2 , 가 2 ,
가 2 ,

2 가 , 가 "1" , 가 "0" , 가 | "1" "2" "3" ,

2.

1 ,

가 “2”
가 1 , 2 , 1
“2”
1
가 “0” , 2
2

가 “3” 2 , 가 1
가 “3” , 2 ,
“3” , 1 ,
가 2 2 ,
가 2 , 2 , 1 , 2

3.

, “0”, “1”, “2”, “3”

가 “1”
가 “1” | , | 2 , 1
“1”
가 2 , 1 | 2 , 1 , 1

가 2 , 1 ,
2 , 1 , 2 , 1
가 , 1 가 “0” , “0” “1” “2”
, 2 , , , “3”

4.

1 3 ,
 , 2 , , 가 “2” , “3”
 , , , , 가 “0” “1”
 , , , , 가 “3” ,
 , , , , 가 “1” “2”

5.

1 3 ,
 , 2 , 가 “ 2 ” , (前半)
 , 가 “ 3 ” , 가 “ 3 ”
 , 가 “ 2 ”

6.

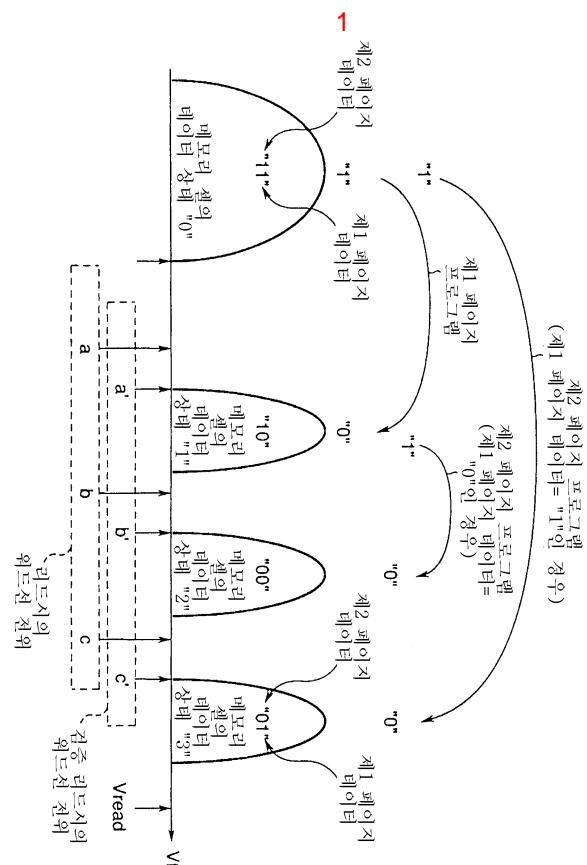
"0", "1", ..., "n" (3 n, n) n 가 , n
1 가 ,

1

2

“O”

“n”



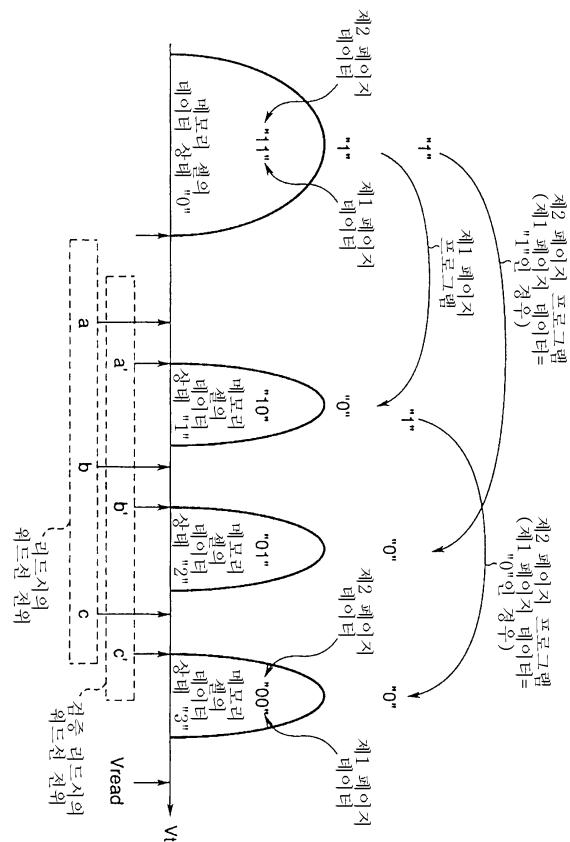
2

메모리 셀의 테이터(상태)	메모리 셀의 임계치	기록 및 판독되는 테이터	
		제2 페이지	제1 페이지
0	0V 이하	1	1
1	0.3V ~ 0.5V	1	0
2	0.8V ~ 1.0V	0	0
3	1.3V ~ 1.5V	0	1

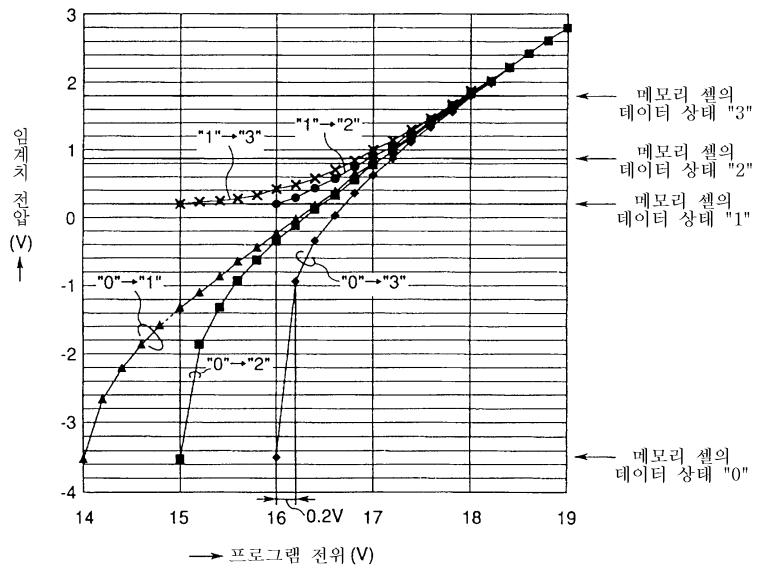
3

메모리 셀의 데이터(상태)	메모리 셀의 임계치	기록 및 판독되는 데이터	
		제2 페이지	제1 페이지
0	0V 이하	1	1
1	0.3V ~ 0.5V	1	0
2	0.8V ~ 1.0V	0	1
3	1.3V ~ 1.5V	0	0

4



5

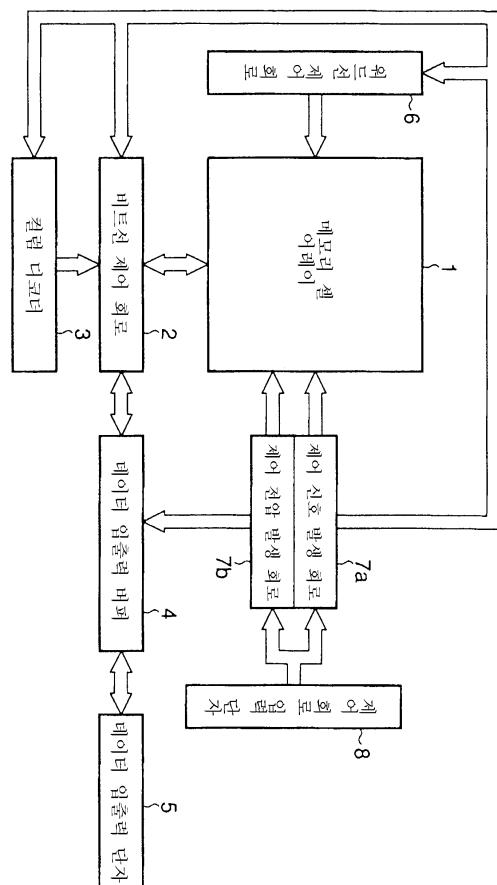


6

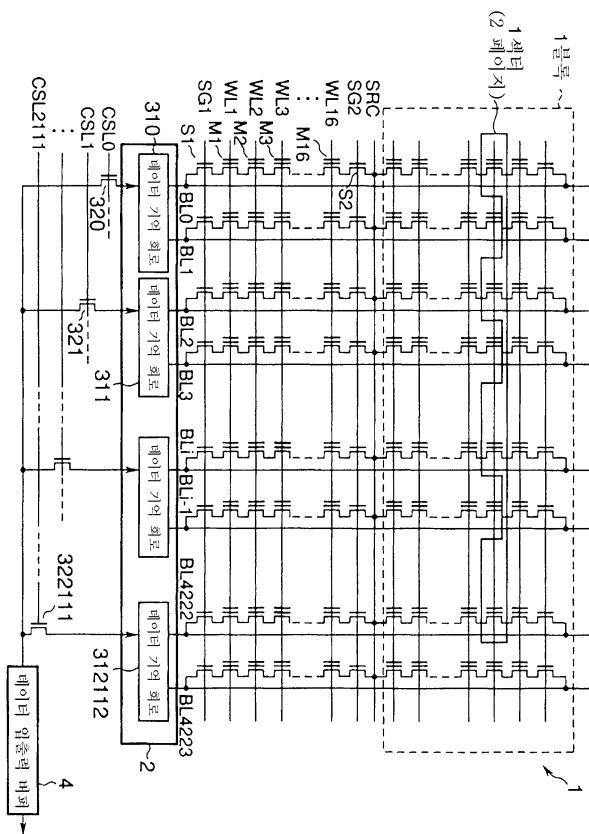
종래 예	필요 스텝업 횟수	
제1 페이지 기록	13회	(0→1)13회
제2 페이지 기록	16회	(0→2)13회 (1→3)16회
합계	29회	

7

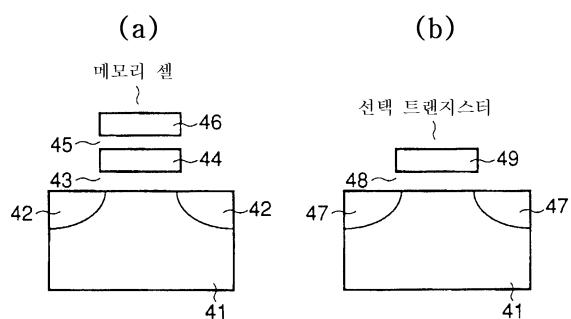
본발명	필요 스텝업 횟수	
제1 페이지 기록	13회	(0→1)13회
제2 페이지 기록	11회	(0→3)11회 (1→2)6회
합계	24회	



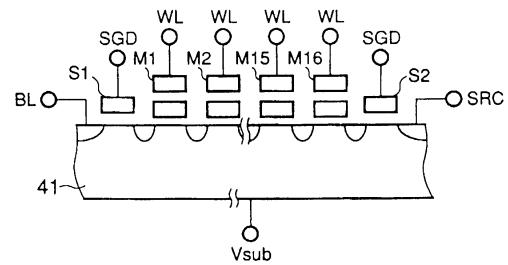
9



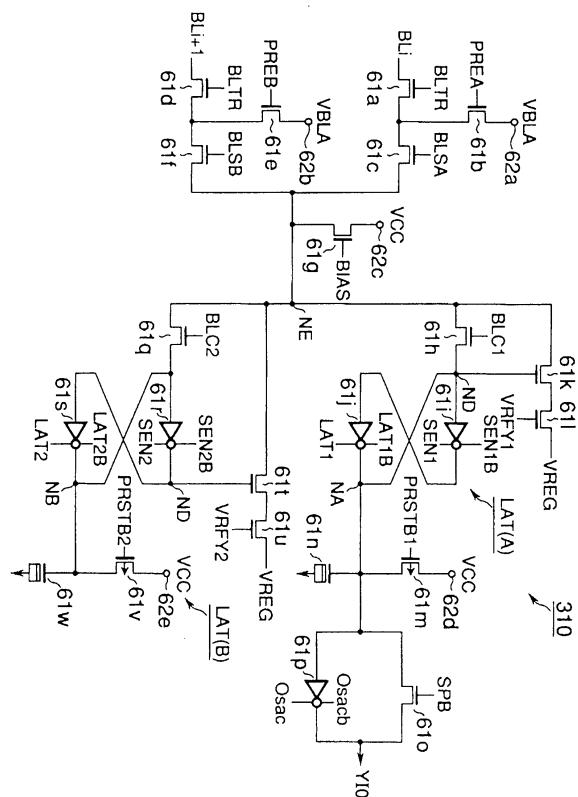
10



11

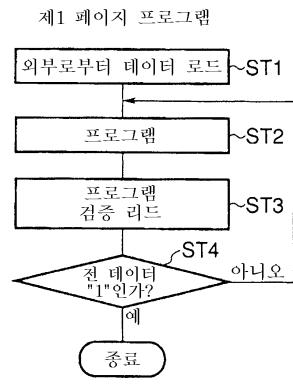


12

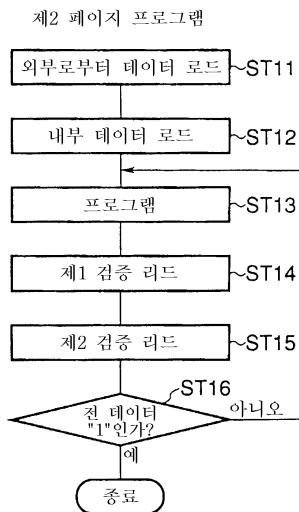


13

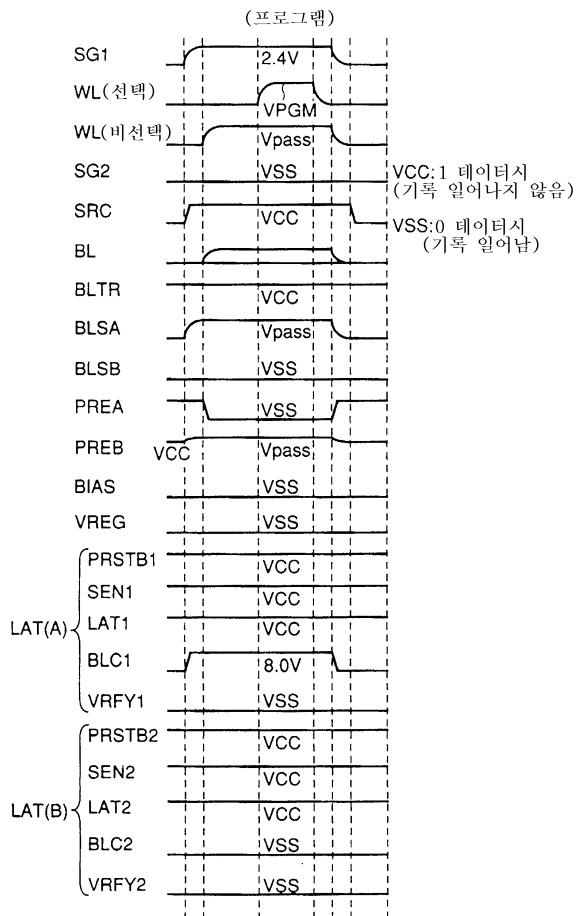
(a)



(b)



14

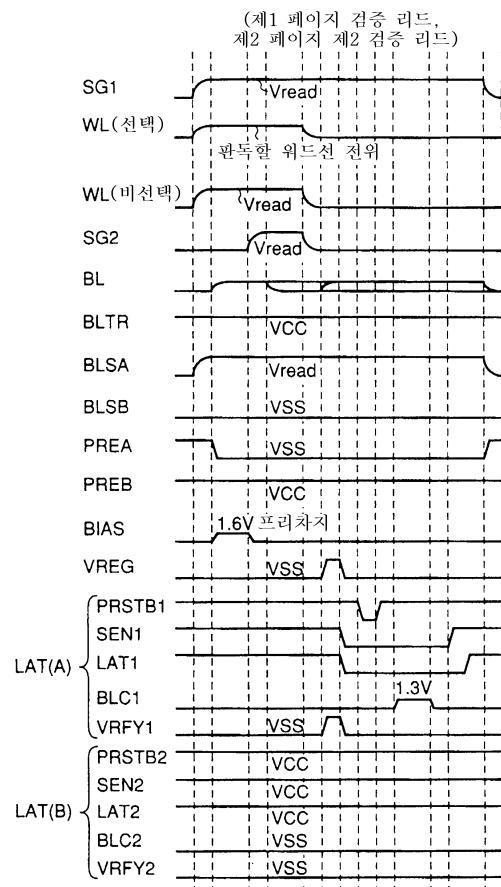


15

프로그램 검증(제1 페이지)

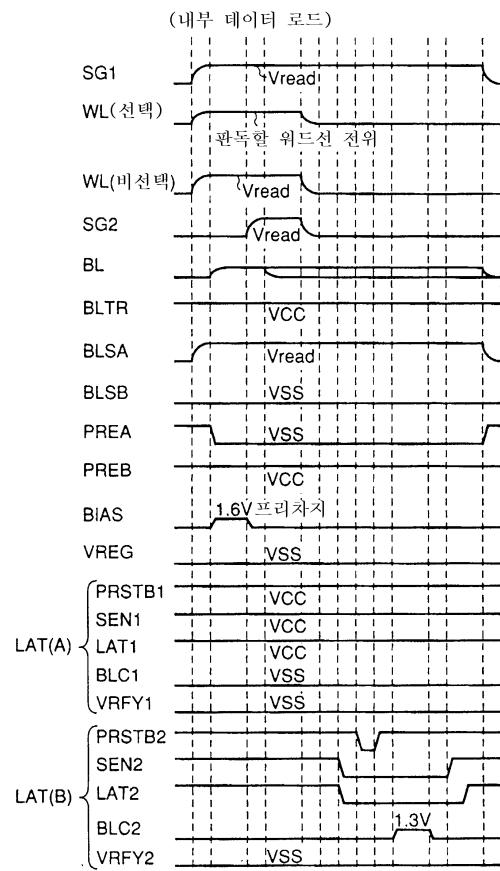
상태 0		상태 0→1		메모리 셀의 데이터	
inhibit	Write(OK)	Write(NG)			
A B bit	A B bit	A B bit			
H	L	L	데이터 로드 (A에 write→L, inhibit→H)		
H L	L H	L L	b'로 리드	0→1	
H H	L H	L L	A가 H일 때 비트선 H(VRFY1)		검증
H H	H H	L L	비트선의 전위를 A로 래치		

(inhibit=H) 기록, Write=기록, A=LAT(A), B=LAT(B))

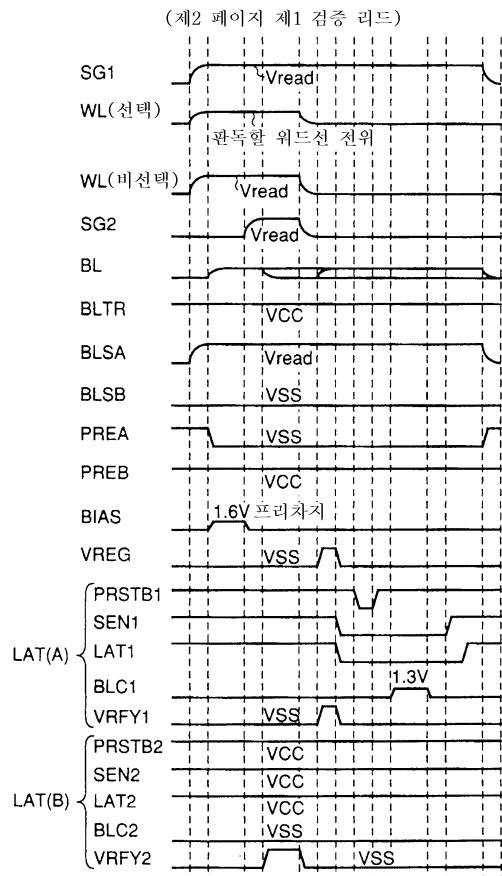


17

프로그램 검증 (제2 페이저)			
상태 0	상태 0→3	상태 1	상태 1→2
inhibit	Write(OK)	Write(NG)	
A B bit	A B bit	A B bit	
H	L	H	
L	L	L	
H L L	L L L	H H H	a로 리드 비트선의 전위를 B로 래치
H L	L L	H H	
H L L	L L L	H H L	b'로 리드 B가 L일 때 비트선 L(RRFY2)
H L H	L L L	H H H	A가 H일 때 비트선 H(VRFY1) 비트선의 전위를 A로 래치
H L H	L L L	H H H	
H L	L L	H H	
H L L	L L H	L H H	b'로 리드 A가 H일 때 비트선 H(VRFY1) 비트선의 전위를 A로 래치
H L H	L L L	L H L	
H L H	H L H	H H H	
H L H	H L H	L H L	
(inhibit=비기록, Write=기록, A=LAT(A), B=LAT(B))			



19



20

리드(제2 페이지)

상태 0,1		상태 2,3			
A	B	bit	A	B	bit
L		H	b로 리드		제2 페이지 리드
L	L	H	비트선의 전위를 A로 래치	H	

(A=LAT(A)、B=LAT(B))

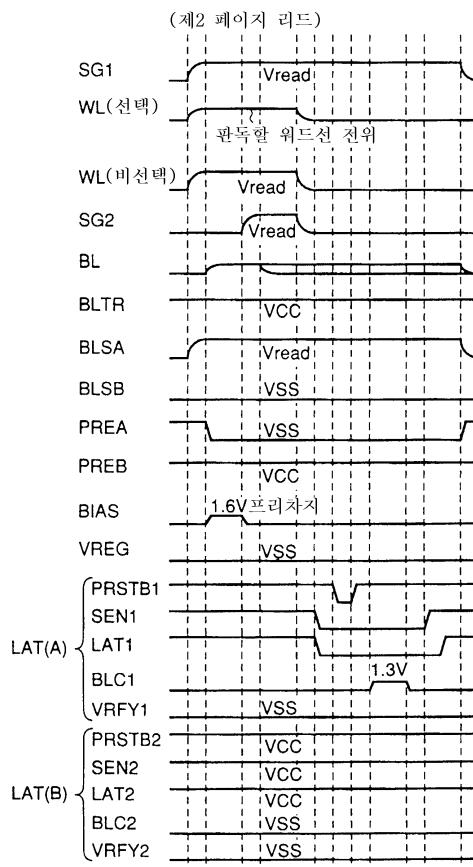
21

리드(제1 페이지)

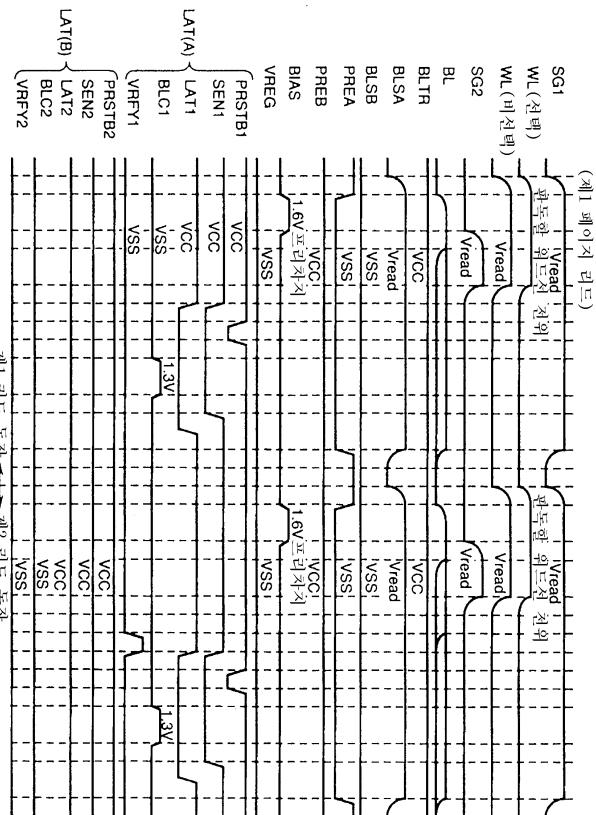
상태 0	상태 1,2	상태 3	
A B bit	A B bit	A B bit	
L L	L L	H H	c로 리드 비트선의 전위를 LAT(A)로 래치
L L	L H	H H	a로 리드
L L	L H	H L	LAT(A)가 H이면 비트선 L(VRFY1)
L L	H H	L L	비트선의 전위를 A로 래치

(A=LAT(A)、B=LAT(B))

22



23



24

메모리 셀의 데이터(상태)	메모리 셀의 임계치	기록 및 편득되는 데이터		
		제3 페이지	제2 페이지	제1 페이지
0	0V 이하	1	1	1
1	0.2V~0.4V	1	1	0
2	0.5V~0.7V	1	0	0
3	0.8V~1.0V	1	0	1
4	1.1V~1.3V	0	0	1
5	1.4V~1.6V	0	0	0
6	1.7V~1.9V	0	1	0
7	2.0V~2.2V	0	1	1

25

