

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成30年4月19日 (2018.4.19)

【公開番号】特開2018-14762(P2018-14762A)

【公開日】平成30年1月25日 (2018.1.25)

【年通号数】公開・登録公報2018-003

【出願番号】特願2017-197375(P2017-197375)

【国際特許分類】

H 0 4 N 5/369 (2011.01)

H 0 1 L 27/146 (2006.01)

【F I】

H 0 4 N 5/369 6 0 0

H 0 1 L 27/146 E

【手続補正書】

【提出日】平成30年2月27日 (2018.2.27)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

撮影用の複数の第 1 画素と、焦点検出用の複数の第 2 画素と、を含む固体撮像装置であって、

前記第 1 画素は、

第 1 電極と、

前記第 1 電極の上に位置する第 1 光電変換膜と、

前記第 1 光電変換膜の上に位置する第 2 電極と、

を備え、

前記第 2 画素は、

第 3 電極と、

前記第 3 電極の上に位置する第 2 光電変換膜と、

前記第 2 光電変換膜の上に位置する第 4 電極と、

を備え、

前記第 3 電極は、前記第 1 電極よりも面積が小さく、

前記複数の第 2 画素のうち少なくとも 2 つにおいて、前記第 3 電極が、前記第 2 画素の中心から互いに異なる方向に偏心して配置されている、
固体撮像装置。

【請求項 2】

前記第 1 電極と前記第 3 電極とは、同じ層に位置する、

請求項 1 に記載の固体撮像装置。

【請求項 3】

前記第 2 画素は、前記第 3 電極と同じ層に位置する第 5 電極を備え、

前記第 5 電極は、電源に接続されている、

請求項 1 または 2 に記載の固体撮像装置。

【請求項 4】

前記複数の第 2 画素は、前記第 5 電極を共有している、

請求項 3 に記載の固体撮像装置。

【請求項 5】

隣接する前記第 1 電極と前記第 3 電極との間に位置し、前記第 1 電極および前記第 3 電極と同じ層に位置し、すべての画素に共通する第 6 電極を備える、

請求項 1 または 2 に記載の固体撮像装置。

【請求項 6】

前記第 2 画素の上に位置するマイクロレンズを備え、

前記マイクロレンズの中心は、前記第 2 画素の中心に対し、前記第 3 電極が偏心する方向にずれている、

請求項 1 ～ 5 のいずれか一項に記載の固体撮像装置。

【請求項 7】

前記複数の第 2 画素は、第 3 画素と、前記第 3 画素に隣接する第 4 画素と、を有し、

前記第 3 画素と前記第 4 画素とは、一つのマイクロレンズを共有する、

請求項 1 ～ 5 のいずれか一項に記載の固体撮像装置。

【請求項 8】

前記第 1 光電変換膜および前記第 2 光電変換膜の少なくとも一方は有機材料を含む、

請求項 1 ～ 7 のいずれか一項に記載の固体撮像装置。

【請求項 9】

前記第 1 光電変換膜と前記第 2 光電変換膜とが連続している、

請求項 1 ～ 8 のいずれか一項に記載の固体撮像装置。

【請求項 10】

前記第 2 電極と前記第 4 電極とが連続している、

請求項 1 ～ 9 のいずれか一項に記載の固体撮像装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【発明の名称】固体撮像装置

【技術分野】

【0001】

本開示は、固体撮像装置に関する。

【背景技術】

【0002】

カメラセットの小型化とフォーカス速度の向上のために、焦点検出機能を持つ固体撮像装置が提案されており、焦点検出方式の一つとして位相差検出方式が知られている。

【0003】

特許文献 1 および 2 に示された固体撮像装置では受光部（フォトダイオード）の半分程度を、金属材料等により形成された遮光帯により遮光し、それにより位相差検出を行う方式が開示されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2009 - 105358 号公報

【特許文献 2】特開 2009 - 99817 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

光電変換膜を備える固体撮像装置に、背景技術と同じように、位相差検出方式を行うための画素（焦点検出用画素）として光電変換膜（受光部）の上に遮光帯を形成すると、焦

点検出用画素の周辺で光電変換膜上に段差が生じる。このため、焦点検出用画素周辺のカラーフィルタおよびマイクロレンズの形成が不均一となり、画質特性が悪化する。

【 0 0 0 6 】

本開示は、画質の劣化を抑制しつつ、高精度の焦点検出用画素を搭載した固体撮像装置およびその製造方法を提供する。

【課題を解決するための手段】

【 0 0 0 7 】

本開示の一態様に係る固体撮像装置は、複数の画素が配置された撮像領域を有する固体撮像装置であって、前記複数の画素は、複数の撮像用画素と複数の焦点検出用画素とを含み、前記複数の撮像用画素のそれぞれは、第 1 の下部電極と、前記第 1 の下部電極の上に形成された光電変換膜と、前記光電変換膜の上に形成された上部電極とを備え、前記複数の焦点検出用画素のそれぞれは、第 2 の下部電極と、前記第 2 の下部電極の上に形成された前記光電変換膜と、前記光電変換膜の上に形成された上部電極とを備え、前記第 2 の下部電極は、前記第 1 の下部電極よりも面積が小さく、前記複数の焦点検出用画素に含まれる 2 つの焦点検出用画素は、それぞれの第 2 の下部電極が、画素中心から互いに異なる方向に偏心して配置されていることを特徴とする。

【発明の効果】

【 0 0 0 8 】

本開示によれば、画質の劣化を抑制しつつ、高精度の焦点検出用画素を搭載した固体撮像装置を提供することが可能となる。

【図面の簡単な説明】

【 0 0 0 9 】

【図 1】図 1 は、実施の形態 1 に係る固体撮像装置の回路構成を示す図である。

【図 2 A】図 2 A は、実施の形態 1 に係る固体撮像装置の断面構造を示す図である。

【図 2 B】図 2 B は、実施の形態 1 に係る固体撮像装置の平面構造を示す図である。

【図 3】図 3 は、焦点検出用画素で光電変換した電荷の動きを示す図である。

【図 4】図 4 は、実施の形態 1 に係る固体撮像装置の製造方法を説明する工程断面図である。

【図 5 A】図 5 A は、実施の形態 2 に係る固体撮像装置の断面構造を示す図である。

【図 5 B】図 5 B は、実施の形態 2 に係る固体撮像装置の平面構造を示す図である。

【図 6 A】図 6 A は、実施の形態 3 に係る固体撮像装置の断面構造を示す図である。

【図 6 B】図 6 B は、実施の形態 3 に係る固体撮像装置の平面構造を示す図である。

【図 7】図 7 は、実施の形態 4 に係る固体撮像装置の断面構造を示す図である。

【図 8】図 8 は、実施の形態 5 に係る固体撮像装置の断面構造を示す図である。

【発明を実施するための形態】

【 0 0 1 0 】

（本開示の基礎となった知見）

本開示にかかる固体撮像装置の実施の形態を説明する前に、本開示の基礎となった知見について説明する。

【 0 0 1 1 】

イメージセンサの画素サイズは、最新の微細加工技術を用いてもなお、受光部（フォトダイオード）に利用可能なスペースは限られている。画素面積のほとんどが、駆動回路のために必要とされる電子部品（電界効果トランジスタなど）によって占有されているのである。

【 0 0 1 2 】

この問題を解決するため、シリコン基板上に受光部を設けるのではなく、光電変換膜を、有機材料などを用いて上層に配置した固体撮像装置が提案されている。

【 0 0 1 3 】

しかしながら、従来技術と同じように、焦点検出用画素として光電変換膜（受光部）の上に遮光帯を形成すると、焦点検出用画素の周辺で光電変換膜上に段差が生じることにな

る。このため、光電変換膜の上に形成されるカラーフィルタおよびマイクロレンズの形成が不均一となり、画質特性が悪化する。従って、上層に光電変換膜を備える固体撮像装置にあっては、画質特性の悪化を抑制しつつ位相差検出方式を実現可能な技術が求められている。

【0014】

以下、図面を参照しながら、本実施の形態に係る固体撮像装置の詳細を説明する。なお、以下の実施の形態は、いずれも本開示の一具体例を示すものであり、数値、形状、材料、構成要素、構成要素の配置位置および接続形態などは、一例であり、本開示を限定するものではない。

【0015】

(実施の形態1)

[1. 回路構成]

図1は、実施の形態1に係る固体撮像装置の回路構成を示す図である。

【0016】

本実施の形態に係る固体撮像装置100は、行列状に単位セル20が配置された撮像領域を有する。図1に記載された単位セル20は、増幅トランジスタ21と、リセットトランジスタ22と、アドレストランジスタ23と、入射光を受ける画素である光電変換素子24(後述する図2における光電変換膜104)と、これらを結線する配線(金属配線)とで構成された繰り返し単位となるセルであり、入射光に応じた画素信号を生成する。

【0017】

また、単位セル20の光電変換素子24(後述する図2における光電変換膜104)は、後述する図(図2等)に示すように、画像撮像を行う画素(撮像用画素40)と、オートフォーカスなどの焦点を検出するための画素(焦点検出用画素42A、42B)とが含まれる。焦点を検出するための画素とは、具体的には、結像した2つの画像の間隔からピントの方向と量を判断するための画素である。

【0018】

増幅トランジスタ21のソースには、垂直方向に走る電源配線27が接続されている。リセットトランジスタ22のゲートには、水平方向に走るリセット信号線28が接続され、ソースには垂直方向に走るフィードバック信号線30が接続されている。アドレストランジスタ23のゲートには、水平方向に走るアドレス信号線29が接続され、ドレインには垂直方向に走る垂直信号線26が接続されている。

【0019】

垂直信号線26は、列毎に配置され、画素信号を周辺回路へ伝達する主信号線である。電源配線27は、列毎に配置され、対応する列に属する単位セル20に電源電圧を供給する。フィードバック信号線30は、列毎に配置され、周辺回路からのフィードバック信号を対応する列に属する単位セル20に伝達する。

【0020】

単位セル20内の光電変換素子24で生成された信号電荷は、電荷蓄積ノード25で電圧に変換され、増幅トランジスタ21で増幅され、画素信号として垂直信号線26に出力される。画素信号が読み出された後、電荷蓄積ノード25に蓄積された電荷はリセットされる。ここで、リセット後に残存するランダムノイズの乗った蓄積電荷を打ち消すために、フィードバック信号線30とフィードバックアンプ31とが1対1で配置されている。フィードバックアンプ31の負入力端子には垂直信号線26が接続され、フィードバックアンプ31の出力端子には、スイッチを介してフィードバック信号線30が接続されている。

【0021】

上記構成において、電荷蓄積ノード25に蓄積された電荷がリセットトランジスタ22によりリセットされる際(リセットトランジスタ22が導通状態)、電荷蓄積ノード25に発生するランダムノイズは、増幅トランジスタ21、アドレストランジスタ23、垂直信号線26、周辺回路の一部であるフィードバックアンプ31およびフィードバック信号

線 30 を介して、リセットトランジスタ 22 のソースに負帰還フィードバックされる。これにより、電荷蓄積ノード 25 のノイズ成分が打ち消され、ランダムノイズを低減することができる。

【0022】

すなわち、信号電荷を転送またはリセットする際に、ランダムノイズが発生する。リセット時にランダムノイズが残存すると、次に蓄積される信号電荷は残存ノイズに加算される為、当該信号電荷を読み出す際に当該ランダムノイズが重畳された信号が出力されることになる。そこで、本実施の形態に係る固体撮像装置は、このランダムノイズを除去するためにフィードバック回路を備え、各単位セルから出力されたランダムノイズ信号を検知して、ランダムノイズが重畳された蓄積電荷を打ち消すように各単位セルへ信号をフィードバックさせている。

【0023】

[2 . 画素構成]

図 2 A は、実施の形態 1 に係る固体撮像装置の断面構造を示す図である。同図に示された固体撮像装置は、半導体基板 101 上に複数の配線層 102 が形成されている。複数の配線層 102 上に、第 1 の下部電極 103 A、第 2 の下部電極 103 B および第 3 の下部電極 103 C が形成されている。第 1 の下部電極 103 A、第 2 の下部電極 103 B および第 3 の下部電極 103 C の上に、光電変換膜 104 が形成され、光電変換膜 104 上に、透明な上部電極 105 が形成されている。また、上部電極 105 上に、カラーフィルタ 106 が形成され、カラーフィルタ 106 上に、マイクロレンズ 107 が形成されている。

【0024】

本実施の形態に係る固体撮像装置 200 は、複数の撮像用画素 40 と焦点検出用画素 42 A および 42 B とを有する。つまり、固体撮像装置 200 は、複数の撮像用画素と一对の焦点検出用画素とで構成される。

【0025】

撮像用画素 40 は、半導体基板 101 上に形成された配線層 102 と、配線層 102 上に形成された第 1 の下部電極 103 A と、第 1 の下部電極 103 A の上に形成された光電変換膜 104 と、光電変換膜 104 の上に形成された上部電極 105 とを備える。つまり、撮像用画素 40 は、上部電極 105 と第 1 の下部電極 103 A とで光電変換膜 104 が挟まれた撮像構造を有する。

【0026】

焦点検出用画素 42 A および 42 B は、それぞれ、半導体基板 101 上に形成された配線層 102 と、配線層 102 上に形成された、第 1 の下部電極 103 A よりも面積の小さい第 2 の下部電極 103 B と、第 3 の下部電極 103 C と、第 2 の下部電極 103 B および第 3 の下部電極 103 C の上に形成された光電変換膜 104 と、光電変換膜 104 の上に形成された上部電極 105 とを備える。さらに、焦点検出用画素である一对の焦点検出用画素 42 A および 42 B では、撮像領域を平面視した場合、第 2 の下部電極 103 B が画素中心から互いに異なる方向に偏心して配置されている。つまり、焦点検出用画素 42 A および 42 B は、それぞれ、第 1 の下部電極 103 A よりも面積の小さい第 2 の下部電極 103 B および第 3 の下部電極 103 C と上部電極 105 とで光電変換膜 104 が挟まれた焦点検出構造を有する。

【0027】

また、本実施の形態に係る固体撮像装置は、光電変換膜 104 に用いる材料として、光から電荷へ変換する効率が高い有機材料または無機材料など、あらゆる材料を用いることができる。

【0028】

本実施の形態に係る固体撮像装置は、光電変換膜 104 の上に、例えば金属材料により遮光帯を形成する必要がない。

【0029】

図 2 B は、実施の形態 1 に係る固体撮像装置の平面構造を示す図である。同図には、第 1 の下部電極 1 0 3 A、第 2 の下部電極 1 0 3 B および第 3 の下部電極 1 0 3 C の平面構造が示されている。なお、図 2 A は、図 2 B における Y - Y 断面図である。また、図 3 は、焦点検出用画素で光電変換した電荷の動きを示す図である。図 2 B に示すように、固体撮像装置 2 0 0 は、複数の単位セルが平面状に配置された撮像領域 3 5 のなかで、撮像用画素 4 0 の一部が焦点検出用画素 4 2 A および 4 2 B に置き換えて割り当てられている構成である。また、焦点検出用画素は、撮像領域 3 5 内に 2 箇所以上設けられる。

【 0 0 3 0 】

撮像用画素 4 0 において、光電変換膜 1 0 4 中で光電変換により発生した電荷は、上部電極 1 0 5 と第 1 の下部電極 1 0 3 A との間に電界をかけることによって、第 1 の下部電極 1 0 3 A へ集められ、画素信号として出力される。

【 0 0 3 1 】

焦点検出用画素 4 2 A および 4 2 B では、それぞれ、第 2 の下部電極 1 0 3 B および第 3 の下部電極 1 0 3 C が設けられ、それぞれ、別々の配線に接続される。つまり、それぞれの焦点検出用画素 4 2 A および 4 2 B は、別々の電荷検出ノード 2 5 に接続される。焦点検出用画素 4 2 A および 4 2 B において、第 2 の下部電極 1 0 3 B の近傍で発生した電荷は、電界に応じて、第 2 の下部電極 1 0 3 B に集められ、焦点検出用信号として出力される。第 3 の下部電極 1 0 3 C の近傍で発生した電荷は、電界に応じて、第 3 の下部電極 1 0 3 C に集められて電源用配線を介して排出される。

【 0 0 3 2 】

ここで、焦点検出用画素 4 2 A および 4 2 B では、撮像領域を平面視した場合、第 2 の下部電極 1 0 3 B が画素中心から互いに異なる方向に偏心して配置されている。

【 0 0 3 3 】

つまり、本実施の形態に係る固体撮像装置 2 0 0 は、入射光を左右 2 つの光に分けて 2 つの分割像を生成し、その 2 つの分割像のパターンずれを検出して撮影レンズのピント方向とフォーカス位置からのずれ量を判断する、いわゆる位相差検知方式が採用される。

【 0 0 3 4 】

[3 . 固体撮像装置の製造方法]

次に、実施の形態 1 に係る固体撮像装置の製造方法について説明する。

【 0 0 3 5 】

図 4 は、実施の形態 1 に係る固体撮像装置の製造方法を説明する工程断面図である。

【 0 0 3 6 】

まず、図 4 の (a) に示すように、半導体基板 1 0 1 上に、複数の信号読み出し回路を形成し、半導体基板 1 0 1 上に配線層 1 0 2 を形成する。図 4 の (a) に示す工程は、周知の半導体製造プロセスを用いて行われる。

【 0 0 3 7 】

次に、図 4 の (b) に示すように、配線層 1 0 2 上に、絶縁膜 4 0 1 (たとえばシリコン酸化膜)を、例えばプラズマ CVD (Chemical Vapor Deposition) 法にて堆積する。例えば、50 nm 以上 500 nm 以下の膜厚とする。絶縁膜 4 0 1 は、配線層 1 0 2 の最上層と下部電極との層間絶縁膜とする。絶縁膜 4 0 1 上に、リソグラフィ技術にてレジストパターンを形成する。上記レジストパターンは、配線層 1 0 2 の最上層と下部電極とを電氣的に接続する部分を開口させるパターンとする。そして、プラズマエッチングなどの異方性エッチングを実施し、配線層 1 0 2 の最上層と下部電極の接続部を形成する。

【 0 0 3 8 】

次に、図 4 の (c) に示すように、絶縁膜 4 0 1 中に、パターン形成した部分に、例えばスパッタリング法などにより金属層 4 0 2 (たとえば、タンゲステンなど)を埋め込んだ後、CMP (Chemical Mechanical Polishing) 法にて平坦化を実施する。そして、金属層 4 0 3 をスパッタリング法などにより堆積する。例えば、10 nm 以上 400 nm 以下の膜厚とする。金属層 4 0 3 の材料は、たとえば、銅、

アルミニウム、チタン、タンタルなどである。

【 0 0 3 9 】

次に、図 4の (d) に示すように、金属層 4 0 3 上に、リソグラフィ技術にてレジストパターンを形成する。上記レジストパターンは、第 1 の下部電極 1 0 3 A、第 2 の下部電極 1 0 3 B および第 3 の下部電極 1 0 3 C となる部分にレジストが残るパターンとする。そして、プラズマエッチングなどの異方性エッチングにより第 1 の下部電極 1 0 3 A、第 2 の下部電極 1 0 3 B および第 3 の下部電極 1 0 3 C を形成する。つまり、第 1 の下部電極 1 0 3 A、第 2 の下部電極 1 0 3 B および第 3 の下部電極 1 0 3 C は、同じ層に同一材料で形成されている。

【 0 0 4 0 】

次に、図 4の (e) に示すように、第 1 の下部電極 1 0 3 A、第 2 の下部電極 1 0 3 B および第 3 の下部電極 1 0 3 C の上に絶縁膜 4 0 4 (たとえばシリコン酸化膜)を堆積する。

【 0 0 4 1 】

次に、図 4の (f) に示すように、CMP (C h e m i c a l M e c h a n i c a l P o l i s h i n g) 法にて平坦化を実施し、第 1 の下部電極 1 0 3 A、第 2 の下部電極 1 0 3 B および第 3 の下部電極 1 0 3 C を表面に露出させる。このときの下部電極の膜厚は、たとえば 5 0 n m ~ 2 0 0 n m とする。

【 0 0 4 2 】

次に、図 4の (g) に示すように、第 1 の下部電極 1 0 3 A、第 2 の下部電極 1 0 3 B および第 3 の下部電極 1 0 3 C 上に、光電変換膜 1 0 4 を形成し、次いで透明な上部電極 1 0 5 を形成する。このときの光電変換膜 1 0 4 の膜厚は、例えば 2 5 0 n m 以上 6 5 0 n m 以下であり、上部電極 1 0 5 の膜厚は、例えば 5 0 n m 以下である。

【 0 0 4 3 】

最後に、図 4の (h) に示すように、上部電極 1 0 5 の上に、カラーフィルタ 1 0 6 を形成し、次いでマイクロレンズ 1 0 7 を形成する。

【 0 0 4 4 】

以上の構成により、本実施の形態に係る固体撮像装置 2 0 0 は、焦点検出用画素 4 2 A および 4 2 B を搭載することで、光電変換膜 1 0 4 上に遮光帯を形成することなく位相差検知方式による焦点検出信号を得ることができる。

【 0 0 4 5 】

さらに、焦点検出用画素 4 2 A および 4 2 B の周辺において、光電変換膜 1 0 4 上に遮光帯を形成した場合には、焦点検出用画素の周辺において光電変換膜上に段差が生じる。これに対し、本実施の形態に係る固体撮像装置 1 0 0 および 2 0 0 は、光電変換膜 1 0 4 上に遮光帯を形成しないので、焦点検出用画素周辺のカラーフィルタおよびマイクロレンズの形成が不均一となることを防ぎ、撮像領域 3 5 内における撮像用画素 4 0 の特性不均一による画質劣化を防ぐことが出来る。

【 0 0 4 6 】

さらに、光電変換膜 1 0 4 上に遮光帯を形成する場合には、ドライエッチングによる光電変換膜へのダメージにより、固体撮像装置の特性劣化および信頼性が低下してしまう。これに対し、本実施の形態に係る固体撮像装置 1 0 0 および 2 0 0 は、上記特性劣化および信頼性の低下を防ぐことも出来る。

【 0 0 4 7 】

(実施の形態 2)

以下、図面を参照しながら、実施の形態 2 に係る固体撮像装置の構成および動作について、実施の形態 1 との相違点を中心に説明する。

【 0 0 4 8 】

図 5 A は、実施の形態 2 に係る固体撮像装置の断面構造を示す図であり、図 5 B は、実施の形態 2 に係る固体撮像装置の平面構造を示す図である。なお、図 5 A は、図 5 B における Z - Z 断面図である。

【 0 0 4 9 】

本実施の形態に係る固体撮像装置 3 0 0 は、実施の形態 1 に係る固体撮像装置 1 0 0 に対して、隣接した焦点検出用画素 4 3 A および 4 3 B に設けられた第 3 の下部電極の構成が異なる。

【 0 0 5 0 】

図 5 A および図 5 B に示されるように、隣接する焦点検出用画素 4 3 A および 4 3 B の間で、1 つの第 3 の下部電極 2 0 3 C が共有されている。これにより、レイアウトが簡素になり配線数および電源数が削減される。よって、動作速度が向上すると同時に、不良率の低減を実現できる。

【 0 0 5 1 】

(実施の形態 3)

以下、図面を参照しながら、実施の形態 3 に係る固体撮像装置の構成および動作について、実施の形態 1 との相違点を中心に説明する。

【 0 0 5 2 】

図 6 A は、実施の形態 3 に係る固体撮像装置の断面構造を示す図であり、図 6 B は、実施の形態 3 に係る固体撮像装置の平面構造を示す図である。なお、図 6 A は、図 6 B における W - W 断面図である。

【 0 0 5 3 】

本実施の形態に係る固体撮像装置は、実施の形態 1 に係る固体撮像装置に対して、撮像領域 3 5 に配置されたすべての画素に共通した第 4 の下部電極 3 0 5 D が接続される点異なる。

【 0 0 5 4 】

第 4 の下部電極 3 0 5 D は、複数の第 1 の下部電極 1 0 3 A および複数の第 2 の下部電極 1 0 3 B のうちの隣接する下部電極の間であって、第 1 の下部電極 1 0 3 A および第 2 の下部電極 1 0 3 B とは異なる下部電極である。

【 0 0 5 5 】

ここで、第 4 の下部電極 3 0 5 D は、配線層 1 0 2 を介して電源接続される。

【 0 0 5 6 】

図 6 A および図 6 B に示されるように、すべての第 4 の下部電極 3 0 4 D を共通化することにより、レイアウトが簡素になり、配線数および電源数を削減することができると同時に不良率の低減を実現できる。

【 0 0 5 7 】

また、図 6 B に示すように、各画素の第 1 の下部電極 1 0 3 A および第 2 の下部電極 1 0 3 B を、第 4 の下部電極 3 0 5 D で囲む配置とすることで、隣接する画素の第 1 の下部電極 1 0 3 A および第 2 の下部電極 1 0 3 B の間の容量カップリングを抑制できる。この構成とすることにより、隣接画素の信号レベルの影響の大幅な低減を実現できる。

【 0 0 5 8 】

(実施の形態 4)

以下、図面を参照しながら、実施の形態 4 に係る固体撮像装置の構成および動作について、実施の形態 3 との相違点を中心に説明する。

【 0 0 5 9 】

図 7 は、実施の形態 4 に係る固体撮像装置の断面構造を示す図である。

【 0 0 6 0 】

本実施の形態に係る固体撮像装置 7 0 0 は、実施の形態 3 に係る固体撮像装置に対して、焦点検出用画素 4 6 A および 4 6 B 上のマイクロレンズ 2 0 7 の中心が、対応する焦点検出用画素 4 6 A および 4 6 B の中心に対し、それぞれの第 2 の下部電極 1 0 3 B が偏心する方向にずれている点が異なる。その結果、左右の焦点検出用画素 4 6 A および 4 6 B で受ける焦点検出信号を、より高精度にコントロールすることが可能になるため、焦点検出精度の向上を実現できる。

【 0 0 6 1 】

なお、マイクロレンズ 207 は、例えば、位置によって異なる光透過率を持つグレイスケールマスク（フォトマスク）を用いてリソグラフィを実施することにより形成することができる。

【0062】

（実施の形態 5）

以下、図面を参照しながら、実施の形態 5 に係る固体撮像装置の構成および動作について、実施形態 3 および 4 との相違点を中心に説明する。

【0063】

図 8 は、実施の形態 5 に係る固体撮像装置の断面構造を示す図である。

【0064】

本実施の形態に係る固体撮像装置 800 は、実施形態 3 または 4 に係る固体撮像装置に対して、隣接する焦点検出用画素 46A および 46B 上のマイクロレンズ 307 が共通化されている点異なる。

【0065】

隣接する焦点検出用画素 46A および 46B 上のマイクロレンズ 307 を共通化することにより、焦点検出用画素上のマイクロレンズが非対称な構成となるため、実施の形態 4 と同様に、焦点検出精度の向上を実現できる。

【0066】

また、本実施の形態においては、焦点検出用画素上のマイクロレンズの平面状の寸法が大きいため、寸法制御性（撮像領域内の寸法均一性）に優れている。

【0067】

また、本実施の形態においては、グレイスケールマスクを使用する必要がなく、つまり、一般的なフォトマスクの使用による低コストの製造方法によって焦点検出精度の向上を実現できる。但し、固体撮像装置の他特性との両立を考慮し、マイクロレンズの形状を更に最適化しようとしてグレイスケールマスクを用いることも出来る。

【0068】

（効果など）

以上のように、上記実施の形態に係る固体撮像装置の一態様は、複数の画素が配置された撮像領域を有する固体撮像装置であって、複数の画素は、複数の撮像用画素 40 と複数の焦点検出用画素 42A 及び 42B とを含み、複数の撮像用画素 40 のそれぞれは、第 1 の下部電極 103A と、第 1 の下部電極 103A 上に形成された光電変換膜 104 と、光電変換膜 104 上に形成された上部電極 105 とを備え、複数の焦点検出用画素 42A 及び 42B のそれぞれは、第 2 の下部電極 103B と、第 2 の下部電極 103B 上に形成された光電変換膜 104 と、光電変換膜 104 上に形成された上部電極 105 とを備え、第 2 の下部電極 103B は、第 1 の下部電極 103A よりも面積が小さく、焦点検出用画素 41A 及び 41B は、それぞれの第 2 の下部電極 103B が、画素中心から互いに異なる方向に偏心して配置されている。

【0069】

これによれば、撮像領域内における撮像用画素 40 の特性を均一にして画質劣化を防ぎ、かつ、焦点検出を高精度に実施できる。

【0070】

ここで、第 1 の下部電極と第 2 の下部電極とは、同じ層に形成されていることが望ましい。これにより光電変換膜の表面をより平坦化することができる。

【0071】

ここで、焦点検出用画素 42A 及び 42B のそれぞれは、第 2 の下部電極 103B とは異なる第 3 の下部電極 103C を備え、第 3 の下部電極 103C は、電源に接続されているもよい。

【0072】

これにより、それぞれの第 2 の下部電極 103B には、その近傍の電荷を中心に集まるので、焦点検出精度が高くなる。

【 0 0 7 3 】

ここで、複数の焦点検出用画素 4 3 A 及び 4 3 B は、第 3 の下部電極 2 0 3 C を共有していてもよい。

【 0 0 7 4 】

これにより、レイアウトが簡素になり、不良率を低減できる。

【 0 0 7 5 】

ここで、隣接する第 1 の下部電極 1 0 3 A と第 2 の下部電極 1 0 3 B との間に形成された、第 1 の下部電極 1 0 3 A および第 2 の下部電極 1 0 3 B とは異なる第 4 の下部電極 3 0 4 D を備えてもよい。

【 0 0 7 6 】

これにより、第 1 の下部電極 1 0 3 A および第 2 の下部電極 1 0 3 B の間の容量カップリングを抑制できるので、互いに信号レベルの変動の影響を受けにくくなる。

【 0 0 7 7 】

ここで、焦点検出用画素 4 6 A および 4 6 B のそれぞれの上に配置されたマイクロレンズを備え、それぞれのマイクロレンズの中心は、対応する焦点検出用画素の中心に対し、第 2 の下部電極が偏心する方向にずれていてもよい。

【 0 0 7 8 】

これにより、左右の焦点検出用画素 4 6 A および 4 6 B で受ける焦点検出信号を、より高精度にコントロールすることが可能になるため、焦点検出精度の向上を実現できる。

【 0 0 7 9 】

ここで、隣接した焦点検出用画素 4 6 A および 4 6 B の上に、共有される一のマイクロレンズが配置されていてもよい。

【 0 0 8 0 】

これにより、マイクロレンズの平面状の寸法が大きいため、寸法制御性（撮像領域内の寸法均一性）が向上する。

【 0 0 8 1 】

ここで、光電変換膜 1 0 4 は、有機材料で構成されてもよい。

【 0 0 8 2 】

これにより、波長帯域に対応させて光電変換膜およびその周辺のマイクロレンズおよびカラーフィルタなどの形状を変化させる必要がない。

【 0 0 8 3 】

また、上記実施の形態に係る固体撮像装置の製造方法の一態様は、複数の撮像用画素 4 0 と複数の焦点検出用画素 4 2 A および 4 2 B とが行列状に配置された撮像領域を有する固体撮像装置の製造方法であって、半導体基板上に配線層 1 0 2 を形成する工程と、配線層 1 0 2 上であって複数の撮像用画素 4 0 のそれぞれが形成される撮像用領域 1 4 0 に、第 1 の下部電極 1 0 3 A を形成する工程と、配線層 1 0 2 上であって焦点検出用画素 4 2 A および 4 2 B のそれぞれが形成される焦点検出用領域 1 4 2 A および 1 4 2 B に、第 1 の下部電極 1 0 3 A よりも面積が小さく、かつ、画素中心から互いに異なる方向に偏心して配置されるように、第 2 の下部電極 1 0 3 B を形成する工程と、第 1 の下部電極 1 0 3 A 上および第 2 の下部電極 1 0 3 B 上に、光電変換膜 1 0 4 を形成する工程と、光電変換膜 1 0 4 の上に上部電極 1 0 5 を形成する工程とを含む。

【 0 0 8 4 】

（その他の実施の形態）

以上、本開示の固体撮像装置およびその製造方法について、実施の形態 1 ～ 6 に基づいて説明してきたが、本開示に係る固体撮像装置およびその製造方法は、上記実施の形態に限定されるものではない。上記実施の形態における任意の構成要素を組み合わせ実現される別の実施の形態や、上記実施の形態に対して本開示の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本開示に係る固体撮像装置を内蔵した各種機器も本開示に含まれる。

【 産業上の利用可能性 】

【 0 0 8 5 】

本開示に係る固体撮像装置は、画質劣化を伴わずに、高速で高精度な位相差検知方式のオートフォーカス機能を提供でき、特にデジタルカメラ等に有効である。

【 符号の説明 】

【 0 0 8 6 】

2 0	単位セル	
2 1	増幅トランジスタ	
2 2	リセットトランジスタ	
2 3	アドレストランジスタ	
2 4	光電変換素子	
2 5	電荷蓄積ノード	
2 6	垂直信号線	
2 7	電源配線	
2 8	リセット信号線	
2 9	アドレス信号線	
3 0	フィードバック信号線	
3 1	フィードバックアンプ	
3 5	撮像領域	
<u>4 0 , 4 5</u>	撮像用画素	
<u>4 2 A , 4 2 B , 4 3 A , 4 3 B , 4 6 A , 4 6 B</u>	焦点検出用画素	
<u>2 0 0 , 3 0 0 , 5 0 0 , 7 0 0 , 8 0 0</u>	固体撮像装置	
1 0 1	半導体基板	
1 0 2	配線層	
1 0 3 A , 2 0 3 A	第 1 の下部電極	
1 0 3 B , 2 0 3 B	第 2 の下部電極	
1 0 3 C , 2 0 3 C	第 3 の下部電極	
1 0 4	光電変換膜	
1 0 5	上部電極	
1 0 6	カラーフィルタ	
1 0 7 , 2 0 7 , 3 0 7	マイクロレンズ	
1 4 0	撮像用領域	
1 4 2 A , 1 4 2 B	焦点検出用領域	
<u>3 0 4 D , 3 0 5 D</u>	第 4 の下部電極	
4 0 1 , 4 0 4	絶縁膜	
4 0 2 , 4 0 3	金属層	

【 手続補正 3 】

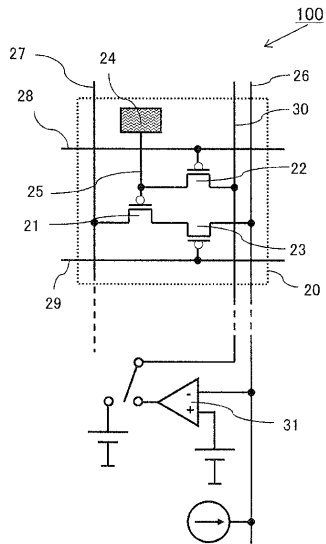
【 補正対象書類名 】 図面

【 補正対象項目名 】 全図

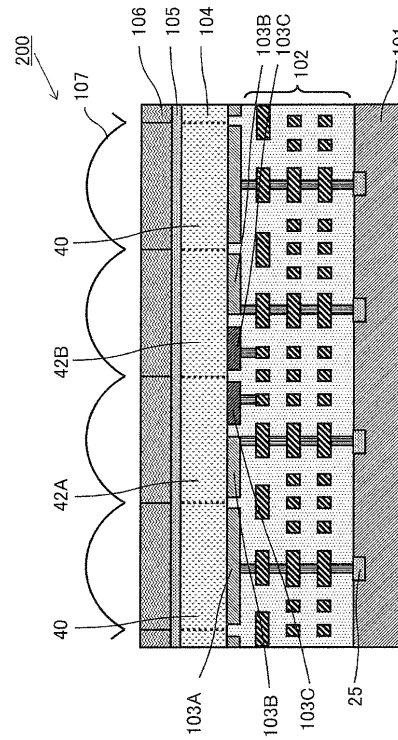
【 補正方法 】 変更

【 補正の内容 】

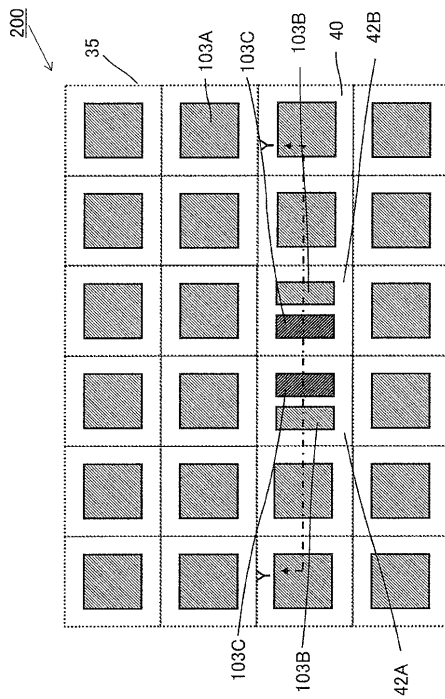
【図 1】



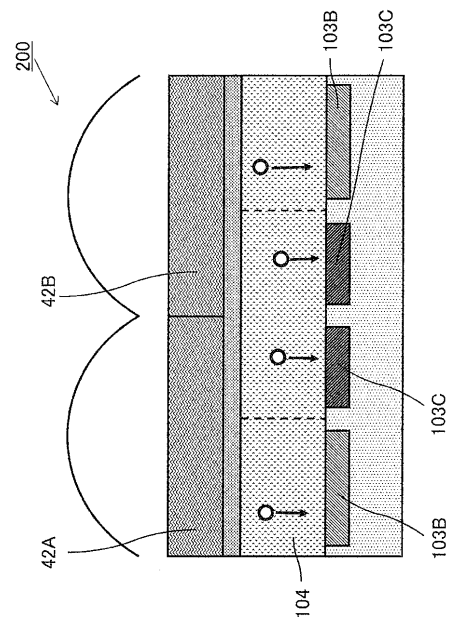
【図 2 A】



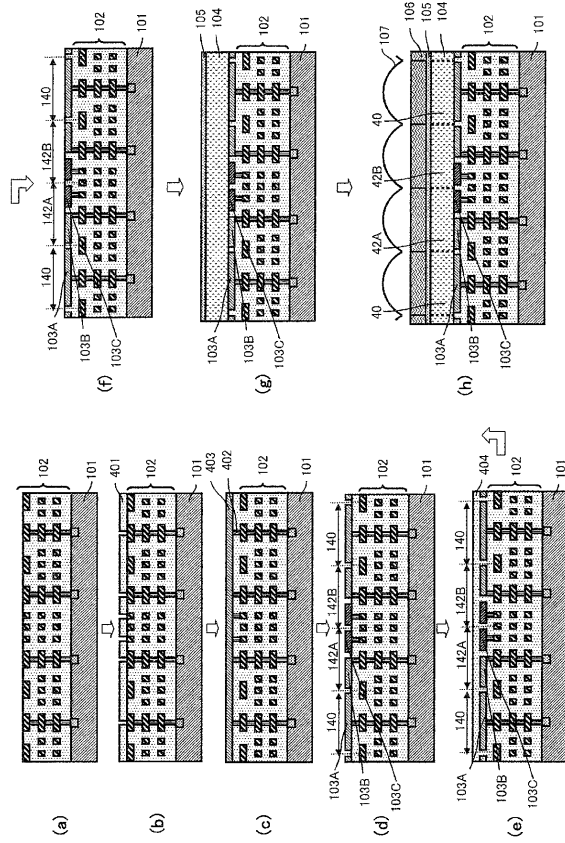
【図 2 B】



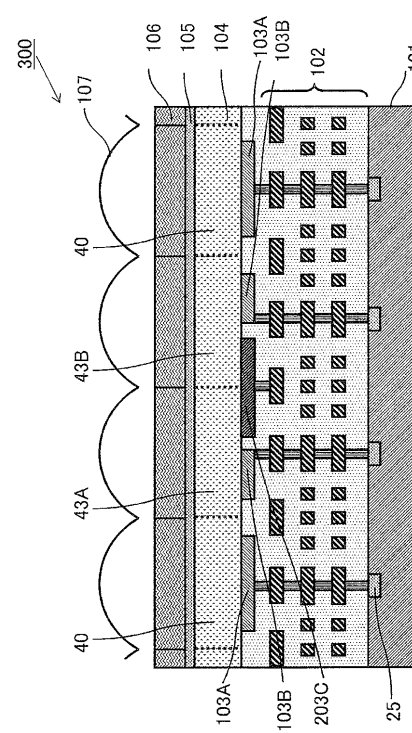
【図 3】



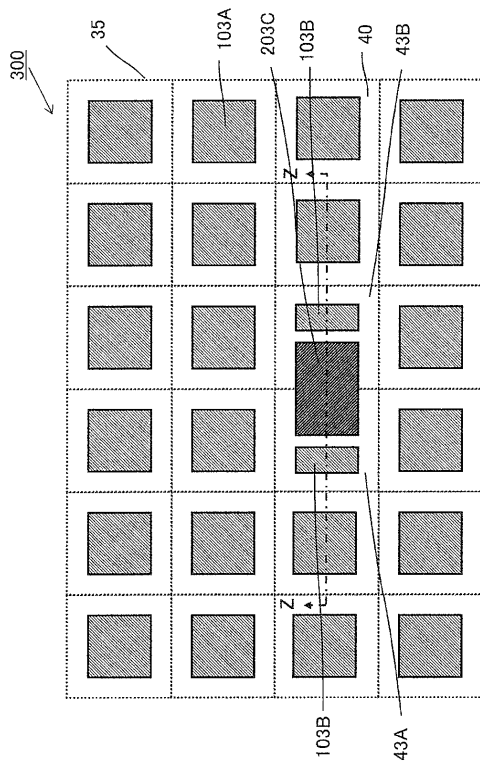
【図 4】



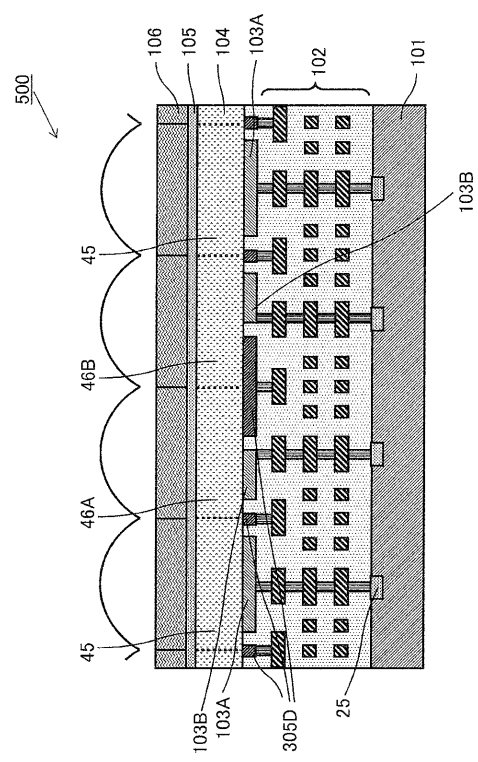
【図 5 A】



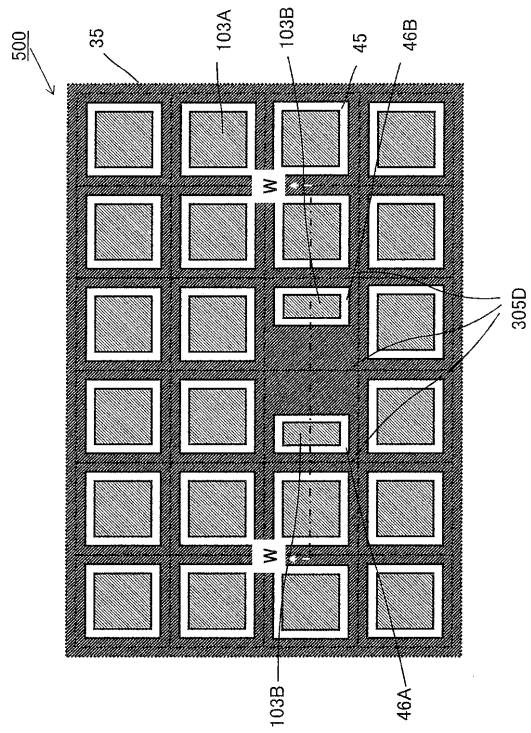
【図 5 B】



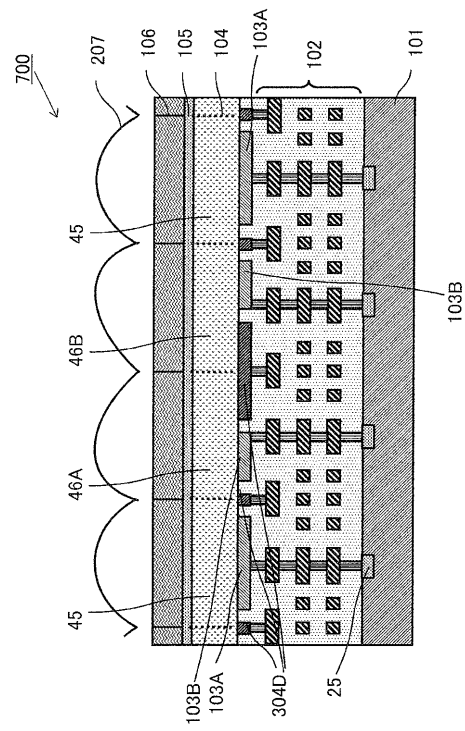
【図 6 A】



【図 6 B】



【図 7】



【図 8】

