



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

243861

(11) (B1)

(22) Přihlášeno 06 12 84
(21) PV 9420-84

(40) Zveřejněno 17 09 85

(45) Vydáno 15 06 87

(51) Int. Cl.⁴

G 01 R 17/02;
G 01 F 23/00;
G 01 F 23/26

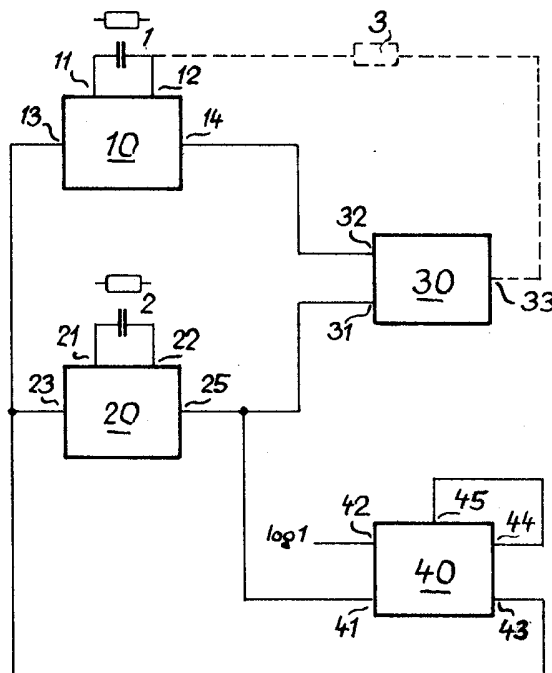
(75)

Autor vynálezu

ZAVADIL MILAN ing., JUNG LUDVÍK ing., BRNO

(54) Vyhodnocovací obvod

Zapojení se týká obvodu pro porovnání dvou elektrických hodnot, kapacity nebo odporů. Účelem je zvýšit spolehlivost, přesnost obvodu a dosáhnout jednoduchého praktického provedení. Tohoto účelu je podle vynálezu dosaženo obvodem, který sestává ze dvou monostabilních klopných obvodů a dvou klopných obvodů typu D, z nichž pracovní monostabilní klopný obvod má na časovací vstupy připojení porovnávanou veličinu a referenční monostabilní klopný obvod má na časovací vstupy připojen prvek referenční veličiny, přičemž jeden z obou monostabilních klopných obvodů má na svůj výstup připojen hodinové vstupy obou klopných obvodů typu D, z nichž jeden má svůj přímý vstup připojen na zdroj signálu logické jedničky, na nulovací vstup připojení zpětnou vazbu z vlastního negovaného výstupu a na přímý výstup připojeny spouštěcí vstupy obou monostabilních klopných obvodů, zatímco na výstup druhého z obou monostabilních klopných obvodů je připojen přímý vstup druhého z obou klopných obvodů typu D, jehož výstup je výstupem vyhodnocovacího obvodu.



Obr. 1

Vynález se týká vyhodnocovacího obvodu pro porovnání dvou elektrických veličin, odporu nebo kapacity.

Převážná část zapojení používaných pro porovnávání dvou elektrických veličin je zapojena z diskretních prvků s různými tepelnými koeficienty. Nerovnoměrná změna hodnot vlivem teplotních změn okolí způsobuje nežádoucí časovou a teplotní nestabilitu takovýchto obvodů.

Je například známo zapojení, v němž jsou porovnávané veličiny připojeny na vstupy bistabilního klopného obvodu přes úrovněvé spínače. Tyto úrovněvé spínače jsou zapojeny do oddělených časových obvodů. Tímto uspořádáním nelze dosáhnout potřebné symetrie přesnosti přenosových charakteristik obou časových obvodů. Tím se podstatně snižuje přesnost prováděného měření.

Je rovněž známo zapojení pracující se dvěma hradly vysokoúrovňové logiky, jejichž první vstupy jsou připojeny na společný zdroj impulsů a na druhé vstupy mají připojenu referenční, resp. srovnávanou veličinu a výstupy těchto hradel jsou vedeny na sériovou kombinaci bistabilních klopných obvodů. Toto zapojení se sice vyznačuje větší teplotní i časovou stabilitou, vyžaduje však samostatný zdroj impulsů a stále poměrně velký počet součástí ovlivňuje jeho provozní spolehlivost.

Uvedené nedostatky jsou odstraněny u vyhodnocovacího obvodu podle vynálezu, jehož podstata spočívá v tom, že sestává ze dvou monostabilních klopných obvodů a dvou klopných obvodů typu D, z nichž pracovní monostabilní klopný obvod má na časovací vstupy připojen prvek porovnávané veličiny a referenční monostabilní klopný obvod má na časovací vstupy připojen prvek referenční veličiny, přičemž jeden z obou monostabilních klopných obvodů má na svůj výstup připojen hodinové vstupy obou klopných obvodů typu D, z nichž jeden má svůj přímý vstup připojen na zdroj signálu logické jedničky, na nulovací vstup připojenu zpětnou vazbu z vlastního negovaného výstupu a na přímý výstup připojeny spouštěcí vstupy obou monostabilních klopných obvodů, zatímco na výstup druhého z obou monostabilních klopných obvodů je připojen přímý vstup druhého z obou klopných obvodů typu D, jehož výstup je výstupem vyhodnocovacího obvodu.

Výhodou tohoto obvodu je zaručená stabilita jak časová, tak i teplotní, nepotřebuje žádný přídatný zdroj impulsů, pracuje pouze s malým napájecím napětím, obvyklým u prvků systému typu TTL a vystačí s minimálním počtem prvků. Zpětná vazba z výstupu obvodu zaručuje správnou signalizaci i při velmi malém rozdílu mezi referenční a srovnávanou veličinou. Obvod se tak vyznačuje vysokou přesností a spolehlivostí.

Vynález bude dále podrobněji objasněn pomocí přiložených výkresů, na nichž je na obr. 1 znázorněno blokové schéma zapojení předmětného vyhodnocovacího obvodu a na obr. 2 je nakresleno schéma konkrétního zapojení takového obvodu.

Vyhodnocovací obvod, tak jak je nakreslen na obr. 1, je tvořen dvěma monostabilními klopnými obvody 10, 20 a dvěma klopnými obvody 30, 40 typu D. Pracovní monostabilní klopný obvod 10 má mezi první časovací vstup 11 a druhý časovací vstup 12 připojen prvek 1 porovnávané veličiny odpor, či kapacitu. Referenční monostabilní klopný obvod 20 má mezi první časovací vstup 21 a druhý časovací vstup 22 připojen prvek 2 referenční veličiny odpovídajícího druhu.

Na negovaný výstup 25 referenčního monostabilního klopného obvodu 20 je připojen jednak hodinový vstup 31 prvního klopného obvodu 30 typu D, jednak hodinový vstup 41 druhého klopného obvodu 40 typu D. Druhý klopný obvod 40 typu D má přímý vstup 42 trvale připojen na zdroj signálu o úrovni "log 1", na jeho přímý vstup 43 je připojen spouštěcí vstup 13 pracovního monostabilního klopného obvodu 10 i spouštěcí vstup 23 referenčního monostabilního klopného obvodu 20.

Negovaný výstup 44 druhého klopného obvodu 40 typu D je zpětnovazebně připojen nulovací

vstup 45 tohoto klopného obvodu 40. Na přímý výstup 14 pracovního monostabilního klopného obvodu 10 je připojen přímý vstup 32 prvního klopného obvodu 30, jehož přímý výstup 33 tvoří výstup vyhodnocovacího obvodu. Pro zlepšení činnosti celého obvodu je z přímého výstupu 33 prvního klopného obvodu 30 vedena zpětná vazba, opatřená zpětnovazebním odporem 3, na druhý nabíjecí vstup 12 pracovního monostabilního klopného obvodu 10.

Vyhodnocovací obvod podle vynálezu pracuje tak, že oba monostabilní klopné obvody 10, 20 jsou při změně společného vstupního spouštěcího signálu z úrovně log 1 na úroveň log 0 překlopeny do stavu, kdy na jejich přímých výstupech 14 jsou úrovně log 1. Hodinový vstup 31 prvního klopného obvodu 30 typu D je v tomto okamžiku na úrovni log 0. Po zpětném překlopení referenčního monostabilního klopného obvodu 20 se změni úroveň na hodinovém vstupu 31 prvního klopného obvodu 30 typu D a log 1 a na jeho přímý výstup 33 se přepíše logická úroveň stavu přímého výstupu 14 pracovního monostabilního klopného obvodu 10. Pokud je tento klopný obvod 10 ještě překlopen, tzn. má delší časovou konstantu, definovanou RC členem připojeným k jeho časovacím vstupům 11, 12, než referenční monostabilní klopný obvod 20, je na jeho přímém výstupu 14 ještě úroveň log 1, a na přímém výstupu 33 prvního klopného obvodu 30 je rovněž úroveň log 1.

Jestliže však je v tomto okamžiku pracovní monostabilní klopný obvod 10 překlopen zpět, tzn., že na jeho přímém výstupu je již úroveň log 0, je na přímém výstupu 33 prvního klopného obvodu 30 rovněž úroveň log 0. Současně se zpětným překlopením referenčního monostabilního klopného obvodu 20, tzn. při změně jeho negovaného výstupu z úrovně log 0 na úroveň log 1, je druhý klopný obvod 40 překlopen do stavu, kdy na jeho přímém výstupu 43 je úroveň log 1, neboť na jeho přímém vstupu 42 je trvale úroveň log 1. Současně se však změni úroveň na jeho nulovacím vstupu 45 na úroveň log 0.

Druhý klopný obvod 40 typu D je tedy vzápětí opět překlopen, takže na jeho přímém výstupu 43 je opět úroveň log 0. Tato doba překlopení je jen velmi krátká a závisí pouze na vnitřním časovém zpoždění tohoto klopného obvodu. Tento krátký signálový impuls z přímého výstupu 43 druhého klopného obvodu 40 typu D je přiveden na spouštěcí vstupy 13, 23 obou monostabilních klopných obvodů, které jsou takto opětovně překlopeny a celý postup se opakuje.

Pro zamezení kmitání výstupu prvního klopného obvodu 30 typu D v případě stejných, nebo jen velmi málo rozdílných porovnávacích veličin, je z přímého výstupu 33 tohoto klopného obvodu 30 vedena zpětná vazba na jeden z časovacích vstupů pracovního monostabilního klopného obvodu 10. Tato zpětná vazba zajišťuje vhodnou hysterezi při změně porovnávaných hodnot.

Funkce obvodu se nijak nezmění, jsou-li výstupy 14, 25 obou monostabilních klopných obvodů zapojeny na vstupy 31, 32 prvního klopného obvodu 30 typu D obráceně. Rovněž tak je možno připojit hodinový vstup 42 druhého klopného obvodu 40 typu D jak na výstup referenčního klopného obvodu 20, jak je tomu na obr. 1, či na výstup 14 pracovního monostabilního klopného obvodu 10.

Na obr. 2 uvedené schéma představuje zapojení použité jako stavoznak. Porovnávanou veličinou je zde kapacita měnicí se v důsledku různého zaplnění zásobníku práškového materiálu, v daném případě cementu. Překročením referenční hodnoty se signalizuje zaplnění zásobníku. Celé zapojení je s výhodou realizováno pomocí dvou integrovaných obvodů, z nichž každý v sobě zahrnuje dva klopné obvody stejného typu. U tohoto zapojení je použito opačného zapojení klopných obvodů typu D oproti zapojení podle obr. 1.

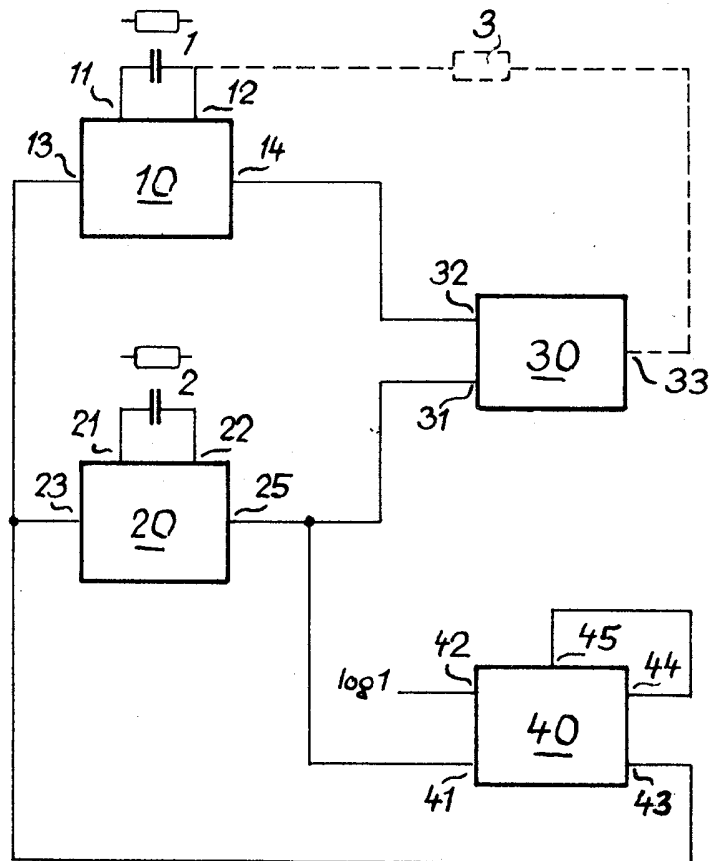
P R Ě D M Ě T V Y N Á L E Z U

1. Vyhodnocovací obvod pro porovnání dvou elektrických veličin, odporu nebo kapacity, vyznačující se tím, že sestává ze dvou monostabilních klopných obvodů (10, 20) a dvou klopných obvodů (30, 40) typu D, z nichž pracovní monostabilní klopný obvod (10) má na časovací vstupy

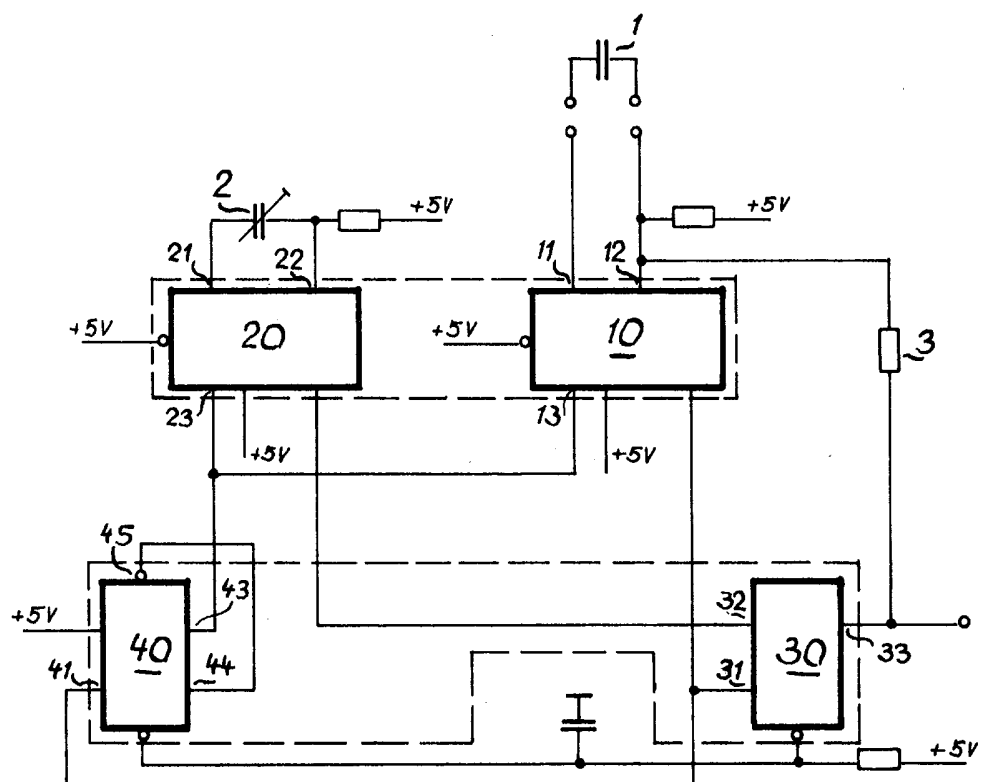
(11, 12) připojen prvek (1) porovnávané veličiny a referenční monostabilní klopný obvod (20) má na časovací vstupy (21, 22) připojen prvek (2) referenční veličiny, přičemž jeden z obou monostabilních klopných obvodů (10, 20) má na svůj výstup (14, 25) připojen hodinové vstupy (31, 41) obou klopných obvodů (20, 40) typu D, z nichž jeden má svůj přímý vstup (42) připojen na zdroj signálu logické jedničky, na nulovací vstup (45) připojenou zpětnou vazbu z vlastního negovaného výstupu (44) a na přímý výstup (43) připojeny spouštěcí vstupy (13, 23) obou monostabilních klopných obvodů (10, 20), zatímco na výstup (14) druhého z obou monostabilních klopných obvodů (10, 20) je připojen přímý vstup (32) druhého z obou klopných obvodů (30, 40) typu D, jehož výstup (33) je výstupem vyhodnocovacího obvodu.

2. Vyhodnocovací obvod podle bodu 1, vyznačující se tím, že na jeho výstup je přes zpětnovazební odpor (3) připojen druhý nabíjecí vstup (12) pracovního monostabilního klopného obvodu (10).

2 výkresy



Obr. 1



Obr. 2