

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6962308号  
(P6962308)

(45) 発行日 令和3年11月5日 (2021.11.5)

(24) 登録日 令和3年10月18日 (2021.10.18)

(51) Int.Cl.	F I
<b>H03K 17/0812 (2006.01)</b>	H03K 17/0812
<b>H03K 17/567 (2006.01)</b>	H03K 17/567
<b>H02M 1/08 (2006.01)</b>	H02M 1/08 A

請求項の数 7 (全 14 頁)

(21) 出願番号	特願2018-230804 (P2018-230804)	(73) 特許権者	000004260
(22) 出願日	平成30年12月10日 (2018.12.10)		株式会社デンソー
(65) 公開番号	特開2020-96222 (P2020-96222A)		愛知県刈谷市昭和町 1 丁目 1 番地
(43) 公開日	令和2年6月18日 (2020.6.18)	(74) 代理人	110000567
審査請求日	令和2年9月28日 (2020.9.28)		特許業務法人 サトー国際特許事務所
		(72) 発明者	山内 一輝
			愛知県刈谷市昭和町 1 丁目 1 番地 株式会
			社デンソー内
		(72) 発明者	千田 康隆
			愛知県刈谷市昭和町 1 丁目 1 番地 株式会
			社デンソー内
		審査官	工藤 一光

最終頁に続く

(54) 【発明の名称】 ゲート駆動回路

(57) 【特許請求の範囲】

【請求項 1】

ゲート駆動形スイッチング素子 ( 1 、 1 a ) のゲートにゲート駆動信号を与える一つの出力素子 ( 3 ) と、

前記ゲート駆動形スイッチング素子のゲートに前記ゲート駆動信号を定電流で与えるように前記出力素子を制御する定電流駆動回路 ( 2 0 、 2 0 a 、 2 0 b 、 2 0 c 、 2 0 x ) と、

前記ゲート駆動形スイッチング素子のゲートに前記ゲート駆動信号を定電圧で与えるように前記出力素子を制御する定電圧駆動回路 ( 3 0 、 3 0 a 、 3 0 b 、 3 0 c 、 3 0 y 、 3 0 z ) とを備えたゲート駆動回路。

【請求項 2】

前記定電流駆動回路および前記定電圧駆動回路は、いずれか一方の出力が前記出力素子に与えられ、他方の出力が前記一方の入力として与えられるように接続される請求項 1 に記載のゲート駆動回路。

【請求項 3】

前記定電流駆動回路は、前記ゲート駆動形スイッチング素子に対して、ゲート電圧を所定の定電圧に達するまで定電流により一定の電圧上昇率で上昇させ、

前記定電圧駆動回路は、前記ゲート駆動形スイッチング素子に対して、ゲート電圧が所定の定電圧に達した後は定電圧で保持するように駆動制御される請求項 2 に記載のゲート駆動回路。

10

20

## 【請求項 4】

前記定電流駆動回路は、

第 1 参照電圧を発生させる第 1 参照電源 ( 2 2、2 2 x ) と、

電源から前記出力素子に至る経路に設けられるシャント抵抗 ( 2、2 x ) と、

前記シャント抵抗と前記出力素子との間の電圧が前記第 1 参照電圧に近づくように前記出力素子を制御し、前記出力素子に前記シャント抵抗の抵抗値と前記第 1 参照電圧とによって決まるシャント電流を流すように制御する第 1 差動アンプ ( 2 1、2 1 a ) とを備えた請求項 1 から 3 のいずれか一項に記載のゲート駆動回路。

## 【請求項 5】

前記定電圧駆動回路は、

第 2 参照電圧を発生させる第 2 参照電源 ( 3 2、3 2 y ) と、

前記ゲート駆動形スイッチング素子のゲート電圧が前記第 2 参照電圧に近づくように前記出力素子を制御する第 2 差動アンプ ( 3 1、3 1 a ) とを備えた請求項 1 から 4 のいずれか一項に記載のゲート駆動回路。

## 【請求項 6】

前記定電流駆動回路 ( 2 0 a、2 0 x ) は、前記出力素子の前記シャント電流値を調整可能に設けられる請求項 1 から 5 のいずれか一項に記載のゲート駆動回路。

## 【請求項 7】

前記定電圧駆動回路 ( 3 0 y、3 0 z ) は、前記ゲート駆動形スイッチング素子に与えるゲート電圧を調整可能に設けられる請求項 1 から 6 のいずれか一項に記載のゲート駆動回路。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、ゲート駆動回路に関する。

## 【背景技術】

## 【0002】

I G B T ( Insulated Gate Bipolar Transistor ) やパワー M O S F E T などのゲート駆動形スイッチング素子は、短絡等が発生して過電流が流れる場合に、その過電流が流れ続けるとスイッチング素子自身に急激な温度上昇が発生して破壊に至ることがある。スイッチング素子の短絡で過電流が流れるときに発生する短絡エネルギーは、例えば I G B T ではゲート-エミッタ間に発生しているゲート電圧が高いほど大きくなる。このため、スイッチング素子を駆動するゲート駆動回路においては、短絡エネルギーを低減して破壊を防止することを目的として、オン駆動時にゲート電圧を一定に制御することが求められる。

## 【0003】

このようなスイッチング素子を駆動するゲート駆動回路としては、定電圧制御型のものや定電流制御型のものがある。この場合、定電圧制御型のものは、定電圧制御回路のみでゲート電圧を一定に制御しながらスイッチングオン駆動可能である。このため定電圧制御型のものは、定電流駆動型よりも素子点数を少なくできるためコストを抑えられるメリットがあるが、スイッチング損失が大きいという課題がある。

## 【0004】

一方、定電流制御型のものは、定電圧駆動型よりもスイッチング損失が小さいというメリットがあるが、上流に電源回路を設ける必要があり、一般的には複数の出力パワー素子を直列に接続する必要があるため、コストが高くなるという課題がある。

## 【先行技術文献】

## 【特許文献】

## 【0005】

【特許文献 1】特開 2 0 1 4 - 1 4 0 2 7 0 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0006】

本発明は、上記事情を考慮してなされたもので、その目的は、定電圧および定電流の2つの制御機能を備え、且つ駆動部の出力素子を増設することがない低コストな構成のゲート駆動回路を提供することにある。

## 【課題を解決するための手段】

## 【0007】

請求項1に記載のゲート駆動回路は、ゲート駆動形スイッチング素子のゲートにゲート駆動信号を与える一つのみの出力素子と、前記ゲート駆動形スイッチング素子のゲートに前記ゲート駆動信号を定電流で与えるように前記出力素子を制御する定電流駆動回路と、前記ゲート駆動形スイッチング素子のゲートに前記ゲート駆動信号を定電圧で与えるように前記出力素子を制御する定電圧駆動回路とを備えている。

10

## 【0008】

上記構成を採用することにより、ゲート駆動形スイッチング素子のゲートに対して、一つのみの出力素子によりゲート駆動信号を与える構成で、定電流駆動回路はゲート駆動信号を定電流で与えるように制御し、定電圧駆動回路はゲート駆動信号を定電圧で与えるように制御する。これにより、ゲート駆動形スイッチング素子は、ゲート電圧が定電流により一定の電圧上昇率で上昇し、この後所定のゲート電圧に達すると、定電圧を保持するように制御される。そして、この場合に、定電流制御および定電圧制御のいずれも一つのみの出力素子を介して実施することができ、低コストで構成することができる。

20

## 【図面の簡単な説明】

## 【0009】

【図1】第1実施形態を示す電氣的構成図

【図2】第1実施形態を示す適用装置の全体の電氣的構成図

【図3】第1実施形態を示すタイムチャート

【図4】第2実施形態を示す電氣的構成図

【図5】第3実施形態を示す電氣的構成図

【図6】第4実施形態を示す電氣的構成図

【図7】第5実施形態を示す電氣的構成図

【図8】第6実施形態を示す電氣的構成図（その1）

30

【図9】第6実施形態を示す電氣的構成図（その2）

【図10】第7実施形態を示す電氣的構成図（その1）

【図11】第7実施形態を示す電氣的構成図（その2）

## 【発明を実施するための形態】

## 【0010】

（第1実施形態）

以下、本発明の第1実施形態について、図1～図3を参照して説明する。

電氣的構成を示す図1において、ゲート駆動回路10は、ゲート駆動形スイッチング素子としてのIGBT1を駆動するものである。ゲート駆動回路10は、入力端子Aに直流電源VDから電流検出用のシャント抵抗2を介して給電され、出力素子としてのPチャンネル型のMOSFET3のソース・ドレイン間を介して出力端子Bにゲート駆動信号を出力する。出力端子Bはゲート抵抗4を介してIGBT1のゲートに接続される。

40

## 【0011】

ゲート駆動回路10は、定電流駆動回路20および定電圧駆動回路30を備えている。定電流駆動回路20は、第1差動アンプ21および第1参照電源22を有する。第1差動アンプ21の反転入力端子には入力端子Aからシャント抵抗2を介して直流電源VDから入力電圧Vinが入力され、非反転入力端子には直流電源VDから第1参照電源22を介して第1参照電圧Vref1が入力される。

## 【0012】

定電圧駆動回路30は、3入力型の第2差動アンプ31、第2参照電源32および分圧

50

抵抗 33、34 を備えている。分圧抵抗 33 および 34 は直列接続することで分圧回路を構成し、出力端子 B とグランドとの間に接続される。分圧抵抗 33 および 34 の共通接続点 P は、出力端子 B の出力電圧  $V_{out}$  を分圧した電圧を出力する。第 2 差動アンプ 31 の反転入力端子には第 2 参照電源 32 の第 2 参照電圧  $V_{ref2}$  が入力され、第 1 非反転入力端子には第 1 差動アンプ 21 の出力信号が入力され、第 2 非反転入力端子には分圧抵抗 33 を介して出力電圧  $V_{out}$  の分圧電圧が入力される。

#### 【0013】

第 2 差動アンプ 31 は、反転入力端子に入力されている第 2 参照電圧  $V_{ref2}$  に対して、第 1 および第 2 非反転入力端子のいずれか小さい値との差を演算して差の値に応じた信号を出力する。つまり、第 2 差動アンプ 31 は、第 1 差動アンプ 21 の出力電圧および出力電圧  $V_{out}$  の分圧電圧のいずれか小さい方の電圧値に対して、第 2 参照電圧  $V_{ref2}$  との差に相当する電圧を MOSFET 3 のゲートに出力する。

10

#### 【0014】

なお、上記構成は IGBT 1 をオン駆動するための構成であるが、ゲート駆動回路 10 としては、オフ駆動をするための回路構成も備えている。例えば N チャンネル型の MOSFET が、IGBT 1 のゲートとグランドとの間に接続され、MOSFET 3 がオフされた後にオン駆動され、IGBT 1 のゲート電荷を放電させてオフ動作させるように構成されている。

#### 【0015】

また、上記構成のゲート駆動回路 10 は、外部からハイレベル（オン）のゲート駆動信号  $S_g$  が与えられると、IGBT 1 にゲート電圧を印加してオン動作させる。同様に、ゲート駆動回路 10 は、オフ指示のローレベルのゲート駆動信号  $S_g$  が与えられると、IGBT 1 へのゲート電圧印加を停止すると共に、ゲート電荷を放電させてオフ動作させる。

20

#### 【0016】

次に、上記構成を採用したゲート駆動回路 10 の使用形態の一例となる電氣的構成を図 2 により説明する。モータと発電機との機能を兼ね備えた電動発電機 100 と電力変換装置 200 からなる構成である。電動発電機 100 は、電気自動車などで用いられるものである。電力変換装置 200 は、バッテリー 40 から三相交流を生成して電動発電機 100 を回転駆動すると共に、電動発電機 100 による発電出力を直流に変換してバッテリー 40 に充電する機能を有する。

30

#### 【0017】

電力変換装置 200 は、直流電源部 201 および三相インバータ部 202 を備える。直流電源部 201 において、直流電源であるバッテリー 40 にはコンデンサ 41 が並列に接続されている。バッテリー 40 から昇圧コイル 42 にスイッチング素子 43 および 44 のオンオフ制御により通電して高圧を発生させ、出力段に接続されたコンデンサ 45 に充電することで高電圧直流電源を生成する。

#### 【0018】

三相インバータ部 202 は、6 個の IGBT 1a ~ 1f を備え、三相のインバータ回路を形成している。三相の各アームの出力が電動発電機 100 の 3 つの各端子に接続される。6 個の IGBT 1a ~ 1f は、同様に構成された駆動回路 10a ~ 10f によりゲート電圧が与えられて駆動制御される。駆動回路 10a ~ 10f は、いずれも図 1 に示したゲート駆動回路 10 と同等の構成である。

40

#### 【0019】

次に、上記構成の電力変換装置 200 の動作について簡単に説明をし、その後、ゲート駆動回路 10 の動作について、図 3 のタイムチャートも参照して説明する。

電力変換装置 200 において、直流電源部 201 は、電動発電機 100 を回転駆動させる場合には、IGBT 43 および 44 をオンオフ制御することにより、バッテリー 40 の端子電圧を昇圧コイル 42 により昇圧させてコンデンサ 45 に充電する。三相インバータ 202 では、コンデンサ 45 を直流電源として IGBT 1a ~ 1f をそれぞれの駆動回路 10a ~ 10f によりオンオフ駆動され、三相交流を生成して電動発電機 100 に給電する

50

。

## 【 0 0 2 0 】

一方、電動発電機 1 0 0 が発電機として機能する場合には、回転により生ずる三相交流を、三相インバータ回路 2 0 2 を介して直流に変換してコンデンサ 4 5 に充電する。コンデンサ 4 5 の電荷は、直流電源部 2 0 1 において I G B T 4 3 および 4 4 をオンオフ駆動させることで昇圧コイル 4 2 を介して降圧した直流電圧でバッテリー 4 0 に充電する。

## 【 0 0 2 1 】

これにより、電動発電機 1 0 0 は、電力変換装置 2 0 0 によりバッテリー 4 0 の電源を三相交流にして給電して回転駆動され、発電機として電力を回生する場合には電力変換装置 2 0 0 により直流変換および降圧してバッテリー 4 0 に戻ることができる。

10

## 【 0 0 2 2 】

次に、ゲート駆動回路 1 0 の作用について説明する。ゲート駆動回路 1 0 は、図 3 ( a ) に示すように、時刻  $t_0$  で外部からオン指示のハイレベルのゲート駆動信号  $S_g$  が与えられると、時刻  $t_1$  から動作を開始する。まず、定電流駆動回路 2 0 においては、直流電源  $V_D$  からシャント抵抗 2 を介して入力端子 A に入力電圧  $V_{in}$  として与えられる。これにより、第 1 差動アンプ 2 1 は参照電圧  $V_{ref1}$  で設定された電圧よりも高い電圧が反転入力端子に与えられるので、M O S F E T 3 をオンさせる。このとき、直流電源  $V_D$  からシャント抵抗 2 に流れる電流  $I_g$  により電圧降下が生じて入力電圧  $V_{in}$  は直流電源  $V_D$  の端子電圧よりも下がる。

## 【 0 0 2 3 】

入力電圧  $V_{in}$  は、直流電源  $V_D$  からシャント抵抗 2 に流れる電流  $I_g$  との積で得られる電圧分だけ下がった電圧となるから、シャント抵抗 2 の抵抗値を  $R_s$  とすると、入力電圧  $V_{in}$  は、直流電源  $V_D$  の電圧からシャント抵抗 2 での電圧降下分 ( $R_s \times I_g$ ) だけ下がった電圧となる。

20

## 【 0 0 2 4 】

第 1 差動アンプ 2 1 は、入力電圧  $V_{in}$  と第 1 参照電圧  $V_{ref1}$  で設定される電圧との差分に応じた信号を出力する。第 1 差動アンプ 2 1 の出力は、シャント抵抗 2 に第 1 参照電圧  $V_{ref1}$  で設定された所定のゲート電流  $I_g$  が流れるように制御する。この第 1 差動アンプ 2 1 の出力信号は、定電圧駆動回路 3 0 の第 2 差動アンプ 3 1 に入力される。

## 【 0 0 2 5 】

定電圧駆動回路 3 0 においては、出力端子 B の出力電圧  $V_{out}$  が、第 2 参照電圧  $V_{ref2}$  で設定される所定のゲート電圧  $V_g$  となるように制御する。この場合、出力端子 B の出力電圧  $V_{out}$  が所定のゲート電圧  $V_g$  に達していない状態では、第 2 非反転入力端子に与える電圧が低いので、図 3 ( e ) に示すように、M O S F E T 3 をフルオンさせようとする。

30

## 【 0 0 2 6 】

しかし、第 2 差動アンプ 3 1 においては、第 1 差動アンプ 2 1 からの出力信号と第 2 参照電圧  $V_{ref2}$  との差分に相当する値の方が小さいので、図 3 ( d ) に示すように、第 1 差動アンプ 2 1 からの出力信号が支配的な制御要素となり、結果として定電流を流すためのゲート信号が M O S F E T 3 のゲートに出力される制御状態となる。

40

## 【 0 0 2 7 】

これにより、M O S F E T 3 は、図 3 ( c ) に示すように、ゲート電流  $I_g$  が定電流で流れるように制御され、出力端子 B から I G B T 1 のゲートに出力される。I G B T 1 は、ゲートに定電流  $I_g$  が流れてゲート容量に定電流で充電されることで、図 3 ( b ) に示すように、ゲート電圧  $V_g$  は一定の電圧変化率で上昇する。なお、途中 I G B T 1 のゲート電圧が一定となるミラー期間に入ると、ミラー期間が終了する時刻  $t_2$  までの期間中、ゲート電圧  $V_g$  はミラー電圧  $V_{mr}$  に固定される。この結果、時刻  $t_0$  から  $t_2$  までの期間  $T_1$  は定電流駆動回路 2 0 による制御が実施される定電流駆動期間となる。

## 【 0 0 2 8 】

時刻  $t_2$  になってミラー期間が終了すると、I G B T 1 のゲート電圧  $V_g$  は再び一定の

50

電圧変化率で上昇してゆく。この後、 $IGBT1$ のゲートへの充電が進んでゲート電圧 $V_g$ が所定レベルに近づくと、 $MOSFET3$ のゲート電流 $I_g$ は低下してゆき、時刻 $t_3$ でゲート電圧 $V_g$ が所定レベルに達する。この結果、時刻 $t_2$ から $t_3$ までの期間 $T_2$ は、定電流駆動の制御状態から定電圧駆動の制御状態に移行する定電流 - 定電圧移行期間となる。また、期間 $T_1$ および $T_2$ の間中は、定電流駆動回路20により定電流制御が行われ、 $MOSFET3$ が定電流出力で制御される状態である。

【0029】

そして、時刻 $t_3$ 以降の状態では、電流 $I_g$ がほとんどゼロになるので、図3(d)に示すように、定電流駆動回路20の第1差動アンプ21は $MOSFET3$ をフルオンさせて電流を流そうとする。一方、定電圧駆動回路30の出力電圧 $V_{out}$ が所定のゲート電圧 $V_g$ に達したことで、第2差動アンプ31においては、第2参照電圧 $V_{ref2}$ とほぼ同じレベルになる。このため、第2差動アンプ31は、 $MOSFET3$ をオフさせる出力となる。

【0030】

つまり、時刻 $t_3$ 以降においては、第2差動アンプ31は、第1差動アンプ21からの信号出力にかかわらず、出力電圧 $V_{out}$ が所定電圧に達したことで $MOSFET3$ のゲートに対する電流出力を停止する状態となる。これにより、第2差動アンプ31は、以後、図3(e)に示すように、 $IGBT1$ のゲート電圧 $V_g$ が変動すると、これに応じて $MOSFET3$ を制御して $IGBT1$ にゲート電流を流してゲート電圧 $V_g$ を保持する制御状態となる。

【0031】

このようにして、 $IGBT1$ のゲート電圧を与える $MOSFET3$ は、ゲート駆動回路10により、オンした直後は定電流駆動回路20の制御により定電流駆動を実施し、この後ゲート電圧 $V_g$ が所定レベルに達すると定電圧駆動回路30により定電圧駆動が実施されるようになる。

【0032】

なお、この後、時刻 $t_4$ でローレベルのゲート駆動信号 $S_g$ が与えられると、ゲート駆動回路10は、時刻 $t_5$ でオフ駆動回路により $IGBT1$ のゲート電荷を放電させて図3(b)示のようにゲート電圧 $V_g$ をゼロまで低下させて、 $IGBT1$ をオフ動作させる。この結果、時刻 $t_3$ から $t_5$ までの期間 $T_3$ は、定電圧駆動回路30による制御が実施される定電圧駆動期間となる。

【0033】

このような第1実施形態によれば、共通の出力素子として $MOSFET3$ を設けて、 $IGBT1$ のゲートを定電流駆動回路20および定電圧駆動回路30により自動的に制御を切り替えて駆動することができるので、低コストでゲート駆動回路10を構成することができる。

【0034】

(第2実施形態)

図4は第2実施形態を示すもので、以下、第1実施形態と異なる部分について説明する。この実施形態では、ゲート駆動回路10aは、定電流駆動回路20aおよび定電圧駆動回路30aを備え、 $MOSFET3$ のゲートに対して定電流駆動回路20aによりゲート信号を出力する構成である。

【0035】

定電流駆動回路20aは、第1差動アンプ21に代えて第1差動アンプ21aを備える。第1差動アンプ21aは、3入力型のもので、第1実施形態における定電圧駆動回路30の第2差動アンプ31に相当する機能を備える。一方、定電圧駆動回路30aは、第2差動アンプ31に代えて2入力の第2差動アンプ31aを備える。この第2実施形態では、第1実施形態における第1差動アンプ21と第2差動アンプ31とを機能的に入れ替えた構成を採用している。

【0036】

10

20

30

40

50

定電流駆動回路 20 a においては、第 1 差動アンプ 21 a は、第 1 反転入力端子に直流電源 V D からシャント抵抗 2 および入力端子 A を介して入力電圧 V i n が入力される。また、第 1 差動アンプ 21 a は、第 2 反転入力端子に第 2 差動アンプ 31 a の出力信号が入力され、非反転入力端子に直流電源 V D から第 1 参照電源 22 を介して第 1 参照電圧 V r e f 1 が入力される。第 1 差動アンプ 21 a の出力端子は M O S F E T 3 のゲートに接続され、ゲート電圧を印加する。

【 0 0 3 7 】

また、定電圧駆動回路 30 a においては、第 2 差動アンプ 31 a は、反転入力端子に第 2 参照電源 32 の第 2 参照電圧 V r e f 2 が入力され、非反転入力端子に分圧抵抗 33 を介して出力電圧 V o u t の分圧電圧が入力される。

10

【 0 0 3 8 】

第 1 差動アンプ 21 a は、非反転入力端子に入力されている第 1 参照電圧 V r e f 1 に対して、第 1 および第 2 反転入力端子の値との差が小さい方の電圧値に対応して第 1 参照電圧 V r e f 1 との差に相当する電圧を M O S F E T 3 のゲートに出力する。

【 0 0 3 9 】

これにより、第 1 差動アンプ 21 a は、第 1 実施形態の第 2 差動アンプ 31 と同様にして M O S F E T 3 に対してゲート駆動信号を生成するようになる。したがって、ゲート駆動回路 10 a は、I G B T 1 がオンした直後は定電流駆動回路 20 a の制御により定電流駆動を実施し、その後ゲート電圧 V g が所定レベルに達すると定電圧駆動回路 30 a により定電圧駆動が実施されるようになる。

20

この結果、このような第 2 実施形態によっても第 1 実施形態と同様の作用効果を得ることができる。

【 0 0 4 0 】

( 第 3 実施形態 )

図 5 は第 3 実施形態を示すもので、以下、第 1 実施形態と異なる部分について説明する。この実施形態では、M O S F E T 3 は、ソースが入力端子 A を介して直流電源 V D に直接接続され、ドレインはシャント抵抗 2 を介して出力端子 B に接続されている。

【 0 0 4 1 】

ゲート駆動回路 10 b は、第 1 実施形態におけるゲート駆動回路 10 を前提とし、定電圧駆動回路 30 b は、定電圧駆動回路 30 と同等の構成としている。定電流駆動回路 20 b は、第 1 差動アンプ 21 の両端子間にシャント抵抗 2 の両端子が接続され、シャント抵抗 2 の端子間電圧が入力される。

30

【 0 0 4 2 】

上記構成によれば、第 1 実施形態と同様にしてシャント抵抗 2 に流れる電流 I g に比例した電圧が発生する。定電流駆動回路 20 b は、第 1 差動アンプ 21 により M O S F E T 3 のゲートに対して第 2 参照電圧 V r e f 2 で設定された定電流 I g が流れるようにゲート駆動信号を出力する。

【 0 0 4 3 】

このとき、定電圧駆動回路 30 b は、出力端子 B の出力電圧 V o u t が所定電圧に達していないことで第 2 差動アンプ 31 への入力信号は小さくなるので、第 2 参照電圧 V r e f 2 との差が大きくなる。一方、定電流駆動回路 20 b の第 1 差動アンプ 21 からの出力信号と第 2 参照電圧 V r e f 2 との差は小さくなる。この結果、この状態では、定電流駆動回路 20 b による定電流制御状態となる。

40

【 0 0 4 4 】

M O S F E T 3 のゲート電圧 V o u t が、ミラー期間を過ぎて所定のゲート電圧 V g に達すると、出力端子 B から定電圧駆動回路 30 b の第 2 差動アンプ 31 への信号が大きくなり、第 2 参照電圧 V r e f 2 との差が小さくなる。一方、これによってゲート電流 I g がほぼゼロになるので、第 1 差動アンプ 21 からの出力信号は大きくなる。この結果、この状態では定電圧駆動回路 30 b による定電圧制御状態となる。

したがって、このような第 3 実施形態によっても第 1 実施形態と同様の作用効果を与える

50

ことができる。

【 0 0 4 5 】

( 第 4 実施形態 )

図 6 は第 4 実施形態を示すもので、以下、第 3 実施形態と異なる部分について説明する。この実施形態では、第 3 実施形態のシャント抵抗 2 を省略し、ゲート電流  $I_g$  の検出をゲート抵抗 4 により行う構成としている。

【 0 0 4 6 】

この構成によっても、第 3 実施形態と同様にして MOSFET 3 にゲート駆動信号を出力することができ、同様にして IGBT 1 の駆動制御を行うことができ、同様の効果を得ることができる。

【 0 0 4 7 】

また、この構成では、ゲート抵抗 4 を電流検出に用いるので、ゲート電流検出動作とゲート入力抵抗との機能を兼ね備えることができる場合には、抵抗素子の個数を減らすことができる。

【 0 0 4 8 】

( 第 5 実施形態 )

図 7 は第 5 実施形態を示すもので、以下、第 2 実施形態と異なる部分について説明する。この実施形態では、ゲート駆動回路 10 a は、第 2 実施形態と同様の構成を採用している。また、制御対象となるゲート駆動形スイッチング素子として IGBT 1 に代えて n チャンネル型の MOSFET 1 a を駆動する構成である。

【 0 0 4 9 】

上記構成によれば、MOSFET 1 a は、第 2 実施形態と同様にして、オン駆動時にははじめに定電圧駆動回路 20 a により定電流駆動制御され、ゲート電圧が所定レベルに達すると定電圧駆動回路 30 a により定電圧駆動制御がなされる。

したがって、このような第 5 実施形態によっても、第 2 実施形態と同様の作用効果を得ることができる。

【 0 0 5 0 】

( 第 6 実施形態 )

図 8 および図 9 は第 6 実施形態を示すもので、以下、第 5 実施形態と異なる部分について説明する。第 6 実施形態においては、図 8 および図 9 のそれぞれの定電流駆動制御において、定電流  $I_g$  の値を設定変更することができる構成を採用している。

【 0 0 5 1 】

図 8 に示すものでは、第 5 実施形態のゲート駆動回路 10 a において、定電流駆動回路 20 a に代えて定電流駆動回路 20 x を設けたゲート駆動回路 10 x としている。定電流駆動回路 20 x においては、第 1 参照電圧  $V_{ref1}$  を与える第 1 参照電源 22 に代えて、可変第 1 参照電圧  $V_{ref1x}$  を与える可変第 1 参照電源 22 x を設けている。

【 0 0 5 2 】

この構成を採用することにより、定電流駆動回路 20 x では、MOSFET 3 のゲートに定電流  $I_g$  を流す場合のレベルを、可変第 1 参照電圧  $V_{ref1x}$  を調整することで異なるレベルに設定することができる。これによって、MOSFET 1 a のゲート電圧  $V_g$  を上昇させる場合の電圧変化率を調整することができる。

【 0 0 5 3 】

また、図 9 に示すものでは、ゲート駆動回路 10 a は第 5 実施形態のままとし、所定のシャント抵抗  $R$  を有するシャント抵抗 2 に代えて、可変シャント抵抗  $R_x$  を設定可能な可変シャント抵抗 2 x を設ける構成としている。これにより、電流  $I_g$  が同じでも可変シャント抵抗 2 x の可変シャント抵抗  $R_x$  の値が変更されることで入力端子 A の入力電圧  $V_{in}$  が変化する。このため、第 1 参照電圧  $V_{ref1}$  で設定された定電流のレベルが実質的に異なるレベルに設定されたこととなる。これによって、MOSFET 1 a のゲート電圧  $V_g$  を上昇させる場合の電圧変化率を調整することができる。

【 0 0 5 4 】

10

20

30

40

50



このような第6実施形態によれば、可変第1参照電圧 $V_{ref1x}$ を可変第1参照電源22xで調整したり、あるいは可変シャント抵抗2xにより可変シャント抵抗値 $R_x$ の抵抗値を調整することで、定電流 $I_g$ のレベルを異なるレベルに設定することができる。これにより、MOSFET3の特性や制御対象となるMOSFET1aの特性のばらつきに対応したり、異なる条件での駆動制御を簡単に実施することができる。

【0055】

(第7実施形態)

図10および図11は第7実施形態を示すもので、以下、第5実施形態と異なる部分について説明する。第7実施形態においては、図10および図11のそれぞれの定電圧駆動制御において、定電圧 $V_g$ の値を設定変更することができる構成を採用している。

10

【0056】

図10に示すものでは、第5実施形態のゲート駆動回路10aにおいて、定電圧駆動回路30aに代えて、定電圧駆動回路30yを設けたゲート駆動回路10yとしている。定電圧駆動回路30yにおいては、第2参照電圧 $V_{ref2}$ を与える第2参照電源32に代えて、可変第2参照電圧 $V_{ref2y}$ を与える可変第2参照電源32yを設けている。

【0057】

この構成を採用することにより、定電圧駆動回路30yでは、MOSFET3のゲートに定電圧 $V_g$ を与える場合のレベルを、可変第2参照電圧 $V_{ref2y}$ を調整することで異なるレベルに設定することができる。これによって、MOSFET1aのゲート電圧 $V_g$ をどのレベルに設定するかを調整することができる。

20

【0058】

また、図11に示すものでは、第5実施形態のゲート駆動回路10aにおいて、定電圧駆動回路30aに代えて、定電圧駆動回路30zを設けたゲート駆動回路10zとしている。定電圧駆動回路30zにおいては、出力電圧 $V_{out}$ を検出する分圧抵抗33および34に代えて、可変分圧抵抗33zおよび34zを設ける構成としている。

【0059】

この構成を採用することにより、定電圧駆動回路30zでは、MOSFET3のゲートに定電圧 $V_g$ を与える場合のレベルを、出力端子Bの出力電圧 $V_{out}$ を検出する電圧レベルを調整可能としている。これによって、MOSFET1aのゲート電圧 $V_g$ をどのレベルに設定するかを調整することができる。

30

【0060】

このような第7実施形態によれば、可変第2参照電圧 $V_{ref2y}$ を可変第2参照電源32yで調整したり、可変分圧抵抗33zおよび34zの抵抗値を調整することで出力電圧 $V_{out}$ の検出レベルを異なるレベルに設定することができる。これにより、MOSFET3の特性や制御対象となるMOSFET1aの特性のばらつきに対応したり、異なる条件での駆動制御を簡単に実施することができる。

【0061】

(他の実施形態)

なお、本発明は、上述した実施形態のみに限定されるものではなく、その要旨を逸脱しない範囲で種々の実施形態に適用可能であり、例えば、以下のように変形または拡張することができる。

40

【0062】

第1、第3、第4実施形態において、IGBT1に代えて制御対象をMOSFET1aとすることができる。第5～第7実施形態において、MOSFET1aに代えて制御対象をIGBT1とすることができる。

【0063】

第6実施形態および第7実施形態では、可変第1参照電圧 $V_{ref1x}$ あるいは可変第2参照電圧 $V_{ref2y}$ のレベル設定変更や、可変シャント抵抗2xあるいは可変分圧抵抗33z、34zの抵抗値の設定変更について、手動によりあるいは電氣的に設定可能な構成とすることもできる。また電氣的に設定する構成では、所定の制御レベルを達成させ

50

るための自動調整する回路を別途設けることもできる。

第１～第７実施形態は、互いに適宜組み合わせた複合的なゲート駆動回路を構成することができる。

【００６４】

本実施形態のゲート駆動回路１０、１０ａ、１０ｂ、１０ｃ、１０ｘ、１０ｙ、１０ｚは、電動発電機１００を駆動する三相インバータ２０２のＩＧＢＴ１ａ～１ｆ以外の回路構成におけるゲート駆動形スイッチング素子にも適用することができる。

【００６５】

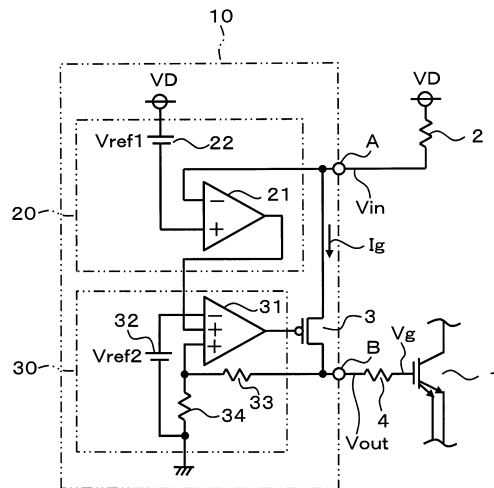
本開示は、実施例に準拠して記述されたが、本開示は当該実施例や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

【符号の説明】

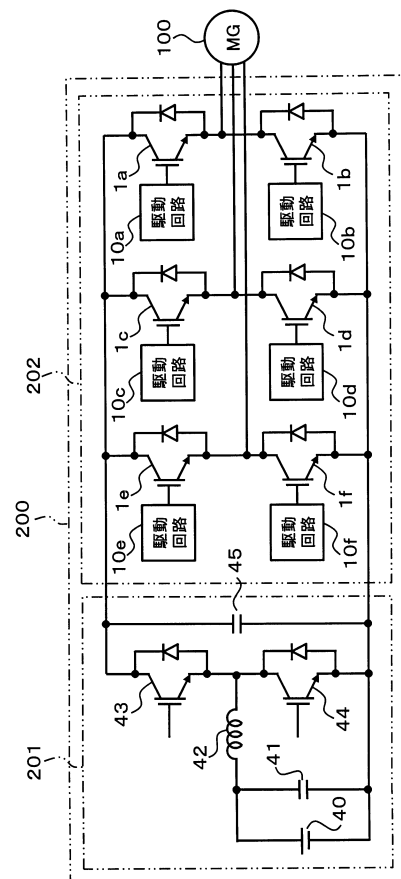
【００６６】

図面中、１はＩＧＢＴ（ゲート駆動形スイッチング素子）、１ａはＭＯＳＦＥＴ（ゲート駆動形スイッチング素子）、２はシャント抵抗、２ｘは可変シャント抵抗、３はＭＯＳＦＥＴ（出力素子）、１０、１０ａ、１０ｂ、１０ｃ、１０ｘ、１０ｙ、１０ｚはゲート駆動回路、２０、２０ａ、２０ｂ、２０ｃ、２０ｘは定電流駆動回路、２１、２１ａは第１差動アンプ、２２は第１参照電源、２２ｘは可変第１参照電源（第１参照電源）、３０、３０ａ、３０ｂ、３０ｃ、３０ｙ、３０ｚは定電圧駆動回路、３１、３１ａは第２差動アンプ、３２は第２参照電源、３２ｘは可変第２参照電源（第２参照電源）、３３、３４は分圧抵抗、３３ｘ、３４ｘは可変分圧抵抗（分圧抵抗）である。

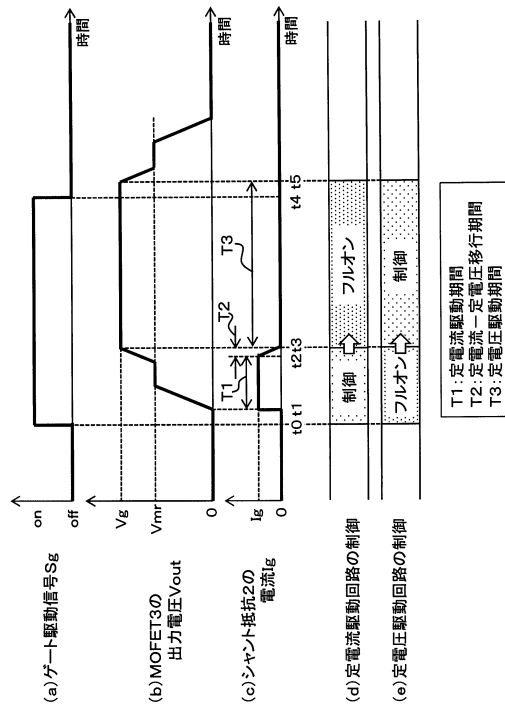
【図１】



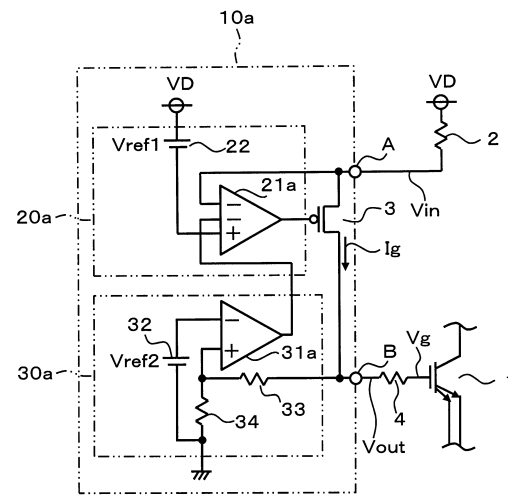
【図２】



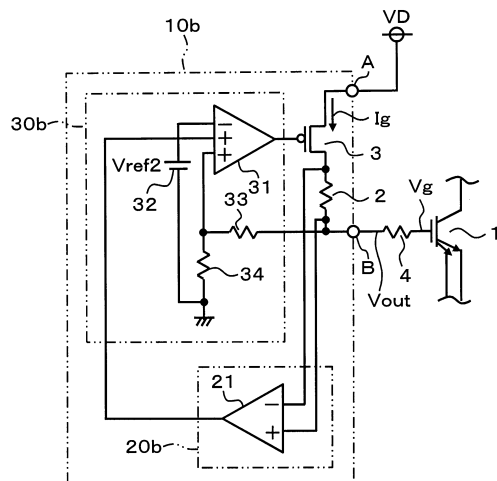
【図3】



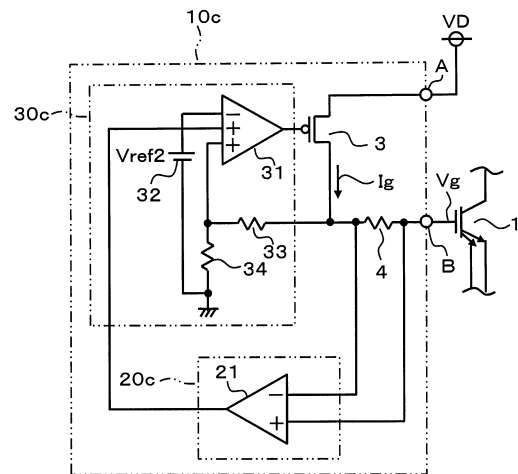
【図4】



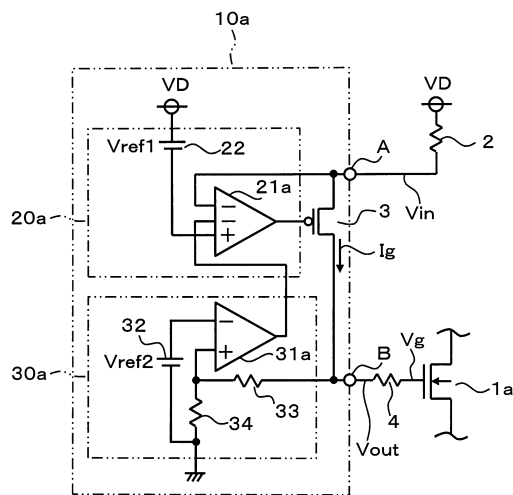
【図5】



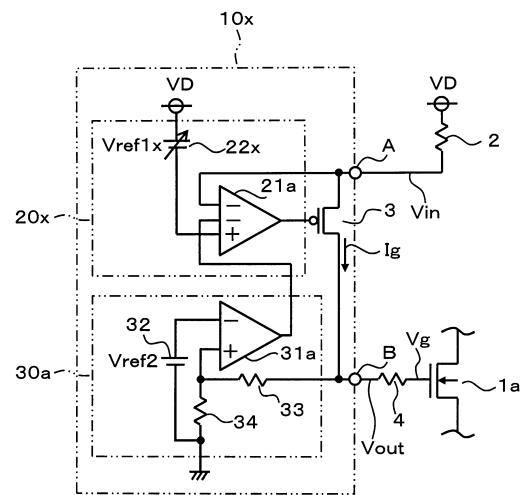
【図6】



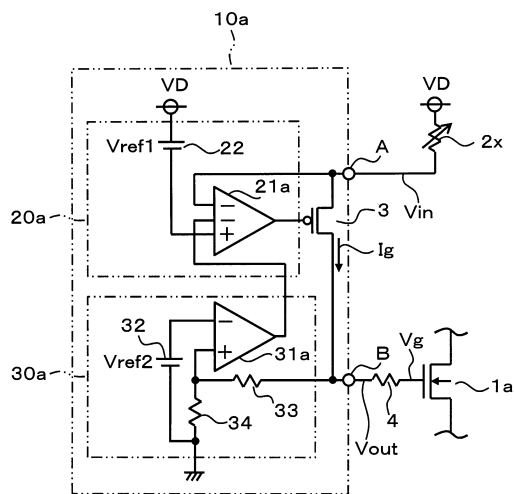
【図 7】



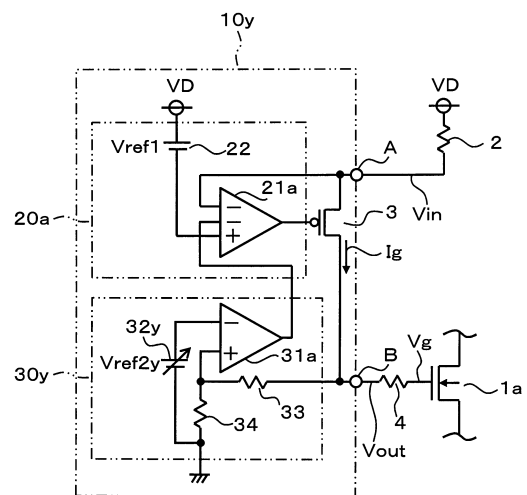
【図 8】



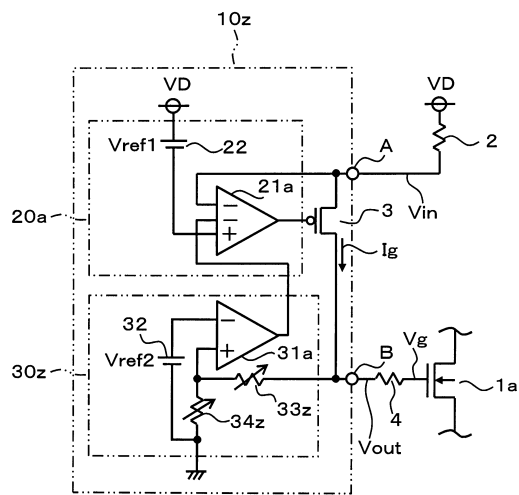
【図 9】



【図 10】



【図 11】



---

フロントページの続き

(56)参考文献 特開 2013 - 38843 (JP, A)  
特開 2009 - 11049 (JP, A)  
特開 2014 - 140270 (JP, A)  
米国特許出願公開第 2014 / 0239930 (US, A1)

(58)調査した分野(Int.Cl., DB名)  
H02M1/08 - 1/096  
H02M7/797  
H03K17/08 - 17/082  
H03K17/567