

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5184869号
(P5184869)

(45) 発行日 平成25年4月17日(2013.4.17)

(24) 登録日 平成25年1月25日(2013.1.25)

(51) Int.Cl.

B 41 J 2/05 (2006.01)

F 1

B 41 J 3/04 103B

請求項の数 19 (全 20 頁)

(21) 出願番号 特願2007-307896 (P2007-307896)
 (22) 出願日 平成19年11月28日 (2007.11.28)
 (65) 公開番号 特開2008-162268 (P2008-162268A)
 (43) 公開日 平成20年7月17日 (2008.7.17)
 審査請求日 平成22年11月19日 (2010.11.19)
 (31) 優先権主張番号 特願2006-328852 (P2006-328852)
 (32) 優先日 平成18年12月5日 (2006.12.5)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100076428
 弁理士 大塚 康徳
 (74) 代理人 100112508
 弁理士 高柳 司郎
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100116894
 弁理士 木村 秀二
 (74) 代理人 100130409
 弁理士 下山 治
 (74) 代理人 100134175
 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】ヘッド基板、記録ヘッド、ヘッドカートリッジ、及び記録装置

(57) 【特許請求の範囲】

【請求項 1】

インクを吐出して記録を行なう複数の記録素子で構成される記録素子アレイと前記複数の記録素子を駆動する複数の駆動素子で構成される駆動素子アレイとを有するインクジェット記録ヘッドに用いられる、矩形形状のヘッド基板であって、

前記ヘッド基板の長辺方向に沿って予め定められた長さを有する矩形形状の複数のインク供給口と、

前記複数のインク供給口それぞれの少なくとも一方の側に設けられた、前記記録素子アレイと前記駆動素子アレイとを備えた複数の素子アレイと、

前記ヘッド基板の前記長辺方向に沿って配され、前記複数の素子アレイに信号を送信する信号線とを有し、

前記複数のインク供給口から前記ヘッド基板の長辺に向かって、前記素子アレイ、前記信号線の順に配列され、

前記インク供給口と該インク供給口に対応する前記素子アレイとの組が複数、前記ヘッド基板の長辺方向に千鳥状に配列され、

前記千鳥状に配列された複数の素子アレイの内、前記信号線の側に寄って1つ置きに配置された素子アレイの間であって、かつ、前記千鳥状に配列された複数の素子アレイの内、前記信号線の側から離れて配置された素子アレイと前記信号線との間の領域に、隣接した2つの前記素子アレイに接続された構成要素が設けられていることを特徴とするヘッド基板。

【請求項 2】

前記構成要素は外部との接続に用いる2つのパッドを含み、

前記2つのパッドの内、1つは前記記録素子アレイに対して電力を供給するための電源パッドであり、もう1つは前記記録素子アレイに対して供給された電力が帰還するためのグランドパッドであることを特徴とする請求項1に記載のヘッド基板。

【請求項 3】

前記電源パッドと前記グランドパッドはそれぞれ、共通に前記隣接した2つの素子アレイに接続されることを特徴とする請求項2に記載のヘッド基板。

【請求項 4】

前記電源パッドが接続される隣接した2つの素子アレイの内の1つの素子アレイと、前記グランドパッドが接続される隣接した2つの素子アレイの内の1つの素子アレイとは、共通であることを特徴とする請求項2又は3に記載のヘッド基板。 10

【請求項 5】

前記電源パッドと前記グランドパッドとは前記複数の素子アレイが備えられる面とは反対側の面に備えられ、前記ヘッド基板を貫通する穴を介して前記複数の素子アレイへの電気的接続を行うことを特徴とする請求項2乃至4のいずれか1項に記載のヘッド基板。

【請求項 6】

前記複数の素子アレイに送信される信号の電圧を前記複数の駆動素子を駆動させる電圧に変換する電圧変換回路をさらに有し、

前記構成要素は、前記電圧変換回路に供給するための電圧を発生するVHTバッファを含むことを特徴とする請求項1に記載のヘッド基板。 20

【請求項 7】

前記ヘッド基板の長辺方向の端部には、

前記記録素子を駆動するための記録データと制御信号とを入力する入力パッドと、

前記入力パッドにより入力される記録データと制御信号とに基づいて前記複数の駆動素子とを駆動し制御する制御回路とが備えられ、

前記記録データと前記制御信号は前記信号線により供給されることを特徴とする請求項1乃至6のいずれか1項に記載のヘッド基板。 30

【請求項 8】

前記入力パッドは前記ヘッド基板の長辺方向の両端に備えられ、

前記両端の内の一端に備えられた入力パッドより記録データが入力され、

前記両端の内他の端に備えられた入力パッドより制御信号が入力されることを特徴とする請求項7に記載のヘッド基板。 40

【請求項 9】

前記制御回路は、

前記入力パッドより入力された記録データを一時的に格納するシフトレジスタと、

前記シフトレジスタに格納された記録データをラッチして記録データ信号を出力するラッチ回路と、

前記入力パッドより入力された制御信号を入力して前記複数の記録素子を選択して駆動するための信号を生成するデコーダとを含むことを特徴とする請求項7又は8に記載のヘッド基板。 40

【請求項 10】

前記シフトレジスタとラッチ回路とは前記記録データが入力される入力パッドが備えられる側に設けられ、

前記デコーダは前記制御信号が入力される入力パッドが備えられる側に設けられることを特徴とする請求項9に記載のヘッド基板。

【請求項 11】

前記素子アレイは、前記複数のインク供給口それぞれの両側に設けられることを特徴とする請求項1乃至10のいずれか1項に記載のヘッド基板。

【請求項 12】

前記複数の記録素子それぞれはインクを吐出するために利用される熱エネルギーを発生する電気熱変換素子であることを特徴とする請求項1乃至11のいずれか1項に記載のヘッド基板。

【請求項13】

請求項1乃至12のいずれか1項に記載のヘッド基板を用いた記録ヘッド。

【請求項14】

請求項13に記載の記録ヘッドと、該記録ヘッドに供給するためのインクを収容したインクタンクとを一体化したヘッドカートリッジ。

【請求項15】

請求項13に記載の記録ヘッド又は請求項14に記載のヘッドカートリッジを搭載した記録装置。 10

【請求項16】

液体を吐出して記録を行う複数の記録素子が配列された記録素子アレイと前記記録素子アレイを駆動する駆動素子が配列された駆動素子アレイとを備えた素子アレイが、所定方向に沿って千鳥状に配置された複数の前記素子アレイと、

前記複数の素子アレイの一方の側に配置され、前記所定方向に沿って延び、前記複数の記録素子に液体を供給する供給口とを有し、

外部と接続され、前記素子アレイに電力を供給するため電源パッドと、外部と接続され、前記素子アレイに供給された電力が帰還するためのグランドパッドとが、前記千鳥状に配置された前記複数の素子アレイの内、前記複数の素子アレイの前記一方の側とは反対側にいずれて配置された複数の素子アレイにより前記所定の方向に関して挟まれる位置に設けられていることを特徴とするヘッド基板。 20

【請求項17】

前記電源パッドと前記グランドパッドとは、前記電源パッドと前記グランドパッドを挟む前記複数の素子アレイの間に配置された前記素子アレイに接続されていることを特徴とする請求項16に記載のヘッド基板。

【請求項18】

液体を吐出して記録を行う複数の記録素子が配列された記録素子アレイと前記記録素子アレイを駆動する駆動素子が配列された駆動素子アレイとを備えた素子アレイが、所定方向に沿って千鳥状に配置された複数の前記素子アレイと、 30

前記複数の素子アレイの一方の側に配置され、前記所定方向に沿って延び、前記複数の記録素子に液体を供給する供給口と、

前記複数の素子アレイに送信される信号の電圧を前記複数の駆動素子を駆動させる電圧に変換する電圧変換回路とを有し、

前記電圧変換回路に供給するための電圧を発生するVHTバッファの回路が占める領域の少なくとも一部が、前記千鳥状に配置された前記複数の素子アレイの内、前記複数の素子アレイの前記一方の側とは反対側にいずれて配置された複数の素子アレイにより前記所定の方向に関して挟まれる位置に設けられていることを特徴とするヘッド基板。

【請求項19】

請求項16乃至請求項18のいずれか1項に記載のヘッド基板を用いた記録ヘッド。 40

【発明の詳細な説明】

【技術分野】

【0001】

本発明はヘッド基板、記録ヘッド、ヘッドカートリッジ、及び記録装置に関する。本発明は、特に、例えば、記録に必要な熱エネルギーを発生する電気熱変換素子とそれを駆動する駆動回路を同一基板上に形成したヘッド基板、そのヘッド基板を用いた記録ヘッド、その記録ヘッドを用いたヘッドカートリッジ、及び記録装置に関する。

【背景技術】

【0002】

従来のインクジェット記録装置に搭載される記録ヘッドの記録素子としての電気熱変換

50

素子（ヒータ）とその駆動回路は、例えば、特許文献1に示されているように半導体プロセス技術を用いて同一基板上に形成されている。また、インクを供給するためのインク供給口を基板上に設けそれに近接して相対する位置にヒータを配列した形態の基板が既に提案されている。

【0003】

図6は従来のインクジェット記録ヘッドに用いられるヘッド基板のレイアウト構成を示す図である。なおこのような記録ヘッドの駆動方法として、時分割駆動が実用化されている。時分割駆動はヒータを同時に駆動可能な最大消費電力に上限があることから、複数のヒータをN個のヒータからなるM個のヒータブロックに分割し、ヒータブロック毎にN個ずつのヒータを同時に駆動させる方式である。

10

【0004】

図6において、100は記録素子としてのヒータとヒータを駆動する駆動回路を半導体プロセス技術により一体形成した基板である。101はヒータや駆動素子としてのドライバトランジスタなどを複数個配列したヒータアレイ（記録素子アレイ）、ドライバアレイ（駆動素子アレイ）を含むヒータ&ドライバアレイ、102は基板裏面よりインクを供給するためのインク供給口である。また、103は記録データを一時的に格納するためのシフトレジスタ（S/R）、104はシフトレジスタ（S/R）103に格納された記録データを記録データ信号として出力するラッチ回路である。さらに、105はヒータ&ドライバアレイ101の所望のヒータブロックを駆動するために選択するデコーダ、106はシフトレジスタ103とデコーダ105にデジタル信号を入力するためのバッファ回路を含む入力回路ブロックである。なお、デコーダには制御信号として、ブロックを選択するための信号が入力される。またさらに、107はシフトレジスタ103とデコーダ105からヒータ&ドライバアレイ101中の個々のセグメントを選択する信号を送信する信号線、110は電気信号を基板外部との間で入出力するための入力パッドと出力パッドである。また、シフトレジスタ、ラッチ回路、デコーダなどを含めて制御回路と総称することもある。さらに、図6から分かるように、入力パッド110はヘッド基板の長辺方向の両端に設けられている。さらに詳細にいうと、図6ではシフトレジスタ103がヘッド基板の長辺方向の左側の端部に設けられ、デコーダ105がヘッド基板の長辺方向の右側の端部に設けられている。従って、入力パッド110の内、ヘッド基板の長辺方向の一端に設けられたものより記録データがシフトレジスタ103に対して入力され、他端に設けられたものより制御信号がデコーダ105に対して入力される。

20

【0005】

図7は図6に示したヘッド基板に実装されるインクを吐出するためのヒータを駆動するヒータ&ドライバアレイ101の1セグメント分の等価回路を示す図である。

【0006】

図6に示すようなヘッド基板のレイアウトは、ヘッド基板100における長辺方向の端部に、接続パッド110、入力回路ブロック106、デコーダ105、シフトレジスタ103及びラッチ回路104を設ける構成としている。このようなレイアウト構成のため、信号線107はヘッド基板100の長辺方向に沿って配線される。

30

【0007】

図7において、201は2つの入力信号の論理積を演算するAND回路である。この回路はデコーダ105から送られるブロック分割されたヒータブロックを選択するためのブロック選択信号とラッチ回路104から出力された記録データ信号とを入力する。この演算結果により選択的に各セグメントをオンさせることができる。また、202はAND回路201の出力をバッファするためのインバータ回路、203はインバータ回路202の電源となるVDD電源ライン、204はインバータ回路202のバッファ出力をバッファするインバータ回路である。さらに、205はヒータ駆動用電源となるVH電源ライン、206はヒータ（Heater）、207はヒータ206に電流を供給するドライバトランジスタである。またさらに、208はバッファとして機能するインバータ回路204に供給され、ドライバトランジスタ207のゲート電圧を供給するための電源となるVHT

40

50

M電源ラインである。また、209はAND回路201からの出力信号の電圧をドライバトランジスタ207を駆動する電圧(VHTM)にまで変換するための電圧変換回路である。209内部にはVHTM電圧に変換するレベル変換部210がある。

【0008】

図8は記録データを一時的に格納するシフトレジスタ103とラッチ回路104の1ビット分に相当する回路の等価回路図である。

【0009】

図8によれば、記録データ(DATA)がクロック(CLK)に同期してシフトレジスタに入力され、その入力された記録データはラッチ信号(LT)によりラッチされ、ラッチ回路から記録データ信号が出力される。また、ヒートイネーブル信号(HE)が入力されると、そのヒートイネーブル信号がオンとなっている期間、ラッチ回路から記録データ信号が前述したAND回路201へと出力される。

【0010】

図9はシフトレジスタ103に記録データを入力しヒータ206に電流を供給して駆動するまでの一連の動作を説明するためのタイミングチャートである。

【0011】

図9によれば、クロックパッド(不図示)に入力されたクロック信号(CLK)に同期して記録データがデータパッド(不図示)に供給される。シフトレジスタ103は記録データを一時的に格納する。そして、ラッチパッド(不図示)に印加されるラッチ信号(LT)によりラッチ回路104が記録データ信号を出力する。その後、所望のブロックに分割されたヒータブロックを選択するためのブロック選択信号とラッチ信号(LT)に応じてラッチ回路より出力された記録データ信号との論理積が演算される。そして、その演算結果と電流駆動時間を直接決定するヒートイネーブル信号(HE)に同期してヒータ電流(VH電流)が流れる。

【0012】

この一連の動作がブロック毎に繰り返して記録が行なわれる。

【0013】

図10は図6に示したヘッド基板の中の電力供給配線の接続を示す図である。

【0014】

図10において、130、132、134、136は夫々ヒータに電力を供給するための電源パッド(VH)、131、133、135、137は夫々、上記の電源パッドに対応するグランドパッド(GND)である。また、140、141は夫々、電源パッド(VH)からの電力を各ブロック毎に独立に供給するために分割された配線と、その電力がグランドパッド(GND)に帰還するために分割された配線を示している。これらの配線を夫々、VH電源配線、GND配線と呼ぶ。

【0015】

ここで、ヘッド基板上に配設されたヒータ及びドライバトランジスタを含むセグメントはA～Pまでの16グループに分割されており、各グループに対して独立に電力の供給と帰還が行なわれる構成になっている。これは各グループに接続されたVH電源配線およびGND配線の配線抵抗を均一にして電力損失を一定の値に保つことを目的に行なわれるもので、各配線は同一の抵抗値を持つようにその幅が調整されている。

【0016】

また、インク供給口列を千鳥状に配置したようなヘッド基板については、例えば、特許文献2において提案されている。

【特許文献1】特開平5-185594号公報

【特許文献2】特開2006-88648号公報

【発明の開示】

【発明が解決しようとする課題】

【0017】

しかしながら、図10に示したような電力供給配線の接続方式ではチップの長辺の長さ

10

20

30

40

50

が長くなるにつれて配線長が比例して長くなる。加えて、グループ分割数が多くなると個々のグループに独立に接続された配線の幅が狭くなるため総じて配線抵抗が増大する傾向にある。配線抵抗の増大は本来ヒータで消費されるべき電力を配線部分でもある割合で消費してしまい、いわゆる電力損失が発生する。電力損失を補うために元の電源電圧を上げるとヒータの耐久寿命に悪影響を及ぼすことになるばかりでなく、配線での電力消費に伴う発熱が記録ヘッド自体の昇温につながりインクの吐出特性に悪影響を及ぼすことになってしまう。

【0018】

また、インク供給口列を千鳥状に配置したようなヘッド基板に関しても、そのヘッド基板にどのように回路を配置するのかについての具体的なレイアウト構成は開示されておらず、限られた面積のヘッド基板を有効に利用する回路配置が望まれている。

10

【0019】

本発明は上記従来例に鑑みてなされたもので、インク供給口を千鳥配置したヘッド基板の空き領域を有効に活用してレイアウト効率を高め、電力損失を低減し、基板面積の削減を図ったヘッド基板を提供することを目的としている。また、そのヘッド基板を用いた記録ヘッド、ヘッドカートリッジ、及び記録装置を提供することも目的としている。

【課題を解決するための手段】

【0020】

上記目的を達成するために本発明のヘッド基板は、以下のような構成からなる。

【0021】

即ち、インクを吐出して記録を行なう複数の記録素子で構成される記録素子アレイと前記複数の記録素子を駆動する複数の駆動素子で構成される駆動素子アレイとを有するインクジェット記録ヘッドに用いられる、矩形形状のヘッド基板であって、前記ヘッド基板の長辺方向に沿って予め定められた長さを有する矩形形状の複数のインク供給口と、前記複数のインク供給口それぞれの少なくとも一方の側に設けられた、前記記録素子アレイと前記駆動素子アレイとを備えた複数の素子アレイと、前記ヘッド基板の前記長辺方向に沿って配され、前記複数の素子アレイに信号を送信する信号線とを有し、前記複数のインク供給口から前記ヘッド基板の長辺に向かって、前記素子アレイ、前記信号線の順に配列され、前記インク供給口と該インク供給口に対応する前記素子アレイとの組が複数、前記ヘッド基板の長辺方向に千鳥状に配列され、前記千鳥状に配列された複数の素子アレイの内、前記信号線の側に寄って1つ置きに配置された素子アレイの間であって、かつ、前記千鳥状に配列された複数の素子アレイの内、前記信号線の側から離れて配置された素子アレイと前記信号線との間の領域に、隣接した2つの前記素子アレイに接続された構成要素が設けられていることを特徴とする。

20

【0022】

また他の発明によれば、上記構成のヘッド基板を用いた記録ヘッドを備える。

【0023】

さらに他の発明によれば、上記記録ヘッドとその記録ヘッドに供給するインクを収容したインクタンクとを一体化したヘッドカートリッジを備える。

30

【0024】

またさらに他の発明によれば、上記記録ヘッド又はヘッドカートリッジを搭載した記録装置を備える。

40

【発明の効果】

【0025】

従って本発明によれば、インク供給口とそれに対応する素子アレイとを千鳥配置した場合に生じる領域に電力供給のためのパッドを配置しそれに隣接する素子アレイに電力を供給する。これにより、その領域を有効に活用するとともに、そのパッドと素子アレイ間の距離が短くなるので、電力供給のための配線抵抗を抑えられ電力損失を低減することができる。

【0026】

50

また、従来は空き領域であった場所が有効に利用されるので、ヘッド基板を効率的に利用でき、ヘッド基板の小型化に貢献する。

【0027】

さらに、電源配線を太くする必要がないので、これにより、そのレイアウト面積を削減することができ、ヘッド基板の小型化に貢献する。

【発明を実施するための最良の形態】

【0028】

以下添付図面を参照して本発明の好適な実施例について、さらに具体的かつ詳細に説明する。なお、既に説明した部分には同一符号を付し重複説明を省略する。

【0029】

なお、この明細書において、「記録」（「プリント」という場合もある）とは、文字、図形等有意の情報を形成する場合のみならず、有意無意を問わない。また人間が視覚で知覚し得るように顕在化したものであるか否かを問わず、広く記録媒体上に画像、模様、パターン等を形成する、または媒体の加工を行う場合も表すものとする。

【0030】

また、「記録媒体」とは、一般的な記録装置で用いられる紙のみならず、広く、布、プラスチック・フィルム、金属板、ガラス、セラミックス、木材、皮革等、インクを受容可能なものを表すものとする。

【0031】

さらに、「インク」（「液体」と言う場合もある）とは、上記「記録（プリント）」の定義と同様広く解釈されるべきものである。従って、記録媒体上に付与されることによって、画像、模様、パターン等の形成または記録媒体の加工、或いはインクの処理（例えば記録媒体に付与されるインク中の色剤の凝固または不溶化）に供され得る液体を表すものとする。

【0032】

またさらに、「ノズル」（「記録素子」、「記録要素」という場合もある）とは、特にことわらない限り吐出口ないしこれに連通する液路およびインク吐出に利用されるエネルギーを発生する素子を総括して言うものとする。

【0033】

以下に用いる記録ヘッド用基板（ヘッド基板）とは、シリコン半導体からなる単なる基体を指し示すものではなく、その基板上に各素子や配線等が設けられた構成を指し示すものである。

【0034】

さらに、基板上とは、単に素子基板の上を指し示すだけでなく、素子基板の表面、表面近傍の素子基板内部側をも示すものである。また、本発明でいう「作り込み」とは、別体の各素子を単に基体表面上に別体として配置することを指し示している言葉ではなく、各素子を半導体回路の製造工程等によって素子板上に一体的に形成、製造することを示すものである。

【0035】

＜インクジェット記録装置の説明（図1）＞

図1は本発明の代表的な実施例であるインクジェット記録装置1の構成の概要を示す外観斜視図である。

【0036】

図1に示すように、インクジェット記録装置（以下、記録装置という）は、インクジェット方式に従ってインクを吐出して記録を行なう記録ヘッド3をキャリッジ2に搭載している。キャリッジ2には、キャリッジモータM1によって発生する駆動力を伝達機構4より伝え、キャリッジ2を矢印A方向に往復移動させる。記録時には、例えば、記録紙などの記録媒体Pを給紙機構5を介して給紙し、記録位置まで搬送し、その記録位置において記録ヘッド3から記録媒体Pにインクを吐出することで記録を行なう。

【0037】

10

20

30

40

50

また、記録ヘッド 3 の状態を良好に維持するためにキャリッジ 2 を回復装置 10 の位置まで移動させ、間欠的に記録ヘッド 3 の吐出回復処理を行う。

【0038】

記録装置 1 のキャリッジ 2 には記録ヘッド 3 を搭載するのみならず、記録ヘッド 3 に供給するインクを貯留するインクカートリッジ 6 を装着する。インクカートリッジ 6 はキャリッジ 2 に対して着脱自在になっている。

【0039】

図 1 に示した記録装置 1 はカラー記録が可能であり、そのためにキャリッジ 2 にはマゼンタ (M)、シアン (C)、イエロー (Y)、ブラック (K) のインクを夫々、収容した 4 つのインクカートリッジを搭載している。これら 4 つのインクカートリッジは夫々独立に着脱可能である。

【0040】

さて、キャリッジ 2 と記録ヘッド 3 とは、両部材の接合面が適正に接触されて所要の電気的接続を達成維持できるようになっている。記録ヘッド 3 は、記録データに応じてエネルギーを印加することにより、複数の吐出口からインクを選択的に吐出して記録する。特に、この実施例の記録ヘッド 3 は、熱エネルギーを利用してインクを吐出するインクジェット方式を採用している。このため、記録ヘッド 3 には熱エネルギーを発生するために電気熱変換体を備えている。その電気熱変換体に印加される電気エネルギーが熱エネルギーへと変換され、その熱エネルギーをインクに与えることにより生じる膜沸騰による気泡の成長、収縮によって生じる圧力変化を利用して、吐出口よりインクを吐出させる。この電気熱変換体は各吐出口のそれぞれに対応して設けられ、記録データに応じて対応する電気熱変換体にパルス電圧を印加することによって対応する吐出口からインクを吐出する。

【0041】

図 1 に示されているように、キャリッジ 2 はキャリッジモータ M1 の駆動力を伝達する伝達機構 4 の駆動ベルト 7 の一部に連結されており、ガイドシャフト 13 に沿って矢印 A 方向に摺動自在に案内支持されるようになっている。従って、キャリッジ 2 は、キャリッジモータ M1 の正転及び逆転によってガイドシャフト 13 に沿って往復移動する。

【0042】

また、記録装置 1 には、記録ヘッド 3 の吐出口 (不図示) が形成された吐出口面に対向してプラテン (不図示) が設けられている。そして、キャリッジモータ M1 の駆動力によって記録ヘッド 3 を搭載したキャリッジ 2 が往復移動されると同時に、記録ヘッド 3 に記録データを与えてインクを吐出することによって、プラテン上に搬送された記録媒体 P の全幅にわたって記録が行われる。

【0043】

<インクジェット記録装置の制御構成 (図 2)>

図 2 は図 1 に示した記録装置の制御構成を示すブロック図である。

【0044】

図 2 に示すように、コントローラ 600 は、MPU601、ROM602、特殊用途集積回路 (ASIC) 603、RAM604、システムバス 605、A/D 変換器 606 などで構成される。ここで、ROM602 は後述する制御シーケンスに対応したプログラム、所要のテーブル、その他の固定データを格納する。ASIC603 は、キャリッジモータ M1 の制御、搬送モータ M2 の制御、及び、記録ヘッド 3 の制御のための制御信号を生成する。RAM604 は、記録データの展開領域やプログラム実行のための作業用領域等として用いられる。システムバス 605 は、MPU601、ASIC603、RAM604 を相互に接続してデータの授受を行う。

【0045】

また、図 2 において、610 は記録データの供給源となるコンピュータ (或いは、画像読み取り用のリーダやデジタルカメラなど) でありホスト装置と総称される。ホスト装置 610 と記録装置 1 との間ではインターフェース (I/F) 611 を介して記録データ、コマンド、ステータス信号等を送受信する。

10

20

30

40

50

【0046】

さらに、640はキャリッジ2を矢印A方向に往復走査させるためのキャリッジモータM1を駆動させるキャリッジモータドライバ、642は記録媒体Pを搬送するための搬送モータM2を駆動させる搬送モータドライバである。

【0047】

ASIC603は、記録ヘッド3による記録走査の際に、RAM604の記憶領域に直接アクセスしながら記録ヘッドに対して記録素子（吐出用のヒータ）の記録データ（DATA）を転送する。

【0048】

なお、図1に示す構成は、インクカートリッジ6と記録ヘッド3とが分離可能な構成であるが、これらが一体的に形成されて交換可能なヘッドカートリッジを構成しても良い。 10

【0049】

図3は、インクタンクと記録ヘッドとが一体化して形成されたヘッドカートリッジIJCの構成を示す外観斜視図である。図3において、点線KはインクタンクIJTと記録ヘッドIJHの境界線である。ヘッドカートリッジIJCにはこれがキャリッジ2に搭載されたときには、キャリッジ2側から供給される電気信号を受け取るための電極（不図示）が設けられており、この電気信号によって、前述のように記録ヘッドIJHが駆動されてインクが吐出される。

【0050】

なお、図3において、500はインク吐出口列である。また、インクタンクIJTにはインクを保持するために纖維質状もしくは多孔質状のインク吸収体が設けられている。 20

【0051】

図3Aは記録ヘッド3のインク吐出面を示す平面図である。

【0052】

なお、図3Aは1つのインクを吐出する構成を示したものであるが、複数のインクを吐出する構成は図3Aに示すのと同様の構成がキャリッジ移動方向にインクの数に合わせて複数並ぶ構成となる。

【0053】

図3Aに示すように、記録ヘッド3にはその長辺方向に沿ってインク供給口45が一定間隔で複数配列された2つのインク供給口列31、32が互いに平行に設けられている。 30
また、各インク供給口45の両側には一定のピッチでインク吐出口43が設けられている。そして、各インク吐出口に関し、記録ヘッド3の短辺方向に関して記録ヘッドの内側に位置するインク吐出口が第1の吐出口列30を形成する。一方、各インク吐出口に関し、記録ヘッド3の短辺方向に関して記録ヘッドの外側に位置するインク吐出口が第2の吐出口列31を形成する。

【0054】

なお、図3Aでは、第1の吐出口列30は直線状に見えるが、必ずしも第1の吐出口列を構成するインク吐出口が直線状に形成される必要はない。インク供給口列31、32の記録ヘッド3の短辺方向に関する間隔の大小により、第1の吐出口列を構成するインク吐出口はインク供給口単位で千鳥配列となる。 40

【0055】

このように、この実施例に従う記録ヘッド3のインク供給口は千鳥配列となっている。また、インク吐出口はそのインク供給口の両側に設けられるので、そのインク吐出口もインク供給口単位で千鳥配列となる。

【0056】

<ヘッド基板のレイアウト構成>

次に、以上の構成の記録装置に搭載する記録ヘッドに組み込まれるヘッド基板のレイアウト構成について説明する。

【0057】

最初に比較のための例として、矩形形状のヘッド基板のレイアウト構成の一例について 50

説明する。

【0058】

図11は比較例としてのヘッド基板のレイアウト構成を示す図である。

【0059】

このレイアウト構成によれば、ヘッド基板の長辺方向の端部に、外部との電気的接続を行うためのパッド110、入力回路ブロック106、シフトレジスタ103、ラッチ回路104、デコーダ105などを配置する。このような構成を採用することで、ヘッド基板の大きさが短辺方向に増大することを抑えることができる。さらに、シフトレジスタ及びラッチ回路からの信号線及び、デコーダからの信号線はヘッド基板の長辺方向に沿って配される。

10

【0060】

図11に示す例では、インク供給口102がグループ毎に分割されておりかつ互いにオフセットした位置に配置される（これを千鳥配列という）ことを特徴とする。これは特に基板の厚さを薄くする必要がある場合やチップの幅が非常に細くなった場合などに採用される構成であり、主にヘッド基板の機械的強度を強化することを目的としている。これに対して、複数のヒータ（ヒータアレイ）及び複数のドライバトランジスタ（ドライバアレイ）を含むセグメントのグループ（素子アレイ）は、必ずしも千鳥配置する必要はない。むしろ、配線やヘッド基板内に形成する拡散層の配置の観点からは図6に示した様にチップの長辺方向と平行に連続して配置した構成が好ましい。

【0061】

20

しかしながら、図11に示したようなインク供給口とグループ101Gの組を千鳥配置にするヘッド基板では、図中の点線で示すように、2～3のグループ101Gと信号線107とから囲まれる部分に空き領域が生じる。この空き領域は特に有効な使途がないため無駄な領域となる。

【0062】

この実施例では、このような空き領域の効率的な利用を目的として、この空き領域にヘッド基板の構成要素を配置するようなヘッド基板の新たなレイアウト構成を提案する。

【0063】

図4は記録ヘッド3に実装される、矩形形状のヘッド基板のレイアウト構成を示す図である。

30

【0064】

図4において、既に、図6と図11において説明したのと同じ構成要素には同じ参照番号を付し、その説明は省略する。ここでは、図4に示すレイアウト構成に特徴的な構成についてのみ説明する。

【0065】

図4に示す構成では、インク供給口102からヘッド基板の長辺に向かって（短辺方向に沿って）、インク供給口102、グループ101G、信号線107の順で配される。

【0066】

図4と、従来例の図10や比較例の図11とを比較すると分かるように、この実施例では、従来のヘッド基板で空き領域として残されて場所に電源パッド（VH）130と、その電源パッド（VH）に対応するグランドパッド（GND）131とを設けている。また、従来は空き領域であった場所に設けられた電源パッド（VH）130とグランドパッド（GND）131とからヒータアレイ、ドライバアレイなどを含む各グループ101に独立に供給するための配線を設けている。この構成では、電源パッド（VH）130とグランドパッド（GND）131とから共通の2つの隣接するグループに配線が設けられている。

40

【0067】

図4Aはヒータアレイ、ドライバアレイなどを含むグループ101Gの詳細な構成を示す等価回路図である。

【0068】

50

図4Aにおいて、ブロック選択信号と記録データ信号はヒータ選択回路として機能するAND回路201へと入力される。これら2つの信号が共にアクティブとなった場合に、AND回路201の出力がアクティブとなる。なお、この実施例におけるグループ101内のヒータアレイ及びドライバアレイの回路構成は、図7に示した回路構成と同様のものとする。

【0069】

AND回路201の出力信号は、図7に示した電圧変換回路209によりその信号の電圧振幅を、AND回路201の出力の電圧振幅(VDD)よりも高い電圧(VHTM)に変換される。変換された信号は、駆動素子として機能するドライバトランジスタ207のゲートに印加される。その結果、ゲートに電圧が印加されたドライバトランジスタ207に接続されたヒータ206に電流が供給され、駆動される。ここで、ヒータ206の片方の端子はヒータ電源パッド(VH)130から接続されるVH電源ライン140が接続される。ドライバトランジスタ207のソース端子はグランドパッド(GND)131から接続されるGNDH電源ライン141に接続される。

10

【0070】

図4Bは図4の一部を拡大し、2つのグループ101G1、101G2とその周辺のより具体的なレイアウトを示す図である。

【0071】

図中斜線で示した140、141がそれぞれヒータ電源パッド(VH)130、グランドパッド(GND)131に接続された電源ラインである。これらの配線は、例えば、A1のような金属配線層で、ドライバトランジスタやヒータ選択回路の上層に形成される。また、ブロック選択信号と記録データ信号はヒータ電源パッド(VH)130、グランドパッド(GND)131の周囲を迂回するよう配線することで各ヒータセグメントに接続される。

20

【0072】

従って、この実施例によれば、従来は千鳥配列によって生じた空き領域に電源パッド(VH)とグランドパッド(GND)を配置でき、なおかつそこから図4Bに示すように隣接するグループ101G1、101G2個別に配線を接続できる。これにより、配線長を短くすることが可能になる。

【0073】

30

また、電源パッド(VH)とグランドパッド(GND)からの配線の接続形態は図4に示す形態に限定される必要はない。例えば、図5に示すような接続形態をとっても同様の効果を達成することができる。

【0074】

図5は記録ヘッド3に実装されるヘッド基板の別のレイアウト構成を示す図である。

【0075】

なお、図5においても、図6と図11において説明したのと同じ構成要素には同じ参照番号を付しているので、その説明は省略する。

【0076】

40

図5では隣接する2つのグループに対してVHおよびGNDH配線を隣接する2つのグループに対するVHおよびGNDHパッドからの配線長がほぼ均等になるように構成している。図5のようなレイアウトを採用することにより隣接する2つのグループに対してVHおよびGNDHパッドからの配線抵抗がほぼ均等になるようになる。これにより、配線長を短くすることができ、電力損失を低減することができる。さらにグループ間での配線を均等にすることができるため、電力損失による影響を低減することができる。

【0077】

図5Aは図5の一部を拡大し、3つのグループ101G1、101G2、101G3とその周辺のより具体的なレイアウトを示す図である。なお、図5Aにおいても、図4Bにおいて説明したのと同じ構成要素には同じ参照番号を付しているので、その説明は省略する。

50

【0078】

図5Aにおいても、斜線で示した140、141がそれぞれヒータ電源パッド(VH)130、グランドパッド(GND)131に接続された電源ラインである。これらの配線は、例えば、A1のような金属配線層で、スイッチング素子やヒータ選択回路の上層に形成される。また、ブロック選択信号と記録データ信号はヒータ電源パッド(VH)130、グランドパッド(GND)131の周囲を迂回するよう配線することで各ヒータセグメントに接続される。

【0079】

さらに、図4～図5に示したレイアウト構成に貫通電極を用いると電源パッド(VH)とグランドパッド(GND)に対する電気接続を基板の裏面から行なうことが可能となる。このため、ヘッド基板全体としてレイアウト効率が更に高まり、ヘッド基板を小型化することができる。

10

【0080】

図5Bは貫通電極を用いたヘッド基板のレイアウト構成を示す図である。

【0081】

図5Bに示すように、ヒータ206の片方の端子は貫通電極で形成されたヒータ電源パッド(VH)130から接続されるVH電源ライン140に接続される。一方、ドライバトランジスタ207のソース端子は貫通電極で形成されたグランドパッド(GND)131から接続されるGNDH電源ライン141に接続される。ここで、貫通電極とは基板を貫通した穴を介して基板裏面へ電極を接続する電極をいう。

20

【0082】

図5Cは基板に貫通電極を用いて基板の裏面(反対側の面)へ配線を延長し、フレキシブルケーブル基板などの外部配線と接続するための部材と接続するいわゆる裏面実装の形態を示した断面図である。

【0083】

図5Cに示されるように、ヒータ電源パッド(VH)130には貫通電極501が接続され、貫通電極501を介して基板100の裏面に設けられた別のパッド502に接続されている。パッド502にはバンプ503が設けられている。バンプ503を介して、フレキシブルケーブル510上に配された配線505とパッド502とが接続される。このようにして、貫通電極501を介して、ヒータ電源パッド(VH)130は外部配線であるフレキシブルケーブル基板510と接続される。なお、504は、基板100とフレキシブルケーブル基板510との間に挿入された絶縁部材である。

30

【0084】

このような構成をとることにより電力供給配線を基板の裏面に接続しそのまま外部電極へ接続することができるため配線抵抗をさらに低下させることができ、本発明の効果をさらに大きく発揮することができる。

【0085】

なお、空き領域には、ここで例示した電源パッドやグランドパッド以外に、VHTバッファや電圧変換回路などを配置しても良い。

40

【0086】

ドライバトランジスタを駆動するための電圧を内部で発生する回路である変換電圧発生部は、VHTバッファとそのバッファとなるトランジスタのゲート電圧を発生する分圧抵抗部とから構成される。

【0087】

図5Dは千鳥配列によって生じた空き領域にVHTバッファを配置した場合のレイアウトを示す図である。なお、既に説明した構成要素には同じ参照番号を付し、その説明は省略し、図5Dに示すレイアウト構成に特徴的な構成についてのみ説明する。

【0088】

図5Dにおいて、109はVHTバッファ、111は分圧抵抗部である。

【0089】

50

この構成によれば、千鳥配列によって生じた空き領域部分にVHTバッファ109を配置して、隣接した2つのグループ101Gaとグループ101Gbに一つのVHTバッファから電圧を供給することが可能になる。

【0090】

図5Eは図5Dの変換電圧発生部とドライバアレイの部分をさらに詳細に説明する等価回路図である。なお、これまでに説明した構成要素には同じ参照番号を付し、その説明と記載の一部は省略する。

【0091】

この構成によれば、変換電圧発生部を分圧抵抗部111とVHTバッファ109とに分け、千鳥配置によって生じた空き領域にはVHTバッファ回路部109を配置し隣接した2つのグループにVHTM電圧を供給する。

10

【0092】

図5Eに示すVHTバッファ109はソースフォロワを用いた回路として動作する。VHTバッファ109は、バッファとなるnMOSトランジスタ222とソースフォロワの負荷となる抵抗225とを含む。また、分圧抵抗部111は、nMOSトランジスタ222のゲート電圧を規定するための2つのは分圧抵抗221から成り立っている。なお、223は変換電圧発生部においてVHTM電源電圧のもととなるVHT電源ライン、211はこれらの回路のGND電位となるVSSラインである。

【0093】

この回路構成における動作をさらに具体的に説明する。まず、分圧抵抗221によりnMOSトランジスタ222のゲートに印加する電圧を所望の値に設定することで、ソースフォロアの出力のVHTM電圧を規定する。VHTM電圧はグループ101Ga、101Gbへ供給される。

20

【0094】

グループ101Ga、101Gb各部ではヒータ選択回路からの信号がAND回路201の信号出力パルスの振幅電圧VDDからドライバトランジスタのゲートを駆動するためのVHTM電圧へと電圧変換回路209により変換される。これにより、ドライバトランジスタ207のゲートはAND回路201の信号出力振幅より高い電圧で駆動されることになる。これにより、ドライバトランジスタのON抵抗が下がり、ヒータの駆動エネルギー効率が向上する。

30

【0095】

このような構成により、VHTバッファを基板の一ヶ所にまとめて配置して、そこから配線によって各グループへ供給した場合に対して、配線抵抗による電圧降下の影響や、配線中に飛び込むノイズなどの影響を低減できるといった効果が期待できる。

【0096】

なお、上述の説明ではヒータ及びドライバトランジスタを含むセグメントのグループを全体で16個としたがこれに限るものではなく、いかなる数においても本発明の効果は同様に発揮される。

【0097】

なお、以上の実施例において、記録ヘッドから吐出される液滴はインクであるとして説明し、さらにインクタンクに収容される液体はインクであるとして説明したが、その収容物はインクに限定されるものではない。例えば、記録画像の定着性や耐水性を高めたり、その画像品質を高めたりするために記録媒体に対して吐出される処理液のようなものがインクタンクに収容されていても良い。

40

【0098】

以上の実施例は、特にインクジェット記録方式の中でも、インク吐出のために熱エネルギーを発生する手段（例えば電気熱変換体等）を備え、その熱エネルギーによりインクの状態変化を生起させる方式を用いて記録の高密度化、高精細化が達成できる。

【0099】

さらに加えて、本発明のインクジェット記録装置の形態としては、コンピュータ等の情

50

報処理機器の画像出力装置として用いられるものの他、リーダ等と組合せた複写装置、さらには送受信機能を有するファクシミリ装置の形態を採るもの等であってもよい。

【図面の簡単な説明】

【0100】

【図1】本発明の代表的な実施の形態であるインクジェット記録装置の構成の概要を示す外観斜視図である。

【図2】記録装置の制御回路の構成を示すブロック図である。

【図3】インクタンクと記録ヘッドとが一体的に形成されたヘッドカートリッジIJCの構成を示す外観斜視図である。

【図3A】記録ヘッド3をインク吐出面を示す平面図である。

10

【図4】本発明の実施例に従うヘッド基板のレイアウト構成を示す図である。

【図4A】ヒータアレイ、ドライバアレイなどを含むグループ101Gの詳細な構成を示す等価回路図である。

【図4B】図4の一部を拡大し、2つのグループ101G1、101G2とその周辺のより具体的なレイアウトを示す図である。

【図5】本発明の実施例に従うヘッド基板の別のレイアウト構成を示す図である。

【図5A】図5の一部を拡大し、3つのグループ101G1、101G2、101G3とその周辺のより具体的なレイアウトを示す図である。

【図5B】貫通電極を用いたヘッド基板のレイアウト構成を示す図である。

【図5C】基板に貫通電極を用いた裏面実装の形態を示した断面図である。

20

【図5D】千鳥配列によって生じた空き領域にVHTバッファを配置した場合のレイアウトを示す図である。

【図5E】図5Dの変換電圧発生部とドライバアレイの部分をさらに詳細に説明する等価回路図である。

【図6】従来例に従うヘッド基板のレイアウト構成を示す図である。

【図7】図6に示したヘッド基板に実装されるインクを吐出するためのヒータを駆動するヒータ&ドライバアレイ102の1セグメント分の等価回路を示す図である。

【図8】記録データを一時的に格納するシフトレジスタ103とラッチ回路104の1ビット分に相当する回路の等価回路図である。

【図9】シフトレジスタ503に記録データを入力しヒータ206に電流を供給して駆動するまでの一連の動作を説明するためのタイミングチャートである。

30

【図10】図6に示したヘッド基板の中の電力供給配線の接続を示す図である。

【図11】参考例としてのヘッド基板の他のレイアウト構成を示す図である。

【符号の説明】

【0101】

1 インクジェット記録装置

2 キャリッジ

3 記録ヘッド

100 ヘッド基板

101 ドライバ&ヒータアレイ

40

102 インク供給口

103 シフトレジスタ

600 コントローラ

601 MPU

602 ROM

603 ASIC

604 RAM

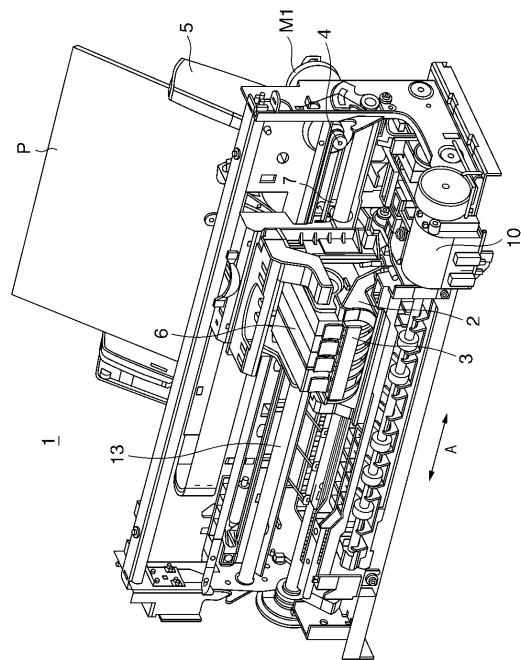
605 システムバス

610 ホスト装置

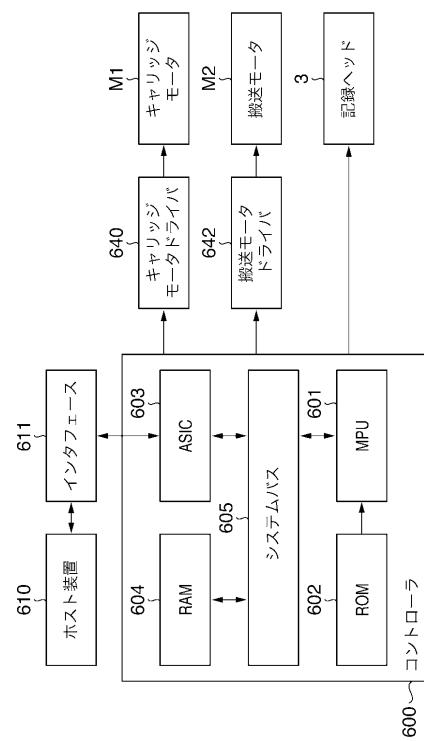
611 インタフェース

50

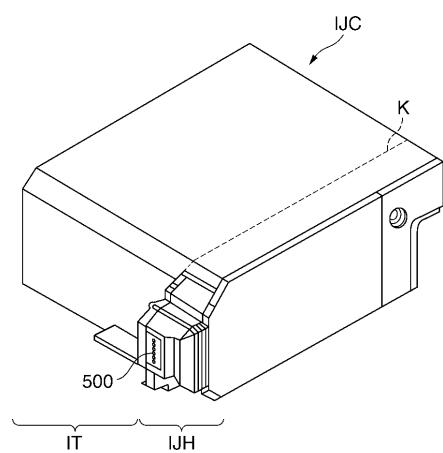
【 义 1 】



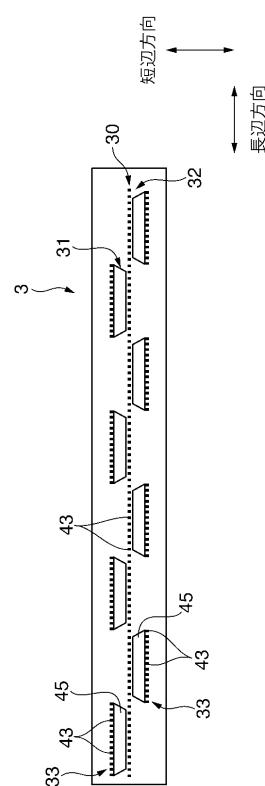
【 図 2 】



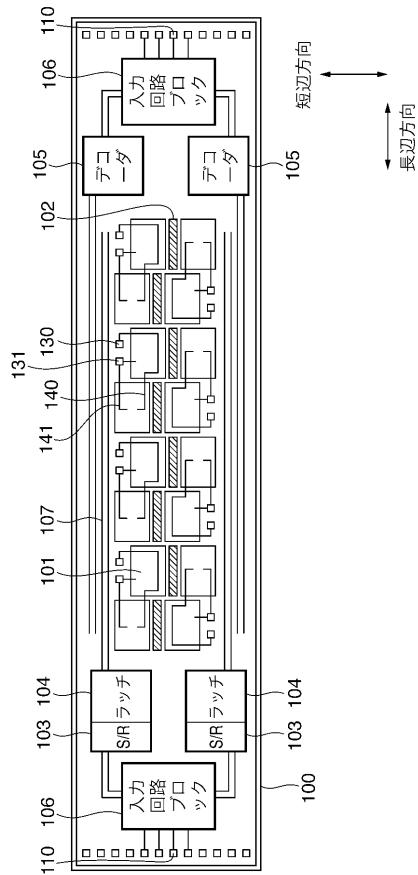
【 四 3 】



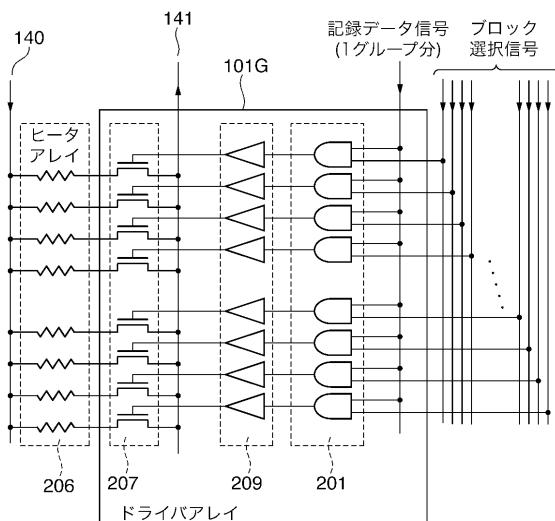
【図3A】



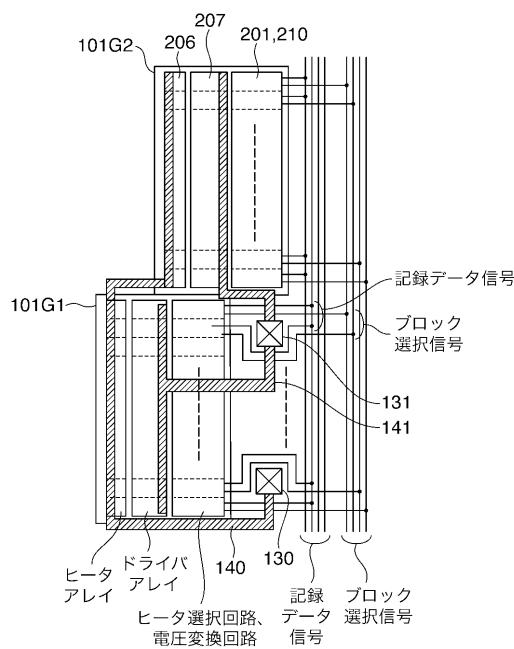
【 図 4 】



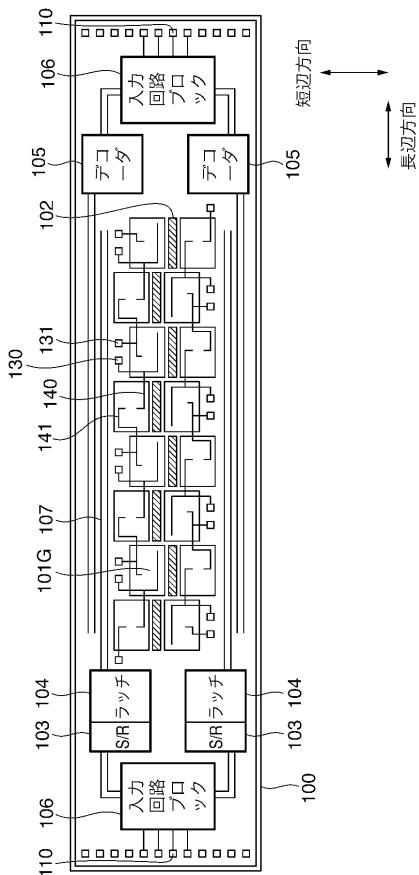
【 図 4 A 】



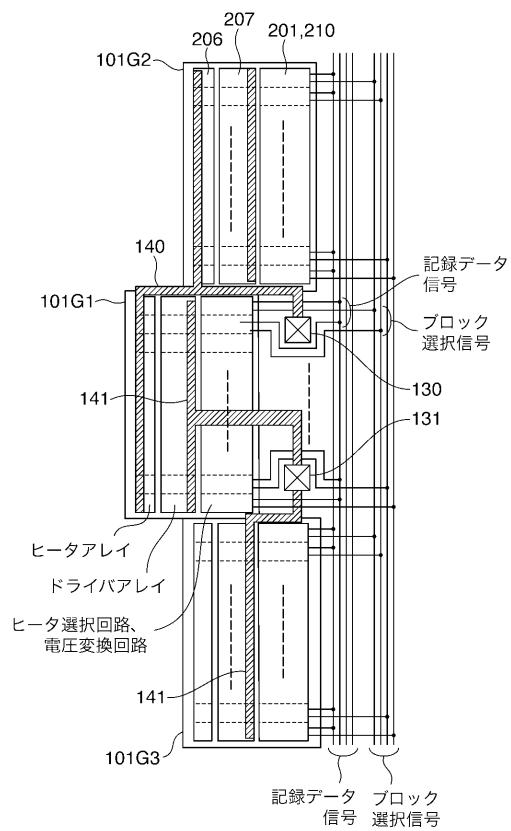
【図4B】



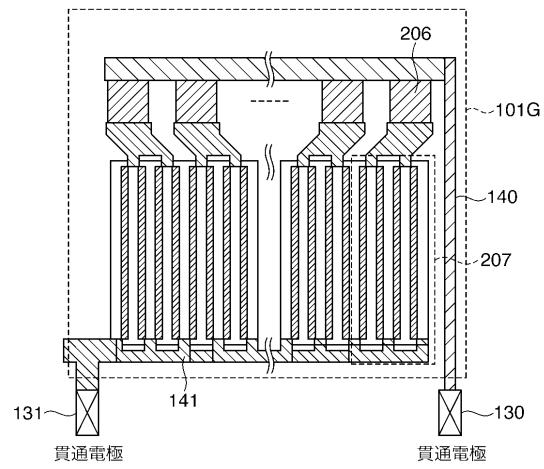
【 図 5 】



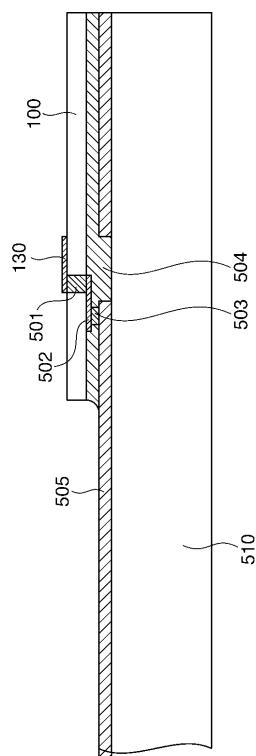
【図 5 A】



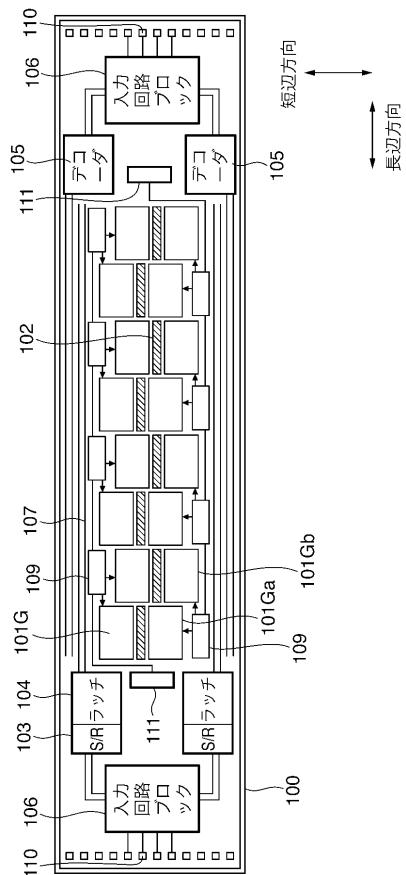
【図 5 B】



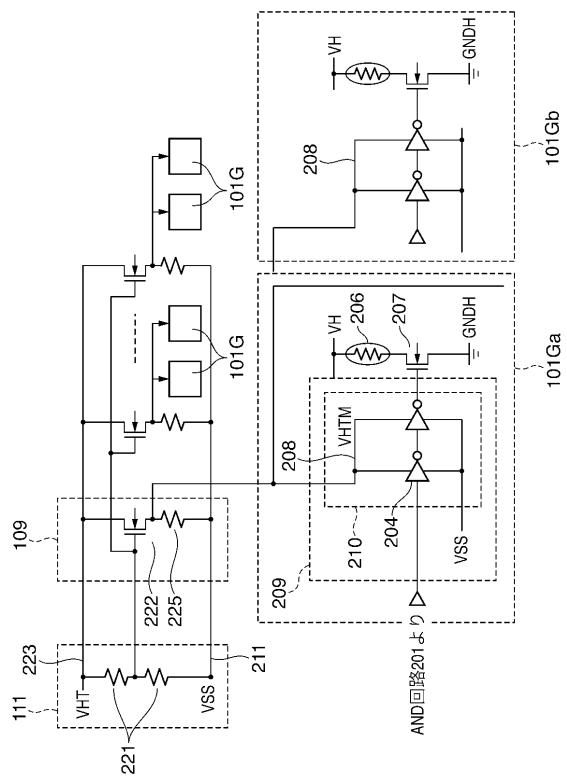
【図 5 C】



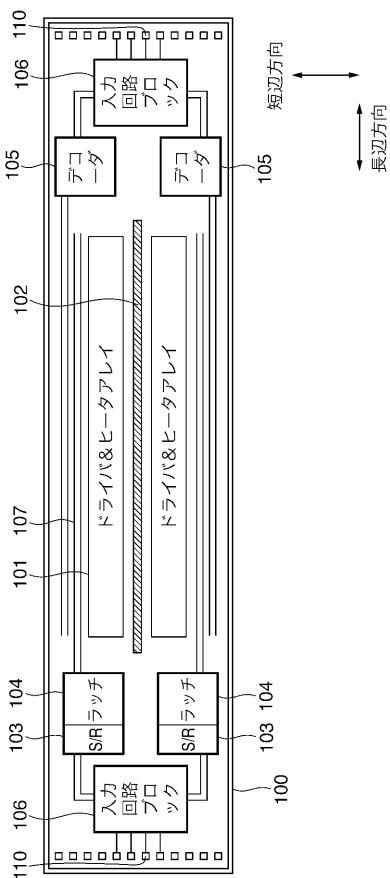
【図 5 D】



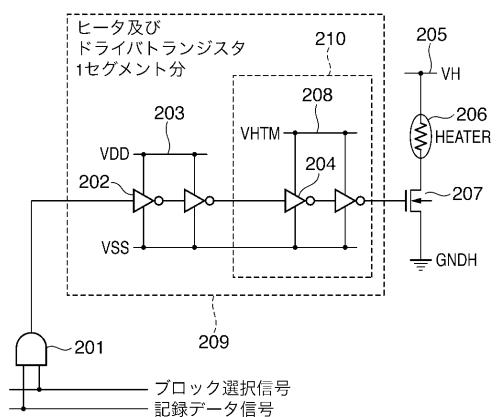
【図5E】



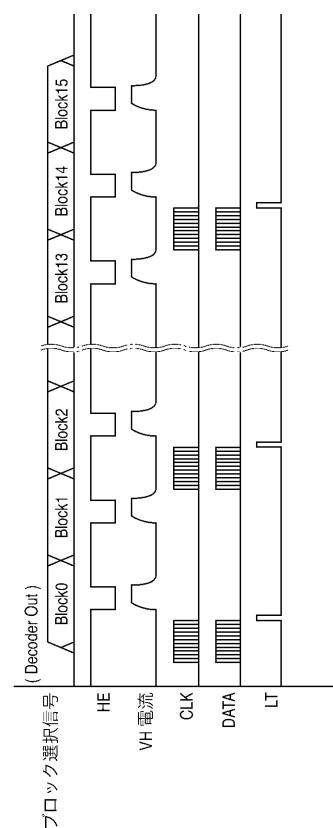
【図6】



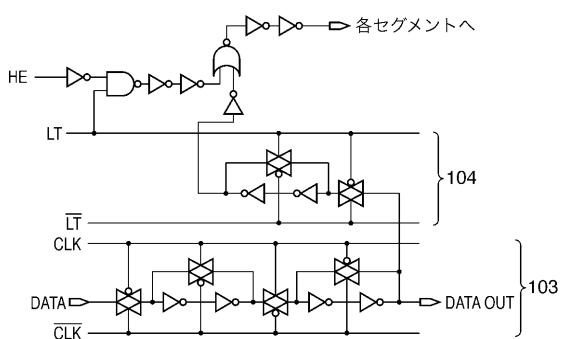
【図7】



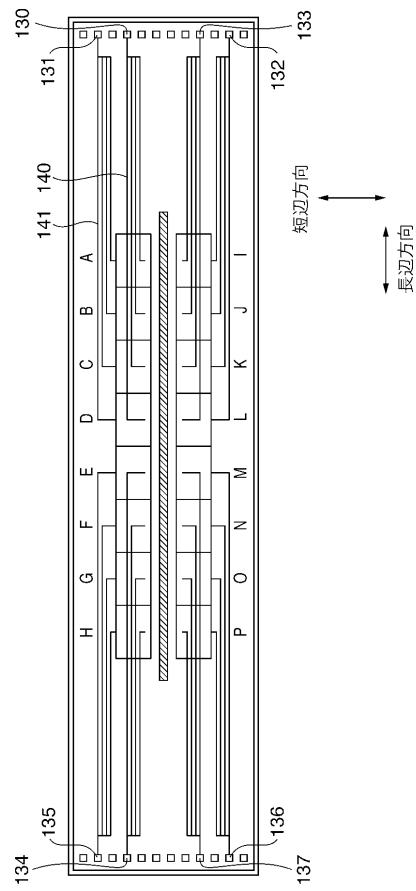
【図9】



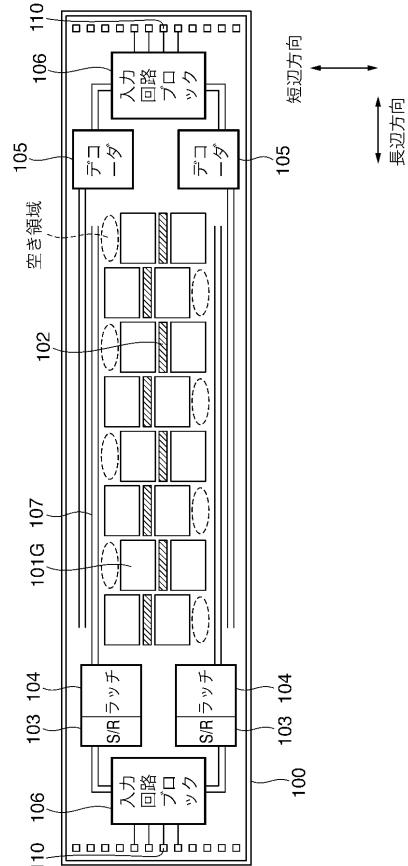
【図8】



【図10】



【図11】



フロントページの続き

(72)発明者 古川 達生

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 中村 真介

(56)参考文献 特開2005-199703 (JP, A)

特開2006-088648 (JP, A)

特開2002-370358 (JP, A)

特開2005-169867 (JP, A)

(58)調査した分野(Int.Cl., DB名)

B 41 J 2 / 05