



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I464890 B

(45)公告日：中華民國 103 (2014) 年 12 月 11 日

(21)申請案號：098116552

(22)申請日：中華民國 98 (2009) 年 05 月 19 日

(51)Int. Cl. : *H01L31/042 (2014.01)**H01L31/18 (2006.01)*

(30)優先權：2008/05/30 日本

2008-143277

2008/05/30 日本

2008-143301

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200521540A

TW 200618322A

TW 200729527A

US 4528065

審查人員：吳傳瑞

申請專利範圍項數：21 項 圖式數：22 共 136 頁

(54)名稱

光電轉換裝置和其製造方法

PHOTOELECTRIC CONVERSION DEVICE AND METHOD FOR MANUFACTURING THE SAME

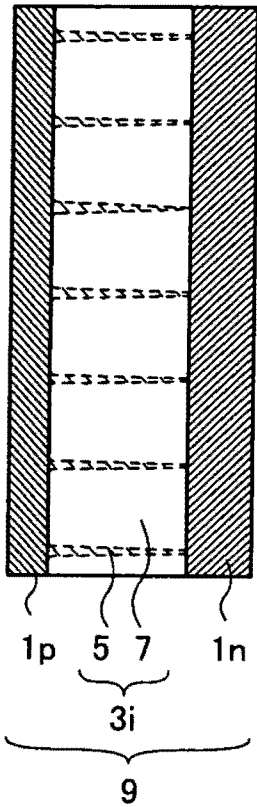
(57)摘要

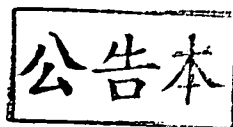
本發明的目的之一在於謀求同時實現光電轉換裝置的高效化和生產性的提高。一種光電轉換裝置，包括具有半導體接面的單元，該單元包括：一種導電型的第一雜質半導體層；與一種導電型相反的導電型的第二雜質半導體層；以及在非晶結構中包括貫穿第一雜質半導體層和第二雜質半導體層之間的結晶區的半導體層。將稀釋氣體的流量比設定為大於或等於半導體源氣體的 1 倍且低於 10 倍，較佳的設定為大於或等於 1 倍且小於或等於 6 倍而引入到反應空間生成電漿來形成包括結晶區的半導體層。

A photoelectric conversion device and a method for manufacturing the same are provided. The photoelectric conversion device includes a first semiconductor layer including a first impurity element over a substrate, a second semiconductor layer including an amorphous layer and a crystal over the first semiconductor layer, and a third semiconductor layer including a second impurity element over the second semiconductor layer. The crystal penetrates between the first semiconductor layer and the third semiconductor layer.

- 5 . . . 結晶
- 7 . . . 非晶結構
- 9 . . . 單元元件
- 1n . . . 雜質半導體層
- 1p . . . 雜質半導體層
- 3i . . . 半導體層

圖 1





774436

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98116552

※申請日：98 年 05 月 19 日

※IPC 分類：H01L31/042 (2014.01)
H01L31/18 (2006.01)

一、發明名稱：(中文／英文)

光電轉換裝置和其製造方法

Photoelectric conversion device and method for manufacturing the same

二、中文發明摘要：

本發明的目的之一在於謀求同時實現光電轉換裝置的高效化和生產性的提高。一種光電轉換裝置，包括具有半導體接面的單元，該單元包括：一種導電型的第一雜質半導體層；與一種導電型相反的導電型的第二雜質半導體層；以及在非晶結構中包括貫穿第一雜質半導體層和第二雜質半導體層之間的結晶區的半導體層。將稀釋氣體的流量比設定為大於或等於半導體源氣體的 1 倍且低於 10 倍，較佳的設定為大於或等於 1 倍且小於或等於 6 倍而引入到反應空間生成電漿來形成包括結晶區的半導體層。

三、英文發明摘要：

A photoelectric conversion device and a method for manufacturing the same are provided. The photoelectric conversion device includes a first semiconductor layer including a first impurity element over a substrate, a second semiconductor layer including an amorphous layer and a crystal over the first semiconductor layer, and a third semiconductor layer including a second impurity element over the second semiconductor layer. The crystal penetrates between the first semiconductor layer and the third semiconductor layer.

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

5：結晶

7：非晶結構

9：單元元件

1n：雜質半導體層

1p：雜質半導體層

3i：半導體層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種具有半導體接面的光電轉換裝置及光電轉換裝置的製造方法。

【先前技術】

爲了應付近年的地球環境問題，以太陽能電池如住宅用太陽光發電系統等爲代表的光電轉換裝置的市場不斷擴大。使用光電轉換效率高的單晶矽或多晶矽的塊狀光電轉換裝置已經實用化了。使用單晶矽或多晶矽的光電轉換裝置藉由從大型矽錠分割出來而製造。然而，製造大型矽錠需要很長時間，所以其生產率不高。並且，由於矽原材料的供應量本身具有限制，所以不能應付市場的擴大，而處於供不應求的狀態。

在如上述那樣矽原材料不足明顯的情況下，使用矽薄膜的薄膜光電轉換裝置引人注目。一般來說，由於利用化學或物理的各種成長法在支撐基板上形成矽薄膜，因此與塊狀光電轉換裝置相比薄膜光電轉換裝置可以實現省資源化、低成本化。

長期以來進行對於使用非晶矽薄膜的光電轉換裝置的研究開發，並且，近年來也進行對於使用微晶矽薄膜的光電轉換裝置的研究開發。例如，提出一種矽薄膜太陽能電池的製造方法，其中控制高頻電漿 CVD 法的高頻電力的脈衝調制，並形成微晶矽作爲結晶矽（例如，參照專利文

獻 1)。此外，還提出一種方法，其中藉由低溫電漿 CVD 法，控制反應室中的壓力形成包括結晶的矽類薄膜光電轉換層，從而使成膜速度比現有技術高（例如，參照專利文獻 2）。

此外，還提出一種太陽能電池的製造方法，其中對結晶半導體注入氫離子，然後採用熱處理來截斷結晶半導體而獲得結晶半導體層（例如，參照專利文獻 3）。在對結晶半導體注入預定的元素離子，並將該結晶半導體貼附到塗布在形成有絕緣層的基板上的電極形成用膏劑的表面之後，以 300℃ 至 500℃ 進行熱處理來將結晶半導體粘合到電極。接著，以 500℃ 至 700℃ 進行熱處理來形成在注入到結晶半導體中的預定的元素的區域分佈為層狀的空隙，而且利用熱應變在空隙分斷結晶半導體，從而在電極上獲得結晶半導體層。再者，藉由在其上層形成非晶矽層製造串聯型太陽能電池（tandem solar cell）。被認為在這種方法中形成成為第一發電層的單晶矽太陽能電池單元。

[專利文獻 1]日本專利申請公開第 2005-50905 號公報

[專利文獻 2]日本專利申請公開第 2000-124489 號公報

[專利文獻 3]日本專利申請公開第 Hei10-335683 號公報

使用非晶矽薄膜的光電轉換裝置被認為其製程簡單方便且能夠實現低成本化，但是由於其光電轉換效率比塊狀光電轉換裝置低，且被稱為斯特博勒-朗斯基效應（

Staebler-Wronski Effect) 的光退化的問題不能解決，因此使用非晶矽薄膜的光電轉換裝置不普及。

可以使用微晶矽代替非晶矽來抑制光退化，但是由於使用多量氫氣體稀釋以矽烷為代表的半導體源氣體來形成微晶矽膜，因此還發生成膜速度慢的問題。再者，微晶矽的光吸收係數比非晶矽小，所以在將微晶矽應用於進行光電轉換的層的情況下，需要形成比非晶矽厚的層。由此，有如下問題：使用微晶矽的光電轉換裝置的生產率比使用非晶矽的光電轉換裝置的生產率低。

在上述專利文獻 1 中，藉由控制高頻電漿 CVD 法的脈衝調制，形成結晶性及膜性質均勻的結晶矽（所例示的是微晶矽），但是與非晶矽的製造相比成膜速度慢，所以不是實用的。此外，在上述專利文獻 2 中謀求提高成膜速度，但是還需要其厚度比非晶矽高幾位數的矽層，不能解決生產率的問題。因此，現在不能同時實現高效化等的特性的提高和生產率的提高，且使用矽薄膜的光電轉換裝置的普及率達不到塊狀光電轉換裝置。

此外，在如上述專利文獻 3 那樣地將電極形成用膏劑用作粘合劑貼合單晶矽基板和其他基板的方法中，粘合部的密接度及用作粘合劑的電極形成用膏劑的變質（粘合強度的降低）成為問題，對於完成的太陽能電池的可靠性有憂慮。

【發明內容】

鑒於上述問題，本發明的一種方式的目的是之一在於同時實現光電轉換裝置的高效化和生產率的提高。此外，本發明的一種方式的目的是之一在於提供以簡單方便的製造製程製造高效的光電轉換裝置的方法。另外，本發明的一種方式的目的是之一在於提供防止光退化等所引起的特性變動的光電轉換裝置。

此外，本發明的一種方式的目的是之一在於提供有效利用半導體材料的省資源型光電轉換裝置。

本發明的一種方式是一種包括具有半導體接面的單元的光電轉換裝置，其中具有添加有一種導電型雜質元素的雜質半導體層、添加有與一種導電型相反的導電型的雜質元素的雜質半導體層、以及在非晶結構中包括貫穿上述雜質半導體層之間的結晶的半導體層。

將稀釋氣體（典型的是氫氣體）的流量比設定為大於或等於半導體源氣體（典型的是矽烷）的 1 倍且低於 10 倍，較佳的大於或等於 1 倍以上且小於或等於 6 倍而引入到反應空間生成電漿，來在由微晶半導體形成的一種導電型雜質半導體層上形成半導體層。藉由該步驟，由微晶半導體形成的雜質半導體層用作晶種，並形成從雜質半導體層在膜的形成方向上成長的結晶存在於非晶結構中的膜。藉由控制半導體源氣體的稀釋量，可以使結晶以一種導電型雜質半導體層和與一種導電型相反的導電型的雜質半導體層之間貫穿的方式成長。而且，在包括結晶的半導體層上形成與所述一種導電型雜質半導體層相反的導電型的雜

質半導體層。藉由使結晶成長到成為與具有相反的導電型的雜質半導體層的介面的半導體層表面，可以獲得由結晶貫穿一對雜質半導體層之間的結構。

本發明的一種方式是一種光電轉換裝置，其中包括具有半導體接面的單元，並且該單元包括：包含賦予一種導電型的雜質元素的第一雜質半導體層；包含賦予與一種導電型相反的導電型的雜質元素的第二雜質半導體層；以及在非晶結構中包括貫穿第一雜質半導體層和第二雜質半導體層之間的結晶的半導體層。

本發明的一種方式是一種光電轉換裝置，其中層疊多個具有半導體接面的單元，並且至少一個單元包括：包含賦予一種導電型的雜質元素的第一雜質半導體層；包含賦予與一種導電型相反的導電型的雜質元素的第二雜質半導體層；以及在非晶結構中包括貫穿第一雜質半導體層和第二雜質半導體層之間的結晶的半導體層。

本發明的一種方式是一種光電轉換裝置，其中層疊多個具有半導體接面的單元，並且所述單元分別包括：包含賦予一種導電型的雜質元素的第一雜質半導體層；包含賦予與一種導電型相反的導電型的雜質元素的第二雜質半導體層；以及在非晶結構中包括貫穿第一雜質半導體層和第二雜質半導體層之間的結晶的半導體層，並且從光入射一側按照半導體層中的結晶所占的比例小的順序，即包括在半導體層中的結晶的密度增高地配置單元。

較佳的是，在上述結構中，從光入射一側按照包括結

晶的半導體層的厚度薄的順序，即包括結晶的半導體層的厚度增高地配置單元。

此外，結晶較佳的為針狀。在針狀的範圍內較佳的包括圓錐形狀、圓柱形狀、多角錐形狀或多角柱形狀。在本發明說明中，也將這種方式的結晶稱為針狀結晶。此外，也將在添加有一種導電型雜質元素的雜質半導體層和添加有與一種導電型相反的導電型的雜質元素的雜質半導體層之間連續地存在的結晶稱為貫穿的針狀結晶（Penetrating Needle-like Crystal:PNC）。

此外，在上述結構中，第一雜質半導體層是 n 型微晶半導體，而第二雜質半導體層是 p 型微晶半導體。結晶較佳的以從與第一雜質半導體層的介面向上面變窄的方式成長。

另外，本發明的一種方式是一種光電轉換裝置的製造方法，包括如下步驟：形成由包含賦予一種導電型的雜質元素的微晶半導體形成的第一雜質半導體層；藉由將稀釋氣體的流量比設定為半導體源氣體的大於或等於 1 倍且小於或等於 6 倍的反應氣體引入到反應室生成電漿來形成膜，在第一雜質半導體層上形成半導體層，該半導體層在非晶結構中包括以從第一雜質半導體層在所述膜的形成方向上向上面變窄的方式成長的結晶；以及在包括以向上面變窄的方式成長的結晶的半導體層上形成包含賦予與所述一種導電型相反的導電型的雜質元素的第二雜質半導體層。以向上面變窄的方式成長的結晶貫穿第一雜質半導體層和

第二雜質半導體層之間而形成。

在包括結晶的半導體層中，貫穿的結晶成長在非晶結構中。此外，結晶以從與第一雜質半導體層的介面向上面變窄的方式成長而到達第二雜質半導體層。

此外，本發明的一種方式是一種光電轉換裝置的製造方法，包括如下步驟：在具有透光性的基板上形成具有透光性的第一電極；在第一電極上形成由包含賦予一種導電型的雜質元素的微晶半導體形成的第一雜質半導體層；藉由將稀釋氣體的流量比設定為半導體源氣體的大於或等於 1 倍且小於或等於 6 倍的反應氣體引入到反應室生成電漿來形成膜，在第一雜質半導體層上形成第一半導體層，該第一半導體層在非晶結構中包括以從第一雜質半導體層在膜的形成方向上向上面變窄的方式成長的結晶；在第一半導體層上形成包含賦予與第一雜質半導體層相反的導電型的雜質元素的第二雜質半導體層；在第二雜質半導體層上形成由包含賦予與第二雜質半導體層相反的導電型的雜質元素的微晶半導體形成的第三雜質半導體層；在第三雜質半導體層上形成第二半導體層，該第二半導體層在非晶結構中包括以從第三雜質半導體層在膜的形成方向上向上面變窄的方式成長的結晶，且其結晶所占的比例比第一半導體層大；在第二半導體層上形成包含與賦予第三雜質半導體層相反的導電型的雜質元素的第四雜質半導體層；在第四雜質半導體層上形成包含賦予與第四雜質半導體層相反的導電型的雜質元素的第五雜質半導體層；在第五雜質半

導體層上形成第三半導體層，該第三半導體層在非晶結構中包括以從第五雜質半導體層在膜的形成方向上向上面變窄的方式成長的結晶，且其結晶所占的比例比第二半導體層大；在第三半導體層上形成包含賦予與第五雜質半導體層相反的導電型的雜質元素的第六雜質半導體層；以及在第六雜質半導體層上形成第二電極。

在上述結構中，第一半導體層、第二半導體層及第三半導體層採用在非晶結構中使貫穿的結晶成長的結構。此外，使包括在第一半導體層中的結晶成長為以從與第一雜質半導體層的介面向上面變窄的方式成長而到達第二雜質半導體層。使包括在第二半導體層中的結晶成長為以從與第三雜質半導體層的介面向上面變窄的方式成長而到達第四雜質半導體層。使包括在第三半導體層中的結晶成長為以從與第五雜質半導體層的介面向上面變窄的方式成長而到達第六雜質半導體層。

此外，本發明的一種方式是具有半導體接面的光電轉換裝置，包括：具有使單晶半導體基板薄片化的單晶半導體層的單元；以及具有包括貫穿非晶結構中的結晶的半導體層的單元。

使單晶半導體基板，典型的是單晶矽基板薄片化，分離表層的單晶矽層並固定於基板上，而用作進行光電轉換的層。再者，在單晶矽層的上層層疊具有在非晶結構中包括貫穿為形成內部電場而接合的一對雜質半導體層之間的結晶的半導體層的單元，而用作疊層型光電轉換裝置。在

具有單晶半導體層的單元元件上層疊有具有非單晶半導體層的單元元件。

對於單晶半導體基板的薄片化應用如下方法：在照射利用電壓加速的預定的元素（典型的是氬離子）來產生局部脆化之後，藉由熱處理等分割單晶半導體基板的方法；以及照射產生多光子吸收的雷射光束並產生局部脆化來分割單晶半導體基板的方法等。

藉由化學氣相成長法，典型的是電漿 CVD 法形成層疊在具有單晶半導體層的單元元件上的具有非單晶半導體層的單元元件。將稀釋氣體（典型的是氬氣體）流量比設定為半導體源氣體（典型的是矽烷）的大於或等於 1 倍且低於 10 倍，較佳的為大於或等於 1 倍且小於或等於 6 倍引入到反應空間生成電漿，來在由微晶半導體層形成的一種導電型雜質半導體層上形成半導體層。藉由該步驟，由微晶半導體形成的雜質半導體層用作晶種，並形成從雜質半導體層在膜的形成方向上成長的結晶存在於非晶結構中的膜。藉由控制半導體源氣體的稀釋量，可以使結晶以貫穿一種導電型雜質半導體層和與一種導電型相反的導電型的雜質半導體層之間的方式成長。而且，在包括結晶的半導體層上形成與所述一種導電型雜質半導體層相反的導電型的雜質半導體層。藉由使結晶成長到成為與相反的導電型的雜質半導體層的介面的半導體層表面，可以獲得由結晶貫穿一對雜質半導體層之間的結構。

本發明的一種方式是一種光電轉換裝置，包括：在具

有絕緣表面的基板上隔著絕緣層設置的第一電極；設置在第一電極層上的具有單晶半導體層的第一單元元件；設置在第一單元元件上並包含賦予一種導電型的雜質元素的第一雜質半導體層；包含賦予與一種導電型相反的導電型的雜質元素的第二雜質半導體層；具有在非晶結構中包括貫穿第一雜質半導體層和第二雜質半導體層之間的結晶的非單晶半導體層的第二單元元件；以及設置在第二單元元件上的第二電極。

在上述結構中，結晶較佳的是針狀。

此外，在上述結構中，第一單元元件較佳的具有如下結構：在表面一側具有包含賦予一種導電型的雜質元素的雜質半導體層的單晶半導體層上層疊有包含賦予與所述一種導電型相反的導電型的雜質元素的雜質半導體層。

此外，本發明的一種方式是一種光電轉換裝置的製造方法，包括如下步驟：在離單晶半導體基板的一個表面具有預定的深度的區域中形成脆弱層；在單晶半導體基板的一個表面一側引入賦予一種導電型的雜質元素來形成第一雜質半導體層；在形成有第一雜質半導體層的單晶半導體基板的一個表面上形成第一電極；在第一電極上形成絕緣層；使形成在單晶半導體基板的一個表面上的絕緣層和具有絕緣表面的基板對置並將它們層疊地貼合；以脆弱層為境界分割單晶半導體基板；在具有絕緣表面的基板上隔著絕緣層和第一電極形成形成有第一雜質半導體層的單晶半導體層；在單晶半導體層的與形成有第一雜質半導體層的

一側相反一側的面形成包含賦予與一種導電型相反的導電型的雜質元素的第二雜質半導體層；在第二雜質半導體層上形成由包含賦予與第二雜質半導體層相反的導電型的雜質元素的微晶半導體形成的第三雜質半導體層；藉由將稀釋氣體的流量比設定為半導體源氣體的大於或等於 1 倍且小於等於 6 倍的反應氣體引入到反應室生成電漿來形成膜，在第三雜質半導體層上形成非單晶半導體層，該非單晶半導體層在非晶結構中包括以從第三雜質半導體層在膜的 formed 方向上向上面變窄的方式成長的結晶；在非單晶半導體層上形成包含賦予與第三雜質半導體層相反的導電型的雜質元素的第四雜質半導體層；以及在所述第四雜質半導體層上形成第二電極。以向上面變窄的方式成長的結晶貫穿第三雜質半導體層和第四雜質半導體層之間。

在上述結構中，包括在非單晶半導體層中的結晶連續地存在於第三雜質半導體層和第四雜質半導體層之間而貫穿，並且結晶在非晶結構中成長。此外，包括在非單晶半導體層中的結晶較佳的以從與第三雜質半導體層的介面向上面變窄的方式成長。

另外，在單晶半導體基板上隔著第一電極形成的絕緣層和具有絕緣表面的基板的接合面的平均表面粗糙度較佳的小於或等於 0.5 nm。

此外，在上述結構中，較佳的是，作為半導體源氣體使用氮化矽、氟化矽或氯化矽，且作為稀釋氣體使用氫。

注意，在本發明說明中的“脆弱層”是指在分割步驟

中單晶半導體基板被分割為薄片單晶半導體層和單晶半導體基板的區域及其附近。根據形成“脆弱層”的方法，“脆弱層”的狀態不同。例如，“脆弱層”是其中的結晶結構局部地錯亂而脆弱化了的區域。注意，根據情況，可能從單晶半導體基板的表面一側到“脆弱層”的區域也稍微脆弱化，但是本發明說明中的“脆弱層”是指後面要分割的區域及其附近。

此外，本發明說明中的“光電轉換層”包括呈現光電效應（內部光電效應）的半導體的層以及為形成內部電場而接合的雜質半導體層。也就是，光電轉換層是指形成有以pn接面、pin接面等為代表例子的接面的半導體層。

另外，在本發明說明中，“第一”、“第二”、“第三”或“第四”等的數詞是為區別因素而方便地附加到單詞的。這種數詞並不限制數量、配置及步驟的順序。

根據本發明的一種方式，藉由形成在非晶結構中包括貫穿一種導電型雜質半導體層和與一種導電型相反的導電型的雜質半導體層之間的結晶的半導體層作為進行光電轉換的層，可以與現有的使用非晶矽的光電轉換裝置相比實現高效化。此外，藉由在非晶結構中形成包括在為形成內部電場而接合的一對雜質半導體層之間貫穿的結晶的半導體層，可以減少光退化等，並與現有的使用非晶矽的光電轉換裝置相比抑制特性變動。另外，光電轉換層的厚度可以為與使用非晶矽的光電轉換裝置相同的程度，從而與現有的使用微晶矽的光電轉換裝置相比提高生產率。因此，

可以提供同時實現特性的提高和生產率的提高的光電轉換裝置。

此外，層疊多個單元，該多個單元包括在非晶結構中具有貫穿一種導電型雜質半導體層和與一種導電型相反的導電型的雜質半導體層之間的結晶的半導體層，並且藉由使存在於該單元所包括的半導體層中的結晶所占的比例為不同，可以擴大吸收波長區域，從而可以實現更高效化。

另外，根據本發明的一種方式，藉由形成具有單晶半導體層的單元元件和其上層的具有非單晶半導體層的單元元件作為進行光電轉換的層，可以吸收廣泛的範圍的波長帶域的光，並獲得優良的光電轉換特性。此外，形成在上層的單元元件採用如下結構，即包括在非晶結構中具有貫穿一種導電型雜質半導體層和與一種導電型相反的導電型的雜質半導體層之間的結晶的非單晶半導體層，從而可以與現有的使用非晶矽的光電轉換裝置相比實現高效化。此外，藉由在非晶結構中形成包括貫穿為形成內部電場而接合的一對雜質半導體之間的結晶的半導體層，可以減少光退化等，並與現有的使用非晶矽的光電轉換裝置相比抑制特性變動。另外，光電轉換層的厚度可以為與使用非晶矽的光電轉換裝置相同的程度，從而與現有的使用微晶矽的光電轉換裝置相比提高生產率。因此，可以提供同時實現特性的提高和生產率的提高的光電轉換裝置。

【實施方式】

下面，關於本發明的實施例模式將參照附圖給予說明。但是，本發明不局限於以下說明，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是其方式和詳細內容可以被變換為各種各樣的形式而不脫離本發明的宗旨及其範圍。因此，本發明不應該被解釋為僅限定在下面所示的實施例模式所記載的內容中。在以下說明的本發明的結構中，在不同附圖之間共同使用同一附圖標記表示相同部分。

實施例模式 1

本發明的一種方式的特徵之一在於：呈現光電轉換的半導體層在非晶結構中包括結晶，並且該結晶貫穿為形成內部電場而接合的一對雜質半導體層之間。在本實施例模式中示出多個單元元件層疊而成的光電轉換裝置。在將本發明的一種方式應用於串聯型或堆疊型等的疊層型光電轉換裝置的情況下，作為至少一個單元元件所具有的呈現光電轉換層，應用在非晶結構中包括貫穿為形成內部電場而接合的一對雜質半導體層之間的結晶的半導體層。

圖 1 示出根據本發明的一種方式的單元元件的示意圖。根據本發明的一種方式的單元元件具有一種結構，其中設置有半導體層 3i，其中在非晶結構 7 中包括在一種導電型雜質半導體層 1p 和與所述一種導電型相反的導電型的雜質半導體層 1n 之間連續地存在而貫穿其間的結晶 5。

在圖 1 所示的單元元件 9 的半導體層 3i 中，分散地

具有結晶 5。結晶 5 是從雜質半導體層 1p 向半導體層 3i 的形成方向成長而到達雜質半導體層 1n 的結晶。上述結晶 5 包括微晶、多晶、單晶等的結晶半導體，典型地包括結晶矽，上述非晶結構 7 由非晶半導體構成，典型地由非晶矽構成。以非晶矽為代表的非晶半導體是直接遷移型，且其光吸收係數高。因此，在結晶 5 存在於非晶結構 7 中的半導體層 3i 中，非晶結構 7 與結晶 5 相比容易產生光生載流子。此外，由非晶矽構成的非晶結構的帶隙為 1.6 eV 至 1.8 eV，而由結晶矽構成的結晶的帶隙為 1.1 eV 至 1.4 eV 左右。根據這種關係，在非晶結構 7 中包括結晶 5 的半導體層 3i 中產生的光生載流子因擴散或漂移而移動到結晶。結晶 5 用作光生長載流子的導通路徑（載流子路徑；carrier path）。根據這種結構，即使生成光致缺陷（light induced defect），光生載流子也較容易流過結晶 5 中，因此光生載流子被半導體層 3i 的缺陷能級捕捉的機率降低。另外，藉由將結晶 5 形成為貫穿一種導電型雜質半導體層 1p 和與所述一種導電型相反的導電型的雜質半導體層 1n 之間，作為光生載流子的電子及電洞被缺陷能級捕捉的機率都降低而它們容易流過。由此，可以減少現有的問題的光退化所引起的特性變動，並可以維持高光電轉換特性。

此外，藉由採用結晶 5 存在於非晶結構 7 中的半導體層 3i，可以根據功能進行分離，例如分離為主要產生光生載流子而進行光電轉換的區域、主要成為所產生的光生載

流子的導通路徑的區域等。在形成現有的光電轉換層的半導體層中，光電轉換和載流子的導通路徑的功能不被分離而進行，有時如果優先一方功能則另一方的功能下降。但是，如上所述那樣藉由謀求分離功能，雙方功能都可以提高，從而可以提高光電轉換特性。

此外，藉由採用在非晶結構 7 中包括結晶 5 的半導體層 3i，可以利用非晶結構 7 維持光吸收係數。因此，可以設定為與使用非晶矽薄膜的光電轉換層相同的程度的厚度，且與使用微晶矽薄膜的光電轉換裝置相比提高生產率。

存在於上述半導體層 3i 的非晶結構 7 中的結晶 5 較佳的為針狀。具體而言，較佳的為以其寬度從為形成內部電場而接合的一對雜質半導體層的一方（圖 1 中的 1p）到另一方（圖 1 中的 1n）變窄，即向上面變窄的方式成長的針狀結晶。在此，“針狀”包括圓錐形狀、角錐形狀。作為柱形狀，可舉出圓柱或角柱等。作為角錐，可舉出三角錐、四角錐、六角錐等，並且作為角柱，可舉出三角柱、四角柱、六角柱等。當然，還可以採用其他多角錐形狀或多角柱形狀。另外，還包括其頂端平坦的圓錐形狀或角錐形狀、以及其頂端尖銳的圓柱形狀或角柱形狀。多角錐形狀或多角柱形狀中的多角形狀的各邊可以相等或彼此不同。

一種導電型雜質半導體層 1p 和與所述一種導電型相反的導電型的雜質半導體層 1n 的一方是 p 型半導體層，另一方是 n 型半導體層。此外，包括結晶 5 的半導體層 3i

的非晶結構 7 是 i 型半導體層。單元元件 9 採用一種導電型雜質半導體層 1p、在非晶結構 7 中包括結晶 5 的半導體層 3i 以及相反的導電型的雜質半導體層 1n 的疊層結構來形成 pin 接面。

接著，對於單元元件 9 的製造方法進行說明。結晶 5 存在於非晶結構 7 中的半導體層 3i 形成在由微晶半導體形成的雜質半導體層 1p 上。將稀釋氣體流量比設定為半導體源氣體的大於或等於 1 倍且低於 10 倍，較佳的為大於或等於 1 倍且小於或等於 6 倍而引入到反應空間生成電漿來形成半導體層 3i。藉由控制半導體源氣體的稀釋率及下層（雜質半導體層 1p）的結晶結構，可以獲得雜質半導體層 1p 用作晶種且在非晶結構 7 中結晶 5 從雜質半導體層 1p 成長的半導體層 3i。在本發明的一種方式中，由於使結晶 5 貫穿半導體層 3i 地成長，因此從成膜初期到成膜的結束不需要半導體源氣體和稀釋氣體的流量比的複雜的調節而容易進行製造。此外，因為與非晶半導體的成膜條件同樣，所以成膜速度不會極慢且生產率也不會大幅度地降低。當然，與形成通常的微晶半導體膜的情況相比，成膜速度高且生產率也提高。

將用來形成半導體層 3i 的反應氣體引入到反應空間中並維持預定的壓力，來生成電漿，典型地生成輝光放電電漿。由此，在放置在反應空間中的被處理體上（雜質半導體層 1p 上）形成膜（半導體層 3i）。在半導體層 3i 的成膜初期的反應氣體中，將稀釋氣體的流量比設定為半導

體源氣體的大於或等於 1 倍且低於 10 倍，較佳的為大於或等於 1 倍且小於或等於 6 倍，從而作為微晶半導體的雜質半導體層 1p 成為晶種，且在形成膜的方向上進行結晶成長。半導體層 3i 藉由從成膜初期到成膜的結束並不調節將稀釋氣體的流量比設定為半導體源氣體的大於或等於 1 倍且低於 10 倍，較佳的為大於或等於 1 倍且小於或等於 6 倍的成膜條件而進行成膜，可以形成貫穿到膜表面的結晶 5 存在於非晶結構 7 中的結構。

採用使用以氫為代表的稀釋氣體稀釋以矽烷為代表的半導體源氣體的反應氣體，並使用電漿 CVD 裝置可以形成半導體層 3i。作為半導體源氣體，可以使用以矽烷、乙矽烷為代表的氫化矽。此外，可以使用 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 等的氯化矽或 SiF_4 等的氟化矽而代替氫化矽。氫是稀釋氣體的代表例子，除了使用氫化矽及氫之外，還可以使用選自氦、氬、氖、氙中的一種或多種稀有氣體元素進行稀釋，來形成半導體層 3i。至少在成膜初期步驟中將氫的流量設定為氫化矽的大於或等於 1 倍且低於 10 倍，較佳的設定為大於或等於 1 倍且小於或等於 6 倍。

此外，半導體層 3i 由 i 型半導體形成。注意，本發明說明中的 i 型半導體是指如下半導體：包括在該半導體中的賦予 p 型或 n 型的雜質元素的濃度小於或等於 $1 \times 10^{20}/\text{cm}^3$ ，並且氧及氮的濃度小於或等於 $9 \times 10^{19}/\text{cm}^3$ ，並且相對於暗導電率的光導電率大於或等於 100 倍。該 i 型半導體也可以添加有 1ppm 至 1000ppm 的硼。換言之，i

型半導體當意圖性地不添加以價電子控制為目的的雜質元素時會呈現弱 n 型的導電性，所以當應用於半導體層 3i 時，較佳的在進行成膜的同時或成膜之後添加賦予 p 型的雜質元素。作為賦予 p 型的雜質元素，典型的是硼，並且較佳的以 1ppm 至 1000ppm 的比例將 B_2H_6 、 BF_3 等雜質氣體混入在半導體源氣體中。並且，例如較佳的將硼的濃度設定為 $1 \times 10^{14}/cm^3$ 至 $6 \times 10^{16}/cm^3$ 。

在上層形成半導體層 3i 的雜質半導體層 1p 是包含賦予一種導電型雜質元素的半導體層，並使用微晶半導體形成。作為賦予一種導電型的雜質元素，使用賦予 n 型的雜質元素（典型的是週期表中第 15 族元素的磷、砷、銻）或賦予 p 型的雜質元素（典型的是週期表中第 13 族元素的硼或鋁）。形成雜質半導體層 1p 的微晶半導體由微晶矽、微晶矽鍺或微晶鍺等形成。在此，使用包含賦予 n 型的雜質元素的磷的微晶矽形成雜質半導體層 1p。

本實施例模式所示的微晶半導體是包括非晶和結晶（包括單晶、多晶）的中間結構的半導體的層。微晶半導體是具有在自由能上穩定的第三狀態的半導體。舉個例子，微晶半導體是包括其晶粒徑小於或等於 2nm 且 200nm，較佳的小於或等於 10nm 且 80nm，更佳小於或等於 20nm 且 50nm 的半導體的層。作為微晶半導體的代表例子的微晶矽的拉曼光譜偏移到低於顯示單晶矽的 $520/cm$ 的波數一側。即，在顯示單晶矽的 $520/cm$ 和顯示非晶矽的 $480/cm$ 之間有微晶矽的拉曼光譜的峰值。此外，使該微晶矽包含

至少 1 原子 % 或更多的氫或鹵素，以便終止懸空鍵。進而，藉由還包含氦、氬、氖或氬等的稀有氣體元素來進一步促進其晶格應變，可以提高穩定性而獲得良好的微晶半導體。這種微晶半導體具有晶格應變，並且由於該晶格應變，光學特性從單晶矽的間接遷移型變成直接遷移型。當至少有 10% 的晶格應變時，光學特性變成直接遷移型。注意，藉由使晶格應變存在於局部，也可以呈現直接遷移和間接遷移混在一起的光學特性。例如在美國專利第 4,409,134 號中公開有關於上述微晶半導體的記載。注意，在本發明的一種方式中，微晶半導體的概念不僅固定於上述晶粒徑。此外，只要具有同等的物性值就可以使用其他半導體材料。

此外，可以將具有能夠生成微晶半導體的混合比的半導體源氣體和稀釋氣體用作反應氣體並使用電漿 CVD 法來形成微晶半導體。具體而言，可以將利用氫等稀釋以矽烷為代表的半導體源氣體的反應氣體引入到反應空間中，在維持預定的壓力下生成電漿，典型地生成輝光放電電漿，在放在反應空間中的被處理體上形成微晶半導體層。半導體源氣體及稀釋氣體可以使用以矽烷、乙矽烷為代表的氫化矽、氟化矽、氯化矽、以氫為代表的稀釋氣體，再者，除了半導體源氣體及氫以外，還可以使用選自氦、氬、氖、氬中的一種或多種稀有氣體元素。將稀釋氣體（例如為氫）的流量設定為半導體源氣體（例如為氫化矽）的大於或等於 10 倍且小於或等於 200 倍，較佳的設定為大於

或等於 50 倍且小於或等於 150 倍，更佳設定為 100 倍地進行稀釋。例如，可以在電漿 CVD 裝置的反應室中，利用氫等稀釋以矽烷為代表的半導體源氣體，並利用輝光放電電漿來形成微晶半導體。藉由施加 1MHz 至 20MHz，典型的是 13.56MHz 的高頻電力、或者大於 30MHz 且到 300MHz 左右的 VHF 帶的高頻電力，典型的是 27.12MHz 或 60MHz，進行輝光放電電漿的生成。此外，也可以施加頻率大於或等於 1GHz 的高頻電力。另外，也可以在半導體源氣體中，混入 CH_4 、 C_2H_6 等的碳化物氣體、 GeH_4 、 GeF_4 等的鍺化氣體，並將帶隙調節為 1.5eV 至 2.4eV、或者 0.9eV 至 1.1eV。

形成在半導體層 3i 的上層的雜質半導體層 1n 是包含賦予一種導電型的雜質元素的半導體層。雜質半導體層 1n 包含賦予與雜質半導體層 1p 相反的導電型的雜質元素，且由矽、矽鍺或鍺等構成的微晶半導體或非晶半導體形成。在此，使用包含作為賦予 p 型的雜質元素的硼的微晶矽形成雜質半導體層 1n。

藉由上述步驟，可以獲得具有在非晶結構中包括貫穿一對雜質半導體層之間的結晶的半導體層 3i 的單元元件 9。

藉由採用具有至少一個圖 1 所示的單元元件的結構，可以提供光電轉換特性提高的光電轉換裝置。

圖 2 示出堆疊型光電轉換裝置。圖 2 所示的光電轉換裝置具有從設置有第一電極 4 的基板 2 一側按順序配置有

單元元件 10、單元元件 20、單元元件 30 及第二電極 6 的結構。在此，對於將基板 2 一側用作光入射面的例子進行說明。注意，為方便起見，將單元元件 10、單元元件 20、單元元件 30 分別表示為第一單元元件、第二單元元件、第三單元元件。

至於圖 2 所示的光電轉換裝置，第一單元元件 10、第二單元元件 20 及第三單元元件 30 中的至少一個單元元件具有圖 1 所示的單元元件 9 的結構。在此，對於第一單元元件 10、第二單元元件 20 及第三單元元件 30 具有單元元件 9 的結構的例子進行說明。

在圖 2 中，第一單元元件 10 在 p 型的第一雜質半導體層 11p 和 n 型的第二雜質半導體層 11n 之間設置有第一半導體層 13i。第一半導體層 13i 是在非晶結構 17 中包括結晶 15 的 i 型半導體層。結晶 15 貫穿第一雜質半導體層 11p 和第二雜質半導體層 11n 之間的第一半導體層 13i 而存在。此外，第一單元元件 10 由第一雜質半導體層 11p、第一半導體層 13i 及第二雜質半導體層 11n 的疊層結構形成 pin 接面。

在第二單元元件 20 中，在 p 型的第三雜質半導體層 21p 和 n 型的第四雜質半導體層 21n 之間設置有第二半導體層 23i。第二半導體層 23i 是在非晶結構 27 中包括結晶 25 的 i 型半導體層。結晶 25 是貫穿第三雜質半導體層 21p 和第四雜質半導體層 21n 之間的第二半導體層 23i 而存在。第二單元元件 20 由第三雜質半導體層 21p、第二雜

質半導體層 23i 及第四雜質半導體層 21n 的疊層結構形成 pin 接面。

在第三單元元件 30 中，在 p 型的第五雜質半導體層 31p 和 n 型的第六雜質半導體層 31n 之間設置有第三半導體層 33i。第三半導體層 33i 是在非晶結構 37 中包括結晶 35 的 i 型半導體層。結晶 35 是貫穿第五雜質半導體層 31p 和第六雜質半導體層 31n 之間的第三半導體層 33i 而存在。第三單元元件 30 由第五雜質半導體層 31p、第三雜質半導體層 33i 及第六雜質半導體層 31n 的疊層結構形成 pin 接面。

注意，作為圖 2 所示的第一半導體層 13i、第二半導體層 23i 及第三半導體層 33i，可以應用圖 1 所示的半導體層 3i。作為第一雜質半導體層 11p、第三雜質半導體層 21p 及第五雜質半導體層 31p，可以應用雜質半導體層 1p。作為第二雜質半導體層 11n、第四雜質半導體層 21n 及第六雜質半導體層 31n，可以應用雜質半導體層 1n。

在本實施例模式中示出一個例子，其中層疊三個單元元件，且所有單元元件具有在非晶結構中包括結晶的半導體層。當採用這種結構時，較佳的是，結晶所占的比例（在半導體層的體積中結晶的體積所占的比例）從光入射一側的單元元件按順序增高。例如，在圖 2 中，當比較結晶所占的比例之際，較佳的實現在第一半導體層 13i 的體積中結晶 15 的體積所占的比例 < 在第二半導體層 23i 的體積中結晶 25 的體積所占的比例 < 在第三半導體層 33i 的體

積中結晶 35 的體積所占的比例。這是因為如下緣故：因結晶所占的比例越小，非晶結構的比例越高，而短波長區域光容易被吸收，並且結晶的比例越高，長波長區域光越容易被吸收。例如，由非晶矽構成的非晶結構的帶隙為 1.6eV 至 1.8eV ，而由結晶矽構成的結晶的帶隙為 1.1eV 至 1.4eV 左右。在帶隙相對廣的非晶結構中，短波長區域光容易被吸收，而在帶隙相對窄的結晶中，長波長區域光容易被吸收。在具有上述帶隙的情況下發生如下現象：結晶所占的比例越小，非晶結構的吸收的支配性越高，而藍色短波長區域光被吸收；結晶所占的比例越大，結晶的吸收的支配性越高，而紅色長波長區域光被吸收。在採用接合多個單元元件的疊層型光電轉換裝置的情況下，採用從光入射一側的單元元件按順序利用短波長區域光進行光電轉換，並在遠離光入射一側的單元元件中利用長波長區域光進行光電轉換的結構，從而可以有效利用範圍廣泛的波長帶域的太陽光進行發電，所以是較佳的。

注意，結晶的比例越大，為吸收光而需要的厚度越厚，因此單元元件中的包括結晶的半導體層的厚度較佳的從光入射一側依次厚。

此外，結晶形成光生載流子的導通路徑，並可以用來利用長波長光進行光電轉換。

圖 2 所示的光電轉換裝置將基板 2 一側用作光入射面。較佳的是，存在於第二單元元件 20 的第二半導體層 23i 的結晶 25 的比例比存在於第一單元元件 10 的第一半導體

層 13i 的結晶 15 的比例大。再者，較佳的是，存在於第三單元元件 30 的第三半導體層 33i 的結晶 35 的比例更大。在此，第一單元元件 10 所具有的第一半導體層 13i 的厚度為 t_1 ，結晶 15 的比例為 d_1 。第二單元元件 20 所具有的第二半導體層 23i 的厚度為 t_2 ，結晶 25 的比例為 d_2 。第三單元元件 30 所具有的第三半導體層 33i 的厚度為 t_3 ，結晶 35 的比例為 d_3 。圖 2 所示的光電轉換裝置較佳的滿足 $d_1 < d_2 < d_3$ 。此外，較佳的滿足 $t_1 < t_2 < t_3$ 。藉由滿足上述關係，可以高效地吸收光，從而實現高效化。

在圖 2 所示的光電轉換裝置中，作為基板 2，可以使用在市場上出售的各種各樣的玻璃板諸如藍板玻璃、白板玻璃、鉛玻璃、強化玻璃、陶瓷玻璃等。此外，可以使用：鋁矽酸鹽玻璃、鋇硼矽酸鹽玻璃等的稱為無碱玻璃基板的基板；石英基板；不銹鋼等的金屬基板。在此，因為將基板 2 用作光入射面，所以使用具有透光性的基板作為基板 2。

當將基板 2 用作光入射面時，作為第一電極 4，使用氧化銦、氧化銦-錫合金（ITO）、氧化鋅等透明導電材料形成具有透光性的電極，並且作為第二電極 6 使用鋁、銀、鈦、鉭等導電材料形成反射電極。當將第二電極 6 一側用作光入射面時，作為第一電極 4，使用鋁、銀、鈦、鉭等導電材料形成反射電極，並且使用透明導電材料形成第二電極 6。當形成反射電極時，優選在與光電轉換層接觸一側的介面上形成凹凸以提高反射率，所以是較佳的。

此外，作為透明導電材料，可以使用導電高分子材料（也稱為導電聚合物）代替氧化銦等的氧化物金屬。作為導電高分子材料，可以使用 π 電子共軛類導電高分子。例如，可以舉出聚苯胺及/或其衍生物、聚吡咯及/或其衍生物、聚噻吩及/或其衍生物、以及它們中的兩種以上的共聚物等。

在第一電極 4 上形成第一單元元件 10。首先，在第一電極 4 上使用 p 型微晶半導體形成第一雜質半導體層 11p。接著，使用將稀釋氣體（典型的是氫）的流量比設定為大於或等於半導體源氣體（典型的是矽烷）的 1 倍且低於 10 倍，較佳的是大於或等於 1 倍且小於或等於 6 倍的反應氣體來生成電漿，在第一雜質半導體層 11p 上形成第一半導體層 13i。藉由控制半導體源氣體的稀釋率和下層的結晶結構，在非晶結構 17 中分散地具有結晶 15 的第一半導體層 13i。使結晶 15 以貫穿第一半導體層 13i 的方式成長。而且，藉由在第一半導體層 13i 上使用 n 型微晶半導體（或 n 型非晶半導體）形成第二雜質半導體層 11n，形成第一單元元件 10。

在第一單元元件 10 上形成第二單元元件 20。在 n 型的第二雜質半導體層 11n 上使用 p 型微晶半導體形成第三雜質半導體層 21p。接著，使用將以氫為代表的稀釋氣體的流量設定為大於或等於以矽烷為代表的半導體源氣體的 1 倍且低於 10 倍，較佳的大於或等於 1 倍且小於或等於 6 倍的反應氣體來生成電漿，在第三雜質半導體層 21p 上形

成第二半導體層 23i。此外，以貫穿第二半導體層 23i 的方式使結晶 25 成長。此時，較佳的將半導體源氣體的稀釋率控制為與第一半導體層 13i 的結晶 15 相比使第二半導體層 23i 的結晶 25 的比例增高。另外，較佳的使第二半導體層 23i 的厚度比第一半導體層 13i 厚。而且，藉由在第二半導體層 23i 上使用 n 型微晶半導體（或 n 型非晶半導體）形成第四雜質半導體層 21n，形成第二單元元件 20。

在第二單元元件 20 上形成第三單元元件 30。在 n 型的第四雜質半導體層 21n 上使用 p 型微晶半導體形成第五雜質半導體層 31p。接著，使用將以氫為代表的稀釋氣體的流量設定為大於或等於以矽烷為代表的半導體源氣體的 1 倍且低於 10 倍，較佳的大於或等於 1 倍且小於或等於 6 倍的反應氣體來生成電漿，然後在第五雜質半導體層 31p 上形成第三半導體層 33i。此外，以貫穿第三半導體層 33i 的方式使結晶 35 成長。此時，較佳的將半導體源氣體的稀釋率控制為與第二半導體層 23i 的結晶 25 相比使第三半導體層 33i 的結晶 35 的比例增高。另外，較佳的使第三半導體層 33i 的厚度比第二半導體層 23i 厚。而且，藉由在第三半導體層 33i 上使用 n 型微晶半導體（或 n 型非晶半導體）形成第六雜質半導體層 31n，形成第三單元元件 30。

在第三單元元件 30 上形成第二電極 6。如上所述，使用用來形成反射電極的導電材料或透明導電材料形成第二

電極 6。在此，將基板 2 一側用作光入射面，所以使用鋁、銀、鈦、鉬等形成第二電極 6。藉由上述步驟，可以形成圖 2 所示的疊層型光電轉換裝置。

注意，示出了第一雜質半導體層 11p、第三雜質半導體層 21p 及第五雜質半導體層 31p 為 p 型半導體層，且第二雜質半導體層 11n、第四雜質半導體層 21n 及第六雜質半導體層 31n 為 n 型半導體層的例子，但是當然可以交換 n 型半導體層和 p 型半導體層地形成。此外，示出了將基板 2 一側用作光入射面的例子，但是可以將第二電極 6 一側用作光入射面。在不將基板 2 一側用作光入射面的情況下，可以將金屬基板等的沒有透光性的基板用作基板 2。

此外，在本實施例模式中示出了結晶存在於第一單元元件 10 的第一半導體層 13i、第二單元元件 20 的第二半導體層 23i 及第三單元元件 30 的第三半導體層 33i 中的例子，但是也可以採用結晶存在於上述層中的任何一層或兩層中的結構。

在本實施例模式中示出了在彼此層疊的單元元件之間（例如，第一單元元件 10 的第二雜質半導體層 11n 和第二單元元件 20 的第三雜質半導體層 21p）形成 pn 接面的例子，但是也可以採用在單元元件之間設置中間層的結構。例如，採用在第一單元元件 10 的第二雜質半導體層 11n 和第二單元元件 20 的第三雜質半導體層 21p 之間設置中間層的結構。此外，還可以採用在第二單元元件 20 的第四雜質半導體層 21n 和第三單元元件 30 的第五雜質半導

體層 31p 之間設置中間層的結構。作為中間層，較佳的設置氧化鋅、氧化鈦、氧化鎂鋅、氧化鋁鋅、氧化鋁、 $\text{InGaO}_3\text{ZnO}_5$ 及 In-Ga-Zn-O 類的非晶氧化物半導體等。

接著，圖 3 示出能夠使用於形成構成根據本實施例模式的光電轉換裝置的半導體層的電漿 CVD 裝置的一例。

圖 3 所示的電漿 CVD 裝置 621 連接於氣體供應裝置 610 和排氣裝置 611。

圖 3 所示的電漿 CVD 裝置 621 具備反應室 601、載物台 602、氣體供應部 603、簇射板 604、排氣口 605、上部電極 606、下部電極 607、交流電源 608 及溫度控制部 609。

反應室 601 由具有剛性的材料形成，並且構成為能夠進行其內部的真空排氣。在反應室 601 中具備有上部電極 606 和下部電極 607。注意，在圖 3 中示出電容耦合型(平行平板型)的結構，但是只要能夠在反應室 601 內部生成電漿，就可以採用感應耦合型等其他結構。

當利用圖 3 所示的電漿 CVD 裝置進行處理時，從氣體供應部 603 供應預定的氣體。所供應的氣體經過簇射板 604 引入到反應室 601。藉由利用連接於上部電極 606 和下部電極 607 的交流電源 608，施加高頻電力並使反應室 601 內的氣體激發，而生成電漿。此外，藉由利用連接於真空泵的排氣口 605，排氣反應室 601 內的氣體。另外，藉由利用溫度控制部 609 可以一邊加熱被處理物一邊進行電漿處理。

氣體供應裝置 610 由填充反應氣體的汽缸 612、壓力調節閥 613、停止閥 614 及質量流量控制器 615 等構成。在反應室 601 內，在上部電極 606 和下部電極 607 之間具有加工為板狀並設有多個細孔的簇射板 604。供應給上部電極 606 的反應氣體經過內部的空心結構，然後從該細孔供應給反應室 601 內。

連接於反應室 601 的排氣裝置 611 包括如下功能，即在進行真空排氣及流過反應氣體的情況下，將反應室 601 內控制為保持預定的壓力。作為排氣裝置 611 的結構包括蝶閥 616、導氣閥 617、渦輪分子泵 618、及乾燥泵 619 等。在並聯地配置蝶閥 616 和導氣閥 617 的情況下，藉由關閉蝶閥 616 而使導氣閥 617 工作，可以控制反應氣體的排氣速度而將反應室 601 的壓力保持為預定的範圍。另外，藉由使電導率高的蝶閥 616 開啓，可以進行高真空排氣。

此外，在將反應室 601 內直到低於 10^{-5} Pa 的壓力進行超高真空排氣的情況下，較佳的並用低溫泵 620。另外，在直到作為最終真空度的超高真空進行排氣的情況下，也可以對反應室 601 的內壁進行鏡面加工，並且設置焙燒用加熱器，以便減少從內壁的氣體釋放。

此外，藉由進行預塗處理以覆蓋如圖 3 所示的反應室 601 的內壁整體地形成膜，可以防止附著在反應室內壁的雜質元素或構成反應室內壁的雜質元素混入到膜等中。

圖 3 所示的電漿 CVD 裝置可以採用如圖 4 所示那樣的多室結構。圖 4 所示的裝置具有如下結構：在公共室

407 周圍具有裝載室 401、卸載室 402、反應室 (1) 403a、反應室 (2) 403b、反應室 (3) 403c 及備用室 405。例如，反應室 (1) 403a 可以用來形成 n 型半導體層的反應室，反應室 (2) 403b 可以用來形成 i 型半導體層的反應室，反應室 (3) 403c 可以用來形成 p 型半導體層的反應室。被處理體經過公共室 407 搬入於各反應室中或從各反應室中搬出。在公共室 407 和各室之間設置有閘閥 408，以避免在各反應室中進行的處理彼此干擾。基板被裝在裝載室 401、卸載室 402 分別所具有的盒子 400 中，並且利用公共室 407 中的搬送機 409 搬運到反應室 (1) 403a、反應室 (2) 403b、反應室 (3) 403c。在該裝置中，可以按每個形成的膜的種類分別分配反應室，所以可以連續形成多個不同膜而不使它們暴露於大氣。

在圖 3、圖 4 所示那樣的結構的電漿 CVD 裝置的反應室 (反應空間) 內引入反應氣體並生成電漿，來可以形成第一雜質半導體層 11p 至第六雜質半導體層 31n。

在形成具有 pin 接面的光電轉換裝置的情況下，較佳的將對應於形成 p 層、i 層及 n 層的各半導體層的反應室設置在電漿 CVD 裝置中。

首先，在搬入有作為被處理體的形成有第一電極 4 的基板 2 的反應室 (1) 中引入第一反應氣體並生成電漿，在形成在基板 2 上的第一電極 4 上形成第一雜質半導體層 11p (p 型雜質半導體層)。接著，不使形成有第一雜質半導體層 11p 的基板 2 暴露於大氣地將其從反應室 (1) 搬

出，將該基板 2 移動到反應室（2），在該反應室（2）中引入第二反應氣體並生成電漿，在第一雜質半導體層 11p 上形成第一半導體層 13i（i 型半導體層）。然後，不使形成有第一半導體層 13i 的基板 2 暴露於大氣地將其從反應室（2）搬出，將該基板 2 移動到反應室（3），在該反應室（3）中引入第三反應氣體並生成電漿，在第一半導體層 13i 上形成第二雜質半導體層 11n（n 型雜質半導體層）。藉由上述步驟，在基板 2 上形成第一單元元件 10。

與第一單元元件 10 的形成同樣地，在反應室（1）中形成第三雜質半導體層 21p，在反應室（2）中形成第二半導體層 23i，並在反應室（3）中形成第四雜質半導體層 21n，來形成第二單元元件 20。再者，在反應室（1）中形成第五雜質半導體層 31p，在反應室（2）中形成第三半導體層 33i，並在反應室（3）中形成第六雜質半導體層 31n，來形成第三單元元件 30。注意，藉由控制用來形成第二半導體層 23i、第三半導體層 33i 的反應氣體的混合比等，可以改變在半導體層中結晶所占的比例等。

在圖 4 中例示按照層疊的膜的種類的數量（p 型雜質半導體層、i 型半導體層及 n 型雜質半導體層），將反應室的數量設定為 3 個的情況。

例如，在作為光電轉換層形成 pi 接面、pn 接面、ni 接面等的情況下，形成半導體層的反應室只有兩個即可。此外，也可以在應用層疊使一種導電型的雜質濃度不同的層的結構如 pp⁻n 接面、p⁺pp⁻n 接面的情況下提供四個反應

室，但是只要控制引入到反應室的包含雜質元素的氣體的濃度就行，因此有時兩個反應室也足夠。

注意，本實施例模式可以與其他實施例模式適當地組合。

實施例模式 2

在本實施例模式中示出具有與上述實施例模式不同的結構的光電轉換裝置。具體而言，示出所層疊的單元元件的數量與圖 2 的光電轉換裝置不同的例子。

圖 5A 示出具有有一個單元元件的單接面型光電轉換裝置。該光電轉換裝置由在形成有第一電極 4 的基板 2 上包括層疊 p 型半導體的雜質半導體層 41p、i 型半導體的半導體層 43i 以及 n 型半導體的雜質半導體層 41n 來構成的單元元件 40、以及形成在該單元元件 40 上的第二電極 6 構成，並且包括至少一個半導體接面。在半導體層 43i 中，結晶 45 分散地存在於非晶結構 47 中。此外，結晶 45 貫穿雜質半導體層 41p 和雜質半導體層 41n 之間的半導體層 43i。可以以使用稀釋氣體稀釋用來形成半導體層 43i 的反應氣體中的半導體源氣體的比率控制結晶 45 的比例等。注意，作為單元元件 40，可以應用上述實施例模式 1 的單元元件 9，雜質半導體層 41p、半導體層 43i、雜質半導體層 41n 分別相當於雜質半導體層 1p、半導體層 3i、雜質半導體層 1n。像這樣，即使採用一對電極之間具有一個單元元件的結構也可以用作光電轉換裝置。藉由具有根

據本發明的一種方式的在非晶結構中包括貫穿為形成內部電場而接合的一對雜質半導體層之間的結晶的半導體層作為單元元件，可以同時實現高效化和高生產率。

圖 5B 示出層疊有兩個單元元件的串聯型光電轉換裝置。在該光電轉換裝置中，在形成有第一電極 4 的基板 2 上形成單元元件 40，並且包括該單元元件 40 上的由 p 型半導體的雜質半導體層 51p、i 型半導體的半導體層 53i 及 n 型半導體的雜質半導體層 51n 的疊層構成的單元元件 50 和形成在該單元元件 50 上的第二電極 6。注意，在將本發明的一種方式應用於串聯型光電轉換裝置的情況下，所層疊的單元元件的至少一個具有包括貫穿為形成內部電場而接合的一對雜質半導體層之間的結晶的半導體層，即可。在此示出一個例子，其中兩個單元元件都具有包括貫穿為形成內部電場而接合的一對雜質半導體層之間的結晶的半導體層。在單元元件 40 的半導體層 43i 中，結晶 45 分散地存在於非晶結構 47 中，且結晶 45 貫穿雜質半導體層 41p 到雜質半導體層 41n 之間。在單元元件 50 的半導體層 53i 中，結晶 55 分散地存在於非晶結構 57 中，且結晶 55 貫穿雜質半導體層 51p 到雜質半導體層 51n 之間。較佳的形成為使在半導體層中結晶所占的比例和包括結晶的半導體層的厚度從光入射一側的單元元件依次大。像這樣，本發明的一種方式也可以應用於在一對電極之間具有兩個單元元件的光電轉換裝置。藉由具有根據本發明的一種方式的在非晶結構中包括貫穿為形成內部電極而接合的一對雜

質半導體層之間的結晶的半導體層作為單元元件，可以同時實現高效化和高生產率。

注意，本實施例模式可以與其他實施例模式適當地組合。

實施例模式 3

在本實施例模式中示出具有與上述實施例模式不同的結構的光電轉換裝置。具體而言，示出在一種導電型的雜質半導體層和本徵半導體層的接合部形成與所述一種導電型的雜質半導體層相同的導電型的低濃度雜質半導體層的例子。

圖 6A 至 6C 示出形成有三個單元元件的堆疊型光電轉換裝置。在圖 6A 中，從形成有第一電極 4 的基板 2 一側配置有第一單元元件 10、第二單元元件 20、第三單元元件 30 及第二電極 6，該第一單元元件 10 層疊有第一雜質半導體層 11p、第一低濃度雜質半導體層 12p⁻、第一半導體層 13i 及第二雜質半導體層 11n，該第二單元元件 20 層疊有第三雜質半導體層 21p、第三低濃度雜質半導體層 22p⁻、第二半導體層 23i 及第四雜質半導體層 21n，該第三單元元件 30 層疊有第五雜質半導體層 31p、第五低濃度雜質半導體層 32p⁻、第三半導體層 33i 及第六雜質半導體層 31n。

在構成第一單元元件 10 的第一雜質半導體層 11p 和第一半導體層 13i 之間設置第一低濃度雜質半導體層 12p⁻

。第一低濃度雜質半導體層 $12p^-$ 包含賦予與第一雜質半導體層 $11p$ 相同的導電型的雜質元素，且成為其雜質濃度比第一雜質半導體層 $11p$ 低的半導體層。同樣地，在構成第二單元元件 20 的第三雜質半導體層 $21p$ 和第二半導體層 $23i$ 之間設置第三低濃度雜質半導體層 $22p^-$ 。在構成第三單元元件 30 的第五低濃度雜質半導體層 $31p$ 和第三半導體層 $33i$ 之間設置第五雜質半導體層 $32p^-$ 。第三低濃度雜質半導體層 $22p^-$ 成為具有與第三雜質半導體層 $21p$ 相同的導電型的低濃度的半導體層。此外，第五低濃度雜質半導體層 $32p^-$ 是具有與第五雜質半導體層 $31p$ 相同的導電型的低濃度的半導體層。

由於在一種導電型雜質半導體層和 i 型半導體層的接合部具有與所述一種導電型雜質半導體層相同的導電型的低濃度雜質半導體層，因此在半導體接面介面中的載流子傳輸性改善。例如，在圖 6A 中，從第一電極 4 一側依次配置為 $pp^-inpp^-inpp^-in$ 。在各單元元件中，因 p^- 的存在而改善載流子傳輸性，從而可以有助於高效化。此外，藉由將低濃度雜質半導體層的雜質濃度成為從一種導電型雜質半導體層到 i 型半導體層樓梯狀地減少分佈或連續地減少分佈，進一步改善載流子傳輸性。此外，藉由設置低濃度雜質半導體層而介面能級密度減少且擴散電位提高，從而光電轉換裝置的開路電壓增高。注意，低濃度雜質半導體層由微晶半導體形成，典型地由微晶矽形成，即可。

在圖 6B 中示出從形成有第一電極 4 的基板 2 一側配

置有第一單元元件 10、第二單元元件 20、第三單元元件 30 及第二電極 6 的例子，該第一單元元件 10 層疊有第一雜質半導體層 11p、第一半導體層 13i、第二低濃度雜質半導體層 12n⁻及第二雜質半導體層 11n，該第二單元元件 20 層疊有第三雜質半導體層 21p、第二雜質半導體層 23i、第四低濃度雜質半導體層 22n⁻及第四雜質半導體層 21n，該第三單元元件 30 層疊有第五雜質半導體層 31p、第三半導體層 33i、第六低濃度雜質半導體層 32n⁻及第六雜質半導體層 31n。第二低濃度雜質半導體層 12n⁻包含賦予與第二雜質半導體層 11n 相同的導電型的雜質元素，且成為其雜質濃度比第二雜質半導體層 11n 低的半導體層。同樣地，第四低濃度雜質半導體層 22n⁻成為具有與第四雜質半導體層 21n 相同的導電型的低濃度的半導體層。此外，第六低濃度雜質半導體層 32n⁻成為具有與第六雜質半導體層 31n 相同的導電型的低濃度的半導體層。例如，在圖 6B 中，從第一電極 4 一側依次配置為 pin⁻npin⁻npin⁻n。在各單元元件中，因 n⁻的存在而改善載流子傳輸性。

另外，在圖 6C 中示出從形成有第一電極 4 的基板 2 一側配置有第一單元元件 10、第二單元元件 20、第三單元元件 30 及第二電極 6 的例子，該第一單元元件 10 層疊有第一雜質半導體層 11p、第一低濃度雜質半導體層 12p⁻、第一半導體層 13i、第二低濃度雜質半導體層 12n⁻及第二雜質半導體層 11n，該第二單元元件 20 層疊有第三雜質半導體層 21p、第三低濃度雜質半導體層 22p⁻、第二半導體

層 23i、第四低濃度雜質半導體層 22n⁻及第四雜質半導體層 21n，該第三單元元件 30 層疊有第五雜質半導體層 31p、第五低濃度雜質半導體層 32p⁻、第三半導體層 33i、第六低濃度雜質半導體層 32n⁻及第六雜質半導體層 31n。例如，在圖 6C 中，從第一電極 4 一側依次配置為 pp⁻in⁻npp⁻in⁻npp⁻in⁻n。在各單元元件中，因 p⁻和 n⁻的存在而改善載流子傳輸性。

注意，在圖 6A 至 6C 中說明在各單元元件中分別設置低濃度雜質半導體層的例子，但是適當地在所需要的單元元件中設置低濃度雜質半導體層，即可。此外，既可以交換 p 型雜質半導體層和 n 型雜質半導體層的配置，又可以將第二電極 6 一側用作光入射面。

此外，第一半導體層 13i、第二半導體層 23i 及第三半導體層 33i 中的至少一層是在非晶結構中包括結晶的半導體層。結晶貫穿形成內部電場的一對雜質半導體層之間的半導體層（非晶結構）。在低濃度雜質半導體層存在於包括結晶的半導體層和一方雜質半導體層之間的情況下，結晶貫穿該低濃度雜質半導體層和另一方雜質半導體層（或另一方低濃度雜質半導體層）之間，即可。

另外，在本實施例模式中說明堆疊型光電轉換裝置，但是也可以應用於上述實施例模式所示的單接面型光電轉換裝置及串聯型光電轉換裝置。

注意，本實施例模式可以與其他實施例模式適當地組合。

實施例模式 4

在本實施例模式中，對於整合型光電轉換裝置的例子進行說明，該整合型光電轉換裝置在同一基板上形成多個光電轉換單元，使多個光電轉換單元串聯連接並對光電轉換裝置進行整合化。此外，在本實施例模式中，說明在縱方向上層疊三個單元元件的疊層型光電轉換裝置進行整合化的例子。以下，對於整合型光電轉換裝置的製造步驟及結構的概略進行說明。

在圖 7A 中，在基板 702 上設置第一電極層 704。或者，準備具備有第一電極層 704 的基板 702。第一電極層 704 由氧化銮、氧化銮·錫合金、氧化鋅、氧化錫、氧化銮·錫-氧化鋅合金等透明導電材料構成，並且其厚度為 40nm 至 200nm（優選為 50nm 至 100nm）。將第一電極層 704 的薄層電阻設定為 $20\Omega/\square$ 至 $200\Omega/\square$ 左右即可。

此外，第一電極層 704 可以由導電高分子材料形成。在使用導電高分子材料形成薄膜作為第一電極層 704 的情況下，其薄膜中的薄層電阻較佳的小於或等於 $10000\Omega/\square$ ，並且其波長為 550nm 中的透光率較佳的大於或等於 70%。此外，第一電極層 704 所包含的導電高分子的電阻率較佳的小於或等於 $0.1\Omega\cdot\text{cm}$ 。作為導電高分子，可以使用所謂 π 電子共軛類導電高分子。例如，可以舉出聚苯胺及/或其衍生物、聚吡咯及/或其衍生物、聚噻吩及/或其衍生物、以及它們中的兩種以上的共聚物等。

作為共軛類導電高分子的具體例子，可以舉出聚吡咯、聚（3-甲基吡咯）、聚（3-丁基吡咯）、聚（3-辛基吡咯）、聚（3-癸基吡咯）、聚（3,4-二甲基吡咯）、聚（3,4-二丁基吡咯）、聚（3-羥基吡咯）、聚（3-甲基-4-羥基吡咯）、聚（3-甲氧基吡咯）、聚（3-乙氧基吡咯）、聚（3-辛氧基吡咯）、聚（3-羧基吡咯）、聚（3-甲基-4-羧基吡咯）、聚 N-甲基吡咯、聚噻吩、聚（3-甲基噻吩）、聚（3-丁基噻吩）、聚（3-辛基噻吩）、聚（3-癸基噻吩）、聚（3-十二烷基噻吩）、聚（3-甲氧基噻吩）、聚（3-乙氧基噻吩）、聚（3-辛氧基噻吩）、聚（3-羧基噻吩）、聚（3-甲基-4-羧基噻吩）、聚（3,4-乙烯二氧噻吩）、聚苯胺、聚（2-甲苯胺）、聚（2-辛基苯胺）、聚（2-異丁基苯胺）、聚（3-異丁基苯胺）、聚（2-苯胺磺酸）、聚（3-苯胺磺酸）等。

可以將上述導電高分子單獨地用於第一電極層 704 作為導電高分子材料。此外，還可以對該導電高分子添加有機樹脂而使用以調整導電高分子材料的性質。

作為調整上述導電高分子材料的性質的有機樹脂，只要能夠與導電高分子互相溶化或混合分散，就可以使用選自熱固性樹脂、熱可塑性樹脂、光固性樹脂中的任一種。例如，可以舉出：聚對苯二甲酸乙二醇酯、聚對苯二甲酸丁二醇酯、聚萘二甲酸乙二醇酯等聚酯類樹脂；聚醯亞胺、聚醯胺-醯亞胺等聚醯亞胺類樹脂；聚醯胺 6、聚醯胺 66、聚醯胺 12、聚醯胺 11 等聚醯胺樹脂；聚偏二氟乙烯

、聚氟化乙烯、聚四氟乙烯、乙烯-四氟乙烯共聚物、聚含氯三氟乙烯等氟樹脂；聚乙烯醇、聚乙烯醚、聚乙烯醇縮丁醛、聚醋酸乙烯、聚氯乙烯等乙烯樹脂；環氧樹脂；二甲苯樹脂；芳族聚醯胺（aramid）樹脂；聚氨酯類樹脂；聚脲類樹脂；蜜胺樹脂；酚醛類樹脂；聚醚；丙烯類樹脂；以及由這些構成的共聚物等。

再者，爲了調整第一電極層 704 的導電率，也可以藉由對導電高分子材料添加成爲受體的雜質或成爲供體的雜質，使共軛類導電高分子的共軛電子的氧化還原電位變化。

作爲成爲受體的雜質，可以使用鹵素化合物、路易士酸（Lewis acid）、質子酸（protonic acid）、有機氰化合物、有機金屬化合物等。作爲鹵素化合物，可以舉出氯、溴、碘、氯化碘、溴化碘、氟化碘等。作爲路易士酸，可以舉出五氟化磷、五氟化砷、五氟化銻、三氟化硼、三氯化硼、三溴化硼等。作爲質子酸，可以舉出：鹽酸、硫酸、硝酸、磷酸、硼氟化氫酸、氟化氫酸、過氯酸等無機酸；以及有機羧酸、有機磺酸等有機酸。作爲有機羧酸以及有機磺酸，可以使用所述羧酸化合物以及磺酸化合物。作爲有機氰化合物，可以使用在共軛鍵中包括兩個以上的氰基的化合物。例如，可以舉出四氰基乙烯、四氰基乙烯氧化物、四氰基苯、四氰基對醌二甲烷、四氰基氮雜萘（tetracyanoazanaphthalene）等。

作爲成爲供體的雜質，可以舉出鹼金屬、鹼土金屬、

三級胺化合物等。

可以藉由使導電高分子溶解於水或有機溶劑（醇類溶劑、酮類溶劑、酯類溶劑、碳化氫類溶劑、芳香類溶劑等）並且利用濕法，來形成成為第一電極層 704 的薄膜。對使導電高分子溶解的溶媒沒有特別的限制，使用使上述導電高分子及有機樹脂等高分子樹脂化合物溶解的溶媒即可。例如，將水、甲醇、乙醇、碳酸丙烯酯、N-甲基吡咯烷酮、二甲基甲醯胺、二甲基乙醯胺、環己酮、丙酮、甲乙酮、甲異丁酮、或甲苯等單獨溶劑或者混合溶劑用作溶媒進行溶解，即可。

可以在上述那樣使導電高分子材料溶解於溶媒中之後，藉由利用塗布法、塗敷法、液滴噴射法（也稱為噴墨法）或印刷法等濕法，進行使用導電高分子材料的成膜。當要對溶解有導電高分子的溶媒進行乾燥時，既可以進行熱處理，又可以在減壓下進行熱處理。此外，當添加到導電高分子材料中的有機樹脂是熱固性時，還進行加熱處理，而當該有機樹脂是光固性時，進行光照射處理，即可。

此外，第一電極層 704 可以由包含有機化合物、以及對於該有機化合物顯示電子接收性的無機化合物的複合材料的透明導電材料形成。藉由在該複合材料中，使第一有機化合物、以及對於該第一有機化合物顯示電子接收性的第二無機化合物複合化，可以使電阻率成小於或等於 $1 \times 10^6 \Omega \cdot \text{cm}$ 。注意，“複合”不僅意味著將多種材料混在一起，而且意味著藉由混合多種材料，成為在多種材料之

間能夠進行電荷的授受的狀態。

作為用於複合材料的有機化合物，可以使用各種化合物諸如芳香胺化合物、吡啉衍生物、芳烴、高分子化合物（低聚物、樹狀聚合物、聚合物等）等。注意，作為用於複合材料的有機化合物，較佳的使用電洞傳輸性高的有機化合物。具體而言，較佳的使用具有大於或等於 $10^{-6} \text{cm}^2/\text{Vsec}$ 的電洞遷移率的物質。但是，只要是其電洞傳輸性高於其電子傳輸性的物質，就可以使用這些以外的物質。

具體而言，作為可以用於複合材料的有機化合物，可以應用以下例示的有機化合物。例如，可以舉出 4,4'-雙[N-（1-萘基）-N-苯基氨基]聯苯（縮寫：NPB）、4,4'-雙[N-（3-甲基苯）-N-苯基氨基]聯苯（縮寫：TPD）、4,4',4''-三（N,N-二苯基氨基）三苯胺（縮寫：TDATA）、4,4',4''-三[N-（3-甲基苯）-N-苯基氨基]三苯胺（縮寫：MTDATA）等。

此外，可以藉由作為有機化合物使用下面所示的有機化合物，獲得在 450nm 至 800nm 的波長區域中沒有吸收峰的複合材料。另外，可以將電阻率設定小於或等於 $1 \times 10^6 \Omega \cdot \text{cm}$ ，典型設定為 $5 \times 10^4 \Omega \cdot \text{cm}$ 至 $1 \times 10^6 \Omega \cdot \text{cm}$ 。

作為在 450nm 至 800nm 的波長區域中沒有吸收峰的複合材料，可以舉出 N,N'-二（對-甲苯基）-N,N'-二苯基-對-苯二胺（縮寫：DTDPPA）、4,4'-雙[N-（4-二苯基氨基苯基）-N-苯基氨基]聯苯（縮寫：DPAB）、4,4'-雙（N-{4-[N-（3-甲基苯基）-N-苯基氨基]苯基}-N-苯基氨基

）聯苯（縮寫：DNTPD）、1,3,5-三[N-（4-二苯基氨基苯基）-N-苯基氨基]苯（縮寫：DPA3B）等的芳香胺化合物。

此外，作為在 450nm 至 800nm 的波長區域中沒有吸收峰的複合材料，可以具體地舉出 3-[N-（9-苯基咔唑-3-基）-N-苯基氨基]-9-苯基咔唑（縮寫：PCzPCA1）、3,6-雙[N-（9-苯基咔唑-3-基）-N-苯基氨基]-9-苯基咔唑（縮寫：PCzPCA2）、3-[N-（1-萘基）-N-（9-苯基咔唑-3-基）氨基]-9-苯基咔唑（縮寫：PCzPCN1）等的咔唑衍生物。此外，還可以使用 4,4'-二（N-咔唑基）聯苯（縮寫：CBP）、1,3,5-三[4-（N-咔唑基）苯基]苯（縮寫：TCPB）、9-[4-（N-咔唑基）]苯基-10-苯基蒽（縮寫：CzPA）、2,3,5,6-三苯基-1,4-雙[4-（N-咔唑基）苯基]苯等的咔唑衍生物。

此外，作為在 450nm 至 800nm 的波長區域中沒有吸收峰的複合材料，例如可以舉出 9,10-二（萘-2-基）-2-叔-丁基蒽（縮寫：t-BuDNA）、9,10-二（萘-1-基）-2-叔-丁基蒽、9,10-雙（3,5-二苯基苯基）蒽（縮寫：DPPA）、9,10-二（4-苯基苯基）-2-叔-丁基蒽（縮寫：t-BuDBA）、9,10-二（萘-2-基）蒽（縮寫：DNA）、9,10-二苯基蒽（縮寫：DPAnth）、2-叔-丁基蒽（縮寫：t-BuAnth）、9,10-二（4-甲基萘-1-基）蒽（縮寫：DMNA）、2-叔-丁基-9,10-雙[2-（萘-1-基）苯基]蒽、9,10-雙[2-（萘-1-基）苯基]蒽、2,3,6,7-四甲基-9,10-二（萘-1-基）

蔥、2,3,6,7-四甲基-9,10-二(蔡-2-基)蔥、9,9'-二蔥基、10,10'-二苯基-9,9'-二蔥基、10,10'-二(2-苯基苯基)-9,9'-二蔥基、10,10'-雙[(2,3,4,5,6-戊苯)苯基]-9,9'-二蔥基、蔥、並四苯、紅熒烯、二蔡嵌苯、2,5,8,11-四(叔丁基)二蔡嵌苯等的芳烴。此外，還可以使用並五苯、暈苯等。另外，更佳的使用具有大於或等於 $1 \times 10^{-6} \text{cm}^2/\text{Vsec}$ 的電洞遷移率且碳數為 14 至 42 的芳烴。

此外，可以用於在 450nm 至 800nm 的波長區域中沒有吸收峰的複合材料的芳烴還可以具有乙烯基骨架。作為具有乙烯基骨架的芳烴，例如可以舉出 4,4'-雙(2,2-二苯基乙烯基)聯苯(縮寫：DPVBi)、9,10-雙[4-(2,2-二苯基乙烯基)苯基]蔥(縮寫：DPVPA)等。

此外，還可以使用高分子化合物諸如聚{4-[N-(4-二苯氨基苯)-N-苯基]氨基苯乙烯}(縮寫：PStDPA)、聚{4-[N-(9-吡啶-3-基)-N-苯基氨基]苯乙烯}(縮寫：PStPCA)、聚(N-乙烯基吡啶)(縮寫：PVK)、聚(4-乙烯基三苯胺)(縮寫：PVTPA)等。

此外，作為用於複合材料的無機化合物，較佳的使用過渡金屬氧化物。另外，較佳的使用屬於元素週期表中第 4 族、第 5 族、第 6 族、第 7 族以及第 8 族的金屬元素的氧化物。具體而言，較佳的使用氧化鈮、氧化鋱、氧化鉬、氧化鉍、氧化鎢、氧化錳以及氧化銻，因為它們具有高電子接收性。特別好的是使用氧化鉬，因為它在大氣中也穩定且其吸濕性低，容易使用。

注意，作為使用複合材料的第一電極層 704 的製造方法，可以使用濕法和乾法中的任何方法。例如，可以藉由共蒸鍍上述的有機化合物和無機化合物，來製造使用複合材料的第一電極層 704。注意，在使用氧化鋁形成第一電極層 704 的情況下，從製程的方面來看，較佳的使用蒸鍍法，因為氧化鋁在真空中容易蒸發。此外，還可以藉由塗布含有上述有機化合物和金屬醇鹽的溶液並進行焙燒，來製造第一電極層 704。作為塗布方法，可以採用噴墨法、旋塗法等。

藉由選擇用於第一電極層 704 的複合材料所包含的有機化合物的種類，可以獲得在 450nm 至 800nm 的波長區域中沒有吸收峰的複合材料。因此，可以不吸收太陽光等的光且高效地透過光，所以可以提高光收集效率（light collection efficiency）。此外，在使用複合材料形成第一電極層 704 的情況下，可以耐受彎曲。從而，在使用具有撓性的基板製造光電轉換裝置的情況下，使用複合材料形成第一電極層 704 是有效的。

從第一電極層 704 的低電阻化的方面來看，使用 ITO 很適合。在此，為避免 ITO 的退化而在 ITO 上形成 SnO_2 膜、 ZnO 膜是有效的。此外，包含 1wt% 至 10wt% 的鎵的 ZnO （ $\text{ZnO}:\text{Ga}$ ）膜的透過率高，而是適合在 ITO 膜上層疊的材料。作為其組合的一例，當將 ITO 膜形成為 50nm 至 60nm 的厚度，並且在其上形成 25nm 厚的 $\text{ZnO}:\text{Ga}$ 膜而形成第一電極層 704 時，可以獲得良好的透光性。在上

述 ITO 膜和 ZnO:Ga 膜的疊層膜中，可以獲得 $120\ \Omega/\square$ 至 $150\ \Omega/\square$ 的薄層電阻。

在第一電極層 704 上按順序層疊形成第一單元元件 711、第二單元元件 712 以及第三單元元件 713。構成第一單元元件 711、第二單元元件 712、第三單元元件 713 的光電轉換層由藉由電漿 CVD 法製造的半導體構成，即由微晶半導體及非晶半導體構成。作為微晶半導體的代表例子，具有使用利用氫氣體稀釋 SiH_4 氣體的反應氣體而製造的微晶矽，除此以外還應用微晶矽鍺、微晶碳化矽。此外，作為非晶半導體的代表例子，具有將 SiH_4 氣體用作反應氣體而製造的非晶矽，除此以外還應用非晶碳化矽、非晶鍺。第一單元元件 711 至第三單元元件 713 包括 pin 接面、pi 接面、in 接面、pn 接面中的任何半導體接面。

在本實施例模式所示的光電轉換裝置中，第一單元元件 711 採用圖 2 所示的層疊有第一雜質半導體層 11p、第一半導體層 13i、第二雜質半導體層 11n 的結構。同樣地，第二單元元件 712 採用層疊有第三雜質半導體層 21p、第二半導體層 23i、第四雜質半導體層 21n 的結構。再者，第三單元元件 713 採用層疊有第五雜質半導體層 31p、第三半導體層 33i、第六雜質半導體層 31n 的結構。第一單元元件 711、第二單元元件 712、第三單元元件 713 的厚度分別為 $0.5\ \mu\text{m}$ 至 $10\ \mu\text{m}$ ，較佳的為 $1\ \mu\text{m}$ 至 $5\ \mu\text{m}$ 。此外，較佳的使第一單元元件 711、第二單元元件 712、第三單元元件 713 的厚度依次增高，即第一單元元件 711 < 第

二單元元件 712<第三單元元件 713。

第一單元元件 711 的呈現光電轉換的主要部分由結晶存在於非晶結構中的半導體層構成。此外，所述結晶貫穿為形成內部電場而接合的一對雜質半導體層之間。可以藉由如下步驟形成結晶存在於非晶結構中的半導體層，即將稀釋氣體的流量比設定為大於或等於半導體源氣體的 1 倍且低於 10 倍，較佳的設定為大於或等於 1 倍且小於或等於 6 倍而引入到反應空間中，且在由微晶半導體形成的第一雜質半導體層 11p 上形成膜。藉由這樣控制稀釋量來形成半導體層，可以使從與第一雜質半導體層 11p 的介面向第一半導體層 13i 的形成方向成長，並到達後面要形成的第二雜質半導體層 11n 的結晶成長。

同樣地，第二單元元件 712 的呈現光電轉換的主要部分是結晶存在於非晶結構中且結晶貫穿為形成內部電場而接合的一對雜質半導體層之間的半導體層。可以藉由如下步驟形成包括結晶的半導體層，即將稀釋氣體的流量比設定為大於或等於半導體源氣體的 1 倍且低於 10 倍，較佳的設定為大於或等於 1 倍且小於或等於 6 倍而引入到反應空間中，且在由微晶半導體形成的第三雜質半導體層 21p 上形成膜。此外，在第三單元元件 713 的呈現光電轉換的主要部分中，結晶存在於非晶結構中且結晶貫穿為形成內部電場而接合的一對雜質半導體層之間。藉由如下步驟形成包括結晶的半導體層 i，即將稀釋氣體的流量比設定為大於或等於半導體源氣體的 1 倍且低於 10 倍，較佳的設

定為大於或等於 1 倍且小於或等於 6 倍而引入到反應空間中，且在由微晶半導體形成的第五雜質半導體層 31p 上形成膜。較佳的是，相對於構成呈現光電轉換的主要部分的半導體層的非晶結構的結晶比例按第一單元元件 711<第二單元元件 712<第三單元元件 713 的順序增高。

注意，在此說明第一單元元件 711 至第三單元元件 713 的各單元具有結晶存在於非晶結構中的半導體層的例子，但是至少一個單元具有結晶存在於非晶結構中的半導體層，即可。

如圖 7B 所示，藉由利用雷射加工法形成貫穿第一單元元件 711 至第三單元元件 713 的疊層體和第一電極層 704 的開口 C_0 至 C_n ，以便在同一基板上形成多個光電轉換單元。開口 C_0 、 C_2 、 C_4 、 $\dots$ C_{n-2} 、 C_n 是絕緣分離用的開口，其為形成受到元件分離的多個光電轉換單元而設置。此外，開口 C_1 、 C_3 、 C_5 、 $\dots$ C_{n-1} 是用來形成將分離了的第一電極和後面在第一單元元件 711 至第三單元元件 713 的疊層體上形成的第二電極連接的開口。藉由形成開口 C_0 至 C_n ，將第一電極層 704 分割成第一電極 T_1 至 T_m ，而將第一單元元件 711 至第三單元元件 713 的疊層體分割成多接面單元 (multijunction cell) K_1 至 K_m 。對在形成開口的雷射加工法中使用的雷射器的種類沒有限制，但是較佳的使用 Nd-YAG 雷射器、受激準分子雷射器等。在任何情況下，藉由在層疊有第一電極層 704 和第一單元元件 711 至第三單元元件 713 的狀態下進行雷射加工，可以防止當

加工時第一電極層 704 從基板 702 剝離。

如圖 7C 所示地填充開口 C_0 、 C_2 、 C_4 、 $\dots$ C_{n-2} 、 C_n ，並且形成覆蓋開口 C_0 、 C_2 、 C_4 、 $\dots$ C_{n-2} 、 C_n 的頂端部分的絕緣樹脂層 Z_0 至 Z_m 。絕緣樹脂層 Z_0 至 Z_m 藉由絲網印刷法利用具有絕緣性的樹脂材料諸如丙烯類、酚醛類、環氧類、聚醯亞胺類等來形成即可。例如，藉由絲網印刷法利用樹脂組成物以填充開口 C_0 、 C_2 、 C_4 、 $\dots$ C_{n-2} 、 C_n 的方式形成絕緣樹脂圖案，該樹脂組成物是在苯氧基樹脂中混合環己胺、異佛爾酮、高阻碳黑、氧相二氧化矽、分散劑、防沫劑、以及均化劑而形成的。在形成絕緣樹脂圖案之後，在設定為 160°C 的烘箱中進行二十分鐘的熱固化，而獲得絕緣樹脂層 Z_0 至 Z_m 。

接著，形成圖 8 所示的第二電極 E_0 至 E_m 。第二電極 E_0 至 E_m 由導電材料形成。第二電極 E_0 至 E_m 也可以藉由濺射法或真空蒸鍍法形成由鋁、銀、鉬、鈦、鉻等構成的導電層，但是也可以利用可噴射形成的導電材料而形成。在利用可噴射形成的導電材料形成第二電極 E_0 至 E_m 的情況下，藉由絲網印刷法、噴墨法、分配器法等直接形成預定的圖案。例如，可以使用以 Ag、Au、Cu、W、Al 等金屬導電粒子為主要成分的導電材料形成第二電極 E_0 至 E_m 。在利用大面積基板製造光電轉換裝置的情況下，較佳的使第二電極 E_0 至 E_m 低電阻化。從而，作為金屬的粒子，使用電阻率低的金、銀、銅中的任何一種粒子，較佳的使用將電阻率低的銀、銅溶解或分散於溶媒中的導電材料。

此外，較佳的使用導電粒子的平均粒徑為 5nm 至 10nm 的奈米膏，以便將導電材料充分填充到受到雷射加工的開口 C_1 、 C_3 、 C_5 、 $\dots$ C_{n-1} 中。

此外，也可以藉由噴射形成包括導電材料的周圍被其他導電材料覆蓋的導電粒子的導電材料，來形成第二電極 E_0 至 E_m 。例如，也可以使用如下導電粒子，即在利用 Ag 覆蓋 Cu 的周圍的導電粒子中，在 Cu 和 Ag 之間設置由 Ni 或 NiB（硼化鎳）構成的緩衝層。作為溶媒，使用醋酸丁酯等酯類、異丙醇等醇類、丙酮等有機溶劑等。藉由調整溶液的濃度並添加表面活性劑等，適當地調整噴射形成的導電材料的表面張力和粘度。

較佳的是，將噴墨法中使用的噴嘴的直徑設定為 $0.02\mu\text{m}$ 至 $100\mu\text{m}$ （較佳的小於或等於 $30\mu\text{m}$ ），並且將從該噴嘴噴射的導電材料的噴射量設定為 0.001pl 至 100pl （較佳的小於或等於 10pl ）。作為噴墨法，有兩種方式即按需（on-demand）型和連續型，可以使用其中的任何一種方式。再者，作為在噴墨法中使用的噴嘴，有兩種加熱方式即利用壓電體的因電壓施加而變形的性質的壓電方式、以及利用設置在噴嘴中的加熱器使噴射物（在此為導電材料）沸騰來噴射該噴射物的加熱方式，可以使用其中的任何一種方式。為了將液滴滴落在所希望的地方，較佳的使被處理體和噴嘴的噴射口之間的距離盡可能接近，較佳的設定為 0.1mm 至 3mm （更佳小於或等於 1mm ）左右。噴嘴和被處理體一邊保持其相對距離，其中的一方一邊移動

而可以描畫所希望的圖案。

也可以在減壓下進行噴射導電材料的步驟。這是因為如下緣故：藉由在減壓下進行導電材料的噴射步驟，在噴射導電材料而到達被處理體的過程中，包含在該導電材料中的溶媒揮發，而可以省略或縮短後面的乾燥和焙燒步驟。此外，藉由在包含導電材料的組成物的焙燒步驟中，積極地使用以 10%至 30%的分壓比混合有氧的氣體，可以降低形成第二電極 E_0 至 E_m 的導電層的電阻率，並且可以謀求實現該導電層的薄膜化及平滑化。

在噴射形成第二電極 E_0 至 E_m 的組成物之後，藉由利用雷射光束照射、快熱退火（RTA）、加熱爐等，在常壓或減壓下進行乾燥和焙燒步驟中的一方或雙方。儘管乾燥步驟和焙燒步驟都是加熱處理步驟，但是，例如乾燥是在 100°C 下進行 3 分鐘，焙燒是在 200°C 至 350°C 下進行 15 分鐘至 120 分鐘。根據本步驟，藉由使組成物中的溶媒揮發或者化學性地去除組成物中的分散劑，來使周圍的樹脂硬化收縮，而加速熔合和熔接。在氧氣氛、氮氣氛、或者大氣的氣氛中進行乾燥和焙燒的處理。但是，較佳的在氧氣氛中進行該處理，因為溶解或分散有導電粒子的溶媒容易被去除。

奈米膏為將粒徑為 5nm 至 10nm 的以奈米粒子為代表的導電粒子分散或溶解在有機溶劑中而成的，還包括分散劑、稱為粘合劑的熱固性樹脂。粘合劑具有避免當焙燒時發生裂縫或不均勻焙燒的功能。藉由乾燥步驟或者焙燒步

驟，同時進行有機溶劑的蒸發、分散劑的分解除去、以及因粘合劑產生的硬化收縮，使奈米粒子彼此熔合以及/或者熔接而硬化。藉由乾燥步驟或者焙燒步驟，奈米粒子生長到幾十 nm 至一百幾十 nm。藉由使鄰近的奈米粒子的成長粒子彼此熔合以及/或者熔接而互相鏈結，來形成金屬鏈鎖體（metal hormone）。另一方面，留下的有機成分的大部分（大約 80% 至 90%）被擠出到該金屬鏈鎖體的外部，結果形成包含該金屬鏈鎖體的導電層、以及覆蓋其外面的由有機成分構成的膜。而且，藉由當在包含氮和氧的氣氛中焙燒奈米膏時，使包含在氣體中的氧與包含在由有機成分構成的膜中的碳、氫等反應，可以去除由有機成分構成的膜。此外，當在焙燒氣氛中不包含氧時，可以另行利用氧電漿處理等來去除由有機成分構成的膜。藉由在包含氮和氧的氣氛中焙燒或乾燥奈米膏之後進行氧電漿處理，可以去除由有機成分構成的膜。所以可以謀求留下的包含金屬鏈鎖體的導電層的平滑化、薄膜化以及低電阻化。注意，由於藉由在減壓下噴射包含導電材料的組成物而使組成物中的溶媒揮發，因此也可以縮短後面的加熱處理（乾燥或焙燒）時間。

第二電極 E_0 至 E_m 與多結單元 K_1 至 K_m 的最上層的第三單元元件 713 的第六雜質半導體層 31n 接觸。藉由將第二電極 E_0 至 E_m 與第六雜質半導體層 31n 的接觸成為歐姆接觸，可以降低接觸電阻。此外，由微晶半導體形成第六雜質半導體層 31n，並且將該第六雜質半導體層 31n 的厚

度設定為 30nm 至 80nm ，從而可以進一步降低接觸電阻。

將各第二電極 E_0 至 E_m 形成為在開口 C_1 、 C_3 、 C_5 、 $\dots$ C_{n-1} 中分別與第一電極 T_1 至 T_m 連接。換言之，將與第二電極 E_0 至 E_m 相同材料填充到開口 C_1 、 C_3 、 C_5 、 $\dots$ C_{n-1} 中。藉由如此，例如第二電極 E_1 可以與第一電極 T_2 電連接，而第二電極 E_{m-1} 可以與第一電極 T_m 電連接。換言之，可以使第二電極與相鄰的第一電極電連接，而使各多結單元 K_1 至 K_m 串聯電連接。

密封樹脂層 708 由環氧樹脂、丙烯酸樹脂、矽酮樹脂形成。在第二電極 E_0 和第二電極 E_m 上的密封樹脂層 708 中形成開口部 709、開口部 710，以便能夠在該開口部 709、開口部 710 與外部佈線連接。

藉由如此，在基板 702 上形成由第一電極 T_1 、多接面單元 K_1 以及第二電極 E_1 構成的光電轉換單元 S_1 、 $\dots$ 由第一電極 T_m 、多接面單元 K_m 以及第二電極 E_m 構成的光電轉換元件 S_m 。第一電極 T_m 在開口 C_{n-1} 中與相鄰的第二電極 E_{m-1} 連接，而可以製造 m 個光電轉換單元串聯電連接的光電轉換裝置。注意，第二電極 E_0 成為光電轉換單元 S_1 中的第一電極 T_1 的取出電極。

圖 9A 至 9C 以及圖 10 示出根據本實施例模式的光電轉換裝置的另一種方式。在圖 9A 中，與上述同樣地製造基板 702、第一電極層 704、第一單元元件 711 至第三單元元件 713。並且，藉由印刷法在第一單元元件 711 至第三單元元件 713 上形成第二電極 E_1 至 E_q 。

如圖 9B 所示，藉由雷射加工法形成貫穿第一單元元件 711 至第三單元元件 713 和第一電極層 704 的開口 C_0 至 C_n 。開口 C_0 、 C_2 、 C_4 、 $\dots$ C_{n-2} 、 C_n 是用來形成光電轉換單元的絕緣分離用開口，而開口 C_1 、 C_3 、 C_5 、 $\dots$ C_{n-1} 是用來形成夾著第一單元元件 711 至第三單元元件 713 的第一電極 T_1 至 T_m 和第二電極 E_1 至 E_q 的連接的開口。藉由形成開口 C_0 至 C_n ，將第一電極層 704 分割成第一電極 T_1 至 T_m ，而將第一單元元件 711 至第三單元元件 713 分割成多接面單元 K_1 至 K_m 。當進行雷射加工時，有可能在開口的周邊留下渣滓。該渣滓是被加工物的飛沫。透過雷射光束加熱到高溫的飛沫本來不是好的，因為附著到第一單元元件 711 至第三單元元件 713 的表面的飛沫引起該膜的損傷。為防止飛沫的附著等，藉由按照開口的圖案形成第二電極，然後進行雷射加工，至少可以防止對第一單元元件 711 至第三單元元件 713 的疊層體的損傷。

如圖 9C 所示，填充開口 C_0 、 C_2 、 C_4 、 $\dots$ C_{n-2} 、 C_n ，並且藉由印刷法例如絲網印刷法形成覆蓋開口 C_0 、 C_2 、 C_4 、 $\dots$ C_{n-2} 、 C_n 的頂端部分的絕緣樹脂層 Z_0 至 Z_m 。

接著，如圖 10 所示，填充開口 C_1 、 C_3 、 C_5 、 $\dots$ C_{n-1} ，利用絲網印刷法形成連接到第一電極 T_1 至 T_m 的佈線 B_0 至 B_m 。佈線 B_0 至 B_m 由與第二電極相同材料形成，而使用熱固性碳膏。注意，佈線 B_m 形成在絕緣樹脂層 Z_m 上，而用作取出佈線。藉由如此，例如第二電極 E_1 可以與第一電極 T_2 電連接，而第二電極 E_{q-1} 可以與第一電極 T_m 電

連接。換言之，第二電極可以與相鄰的第一電極電連接，而各多接面單元 K_1 至 K_m 可以串聯電連接。

最後，藉由印刷法形成密封樹脂層 708。在密封樹脂層 708 中，在佈線 B_0 和佈線 B_m 上分別形成開口部 709、開口部 710，以便在該部分與外部電路連接。藉由如此，在基板 702 上形成由第一電極 T_1 、多接面單元 K_1 及第二電極 E_1 構成的光電轉換單元 S_1 、... 由第一電極 T_m 、多結單元 K_m 及第二電極 E_{q-1} 構成的光電轉換單元 S_m 。並且，第一電極 T_m 在開口 C_{n-1} 中與相鄰的第二電極 E_{q-2} 連接，而可以製造 m 個光電轉換單元串聯電連接的光電轉換裝置。注意，佈線 B_0 成為光電轉換單元 S_1 中的第一電極 T_1 的取出電極。

因為根據本發明的一種方式的整合型光電轉換裝置具有在非晶結構中包括在膜的形成方向上貫穿的多個結晶的半導體層作為進行光電轉換層的主要層，所以可以防止光退化所引起的特性變動並提高光電轉換特性。另外，由於由非晶結構形成進行光電轉換的主要的層，因此可以維持光吸收係數並以與使用非晶矽薄膜的光電轉換裝置的光電轉換層相等的厚度形成，從而可以同時實現高生產率。

此外，藉由形成為層疊有多個單元元件的疊層型（串聯型或堆疊型等的多接面型）光電轉換裝置，且從靠近於光入射一側依次增高在半導體層中結晶所占的比例或光電轉換層的厚度，可以使靠近於光入射一側的單元元件容易吸收短波長區域光，並使遠離光入射一側的單元元件容易

吸收長波長區域光。因此，可以高效地吸收廣泛的範圍的光來謀求高效化。

實施例模式 5

本實施例模式示出作為光電轉換裝置的另一種方式的光傳感裝置的例子。

圖 11 示出根據本實施例模式的光傳感裝置的一例。

圖 11 所示的光傳感裝置在受光部分中具有光電轉換層 225，並且具有在由薄膜電晶體 211 構成的放大電路中放大其輸出而輸出的功能。在基板 201 上設置有光電轉換層 225 以及薄膜電晶體 211。作為基板 201，可以使用具有透光性的基板例如玻璃基板、石英基板、陶瓷基板等中的任何一種。

在基板 201 上設置有絕緣層 202，該絕緣層 202 藉由濺射法或電漿 CVD 法利用由選自氧化矽、氮氧化矽、氮化矽、氧氮化矽中的一種或多種構成的單層或多個層形成。絕緣層 202 是為了緩和膜應力並防止雜質污染而設置的。在絕緣層 202 上設置有構成薄膜電晶體 211 的結晶半導體層 203。在結晶半導體層 203 上設置有閘極絕緣層 205、閘極電極 206 來構成薄膜電晶體 211。

在薄膜電晶體 211 上設置有層間絕緣層 207。層間絕緣層 207 既可以由單層絕緣層形成，又可以由不同材料的絕緣層的疊層膜形成。在層間絕緣層 207 上形成電連接到薄膜電晶體 211 的源區以及汲區的佈線。在層間絕緣層

207 上還形成有電極 221、電極 222 及電極 223，該電極 221、電極 222 及電極 223 藉由與該佈線相同材料及相同步驟形成。電極 221 至電極 223 由金屬膜例如低電阻金屬膜形成。作為這種低電阻金屬膜，可以使用鋁合金、或者純鋁等。此外，作為由這種低電阻金屬膜和高熔點金屬膜構成的疊層結構，也可以採用依次層疊鈦層、鋁層、鈦層而形成的三層結構。也可以利用單層導電層而代替由高熔點金屬膜和低電阻金屬膜構成的疊層結構來形成電極 221 至電極 223。作為這種單層導電層，可以使用如下單層膜：由選自鈦、鎢、鉭、鉬、釹、鈷、鎳、鋅、鈮、銻、鉍、鐵、銱、鉑中的元素、或者以上述元素為主要成分的合金材料或化合物材料構成的單層膜；或者由這些的氮化物例如氮化鈦、氮化鎢、氮化鉭、氮化鉬構成的單層膜。

對層間絕緣層 207、閘極絕緣層 205、以及絕緣層 202 進行蝕刻加工，以使它們的端部成為錐形狀。藉由層間絕緣層 207、閘極絕緣層 205、以及絕緣層 202 的端部被加工為錐形狀，取得如下效果：形成在這些膜上的保護層 227 的覆蓋率提高，而不容易使水分、雜質等進入。

在層間絕緣層 207 上形成光電轉換層 225。作為光電轉換層 225，可以應用層疊有圖 1 所示的雜質半導體層 1p、半導體層 3i、雜質半導體層 1n 的結構。注意，將雜質半導體層 1p 的至少一部分形成為與電極 222 接觸。雜質半導體層 1p 由微晶半導體形成，且在該雜質半導體層 1p 上形成結晶存在於非晶結構中的半導體層 3i。在半導體層

3i 上形成雜質半導體層 1n。

將稀釋氣體（典型的是氫氣體）的流量比設定為大於或等於半導體源氣體（典型的是矽烷）的 1 倍且低於 10 倍，較佳的設定為大於或等於 1 倍且小於或等於 6 倍形成半導體層 3i，並且使結晶以從雜質半導體層 1p 的介面向膜的形成方向，並到達形成在上層的雜質半導體層 1n 的方式成長。藉由使結晶以上述方式成長，該結晶用作載流子路經，從而可以提高光電流特性。

保護層 227 例如由氮化矽形成，並且被形成在光電轉換層 225 上。藉由利用保護層 227，可以防止水分、有機物等雜質混入到薄膜電晶體 211 和光電轉換層 225 中。在保護層 227 上設置有由聚醯亞胺、丙烯酸等有機樹脂材料形成的層間絕緣層 228。在層間絕緣層 228 上形成有電連接到電極 221 的電極 231、經由形成在層間絕緣層 228 以及保護層 227 中的接觸孔電連接到光電轉換層 225 的上層（雜質半導體層 1n）以及電極 223 的電極 232。作為電極 231 以及電極 232，可以使用鎢、鈦、鉭、銀等。

在層間絕緣層 228 上藉由絲網印刷法或噴墨法利用環氧樹脂、聚醯亞胺、丙烯酸、酚醛樹脂等有機樹脂材料設置有層間絕緣層 235。在層間絕緣層 235 中，在電極 231 以及電極 232 上設置有開口部。在層間絕緣層 235 上例如藉由印刷法利用銀膏設置有電連接到電極 231 的電極 241 及電連接到電極 232 的電極 242。

由於在圖 11 所示的用作光傳感裝置的光電轉換裝置

中，構成光電轉換層的主要部分的層採用在膜的形成方向上貫穿的結晶存在於非晶結構中的結構，因此可以採用與現有的非晶矽薄膜相等的厚度來獲得與現有的使用非晶矽薄膜的光電轉換裝置相比優越的光電轉換特性。注意，雖然圖 11 示出在受光部分中具有光電轉換層 225 並且在由薄膜電晶體 211 構成的放大電路中放大其輸出而輸出的光傳感裝置，但是如果省略根據放大電路的結構，則可以用作光感測器。

實施例模式 6

本發明的另一種方式是一種光電轉換裝置，包括：具有作為呈現光電轉換的層的單晶半導體層的單元；以及具有作為呈現光電轉換的層的在非晶結構中結晶在成膜方向上連續地存在而貫穿的半導體層的單元。在本實施例模式中，說明串聯型光電轉換裝置的一例，其中層疊有具有單晶半導體層的單元以及具有包括在成膜方向上貫穿的結晶的半導體層的單元。

圖 12 所示的光電轉換裝置具有從設置有第一電極 104 的基板 100 一側按順序配置有第一單元元件 110、第二單元元件 130 及第二電極 142 的結構。第一單元元件 110 及第二單元元件 130 被夾在由第一電極 104 和第二電極 142 構成的一對電極之間。此外，在第二電極 142 上設置有輔助電極 144。在此，說明將第二電極 142 一側用作光入射面的例子。

第一單元元件 110 由包括一種導電型的第一雜質半導體層 111n⁺的單晶半導體層 113n 和與一種導電型相反的導電型的第二雜質半導體層 115p 的疊層結構構成。構成第一單元元件 110 的單晶半導體層 113n 的厚度大於或等於 1 μ m 且小於或等於 10 μ m，較佳的大於或等於 2 μ m 且小於或等於 8 μ m。

單晶半導體層 113n 是使單晶半導體基板薄片化的單晶半導體層。典型的是，由使單晶矽基板薄片化的單晶矽層形成單晶半導體層 113n。另外，還可以使用多晶半導體基板（典型的是多晶矽基板）而代替單晶半導體基板。在此情況下，單晶半導體層 113n 由多晶半導體層（典型的是多晶矽層）形成。

以單晶矽為代表的單晶半導體沒有晶界，所以其轉換效率比多晶半導體、微晶半導體或非晶半導體高。由此，可以獲得優良的光電轉換特性。

第二單元元件 130 由一種導電型的第三雜質半導體層 131n、在非晶結構 137 中包括結晶 139 的非單晶半導體層 133i、和與一種導電型相反的導電型的第四雜質半導體層 135p 的疊層結構構成。第二單元元件 130 的非單晶半導體層 133i 的厚度大於或等於 0.1 μ m 且小於或等於 0.5 μ m，較佳的大於或等於 0.2 μ m 且小於或等於 0.3 μ m。

注意，在第一單元元件 110 和第二單元元件 130 的接合部中，藉由一種導電型的第二雜質半導體層 115p 和與該第二雜質半導體層 115p 相反的導電型的第三雜質半導

體層 131n 彼此接觸，形成 pn 接面。

在非單晶半導體層 133i 中，結晶 139 分散地存在於非晶結構 137 中。結晶 139 以在為形成內部電場而接合的一對雜質半導體層之間連續地存在而貫穿的方式成長，具體的是，從第三雜質半導體層 131n 向非單晶半導體層 133i 的成膜方向成長，並到達第四雜質半導體層 135p。結晶 139 的形狀較佳的是針狀。在此的“針狀”與上述實施例模式 1 所說明的同樣。

結晶 139 包括微晶、多晶、單晶等的結晶半導體，典型地包括結晶矽。非晶結構 137 由非晶半導體構成，典型地由非晶矽構成。以非晶矽為代表的非晶半導體是直接躍遷型，且其光吸收係數高。因此，在結晶 139 存在於非晶結構 137 中的非單晶半導體層 133i 中，非晶結構 137 與結晶 139 相比容易產生光生載流子。此外，由非晶矽構成的非晶結構的帶隙為 1.6eV 至 1.8eV ，而由結晶矽構成的結晶的帶隙為 1.1eV 至 1.4eV 左右。根據這種關係，產生在結晶 139 被包括在非晶結構 137 中的非單晶半導體層 133i 中的光生載流子因擴散或漂移而移動到結晶 139。結晶 139 用作光生長載流子的導通路徑（載流子路徑）。根據這種結構，即使生成光致缺陷也光生載流子較容易流過在結晶 139 中，因此光生載流子被非單晶半導體 133i 的缺陷能級捕捉的機率降低。另外，藉由將結晶 139 形成為貫穿第三雜質半導體層 131n 和與第四雜質半導體層 135p 之間，作為光生載流子的電子及電洞被缺陷能級捕捉的機

率都降低而它們容易流過。由此，可以減少現有的問題的光退化所引起的特性變動。

此外，藉由採用結晶 139 存在於非晶結構 137 中的非單晶半導體層 133i，可以根據功能進行分離，例如分離為主要產生光生載流子而進行光電轉換的區域、主要成為所產生的光生載流子的導通路徑的區域等。在形成現有的光電轉換層的非晶半導體層和微晶半導體層中，光電轉換和載流子的導通路徑的功能不被分離而進行，有時如果優先一方功能則另一方的功能下降。但是，如上所述那樣藉由謀求分離功能，雙方功能都可以提高，從而可以提高光電轉換特性。

此外，藉由採用在非晶結構 137 中包括結晶 139 的非單晶半導體層 133i，可以利用非晶結構 137 維持光吸收係數。因此，可以設定為與使用非晶矽薄膜的光電轉換層相同的程度的厚度，且與使用微晶矽薄膜的光電轉換裝置相比提高生產率。

作為構成第一單元元件 110 的單晶半導體層 113n，典型地應用單晶矽，並且其帶隙為 1.1eV 。此外，結晶（典型的是結晶矽）存在於構成第二單元元件 130 的非單晶半導體層 133i 的非晶結構（典型的是非晶矽）中，並且非晶結構（典型的是非晶矽）的帶隙在 1.6eV 至 1.8eV 的範圍內，而結晶（典型的是結晶矽）的帶隙在 1.1eV 至 1.4eV 左右的範圍內。第二單元元件 130 具有帶隙比單晶半導體層 113n 寬的區域。由此，可以由第一單元元件 110

利用長波長區域光發電，還可以由第二單元元件 130 利用短波長區域光發電。太陽光具有廣泛的範圍的波長帶域，所以藉由採用本發明的一種方式的結構可以高效地進行發電。也就是，頂部單元具有防止光退化等所引起的特性變動的結構，並且藉由使用單晶半導體層構成底部單元可以實現優良的光電轉換特性。此外，由於層疊波長的感度帶域不同的單元元件並在光入射一側配置短波長區域的感度高的單元元件，因此可以提高電源產生效率。

在第一單元元件 110 中，一種導電型的第一雜質半導體層 111n⁺和與所述一種導電型相反的導電型的第二雜質半導體層 115p 中的一方是 n 型半導體，而另一方是 p 型半導體。單晶半導體層 113n 由 n 型半導體、p 型半導體、n 型半導體和 i 型半導體的疊層或 p 型半導體和 i 型半導體的疊層構成。在本實施例模式中，藉由使用 n 型半導體形成包括第一雜質半導體層 111n⁺的單晶半導體層 113n，並使用 p 型半導體形成第二雜質半導體層 115p，來形成 pn 接面。此外，在第二單元元件 130 中，一種導電型的第三雜質半導體層 131n 和與所述一種導電型相反的導電型的第四雜質半導體層 135p 中的一方是 n 型半導體，而另一方是 p 型半導體。另外，非單晶半導體層 133i 的非晶結構是 i 型半導體。在本實施例模式中，藉由使用 n 型半導體形成第三雜質半導體層 131n，並使用 p 型半導體形成第四雜質半導體層 135p，來形成 pin 接面。

此外，第一單元元件 110 和第二單元元件 130 因 p 型

的第二雜質半導體層 115p 和 n 型的第三雜質半導體層 131n 接合而在接合的介面形成複合中心，且產生複合電流。

第一單元元件 110 形成使單晶半導體基板薄片化並分離表層而固定於支撐基板上的單晶半導體層 113n，然後在該單晶半導體層 113n 上形成第二雜質半導體層 115p。此外，在單晶半導體層 113n 的與第二雜質半導體層 115p 相反的面一側形成第一雜質半導體層 111n⁺。

作為單晶半導體層 113n，典型地應用單晶矽。此時，成為單晶矽層。例如，單晶半導體層 113n 可以藉由在利用離子注入法或離子摻雜法對單晶半導體基板照射由電壓加速的離子之後進行熱處理來分離單晶半導體基板的一部分而獲得。另外，也可以應用在將產生多光子吸收的雷射光束照射到單晶半導體基板之後分離單晶半導體基板的一部分的方法。

注意，在本發明說明中，“離子注入”是指對由原料氣體生成的離子進行質量分離並將其照射到物件物，來添加構成該離子的元素的方式。“離子摻雜”是指不對由原料氣體生成的離子進行質量分離地將其照射到物件物，來添加構成該離子的元素的方式。

第一雜質半導體層 111⁺是包含賦予一種導電型的雜質元素的半導體層，藉由對單晶半導體層 113n 或在薄片化之前的單晶半導體基板引入賦予一種導電型的雜質元素來形成。作為賦予一種導電型的雜質元素，使用賦予 n 型的

雜質元素或賦予 p 型的雜質元素。作為賦予 n 型的雜質元素，可以典型地舉出週期表中第 15 族元素的磷、砷或銻等。作為賦予 p 型的雜質元素，可以典型地舉出週期表中第 13 族元素的硼或鋁等。在本實施例模式中，引入賦予 n 型的雜質元素的磷來形成 n 型的第一雜質半導體層 111n⁺。

在單晶半導體層 113n 上形成的第二雜質半導體層 115p 是包含賦予與第一雜質半導體層 111n⁺相反的導電型的雜質元素的半導體層。第二雜質半導體層 115p 藉由 CVD 法等形成包含賦予一種導電型的雜質元素的微晶半導體層或非晶半導體層。或者，在單晶半導體層 113n 的與第一雜質半導體層 111n⁺相反的表面一側引入賦予一種導電型的雜質元素形成。

第二單元元件 130 在由微晶半導體形成的第三雜質半導體層 131n 上形成結晶 139 存在於非晶結構 137 中的非單晶半導體層 133i，並在該非單晶半導體層 133i 上形成第四雜質半導體層 135p。

將稀釋氣體的流量比設定為大於或等於半導體源氣體的 1 倍且低於 10 倍，較佳的設定為大於或等於 1 倍且小於或等於 6 倍而引入到反應空間，維持預定的壓力，並生成電漿，典型地生成輝光放電電漿形成非單晶半導體層 133i。由此，在放置在反應空間中的被處理體上（第三雜質半導體層 131n 上）形成膜（非單晶半導體層 131i）。藉由控制半導體源氣體的稀釋率及下層（第三雜質半導體

層 131n) 的結晶結構，第三雜質半導體層 131n 用作晶種，並向膜的形成的方向進行結晶成長。然後，可以獲得在非晶結構 137 中結晶 139 從第三雜質半導體層 131n 成長的非單晶半導體層 133i。在本發明的一種方式中，由於使結晶 139 以貫穿非單晶半導體層 133i 的方式成長，因此從成膜初期到成膜的結束不需要半導體源氣體和稀釋氣體的流量比的複雜的調節，而容易進行製造。此外，其成膜條件與非晶半導體的成膜條件相同，所以成膜速度不會極慢且生產率不會大幅度地降低。當然，與形成通常的微晶半導體膜的情況相比，其成膜速度快，並且生產率也提高。

可以利用使用稀釋氣體對半導體源氣體進行稀釋的反應氣體並採用電漿 CVD 裝置形成非單晶半導體層 133i。作為半導體源氣體，可以使用以矽烷、乙矽烷為代表的氫化矽而代替氫化矽。此外，可以使用 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 等的氫化矽或 SiF_4 等的氟化矽。稀釋氣體的代表例子是氫。除了氫之外，還可以使用選自氮、氬、氦及氖中的一種或多種稀有氣體元素作為稀釋氣體並例如對氫化矽進行稀釋來形成非單晶半導體層 133i。在進行稀釋時，將稀釋氣體（例如為氫）的流量比設定為大於或等於半導體源氣體（例如為矽烷）的 1 倍且低於 10 倍，較佳的設定為大於或等於 1 倍且小於或等於 6 倍。

此外，非單晶半導體層 133i 由 i 型半導體形成。注意，對於 i 型半導體的說明與上述實施例模式 1 同樣。

其上層形成有非單晶半導體層 133i 的第三雜質半導

體層 131n 是包含賦予一種導電型的雜質元素的半導體層，由微晶半導體，具體而言，微晶矽、微晶銻或微晶碳化矽等形成。此外，第三雜質半導體層 131n 呈現與第一單元元件 110 的第二雜質半導體層 115p 相反的導電型。在本實施例模式中，由包含賦予 n 型的雜質元素的磷的微晶矽形成第三雜質半導體層 131n。注意，關於根據本實施例模式 6 的微晶半導體的說明與上述實施例模式 1 同樣。

在非單晶半導體層 133i 上形成的第四雜質半導體層 135p 是包含賦予與第三雜質半導體層 131n 相反的導電型的雜質元素的半導體層，由微晶半導體（例如，微晶矽、微晶銻、微晶碳化矽等）或非晶半導體（非晶矽、非晶銻、非晶碳化矽等）形成。在本實施例模式中，使用包含賦予 p 型的雜質元素的硼的微晶矽形成第四雜質半導體層 135p。

藉由上述步驟，可以獲得具有單晶半導體層 113n 的第一單元元件 110 和具有在非晶結構中包括貫穿一對雜質半導體層之間的結晶的非單晶半導體層 133i 的第二單元元件 130。

第一電極 104 設置在基板 100 上。此外，在基板 100 和第一電極 104 之間設置有絕緣層 102。第二電極 142 設置在最上層的單元元件上。在此，設置在第二單元元件 130 的第四雜質半導體層 135p 上。另外，輔助電極 144 設置在第二電極 142 上。注意，在本實施例模式中，將第二電極 142 一側用作光入射面。因此，輔助電極 144 設置為

當俯視時成為梳形、梳齒形或格子形。

接著，參照圖 13A 至 16B 說明圖 12 所示的光電轉換裝置的製造方法。注意，關於根據本發明的一種方式的光電轉換裝置的製造方法，對於單晶半導體基板的薄片化應用可獲得所希望的厚度的單晶半導體層的方法，即可。在本實施例模式中，應用在單晶半導體基板中具有預定的深度處形成局部脆化的區域的脆弱層，並以該脆弱層為境界分割單晶半導體基板而薄片化的方法。

準備單晶半導體基板 112n（參照圖 13A）。

作為單晶半導體基板 112n，典型地應用單晶矽基板。另外，作為單晶半導體基板 112n，還可以應用已知的單晶半導體基板。例如，可以應用單晶銻基板、單晶矽銻基板等。另外，可以應用多晶半導體基板代替單晶半導體基板 112n，而典型地可以應用多晶矽基板。因此，在應用多晶半導體基板代替單晶半導體基板的情況下，以下的說明中的“單晶半導體”可以替換成“多晶半導體”。

對單晶半導體基板 112n 的尺寸（面積、平面形狀及厚度等）可以根據在製造光電轉換裝置的步驟中使用的裝置的規格等設定，即可。例如，作為單晶半導體基板 112n 的平面形狀，可以應用一般流通的圓形狀的基板、加工成所希望的形狀的基板。另外，作為單晶半導體基板 112n 的厚度，既可以設定為根據一般流通的 SEMI 標準的厚度，又可以設定為當從晶錠切出時適當地調節的厚度。當從晶錠切出時，藉由將切出來的單晶半導體基板的厚度設定

得厚，可以減少當進行切出時作為切割邊浪費的材料。

另外，作為單晶半導體基板 112n，較佳的使用大面積基板。作為單晶矽基板，一般流通直徑為 100mm（4 英寸）、直徑為 150mm（6 英寸）、直徑為 200mm（8 英寸）、直徑為 300mm（12 英寸）等，並且近年來直徑為 400mm（16 英寸）的大面積的基板也開始流通。另外，也期待今後進行大於或等於 16 英寸的大口徑化，並已經將直徑為 450mm（18 英寸）的大口徑化估計在內作為下一代基板。作為單晶半導體基板 112n，較佳的應用直徑大於或等於 300mm 的基板，例如較佳的應用直徑為 400mm 或直徑為 450mm 的基板。藉由謀求單晶半導體基板 112n 的大口徑化或大面積化，可以提高生產率。另外，當製造太陽能發電模組時，可以縮小因排列多個單元元件而產生的縫隙（非發電領域）的面積。

在本實施例模式中示出使用 n 型單晶矽基板作為單晶半導體基板 112n 的例子。

在離單晶半導體基板 112n 的一個表面具有預定的深度的區域中形成脆弱層 114（參照圖 13B）。

脆弱層 114 是在後面的分割步驟中單晶半導體基板 112n 被分割為單晶半導體層和單晶半導體基板的境界及其附近。考慮後面要分割的單晶半導體層的厚度決定形成脆弱層 114 的深度。

作為形成脆弱層 114 的方法，應用照射由電壓加速的離子（典型的是氫離子）的離子注入法或離子摻雜法、或

者利用多光子吸收的方法等。

在圖 13B 中示出從單晶半導體基板 112n 的一個表面一側照射由電壓加速的離子來在單晶半導體基板 112n 的具有預定的深度的區域中形成脆弱層 114 的例子。藉由如下步驟形成脆弱層 114：對單晶半導體基板 112n 照射由電壓加速的離子（典型的是氫離子），將該離子或構成離子的元素（例如，氫離子的氫）引入到單晶半導體基板 112n 中，來使單晶半導體基板 112n 的局部區域的結晶結構錯亂而脆弱化。

注意，可以採用進行質量分離的離子注入裝置或不進行質量分離的離子摻雜裝置形成脆弱層 114。

脆弱層 114 藉由控制照射的離子的加速電壓及/或傾角（tilt angle）（基板的傾斜角度）等決定形成在單晶半導體基板 112n 中的深度（在此是指從單晶半導體基板 112n 的照射表面一側到脆弱層 114 的厚度方向的深度）。因此，考慮薄片化而獲得的單晶半導體層的所希望的厚度來決定加速離子的電壓及/或傾角。

作為上述要照射的離子，較佳的利用使用包含氫的原料氣體生成的氫離子。藉由對單晶半導體基板 112n 照射氫離子，將氫引入到單晶半導體基板 112n 中，而在單晶半導體基板 112n 的具有預定的深度的區域中形成脆弱層 114。例如，藉由利用包含氫的原料氣體生成氫電漿，並且利用電壓使生成在該氫電漿中的離子加速並將其照射，可以形成脆弱層 114。另外，也可以利用由包含以氫為代

表的稀有氣體的原料氣體生成的離子代替氫或與氫一起利用該離子，來形成脆弱層 114。注意，藉由照射特定的離子，容易傾注性地使單晶半導體基板 112n 中的具有相同的深度的區域脆弱化，所以是較佳的。

例如，對單晶半導體基板 112n 照射由氫生成的離子，形成脆弱層 114。藉由調整照射的離子的加速電壓、傾角及劑量，可以在單晶半導體基板 112n 的具有預定的深度的區域中形成高濃度的氫摻雜區域的脆弱層 114。脆弱層 114 的氫摻雜濃度可以根據離子的加速電壓、傾角及劑量等而控制。在使用由氫生成的離子的情況下，較佳的使脆弱層 114 包含當換算成氫原子時其峰值大於或等於 $1 \times 10^{19} \text{ atoms/cm}^3$ 的氫。局部的氫的高濃度摻雜區域的脆弱層 114 失去結晶結構並形成微小的空洞，而成爲多孔結構。在這種脆弱層 114 中，藉由較低溫（大約小於或等於 700°C ）的熱處理使微小的空洞的體積發生變化，來可以沿脆弱層 114 或該脆弱層 114 近旁分割單晶半導體基板 112n。

注意，較佳的在單晶半導體基板 112n 的受到離子照射的面上形成保護層，以便防止單晶半導體基板 112n 受到損傷。圖 13B 示出如下例子，即在單晶半導體基板 112n 的至少一個表面上形成能夠用作保護層的絕緣層 101，並且從形成有該絕緣層 101 的面一側照射由電壓加速的離子。藉由對絕緣層 101 照射離子，並且將穿過絕緣層 101 的離子或構成離子的元素引入到單晶半導體基板 112n，而在單晶半導體基板 112n 的具有預定的深度的區域中

形成脆弱層 114。

形成氧化矽層、氮化矽層、氮氧化矽層或氧氮化矽層等的絕緣層作為絕緣層 101 即可。例如，藉由暴露於臭氧水、過氧化氫溶液或臭氧氣氛進行氧化處理，可以在單晶半導體基板 112n 表面上形成厚度為 2nm 至 5nm 左右的化學氧化物作為絕緣層 101。也可以藉由熱氧化法、氧自由基處理或氮自由基處理，在單晶半導體基板 112n 表面上形成厚度為 2nm 至 10nm 左右的絕緣層 101。另外，也可以藉由電漿 CVD 法形成厚度為 2nm 至 50nm 左右的絕緣層 101。

注意，氧氮化矽層是指如下層：在其組成中氧的含量比氮的含量多，並且在使用盧瑟福背散射光譜學法（RBS:Rutherford Backscattering Spectrometry）以及氫前方散射法（HFS:Hydrogen Forward Scattering）進行測量的情況下，在大於或等於 50 原子%且小於或等於 70 原子%的範圍包含氧，在大於或等於 0.5 原子%且小於或等於 15 原子%的範圍包含氮，在大於或等於 25 原子%且小於或等於 35 原子%的範圍包含矽，在大於或等於 0.1 原子%且小於或等於 10 原子%的範圍包含氫。另外，氮氧化矽層是指如下層：在其組成中氮的含量比氧的含量多，並且在使用 RBS 及 HFS 進行測量的情況下，在大於或等於 5 原子%且小於或等於 30 原子%的範圍包含氧，在大於或等於 20 原子%且小於或等於 55 原子%的範圍包含氮，在大於或等於 25 原子%且小於或等於 35 原子%的範圍包含矽，在大於或

等於 10 原子 % 且小於或等於 30 原子 % 的範圍包含氫。但是，當將構成氧氮化矽或氮氧化矽的原子的總計設定為 100 原子 % 時，氮、氧、矽及氫的含有比率包含在上述範圍內。

將賦予一種導電型的雜質元素引入到單晶半導體基板 112n，並在單晶半導體基板 112n 的一個表面一側形成第一雜質半導體層 111n⁺（參照圖 13C）。

第一雜質半導體層 111n⁺藉由離子摻雜法、離子注入法、熱擴散法或雷射摻雜法引入賦予一種導電型的雜質元素而形成。另外，第一雜質半導體層 111n⁺形成在後面分割單晶半導體基板 112n 而成為單晶半導體層的表面一側（與單晶半導體層的分割表面相反一側的表面一側）。

在本實施例模式中示出引入賦予 n 型的雜質元素（例如為磷）形成 n 型的第一雜質半導體層 111n⁺的例子。例如，使用不對所生成的離子進行質量分離而利用電壓加速來將離子流照射到基板的離子摻雜裝置，並以磷化氫（PH₃）為原料氣體引入磷。此時，也可以對包含磷等的賦予一種導電型的雜質元素的原料氣體添加氫或氮。若使用離子摻雜裝置，則可以增大離子束的照射面積，而可以當單晶半導體基板 112n 的面積為對角超過 300mm 的尺寸時也高效地進行處理。例如，藉由形成其長邊的長度超過 300mm 的線狀離子束，並從單晶半導體基板 112n 的一端到另一端照射該線狀離子束而進行處理，而可以以均勻的深度形成第一雜質半導體層 111n⁺。

從形成有絕緣層 101 的面一側到單晶半導體基板 112n 引入 n 型雜質元素（例如為磷），並且在單晶半導體基板 112n 的一個表面一側形成 n 型的第一雜質半導體層 111n⁺。n 型雜質元素穿過絕緣層 101 引入到單晶半導體基板 112n，並且在與絕緣層 101 接觸的表面一側形成第一雜質半導體層 111n⁺。在形成第一雜質半導體層 111n⁺之後，去除不需要的絕緣層 101。當藉由熱擴散法等形成第一雜質半導體層 111n⁺時，在形成脆弱層 114 之後去除絕緣層 101，即可。

注意，在使用 n 型單晶半導體基板 112n 的情況下，藉由引入 n 型雜質元素，形成相對於單晶半導體基板 112n 高濃度 n 型區域的第一雜質半導體層 111n⁺。為了與 n 型及 n 區域等區別，將高濃度 n 型區域也表示為 n⁺型及 n⁺區域。同樣地，在使用 p 型半導體基板作為單晶半導體基板 112n，並引入 p 型雜質元素形成第一雜質半導體層 111n⁺的情況下，將第一雜質半導體層 111n⁺也表示為 p⁺型及 p⁺區域。

在單晶半導體基板 112n 的形成有第一雜質半導體層 111n⁺的表面上形成第一電極 104（參照圖 14A）。

作為第一電極 104，例如使用銅、鋁、鈦、鉬、鎢、鉭、鉻或鎳等的金屬材料。藉由使用這種金屬材料並採用蒸鍍法或濺射法形成大於或等於 100nm 厚的第一電極 104。注意，當在形成有第一雜質半導體層 111n⁺的單晶半導體基板 112n 的表面上形成有自然氧化層等時，在去除它

之後形成第一電極 104。此外，當如在本實施例模式中後面所述那樣，利用熱處理使單晶半導體基板 112n 薄片化時，使用具有可耐受該熱處理的耐熱性的材料形成第一電極 104。例如，需要後面要固定的基板 100 的應變點溫度左右的耐熱性。

第一電極 104 也可以採用金屬材料和金屬材料的氮化物的疊層結構。例如，作為第一電極 104，形成如下疊層結構：氮化鉬層和銅層；氮化鉬層和鋁層；氮化鉬層和鎢層；氮化鈦層和鈦層；或氮化鎢層和鎢層等。注意，較佳的從與單晶半導體基板 112n（第一雜質半導體層 111n⁺）接觸的面一側層疊氮化物層及金屬材料層形成第一電極 104。藉由形成氮化物層，提高金屬材料層和單晶半導體基板 112n 的緊密性，結果，使第一電極 104 和單晶半導體基板 112n 的緊密性優良。

將第一電極 104 的表面的平均表面粗糙度（Ra 值）設定小於或等於 0.5nm，較佳的小於或等於 0.3nm。當然，越降低 Ra 值越佳。藉由使第一電極 104 的表面的平滑性優良，後面可以優良地貼合到基板 100。注意，本發明說明中的平均表面粗糙度（Ra 值）是指將 JIS B0601 所定義的中心線平均粗糙度擴大為三維以使它能夠應用於平面的平均表面粗糙度。

在第一電極 104 上形成絕緣層 102（參照圖 14B）。

作為絕緣層 102，可以形成單層結構或兩層以上的疊層結構，但是，較佳的是，後面要貼合於基板 100 而形成

接合的面（接合面）的平滑性優良，更佳的是，具有親水性。具體而言，藉由形成接合面的平均表面粗糙度（Ra 值）小於或等於 0.5nm ，較佳的小於或等於 0.3nm 的絕緣層 102，可以優良地進行與基板 100 的貼合。無須置言，平均表面粗糙度（Ra 值）越小越好。

例如，作為形成絕緣層 102 的接合面的層，藉由電漿 CVD 法、光 CVD 法或熱 CVD 法（還包括減壓 CVD 法、常壓 CVD 法）等的 CVD 法形成氧化矽層、氮化矽層、氧氮化矽層或氮氧化矽層等。藉由採用電漿 CVD 法形成絕緣層 102，可以形成具有優良的平滑性的層，所以是較佳的。

具體而言，作為具有平滑性並可形成親水性表面的層，較佳的採用藉由使用有機矽烷氣體並採用電漿 CVD 法形成的氧化矽層。藉由使用這種氧化矽層，可以獲得與基板的牢固的接合。作為有機矽烷氣體，可以使用四乙氧基矽烷（TEOS：化學式 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）、四甲基矽烷（TMS：化學式 $\text{Si}(\text{CH}_3)_4$ ）、四甲基環四矽氧烷（TMCTS）、八甲基環四矽氧烷（OMCTS）、六甲基二矽氮烷（HMDS）、三乙氧基矽烷（ $\text{SiH}(\text{OC}_2\text{H}_5)_3$ ）、三二甲基氨基矽烷（ $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ）等的含矽化合物。

此外，作為具有平滑性並可形成親水性表面的層，還可以使用藉由使用矽烷、乙矽烷、或丙矽烷等的矽烷氣體並採用電漿 CVD 法來形成的氧化矽、氧氮化矽、氮化矽、氮氧化矽。例如，作為形成絕緣層 102 的接合面的層，

可以應用將矽烷和氮用作原料氣體並採用電漿 CVD 法來形成的氮化矽層。注意，還可以對所述矽烷和氮的原料氣體添加氫，並且，也可以將一氧化二氮添加到原料氣體來形成氮氧化矽層。

在任何情況下，只要是如下絕緣層就可以應用而不局限於包含矽的絕緣層，該絕緣層的接合面具有平滑性，具體地，具有接合面的平均表面粗糙度（Ra 值）小於或等於 0.5nm，較佳的小於或等於 0.3nm 的平滑性。注意，在絕緣層 102 採用疊層結構的情況下，除了形成接合面的層之外不局限於此。此外，在本實施例模式中，需要將絕緣層 102 的成膜溫度設定為形成在單晶半導體基板 112n 中的脆弱層 114 不變化的溫度，較佳的設定為小於或等於 350℃ 的成膜溫度。

作為絕緣層 102 的一例，形成從第一電極 104 一側層疊 50nm 厚的氧氮化矽層、50nm 厚的氮氧化矽層及 50nm 厚的氧化矽層的疊層結構。可以藉由電漿 CVD 法形成形成絕緣層 102 的疊層結構。在上述情況下成為接合面的氧化矽層的成膜之後的表面的 Ra 值小於或等於 0.4nm，較佳的小於或等於 0.3nm，例如將 TEOS 用作原料氣體並採用電漿 CVD 法形成。此外，藉由絕緣層 102 包括包含氮的矽絕緣層，具體而言，氮化矽層或氮氧化矽層，可以防止來自後面要貼合的基板 100 的雜質擴散。

使單晶半導體基板 112n 的一個表面一側和基板 100 的一個表面一側相對而重疊並貼合（參照圖 14C）。

作為基板 100，只要是可耐受根據本發明的一種方式的光電轉換裝置的製造製程的基板就沒有特別的限制，例如使用具有絕緣表面的基板或絕緣基板。具體而言，可舉出在電子工業中使用的各種玻璃基板諸如鋁矽酸鹽玻璃、鋁硼矽酸鹽玻璃、鋇硼矽酸鹽玻璃、石英基板、陶瓷基板或藍寶石基板等。當使用能夠大面積化且廉價的玻璃基板時，可以實現低成本化和生產率的提高，所以是較佳的。

較佳的，在貼合單晶半導體基板 112n 和基板 100 之前對單晶半導體基板 112n 一側及基板 100 一側的接合面進行充分的清潔。這是為了防止因存在於接合面的微小的塵土等的微粒而產生貼合不良。例如，較佳的、藉由使用頻率為 100kHz 至 2MHz 的超聲波和純水的超聲波清洗、兆頻超聲波清洗或使用氮、乾燥空氣和純水的兩個流體清洗（two fluid cleaning）等，對接合面進行清洗而清潔化。注意，也可以對用於清洗的純水添加二氧化碳等並將電阻率降低到小於或等於 $5\text{M}\Omega\text{cm}$ ，來防止產生靜電。

使單晶半導體基板 112n 一側的接合面和基板 100 一側的接合面接觸並藉由使範德華力(van der Waals force)或氫鍵起作用形成接合。在圖 14C 中，使形成在單晶半導體基板 112n 上的絕緣層 102 的表面和基板 100 的一個表面接觸而接合。例如，藉由推壓重疊了的單晶半導體基板 112n 和基板 100 的一部分，可以在接合面的整個區域中使範德華力或氫鍵展開。在接合面的一方或雙方具有親水表面的情況下，羥基、水分子用作粘合劑，在後面的熱處理

中水分子擴散，殘留成分形成矽烷醇基（ Si-OH ），而由氫鍵形成接合。再者，藉由使氫脫離來形成矽氧烷鍵（ O-Si-O ），該接合部成為共價鍵，而實現更牢固的接合。

單晶半導體基板 112n 一側的接合面和基板 100 一側的接合面的平均表面粗糙度（ R_a 值）分別小於或等於 0.5nm ，較佳的小於或等於 0.3nm 。此外，單晶半導體基板 112n 一側的接合面和基板 100 一側的接合面的平均表面粗糙度（ R_a 值）的總計小於或等於 0.7nm ，較佳的小於或等於 0.6nm ，更佳的小於或等於 0.4nm 。再者，單晶半導體基板 112n 一側的接合面和基板 100 一側的接合面的相對於純水的接觸角分別小於或等於 20° ，較佳的小於或等於 10° ，更佳的小於或等於 5° 。單晶半導體基板 112n 一側的接合面和基板 100 一側的接合面的相對於純水的接觸角的總計小於或等於 30° ，較佳的小於或等於 20° ，更佳的小於或等於 10° 。當接合面滿足這些條件時，可以進行優良的貼合，而可以形成更牢固的接合。

注意，也可以在對接合面照射原子束或離子束，或對接合面進行電漿處理或自由基處理之後，進行貼合。可以藉由進行上述那樣的處理，使接合面活化，從而可以進行優良的貼合。例如，既可以照射氬等惰性氣體中性原子束或惰性氣體離子束來使接合面活化，又可以藉由將氧電漿、氮電漿、氧自由基或氮自由基暴露於接合面來進行活化。藉由謀求接合面的活化，絕緣層和玻璃基板等的以不同的材料為主要成分的基體也可以藉由低溫（例如小於或等

於 400℃) 處理形成接合。另外，也可以藉由使用含臭氧水、含氧水、含氫水、或純水等對接合面進行處理，可以使接合面具有親水性並增加該接合面的羥基，從而也可以形成牢固的接合。

在將單晶半導體基板 112n 和基板 100 貼合之後，較佳的進行熱處理及/或加壓處理。藉由進行熱處理及/或加壓處理可以提高接合強度。當進行熱處理時，其溫度範圍小於或等於基板 100 的應變點溫度，且是不使形成在單晶半導體基板 112n 中的脆弱層 114 的體積變化的溫度，較佳的大於或等於 200℃ 且低於 410℃。較佳的在進行貼合的裝置中或地方連續地進行該熱處理。在進行加壓處理的情況下，考慮基板 100 及單晶半導體基板 112n 的耐壓性而以在垂直於接合面的方向上施加壓力的方式進行處理。此外，也可以與提高接合強度的熱處理連續地進行熱處理，來以後面所述的脆弱層 114 為境界分割單晶半導體基板 112n。

另外，也可以在基板 100 一側形成絕緣層如氧化矽層、氮化矽層、氧氮化矽層或氮氧化矽層等，且隔著該絕緣層地貼合於單晶半導體基板 112n。例如，也可以將形成在基板 100 一側的絕緣層和形成在單晶半導體基板 112n 一側的絕緣層 102 用作接合面而貼合。

使單晶半導體基板 112n 薄片化，分離表層，來形成固定於基板 100 上的單晶半導體層 113n (參照圖 15A)。

在像本實施例模式那樣地形成脆弱層 114 的情況下，

可以藉由熱處理分割單晶半導體基板 112n。藉由採用加熱爐或使用高頻產生裝置的利用微波等的高頻的介電加熱等進行熱處理。用來分割單晶半導體基板 112n 的較佳的熱處理溫度大於或等於 410℃ 且低於單晶半導體基板 112n 的應變點溫度及基板 100 的應變點溫度。藉由進行大於或等於 410℃ 的熱處理，在形成在脆弱層 114 的微小的空洞中產生體積變化，並可以以脆弱層 114 或脆弱層 114 的近旁為境界分割單晶半導體基板 112n。

此外，也可以採用以雷射光束的照射或燈的照射等為代表的快速熱退火（RTA；Rapid Thermal Annealing）進行熱處理。當進行快速熱退火處理時，可以加熱到稍微高於單晶半導體基板 112n 的應變點及基板 100 的應變點的溫度。

注意，分離的單晶半導體層 113n 的與第一電極 104 接觸的表面一側形成有第一雜質半導體層 111n⁺。藉由當上述分割之際的熱處理，可以使第一雜質半導體層 111n⁺ 所包含的雜質元素活化。

藉由以脆弱層 114 為境界分割單晶半導體基板 112n，可以從該單晶半導體基板 112n 分離單晶半導體層 113n。此時，可以獲得從單晶半導體基板 112n 分離單晶半導體層 113n 的單晶半導體基板 117。分離的單晶半導體基板 117 在進行再生處理之後可以重複利用。單晶半導體基板 117 既可以用作製造光電轉換裝置的單晶半導體基板，又可以用於其他用途。藉由反復作為用於分離單晶半導體層

113n 的單晶半導體基板利用單晶半導體基板 117 的週期，也可以利用一個成為原料的單晶半導體基板製造出多個光電轉換裝置。

此外，藉由以脆弱層 114 為境界分割單晶半導體基板 112n，有時在薄片化了的單晶半導體層 113n 的分割面（分離面）上產生凹凸。分割面的凹凸可以反映於要層疊在單晶半導體層 113n 上的層，且完成的光電轉換裝置的光入射面可以採用凹凸結構。形成在光入射面一側的凹凸可以用作表面紋理（surface texture），並還可以提高光的吸收率。如上所述，藉由照射由電壓加速的離子並利用熱處理分割，可以不進行化學蝕刻等地形成表面紋理結構。因此，可以一邊謀求成本的縮減及步驟的縮短，一邊實現光電轉換效率的提高。

另外，也可以在形成固定於基板 100 上的單晶半導體層 113n 之後，藉由進行熱處理或雷射處理謀求單晶半導體層 113n 的結晶性恢復及損傷恢復。較佳的利用加熱爐、RTA 等以與上述用來分割的熱處理相比高溫度或長時間進行熱處理。當然，以不超過基板 100 的應變點左右的溫度進行。此外，作為雷射處理的光源（雷射振盪器），使用以 YAG 雷射器及 YVO₄ 雷射器為代表的固體雷射器的第二諧波（532nm）、第三諧波（355nm）或第四諧波（266nm）、以及受激準分子雷射器（XeCl（308nm）、KrF（248nm）、ArF（193nm））。例如，藉由將 YAG 雷射器的第二諧波的波長為 532nm 的雷射光束照射到單晶半導

體層 113n，恢復單晶半導體層 113n 的結晶性。藉由對單晶半導體層 113n 進行熱處理或雷射處理，可以謀求因形成脆弱層 114 或分割單晶半導體基板 112n 而損害的結晶性的恢復及損傷的恢復。

此外，也可以在使單晶半導體基板薄片化之後，利用固相成長（固相外延成長）或氣相成長（氣相外延成長）等的外延成長技術來謀求單晶半導體層 113n 的厚膜化。藉由利用外延成長技術，可以使薄片化而形成的單晶半導體層的厚度減薄。結果，可以將單晶半導體層分離的單晶半導體基板殘留得厚，還可以增加反復利用的次數。因此，可以有效地利用半導體基板並有助於省資源化。

例如，可以在薄片化而形成的單晶半導體層上形成非單晶半導體層之後，藉由熱處理進行固相成長來使單晶半導體層 113n 厚膜化。此外，在薄片化而形成的單晶半導體層上使用利用氫等的稀釋氣體對半導體源氣體進行稀釋的反應氣體並採用電漿 CVD 法形成半導體層，從而可以在該半導體層的形成的同時進行氣相成長來使單晶半導體層 113n 厚膜化。除此之外，可以在薄片化而形成的單晶半導體層上將結晶性高的第一半導體層（例如為以微晶半導體的成膜條件形成的半導體層）形成得薄，並將其結晶性比該第一半導體層低的第二半導體層（例如為其成膜速度比第一半導體層快的半導體層）形成得厚，然後藉由熱處理進行固相成長來使單晶半導體層 113n 厚膜化。注意，上述結晶性高的第一半導體層所受到的薄片化而形成的

單晶半導體層的結晶性的影響大，並會進行氣相成長。但是，其結晶性不局限於單晶，只要在後面要形成的結晶性低的第二半導體層的關係中具有高結晶性就行。

注意，在很多情況下，在薄片化而形成的單晶半導體層上利用外延成長而厚膜化的區域除非對厚膜化時的反應氣體添加賦予一種導電型的雜質元素，否則不受到成為晶種的區域所呈現的導電型的影響。在此情況下，圖 15A 的單晶半導體層 113n 採用在 n 型的單晶半導體區域上層疊 i 型的單晶半導體區域的結構。此外，藉由使用添加賦予一種導電型的雜質元素的反應氣體，可以將外延成長的區域成為 n 型半導體或 p 型半導體。例如，圖 15A 的單晶半導體層 113n 採用在 n 型的單晶半導體區域上層疊 p 型的單晶半導體區域的結構。

在單晶半導體層 113n 上形成第二雜質半導體層 115p（參照圖 15B）。

第二雜質半導體層 115p 藉由 CVD 法等形式形成包含賦予與所述第一雜質半導體層 $111n^+$ 相反的導電型的雜質元素的半導體層。或者，也可以藉由離子摻雜法、離子注入法或雷射摻雜法，對單晶半導體層 113n 的表面一側（單晶半導體層 113n 的分割面一側）引入賦予一種導電型的雜質元素（賦予與第一雜質半導體層 $111n^+$ 相反的導電型的雜質元素）形成第二雜質半導體層 115p。

在本實施例模式中，為了形成 n 型的第一雜質半導體層 $111n^+$ ，藉由電漿 CVD 法形成包含賦予 p 型的雜質元素

(例如為硼)的半導體層並形成 p 型的第二雜質半導體層 115p。例如，在此，對包含半導體源氣體(例如為矽烷)及稀釋氣體(例如為氫)的反應氣體添加包含賦予 p 型的雜質元素的氣體的摻雜氣體(例如為乙硼烷)來形成第二雜質半導體層 115p。

在電漿 CVD 裝置的反應室中，對包含矽烷及氫的反應氣體添加包含硼的摻雜氣體(例如為乙硼烷)來藉由輝光放電電漿形成第二雜質半導體層 115p。藉由施加大於或等於 1MHz 且小於或等於 20MHz，典型的是 13.56MHz 的高頻電力或大於 30MHz 至 300MHz 左右的 VHF 帶的高頻電力，典型的是 27.12MHz、60MHz，進行輝光放電電漿的生成。將基板的加熱溫度設定為大於或等於 100℃ 且小於或等於 300℃，較佳的設定為大於或等於 120℃ 且小於或等於 220℃。藉由改變各種氣體的流量、施加的電力等的成膜條件，可以形成微晶半導體或非晶半導體。另外，藉由使用包含賦予 n 型的雜質元素的摻雜氣體代替上述包含硼的摻雜氣體，可以形成 n 型半導體層。

注意，在形成第二雜質半導體層 115p 之前，去除形成在單晶半導體層 113n 上的自然氧化層等的與半導體不同的材料層。可以藉由使用氫氟酸的濕蝕刻或乾蝕刻去除自然氧化層。此外，當形成第二雜質半導體層 115p 之際，在引入半導體源氣體之前，使用氫和稀有氣體的混合氣體例如氫和氬的混合氣體或氫、氮和氬的混合氣體進行電漿處理以去除自然氧化層及大氣氣氛元素(氧、氮或碳)

據此，形成第一單元元件 110。第一單元元件 110 的進行光電轉換的主要部分由單晶半導體層形成。

在第二雜質半導體層 115p 上形成第三雜質半導體層 131n、非單晶半導體層 133i 及第四雜質半導體層 135p（參照圖 15C）。

第三雜質半導體層 131n 藉由 CVD 法等形成包含賦予與所述第二雜質半導體層 115p 相反的導電型的雜質元素的半導體層。在本實施例模式中，藉由電漿 CVD 法形成包含賦予 n 型的雜質元素（例如為磷）的微晶半導體層，來形成 n 型的第三雜質半導體層 131n。

如上所述，將稀釋氣體的流量比設定為大於或等於半導體源氣體的 1 倍且低於 10 倍，較佳的設定為大於或等於 1 倍且小於或等於 6 倍而引入到反應空間，維持預定的壓力，並生成電漿，典型地生成輝光放電電漿，從而在第三雜質半導體層 131n 上形成非單晶半導體層 133i。藉由控制半導體源氣體的稀釋量形成膜，可以形成在非晶結構 137 中結晶 139 從第三雜質半導體層 131n 成長的非單晶半導體層 133i。

第四雜質半導體層 135p 藉由 CVD 法等形成包含賦予與所述第三雜質半導體層 131n 相反的導電型的雜質元素的半導體層。在本實施例模式中，藉由電漿 CVD 法形成包含賦予 p 型的雜質元素（例如為硼）的微晶半導體層，來形成 p 型的第四雜質半導體層 135p。

據此，形成第二單元元件 130。第二單元元件 130 的進行光電轉換的主要部分由在非晶結構中包括在厚度方向上連續地存在而貫穿的結晶的非單晶半導體層形成。

在第四雜質半導體層 135p 上形成第二電極 142（參照圖 16A）。

在本實施例模式中，將第二電極 142 一側用作光入射面，所以使用透明導電材料並採用濺射法或真空蒸鍍法形成第二電極 142。作為透明導電材料，使用氧化銦·錫合金、氧化鋅、氧化錫、氧化銦·氧化鋅合金等的氧化物金屬。此外，也可以使用導電高分子材料代替氧化物金屬等的透明導電材料。作為導電高分子材料，可以使用 π 電子共軛類導電高分子。例如，可以舉出聚苯胺及 / 或其衍生物、聚吡咯及 / 或其衍生物、聚噻吩及 / 或其衍生物、或者由這些中的兩種以上構成的共聚物等。在使用導電高分子材料的情況下，使導電高分子溶解於溶劑並藉由濕法如塗布法、塗敷法、液滴噴射法或印刷法等形成第二電極 142。

注意，較佳的使用蔭罩（shadow mask）等選擇性地形成第二電極 142，以能夠用作使第一電極 104 的一部分露出的蝕刻用掩模。

對設置在第一電極 104 上的第一單元元件 110 及第二單元元件 130 選擇性地進行蝕刻來使第一電極 104 的一部分露出。然後，形成與第二電極 142 連接的輔助電極 144（參照圖 16B）。

在本實施例模式中，以第二電極 142 為掩模對第一單

元元件 110 及第二單元元件 130 進行蝕刻來使第一電極 104 的一部分露出。以獲得充分高的第一電極 104 和層疊在該第一電極 104 上的層（單晶半導體層 113n、第二雜質半導體層 115p、第三雜質半導體層 131n、非單晶半導體層 133i 及第四雜質半導體層 135p）的蝕刻選擇比的條件進行上述蝕刻，即可。例如，藉由使用 NF_3 、 SF_6 等的氟類氣體的乾蝕刻，可以對第一單元元件 110 及第二單元元件 130 進行蝕刻。注意，在本實施例模式中示出將第二電極 142 用作掩模的例子，不需要新的蝕刻用掩模。當然，也可以使用抗蝕劑或絕緣層形成掩模。

將第二電極 142 一側用作光入射面，所以選擇性地形成輔助電極 144 以能夠從第二電極 142 一側吸收光。注意，對於輔助電極 144 的形狀沒有限制，但是覆蓋光入射面的面積儘量小，例如，較佳的形成為當俯視時成為格子形、梳形、或梳齒形。使用鎳、鋁、銀、鉛錫（焊錫）等並採用印刷法等形成輔助電極 144。例如，使用鎳膏、銀膏並採用絲網印刷法形成輔助電極 144。

在使用導電膏並採用絲網印刷法形成電極的情況下，其厚度會為幾 μm 至幾百 μm 左右。但是，圖 16B 及圖 12 是示意圖而不一定圖示實際上的尺寸。

據此，可以形成圖 12 所示的疊層型光電轉換裝置。

注意，也可以在形成輔助電極 144 的步驟中形成與第一電極 104 接觸的輔助電極。實施者可以適當地決定與第二電極 142 連接的輔助電極 144 和與第一電極 104 連接的

輔助電極的有無及形狀。此外，藉由形成輔助電極，連接電極的自由度提高，從而可以容易製造串聯連接的整合型光電轉換裝置模組等。

此外，也可以在第二電極 142 上形成用作反射防止層的鈍化層。例如，形成氮化矽層、氮氧化矽層或氟化鎂層等，即可。藉由形成用作反射防止層的鈍化層，可以減少光入射面的反射。

此外，在本實施例模式中示出了第一雜質半導體層 111n⁺、單晶半導體層 113n 及第三雜質半導體層 131n 為 n 型半導體，且第二雜質半導體層 115p 及第四雜質半導體層 135p 為 p 型半導體的例子，但是也可以交換 n 型半導體和 p 型半導體而形成。

在本實施例模式中，示出了在第一單元元件 110 上形成第二單元元件 130 的例子，該第二單元元件 130 具有在膜的厚度方向上貫穿的結晶存在於非晶結構中的非單晶半導體層。但是，還可以在第二單元元件 130 上層疊具有非單晶半導體層的單元元件。在此情況下，較佳的是，在半導體層中結晶所占的比例越靠近於光入射一側越小。這是因為如下緣故：結晶的比例越小，非晶結構的支配性越高，且適應於短波長區域光的吸收。

注意，對於根據本發明的半導體層的形成，可以使用上述實施例模式 1 中的圖 3、圖 4 所示的電漿 CVD 裝置。具體的說明與上述實施例模式 1 同樣。在本實施例模式中，可以在如圖 3、圖 4 所示那樣的結構的電漿 CVD 裝置的

反應室（反應空間）中引入反應氣體生成電漿來形成第二雜質半導體層 115p 至第四雜質半導體層 135p。

示出形成第二雜質半導體層 115p 至第四雜質半導體層 135p 的一例。首先，對搬入有作為被處理體的直到單晶半導體層 113n 形成的基板 100 的反應室（1）引入第一反應氣體生成電漿，在單晶半導體層 113n 上形成第二雜質半導體層 115p（p 型半導體層）。接著，不暴露於大氣地從反應室（1）搬出基板 100，將該基板 100 移動到反應室（2），對該反應室（2）引入第二反應氣體生成電漿，在第二雜質半導體層 115p 上形成第三雜質半導體層 131n（n 型半導體層）。接著，不暴露於大氣地從反應室（2）搬出基板 100，將該基板 100 移動到反應室（3），對該反應室（3）引入第三反應氣體生成電漿，在第三雜質半導體層 131n 上形成非單晶半導體層 133i（i 型半導體層）。然後，不暴露於大氣地從反應室（3）搬出基板 100，將該基板 100 移動到反應室（1），對該反應室（1）引入第四反應氣體生成電漿，在非單晶半導體層 133i 上形成第四雜質半導體層 135p（p 型半導體層）。

注意，本實施例模式可以與其他實施例模式適當地組合。

實施例模式 7

在本實施例模式中，說明與上述實施例模式不同的光電轉換裝置的製造方法。

在上述實施例模式 6 中參照圖 13B 至圖 14B 說明如下例子：（1）在單晶半導體基板 112n 的一個表面上形成絕緣層 101，在單晶半導體基板 112n 的具有預定的深度的區域中形成脆弱層 114。再者，在從形成有絕緣層 101 的面一側引入賦予一種導電型的雜質元素形成第一雜質半導體層 $111n^+$ 之後，去除絕緣層 101 並層疊形成第一電極 104、絕緣層 102。

在此，脆弱層 114、第一雜質半導體層 $111n^+$ 、第一電極 104 及絕緣層 102 的形成順序及形成方法不僅是一個，至少可以舉出如下（2）至（4）。

（2）在單晶半導體基板的一個表面上形成絕緣層，從形成有該絕緣層的面一側引入賦予一種導電型的雜質元素形成第一雜質半導體層 $111n^+$ ，在單晶半導體基板的具有預定的深度的區域中形成脆弱層。在單晶半導體基板上去除絕緣層的表面上形成第一電極和絕緣層。

（3）在單晶半導體基板的一個表面上形成第一電極，在單晶半導體基板的具有預定的深度的區域中形成脆弱層。從形成有第一電極的面一側引入賦予一種導電型的雜質元素形成第一雜質半導體層，在第一電極上形成絕緣層。

（4）在單晶半導體基板的一個表面上形成第一電極，從形成有該第一電極的面一側引入賦予一種導電型的雜質元素形成第一雜質半導體層，在單晶半導體基板的具有預定的深度的區域中形成脆弱層。在第一電極上形成絕緣

層。

如上所述，根據本發明的一種方式的光電轉換裝置的製造順序不局限於一個而實施者可以適當地決定。

注意，本實施例模式可以與其他實施例模式適當地組合。

實施例模式 8

在本實施例模式中示出與上述實施例模式不同的結構的光電轉換裝置。具體而言，示出如下例子：在一種導電型的雜質半導體層和非單晶半導體層的接合部形成具有與所述一種導電型的雜質半導體層相同的導電型的低濃度的雜質半導體層。

圖 17A 至 17C 示出層疊有兩個單元元件的串聯型光電轉換裝置。在圖 17A 中，從隔著絕緣層 102 形成有第一電極 104 的基板 100 一側配置有第一單元元件 110、第二單元元件 130 及第二電極 142。在第一單元元件 110 中，從與第一電極 104 接觸的一側配置有形成有第一雜質半導體層 $111n^+$ 的單晶半導體層 113n 及第二雜質半導體層 115p。在第二單元元件 130 中，從與第一單元元件 110 的第二雜質半導體層 115p 接觸的一側配置有第三雜質半導體層 131n、低濃度雜質半導體層 $132n^-$ 、具有在膜的形成方向上貫穿的結晶的非單晶半導體層 133i 及第四雜質半導體層 135p。注意，在此不圖示輔助電極 144。

在構成第二單元元件 130 的第三雜質半導體層 131n

和非單晶半導體層 133i 之間設置低濃度雜質半導體層 132n⁻。低濃度雜質半導體層 132n⁻是包含賦予與第三雜質半導體層 131n 相同的導電型的雜質元素且其雜質濃度比第三雜質半導體層 131n 低的半導體層。

在一種導電型雜質半導體層和 i 型半導體層的接合部具有與所述一種導電型雜質半導體層相同的導電型的低濃度的雜質半導體層，從而改善半導體接合介面的載流子傳輸性。例如，在圖 17A 中，從第一電極 104 一側配置為 n⁺npnn⁻ip（或 n⁺nipnn⁻ip）。在構成在非單晶半導體層中進行光電轉換的主要部分的第二單元元件 130 中，因 n⁻的存在而改善載流子傳輸性，並可以有助於高效化。此外，將低濃度的雜質半導體層中的雜質濃度採用從一種導電型雜質半導體層到 i 型半導體層樓梯狀地減少或連續地減少的分佈，從而進一步改善載流子傳輸性。此外，藉由設置低濃度雜質半導體層，介面能級密度減少且擴散電位提高，因此光電轉換裝置的開路電壓提高。注意，使用微晶半導體，典型地使用微晶矽形成低濃度雜質半導體層，即可。

圖 17B 示出一個例子，其中從隔著絕緣層 102 形成有第一電極 104 的基板 100 一側配置有第一單元元件 110、第二單元元件 130 和第二電極 142，該第一單元元件 110 層疊有形成有第一雜質半導體層 111n⁺的單晶半導體層 113n 及第二雜質半導體層 115p，該第二單元元件 130 層疊有第三雜質半導體層 131n、非單晶半導體層 133i、低

濃度雜質半導體層 134p⁻及第四雜質半導體層 135p。注意，在此不圖示輔助電極 144。

低濃度雜質半導體層 134p⁻是包含賦予與第四雜質半導體層 135p 相同的導電型的雜質元素且其雜質濃度比第四雜質半導體層 135p 低的半導體層。例如，在圖 17B 中，從第一電極 104 一側配置為 n⁺npnip⁻p (或 n⁺nipnip⁻p)。在第二單元元件 130 中，因 p⁻的存在而改善載流子傳輸性。

此外，圖 17C 示出一個例子，其中從隔著絕緣層 102 形成有第一電極 104 的基板 100 一側配置有第一單元元件 110、第二單元元件 130 和第二電極 142，該第一單元元件 110 層疊有形成有第一雜質半導體層 111n⁺的單晶半導體層 113n 及第二雜質半導體層 115p，該第二單元元件 130 層疊有第三雜質半導體層 131n、低濃度雜質半導體層 132n⁻、非單晶半導體層 133i、低濃度雜質半導體層 134p⁻及第四雜質半導體層 135p。例如，在圖 17C 中，從第一電極 104 一側配置為 n⁺npnn⁻ip⁻p (n⁺nipnn⁻ip⁻p)。在第二單元元件 130 中，因 n⁻及 p⁻的存在而改善載流子傳輸性。

注意，在本實施例模式中說明串聯型光電轉換裝置，但是也可以應用於在第二單元元件 130 上層疊進行光電轉換的主要部分的能隙比第二單元元件 130 窄的單元的堆疊型光電轉換裝置。

注意，本實施例模式可以與其他實施例模式適當地組

合。

實施例模式 9

在本實施例模式中，說明一種整合型光電轉換裝置的例子，其中在相同的基板上形成多個光電轉換單元，並且將該多個光電轉換單元串聯連接並使光電轉換裝置整合化。下面，參照俯視圖及截面圖進行說明。

在圖 18 所示的俯視圖中，在相同的基板 1000 上設置有受到元件分離的多個底部單元 $B_1 \cdots B_n$ 。底部單元 $B_1 \cdots B_n$ 是具有使單晶半導體基板薄片化並固定到基板的單晶半導體層的單元。

圖 18 示出多個長條形的底部單元被設置為條形的例子的俯視圖。藉由使預先加工為能夠分離成所希望的形狀及個數的單晶半導體基板薄片化並在基板 1000 上固定單晶半導體層，可以形成這種底部單元 $B_1 \cdots B_n$ 。在底部單元 $B_1 \cdots B_n$ 和基板 1000 之間設置電極。

圖 21A 至 21D 示出受到形成元件分離了的多個底部單元的一例的截面圖。圖 21A 至 21D 對應於沿圖 18 的虛線 XY 截斷的截面。在此，使用設置在基板 1000 上的多個底部單元 $B_1 \cdots B_n$ 中的相鄰的底部單元 B_2 及底部單元 B_3 來進行說明。

在單晶半導體基板 1100 上層疊形成第一電極層 1004 及絕緣層 1002，並在單晶半導體基板 1100 的具有預定的深度的區域中形成脆弱層 1014（參照圖 21A）。在第一電

極層 1004 上設置絕緣層 1002，以使接合面的平滑性為良好而容易貼合於基板。注意，雖然不圖示，在單晶半導體基板 1100 的與第一電極層 1004 接觸的一側形成一種導電型的第一雜質半導體層。

從層疊形成有第一電極層 1004 及絕緣層 1002 的一側選擇性地蝕刻單晶半導體基板 1100，以形成為所希望的形狀（參照圖 21B）。蝕刻單晶半導體基板 1100 來形成槽，並形成具有所希望的形狀及面積的凸部。在此，在圖 18 所示的長條形的形狀中形成凸部。下面，選擇性地蝕刻被處理體來形成槽也稱為“槽加工”。

當槽加工之際，利用掩模選擇性地覆蓋需要殘留的區域進行蝕刻。此外，較佳的是，從絕緣層 1002 一側比形成有脆弱層 1014 的深度深地蝕刻。藉由比脆弱層 1014 深地蝕刻進行槽加工，可以使凸部薄片化並將分割為多個的單晶半導體層容易貼合於基板 1000。

藉由光微影法及蝕刻法進行槽加工，即可。藉由光微影法形成抗蝕劑掩模，藉由乾蝕刻及濕蝕刻對抗蝕劑掩模之下方的單晶半導體基板 1100 進行蝕刻。此外，由於槽加工，抗蝕劑掩模之下的絕緣層 1002 及第一電極層 1004 受到蝕刻，並形成分離的絕緣層 I_1 至 I_n （圖 21A 至 21D 所示的是絕緣層 I_2 、 I_3 ）和分離的第一電極 E_1 至 E_n （圖 21A 至 21D 所示的是第一電極 E_2 、 E_3 ）。

使單晶半導體基板 1100 的形成有絕緣層 I_2 、 I_3 的一側和基板 1000 對置，重疊並貼合（參照圖 21C）。單晶

半導體基板 1100 受到槽加工，且處於形成有絕緣層及第一電極的凸部貼合於基板 1000 的狀態。

使單晶半導體基板 1100 薄片化並分離形成有絕緣層 I_1 至 I_n 及第一電極 E_1 至 E_n 的表層，來在基板 1000 上形成單晶半導體層 S_1 至 S_n 。在此，由於槽加工而形成的凸部貼合於基板 1000 上。結果，分割為多個的單晶半導體層 S_1 至 S_n 、第一電極 E_1 至 E_n 及絕緣層 I_1 至 I_n 的疊層體形成在基板 1000 上。在圖 21D 中，將單晶半導體基板 1100 的形成有第一電極 E_2 及絕緣層 I_2 的凸部和形成有第一電極 E_3 及絕緣層 I_3 的凸部貼合於基板 1000 並薄片化，並且在基板 1000 上設置有單晶半導體層 S_2 、第一電極 E_2 及絕緣層 I_2 的疊層體和單晶半導體層 S_3 、第一電極 E_3 及絕緣層 I_3 的疊層體。注意，在單晶半導體層沒有所希望的厚度的情況下，利用外延成長技術來厚膜化，即可。

藉由對如上所述那樣在形成在基板 1000 上的單晶半導體層的表面一側引入與第一雜質半導體層相反的導電型的雜質元素形成第二雜質半導體層，可以如圖 18 所示那樣地形成受到元件分離了的多個底部單元 $B_1 \cdots B_n$ 。在圖 22A 中，在基板 1000 上設置有相鄰的底部單元 B_2 及底部單元 B_3 。

在圖 22A 中，底部單元 B_2 及底部單元 B_3 相當於圖 12 所示的第一單元元件 110，並且具有在包括一種導電型的第一雜質半導體層的單晶半導體層上層疊有與所述第一雜質半導體層相反的導電型的第二雜質半導體層的結構。

使單晶半導體基板薄片化來形成單晶半導體層。形成在單晶半導體層上的第二雜質半導體層既可以在單晶半導體層的表面一側引入賦予一種導電型的雜質元素形成，又可以藉由電漿 CVD 法形成。構成底部單元的單晶半導體層的厚度大於或等於 $1\mu\text{m}$ 且小於或等於 $10\mu\text{m}$ ，較佳的大於或等於 $2\mu\text{m}$ 且小於或等於 $8\mu\text{m}$ 。當使單晶半導體基板薄片化來形成的單晶半導體層的厚度薄時，較佳的利用外延成長技術來厚膜化。

接觸於底部單元 B_2 的下方地設置第一電極 E_2 ，並接觸於底部單元 B_3 的下方地設置第一電極 E_3 。此外，在第一電極 E_2 和基板 1000 之間設置有絕緣層 I_2 ，並在第一電極 E_3 和基板 1000 之間設置有絕緣層 I_3 。

在圖 22B 中，藉由電漿 CVD 法，覆蓋多個底部單元 B_1 至 B_n （所圖示的是底部單元 B_2 、 B_3 ）上地形成在基板 1000 上的整個表面形成頂部單元的半導體層 1030。頂部單元相當於圖 12 所示的第二單元元件 130，並具有層疊有一種導電型的第三雜質半導體層、非單晶半導體層、與第三雜質半導體層相反的導電型的第四雜質半導體層的結構。由第三雜質半導體層、非單晶半導體層及第四雜質半導體層的疊層結構形成 nip 接面（或 pin 接面）。在非單晶半導體層中，多個結晶分散地存在於非晶結構中。一對雜質半導體層（第三雜質半導體層及第四雜質半導體層）為形成內部電場而接合於非單晶半導體層，且結晶貫穿非單晶半導體層。構成頂部單元的非單晶半導體層的厚度大於

或等於 $0.1\mu\text{m}$ 且小於或等於 $0.5\mu\text{m}$ ，較佳的大於或等於 $0.2\mu\text{m}$ 以上且小於或等於 $0.3\mu\text{m}$ 。

如圖 19、圖 22C 所示，藉由雷射加工法，形成貫穿形成頂部單元的半導體層的開口 C_1 至 C_n ，並形成受到元件分離了的多個頂部單元 $T_1 \cdots T_n$ 。藉由雷射加工法，以貫穿相鄰的底部單元之間（例如為底部單元 B_2 和底部單元 B_3 之間）的方式形成開口 C_1 至 C_n （例如為開口 C_3 ），並形成受到元件分離了的頂部單元 $T_1 \cdots T_n$ （例如為頂部單元 T_2 及頂部單元 T_3 ）。像這樣，藉由以貫穿相鄰的底部單元之間的方式形成開口 C_1 至 C_n 來形成受到元件分離了的光電轉換單元 P_1 至 P_n 。此外，以使元件分離的底部單元 B_1 至 B_n 的一個端部露出的方式形成開口 C_1 至 C_n 。藉由使底部單元 B_1 至 B_n 的一個端部露出，使底部單元 B_1 至 B_n 之下的第一電極 E_1 至 E_n 露出。

作為頂部單元形成的半導體層薄，即為幾 100nm 左右。因此，可以藉由雷射加工容易貫穿而形成開口。此外，形成底部單元的半導體層厚，即為幾 μm 左右，因此不容易受到雷射加工。因此，形成頂部單元的半導體層被去除，且底部單元的端部殘留而露出。

在圖 22D 中，覆蓋多個頂部單元 T_1 至 T_n 上及開口 C_1 至 C_n 地在基板 1000 的整個表面上形成透明電極層 1042。透明電極層 1042 以填充開口 C_1 至 C_n 的方式形成，所以在開口 C_1 至 C_n 中與露出的底部單元 B_1 至 B_n 的端部接觸

。透明電極層 1042 可以應用形成圖 12 所示的第二電極 142 的材料，並且使用透明導電材料並採用濺射法或真空蒸鍍法形成。此外，也可以使用導電高分子材料形成透明電極層 1042。

如圖 20、圖 22E 所示，藉由雷射加工法，形成貫穿透明導電層 1042 的開口 H_1 至 H_n 、開口 H_1 至 H_m ，並形成受到元件分離了的第二電極 D_1 至 D_n 。藉由將開口 H_1 至 H_n 形成在與開口 C_1 至 C_n 偏離的位置上，可以使相鄰的底部單元彼此電連接。在圖 22E 中，由第二電極 D_2 使光電轉換單元 P_2 和光電轉換單元 P_3 電連接。第二電極 D_2 形成在光電轉換單元 P_2 上，且在開口 C_3 中與露出的光電轉換單元 P_3 之下的第一電極 E_3 接觸。光電轉換單元 P_2 和光電轉換單元 P_3 串聯連接。在本實施例模式中採用在開口 C_{q+1} 中使第二電極 D_q 和第一電極 E_{q+1} 電連接的結構。

注意，當形成開口 H_1 至 H_n 之際，如圖 22E 所示，有時下方的頂部單元也被去除。但是，至少形成透明電極層 1042 選擇性地被去除且受到元件分離了的第二電極，即可。

據此，可以獲得在相同的基板上使多個光電轉換單元 P_1 至 P_n 串聯連接的整合型光電轉換裝置。

根據本實施例模式的光電轉換裝置是多個光電轉換單元串聯連接的整合型光電轉換裝置。如本實施例模式那樣地，藉由將光電轉換單元分離為多個並使該光電轉換單元串聯連接，可以提供可獲得所希望的電壓的整合型光電轉

換裝置。此外，構成根據本實施例模式的光電轉換裝置的各光電轉換單元具有在底部單元上層疊有頂部單元的結構。底部單元的主要部分由單晶半導體層形成，並且頂部單元由多個結晶存在於非晶結構中的非單晶半導體層形成。因此，具有其範圍廣泛的吸收波長帶域，且也幾乎不會產生光退化所引起的特性降低，所以可以獲得光電轉換特性提高的整合型光電轉換裝置。

注意，本實施例模式可以與其他實施例模式自由地組合。

【圖式簡單說明】

在附圖中：

圖 1 是示出根據本發明的一種方式的單元的示意圖；

圖 2 是示出根據本發明的一種方式的光電轉換裝置的示意圖；

圖 3 是可以應用於根據本發明的一種方式的光電轉換裝置的製造的電漿 CVD 裝置的圖；

圖 4 是示出具備多個反應室的多室電漿 CVD 裝置的結構的圖；

圖 5A 和 5B 是示出根據本發明的一種方式的光電轉換裝置的另一種方式的示意圖；

圖 6A 至 6C 是示出根據本發明的一種方式的光電轉換裝置的另一種方式的示意圖；

圖 7A 至 7C 是示出整合型光電轉換裝置的製造步驟的

截面圖；

圖 8 是示出整合型光電轉換裝置的製造步驟的截面圖；

圖 9A 至 9C 是示出整合型光電轉換裝置的製造步驟的截面圖；

圖 10 是示出整合型光電轉換裝置的製造步驟的截面圖；

圖 11 是示出應用根據本發明的一種方式的光電轉換層的光傳感裝置的圖；

圖 12 是根據示出本發明的一種方式的光電轉換裝置的示意圖；

圖 13A 至 13C 是示出根據本發明的一種方式的光電轉換裝置的製造方法的截面圖；

圖 14A 至 14C 是示出根據本發明的一種方式的光電轉換裝置的製造方法的截面圖；

圖 15A 至 15C 是示出根據本發明的一種方式的光電轉換裝置的製造方法的截面圖；

圖 16A 和 16B 是示出根據本發明的一種方式的光電轉換裝置的製造方法的截面圖；

圖 17A 至 17C 是示出根據本發明的一種方式的光電轉換裝置的另一種方式的示意圖；

圖 18 是示出整合型光電轉換裝置的製造步驟的俯視圖；

圖 19 是示出整合型光電轉換裝置的製造步驟的俯視

圖 ；

圖 20 是示出整合型光電轉換裝置的製造步驟的俯視

圖 ；

圖 21A 至 21D 是示出整合型光電轉換裝置的製造步驟的截面圖 ； 以及

圖 22A 至 22E 是示出整合型光電轉換裝置的製造步驟的截面圖 。

本發明的選擇圖為圖 2 。

【 主要元件符號說明 】

4：電極

5：結晶

6：電極

7：非晶結構

9：單元元件

1n：雜質半導體層

1p：雜質半導體層

3i：半導體層

第098116552號專利申請案中文申請專利範圍修正本

民國 101

年 4 月

24 日

修正

P.1-6

七、申請專利範圍：

1.一種光電轉換裝置，包含：

在基板上的包括第一雜質元素的第一半導體層；

在該第一半導體層上的包括非晶層和結晶的第二半導體層；以及

在該第二半導體層上的包括第二雜質元素的第三半導體層，

其中，該結晶貫穿該第一半導體層和該第三半導體層之間。

2.如申請專利範圍第 1 項的光電轉換裝置，還包含：

第一電極和第二電極，

其中該第一半導體層、該第二半導體層、以及該第三半導體層設置在該第一電極和該第二電極之間。

3.如申請專利範圍第 1 項的光電轉換裝置，還包含：

設置在該基板和該第一半導體層之間的單晶半導體層。

4.如申請專利範圍第 1 項的光電轉換裝置，

其中該結晶具有針狀、圓錐形狀、圓柱形狀、多角錐形狀、或多角柱形狀。

5.如申請專利範圍第 1 項的光電轉換裝置，

其中該第一半導體層和該第三半導體層都是微晶半導體層。

6.如申請專利範圍第 1 項的光電轉換裝置，

其中該第一半導體層和該第三半導體層中之一是 n 型半導體層，該第一半導體層和該第三半導體層中之另一個是 p 型半導體層，且該第二半導體層是 i 型半導體層。

7.一種光電轉換裝置，包含：

在基板上的包括第一雜質元素的第一半導體層；

在該第一半導體層上的包括第一非晶層和第一結晶的第二半導體層；

在該第二半導體層上的包括第二雜質元素的第三半導體層；

在該第三半導體層上的包括第三雜質元素的第四半導體層；

在該第四半導體層上的包括第二非晶層和第二結晶的第五半導體層；以及

在該第五半導體層上的包括第四雜質元素的第六半導體層，

其中，該第一結晶貫穿該第一半導體層和該第三半導體層之間，以及

其中，該第二結晶貫穿該第四半導體層和該第六半導體層之間。

8.如申請專利範圍第 7 項的光電轉換裝置，還包含：

第一電極和第二電極，

其中該第一半導體層、該第二半導體層、該第三半導體層、該第四半導體層、該第五半導體層、以及該第六半

導體層設置在該第一電極和該第二電極之間。

9.如申請專利範圍第7項的光電轉換裝置，還包含：

設置在該基板和該第一半導體層之間的單晶半導體層

。

10.如申請專利範圍第7項的光電轉換裝置，

其中該第一結晶和該第二結晶具有針狀、圓錐形狀、圓柱形狀、多角錐形狀、或多角柱形狀。

11.如申請專利範圍第7項的光電轉換裝置，

其中該第一半導體層、該第三半導體層、該第四半導體層、以及該第六半導體層都是微晶半導體層。

12.如申請專利範圍第7項的光電轉換裝置，

其中該第一半導體層和該第三半導體層中之一以及該第四半導體層和該第六半導體層中之一是n型半導體層，該第一半導體層和該第三半導體層中之另一個以及該第四半導體層和該第六半導體層中之另一個是p型半導體層，且該第二半導體層和該第五半導體層是i型半導體層。

13.如申請專利範圍第7項的光電轉換裝置，

其中該第一結晶的體積在該第二半導體層的體積中所占的比例小於該第二結晶的體積在該第五半導體層的體積中所占的比例。

14.如申請專利範圍第7項的光電轉換裝置，

其中該第二半導體層的厚度小於該第五半導體層的厚度。

15.一種光電轉換裝置的製造方法，包含：

在基板上形成包括第一雜質元素的第一半導體層；

在該第一半導體層上形成包括非晶層和結晶的第二半導體層；以及

在該第二半導體層上形成包括第二雜質元素的第三半導體層，

其中，該結晶被形成以貫穿該第一半導體層和該第三半導體層之間。

16.如申請專利範圍第 15 項的光電轉換裝置的製造方法，

其中該結晶是使用將包括半導體源氣體和稀釋氣體的反應氣體引入到反應室中所生成的電漿來形成的，該稀釋氣體對該半導體源氣體的流量比大於或等於 1 倍且小於或等於 6 倍。

17.如申請專利範圍第 15 項的光電轉換裝置的製造方法，

其中該結晶是使用將包括半導體源氣體和稀釋氣體的反應氣體引入到反應室中所生成的電漿來形成的，該稀釋氣體對該半導體源氣體的流量比大於或等於 1 倍且小於或等於 6 倍，

其中該半導體源氣體是氫化矽、氟化矽、或氯化矽，以及

其中該稀釋氣體是氫。

18.一種光電轉換裝置的製造方法，包含：

在單晶半導體基板中形成脆弱層；

在該單晶半導體基板中形成第一雜質半導體層；

在該單晶半導體基板上形成第一電極；

在該第一電極上形成絕緣層；

其間夾著該絕緣層和該第一電極地接合該單晶半導體基板和第二基板；

在該第二基板上殘留單晶半導體層地分離該單晶半導體基板；以及

在該單晶半導體層上形成第二雜質半導體層；

在該第二雜質半導體層上形成包括第一雜質元素的第一半導體層；

在該第一半導體層上形成包括非晶層和結晶的第二半導體層；以及

在該第二半導體層上形成包括第二雜質元素的第三半導體層，以及

其中，該結晶被形成以貫穿該第一半導體層和該第三半導體層之間。

19.如申請專利範圍第 18 項的光電轉換裝置的製造方法，

其中該第二基板的表面和該絕緣層的表面的各自的平均表面粗糙度小於或等於 0.5 nm。

20.如申請專利範圍第 18 項的光電轉換裝置的製造方法，

其中該結晶是使用將包括半導體源氣體和稀釋氣體的反應氣體引入到反應室中所生成的電漿來形成的，該稀釋

氣體對該半導體源氣體的流量比大於或等於 1 倍且小於或等於 6 倍。

21.如申請專利範圍第 18 項的光電轉換裝置的製造方法，

其中該結晶是使用將包括半導體源氣體和稀釋氣體的反應氣體引入到反應室中所生成的電漿來形成的，該稀釋氣體對該半導體源氣體的流量比大於或等於 1 倍且小於或等於 6 倍，

其中該半導體源氣體是氫化矽、氟化矽、或氮化矽，以及

其中該稀釋氣體是氫。

圖 1

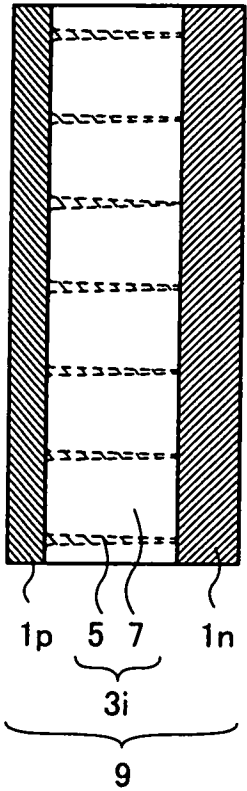


圖2

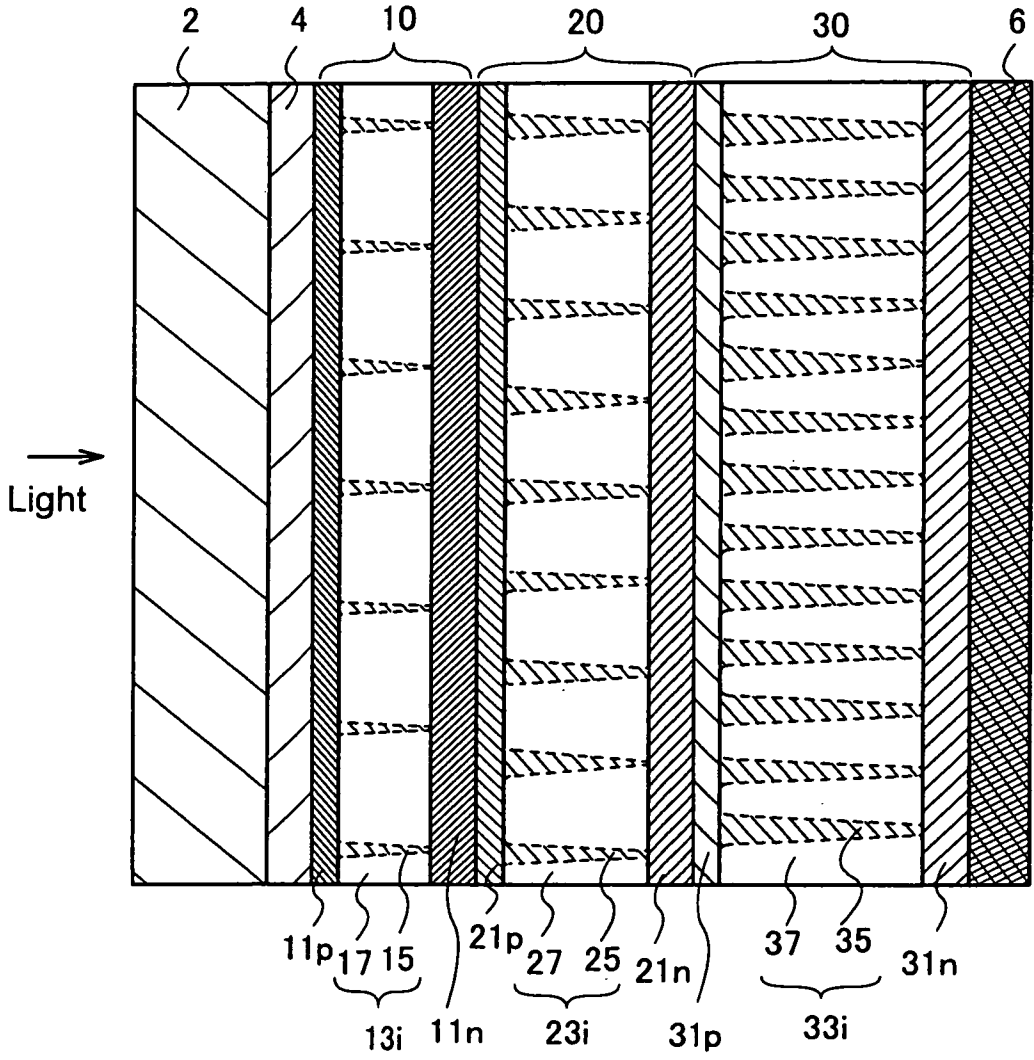


圖3

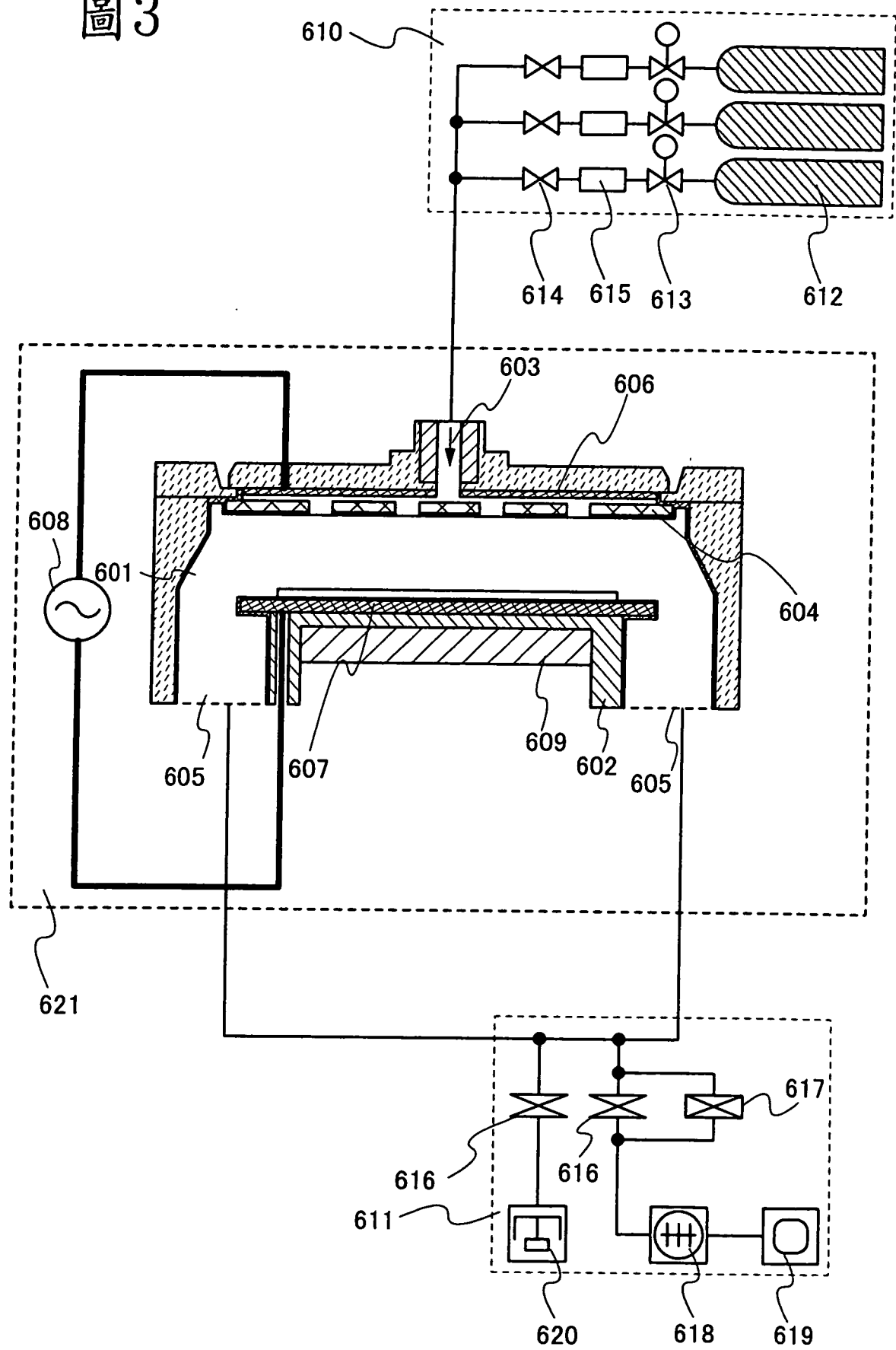


圖 4

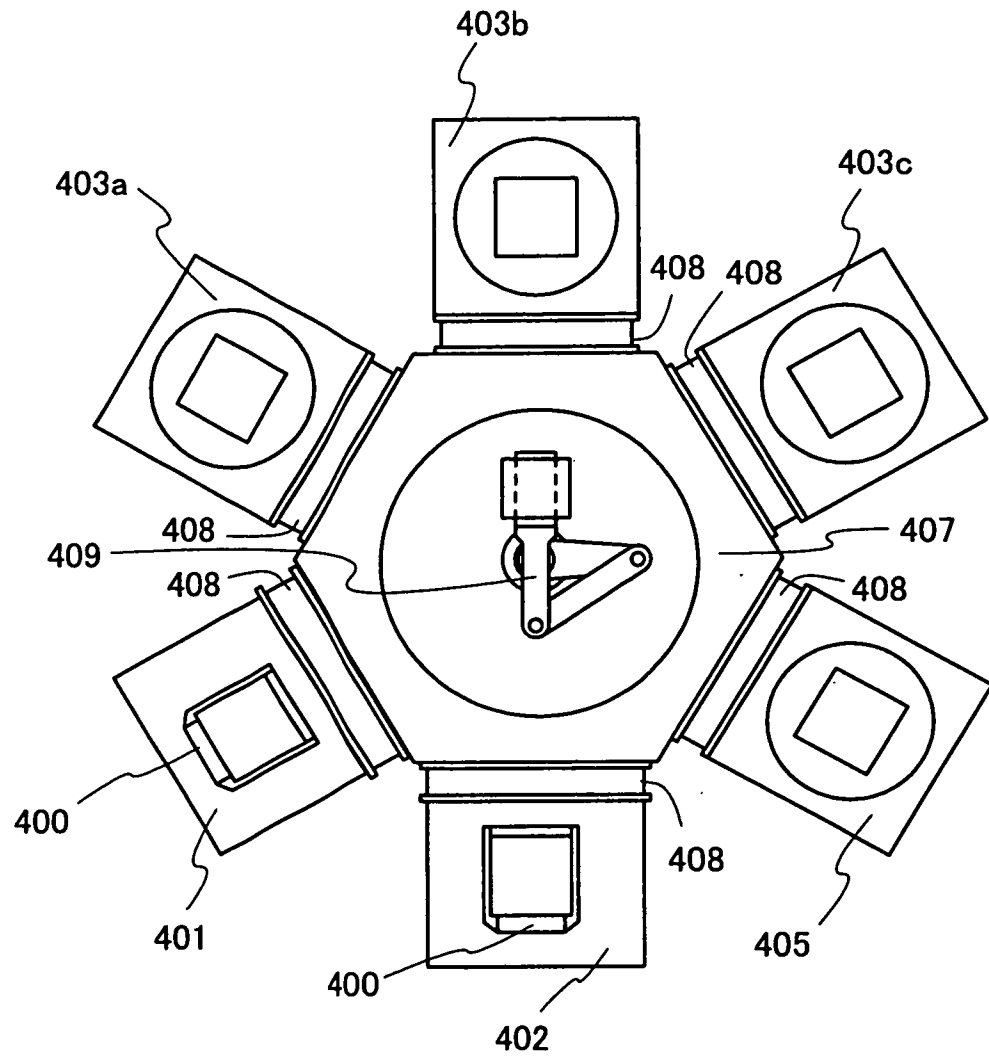


圖 5A

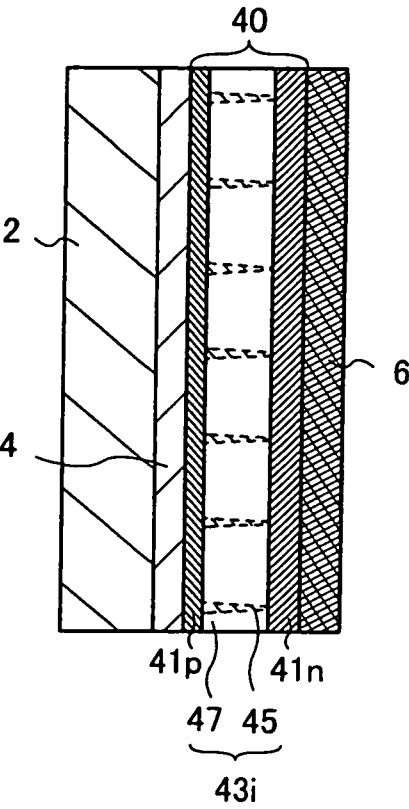


圖 5B

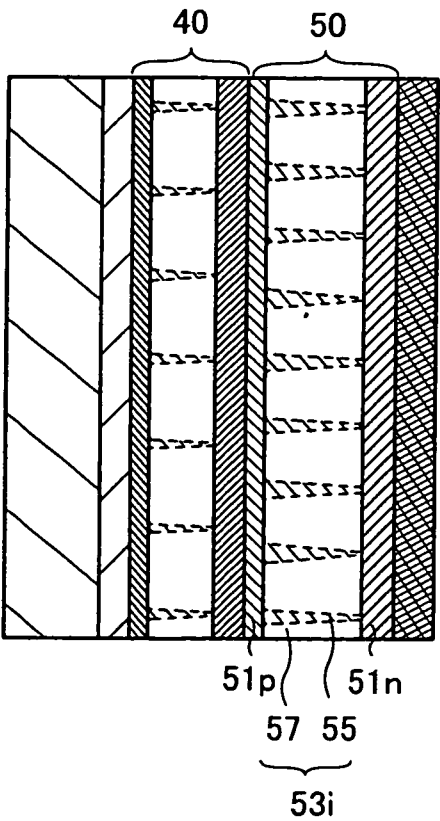


圖 6A

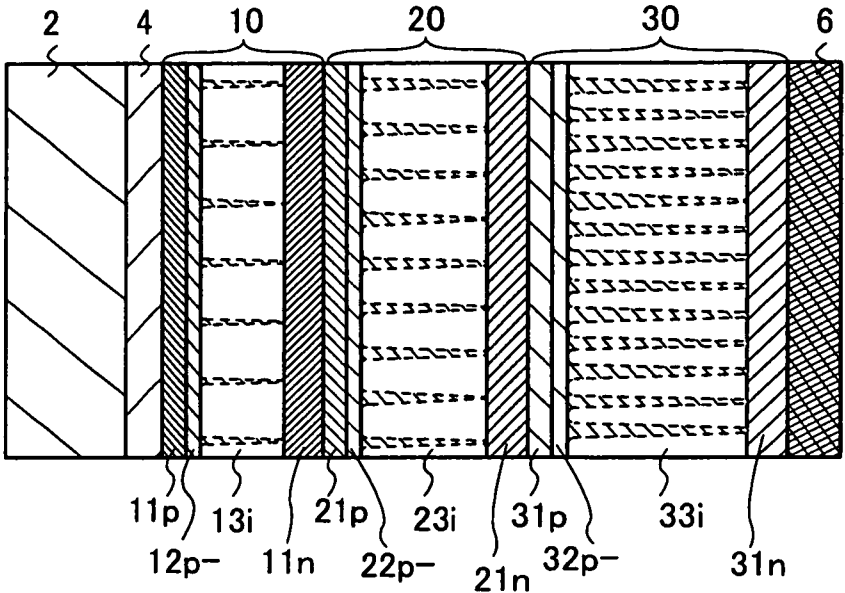


圖 6B

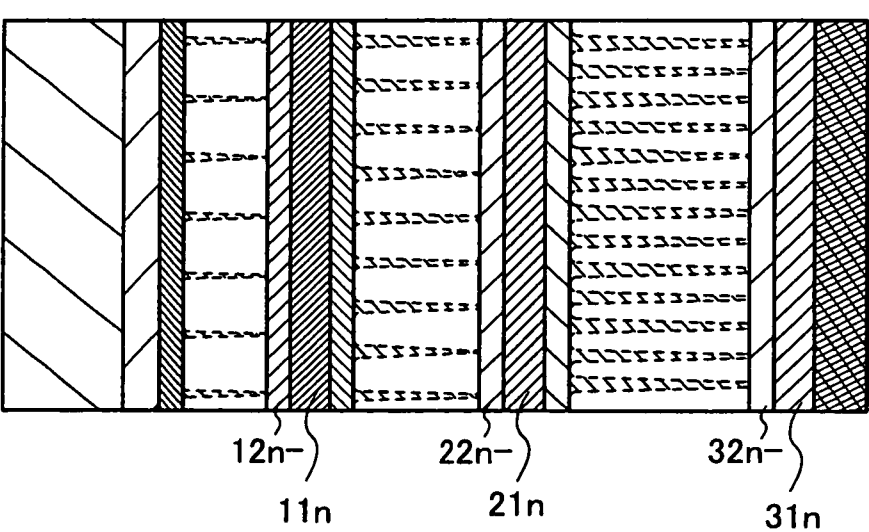


圖 6C

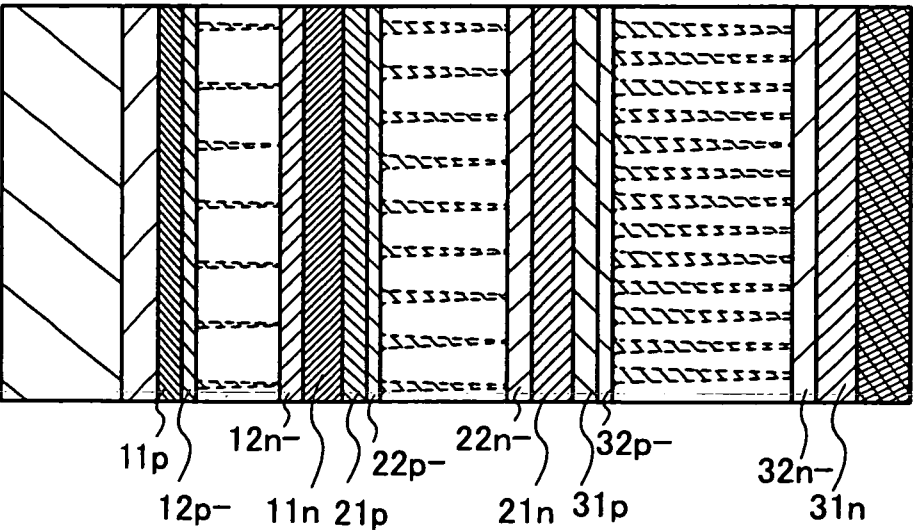


圖7A

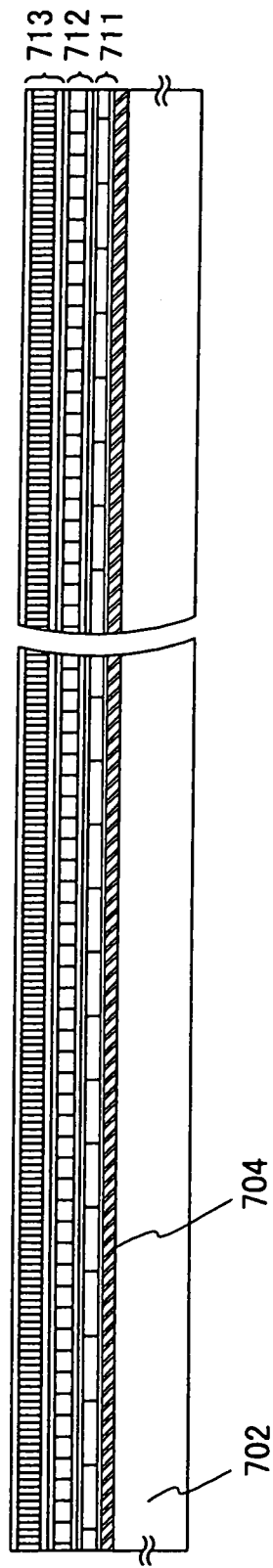


圖7B

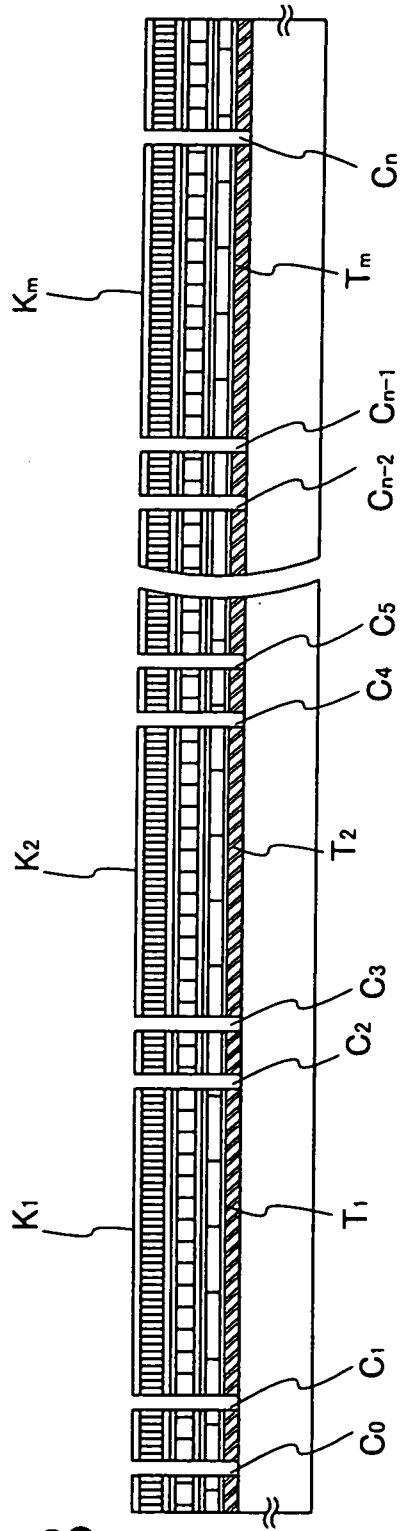


圖7C

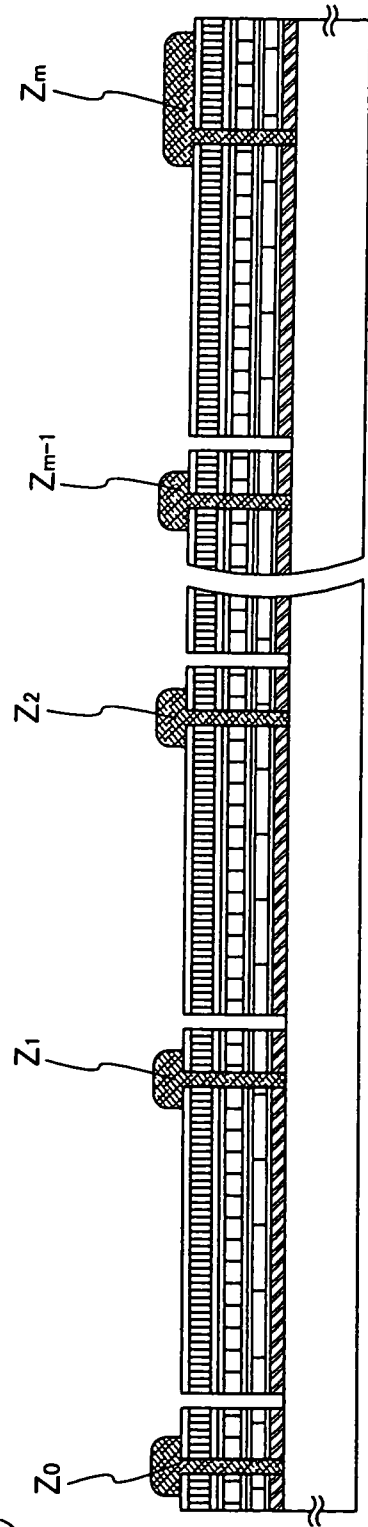


圖8

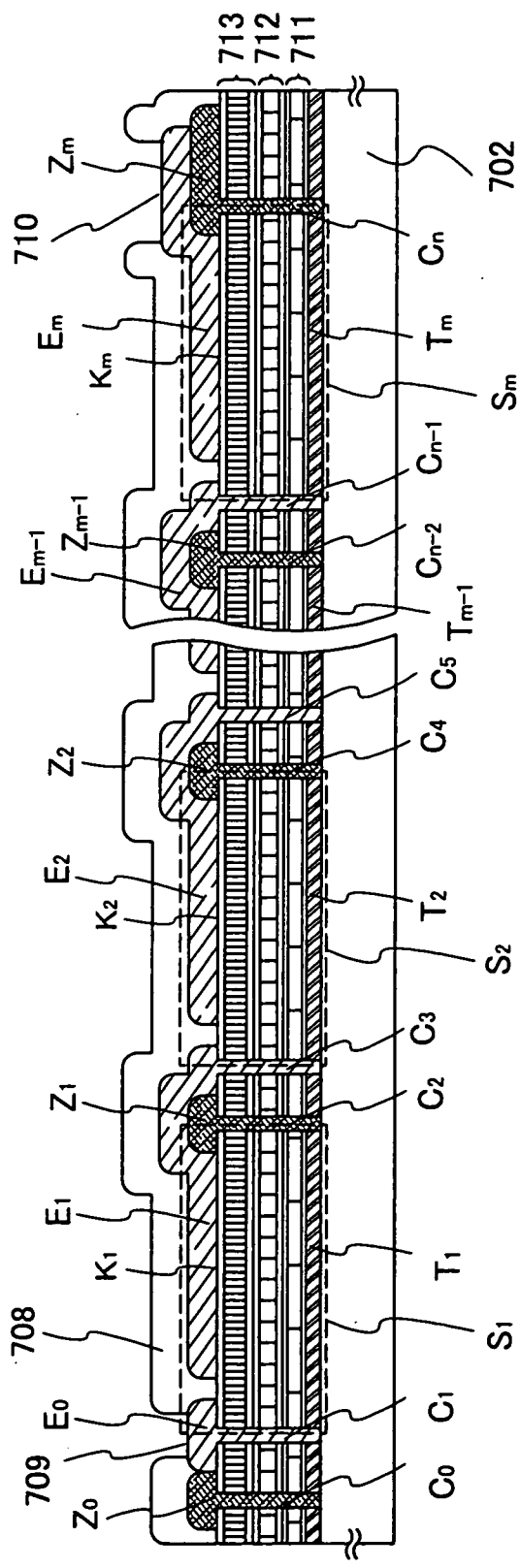


圖9A

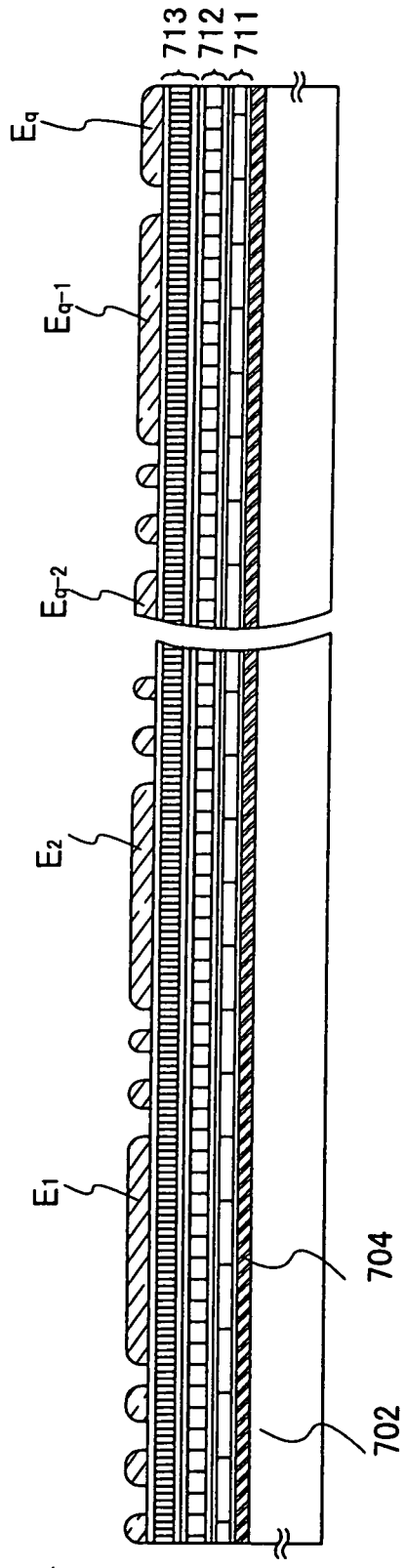


圖9B

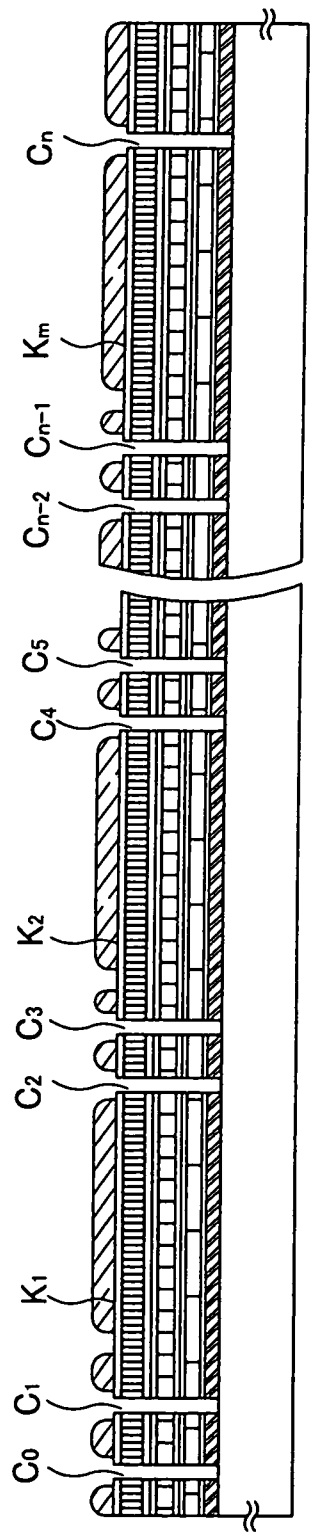


圖9C

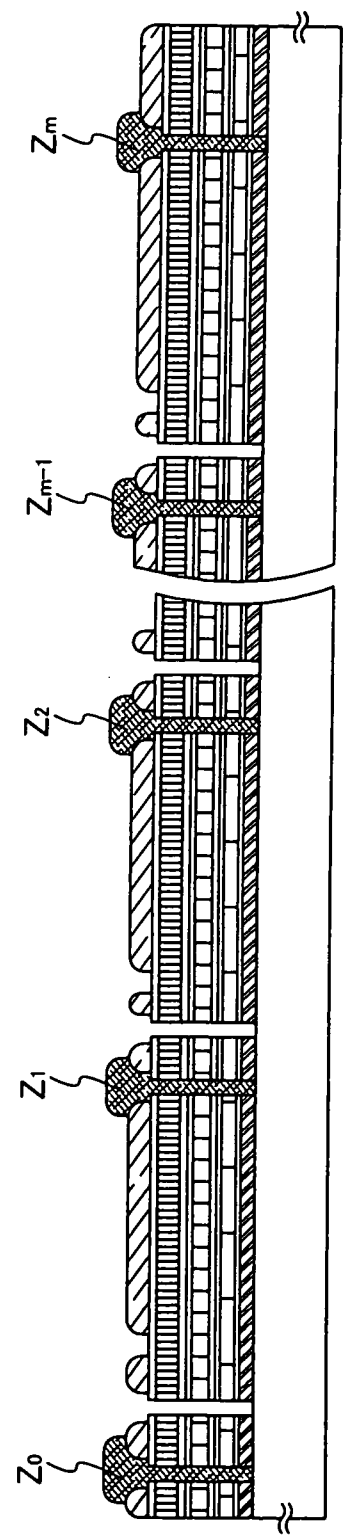


圖10

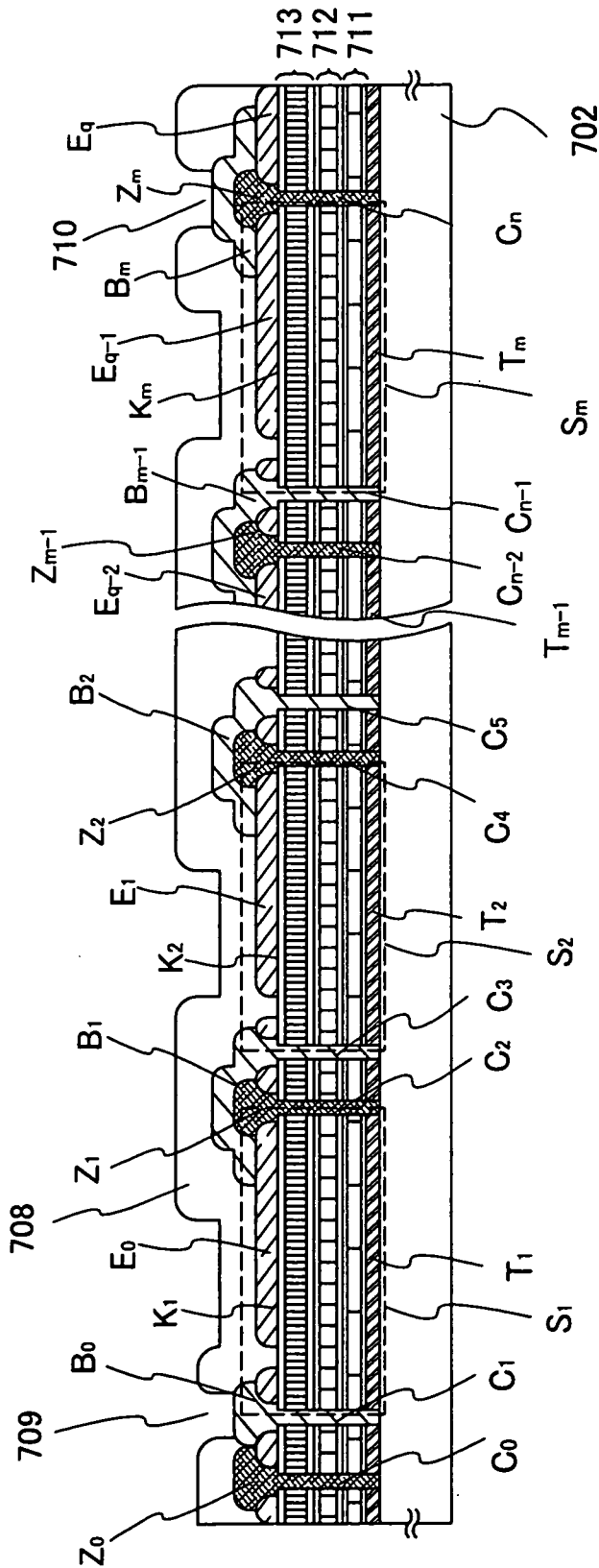


圖11

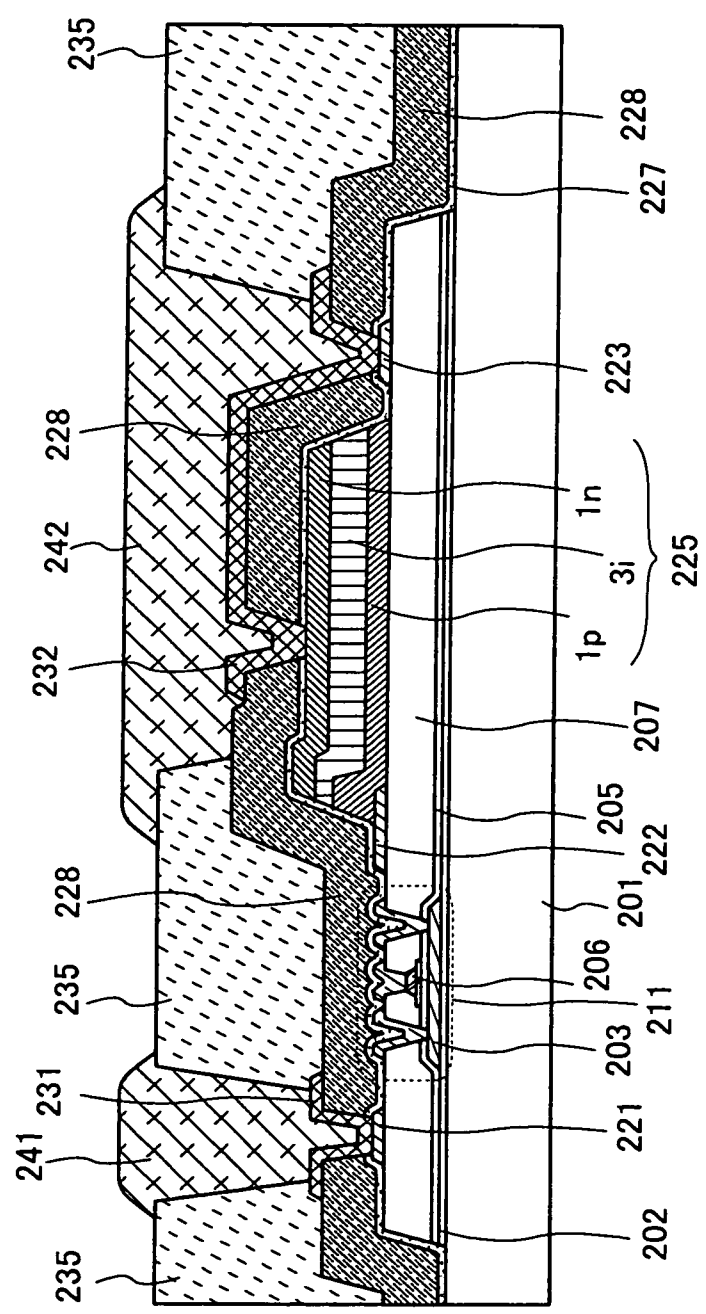


圖12

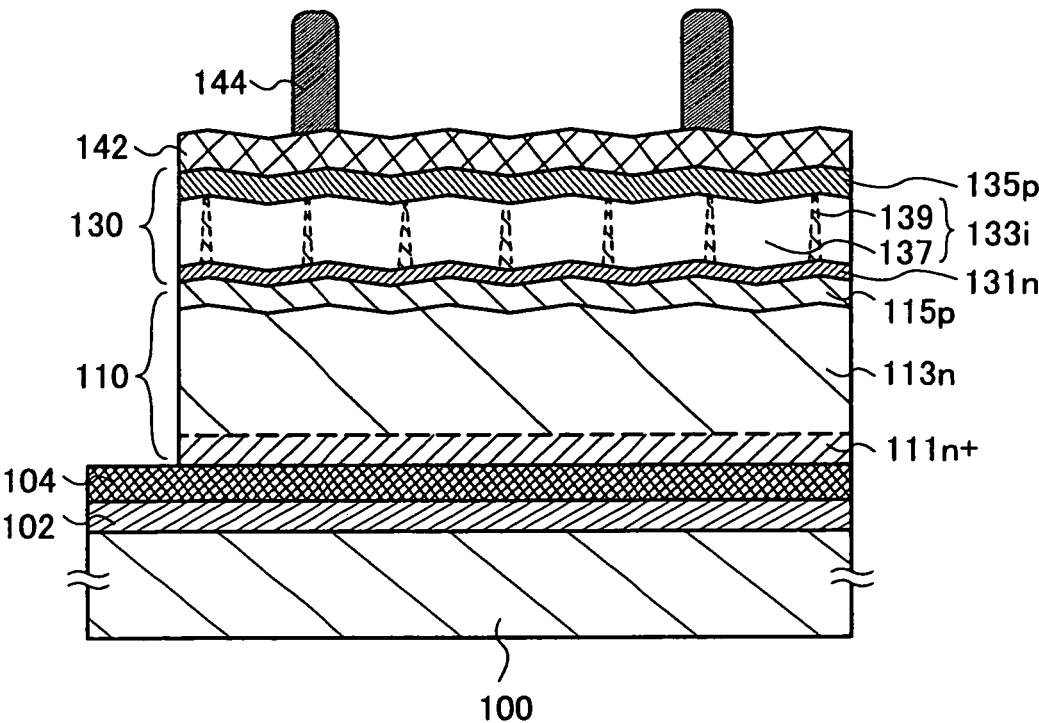


圖13A

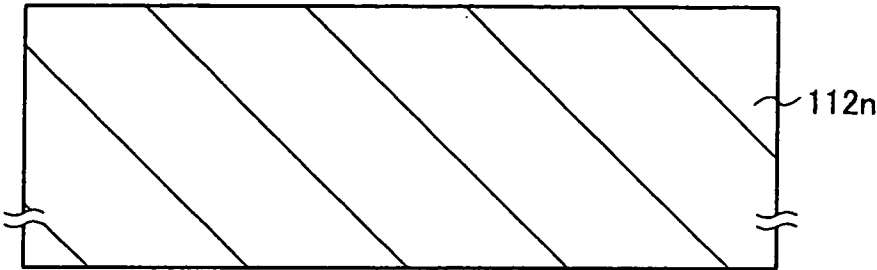


圖13B

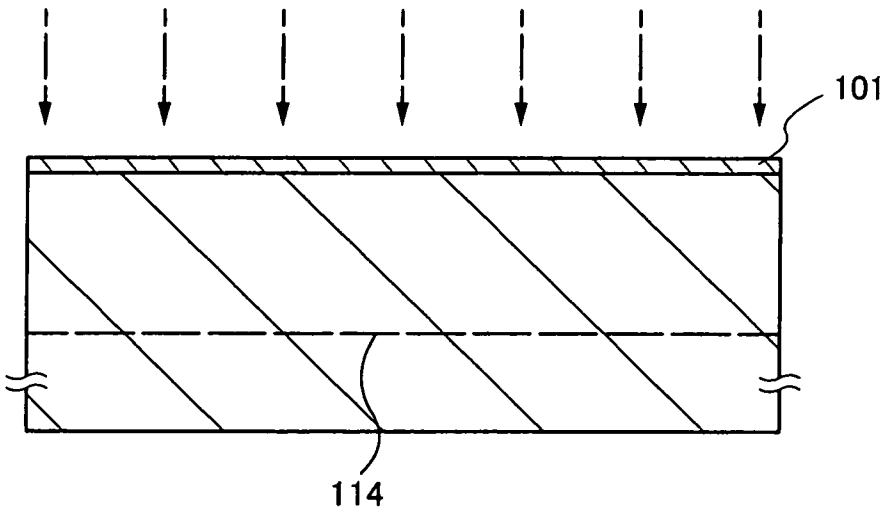


圖13C

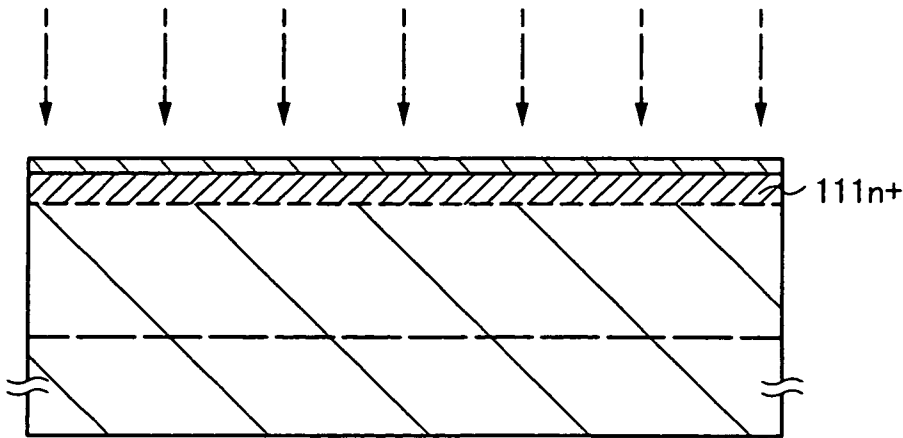


圖 14A

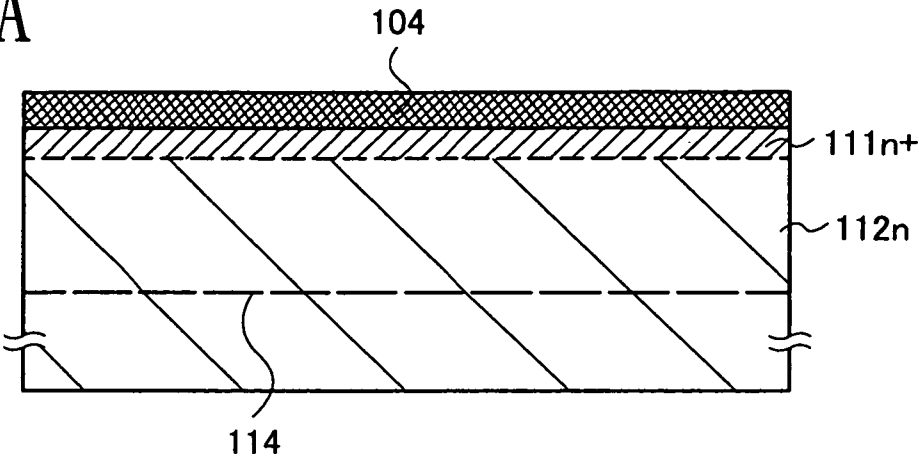


圖 14B

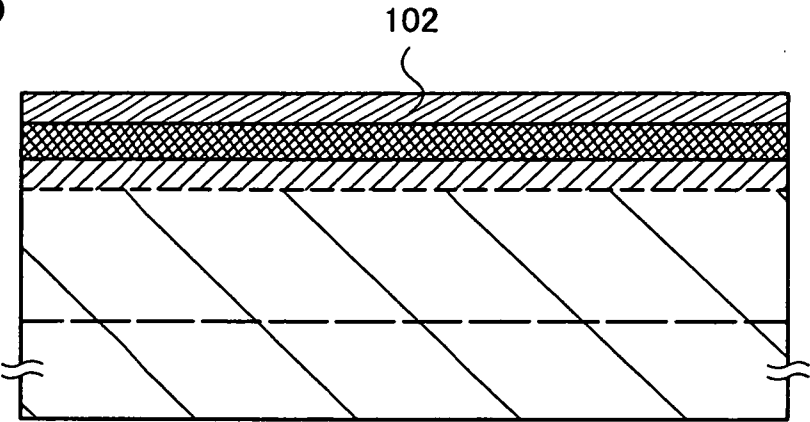


圖 14C

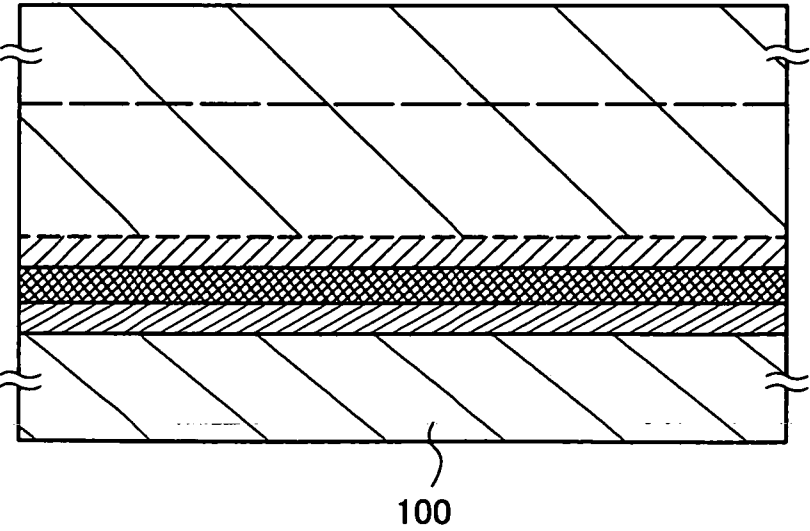


圖 15A

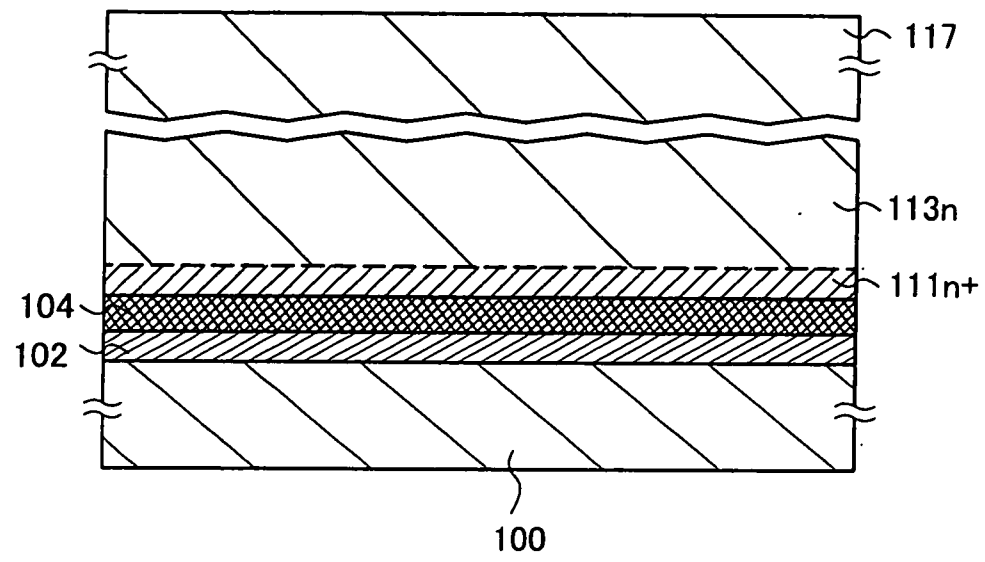


圖 15B

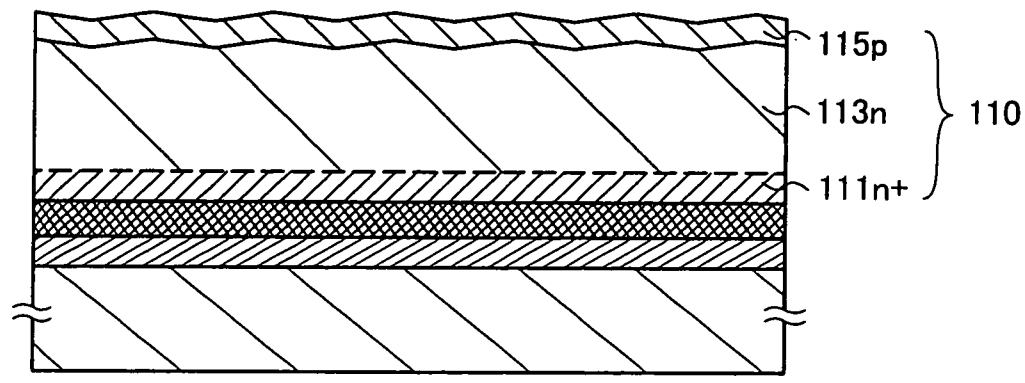


圖 15C

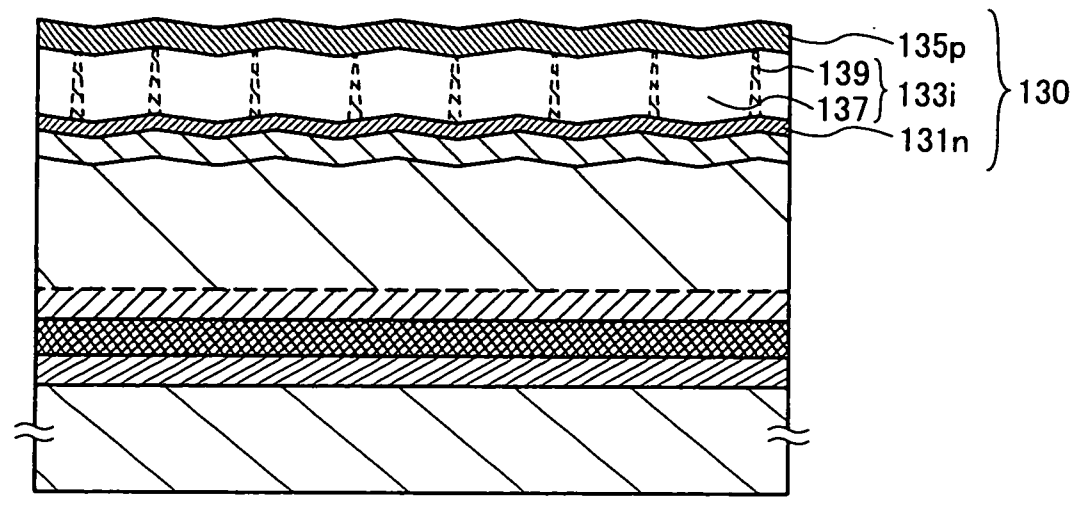


圖 16A

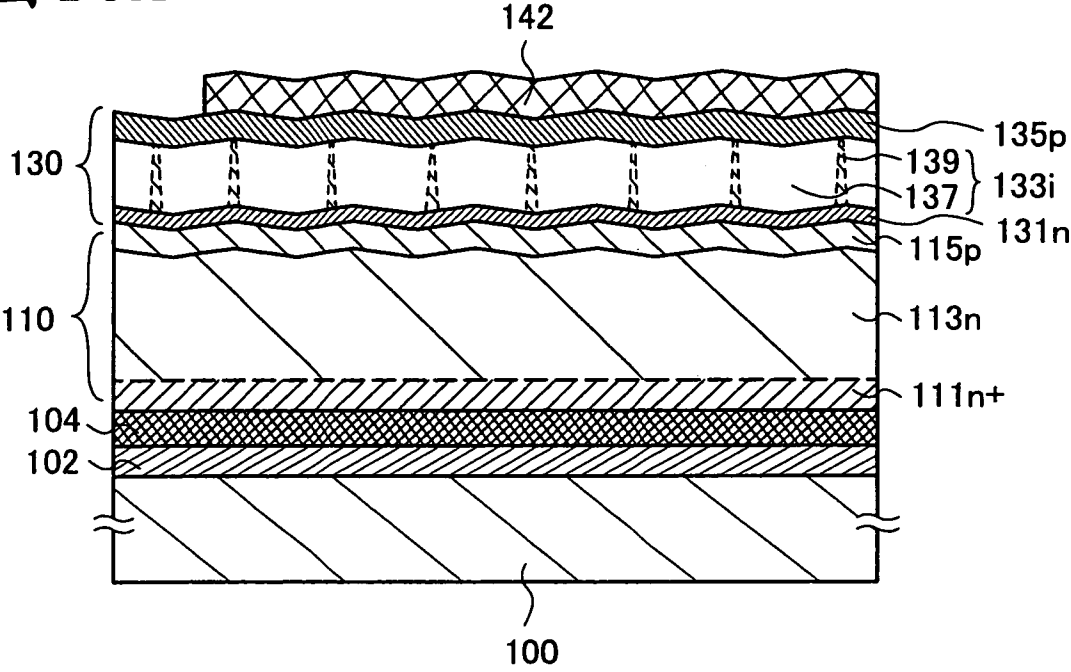


圖 16B

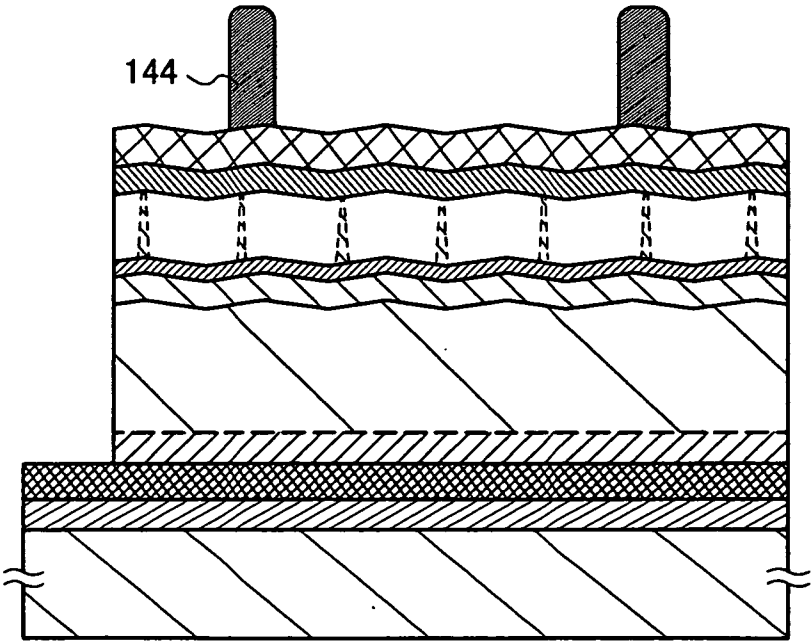


圖 17A

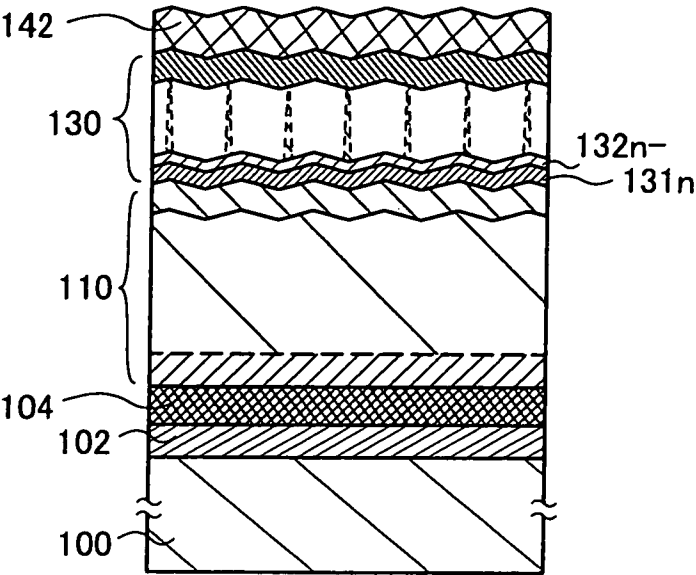


圖 17B

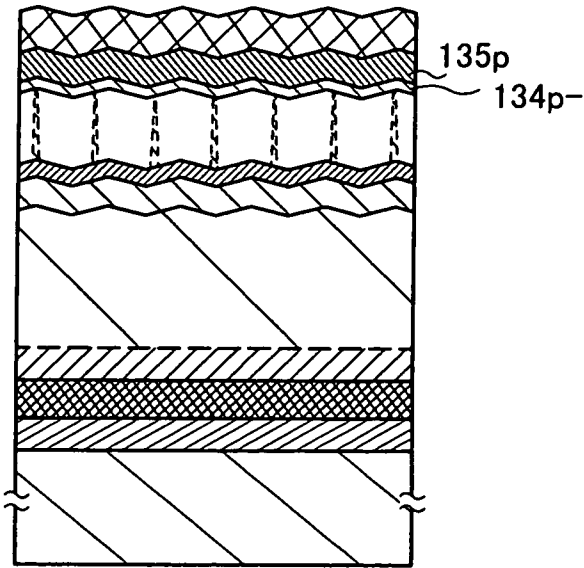


圖 17C

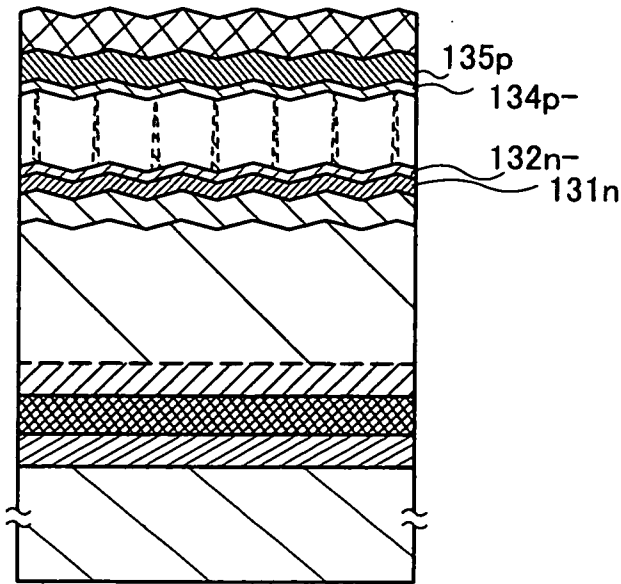


圖 18

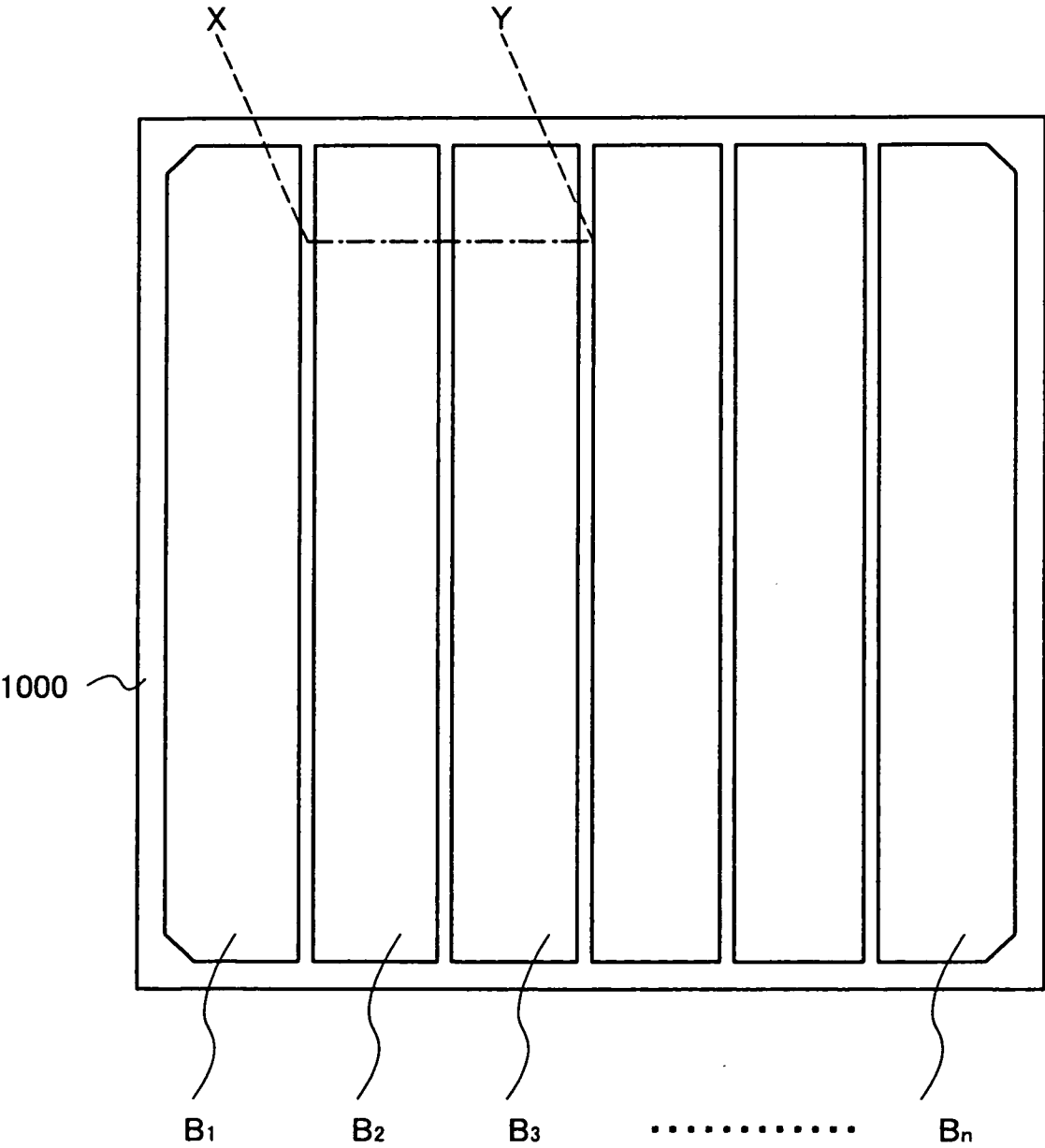


圖 19

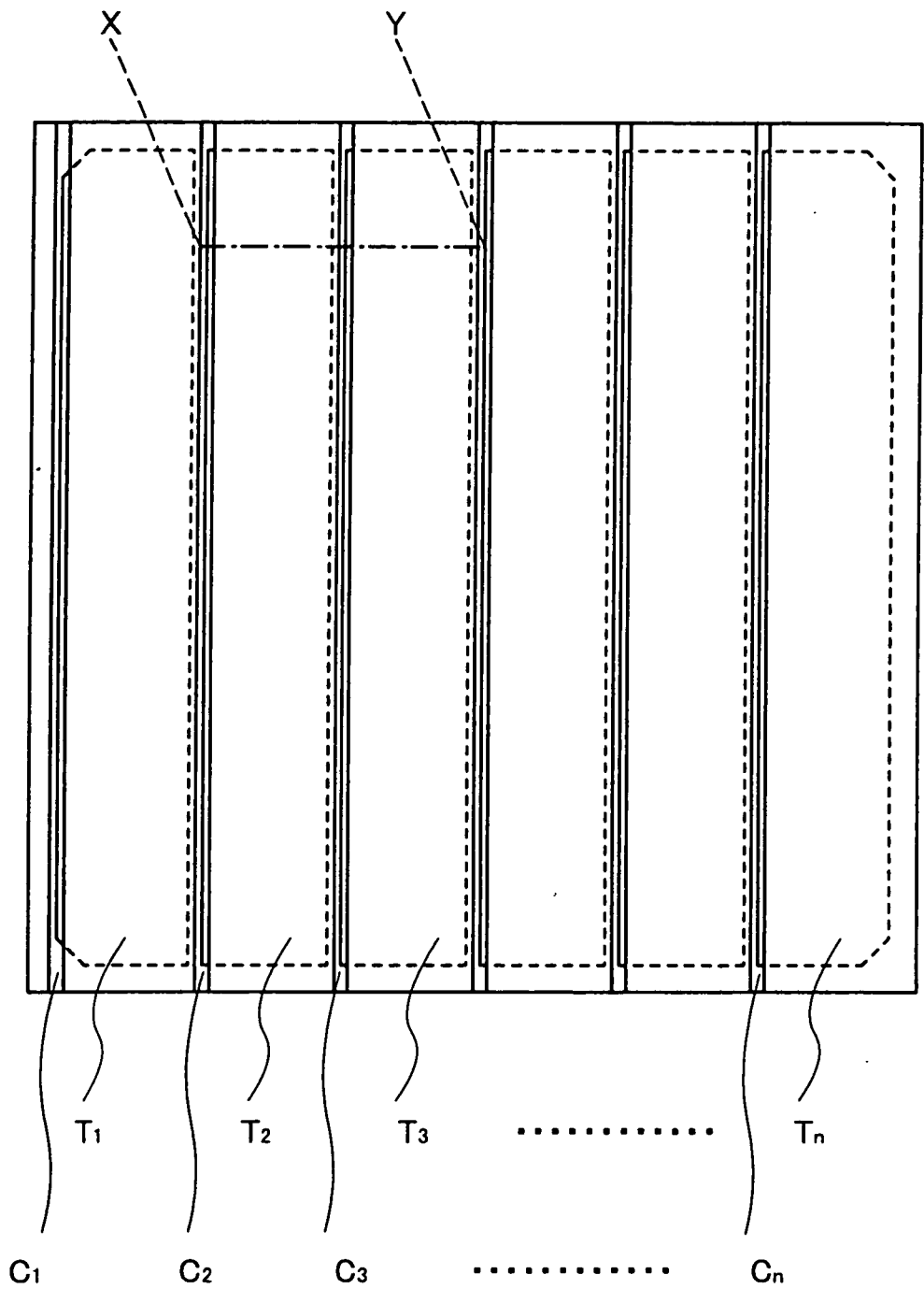


圖 20

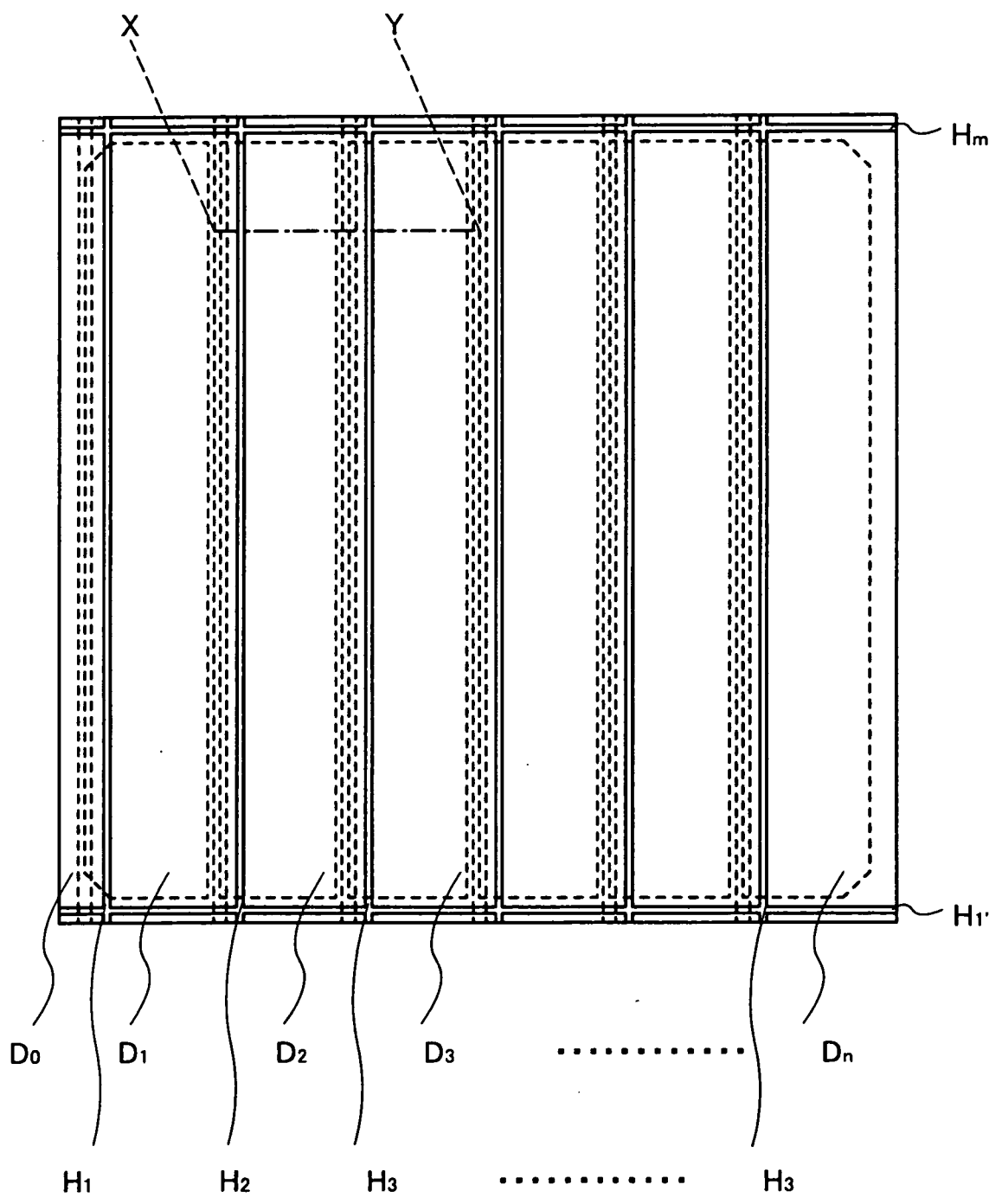


圖 21A

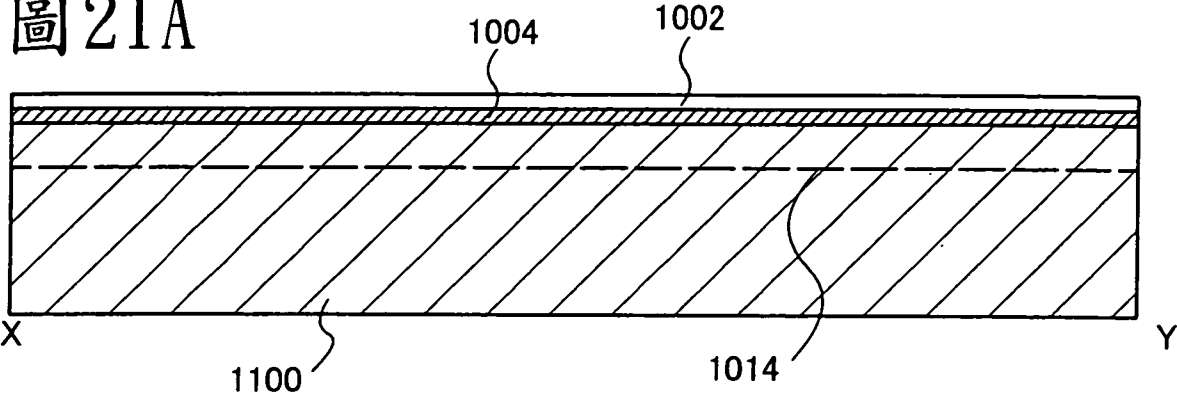


圖 21B

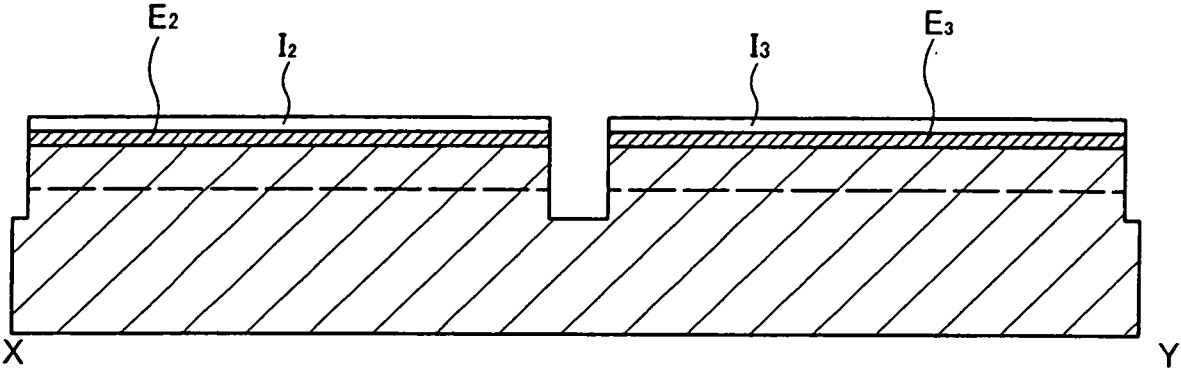


圖 21C

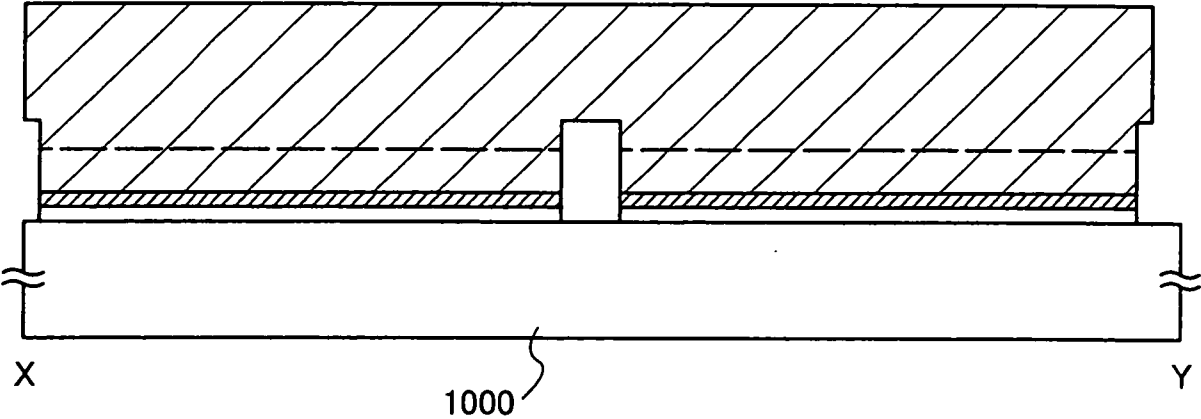


圖 21D

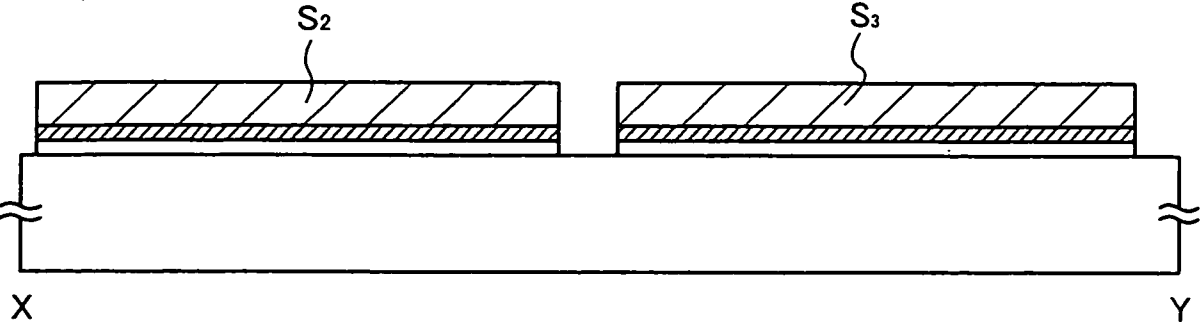


圖 22A

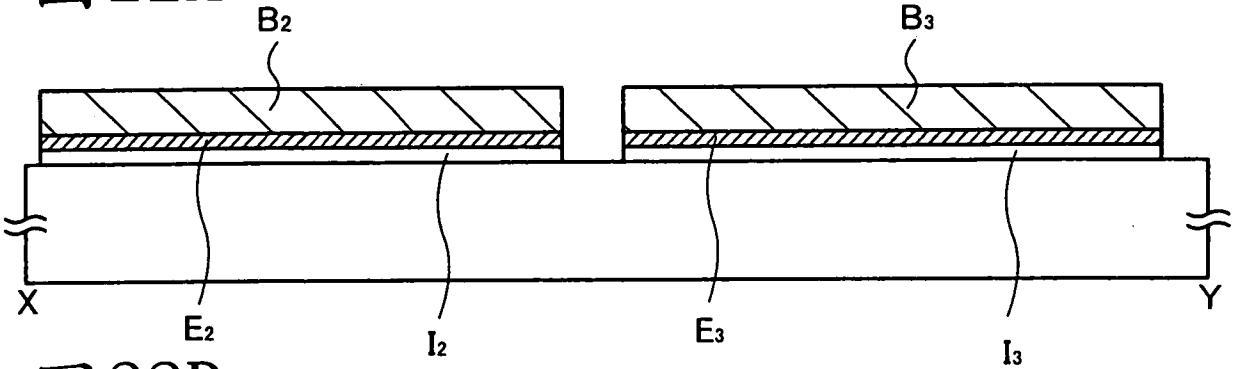


圖 22B

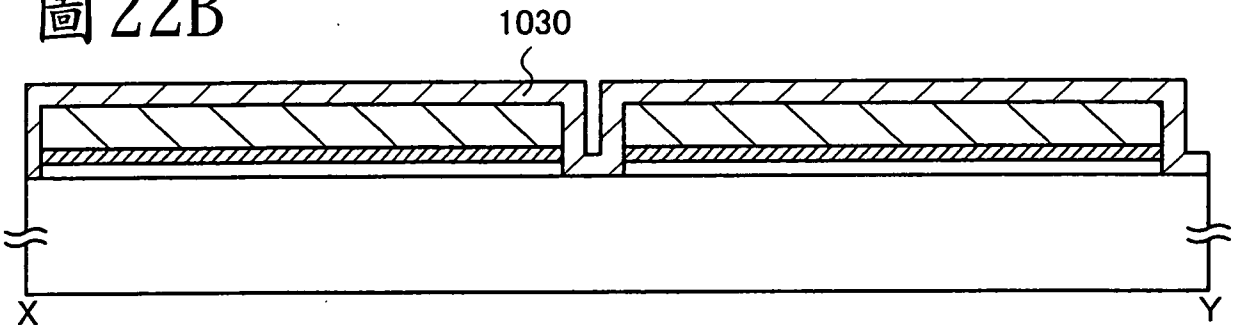


圖 22C

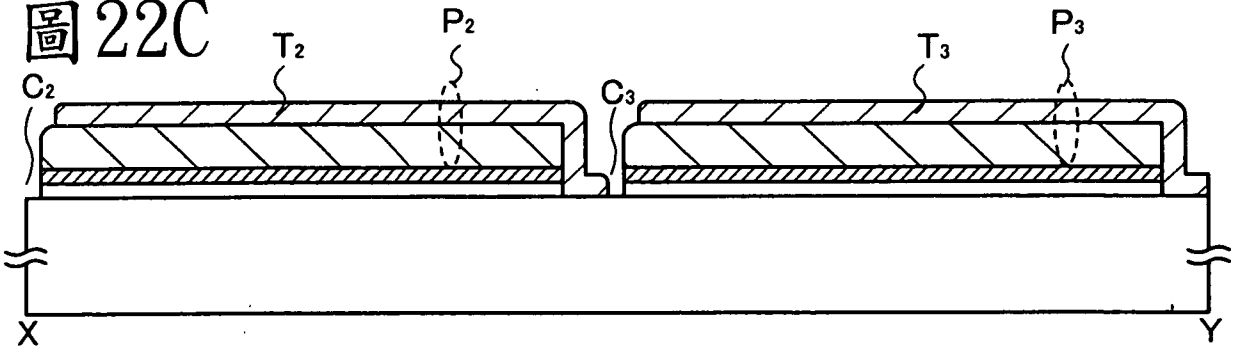


圖 22D

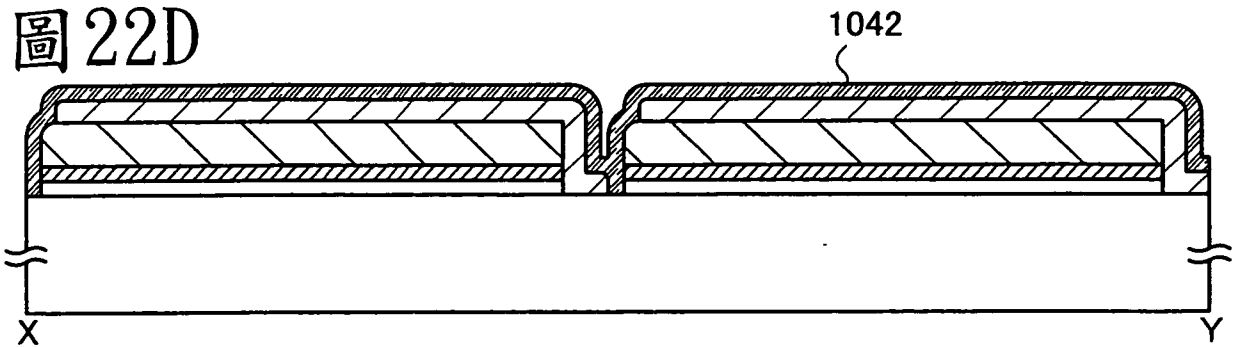


圖 22E

