



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0013113
(43) 공개일자 2017년02월06일

(51) 국제특허분류(Int. Cl.)

H01L 45/00 (2006.01)

(52) CPC특허분류

H01L 45/1608 (2013.01)

H01L 45/04 (2013.01)

(21) 출원번호 10-2015-0106128

(22) 출원일자 2015년07월27일

심사청구일자 2015년07월27일

(71) 출원인

재단법인 파동에너지 극한제어 연구단

대전광역시 유성구 가정북로 156, 한국기계연구원1동412,413,414,415호(장동)

한국기계연구원

대전광역시 유성구 가정북로 156 (장동)

세종대학교산학협력단

서울특별시 광진구 능동로 209 (군자동, 세종대학교)

(72) 발명자

김덕중

대전광역시 서구 청사로 70, 108동 402호

김재현

대전광역시 유성구 어은로 51, 128동 605호

(뒷면에 계속)

(74) 대리인

특허법인 피씨알

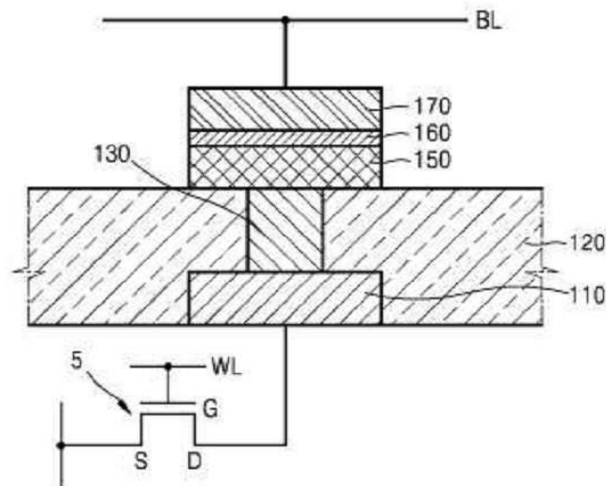
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 상전이 메모리 소자 및 그 제조 방법

(57) 요약

본 발명의 일 실시예는 기판상에 형성된 하부 전극; 상기 하부 전극과 전기적으로 연결된 도전성 콘택; 상기 도전성 콘택 상에 형성된 상전이 물질막; 상기 상전이 물질막 상에 형성된 전도성 박막; 및 상기 전도성 박막 상에 형성된 상부 전극;을 포함하는 상전이 메모리 소자를 개시한다.

대표도 - 도2



(52) CPC특허분류

H01L 45/122 (2013.01)
H01L 45/1253 (2013.01)
H01L 45/142 (2013.01)
H01L 45/143 (2013.01)
H01L 45/144 (2013.01)

취택집

서울특별시 강동구 고덕로 131 강동롯데캐슬퍼스트
아파트 126동 2402호

(72) 발명자

이학주

대전광역시 서구 대덕대로 415, 102동 807호

이 발명을 지원한 국가연구개발사업

과제고유번호	2014M3A6B3063700
부처명	미래창조과학부
연구관리전문기관	한국연구재단
연구사업명	글로벌프런티어사업
연구과제명	복합기능 극한물성시스템 융합 기술
기 여 율	1/2
주관기관	파동에너지극한제어연구단
연구기간	2014.09.01 ~ 2023.08.31이 발명을 지원한 국가연구개발사업
과제고유번호	2014063701
부처명	미래창조과학부
연구관리전문기관	한국연구재단
연구사업명	글로벌프런티어사업
연구과제명	극한물성시스템 기계 융합 기술
기 여 율	1/2
주관기관	한국기계연구원
연구기간	2014.09.01 ~ 2023.08.31

명세서

청구범위

청구항 1

기관상에 형성된 하부 전극;
상기 하부 전극과 전기적으로 연결된 도전성 콘택;
상기 도전속 콘택 상에 형성된 상전이 물질막;
상기 상전이 물질막 상에 형성된 전도성 박막; 및
상기 전도성 박막 상에 형성된 상부 전극;을 포함하는 상전이 메모리 소자.

청구항 2

제 1 항에 있어서,
상기 전도성 박막은 광을 흡수하여 열을 발생시키는 것을 특징으로 하는 상전이 메모리 소자.

청구항 3

제 2 항에 있어서,
상기 전도성 박막이 광을 흡수하여 열을 발생시킴으로써 상기 전도성 박막과 접촉하고 있는 상기 상전이 물질막이 가열되는 것을 특징으로 하는 상전이 메모리 소자.

청구항 4

제 1 항에 있어서,
상기 상전이 물질막은, 텔루리움(Te), 셀레니움(Se), 게르마늄(Ge), 안티몬(Sb) 및 황(S)으로 이루어진 그룹 중 선택된 적어도 어느 하나를 포함하는 칼코게나이드계 물질인 것을 특징으로 하는 상전이 메모리 소자.

청구항 5

제 1 항에 있어서,
상기 전도성 박막은 금속, 산화금속, 그래핀 및 탄소나노튜브 중 하나 이상을 포함하는, 상전이 메모리 소자.

청구항 6

기관상에 하부 전극을 형성하는 단계;
상기 하부 전극 상에 상기 하부 전극과 전기적으로 연결된 도전성 콘택을 형성하는 단계;
상기 도전속 콘택 상에 상전이 물질막을 형성하는 단계;
상기 상전이 물질막 상에 전도성 박막을 형성하는 단계; 및
상기 전도성 박막 상에 상부 전극을 형성하는 단계;를 포함하는 상전이 메모리 소자의 제조 방법.

청구항 7

제 6 항에 있어서,
상기 전도성 박막 상에 광을 조사하면,
상기 전도성 박막은 광을 흡수하여 열을 발생시키는 것을 특징으로 하는 상전이 메모리 소자의 제조 방법.

청구항 8

제 7 항에 있어서,

상기 전도성 박막이 광을 흡수하여 열을 발생시킴으로써 상기 전도성 박막과 접촉하고 있는 상기 상전이 물질막이 가열되는 것을 특징으로 하는 상전이 메모리 소자의 제조 방법.

청구항 9

제 6 항에 있어서,

상기 상전이 물질막은, 텔루리움(Te), 셀레니움(Se), 게르마늄(Ge), 안티몬(Sb) 및 황(S)으로 이루어진 그룹 중 선택된 적어도 어느 하나를 포함하는 칼코게나이드계 물질인 것을 특징으로 하는 상전이 메모리 소자의 제조 방법.

청구항 10

제 6 항에 있어서,

상기 전도성 박막은 금속, 산화금속, 그래핀 및 탄소나노튜브 중 하나 이상을 포함하는, 상전이 메모리 소자의 제조 방법.

청구항 11

제 6 항에 있어서,

상기 전도성 박막 상에 광을 조사하는 단계를 더 포함하는, 상전이 메모리 소자의 제조 방법.

청구항 12

제 6 항에 있어서,

상기 전도성 박막과 상기 상전이 물질막은 일체로 형성되는 것을 특징으로 하는, 상전이 메모리 소자의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 상전이 메모리 소자 및 그 제조 방법에 관한 것으로, 더 상세하게는 광열 효과 및 상전이 물질을 이용한 메모리 소자 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 반도체 메모리 소자들은 전원 공급이 중단되었을 때, 데이터의 보유 유무에 따라, 크게 휘발성 메모리 소자 및 비휘발성 메모리 소자로 나눌 수 있다. 휘발성 메모리 소자들의 대표적인 것은 DRAM 소자들 및 SRAM 소자들이며, 비휘발성 메모리 소자들의 대표적인 것은 플래쉬 메모리 소자들이다. 이와 같은 전형적인 메모리 소자들은 저장된 전하의 유무에 따라 논리 "0" 또는 논리 "1"을 나타낸다. 휘발성 메모리 소자인 DRAM은, 주기적인 리프레쉬 동작이 필요하기 때문에, 높은 전하 저장능력이 요구되며, 이로 인해 커패시터 전극의 표면적을 증가시키기 위해 많은 노력이 시도되고 있다. 하지만, 커패시터 전극의 표면적 증가는 디램 소자의 집적도 증가를 어렵게 한다. 한편, 통상적인 플래쉬 메모리 셀들은 반도체 기판에 차례로 적층된 게이트 절연막, 부유게이트, 유전체막 및 제어게이트로 구성된 게이트 패턴을 갖는다. 플래쉬 메모리 셀에 데이터를 기록 또는 소거하는 원리는 상기 게이트 절연막을 통하여 전하들을 터널링 시키는 방법을 사용한다. 이 때, 전원전압에 비하여 높은 동작전압이 요구된다. 이로 인하여, 상기 플래쉬 메모리 소자들은 기록동작 및 소거동작에 필요한 전압을 형성하기 위하여 승압회로가 요구된다.

[0003] 따라서, 비휘발성 특성 및 임의 접근이 가능하고, 소자의 집적도도 증가시키면서 구조가 간단한 새로운 메모리 소자를 개발하기 위한 많은 노력이 있었으며, 이에 따라 나타난 대표적인 것이 상전이 메모리 소자이다. 상전이 메모리 소자는 상전이 물질을 이용한다. 상전이 물질에 제공되는 전류의 크기(즉, 주울 열)에 따라서, 상전이 물질은 비정질 상태 또는 결정질 상태에 있게 되며, 각각의 상태에서 전기전도도의 차이를 가진다.

[0004] 진술한 배경기술은 발명자가 본 발명의 도출을 위해 보유하고 있었거나, 본 발명의 도출 과정에서 습득한 기술

정보로서, 반드시 본 발명의 출원 전에 일반 공중에게 공개된 공지기술이라 할 수는 없다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 실시예들은 상전이 메모리 소자 및 그 제조 방법을 제공한다.

과제의 해결 수단

- [0006] 본 발명의 일 실시예는 기판상에 형성된 하부 전극; 상기 하부 전극과 전기적으로 연결된 도전성 콘택; 상기 도전성 콘택 상에 형성된 상전이 물질막; 상기 상전이 물질막 상에 형성된 전도성 박막; 및 상기 전도성 박막 상에 형성된 상부 전극;을 포함하는 상전이 메모리 소자를 개시한다.
- [0007] 본 실시예에 있어서, 상기 전도성 박막은 광을 흡수하여 열을 발생시킬 수 있다.
- [0008] 본 실시예에 있어서, 상기 전도성 박막이 광을 흡수하여 열을 발생시킴으로써 상기 전도성 박막과 접촉하고 있는 상기 상전이 물질막이 가열될 수 있다.
- [0009] 본 실시예에 있어서, 상기 상전이 물질막은, 텔루리움(Te), 셀레늄(Se), 게르마늄(Ge), 안티몬(Sb) 및 황(S)으로 이루어진 그룹 중 선택된 적어도 어느 하나를 포함하는 칼코게나이드계 물질일 수 있다.
- [0010] 본 실시예에 있어서, 상기 전도성 박막은 금속, 산화금속, 그래핀 및 탄소나노튜브 중 하나 이상을 포함할 수 있다.
- [0011] 본 발명의 다른 실시예는 기판상에 하부 전극을 형성하는 단계; 상기 하부 전극 상에 상기 하부 전극과 전기적으로 연결된 도전성 콘택을 형성하는 단계; 상기 도전성 콘택 상에 상전이 물질막을 형성하는 단계; 상기 상전이 물질막 상에 전도성 박막을 형성하는 단계; 및 상기 전도성 박막 상에 상부 전극을 형성하는 단계;를 포함하는 상전이 메모리 소자의 제조 방법을 개시한다.
- [0012] 본 실시예에 있어서, 상기 전도성 박막 상에 광을 조사하면, 상기 전도성 박막은 광을 흡수하여 열을 발생시킬 수 있다.
- [0013] 본 실시예에 있어서, 상기 전도성 박막이 광을 흡수하여 열을 발생시킴으로써 상기 전도성 박막과 접촉하고 있는 상기 상전이 물질막이 가열될 수 있다.
- [0014] 본 실시예에 있어서, 상기 상전이 물질막은, 텔루리움(Te), 셀레늄(Se), 게르마늄(Ge), 안티몬(Sb) 및 황(S)으로 이루어진 그룹 중 선택된 적어도 어느 하나를 포함하는 칼코게나이드계 물질일 수 있다.
- [0015] 본 실시예에 있어서, 상기 전도성 박막은 금속, 산화금속, 그래핀 및 탄소나노튜브 중 하나 이상을 포함할 수 있다.
- [0016] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

발명의 효과

- [0017] 본 발명의 실시예들에 관한 상전이 메모리 소자 및 그 제조 방법에 의해서, 광열 효과가 전기 가열 방식에 비해 빠르게 온도를 상승시킬 수 있어 고속 메모리 구현에 장점이 있다. 또한, 광열 효과에 의한 가열 시간을 매우 세밀하게 조절하여 상전이 정도를 미세하게 조절함으로써, 한 지점의 저항값을 다양하게 변화시킬 수 있어 한 지점에서 저장할 수 있는 저장 용량을 늘리는 효과를 얻을 수 있다.

도면의 간단한 설명

- [0018] 도 1은 상전이 메모리 소자의 동작 방법을 보여주는 그래프이다.
- 도 2는 본 발명의 일 실시예에 따른 상전이 메모리 소자의 구조를 보여주는 개략적인 단면도이다.
- 도 3 내지 도 8은 본 발명의 일 실시예에 따른 상전이 메모리 소자의 제조 방법을 단계별로 보여주는 단면도들이다.

발명을 실시하기 위한 구체적인 내용

- [0019] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다. 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다. 또한, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 또한, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다. 또한, 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0020] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0021] 도 1은 상전이 메모리 소자의 동작 방법을 보여주는 그래프이다. 상기 그래프에서, 상전이 메모리 셀에 데이터를 기억 및 소거시키는 방법이 설명될 수 있다. 여기서, 가로축은 시간을 나타내고, 세로축은 상전이 물질막에 가해지는 온도를 나타낸다.
- [0022] 도 1을 참조하면, 상전이 물질막을 용융온도(melting temperture: T_m) 보다 높은 온도에서 짧은 시간(T_1) 동안 가열한 후에, 빠른 속도로 냉각(quenching)시키면, 상전이 물질막은 비정질 상태(amorphous state)로 변한다(곡선 I 참조). 이에 반하여, 상전이 물질막을 용융온도(T_m) 보다 낮고 결정화 온도(crystallization temperture: T_c) 보다 높은 온도에서 T_1 시간 보다 긴 T_2 시간 동안 가열한 후에 서서히 냉각시키면, 상전이 물질막은 결정 상태(crystalline state)로 변한다(곡선 II 참조). 비정질 상태의 상전이 물질막의 비저항은 결정질 상태의 상전이 물질막의 비저항 보다 높다. 따라서, 읽기 모드에서 상기 상변화 물질막을 통하여 흐르는 전류를 감지(detection)함으로써, 상기 상전이 메모리 셀에 저장된 정보가 논리 "1"인지 또는 논리 "0"인지를 판별(discriminate) 할 수 있다. 상기 상전이 물질막으로는 칼코게나이드(Chalcogenide)계 물질이 사용될 수 있으며, 보다 바람직하게는 텔루리움(Te), 셀레니움(Se), 게르마늄(Ge), 안티몬(Sb) 및 황(S) 중에서 적어도 하나를 포함하는 칼코게나이드일 수 있다.
- [0023] 도 2는 본 발명의 일 실시예에 따른 상전이 메모리 소자의 구조를 보여주는 개략적인 단면도이다.
- [0024] 도 2를 참조하면, 상전이 메모리 소자는 하부 전극(110)과 상부 전극(170), 상기 두 전극(100, 170) 사이에 개재되는 박막 형태의 상전이 물질막(150) 및 상기 하부 전극(110)과 상전이 물질막(150)을 전기적으로 연결하는 도전성 콘택(130)을 포함한다. 그리고, 상전이 물질막(150) 상에는 전도성 박막(160)이 형성될 수 있다. 전도성 박막(160)은 패터닝 공정 등 다양한 방법을 통해 형성될 수 있다. 여기서, 전도성 박막(160)은 금속, 산화금속, 탄소나노소재(그래핀, 탄소나노튜브) 중 하나 이상을 포함할 수 있다. 그리고, 광원(도 7의 190 참조)을 이용하여 상전이 물질막(150) 및 전도성 박막(160) 상에 광을 조사하여 광열 효과를 통해 상전이 물질의 성질을 변화시켜 정보를 저장하는 것이다. 여기서, 도면에는 상전이 물질막(150)과 전도성 박막(160)이 각각 별도의 층에 별도의 물질로 형성되는 것으로 도시되어 있으나, 본 발명의 사상은 이에 제한되지 아니하며, 상전이 물질막(150)과 전도성 박막(160)이 동일한 물질로 구성되어 일체로 형성될 수도 있을 것이다.
- [0025] 한편, 상기 하부 전극(110) 및 도전성 콘택(130)의 측면은 절연막(120) 내에 매립되어 있으며, 상기 하부 전극(110)은 트랜지스터(5)의 드레인 영역(D)과 전기적으로 연결되어 있다. 상부 전극(170)은 비트라인(BL)에 전기적으로 접속된다. 게이트 전극(G)은 워드라인(WL)에 전기적으로 연결된다.
- [0026] 이와 같은 상전이 메모리 소자에서, 상기 하부 전극(110) 및 상부 전극(170) 사이에 전류가 흐르면, 상기 도전성 콘택(130)을 통과한 전류가 접촉면을 통하여 상기 상전이 물질막(150)으로 유입되며, 전류에 의한 주열에 따라, 접촉면 주위의 상전이 물질의 결정 상태가 변한다. 상전이 물질의 결정 상태를 변화시키기 위해서 필요한 전류의 세기는 접촉면의 면적이 작을수록 작아진다.
- [0027] 이와 같이 상전이 메모리 소자는 물질의 저항값 변화를 정보 저장 수단으로 활용하는 메모리를 의미한다. 이와 같은 상전이 메모리 소자는 일반적으로 전기 가열을 통해 상전이 물질의 비정질, 결정질 변환을 유도하여 저항값 변화를 통해 정보를 저장한다. 그런데, 이와 같은 전기 가열 방식의 경우, 가열 과정에서의 열전도로 인해

소자의 온도가 전반적으로 상승하기 때문에 온도 상승 속도에 한계가 있다. 또한, 상전이 물질 이외의 소자의 다른 부분에 미치는 영향 때문에 상전이 물질의 가용 온도 범위에 한계가 있다는 문제점이 존재하였다.

- [0028] 이와 같은 문제점을 해결하기 위하여, 본 발명의 일 실시예에 따른 상전이 메모리 소자는 상전이 물질막(150) 위에 전도성 박막(160)을 코팅하고 여기에 빛을 조사하여 광열 효과를 통해 상전이 물질의 성질을 변화시켜 정보를 저장하는 것을 특징으로 한다.
- [0029] 이하에서는 이와 같은 본 발명의 일 실시예에 따른 상전이 메모리 소자의 제조 방법에 대해 보다 상세히 설명하도록 한다. 도 3 내지 도 8은 본 발명의 일 실시예에 따른 상전이 메모리 소자의 제조 방법을 단계별로 보여주는 단면도들이다.
- [0030] 여기서, 본 발명의 실시예에 따른 상전이 메모리 소자의 제조 방법은, 광열 효과를 이용하여 광을 흡수하면 가열되는 전도성 박막 아래의 상전이 물질을 선택적으로 가열함으로써 열적 응답 속도를 늘리고 열로 인한 소자 신뢰성 저하를 최소화한다. 여기서, 광열 효과(photothermal effect)란 물질에 빛에너지를 조사하면 물질의 특성에 따라 그 에너지를 흡수하여 그 주변에 일어나는 여러 가지 물리적 현상을 말한다.
- [0031] 먼저, 도 3을 참조하면, 반도체 기판(102) 상에 통상적인 방법으로 트랜지스터(미도시)를 형성하고, 상기 기판(102) 상에 전극층을 형성한다. 이어서, 통상적인 패터닝 공정으로 상기 전극층을 패터닝하여 하부 전극(110)을 형성한다. 이때 하부 전극(110)은 상기 트랜지스터의 드레인 영역에 통전되도록 패터닝할 수 있다.
- [0032] 다음으로, 도 4를 참조하면, 기판(102) 상으로 상기 하부전극(110)을 덮는 제1 절연층(120)을 증착한다. 이어서, 상기 하부 전극(110) 상으로 상기 제1 절연층(120)에 콘택홀(122)을 패터닝한다. 이어서, 상기 콘택홀(122)을 도전성 물질, 예컨대 TiN, TiAlN 등으로 채워서 도전성 콘택(130)을 형성한다.
- [0033] 다음으로, 도 5를 참조하면, 상기 도전성 콘택(130) 상에 상전이 물질막(150)을 형성한다. 상전이 물질막(150)은 패터닝 공정 등 다양한 방법을 통해 형성될 수 있다. 여기서, 상전이 물질막(150)은 텔루리움(Te), 셀레늄(Se), 게르마늄(Ge), 안티몬(Sb) 및 황(S) 중에서 선택된 적어도 어느 하나를 포함하는 칼코게나이드(Chalcogenide)계 물질일 수 있다.
- [0034] 다음으로, 도 6을 참조하면, 상전이 물질막(150) 상에 전도성 박막(160)을 형성한다. 전도성 박막(160)은 패터닝 공정 등 다양한 방법을 통해 형성될 수 있다. 여기서, 전도성 박막(160)은 금속, 산화금속, 탄소나노소재(그래핀, 탄소나노튜브) 중 하나 이상을 포함할 수 있다.
- [0035] 여기서, 도면에는 상전이 물질막(150)과 전도성 박막(160)이 각각 별도의 층에 별도의 물질로 형성되는 것으로 도시되어 있으나, 본 발명의 사상은 이에 제한되지 아니하며, 상전이 물질막(150)과 전도성 박막(160)이 동일한 물질로 구성되어 일체로 형성될 수도 있을 것이다.
- [0036] 다음으로, 도 7을 참조하면, 광원(190)을 이용하여 상전이 물질막(150) 및 전도성 박막(160) 상에 광을 조사한다. 상술한 바와 같이, 본 발명의 일 실시예에 따른 상전이 메모리 소자의 제조 방법은 상전이 물질막(150) 위에 전도성 박막(160)을 형성하고 여기에 빛을 조사하여 광열 효과를 통해 상전이 물질의 성질을 변화시켜 정보를 저장하는 것을 특징으로 한다. 이를 위해, 광원(190)을 이용하여 상전이 물질막(150) 및 전도성 박막(160) 상에 광을 조사하여, 전도성 박막(160) 및 그 하부의 상전이 물질막(150)을 가열함으로써 상전이 물질의 성질을 변화시켜 정보를 저장한다.
- [0037] 여기서, 광열 효과를 위한 광원(190)은 레이저, LED, 태양광 등이 될 수 있으며, 필요 시 빛의 에너지 밀도를 높이기 위한 집광 수단(미도시)이 추가로 구비될 수도 있다.
- [0038] 다음으로, 도 8을 참조하면, 전도성 박막(160) 상에 전극층을 형성하고, 패터닝 공정의 방법으로 상기 전극층을 패터닝하여 상부 전극(170)을 형성한다.
- [0039] 이와 같은 본 발명에 의해서, 광열 효과가 전기 가열 방식에 비해 빠르게 온도를 상승시킬 수 있어 고속 메모리 구현에 장점이 있다. 또한, 광열 효과에 의한 가열 시간을 매우 세밀하게 조절하여 상전이 정도를 미세하게 조절함으로써, 한 지점의 저장값을 다양하게 변화시킬 수 있어 한 지점에서 저장할 수 있는 저장 용량을 늘리는 효과를 얻을 수 있다.
- [0040] 한편, 도면에는 상전이 메모리 소자의 제조 과정에서 광원을 이용하여 전도성 박막(160) 및 그 하부의 상전이 물질막(150)을 가열하는 구성만이 개시되어 있으나, 본 발명의 사상은 이에 제한되지 아니하며, 상전이 메모리 소자의 사용 과정에서 한 번, 또는 수시로 광원을 이용하여 전도성 박막(160)에 광을 조사하여 광열 효과를 통

해 상전이 물질막(150)의 성질을 변화시켜 정보를 저장하는 것도 가능하다 할 것이다. 그리고, 이를 위해서 상전이 메모리 소자로 광을 ON/OFF할 수 있는 스위치와 같은 선택적 구성 요소가 추가될 수 있을 것이다.

[0041]

이와 같이 본 발명은 도면에 도시된 일 실시예를 참고로 하여 설명하였으나 이는 예시적인 것에 불과하며 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 실시예의 변형이 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

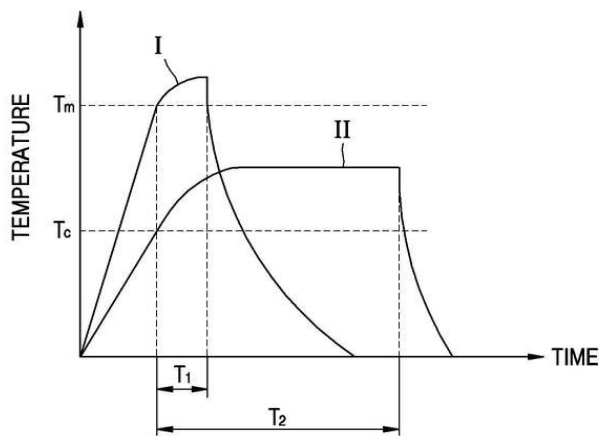
부호의 설명

[0042]

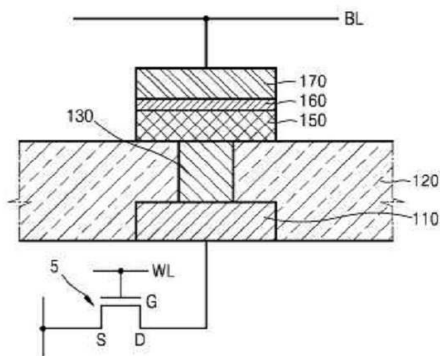
100: 상전이 메모리 소자
110: 하부 전극
120: 절연막
130: 도전성 콘택
150: 상전이 물질막
160: 전도성 박막
170: 상부 전극
190: 광원

도면

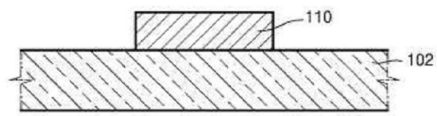
도면1



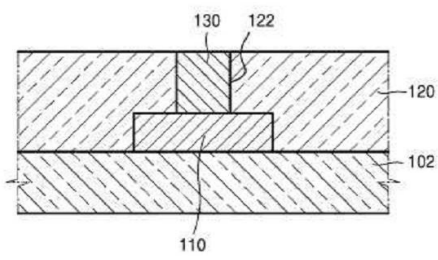
도면2



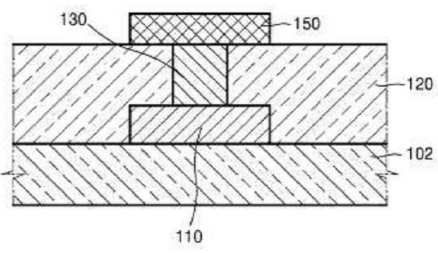
도면3



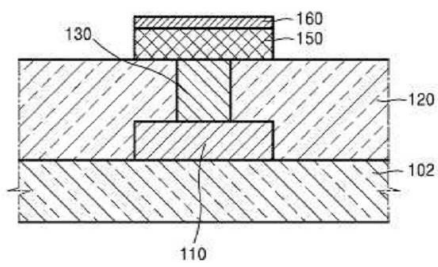
도면4



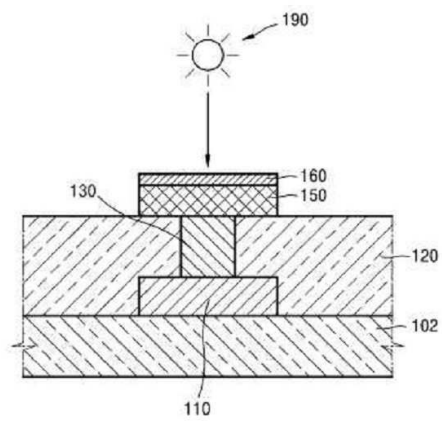
도면5



도면6



도면7



도면8

