

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成30年6月21日(2018.6.21)

【公開番号】特開2017-107587(P2017-107587A)

【公開日】平成29年6月15日(2017.6.15)

【年通号数】公開・登録公報2017-022

【出願番号】特願2017-21703(P2017-21703)

【国際特許分類】

G 0 6 F 9/315 (2006.01)

G 0 6 F 17/16 (2006.01)

【F I】

G 0 6 F 9/30 3 4 0 D

G 0 6 F 17/16 E

G 0 6 F 17/16 F

G 0 6 F 17/16 J

【手続補正書】

【提出日】平成30年5月10日(2018.5.10)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

少なくとも第 1 のオペランド及び第 2 のオペランドを指定する命令を復号する復号回路と、

前記復号回路に連結される実行回路であり、前記実行回路は復号された前記命令を実行して、

前記第 2 のオペランドにおいて規定された回数だけ、前記第 1 のオペランドのビットをシフトし、前記第 1 のオペランドの最上位ビットがシフトアウトされるたびに、1 である最下位ビットをプルインすることにより、複数のビットを含む結果を生成する、実行回路と、

を備え、前記結果の各ビットは、アレイのデータエレメントの 1 つに対応し、前記第 2 のオペランドは、ベクトルオペレーションの残りのループにおける残りのイタレーションの数を指定する、装置。

【請求項 2】

前記第 2 のオペランドは、前記ベクトルオペレーションに対して、ループ制限から現在のイタレーションカウントを減じた減算結果を指定する、請求項 1 に記載の装置。

【請求項 3】

前記第 1 のオペランド及び前記第 2 のオペランドの両方は、汎用レジスタである、請求項 1 または 2 に記載の装置。

【請求項 4】

前記第 1 のオペランドは、マスクレジスタであり、前記第 2 のオペランドは、汎用レジスタである、請求項 1 または 2 に記載の装置。

【請求項 5】

1 つまたは複数の状態レジスタは、前記結果に基づいて設定される、請求項 1 から 3 のいずれか 1 項に記載の装置。

【請求項 6】

少なくとも第 1 のオペランド及び第 2 のオペランドを指定するマスク生成命令を復号する段階と、

復号された前記マスク生成命令に応答して、

前記第 2 のオペランドにおいて規定された回数だけ、前記第 1 のオペランドのビットをシフトすることと、

前記第 1 のオペランドの最上位ビットがシフトアウトされるたびに、1 である最下位ビットをプルインすることにより、複数のビットを含む結果を生成することと、

により復号された前記マスク生成命令を実行する段階と、

を備え、前記結果の各ビットは、アレイのデータエレメントに対応し、前記第 2 のオペランドは、ベクトルオペレーションの残りのループにおける残りのイタレーションの数を指定する、方法。

【請求項 7】

前記第 2 のオペランドは、前記ベクトルオペレーションに対して、ループ制限から現在のイタレーションカウントを減じた減算結果を指定する、請求項 6 に記載の方法。

【請求項 8】

前記第 1 のオペランド及び前記第 2 のオペランドの両方は、汎用レジスタである、請求項 6 または 7 に記載の方法。

【請求項 9】

前記第 1 のオペランドは、マスクレジスタであり、前記第 2 のオペランドは、汎用レジスタである、請求項 6 または 7 に記載の方法。

【請求項 10】

前記結果に基づいて 1 つまたは複数の状態レジスタを修正する段階をさらに備える、請求項 6 から 9 のいずれか 1 項に記載の方法。

【請求項 11】

ランダムアクセスメモリと、

前記ランダムアクセスメモリに連結されるプロセッサと、

を備え、前記プロセッサは、

少なくとも第 1 のオペランド及び第 2 のオペランドを指定するマスク生成命令を復号する命令復号回路と、

前記命令復号回路に連結された実行回路であり、前記実行回路は、復号された前記マスク生成命令を実行して、

前記第 2 のオペランドにおいて規定された回数だけ、前記第 1 のオペランドのビットをシフトし、前記第 1 のオペランドの最上位ビットがシフトアウトされるたびに、1 である最下位ビットをプルインすることにより、複数のビットを含む結果を生成する、実行回路と、

を備え、前記結果の各ビットは、アレイのデータエレメントの 1 つに対応し、前記第 2 のオペランドは、ベクトルオペレーションの残りのループにおける残りのイタレーションの数を指定する、システム。

【請求項 12】

前記第 1 のオペランド及び前記第 2 のオペランドの両方は、汎用レジスタである、請求項 11 に記載のシステム。

【請求項 13】

前記第 1 のオペランドは、マスクレジスタであり、前記第 2 のオペランドは、汎用レジスタである、請求項 11 に記載のシステム。

【請求項 14】

1 つまたは複数の状態レジスタは、前記結果に基づいて設定される、請求項 11 から 13 のいずれか 1 項に記載のシステム。