

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-184585

(P2007-184585A)

(43) 公開日 平成19年7月19日(2007.7.19)

(51) Int. Cl.

H01L 33/00

(2006.01)

F I

H01L 33/00

A

テーマコード (参考)

5 F O 4 1

審査請求 未請求 請求項の数 30 O L (全 10 頁)

(21) 出願番号 特願2006-344237 (P2006-344237)
 (22) 出願日 平成18年12月21日 (2006.12.21)
 (31) 優先権主張番号 094147367
 (32) 優先日 平成17年12月29日 (2005.12.29)
 (33) 優先権主張国 台湾 (TW)

(71) 出願人 598061302
 晶元光電股▲ふん▼有限公司
 台湾新竹科学工业园区新竹市力行五路5号
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (74) 代理人 100091214
 弁理士 大貫 進介
 (74) 代理人 100107766
 弁理士 伊東 忠重
 (72) 発明者 謝 明勳
 台湾新竹科学工业园区新竹市力行五路5号
 (72) 発明者 邱 榮塗
 台湾新竹科学工业园区新竹市力行五路5号
 (72) 発明者 沈 豫俊
 台湾新竹科学工业园区新竹市力行五路5号
 最終頁に続く

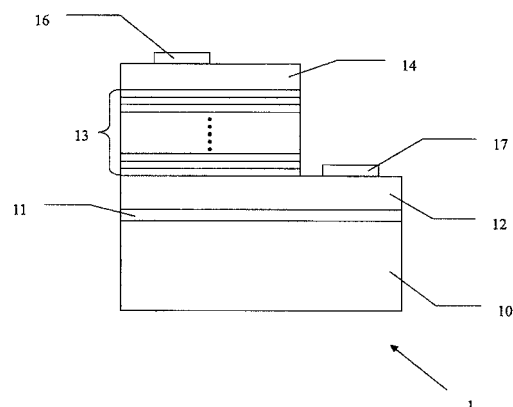
(54) 【発明の名称】 半導体発光素子及びその製造方法

(57) 【要約】

【課題】半導体発光素子及びその製造方法を提供する。

【解決手段】本発明による半導体発光素子は活性層を含み、該活性層はドーパントがドーピングされない井戸層と、第一の障壁層と、第二の障壁層とを含む。該井戸層は該第一の障壁層と該第二の障壁層との間に形成され、そのうち、該第一の障壁層は該井戸層に隣接する領域に第一のドーピング領域を有し、該井戸層から離れる領域に第一の非ドーピング領域を有し、該第二の障壁層は該井戸層に隣接する領域に第二の非ドーピング領域を有する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板と、
前記基板上に形成されて、ドーパントがドーピングされない井戸層と、第一の障壁層と、第二の障壁層と、を含む活性層と、
を有し、
前記井戸層は、前記第一の障壁層と前記第二の障壁層との間に形成され、
前記第一の障壁層は、前記井戸層に隣接する n 型ドーピング領域を有し、前記井戸層から離れる非ドーピング領域を有し、
前記第二の障壁層は、前記井戸層に隣接する非ドーピング領域を有する、
半導体発光素子。

10

【請求項 2】

前記第二の障壁層は、前記井戸層から離れる n 型ドーピング領域を有する、
請求項 1 に記載の半導体発光素子。

【請求項 3】

前記第一の障壁層と同様に前記井戸層の同じ側に位置し、前記井戸層から前記第一の障壁層より遠く離れる第三の障壁層を有し、
前記第三の障壁層は、前記第一の障壁層に隣接する n 型ドーピング領域と、前記第一の障壁層から離れる非ドーピング領域と、を含む、
請求項 1 に記載の半導体発光素子。

20

【請求項 4】

前記第二の障壁層と同様に前記井戸層の同じ側に位置し、前記井戸層から前記第二の障壁層より遠く離れる第四の障壁層を有し、
前記第四の障壁層は、前記第二の障壁層に隣接する非ドーピング領域と、前記第二の障壁層から離れる n 型ドーピング領域と、を含む、
請求項 1 に記載の半導体発光素子。

【請求項 5】

前記基板と前記活性層との間に形成されて、第一の表面と第二の表面とを有する n 型半導体層と、
前記活性層上に形成される p 型半導体層と、
前記 p 型半導体層上に形成される第一の電極と、
前記 n 型半導体層上に形成される第二の電極と、
をさらに有する、
請求項 1 に記載の半導体発光素子。

30

【請求項 6】

前記基板と前記 n 型半導体層との間に形成されるバッファ層をさらに含む、
請求項 5 に記載の半導体発光素子。

【請求項 7】

前記 p 型半導体層と前記第一の電極との間に形成される第一の透明導電層をさらに含む、
請求項 5 に記載の半導体発光素子。

40

【請求項 8】

前記 n 型半導体層と前記第二の電極との間に形成される第二の透明電極層をさらに含む、
請求項 7 に記載の半導体発光素子。

【請求項 9】

前記第一の障壁層の n 型ドーピング領域の厚みを B_1 とし、第一の障壁層全体の厚みを B とすれば、 B_1 / B は、 $3 / 4$ 以下である、
請求項 1 に記載の半導体発光素子。

【請求項 10】

50

前記第二の障壁層の非ドーピング領域の厚みを B_2 とし、第二の障壁層全体の厚みを B とし、 B_2 / B は、 $1 / 4$ より大きい、

請求項 1 に記載の半導体発光素子。

【請求項 1 1】

前記第二の障壁層の n 型ドーピング領域の厚みを B_1 とし、第二の障壁層全体の厚みを B とし、 B_1 / B は、 $3 / 4$ 以下である、

請求項 2 に記載の半導体発光素子。

【請求項 1 2】

前記基板の材料は、 SiC 、 $GaAs$ 、 GaN 、 AlN 、 GaP 、 Si 、 ZnO 、 MgO またはガラスを含む、

10

請求項 1 に記載の半導体発光素子。

【請求項 1 3】

前記井戸層の材料は、 $Al_a In_b Ga_{(1-a-b)}N$ ($0 < a < 1$ 、 $0 < b < 1$ 、 $0 < a+b < 1$)、 $AlGaAs$ 、 $AlInGaP$ 、 $InGaP$ または $AlInP$ を含む、

請求項 1 に記載の半導体発光素子。

【請求項 1 4】

前記第一の障壁層の材料は、 $Al_x In_y Ga_{(1-x-y)}N$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x+y < 1$)、 $AlGaAs$ 、 $AlInGaP$ 、 $InGaP$ または $AlInP$ を含む、

請求項 1 に記載の半導体発光素子。

【請求項 1 5】

前記第二の障壁層の材料は、 $Al_x In_y Ga_{(1-x-y)}N$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x+y < 1$)、 $AlGaAs$ 、 $AlInGaP$ 、 $InGaP$ または $AlInP$ を含む、

20

請求項 1 に記載の半導体発光素子。

【請求項 1 6】

前記 n 型半導体層の材料は、 $Al_c In_d Ga_{(1-c-d)}N$ ($0 < c < 1$ 、 $0 < d < 1$ 、 $0 < c+d < 1$)、 $AlGaAs$ 、 $AlGaInP$ 、 $AlInP$ または $InGaP$ を含む、

請求項 5 に記載の半導体発光素子。

【請求項 1 7】

前記 p 型半導体層の材料は、 $Al_e In_f Ga_{(1-e-f)}N$ ($0 < e < 1$ 、 $0 < f < 1$ 、 $0 < e+f < 1$)、 $AlGaAs$ 、 $AlGaInP$ 、 $AlInP$ または $InGaP$ を含む、

30

請求項 5 に記載の半導体発光素子。

【請求項 1 8】

前記 n 型のドーパントは、 Si 、 Ge 、 Sn 、 Te 、 O 、 S または C を含む、

請求項 1 に記載の半導体発光素子。

【請求項 1 9】

前記 n 型ドーパントのドーピング濃度は、 $1 \times 10^{17} \text{ cm}^{-3} \sim 1 \times 10^{20} \text{ cm}^{-3}$ である、

請求項 1 に記載の半導体発光素子。

【請求項 2 0】

前記第一の透明導電層の材料は、金属、酸化インジウムスズ、酸化ゲルマニウムスズ、酸化アンチモンズ、酸化インジウムジंक、酸化ジंकアルミニウムまたは酸化ジंकスズを含む、

40

請求項 7 に記載の半導体発光素子。

【請求項 2 1】

前記第二の透明導電層の材料は、金属、酸化インジウムスズ、酸化ゲルマニウムスズ、酸化アンチモンズ、酸化インジウムジंक、酸化ジंकアルミニウムまたは酸化ジंकスズを含む、

請求項 8 に記載の半導体発光素子。

【請求項 2 2】

前記 n 型のドーパントは、 Si 、 Ge 、 Sn 、 Te 、 O 、 S または C を含む、

50

請求項 2 に記載の半導体発光素子。

【請求項 2 3】

前記第三の障壁層の材料は、 $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x + y < 1$)、 AlGaAs 、 AlInGaP 、 InGaP または AlInP を含む、
請求項 2 に記載の半導体発光素子。

【請求項 2 4】

前記 n 型のドーパントは、 Si 、 Ge 、 Sn 、 Te 、 O 、 S または C を含む、
請求項 2 3 に記載の半導体発光素子。

【請求項 2 5】

対向する二つの側にそれぞれ位置する第一の表面と第二の表面を含んで、ドーパントが
ドーピングされない井戸層を形成する第一の工程と、 10

第一の障壁層を形成する第二の工程と、

第二の障壁層を形成する第三の工程と、

を含み、

前記第二の工程は、前記第一の表面に隣接する前記第一の障壁層の領域に第一の n 型ド
ーピング領域を形成する工程と、前記第一の表面から離れる前記第一の障壁層の領域に非
ドーピング領域を形成する工程と、を含み、

前記第三の工程は、前記第二の表面に隣接する前記第二の障壁層の領域に非ドーピング
領域を形成する工程を含む、

半導体発光素子の製造方法。 20

【請求項 2 6】

前記第二の表面から離れる前記第二の障壁層の領域にドーピング領域を形成する工程を
さらに含む、

請求項 2 5 に記載の半導体発光素子の製造方法。

【請求項 2 7】

前記製造方法は、有機金属化学気相成長法を含む、

請求項 2 5 に記載の半導体発光素子の製造方法。

【請求項 2 8】

前記製造方法は、分子線エピタキシー法を含む、

請求項 2 5 に記載の半導体発光素子の製造方法。 30

【請求項 2 9】

半導体多重量子井戸構造を含む活性層を有する半導体発光素子であって、

ドーパントがドーピングされない井戸層と、

第一の障壁層と、

第二の障壁層と、

を含み、

前記井戸層は、前記第一の障壁層と前記第二の障壁層との間に形成され、

前記第一の障壁層は、前記井戸層に隣接する n 型ドーピング領域を有し、前記井戸層か
ら離れる非ドーピング領域を有する、

半導体発光素子。 40

【請求項 3 0】

前記第二の障壁層は、前記井戸層に隣接する非ドーピング領域を有する、

請求項 2 9 に記載の半導体発光素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光素子及びその製造方法に関し、特に、半導体発光素子及びその製造方法
に関する。

【背景技術】

【 0 0 0 2 】

発光ダイオードは、例えば、光学表示装置、道路標識、データ記憶装置、通信装置、照明装置及び医療装置などの広い範囲に用いられている。今日、如何に発光ダイオードの輝度を向上するかは当業者にとって重要な課題の一つである。

【 0 0 0 3 】

従来の窒化物半導体発光素子には、通常、n型のドーパントをドーピングした多重量子井戸 (Multiple Quantum Well: MQW) 構造が活性層 (Active Layer) として使用される。そのドーパントのドーピング方法は、主に三種類がある。一つは、障壁層にn型のドーパントを均一にドーピングし、量子井戸層にドーパントを故意にドーピングしない方法であり、一つは、量子井戸層にn型のドーパントを均一にドーピングし、障壁層にドーパントを故意にドーピングしない方法であり、もう一つは、障壁層と量子井戸層に共にn型ドーパントを均一にドーピングする方法である。しかし、前述した方法により得られた発光素子は、その発光輝度が依然不足である。そのため、従来技術は、障壁層に隣接する量子層領域にドーパントを局部的にドーピングし、且つ、当該量子層に隣接する当該障壁層領域にもドーパントを局部的にドーピングする方法を採用することによって、レーザーダイオードの発光輝度を向上させる。

10

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 4 】

本発明の目的は、半導体発光素子及びその製造方法を提供することにある。

20

【 課題を解決するための手段 】

【 0 0 0 5 】

前述の目的を達成するために、本発明は、半導体発光素子を提供する。当該半導体素子は、ドーパントが故意にドーピングされない井戸層を有する活性層と、第一の障壁層と、第二の障壁層と、を含む。そのうち、井戸層は、第一の障壁層と第二の障壁層との間に形成される。井戸層に隣接する第一の障壁層の領域は、n型のドーパントが故意にドーピングされる第一のn型ドーピング領域を有し、井戸層から離れる第一の障壁層の領域は、ドーパントが故意にドーピングされない第一の非ドーピング領域を有する。井戸層に隣接する第二の障壁層の領域は、ドーパントが故意にドーピングされない第二の非ドーピング領域を有する。本発明による半導体発光素子は、高発光輝度の利点を有し、さらに、低操作電圧も有し、従来の発光素子の電気的特性を改善することができる。

30

【 0 0 0 6 】

また、本発明は、半導体発光素子の製造方法を提供する。当該製造方法は、互いに対向する第一の表面と第二の表面を有し、ドーパントを故意にドーピングしない井戸層を形成する工程と、前記第一の表面に隣接する領域にn型ドーパントを故意にドーピングするように形成される第一のn型ドーピング領域、及び、前記第一の表面に隣接しない領域にドーパントを故意にドーピングしないように形成される第一の非ドーピング領域を含む第一の障壁層を形成する工程と、前記第二の表面に隣接する領域にドーパントを故意にドーピングしないように形成される第二の非ドーピング領域を含む第二の障壁層を形成する工程と、を含む。

40

【 発明の効果 】

【 0 0 0 7 】

本発明は、半導体発光素子及びその製造方法を提供する。

【 発明を実施するための最良の形態 】

【 0 0 0 8 】

次に、添付した図面を参照しながら、本発明の好適な実施形態を詳細に説明する。

【 0 0 0 9 】

図1と図2を参照する。本発明の好適な一実施形態に係る半導体発光素子1は、基板10と、基板10上に形成されるバッファ層11と、バッファ層11上に形成されて第一の表面と第二の表面を有するn型半導体層12と、当該第一の表面上に形成される活性層1

50

3 と、活性層 1 3 上に形成される p 型半導体層 1 4 と、p 型半導体層 1 4 上に形成される第一の電極 1 6 と、当該第二の表面上に形成される第二の電極 1 7 と、を含む。そのうち、活性層 1 3 は、多重量子井戸構造であって、複数の井戸層 1 3 1 と、複数の井戸層 1 3 1 の間に挿入される複数の障壁層 1 3 2 と、を含み、井戸層 1 3 1 は、ドーパントがドーピングされない本質的な (Intrinsic) 半導体からなり、そのドーパントの濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 以下である。井戸層 1 3 1 は下表面と上表面を有し、当該下表面に接する障壁層 1 3 2 は二つの領域を含み、そのうち、前記下表面に隣接する領域は n 型のドーパントがドーピングされる n 型ドーピング領域を有し、前記下表面から離れる領域はドーパントがドーピングされない非ドーピング領域である。図 2 a に示すように、井戸層 1 3 1 の上表面に接する障壁層 1 3 2 にはドーパントがドーピングされない。しかし、発光素子 1 に好適な輝度を持たせるために、図 2 b に示すように、井戸層 1 3 1 の上表面に接する障壁層 1 3 2 は二つの領域を含んでもよい。このような二つの領域のうち、井戸層 1 3 1 の上表面に隣接する領域はドーパントがドーピングされない非ドーピング領域 1 3 2 b であり、井戸層 1 3 1 の上表面から離れる領域は n 型ドーパントがドーピングされる n 型ドーピング領域 1 3 2 a を有する領域である。

【0010】

本発明の好適な一実施形態に係る半導体発光素子 1 の製造方法は、基板 1 0 を選択し、基板 1 0 上にバッファ層 1 1 を形成し、バッファ層 1 1 上に n 型半導体層 1 2 を形成し、n 型半導体層 1 2 上に活性層 1 3 を形成する工程を含む。そのうち、活性層 1 3 は、多重量子井戸構造であって、複数の井戸層 1 3 1 及び複数の井戸層 1 3 1 の間に挿入される複数の障壁層 1 3 2 からずれるように形成される。その製造工程は、n 型半導体層 1 2 上に活性層を形成する工程を含む。当該活性層の製造工程は、n 型半導体層 1 2 上に非ドーピング領域 1 3 2 b である障壁層を形成し、非ドーピング領域 1 3 2 b に n 型ドーピング領域 1 3 2 a を有する障壁層を形成し、n 型ドーピング領域 1 3 2 a にドーパントがドーピングされない井戸層 1 3 1 を形成し、井戸層 1 3 1 上に非ドーピング領域 1 3 2 b である障壁層を形成し、非ドーピング領域 1 3 2 b に n 型ドーピング領域 1 3 2 a を有する障壁層を形成する工程を含む。また、活性層 1 3 上に p 型半導体層 1 4 を形成し、エッチング方法により順序に一部の p 型半導体層 1 4 及び活性層 1 3 をエッチングして n 型半導体層 1 2 の一部の表面を露出させ、p 型半導体層 1 4 上に第一の電極 1 6 を形成し、及び、n 型半導体 1 2 の露出表面に第二の電極 1 7 を形成する工程をさらに含む。

【0011】

図 3 を参照する。図 3 は、本発明による半導体発光素子 1 と従来技術に記載の素子 A 及び B の発光輝度が電流変化に伴う電気的特性の比較図である。そのうち、素子 A の井戸層にはドーパントがドーピングされないが、障壁層にはすべて n 型のドーパントがドーピングされる。素子 B の井戸層と障壁層とが接する界面に隣接する当該井戸層と当該障壁層の領域にはそれぞれ n 型のドーパントが局部的にドーピングされる。図 3 によれば、入力電流が同じである場合、半導体発光素子 1 の発光輝度が発光素子 A 及び B の発光輝度より高い。図 4 は、入力電流が同じである場合、半導体発光素子 1 の操作電圧が発光素子 A 及び B の操作電圧より低いことを示し、これにより、本発明による半導体発光素子は好適な電気的特性を有することが証明される。

【0012】

前述した各層は、有機金属化学気相成長 (Metal Organic Chemical Vapor Deposition: MOCVD) 法により前記基板上に成長されて形成される。

【0013】

分子線エピタキシー (Molecular Beam Epitaxy: MBE) 法により半導体素子 1 を形成する場合、図 5 を参照する。活性層 1 3 の多重量子井戸構造には、井戸層 1 3 2 の下表面に接する障壁層 1 3 2 が非ドーピング領域であっても良いが、発光素子 1 に好適な輝度を持たせるために、井戸層 1 3 1 の下表面に接する障壁層 1 3 2 が二つの領域を含んでも良い。このような二つの領域のうち、井戸層 1 3 1 の下表面に隣接する領域は非ドーピング領域 1 3 2 b であり、井戸層 1 3 1 の下表面から離れる領域は n 型ドーピング領域 1 3 1 a

を有する領域である。井戸層 131 の上表面に接する障壁層 132 は二つの領域を含み、そのうち、井戸層 131 の上表面に隣接する領域は n 型ドーピング領域 132a を有する領域であり、井戸層 131 の上表面から離れる領域は非ドーピング領域 132b である。

【0014】

前述した基板 10 はサファイア基板であり、n 型半導体層の材料は $\text{Al}_g\text{In}_h\text{Ga}_{(1-g-h)}\text{N}$ ($0 \leq g \leq 1$ 、 $0 \leq h \leq 1$ 、 $0 \leq g+h \leq 1$) であり、非ドーピング領域 132b の材料は $\text{Al}_c\text{In}_d\text{Ga}_{(1-c-d)}\text{N}$ ($0 \leq c \leq 1$ 、 $0 \leq d \leq 1$ 、 $0 \leq c+d \leq 1$) であって、そのドーパント濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 以下である。各層の非ドーピング領域 132b の材料は、同じまたは異なっても良い。n 型ドーピング領域 132a の材料は $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$) であり、n 型のドーパントは、Si、Ge、Sn、Te、O、S 及び C のうち一つである。n 型ドーパントの濃度は、 $1 \times 10^{17} \text{ cm}^{-3} \sim 1 \times 10^{20} \text{ cm}^{-3}$ であって、好ましくは、 $5 \times 10^{17} \text{ cm}^{-3} \sim 5 \times 10^{19} \text{ cm}^{-3}$ である。各層のドーピング領域 132a の材料も同じまたは異なっても良い。井戸層 131 の材料は、 $\text{Al}_a\text{In}_b\text{Ga}_{(1-a-b)}\text{N}$ ($0 \leq a \leq 1$ 、 $0 \leq b \leq 1$ 、 $0 \leq a+b \leq 1$) であり、各層の井戸層 131 の材料は同じまたは異なっても良い。p 型半導体層 14 の材料は、 $\text{Al}_e\text{In}_f\text{Ga}_{(1-e-f)}\text{N}$ ($0 \leq e \leq 1$ 、 $0 \leq f \leq 1$ 、 $0 \leq e+f \leq 1$) である。n 型ドーピングがドーピングされる障壁層 132a の厚み B1 及びドーピングがドーピングされない障壁層 132b の厚み B2 がそれぞれ障壁層 132 全体の厚み B に対する比は、発光素子の輝度に影響を与える。B1 の B に対する比が $0 \sim 1$ ($0 < B1/B < 1$) で、B2 の B に対する比は $0 \sim 1$ ($0 < B2/B < 1$) である場合、発光素子の輝度はそれによって向上される。本実施形態において、B1/B が $3/4$ 以下であって、B2/B が $1/4$ より大きい場合、発光素子の輝度は顕著に向上される。各障壁層のドーピング領域 132a の厚みの障壁層 132 全体の厚みに対する比は、同じまたは異なっても良い。同様に、各障壁層の非ドーピング領域 132b の厚みの障壁層 132 全体の厚みに対する比は、同じまたは異なっても良い。

【0015】

前述した p 型半導体層 14 と第一の電極 16 との間に第一の透明導伝層、または、n 型半導体層 12 の第二の表面と第二の電極 17 との間に第二の透明導伝層が形成されても良い。当該第一の透明導電層及び第二の透明導電層の材料は、金属、酸化インジウムスズ、酸化ゲルマニウムスズ、酸化アンチモンスズ、酸化インジウムジंक、酸化ジंकアルミニウムまたは酸化ジंकスズである。例えば、酸化インジウムスズの場合、その厚みが例えば $50 \text{ nm} \sim 1 \mu\text{m}$ であり、 $300 \sim 700 \text{ nm}$ の波長範囲において 50% 以上の透過率を有する。透明導電層は、電子ビーム蒸着 (Electron Beam Evaporation) 法、イオンスパッタリング (Ion Sputtering) 法、熱蒸着 (Thermal Evaporation) 法またはこれらの方法のうち、二つ以上を組み合わせる方式により形成される。

【0016】

前述の実施形態において、基板 10 の材料は ZnO、MgO またはガラスを含んでも良い。また、基板 10 は、その他の導電基板に取り替えられることもできる。この場合、第二の電極は導電基板の下表面に形成されることが可能であるので、エッチング工程は省略することができる。導電基板の材料は、SiC、GaN、AlN または Si を含む。

【0017】

また、前述の実施形態において、n 型半導体層 12 の材料は、AlGaAs、AlGaInP、AlInP または InGaP を含み、障壁層 132 の材料は、AlGaAs、AlInGaP、InGaP または AlInP を含み、井戸層 131 の材料は、AlGaAs、AlInGaP、InGaP または AlInP を含み、p 型半導体層 14 の材料は、AlGaAs、AlGaInP、AlInP または InGaP を含み、導電基板の材料は、GaAs または GaP を含む。

【0018】

以上、本発明の好ましい実施形態を説明したが、本発明はこの実施形態に限定されず、本発明の趣旨を離脱しない限り、本発明に対するあらゆる変更は本発明の範囲に属する。

【図面の簡単な説明】

【0019】

10

20

30

40

50

【図 1】本発明の好適な一実施形態に係る半導体発光素子を示す図である。

【図 2】本発明の好適な一実施形態に係る活性層の構造を示す図である。

【図 3】発光輝度と電流との関係を示す図である。

【図 4】電流と電圧との関係を示す図である。

【図 5】本発明の好適な一実施形態に係る活性層の構造を示す図である。

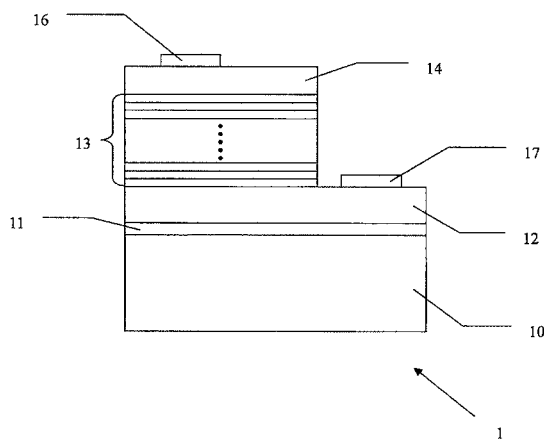
【符号の説明】

【 0 0 2 0 】

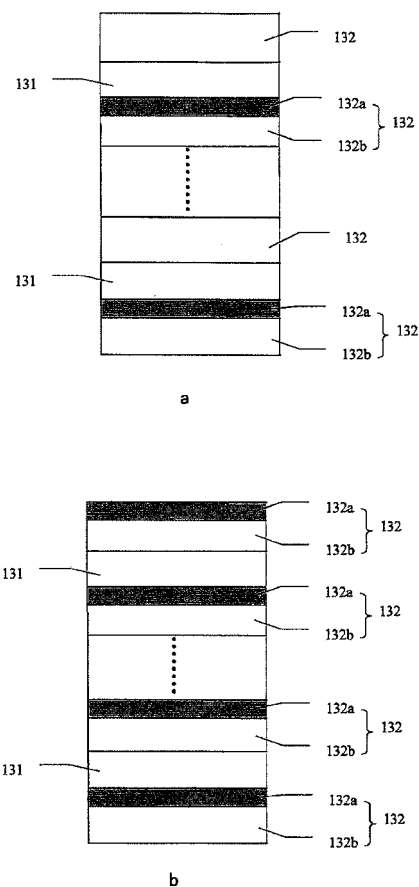
- 1 0 基板
- 1 1 バッファ層
- 1 2 n 型半導体
- 1 3 活性層
- 1 3 1 井戸層
- 1 3 2 障壁層
- 1 3 2 a n 型ドーピング領域
- 1 3 2 b 非ドーピング領域
- 1 4 p 型半導体層
- 1 6 第一の電極
- 1 7 第二の電極

10

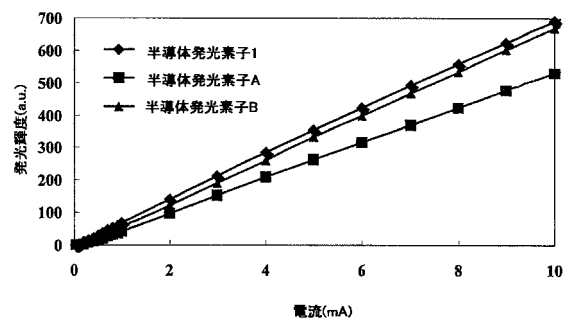
【図 1】



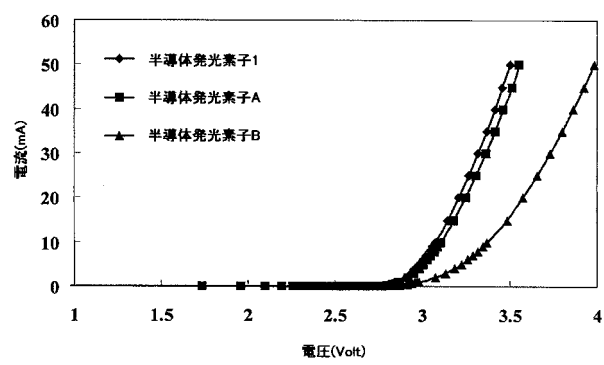
【図 2】



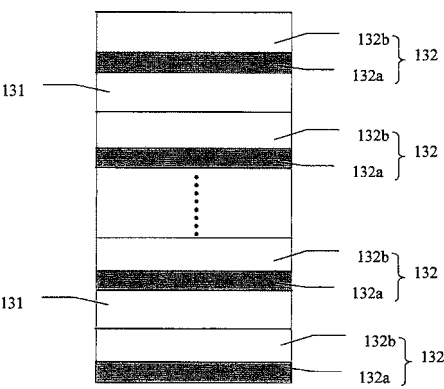
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

(72)発明者 蔡 清富

台湾新竹科学工业园区新竹市力行五路5号

Fターム(参考) 5F041 AA04 CA05 CA33 CA36 CA39 CA40 CA46 CA49 CA65 CA66