(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 111509825 A
(43)申请公布日 2020.08.07

(21)申请号 202010274827.7

(22)申请日 2020.04.09

(71)申请人 江苏大学
地址 212013 江苏省镇江市京口区学府路301号

(72)发明人 项子旋 周柏涛 李怀龙 黄振跃 李伊莎 张鑫涛 杨晓月

(51)Int.Cl.
H02J 7/04(2006.01)
H02M 1/32(2007.01)
H02M 1/14(2006.01)
H02M 3/28(2006.01)
H02J 7/00(2006.01)

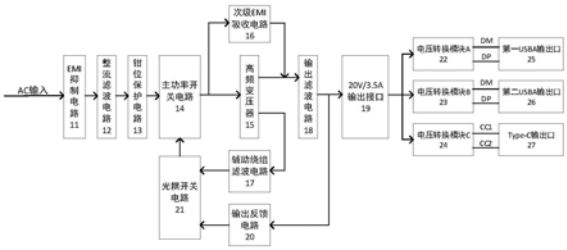
权利要求书2页 说明书5页 附图3页

(54)发明名称

45W宽频带电压自适应PPS超级快充移动电源结构

(57)摘要

本发明公开了一种45W宽频带电压自适应PPS超级快充移动电源结构。该电路包括EMI抑制电路、整流滤波电路、钳位保护电路、主功率开关电路、高频变压器、次级EMI吸收电路、输出滤波反馈电路、光耦开关电路、三路电压转换模块、三路输出识别模块。本发明电路简单、体积小、成本低、安全可靠。作为基于PD3.0协议的新型快充电路，可自适应识别多种协议，进而实现所需的多种直流输出，兼容多种产品。能通过输出识别模块与用电设备实时通信，自适应改变输出的功率情况，既实现快速充电，又能最大情况延长用电设备的电池寿命。



CN 111509825 A

1.一种45W宽频带电压自适应PPS超级快充移动电源结构，其特征在于，该电源结构包括电源输入模块、反激式电路模块、快充电压转换模块、快充识别模块，其中电源输入模块、反激式电路模块、快充电压转换模块、快充识别模块依次连接；电源输入模块连接外部220V交流电，快充识别模块与外部的终端使用设备连接；

所述电源输入模块包括相连接的输入端EMI抑制电路和整流滤波模块；

所述反激式电路模块包括依次串联的反激式主电路、主功率开关电路、输出电压反馈回路；然后输出电压反馈回路再将电压反馈给反激式主电路；

所述快充识别模块包括相并联的USBA口第一输出电路、USBA口第二输出电路、TYPE-C口快充识别输出电路。

2.根据权利要求1所述的电源结构，其特征在于：所述电源输入模块包括输入接口P1、共模电感L2、熔断器FU1、电阻R18、电阻R19、热敏电阻RT1、电容C10、滤波电容C11、滤波电容C12以及整流桥D6；熔断器FU1一端连接输入接口P1正极，熔断器FU1另一端连接共模电感L2的2号脚；热敏电阻RT1一端连接输入接口P1负极，热敏电阻RT1另一端连接共模电感L2的4号脚；电阻R18、电阻R19串联后并联在共模电感L2输入端；电容C10并联在共模电感L2输入端；共模电感L2输出端连接整流桥电路D6的输入端；滤波电容C11、滤波电容C12并联于D6的输出端。

上述输入接口P1、共模电感L2、熔断器FU1、电阻R18、电阻R19、热敏电阻RT1、电容C10构成EMI抑制电路；滤波电容C11、滤波电容C12以及整流桥D6构成整流滤波模块。

3.根据权利要求2所述的电源结构，其特征在于：所述主功率开关电路包括离线式开关芯片U2、变压器TR1、光电耦合器U1、电阻R2至R11、电容C5至C9、二极管D2至D4；

电阻R8、电阻R9串联后一端与整流桥D6正极相连，电阻R8、电阻R9串联后另一端接开关芯片U2的电压检测引脚；电阻R2、电阻R3、电容C5、二极管D2依次并联，然后串联电阻R4、二极管D4，共同构成钳位保护电路，钳位保护电路一端与整流桥D6正极相连，钳位保护电路另一端接开关芯片U2的漏极引脚；开关芯片U2的频率引脚与源极引脚相连；开关芯片U2的外部流限引脚经过电阻R10与源极相连；电阻R6、电阻R7串联后一端接整流桥D6输出端，电阻R6、电阻R7串联后另一端与开关芯片U2的外部流限引脚相连；电阻R11与电容C8串联后并联电容C7，然后并联在开关芯片U2的控制引脚与频率引脚之间；二级管D3、电阻R5、电容C6构成吸收回路，吸收回路一端连接变压器TR1，吸收回路另一端作为偏置绕组的输出端；电容C9并联在变压器偏置绕组两端；光电耦合器U1的集电极连接二级管D3的阴极，光电耦合器U1的发射极连接开关芯片U2的控制引脚。

4.根据权利要求1所述的电源结构，其特征在于：所述反激式主电路包括离线式开关芯片U2、变压器TR1、电阻R1、电阻R15、电容C1至C4，C13及C14、电感L1、二级管D1、发光二级管D5、输出端子P2、P3，电感L1、电容C13、电容C14组成π型滤波电路；电阻R1与电容C2串联后并联二级管D1，构成吸收回路，吸收回路一端连接变压器TR1，吸收回路另一端经π型滤波电路与输出端子P2、P3相连；电容C4、电容C3并联在变压器二次侧两端；电阻R15与发光二级管D5串联后一端与输出电压正极相连，另一端接地，构成电压输出指示灯。

5.根据权利要求1所述的电源结构，其特征在于：所述输出电压反馈回路包括电阻R12、电阻R13、电阻R14、电阻R16、电阻R17、电容C15、C16、稳压基准源Q1、光电耦合器U1；

电阻R16、R17串联后并联在输出端；电阻R17一端接稳压基准源Q1的参考端，电阻R17另

一端接Q1的阳极;电容C15并联在稳压基准源Q1的阴极与参考端之间;电阻R12与电容C16串联后与电阻R13并联,其一端接在光电耦合器U1的阳极,其另一端接入变压器二次侧;电阻R14并联在光电耦合器U1的阴极与阳极之间、稳压基准源Q1的阴极与光电耦合器U1的阴极相连。

6.根据权利要求1所述的电源结构,其特征在于:所述快充电压转换模块包括同步开关降压转换芯片U1、电感L1、电阻R1、电阻R3、电容C1至电容C14;

输入电压经电容C11至C14滤波后接到降压转换U1的输入端;电阻R3一端接降压转换U1的频率调节引脚,另一端接地;电容C3一端接芯片U1的自举电容引脚,另一端接芯片的开关节点;电感L1一端连接降压转换U1的开关节点,另一端经过电容C3、电容C4、电容C6、电容C7滤波后连接到芯片的输出限流检测引脚;降压转换芯片U1的输出引脚经过电阻R1连接到电流检测引脚。

7.根据权利要求1所述的电源结构,其特征在于:所述USBA口第一输出电路、USBA口第二输出电路相同,包括同步开关降压转换芯片U1、USB接口Y1、电阻R2、电容C15至C18,降压转换芯片U1的快充识别信号引脚DM、DP分别经过电容C17、C18滤波后与USB接口Y1相接;电阻R2作为放电电阻,一端接地,另一端接降压转换芯片U1的电压输出引脚;降压转换芯片U1输出引脚经过滤波电容C15和C16与USB接口Y1的VCC端相连。

8.根据权利要求1所述的电源结构,其特征在于:所述TYPE-C口快充识别输出电路包括同步开关降压转换芯片U1、TYPE-C接口Y2、电容C15、C16、电阻R2;电阻R2一端接地,另一端接芯片U1的电压输出引脚;芯片U1输出引脚经过滤波电容C15、C16与TYPE-C接口Y2的供电引脚VBUS相连;芯片U1的DM引脚与接口Y2的数据引脚DN1、DN2相连;芯片U1的DP引脚与接口Y2数据引脚DP1、DP2相连;芯片U1检测引脚CC1、CC2分别接入TYPE-C接口对应引脚。

45W宽频带电压自适应PPS超级快充移动电源结构

技术领域

[0001] 本发明涉及充电装置快速充电技术领域，特别提供了一种基于PD3.0协议的45W宽频带快充电源结构，可实现随负载类型不同的功率自适应充电电路。

背景技术

[0002] 在当今这个信息化高速发展的社会，手机、平板等电子设备已经成为人们生活、日常办公不可或缺的工具，对其电能的快速补充也成为电子领域发展的一个技术焦点。目前，市场上现有的开关电源适配器一般都为5W/10W的小功率单一直流输出规格，一定程度上对用户在使用上产生了一些限制，如：效率低、不同产品的适配性等。2017年，USB-IF组织发布了USB PD 3.0的重要更新，正式推出旨在规范快充技术的PPS协议。虽然美国高通公司发布了最新的QC4+充电技术，但仍没有充电设备能够真正意义上地实现QC4+低压直充技术。此外，市面上的USBPD移动电源大多采用高度集成芯片的方案，尽管降低了成本，却难以实现40W、60W甚至100W的充电功率，也就不能满足笔记本电脑的快充需求。现有的开关电源还存在体积大、效率低、温度高等缺陷。

发明内容

[0003] 本发明旨在解决上述问题，而提供一种最大支持45w的、具有高能效的、能够支持多种快充协议的电源结构。可实现高功率宽频带电能输出，并根据负载类型的变化做到电压自适应，从而输出不同类型电能的电路，以达到快速充电的目的。

[0004] 为实现上述目的，本发明技术采用以下技术方案实现。

[0005] 一种45W宽频带电压自适应PPS超级快充移动电源结构，该电源结构包括电源输入模块、反激式电路模块、快充电压转换模块、快充识别模块，其中电源输入模块、反激式电路模块、快充电压转换模块、快充识别模块依次连接；电源输入模块连接外部220V交流电，快充识别模块与外部的终端使用设备连接；

[0006] 所述电源输入模块包括相连接的输入端EMI抑制电路和整流滤波模块；

[0007] 所述反激式电路模块包括依次串联的反激式主电路、主功率开关电路、输出电压反馈回路；然后输出电压反馈回路再将电压反馈给反激式主电路；

[0008] 所述快充识别模块包括相并联的USBA口第一输出电路、USBA口第二输出电路、TYPE-C口快充识别输出电路。

[0009] 优选的，所述电源输入模块包括输入接口P1、共模电感L2、熔断器FU1、电阻R18、电阻R19、热敏电阻RT1、电容C10、滤波电容C11、滤波电容C12以及整流桥D6；熔断器FU1一端连接输入接口P1正极，熔断器FU1另一端连接共模电感L2的2号脚；热敏电阻RT1一端连接输入接口P1负极，热敏电阻RT1另一端连接共模电感L2的4号脚；电阻R18、电阻R19串联后并联在共模电感L2输入端；电容C10并联在共模电感L2输入端；共模电感L2输出端连接整流桥电路D6的输入端；滤波电容C11、滤波电容C12并联于D6的输出端。

[0010] 上述输入接口P1、共模电感L2、熔断器FU1、电阻R18、电阻R19、热敏电阻RT1、电容

C10构成EMI抑制电路;滤波电容C11、滤波电容C12以及整流桥D6构成整流滤波模块。

[0011] 优选的,所述主功率开关电路包括离线式开关芯片U2、变压器TR1、光电耦合器U1、电阻R2至R11、电容C5至C9、二极管D2至D4;

[0012] 电阻R8、电阻R9串联后一端与整流桥D6正极相连,电阻R8、电阻R9串联后另一端接开关芯片U2的电压检测引脚;电阻R2、电阻R3、电容C5、二极管D2依次并联,然后串联电阻R4、二极管D4,共同构成钳位保护电路,钳位保护电路一端与整流桥D6正极相连,钳位保护电路另一端接开关芯片U2的漏极引脚;开关芯片U2的频率引脚与源极引脚相连;开关芯片U2的外部流限引脚经过电阻R10与源极相连;电阻R6、电阻R7串联后一端接整流桥D6输出端,电阻R6、电阻R7串联后另一端与开关芯片U2的外部流限引脚相连;电阻R11与电容C8串联后并联电容C7,然后并联在开关芯片U2的控制引脚与频率引脚之间;二级管D3、电阻R5、电容C6构成吸收回路,吸收回路一端连接变压器TR1,吸收回路另一端作为偏置绕组的输出端;电容C9并联在变压器偏置绕组两端;光电耦合器U1的集电极连接二级管D3的阴极,光电耦合器U1的发射极连接开关芯片U2的控制引脚。

[0013] 优选的,所述反激式主电路包括离线式开关芯片U2、变压器TR1、电阻R1、电阻R15、电容C1至C4,C13及C14、电感L1、二级管D1、发光二级管D5、输出端子P2、P3,电感L1、电容C13、电容C14组成π型滤波电路;电阻R1与电容C2串联后并联二级管D1,构成吸收回路,吸收回路一端连接变压器TR1,吸收回路另一端经π型滤波电路与输出端子P2、P3相连;电容C4、电容C3并联在变压器二次侧两端;电阻R15与发光二级管D5串联后一端与输出电压正极相连,另一端接地,构成电压输出指示灯。

[0014] 优选的,所述输出电压反馈回路包括电阻R12、电阻R13、电阻R14、电阻R16、电阻R17、电容C15、C16、稳压基准源Q1、光电耦合器U1;

[0015] 电阻R16、R17串联后并联在输出端;电阻R17一端接稳压基准源Q1的参考端,电阻R17另一端接Q1的阳极;电容C15并联在稳压基准源Q1的阴极与参考端之间;电阻R12与电容C16串联后与电阻R13并联,其一端接在光电耦合器U1的阳极,其另一端接入变压器二次侧;电阻R14并联在光电耦合器U1的阴极与阳极之间、稳压基准源Q1的阴极与光电耦合器U1的阴极相连。

[0016] 优选的,所述快充电压转换模块包括同步开关降压转换芯片U1、电感L1、电阻R1、电阻R3、电容C1至电容C14;

[0017] 输入电压经电容C11至C14滤波后接到降压转换U1的输入端;电阻R3一端接降压转换U1的频率调节引脚,另一端接地;电容C3一端接芯片U1的自举电容引脚,另一端接芯片的开关节点;电感L1一端连接降压转换U1的开关节点,另一端经过电容C3、电容C4、电容C6、电容C7滤波后连接到芯片的输出限流检测引脚;降压转换芯片U1的输出引脚经过电阻R1连接到电流检测引脚。

[0018] 优选的,所述USBA口第一输出电路、USBA口第二输出电路相同,包括同步开关降压转换芯片U1、USB接口Y1、电阻R2、电容C15至C18,降压转换芯片U1的快充识别信号引脚DM、DP分别经过电容C17、C18滤波后与USB接口Y1相接;电阻R2作为放电电阻,一端接地,另一端接降压转换芯片U1的电压输出引脚;降压转换芯片U1输出引脚经过滤波电容C15和C16与USB接口Y1的VCC端相连。

[0019] 优选的,所述TYPE-C口快充识别输出电路包括同步开关降压转换芯片U1、TYPE-C

接口Y2、电容C15、C16、电阻R2;电阻R2一端接地,另一端接芯片U1的电压输出引脚;芯片U1输出引脚经过滤波电容C15、C16与TYPE-C接口Y2的供电引脚VBUS相连;芯片U1的DM引脚与接口Y2的数据引脚DN1、DN2相连;芯片U1的DP引脚与接口Y2数据引脚DP1、DP2相连;芯片U1检测引脚CC1、CC2分别接入TYPE-C接口对应引脚。

[0020] 本发明的有益效果为:采用高频开关技术,使电路结构做到小型化、轻量化;双USB接口以及Type-C接口输出,可同时对多个终端设备进行充电;支持多种快充协议,可自动识别终端设备来调节输出电压电流,延长电池使用寿命;支持USBPD协议,可对外输出5V/3A、7V/2.5A、9V/2A、12V/2A、15V/2.3A、20V/2.3A;电能转换效率高达85%,实现高效节能充电;实现45W宽频带大功率输出,可对大容量终端设备充电。

附图说明

[0021] 图1是本发明一种反激式电路实施例的原理图。

[0022] 图2是本发明可实现宽频带高功率快充电路的实施例原理框图。

[0023] 图3是本发明一种USBA口快充输出的实施例原理图。

[0024] 图4是本发明一种Type-C口快充输出的实施例原理图。

具体实施方式

[0025] 下列实施例是对本发明的进一步解释和补充,对本发明不构成任何限制。

[0026] 参见图1,本实施例是一种基于PD3.0协议的45W宽频带,可实现电压自适应的PPS超级快充电源结构,包括电源输入模块、反激式电路模块、快充电压转换模块、输出快充识别模块,所述反激式电路模块、快充电压转换模块、快充识别模块依次连接,电源输入模块连接充电器,快充识别电路与外部的终端使用设备连接。

[0027] 其中电源输入模块包括输入端EMI抑制电路11、整流滤波模块12、连接在整流滤波模块输出端的钳位保护电路13;反激式电路模块包括反激式主电路、主功率开关电路14、次级EMI吸收电路16、辅助绕组滤波电路17、输出滤波电路18、输出电压反馈电路20、光耦开关电路21,其中辅助绕组滤波电路17、光耦开关电路21、主功率开关电路14依次连接,输出反馈电路20控制光耦开关的通断;输出快充识别模块包括USBA口第一输出电路25、USBA口第二输出电路26、TYPE-C口快充识别输出电路27,分别与电压转换模块A22、电压转换模块B23、电压转换模块C24相连。

[0028] 具体的,电源输入模块包括输入接口P1、共模电感L2、熔断器FU1、电阻R18、电阻R19、热敏电阻RT1、电容C10至C12以及整流桥D6,电路中串联共模电感可有效抑制共模电流;熔断器FU1一端连接输入接口P1正极,另一端连接共模电感L2的2号脚,熔断器熔断电流采用1.25A,来保护电路;在输入接口与共模电感之间串联负温度系数的热敏电阻RT1,可有效抑制开机时产生的浪涌电流;电阻R18、R19并联在共模电感L2输入端,形成滤波放电电路,并分散所承受的功率;电容C10并联在共模电感L2输入端,以此滤除差模干扰;共模电感L2输出端连接整流桥电路D6的输入端;滤波电容C11、C12并联于D6的输出端。

[0029] 反激式主电路包括离线式开关芯片U2、变压器TR1、电阻R1、电阻R15、电容C1至C4,C13及C14、电感L1、二级管D1、发光二级管D5、输出端子P2、P3,电感L1、电容C13、C14组成π型LC滤波电路,来降低输出的纹波电压;二级管D1、电阻R1与电容C2构成吸收回路一端连接变

压器9号脚，另一端经π型滤波电路与输出端子相连，其中二极管可保证电能的单向流通，RC阻容串联后可抑制反向峰值电压对二极管的影响；滤波电容C4、C5并联在变压器二次侧两端；电阻R15与发光二级管D5串联后一端与输出电压正极相连，另一端接地，来指示反激电路工作。

[0030] 主功率开关电路包括离线式开关芯片U2、变压器TR1、光电耦合器U1、电阻R2至R11、电容C5至C9、二极管D2至D4，电阻R8、R9串联后一端与整流桥正极相连，另一端接开关芯片U2的电压检测引脚；电阻R2至R4、电容C3、二极管D2、D4共同构成钳位保护电路，一端与整流桥正极相连，另一端接开关芯片U2的漏极引脚，该电路可降低漏感引起的峰值漏极电压尖峰，可提高轻载效率和空载输入功率；芯片U2的频率引脚直接与源极引脚相连，配置芯片的开关频率为132kHz，来减小变压器以及电源的尺寸，并使得EMI频率低于150kHz；芯片U2的外部流限引脚经过电阻R10与源极相连；电阻R6、R7串联后一端接整流桥输出端，另一端与芯片的外部流限引脚相连，使得流限随输入电压的降低而降低；电阻R11与电容C8串联后并联在芯片U2的控制引脚与频率引脚；二级管D3、电阻R5、电容C6构成吸收回路，一端连接变压器5号引脚，另一端作为偏置绕组的输出端，其中二极管可保证电能的单向流通，RC阻容串联后可抑制反向峰值电压对二极管的影响；电容C9并联在变压器偏置绕组两端，对输出电压进行滤波；光电耦合器U1的集电极连接二级管D3的阴极，发射极连接开关芯片U2的控制引脚。

[0031] 输出电压反馈回路包括电阻R12至R17、电容C15、C16、稳压基准源Q1、光电耦合器U1，电阻R17一端接稳压基准源Q1的参考端，另一端接Q1的阳极；电容C15并联在稳压基准源Q1的阴极与参考端之间；电阻R12与电容C16串联后与电阻R13并联，一端接在光电耦合器U1的阳极，另一端接入变压器二次侧；电阻R14并联在光电耦合器U1的阴极与阳极之间、稳压基准源Q1的阴极与光电耦合器U1的阴极相连；电阻R16、R17串联后并联在输出端，来对输出端进行分压，后经过稳压基准源Q1将误差放大，进而控制Q1从阴极到阳极的分流；当输出电压增大时，使得Q1的分流电流增大，光耦发光增强，离线式开关芯片U2接收到的反馈电压也就越强，芯片U2将会调整内部MOSFET的开关时间，使得输出电压回路；由于平衡时，Q1的Vref＝2.5V，因此，当R16＝71.5kohm，R17＝10.2kohm时，输出端电压为

$$\left(1+\frac{R16}{R17}\right)\times 2.5 = 20.02V。$$

[0032] 快充电压转换模块包括同步开关降压转换芯片U1、电感L1、电阻R1、电阻R3、电容C1至电容C14，输入电压经电容C11至C14滤波后接到芯片U1的输入端；电阻R3一端接芯片U1的频率调节引脚，另一端接地，选取R3为75kohm，调节芯片频率为220kHz；电容C3一端接芯片U1的自举电容引脚，另一端接芯片的开关节点，电容取值0.1uF，为上管栅极驱动提供电压；电感L1一端连接芯片U1的开关节点，另一端经过电容C3至C7滤波后连接到芯片的输出限流检测引脚；降压转换芯片U1的输出引脚经过电阻R1连接到电流检测引脚，R1选取20mohm，通过检测输出限流检测引脚与电压输出引脚之间的电压差，判断当前负载电流大小是否到设定电流大小，进而实现输出限流保护。

[0033] USBA口输出电路包括同步开关降压转换芯片U1、USB接口Y1、电阻R2、电容C15至C18，降压转换芯片U1的快充识别信号引脚DM、DP分别经过电容C17、C18滤波后与USB接口Y1相接；电阻R2作为放电电阻，一端接地，另一端接芯片U1的电压输出引脚；芯片输出引脚经

过滤波电容C15和C16与USB接口Y1的VCC端相连;USB接口Y1与终端使用设备相连,支持USBPD协议。

[0034] TYPE-C口快充识别输出电路包括同步开关降压转换芯片U1、TYPE-C接口Y2、电容C15、C16以及电阻R2;电阻R2作为放电电阻,一端接地,另一端接芯片U1的电压输出引脚;芯片输出引脚经过滤波电容C15和C16与TYPE-C接口Y2的供电引脚VBUS相连;降压转换芯片U1的USB快充识别信号DM与TYPE-C接口Y2的数据引脚DN1、DN2相连;而USB快充识别信号DP与Y2数据引脚DP1、DP2相连;芯片U1的Type-C检测引脚CC1、CC2分别接入TYPE-C接口对应引脚用于系统配置;TYPE-C接口Y2与终端使用设备相连,可以通过DM/DP和CC1/CC2支持多种快充协议,当Type-C输出5V时,可以接收其他快充协议,并按照新接收的快充协议改变电压和电流,而当Type-C输出不是5V时,则自动屏蔽其他快充协议。

[0035] 本发明未尽事宜为公知技术。

[0036] 在本说明书的描述中,参考术语“一个实施例”、“一些实施例”、“示意性实施例”、“示例”、“具体示例”、或“一些示例”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本发明的至少一个实施例或示例中。在本说明书中,对上述术语的示意性表述不一定指的是相同的实施例或示例。而且,描述的具体特征、结构、材料或者特点可以在任何的一个或多个实施例或示例中以合适的方式结合。

[0037] 尽管已经示出和描述了本发明的实施例,本领域的普通技术人员可以理解:在不脱离本发明的原理和宗旨的情况下可以对这些实施例进行多种变化、修改、替换和变型,本发明的范围由权利要求及其等同物限定。

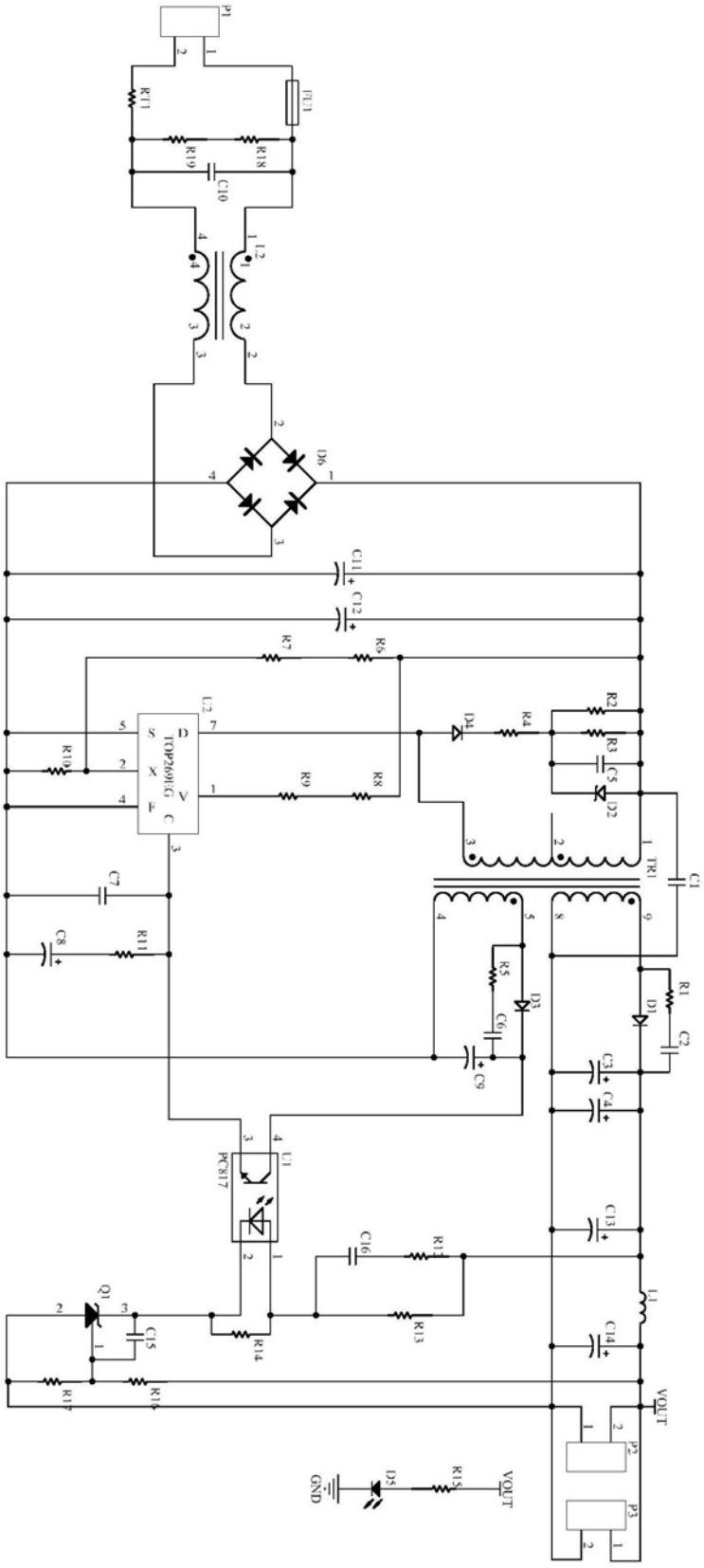

P1
FU1
R11
R19
R18
C10
L2
D6
C11
C12
R7
R6
U2
TOP269EG
R10
R9
R8
D4
R4
R2
R3
C5
D2
TR1
C1
C7
C8
R11
R5
D3
C6
C9
D1
R1
C2
C3
C4
U1
PC817
C16
R12
C13
L1
Q1
C15
R14
R13
C14
R17
R16
VOUT
P2
P3
GND
D5
R15
VOUT

图1

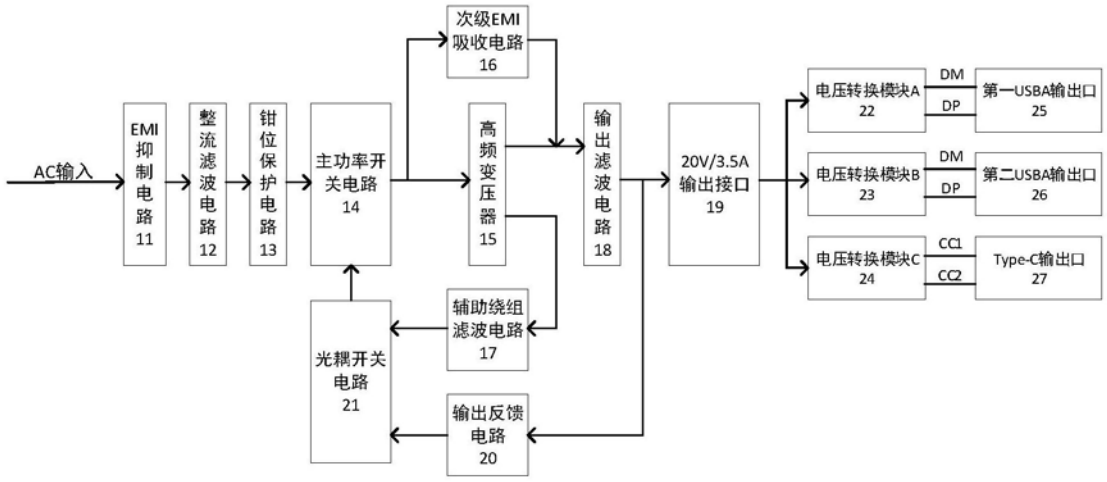

AC输入
EMI抑制电路11
整流滤波电路12
钳位保护电路13
主功率开关电路14
次级EMI吸收电路16
高频变压器15
输出滤波电路18
20V/3.5A输出接口19
电压转换模块A22
DM
DP
第一USBA输出口25
电压转换模块B23
DM
DP
第二USBA输出口26
电压转换模块C24
CC1
CC2
Type-C输出口27
辅助绕组滤波电路17
光耦开关电路21
输出反馈电路20

图2

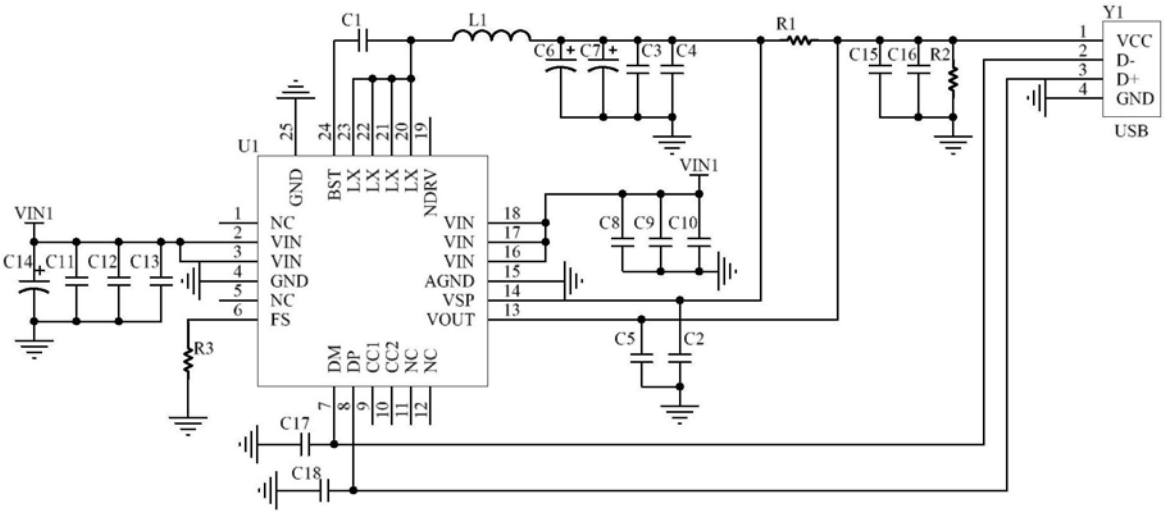

C1
L1
R1
C6
C7
C3
C4
C15
C16
R2
Y1
VCC
D-
D+
GND
USB
U1
GND
BST
LX
LX
LX
NDRV
NC
VIN
VIN
GND
NC
FS
VIN
VIN
VIN
AGND
VSP
VOUT
DM
DP
CC1
CC2
NC
NC
VIN1
C8
C9
C10
C14
C11
C12
C13
R3
C5
C2
C17
C18

图3

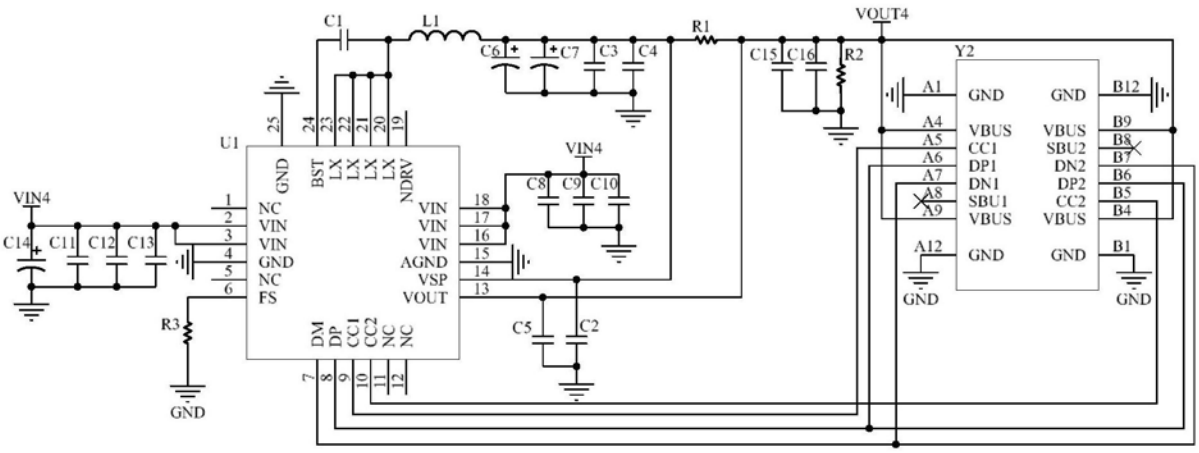

C1
L1
C6
C7
C3
C4
R1
VOUT4
C15
C16
R2
Y2
U1
VIN4
C14
C11
C12
C13
C8
C9
C10
C5
C2
R3
GND
NC
VIN
GND
FS
BST
LX
NDRV
AGND
VSP
VOUT
DM
DP
CC1
CC2
A1
A4
A5
A6
A7
A8
A9
A12
B12
B9
B8
B7
B6
B5
B4
B1
VBUS
CC1
DP1
DN1
SBU1
SBU2
DN2
DP2
CC2

图4