

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04L 12/56 (2006.01)

G06F 1/00 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 03823988.4

[43] 公开日 2006年4月5日

[11] 公开号 CN 1757202A

[22] 申请日 2003.8.4 [21] 申请号 03823988.4

[30] 优先权

[32] 2002.8.13 [33] US [31] 10/218,682

[86] 国际申请 PCT/US2003/024345 2003.8.4

[87] 国际公布 WO2004/015525 英 2004.2.19

[85] 进入国家阶段日期 2005.4.8

[71] 申请人 英特尔公司

地址 美国加利福尼亚州

[72] 发明人 G·沃尔里奇 J·斯维尼

J·吉尔福德 M·罗森布卢思

D·伯恩斯坦

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 杨凯 王勇

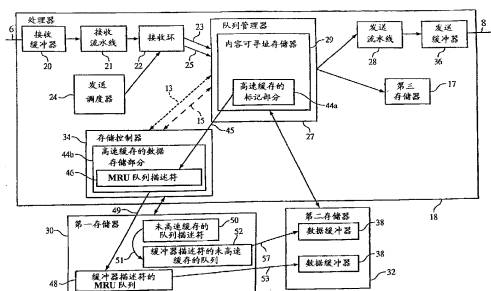
权利要求书 14 页 说明书 15 页 附图 17 页

[54] 发明名称

自由表和环形数据结构管理

[57] 摘要

一种管理自由表和环形数据结构的方法，自由表和环形数据结构可用来存储日志信息，通过在高速缓存存储器中存储和修改描述自由表结构或环形数据结构的信息，也可用来存储描述缓冲器队列结构的信息。



1. 一种方法，包括：
从数据缓冲器的链表中移走一个数据缓冲器；
5 处理所述被移走的数据缓冲器中的信息；以及
在当前未使用缓冲器队列中添加所述数据缓冲器。
2. 如权利要求 1 所述的方法，其特征在于，还包括存储描述数据缓冲器队列和当前未使用缓冲器队列的结构的信息。
3. 如权利要求 2 所述的方法，其特征在于，所述存储是使用高速缓存来完成的，所述高速缓存具有用来存储描述数据缓冲器队列的结构或者当前未使用缓冲器队列的结构的信息的条目。
10
4. 如权利要求 1 所述的方法，其特征在于，还包括使用链表数据结构来存储当前未使用的缓冲器。
5. 如权利要求 1 所述的方法，其特征在于，还包括使用堆栈数据结构来存储当前未使用的缓冲器。
15
6. 如权利要求 1 所述的方法，其特征在于，所述数据缓冲器包括网络数据包，以及所述网络数据包包括在网络处理器中接收的数据包。
7. 如权利要求 1 所述的方法，其特征在于，还包括修改描述当前未使用缓冲器队列的结构的信息。
20
8. 如权利要求 7 所述的方法，其特征在于，响应在接收流水线中接收数据包而执行所述移走，以及响应接收离队请求而执行添加和修改。
9. 一种方法，包括：
25 从当前未使用缓冲器队列中移走一个当前未使用的缓冲器；
处理新接收的数据包；
在所述被移走的缓冲器中存储所述新接收的数据包；以及
在数据缓冲器的链表中添加所述被移走的缓冲器。

10. 如权利要求 9 所述的方法, 其特征在于, 还包括在高速缓存中存储描述数据缓冲器队列和当前未使用缓冲器队列的结构的信息, 所述高速缓存具有用来存储描述数据缓冲器队列的结构或者当前未使用缓冲器队列的结构的信息的条目。

5 11. 如权利要求 9 所述的方法, 其特征在于, 还包括使用链表数据结构来存储当前未使用的缓冲器。

12. 如权利要求 9 所述的方法, 其特征在于, 还包括使用堆栈数据结构来存储当前未使用的缓冲器。

10 13. 如权利要求 9 所述的方法, 其特征在于, 所述数据缓冲器包括网络数据包, 以及所述网络数据包包括在网络处理器中接收的数据包。

14. 如权利要求 9 所述的方法, 其特征在于, 还包括修改描述当前未使用缓冲器队列的结构的信息。

15 15. 如权利要求 14 所述的方法, 其特征在于, 响应在接收流水线中接收数据包而执行所述移走, 以及响应接收入队请求而执行存储、添加和修改。

16. 一种方法, 包括:

接收向存储环数据结构写入数据的请求;

20 响应所述请求而发出命令, 所述命令让指针指向要插入数据的存储单元, 所述指针描述存储环结构;

向描述存储环结构的信息所标识的存储环地址写入数据;

让指针递增至要插入数据的存储单元, 所述指针描述存储环结构;

递增环中的条目数量, 所述条目数量描述存储环结构; 以及

25 在高速缓存中存储修改后的指针和描述存储环结构的条目数量, 所述高速缓存具有用以存储描述数据缓冲器队列的结构或当前未使用缓冲器队列的结构的信息的条目。

17. 如权利要求 16 所述的方法, 其特征在于, 所述命令指定长

度字段，以及环中的条目数量通过所指定的长度字段来递增。

18. 如权利要求 16 所述的方法，其特征在于，还包括：

响应发出的命令，把环中的条目数量返回到发出编程引擎线程，所述条目数量描述所述存储环数据结构的结构；以及

5 返回指示是否有足够存储空间可用来使数据成功写入由指向要插入数据的存储单元的指针所标识的存储环地址的状态位，所述指针描述存储环结构。

19. 如权利要求 16 所述的方法，其特征在于，所述命令还指定存储地址，从中获得要写入所述存储环中的数据。

10 20. 如权利要求 19 所述的方法，其特征在于，所述数据包含表示来自执行程序的输出消息的位，所述位还包括编程引擎标识和上下文标识。

21. 如权利要求 20 所述的方法，其特征在于，所述位还包括编程引擎标识和上下文标识。

15 22. 如权利要求 19 所述的方法，其特征在于，所述数据包含表示命令地址的位，所述位还包括编程引擎标识和上下文标识。

23. 如权利要求 19 所述的方法，其特征在于，还包括：

向描述存储环结构的信息所标识的存储环地址写入数据；

20 使指针递增至要插入数据的存储单元，所述指针描述存储环结构；

通过指定的长度字段来递增环中的条目数量，所述条目数量描述存储环结构；以及

25 在高速缓存中存储修改后的指针和描述存储环结构的条目数量，所述高速缓存具有用以存储描述数据缓冲器队列的结构的信息的条目。

24. 如权利要求 23 所述的方法，其特征在于，所述高速缓存可用来存储关于多个存储环数据结构的信息。

25. 一种方法，包括：

- 接收从存储环数据结构中读取数据的请求；
- 响应所述请求而发出命令，让指针指向要从中移出数据的存储单元，所述指针描述存储环结构；
- 从描述存储环结构的信息所标识的存储环地址读取数据；
- 5 将指针递增至要从中移出数据的存储单元，所述指针描述存储环结构；
- 递减环中的条目数量，所述条目数量描述存储环结构；以及
- 在高速缓存中存储修改后的指针和描述存储环结构的条目数量，所述高速缓存具有用以存储描述数据缓冲器队列的结构的信
- 10 息的条目。
26. 如权利要求 25 所述的方法，其特征在于，所述命令指定长度字段，以及环中的条目数量通过所指定的长度字段来递减。
27. 如权利要求 25 所述的方法，其特征在于，还包括：
- 当描述存储环结构的所述环中条目数量小于所指定的长度字段
- 15 时，响应所发出的命令，向发出编程引擎上下文返回标识符。
28. 一种设备，包括：
- 提供队列管理器的处理器；
- 与所述处理器相连的第一存储器，用以存储数据缓冲器队列以及当前未使用缓冲器队列或环形数据结构中至少一个；
- 20 与所述处理器相连的高速缓存，用以存储描述数据缓冲器队列的结构的信
- 息以及描述当前未使用缓冲器队列结构或存储环结构中至少一个的信息；以及
- 存储指令的第二存储器，这些指令应用于所述处理器时，使所述处理器：
- 25 从数据缓冲器的链表中移走一个数据缓冲器；
- 处理所述被移走的数据缓冲器中的信息；
- 在当前未使用缓冲器队列中添加所述数据缓冲器；以及
- 存储描述数据缓冲器队列和当前未使用缓冲器队列的结构的信

息。

29. 如权利要求 28 所述的设备, 其特征在于, 所述存储是使用高速缓存来完成的, 所述高速缓存具有用来存储描述数据缓冲器队列的结构或者当前未使用缓冲器队列的结构的信息的条目。

5 30. 如权利要求 28 所述的设备, 其特征在于, 所述第二存储器还包括使所述处理器使用链表数据结构存储当前未使用缓冲器的指令。

10 31. 如权利要求 28 所述的设备, 其特征在于, 所述第二存储器还包括使所述处理器使用堆栈数据结构存储当前未使用缓冲器的指令。

32. 如权利要求 28 所述的设备, 其特征在于, 所述第二存储器还包括使所述处理器修改描述当前未使用缓冲器队列结构的信息的指令。

15 33. 如权利要求 28 所述的设备, 其特征在于, 所述数据缓冲器包括网络数据包, 其中所述网络数据包包括在网络处理器中接收的数据包。

34. 一种设备, 包括:

提供队列管理器的处理器;

20 与所述处理器相连的第一存储器, 用以存储数据缓冲器队列以及当前未使用缓冲器队列或环形数据结构中至少一个;

与所述处理器相连的高速缓存, 用以存储描述数据缓冲器队列的结构的信息以及描述当前未使用缓冲器队列结构或存储环结构中至少一个的信息; 以及

25 存储指令的第二存储器, 这些指令应用于所述处理器时, 使所述处理器:

从当前未使用缓冲器队列中移出一个当前未使用的缓冲器;

处理新接收的数据包;

在所述移出的缓冲器中存储所述新接收的数据包;

在数据缓冲器的链表中添加所述被移出的缓冲器；以及

在高速缓存中存储描述数据缓冲器队列和当前未使用缓冲器队列的结构的信息，所述高速缓存具有用来存储描述数据缓冲器队列的结构或者当前未使用缓冲器队列的结构的信息的条目。

5 35. 如权利要求 34 所述的设备，其特征在于，所述第二存储器还包括使所述处理器使用链表数据结构存储当前未使用缓冲器的指令。

10 36. 如权利要求 34 所述的设备，其特征在于，所述第二存储器还包括使所述处理器使用堆栈数据结构存储当前未使用缓冲器的指令。

37. 如权利要求 34 所述的设备，其特征在于，所述数据缓冲器包括网络数据包，其中所述网络数据包包括在网络处理器中接收的数据包。

15 38. 如权利要求 34 所述的设备，其特征在于，所述第二存储器还包括使所述处理器修改描述当前未使用缓冲器队列结构的信息的指令。

39. 一种设备，包括：

提供队列管理器的处理器；

20 与所述处理器相连的第一存储器，用以存储数据缓冲器队列以及当前未使用缓冲器队列或环形数据结构中至少一个；

与所述处理器相连的高速缓存，用以存储描述数据缓冲器队列的结构的信息以及描述当前未使用缓冲器队列结构或存储环结构中至少一个的信息；以及

25 存储指令的第二存储器，这些指令应用于所述处理器时，使所述处理器：

接收向存储环数据结构写入数据的请求；

响应所述请求而发出命令，所述命令让指针指向要插入数据的存储单元，所述指针描述存储环结构；

向描述存储环结构的信息所标识的存储环地址写入数据；
让指针递增至要插入数据的存储单元，所述指针描述存储环结构；

5 递增环中的条目数量，所述条目数量描述存储环结构；以及
在高速缓存中存储修改后的指针和描述存储环结构的条目数量，所述高速缓存具有用以存储描述数据缓冲器队列的结构或当前未使用缓冲器队列的结构的信息的条目。

40. 如权利要求 39 所述的设备，其特征在于，所述命令指定长度字段，以及环中的条目数量通过所指定的长度字段来递增。

10 41. 如权利要求 39 所述的设备，其特征在于，所述第二存储器还包括使所述处理器执行以下操作的指令：

响应发出的命令，把环中的条目数量返回到发出编程引擎线程，所述条目数量描述所述存储环数据结构的结构；以及

15 返回指示是否有足够存储空间可用来使数据成功写入由指向要插入数据的存储单元的指针所标识的存储环地址的状态位，所述指针描述存储环结构。

42. 如权利要求 39 所述的设备，其特征在于，所述命令还指定存储地址，从中获得要写入所述存储环中的数据。

20 43. 如权利要求 42 所述的设备，其特征在于，所述数据包含表示来自执行程序的输出消息的位。

44. 如权利要求 43 所述的设备，其特征在于，所述位还包括编程引擎标识和上下文标识。

45. 如权利要求 42 所述的设备，其特征在于，所述数据包含表示命令地址的位，所述位还包括编程引擎标识和上下文标识。

25 46. 如权利要求 42 所述的设备，其特征在于，所述第二存储器还包括使所述处理器执行以下操作的指令：

向描述存储环结构的信息所标识的存储环地址写入数据；

使指针递增至要插入数据的存储单元，所述指针描述存储环结

构;

通过指定的长度字段来递增环中的条目数量, 所述条目数量描述存储环结构; 以及

5 在高速缓存中存储修改后的指针和描述存储环结构的条目数量, 所述高速缓存具有用以存储描述数据缓冲器队列的结构的信息的条目。

47. 如权利要求 42 所述的设备, 其特征在于, 所述高速缓存可用来存储关于多个存储环数据结构的信息。

48. 一种设备, 包括:

10 提供队列管理器的处理器;

与所述处理器相连的第一存储器, 用以存储数据缓冲器队列以及当前未使用缓冲器队列或环形数据结构中至少一个;

15 与所述处理器相连的高速缓存, 用以存储描述数据缓冲器队列的结构的信息以及描述当前未使用缓冲器队列结构或存储环结构中至少一个的信息; 以及

存储指令的第二存储器, 这些指令应用于所述处理器时, 使所述处理器:

接收从存储环数据结构中读取数据的请求;

20 响应所述请求而发出命令, 让指针指向要从中移出数据的存储单元, 所述指针描述存储环结构;

从描述存储环结构的信息所标识的存储环地址读取数据;

将指针递增至要从中移出数据的存储单元, 所述指针描述存储环结构;

递减环中的条目数量, 所述条目数量描述存储环结构; 以及

25 在高速缓存中存储修改后的指针和描述存储环结构的条目数量, 所述高速缓存具有用以存储描述数据缓冲器队列的结构的信息的条目。

49. 如权利要求 48 所述的设备, 其特征在于, 所述命令指定长

度字段，以及环中的条目数量通过所指定的长度字段来递减。

50. 如权利要求 48 所述的设备，其特征在于，所述第二存储器还包括使所述处理器当描述存储环结构的所述环中条目数量小于所指定的长度字段时响应所发出的命令、向发出编程引擎上下文返回标识符的指令。

51. 一种系统，包括：

数据包的源；

数据包的目的地；以及

用以将数据包从源传送到目的地的装置，包括：

提供队列管理器的处理器；

与所述处理器相连的第一存储器，用以存储数据缓冲器队列以及当前未使用缓冲器队列或环形数据结构中至少一个；

与所述处理器相连的高速缓存，用以存储描述数据缓冲器队列的结构的信息以及描述当前未使用缓冲器队列结构或存储环结构中至少一个的信息；以及

存储指令的第二存储器，这些指令应用于所述处理器时，使所述处理器：

从数据缓冲器的链表中移走一个数据缓冲器；

处理所述被移走的数据缓冲器中的信息；

在当前未使用缓冲器队列中添加所述数据缓冲器；

存储描述数据缓冲器队列和当前未使用缓冲器队列的结构的信息；以及

修改描述当前未使用缓冲器队列结构的信息。

52. 如权利要求 51 所述的系统，其特征在于，所述存储是使用高速缓存来完成的，所述高速缓存具有用来存储描述数据缓冲器队列的结构或者当前未使用缓冲器队列的结构的信息的条目。

53. 如权利要求 51 所述的系统，其特征在于，包括存储指令的第二存储器，当这些指令应用到所述处理器时，还使所述处理

器使用链表数据结构存储当前未使用的缓冲器。

54. 如权利要求 51 所述的系统，其特征在于，所述数据缓冲器包括网络数据包，以及所述网络数据包包括在网络处理器中接收的数据包。

5 55. 一种系统，包括：

数据包的源；

数据包的目的地；以及

用以将数据包从源传送到目的地的装置，包括：

提供队列管理器的处理器；

10 与所述处理器相连的第一存储器，用以存储数据缓冲器队列以及当前未使用缓冲器队列或环形数据结构中至少一个；

与所述处理器相连的高速缓存，用以存储描述数据缓冲器队列的结构的信息以及描述当前未使用缓冲器队列结构或存储环结构中至少一个的信息；以及

15 存储指令的第二存储器，这些指令应用于所述处理器时，使所述处理器：

从当前未使用缓冲器队列中移出一个当前未使用的缓冲器；

处理新接收的数据包；

在所述移出的缓冲器中存储所述新接收的数据包；

20 在数据缓冲器的链表中添加所述被移出的缓冲器；

在高速缓存中存储描述数据缓冲器队列和当前未使用缓冲器队列的结构的信息，所述高速缓存具有用来存储描述数据缓冲器队列的结构或者当前未使用缓冲器队列的结构的信息的条目；以及

修改描述当前未使用缓冲器队列结构的信息。

25 56. 如权利要求 55 所述的系统，其特征在于，包括存储指令的所述第二存储器，当这些指令应用到所述处理器时，还使所述处理器使用链表数据结构存储当前未使用的缓冲器。

57. 一种包括上面存储了指令的存储媒体的产品，这些指令被

机器执行时，使所述机器：

从数据缓冲器的链表中移走一个数据缓冲器；

处理所述被移走的数据缓冲器中的信息；以及

在当前未使用缓冲器队列中添加所述数据缓冲器。

- 5 58. 如权利要求 57 所述的产品，其特征在于，还包括一些指令，这些指令被机器执行时，使所述机器存储描述数据缓冲器队列和当前未使用缓冲器队列的结构的信息。

59. 如权利要求 58 所述的产品，其特征在于，所述存储是使用高速缓存来完成的，所述高速缓存具有用来存储描述数据缓冲器队列的结构或者当前未使用缓冲器队列的结构的信息的条目。
- 10

60. 如权利要求 57 所述的产品，其特征在于，还包括一些指令，这些指令被机器执行时，使所述机器使用链表数据结构存储当前未使用的缓冲器。

61. 如权利要求 57 所述的产品，其特征在于，还包括一些指令，这些指令被机器执行时，使所述机器使用堆栈数据结构存储当前未使用的缓冲器。
- 15

62. 如权利要求 57 所述的产品，其特征在于，所述数据缓冲器包括网络数据包，以及所述网络数据包包括在网络处理器中接收的数据包。

- 20 63. 如权利要求 57 所述的产品，其特征在于，还包括一些指令，这些指令被机器执行时，使所述机器修改描述当前未使用缓冲器队列结构的信息。

64. 如权利要求 63 所述的产品，其特征在于，响应在接收流水线中接收数据包而执行所述移走，以及响应接收离队请求而执行添加和修改。
- 25

65. 一种包括上面存储了指令的存储媒体的产品，这些指令被机器执行时，使所述机器：

从当前未使用缓冲器队列中移走一个当前未使用的缓冲器；

处理新接收的数据包;

在所述被移走的缓冲器中存储所述新接收的数据包; 以及
在数据缓冲器的链表中添加所述被移走的缓冲器。

5 66. 如权利要求 65 所述的产品, 其特征在于, 还包括一些指令, 这些指令被机器执行时, 使所述机器在高速缓存中存储描述数据缓冲器队列和当前未使用缓冲器队列的结构的信息, 所述高速缓存具有用来存储描述数据缓冲器队列的结构或者当前未使用缓冲器队列的结构的信息的条目。

10 67. 如权利要求 65 所述的产品, 其特征在于, 还包括一些指令, 这些指令被机器执行时, 使所述机器使用链表数据结构来存储当前未使用的缓冲器。

68. 如权利要求 65 所述的产品, 其特征在于, 还包括一些指令, 这些指令被机器执行时, 使所述机器使用堆栈数据结构来存储当前未使用的缓冲器。

15 69. 如权利要求 65 所述的产品, 其特征在于, 所述数据缓冲器包括网络数据包, 以及所述网络数据包包括在网络处理器中接收的数据包。

20 70. 如权利要求 65 所述的产品, 其特征在于, 还包括一些指令, 这些指令被机器执行时, 使所述机器修改描述当前未使用缓冲器队列结构的信息。

71. 如权利要求 70 所述的产品, 其特征在于, 响应在接收流水线中接收数据包而执行所述移走, 以及响应接收入队请求而执行存储、添加和修改。

25 72. 一种包括上面存储了指令的存储媒体的产品, 这些指令被机器执行时, 使所述机器:

接收向存储环数据结构写入数据的请求;

响应所述请求而发出命令, 所述命令让指针指向要插入数据的存储单元, 所述指针描述存储环结构;

向描述存储环结构的信息所标识的存储环地址写入数据；
让指针递增至要插入数据的存储单元，所述指针描述存储环结构；

5 递增环中的条目数量，所述条目数量描述存储环结构；以及
在高速缓存中存储修改后的指针和描述存储环结构的条目数量，所述高速缓存具有用以存储描述数据缓冲器队列的结构或当前未使用缓冲器队列的结构的信息的条目。

73. 如权利要求 72 所述的产品，其特征在于，所述命令指定长度字段，以及环中的条目数量通过所指定的长度字段来递增。

10 74. 如权利要求 72 所述的产品，其特征在于，还包括一些指令，这些指令被机器执行时，使所述机器：

响应发出的命令，把环中的条目数量返回到发出编程引擎线程，所述条目数量描述所述存储环数据结构的结构；以及

15 返回指示是否有足够存储空间可用来使数据成功写入由指向要插入数据的存储单元的指针所标识的存储环地址的状态位，所述指针描述存储环结构。

75. 如权利要求 72 所述的产品，其特征在于，所述命令还指定存储地址，从中获得要写入所述存储环中的数据。

20 76. 如权利要求 75 所述的产品，其特征在于，所述数据包含表示来自执行程序的输出消息的位。

77. 如权利要求 76 所述的产品，其特征在于，所述位包括编程引擎标识和上下文标识。

78. 如权利要求 75 所述的产品，其特征在于，所述数据包含表示命令地址的位，所述位还包括编程引擎标识和上下文标识。

25 79. 如权利要求 75 所述的产品，其特征在于还包括一些指令，这些指令被机器执行时，使所述机器：

向描述存储环结构的信息所标识的存储环地址写入数据；

使指针递增至要插入数据的存储单元，所述指针描述存储环结

构;

通过指定的长度字段来递增环中的条目数量, 所述条目数量描述存储环结构; 以及

5 在高速缓存中存储修改后的指针和描述存储环结构的条目数量, 所述高速缓存中的条目子集可用以存储描述数据缓冲器队列的信息。

80. 如权利要求 75 所述的产品, 其特征在于, 所述高速缓存可以用来存储有关多个存储环数据结构的信息。

10 81. 一种包括上面存储了指令的存储媒体的产品, 这些指令被机器执行时, 使所述机器:

接收从存储环数据结构中读取数据的请求;

响应所述请求而发出命令, 让指针指向要从中移出数据的存储单元, 所述指针描述存储环结构;

从描述存储环结构的信息所标识的存储环地址读取数据;

15 将指针递增至要从中移出数据的存储单元, 所述指针描述存储环结构;

递减环中的条目数量, 所述条目数量描述存储环结构; 以及

20 在高速缓存中存储修改后的指针和描述存储环结构的条目数量, 所述高速缓存具有用以存储描述数据缓冲器队列的结构的信息的条目。

82. 如权利要求 81 所述的产品, 其特征在于, 所述命令指定长度字段, 以及环中的条目数量通过所指定的长度字段来递减。

25 83. 如权利要求 81 所述的产品, 其特征在于, 还包括一些指令, 这些指令被机器执行时, 使所述机器当描述存储环结构的所述环中条目数量小于所指定的长度字段时, 响应所发出的命令, 向发出编程引擎上下文返回标识符。

自由表和环形数据结构管理

5 背景

本申请涉及自由表和环形数据结构管理。

网络处理器可以通过在所链接的存储缓冲器中存储接收到的数据来动态地缓存数据包。当与特定缓冲器有关的数据传出后，该缓冲器可以返回到用来存储可用缓冲器的称作“自由表”的池中。

10 网络处理器还可以使用静态分配的、例如预定义的存储缓冲器来缓存数据包。一个环形数据结构包括这种预定义的存储单元。可以使用一个指针来跟踪环形数据结构的插入位置。可用另一个指针来跟踪环形数据结构的移出位置。

15 有效地管理大量的池和缓冲器在网络处理器的运转和成本上可能是一个重要的因素。

附图的简要说明

图 1 是说明包括流水线网络处理器的系统的框图。

图 2 是说明示范性的流水线网络处理器的框图。

20 图 3 是示范性的高速缓存数据结构的框图。

图 4 是说明依照一种实现的队列入队请求流程的流程图。

图 5 是说明依照一种实现的入队操作的框图。

图 6 是说明依照一种实现的跟在队列入队操作后面的入队操作的框图。

25 图 7 是说明依照一种实现的队列离队请求流程的流程图。

图 8 是说明依照一种实现的离队操作的框图。

图 9 是说明依照一种实现的跟在队列离队操作后面的离队操作的框图。

图 10 是依照一种实现的包括自由表的常驻存储控制器的指针的高速缓存数据结构的框图。

图 11 是依照一种实现的包括入队操作之前的自由表的常驻存储控制器指针的高速缓存数据结构的框图。

5 图 12 是给出依照一种实现的自由表的入队操作的框图。

图 13 是依照一种实现的包括离队操作之前的自由表的常驻存储控制器的指针的高速缓存数据结构的框图。

图 14 是说明依照一种实现的自由表的离队操作的框图。

10 图 15 是依照一种实现的包括存储器环形数据结构的常驻存储控制器的指针的高速缓存数据结构的框图。

图 16 是说明依照一种实现的放进命令操作的框图。

图 17 是说明依照一种实现的取出命令操作的框图。

详细描述

15 参照图 1, 用于处理数据包的网络系统 10 包括与网络装置 14 的输入端相连的数据包源 12, 例如与其它网络装置的接口。网络装置 14 的输出端与数据包的目的地 16 相连, 例如与其它网络装置的接口。网络装置 14 可以包括具有存储器的网络处理器 18, 用于对存储器数据结构进行操作。处理器执行指令并用配置成存储和将数据包转发到指定目的地的存储器数据结构来操作。网络处理器接收的数据包是网络包。网络装置 14 可包括例如网络交换机或网络路由器或是它们的组成部分。数据包源 12 可以包括通过以高速数据包传输线速度、
20 例如光载波 10 吉比特线(即, OC-192)或其它线路速度工作的通信路径与其它网络装置相连接的接口。数据包的目的地 16 可以包括一个
25 类似的网络连接或接口。

参照图 2, 网络处理器 18 有多个编程引擎, 分别用作接收流水线 21、发送调度器 24、队列管理器 27 和发送流水线 28。每个编程引擎具有多条目内容可寻址存储器(CAM), 用以跟踪 N 个最近使用

的队列描述符，其中 N 是 CAM 中的条目数。例如，队列管理器 27 包括 CAM 29。网络处理器 18 包括与第一存储器 30 和第二存储器 32 相连的存储控制器 34。第三存储器 17 包括使引擎按以下所详述的进行操作的软件指令。尽管所描述的实现使用了分开的存储器，但单个存储器也可用来执行上面提到的第一和第二存储器的任务。存储控制器 34 按照接收命令的顺序来发起队列命令并与队列管理器 27 交换数据。第一存储器 30 具有用于存储数据的存储空间。第二存储器 32 与队列管理器 27 和网络处理器 18 的其它组件相连。

如图 2 所示，第一存储器 30 和第二存储器 32 驻留在网络处理器 18 的外部。或者，第一存储器 30 和/或第二存储器 32 可在网络处理器 18 的内部。处理器 18 还包括与连接到接收和发送缓冲器 20、36 的接收总线和发送总线的硬件接口 6、8。

接收缓冲器 20 配置成用来缓存从数据包源 12 接收的数据包。每个数据包可包含表示要发送到目的地的实际数据的真实数据部分、表示数据源的网络地址的源数据部分以及表示数据目的地的网络地址的目的地数据部分。接收流水线 21 与接收缓冲器 20 的输出端相连。接收流水线 21 还与可具有先进先出(FIFO)数据结构的接收环 22 相连。接收环 22 与队列管理器 27 相连。

接收流水线 21 配置成用来处理来自接收缓冲器 20 的数据包，并在第二存储器 32 中包含在存储地址 38 中的数据缓冲器中存储数据包。接收流水线 21 通过接收环 22 向队列管理器 27 发出请求 23，请求在队列的末尾附加一个缓冲器。

一旦接收流水线 21 处理了数据包，接收流水线可产生发往队列管理器 27 的入队请求 23。接收流水线 21 可包括以流水线方式工作的多线程编程引擎。引擎接收数据包，将它们分类，并根据分类将它们存储在输出队列里。这种接收处理确定每个包的输出队列。通过流水线作业，编程引擎可以完成指令执行的第一阶段，当该指令进行到下一个阶段，可开始一个新的指令。当等待第一个指令完成

时，处理器不必搁置不用。因此，流水线作业可以改进系统性能。入队请求表示在第一存储器 30 中的缓冲器描述符队列 48 中的最后一个缓冲器描述符后面追加一个描述新接收的缓冲器的缓冲器描述符的请求。接收流水线 21 在产生入队请求前可以缓存几个数据包。

5 因此，可以减少所产生的入队请求的总数。

发送调度器 24 通过接收环 22 与队列管理器 27 相连，并负责根据指定的标准产生离队请求 25。这个标准可包括特定的缓冲器队列中的缓冲器数目达到预定水平的时间。发送调度器 24 确定数据包的发送顺序。离队请求 25 表示将第一缓冲器从队列 48 中移出的请求。
10 发送调度器 24 还可包括用于产生离队请求 25 的调度算法，如“循环法”、基于优先级或其它调度算法。发送调度器 24 可配置成使用避免拥塞技术，如包括对数据包流量计算统计数据的早期随机检测 (RED)。对于每个队列，发送调度器保留一个表示队列是否空的位。

15 在一种实现中，由单个多线程的编程引擎提供的队列管理器 27 处理来自接收流水线 21 的入队请求以及来自发送调度器 24 的离队请求。通过对每个队列维护链表数据结构，队列管理器 27 允许动态的存储器分配。

队列管理器 27 包括配置成用以管理描述队列的数据结构(“队列描述符”)的高速缓存的软件组件。如图 3 所示，队列描述符 46a 包括指向队列的第一个条目 A 的头指针 50a、指向队列的最后一个条目 C 的尾指针 50b 和表示队列当前条目数的计数字段 50c。所有队列描述符的头指针地址的字定位都应该是 2 的幂，因为当访问存储器以寻找队列描述符时，以 2 的幂的方式工作是更有效的。
20

参照图 2，高速缓存有标记部分 44a 和数据存储部分 44b。高速缓存的标记部分 44a 驻留在队列管理器 27 内，高速缓存的数据存储部分 44b 驻留在存储控制器 34 内。标记部分 44a 由 CAM 29 来管理，其中可包括配置成用来实现高速缓存条目置换策略的硬件组件，如最近最少使用(LRU)策略。高速缓存中的每个条目的标记部分指向用
25

来执行入队或离队操作的最后 N 个队列描述符中的一个。存储器中队列描述符的位置被存储成 CAM 条目。相应的队列描述符被存储在 CAM 中输入的地址处的存储控制器 34 的数据存储部分 44b 中。放入队列中的实际数据(例如包含在图 3 中的存储地址 38a-38c 中)存储在第二存储器 32 中,并由位于第一存储器 30 中的缓冲器描述符(例如 48a)的队列来引用。

队列管理器 27 可交替地服务于入队和离队请求。对于单缓冲器数据包,入队请求引用数据存储部分 44b 中的条目的尾指针。离队请求引用数据存储部分 44b 中的条目的头指针。由于高速缓存包括有效的更新的队列描述符,因此当要求对同一个队列几乎同时进行入队和离队操作时,可以不需要锁定对队列描述符的访问。因此,可以避免锁定带来的原子访问和等待时间。

数据存储部分 44b 保留一定数量的最近使用(MRU)队列描述符 46 的列表。每个队列描述符包括指向相应的缓冲器描述符 MRU 队列 48 的指针。在一种实现中,数据存储部分 44b 中的 MRU 队列描述符 46 的数目是 16。每个 MRU 队列描述符 46 由驻留在标记部分 44a 中的一组指针 45 来引用。此外,每个 MRU 队列描述符 46 与唯一的标识符相关联,以便可以很容易识别它。

参照图 3,说明高速缓存的操作。标记部分 44a 中的第一条目与指向驻留在数据存储部分 44b 中的 MRU 队列描述符 46a 的指针 45a 相关。队列描述符 46a 与下面详细讨论的缓冲器描述符的 MRU 队列相关。队列描述符 46a 包括指向第一缓冲器描述符 A 的头指针 50a 和指向最后一个缓冲器描述符 C 的尾指针 50b。可选的计数字段 50c 维护缓冲器描述符队列 48a 中的缓冲器描述符的数量。在这种情况下,计数字段 50c 被设置成值“3”,表示缓冲器描述符 A、B、C。如下面进一步详细论述的,可以修改头指针 50a、尾指针 50b 和计数字段 50c 以响应入队和离队请求。

缓冲器描述符是描述缓冲器的数据结构。缓冲器描述符可包括

地址字段、单元计数字段和包结束(EOP)位。地址字段包括数据缓冲器的存储地址。因为每个数据缓冲器可进一步分成单元，所以单元计数字段包括有关缓冲器的单元计数的信息。EOP 位用来表示缓冲器是一个包中的最后一个缓冲器。

5 再参照图 2，本技术在可包括静态随机存取存储器(SRAM)的第一存储器 30 中的缓冲器描述符的地址与可包括动态随机存取存储器(DRAM)的第二存储器 32 中的数据缓冲器的地址之间实现了隐含的映射 53。在此上下文中，队列是描述可存储在不连续地址处的数据缓冲器的缓冲器描述符的有序列表。

10 例如，如图 3 所示，除了队列中最后一个缓冲器描述符外，队列 48a 中的每个缓冲器描述符 A、B 都包括指向队列中下一个描述符缓冲器的缓冲器描述符指针 55a、55b。队列中的最后一个缓冲器描述符 C 的缓冲器描述符指针 55c 是空的。

 再参照图 2，未高速缓存的队列描述符 50 存储在第一存储器 30
15 中，当前不被数据存储部分 44b 引用。每个未高速缓存的队列描述符 50 还可与唯一标识符相关联。此外，每个未高速缓存的队列描述符 50 包括指向相应的缓冲器描述符的未高速缓存队列 52 的指针 51。每个缓冲器描述符的未高速缓存队列 52 又包括指向驻留在第二存储器 32 中的存储地址 38 中包含的相应数据缓冲器的指针 57。

20 每个入队请求包括与相应数据包相关的数据缓冲器的地址 38。此外，每个入队或离队请求包括指定与存储地址 38 中包含的数据缓冲器相关的未高速缓存的队列描述符 50 或 MRU 队列描述符 46 的标识符。

 参照图 4 和 5，响应于接收入队请求 23，队列管理器 27 向存储
25 控制器 34 产生 100 一个入队命令 13。在所述实例中，入队请求 23 与包含在存储地址 38d 中并在存储地址 38c 中包含的数据缓冲器后面接收的一个后续数据缓冲器相关。入队命令 13 可包括指定驻留在数据存储部分 44b 中的 MRU 队列描述符 46 的信息。假定入队请求 23

包括指定队列描述符 46a 的信息和与数据缓冲器有关的地址 38d。当前指向队列 48a 中的缓冲器描述符 C 的尾指针 50b 返回到队列管理器 27。评估入队请求 23 以确定指定的队列描述符是否当前在数据存储部分 44b 中。如果否，则执行置换任务 110。稍后讨论置换任务。

5 与缓冲器描述符 C 相关的缓冲器描述符指针 55c 从空值变化，设置 102 成指向后面一个缓冲器描述符 D。这通过将缓冲器描述符指针 55c 设置成缓冲器描述符 D 的地址来实现。如线 53d 所示，缓冲器描述符 D 指向存储地址 38d 中存储接收数据包的数据缓冲器。

10 一旦设置了缓冲器描述符指针 55c，如虚线 61 所示，尾指针 50b 被设置 104 成指向缓冲器描述符 D。这通过将尾指针 50b 设置成缓冲器描述符 D 的地址来实现。因为现在缓冲器描述符 D 是队列 48a 中的最后一个缓冲器描述符，所以缓冲器描述符指针 55d 的值是空。此外，计数字段 50c 中的值更新为“4”以反映队列 48a 中的缓冲器描述符的数目。结果，通过使用驻留在数据存储部分 44b 的队列描述符 46a 将缓冲器描述符 D 加到队列 48a 中。

15 如果入队命令 13 包括指定不属于 MRU 队列描述符 46 的队列描述符的队列标识符，则队列管理器 27 用指定的队列描述符代替特定 MRU 队列描述符 46。结果，指定的队列描述符和相应的缓冲器描述符的未高速缓存队列被数据存储部分 44b 引用。此外，对于入队命令，与指定的队列描述符相关的缓冲器描述符的新引用队列 52 被更新成指向包含在存储地址 38 中用于存储接收数据包的特定数据缓冲器的存储地址。由于 MRU 队列描述符 46 已经在数据存储部分 44b 中，因此该队列描述符可迅速而有效地被更换。

25 参照图 6，处理器 18 可接收 106 一个与相同队列描述符 46a 和队列 48a 相关的后续入队请求。例如，假定队列管理器 27 接收与新到达的数据缓冲器 38e 相关的后续入队请求。还假定包含在存储地址 38e 中的数据缓冲器与队列描述符 46a 相关。如虚线 62 所示，尾指针 50b 可被设置成指向缓冲器 E。由于尾指针 50b 已经在数据存储部

分 44b 中，因此不必从存储器中检索就可以更新尾指针。结果，可以减小对缓冲器的同一队列的紧接的入队操作的等待时间。因此，队列管理器可管理对大量队列的请求以及仅对少数队列或单个队列的连续请求。此外，队列管理器 27 发出命令，向存储控制器 34 指示使用多个数据存储部分条目中的哪一个来执行命令。

参照图 7 和图 8，响应接收 200 离队请求 25，队列管理器 27 向存储控制器 34 产生 200 离队命令 15。在这个实例中，离队请求与队列描述符 46a 相关，并表示从第二存储器 32 中检索数据缓冲器的请求。一旦检索到数据缓冲器，将缓冲器从第二存储器 32 发送到发送缓冲器 36。离队请求 25 包括指定队列描述符 46a 的信息。例如，队列描述符 46a 的头指针 50a 指向第一缓冲器描述符 A，A 又指向存储地址 38a 中的数据缓冲器。结果，存储地址 38a 中的数据缓冲器返回到队列管理器 27。

如虚线 64 所示，头指针 50a 被设置成 202 指向队列 48a 中的下一个缓冲器描述符 B。这可通过将头指针 50a 设置成缓冲器 B 描述符的地址来实现。计数字段 50c 中的值更新为“4”，以反映剩下的缓冲器描述符的数目(B 到 E)。结果，通过使用驻留在数据存储部分 44b 中的队列描述符 46a 将包含在存储地址 38a 中的数据缓冲器从队列 48a 中检索出来。

队列管理器 27 可接收 204 与同一队列描述符相关的后续离队请求 25。假定，例如，队列管理器 27 接收与队列描述符 46a 相关的另一个离队请求 25。参照图 9，如线 64 所示，因为前面提到的缓冲器 A 已经被移走，所以头指针 46a 当前指向现在是第一缓冲器的缓冲器 B。不必首先从存储器中检索头指针 50a 就可将其设置成 206 指向缓冲器 C，如虚线 65 所示，因为头指针已经在数据存储部分 44b 中。结果，可以减少对于同一缓冲器队列的接连离队操作的等待时间。

然而，在一些情况下，当前正占据数据存储部分 44b 的一个条目的队列描述符 46a 与存储地址 38b 中的数据缓冲器无关。在该情况

下，处理器 18 执行 208 与如上所述类似的置换任务。一旦置换任务完成，就如上所述执行与离队请求相关的操作。

5 队列描述符的高速缓存可以用分布式的方式来完成，使得标记部分 44a 驻留在存储控制器 34 中，数据存储部分 44b 驻留在第一存储器 30 中。可以快速处理从接收缓冲器 20 接收的存储地址 38 中包含的数据缓冲器。例如，作为头指针的第一个离队存储器读取的结果，一旦用于那个队列描述符的头指针被更新，就可开始一对离队命令中的第二个命令。类似地，作为尾指针的第一个入队存储器读取的结果，一旦用于那个队列描述符的尾指针被更新，就可开始一对入队命令中的第二个命令。此外，使用缓冲器队列，如缓冲器链表，允许用灵活的方式处理大量队列。数据缓冲器可快速地进入缓冲器队列和从缓冲器队列中离开。

10 不用来存储描述数据缓冲器队列结构的信息的高速缓存的数据存储部分 44b 的条目可用来存储(1)描述自由表结构的信息，作为非高速缓存的或永久存在的条目；(2)描述存储环结构的信息，作为非高速缓存的或永久存在的条目；(3)描述日志结构的信息，作为永久存在的条目；或者(4)这些用法的任意组合。永久存在的条目是指那些不会被移走以便为新条目腾出空间的条目。

20 自由表用作当前未使用的缓冲器的池。动态分配存储器的系统可以将自由表用作缓冲器贮存器。这种系统从自由表中为新接收的数据分配可用的自由存储空间。当接收一个数据包或单元时，按需要从池中取出条目。当该数据包或单元被发送或被丢弃时，条目返回到池中。当使用链表数据结构实现自由表时，使用离队命令从当前未使用的缓冲器队列的前面取出一个新缓冲器。类似地，使用入队命令可将终止使用的缓冲器添加到当前未使用缓冲器队列的末尾。

25 或者，当使用堆栈数据结构来实现自由表时，可使用出栈命令为新接收的数据从堆栈中取出一个新缓冲器。可使用进栈命令将终止使用的缓冲器添加到堆栈中。因为堆栈是一个后进先出(LIFO)的数

据结构，所以缓冲器以与它们入栈时相反的顺序被取出。最近加入堆栈的缓冲器被第一个取出。

如图 10 所示，不用来存储 MRU 队列描述符 46 的高速缓存的数据存储部分 44b 的多个条目 146 可用来存储描述一个或多个自由表结构的队列描述符 146a。在一种实现中，描述数据存储部分中的数
5 据缓冲器的队列描述符 46 的数目是 16，高速缓存的数据存储部分 44b 中的条目总数是 64。

用于存储描述自由表结构的队列描述符的数据存储部分的条目 146 可以是非高速缓存的或永久存在的条目。因此，对于每个描述想要存储的自由表的结构
10 的队列描述符，取替换任务只可在系统初始化时执行一次，以将它们装载到队列的数据存储部分的条目的子集 146 中。

当包含在缓冲器中的数据被发送后，终止目前缓冲器的使用，缓冲器返回到自由表中以补充当前未使用缓冲器池。处理引擎线程，
15 如提供队列管理器 27 的线程，可以向引用自由表条目 146 的存储控制器产生入队命令。

参照图 11，说明高速缓存的操作。在这个实例中，描述自由表 148a 结构的队列描述符 146a 包括指向自由表中第一缓冲器 V 的头指针 150a、指向自由表中的最后一个缓冲器 Y 的尾指针 150b 和保持自由表 148a 中缓冲器数目的计数字段 150c。在这种情况下，计数字段
20 150c 被设置成值“4”以表示缓冲器 V、W、X 和 Y。如下进一步详细论述，可以修改头指针 150a、尾指针 150b 和计数字段 150c 以响应与自由表相关的入队和离队命令。

自由表 148a 中的每个缓冲器，如第一缓冲器 V，包含指向下一个缓冲器 W 的缓冲器指针 155v。与最后一个缓冲器 Y 相关的缓冲器
25 指针 155y 有一个被设置成空的值以表示它是队列 148a 中的最后一个缓冲器。

在图 12 描述的实例中，当前指向缓冲器 Y 的尾指针 150b 返回到

队列管理器 27。与缓冲器 Y 相关的缓冲器指针 155y 当前包含表示它是自由表 148a 中最后一个缓冲器的空值。缓冲器指针 155y 被设置成指向后续缓冲器 Z，该缓冲器刚刚结束使用。这可通过将缓冲器指针 155y 设置成缓冲器 Z 的地址来实现。

5 一旦已经设置缓冲器指针 155y，如虚线 161 所示，尾指针 150b 被设置成指向缓冲器 Z。这可通过将尾指针 150b 设置成缓冲器 Z 的地址来实现。此外，将计数字段 150c 中的值更新为“5”以反映自由表 148a 中缓冲器的数目。结果，通过使用驻留在数据存储部分 44b 中的队列描述符 146a，将缓冲器 Z 添加到自由表 148a 中。

10 当存储和转发处理器接收新数据包时，系统从自由表中分配一个缓冲器。

参照图 13，说明高速缓存的操作。在这个实例中，处理引擎线程，如提供队列管理器 27 的线程，可以向引用自由表条目的存储控制器 34 产生离队命令。离队请求与描述自由表结构的信息 146a 相关并表示从存储器中检索未使用缓冲器的请求。一旦检索到未使用的缓冲器，可将它从存储器发送到接收缓冲器。离队请求 25 包括指定自由表结构的信息 146a。描述自由表结构的信息 146a 的头指针 150a 指向自由表中的第一缓冲器 V。结果，未使用的缓冲器 V 返回到队列管理器。

20 参照图 14，如虚线 164 所示，头指针 150a 被设置成指向自由表 148a 中的下一个缓冲器 W。这可以通过将头指针 150a 设置成缓冲器 W 的地址来实现。计数字段 150c 的值更新成“4”以反映剩余的缓冲器的数目(W 到 Z)。结果，通过使用驻留在数据存储部分 44b 中的描述自由表结构的信息 146a，将未使用的缓冲器 V 从自由表 148a 中检索出来，处理器可用该缓冲器 V 存储新接收的数据包或单元。

25 如上所述，引用描述高速缓存中自由表结构的信息的入队操作被用来将缓冲器返回到该自由表。引用描述高速缓存中自由表结构的信息的离队操作被用来从该自由表中取出缓冲器。使用本技术，

通过使用现有的用来执行其它任务的硬件(例如存储控制器, CAM), 处理器可以以有效、低成本的方式管理大量的自由表。

5 不用来存储描述数据缓冲器队列结构的信息的高速缓存的数据存储部分 44b 的条目也可用来管理环形数据结构。因为环形数据结构包括预定尺寸和位置的连续存储地址块, 所以它可用于静态存储器分配。

参照图 15, 一种技术定义和实现了使用高速缓存的数据存储部分 44b 的条目 246 来存储描述环形结构 300 的信息的命令。描述环形结构的信息 246a 包括跟踪将被插入数据的存储单元 0003 的头指针 10 250a, 跟踪其中数据 301 将被移走的存储单元 0001 的尾指针 250b, 和跟踪环 300 中条目数量的可选计数字段 250c。用于存储描述环结构的信息的数据存储部分的条目 246 可以是非高速缓存的或永久存在的条目。因为环形数据结构有固定尺寸, 只要指针 250a、250b 中任一个指向环末尾的地址, 它都绕回到环起始处的地址。

15 编程引擎的上下文可以发出放入命令, 使数据被写入环形数据结构。放入命令指定长度字段和头指针, 其中长度字段由字的数目来确定。

参照图 16, 数据字 303 被写入头指针 250a 所指示的地址 0003 处的环中。一旦已在地址 0003 写入数据字, 如虚线 175 所示, 头指针 20 250a 被设置成指向下一个存储单元 0004。以上可以通过将头指针 250a 设置成存储地址 0004 来实现。此外, 计数字段 250c 的值更新为“3”以反映环 300 中的数据字的数目。另外, 计数字段和指示是否有足够可用的存储器来将指定长度的字写到环中的状态位返回到发出放入命令的编程引擎上下文中。结果, 通过使用驻留在数据存储部分 44b 中的描述环结构的信息 246a 将数据写入环 300 中。 25

编程引擎的上下文可发出取出命令, 使数据从环形数据结构中读出。取出命令指定长度字段和尾指针, 其中长度字段以字的数目来指定。

参照图 17，从尾指针 250b 指示的存储地址 0001 处的环中读出数据字 301。一旦已读出数据字，如虚线 176 所示，尾指针 250b 被设置成指向存储单元 0002。以上通过将尾指针 250b 设置成存储地址 0002 来实现。此外，计数字段 250c 的值更新为“2”以反映环 300 中数据字的数目。结果，通过使用驻留在数据存储部分 44b 中的描述环结构的信息 246a 将数据从环 300 中移出。如果计数字段 250c 小于取出命令中指定的长度字段，指示环 300 为空的标识符、如零数据字被返回到发出取出命令的编程引擎上下文，没有数据从环中移走。

10 因为网络处理器可包括多个编程引擎，其中每个可执行多个线程或上下文，观察任何单独编程引擎线程上代码如何执行和跟踪关于彼此不同的编程引擎线程的进展可有利于帮助调试网络处理器上运行的应用程序。

本技术定义和实现一组日记命令，其中提供了一种观察代码在系统运行期间如何执行的方法。该技术使用了未被用来存储描述数据缓冲器队列结构的信息的高速缓存的数据存储部分 44b 的条目。使用这些条目来管理一个以日志方式实现的环形数据结构。这些条目中的每一个包括描述环形结构的信息。如前面结合图 15-17 所述，描述环结构的信息 246a 包括跟踪要插入数据的单元的头指针 250a、跟踪要移出数据的单元的尾指针 250b 和跟踪所作日志条目数量的可选计数字段 250c。由于在程序执行期间数据被插入日志，而没有数据从日志中移走，所以对于此目的来说，尾指针 250b 比头指针 250a 更有意义。用于支持日志命令的条目可永久驻留在数据存储部分。

25 尽管一个执行的程序可在到达程序预定位置时产生用于提供关于执行上下文状态的有用信息的信息，但用以支持日志的指令数量应该最小。否则，用以支持日志的系统资源可能干扰系统的实时编程需要。因此，应该权衡日志中的信息量和提供这一信息所需的指令和周期的数目。

编程引擎的上下文可发出日志命令。日志命令被定义成将许多由长度字段指定的字从存储寄存器移到日志，其中每个字可包括 32 位的日志信息。当到达程序中预先设定的校验点时，可以用日志命令把来自存储寄存器的多个字存储到日志中。

5 日志_标记命令被定义成将多个由长度字段指定的字从存储寄存器移到日志。每个字包括 32 位的日志信息，其中包括 4 位编程引擎标识、3 位线程标识和 25 位日志信息。因此，日志_标记命令可包括由日志命令提供的数据信息，还可包括关于哪个编程引擎和该编程引擎的哪个上下文发出日志_标记命令的信息。

10 快速_日志命令被定义成将命令地址字段从存储寄存器移到日志。因为所有命令都有地址字段，所以快速_日志命令提供关于在被调试的程序中到达了哪个命令或校验点的信息。

 快速_日志_标记命令被定义成将命令地址字段从存储寄存器移到日志，其中每个字可包括 4 位编程引擎标识、3 位上下文标识和 25 位指示发出什么命令的命令地址。因此，快速_日志_标记命令可包括由快速_日志命令提供的数据信息，还可包括关于哪个编程引擎和该编程引擎的哪个上下文发出了命令的信息。

15 本技术可以提供一种通过使用现有的用于执行其它任务的硬件以有效且低成本的方式实现精心设计的跟踪系统的方法。一种实现包括 16 个编程引擎，每个带有 8 个上下文。该实现在每个 SRAM 通道中还包括 64 个数据存储部分条目，其中 16 个用来存储描述数据缓冲器队列结构的信息。因为每个 SRAM 通道有多达 48 个数据存储部分条目可用来存储描述日志结构的信息，所以本技术可支持多个日志。其它实现可能在一些方面不同。

25 在向实现环形数据结构的日志的所有存储单元写入后，尾指针绕回到日志的起始地址继续写入数据。如果环形数据结构被写完，后续的日志写操作将盖写前面写入的数据。只有最新的数据将出现在环中。如前所述，放入命令向发布放入命令的编程引擎上下文返

回环满通知，使用状态位来指示环中没有足够的存储空间可用来写指定长度的字。相反，如果插入指针超出了移出指针，因为不需要等待，所以完成所有日志命令。

本系统的各种特征可用硬件、软件或硬件和软件的结合来实现。

- 5 例如，系统的一些方面可以由其中存储机器执行的指令的存储媒体或由运行于可编程计算机或处理器上的计算机程序来实现。每个程序可以由与计算机系统通信的高级程序或面向对象的编程语言来实现。此外，每个这样的计算机程序可被存储在存储媒体、如通用或
- 10 专用可编程计算机可读的只读存储器(ROM)中，用于当计算机读取该存储媒体时配置和操作计算机以执行上述任务。

其它实现在以下权利要求的范围之内。

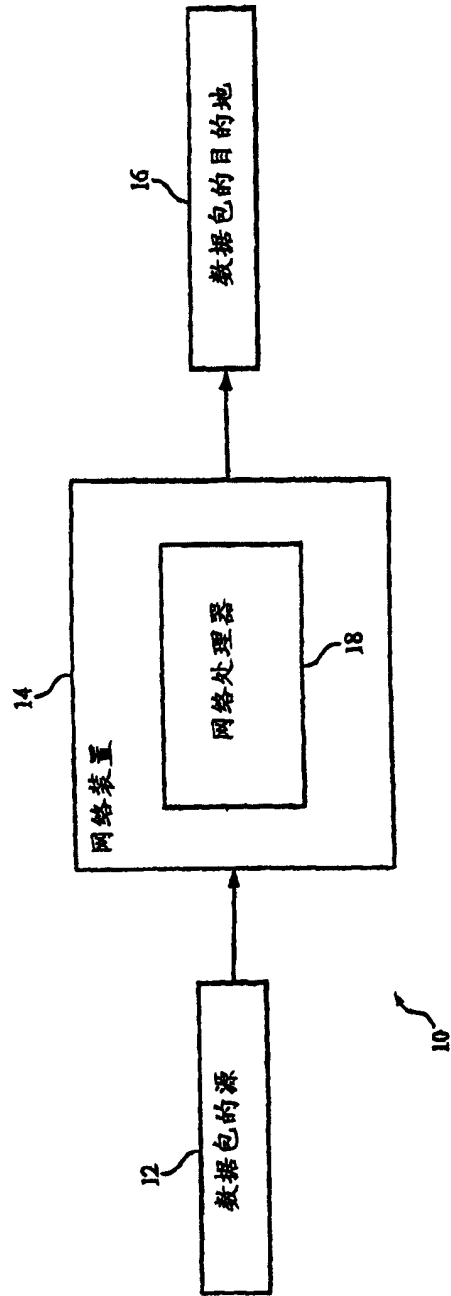


图1

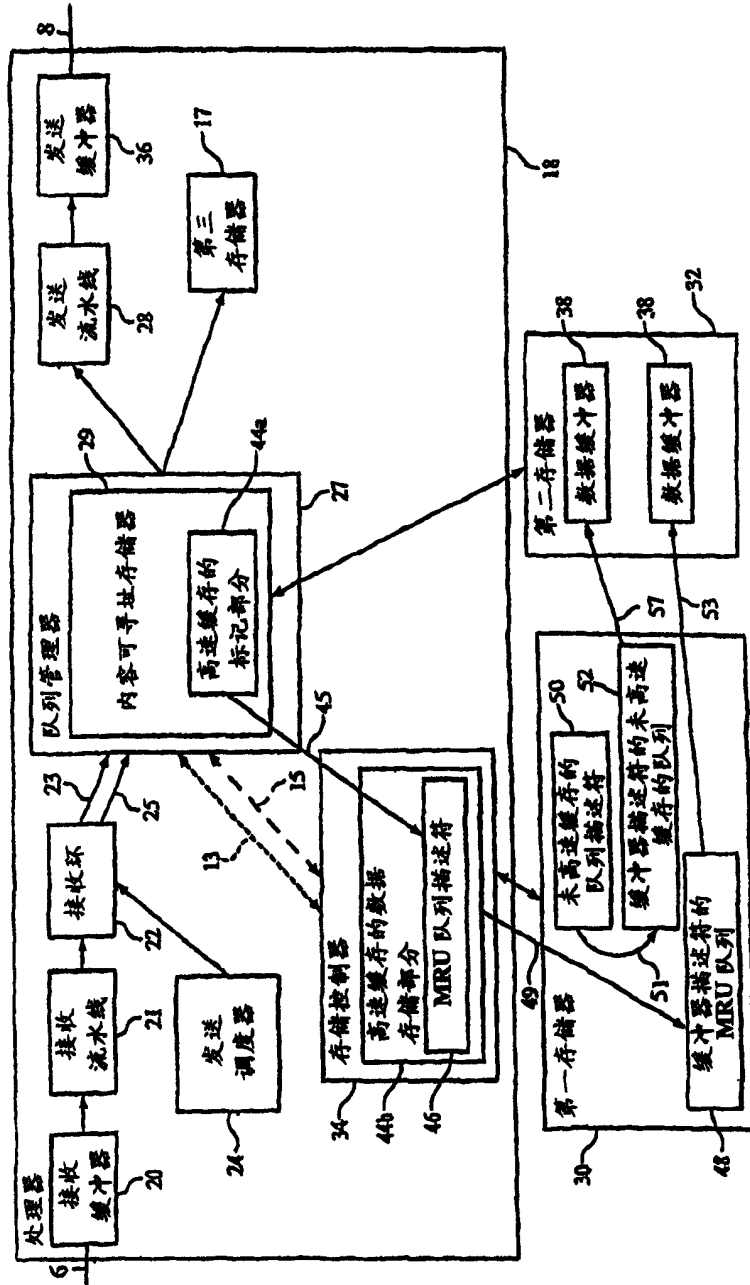


图 2

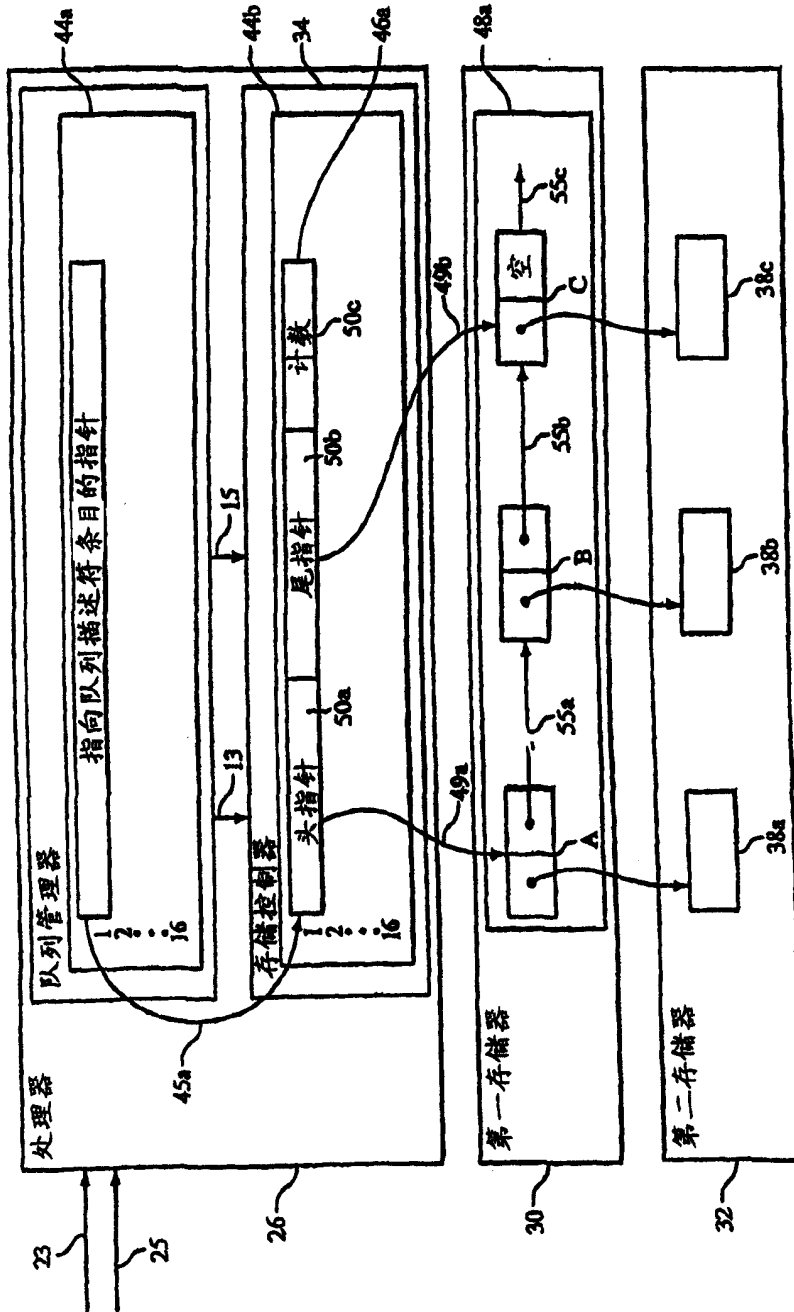


图 3

对同一队列的相继入队请求

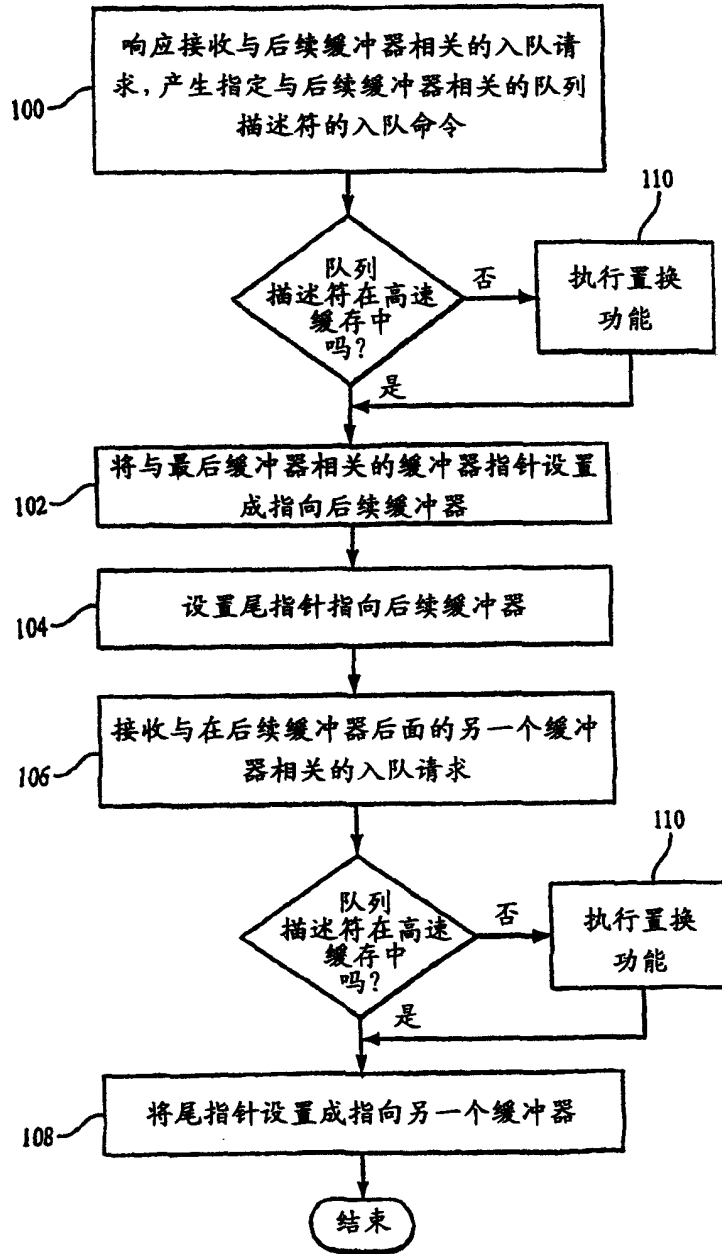


图 4

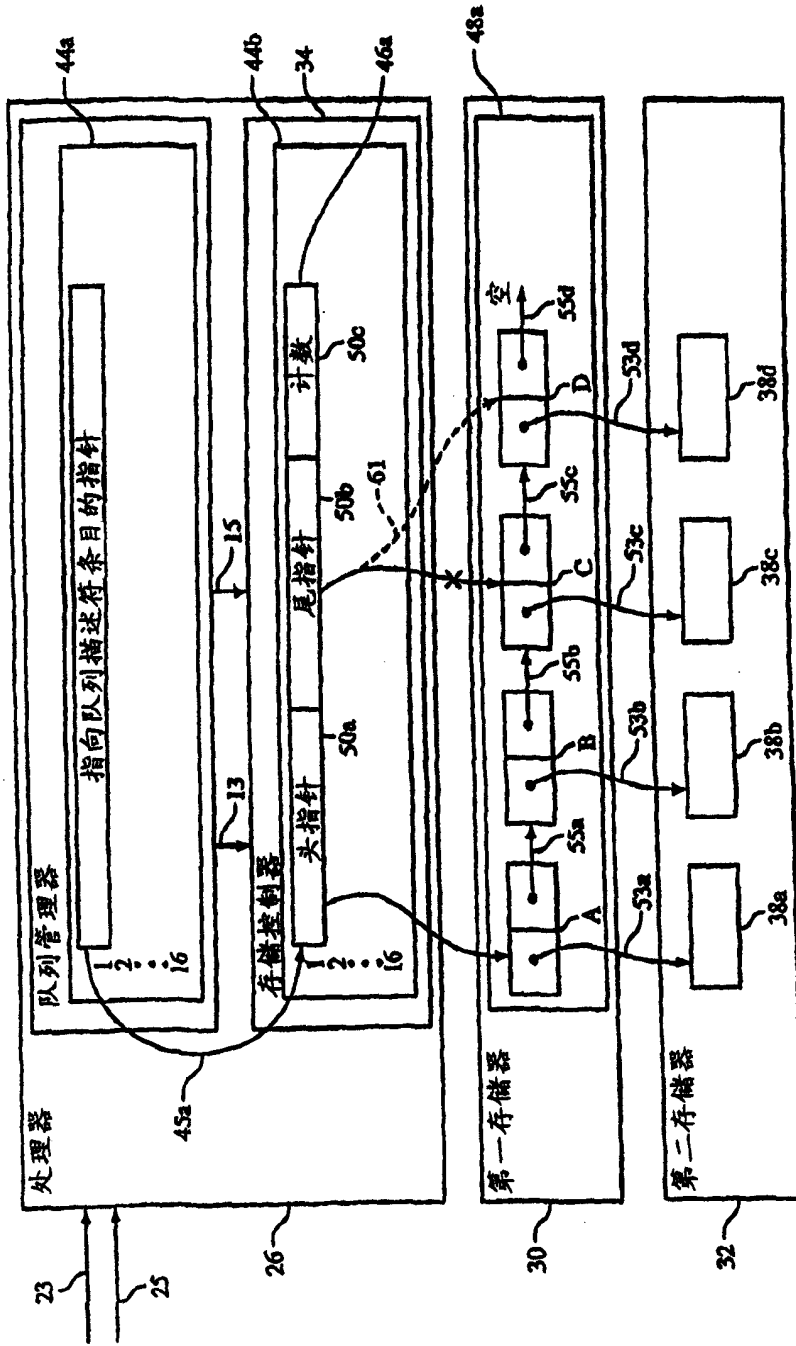


图 5

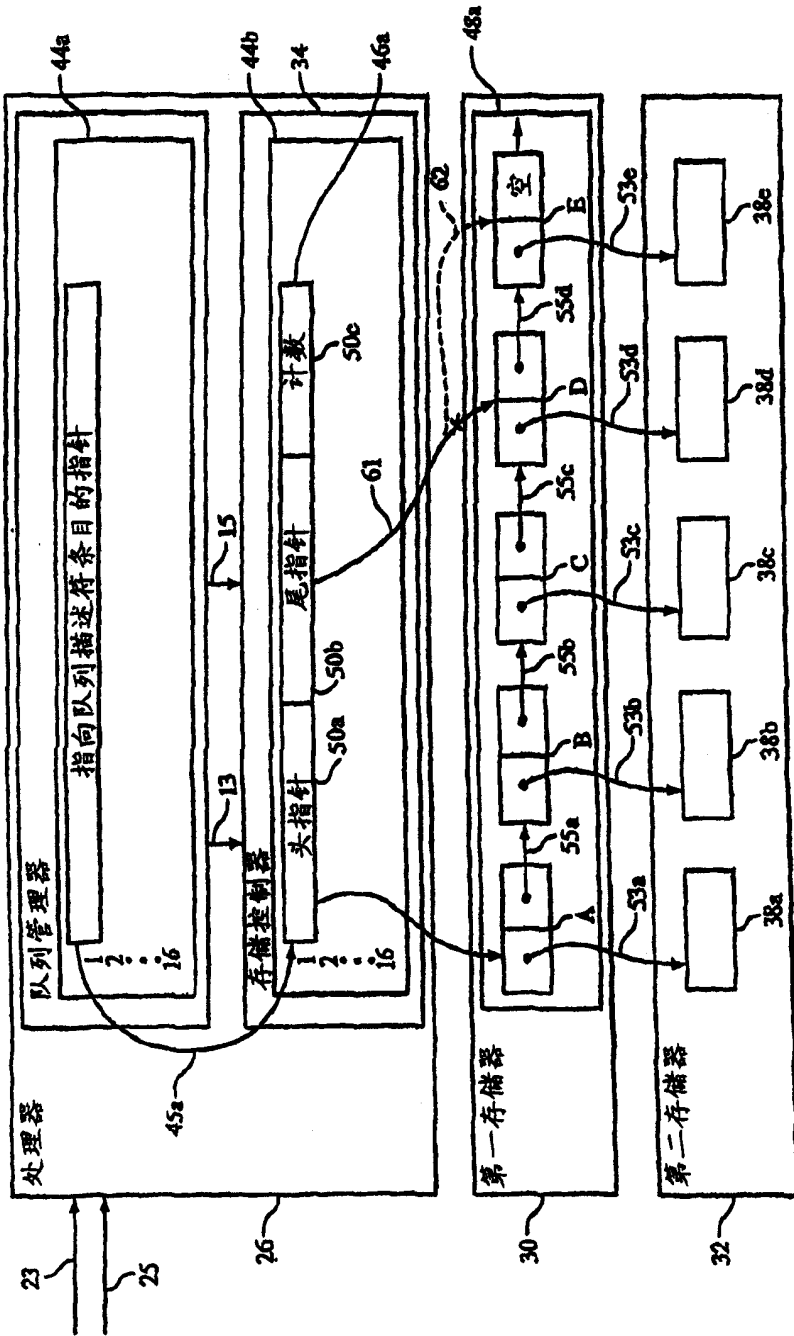


图 6

对同一队列的相继离队请求

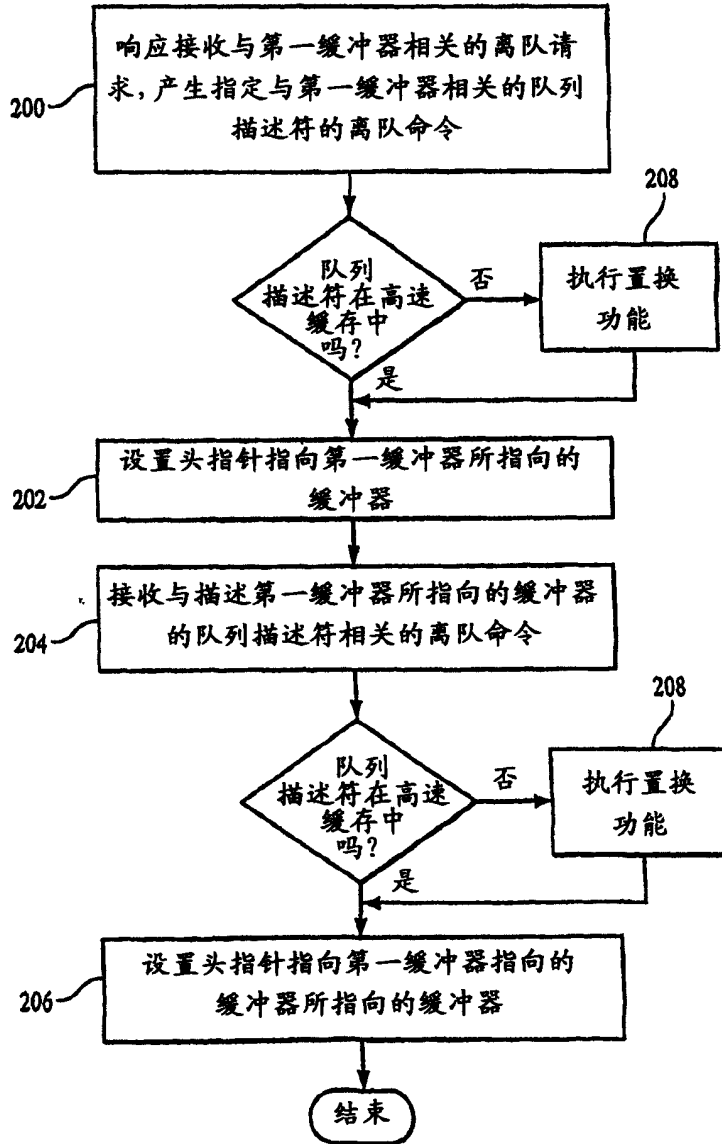


图 7

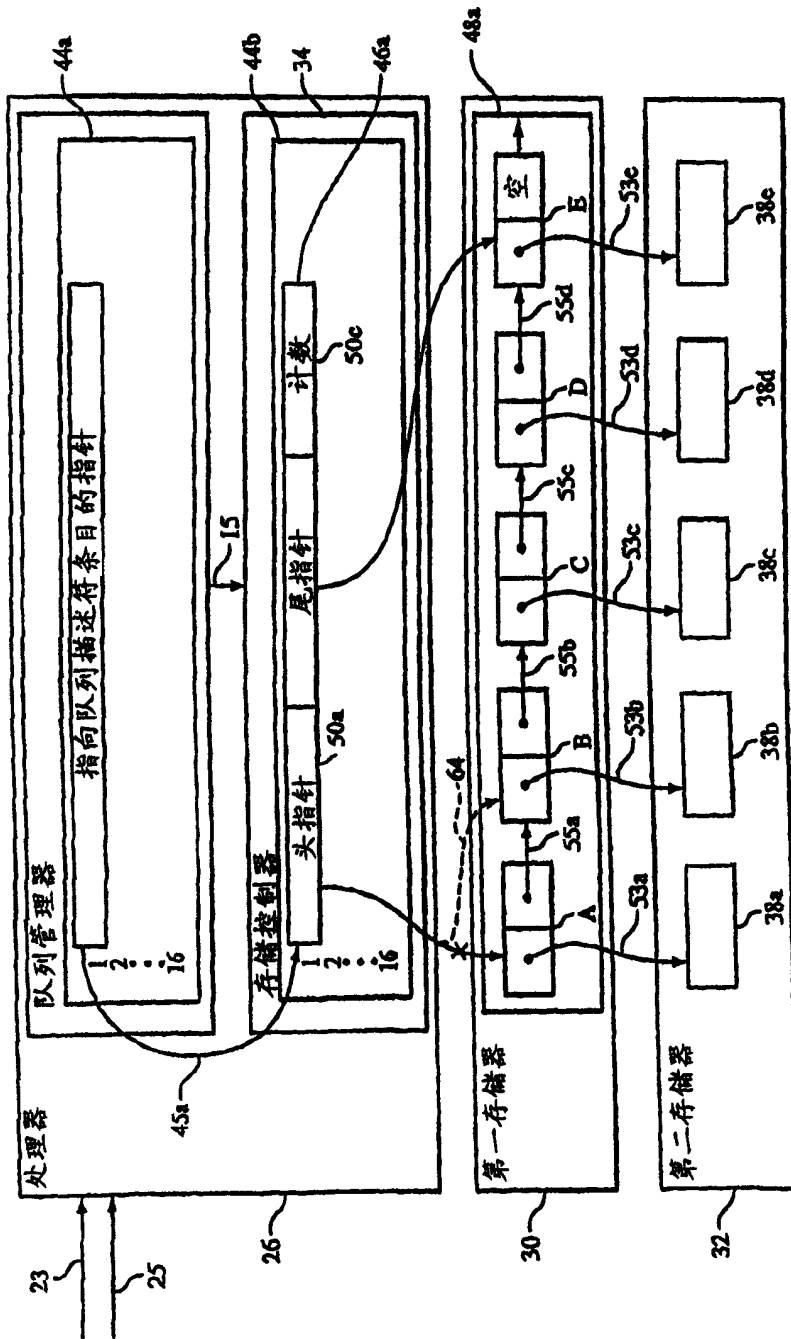


图 8

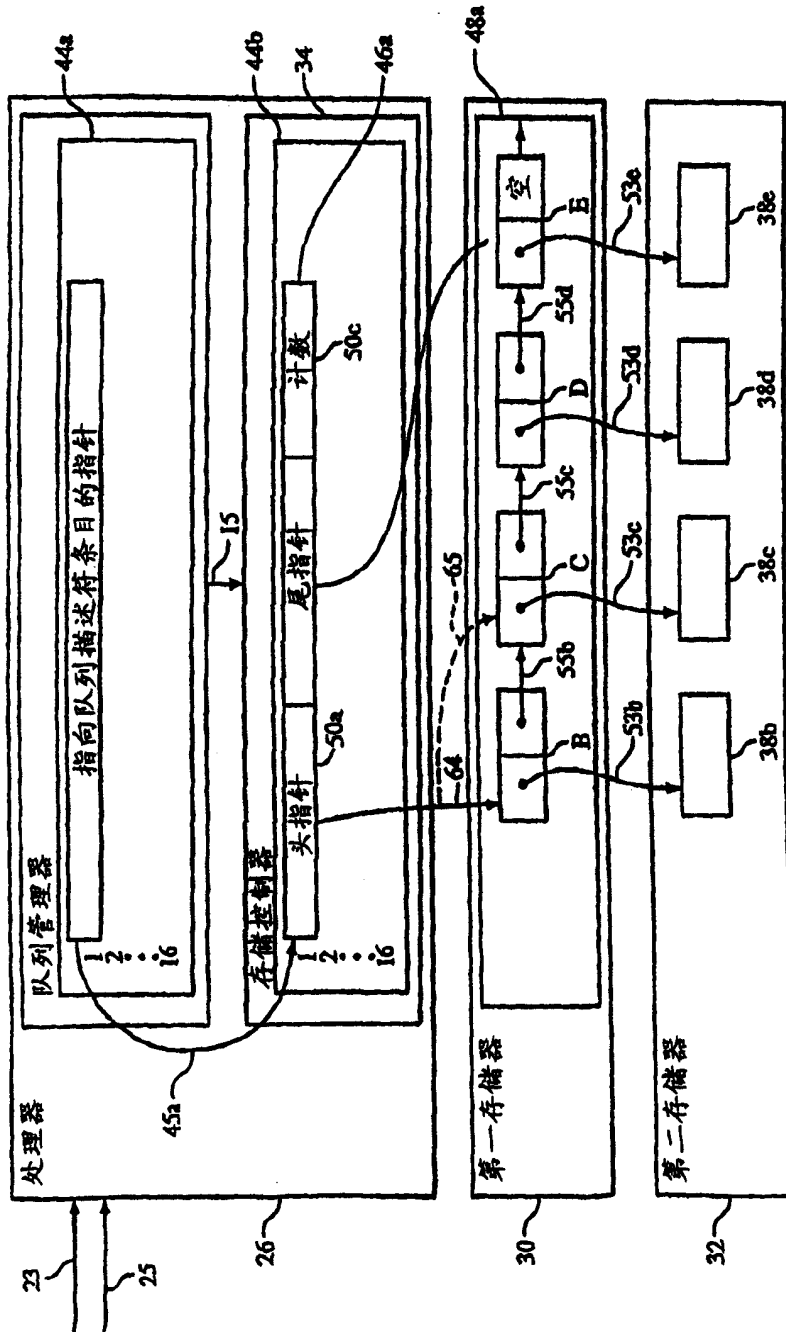


图 9

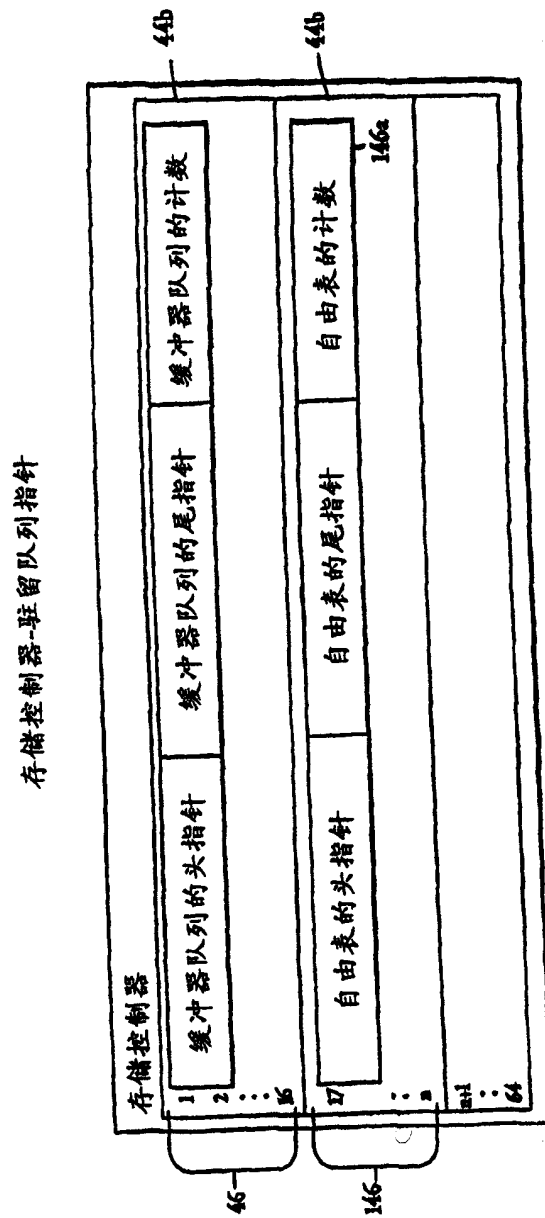


图 10

存储控制器上入队的结果-驻留队列指针

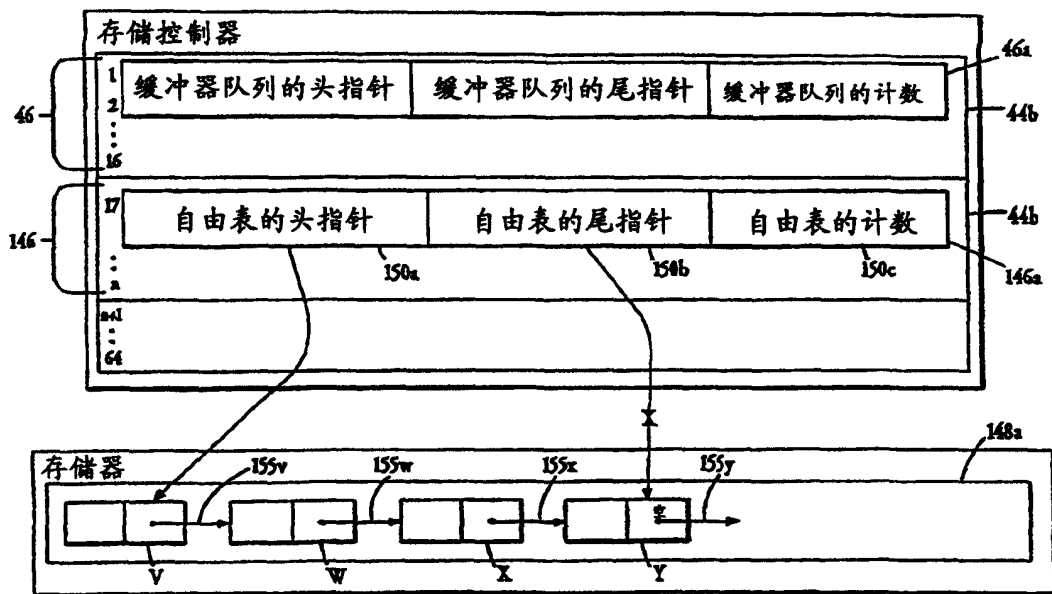


图 11

存储控制器上入队的结果-驻留队列指针

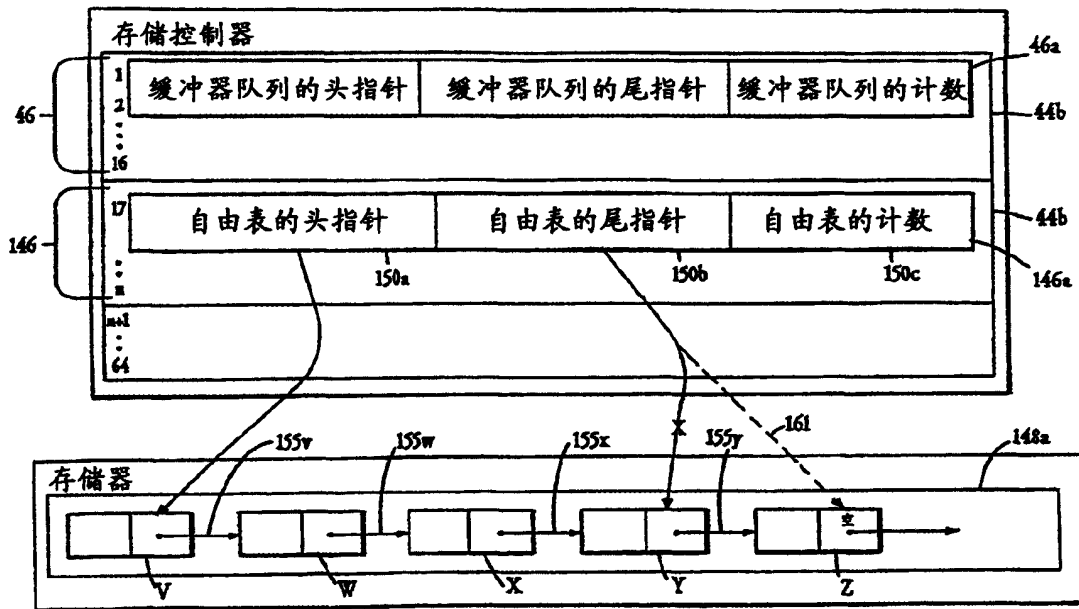


图 12

存储控制器上离队的结果-驻留队列指针

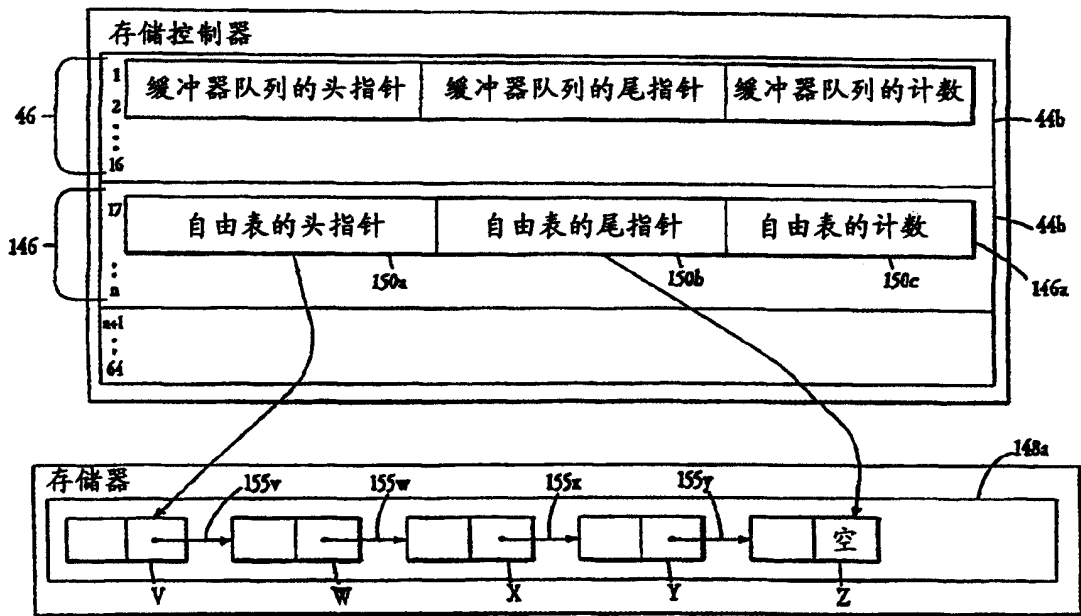


图 13

存储控制器上离队的结果-驻留队列指针

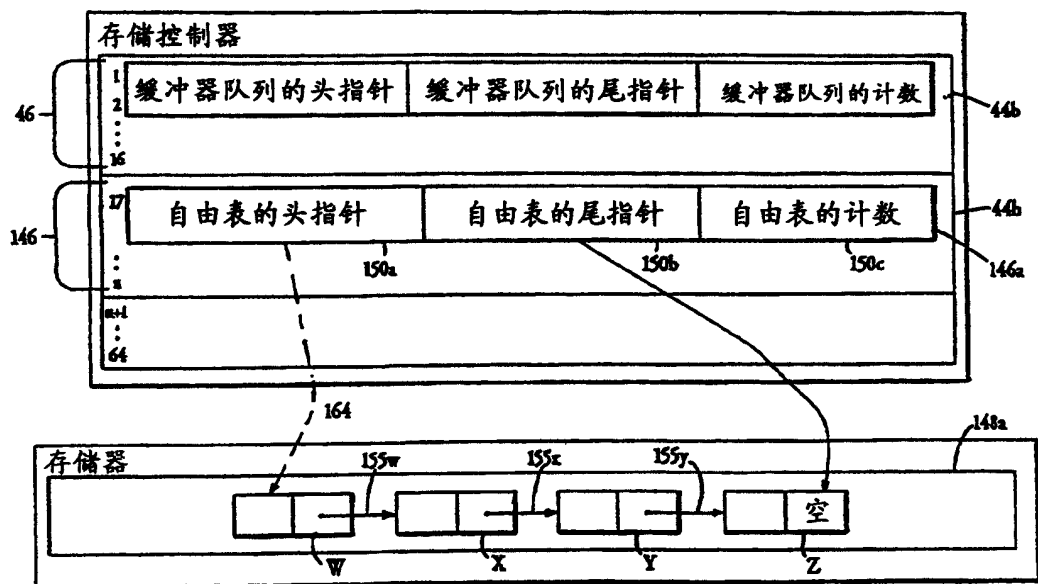
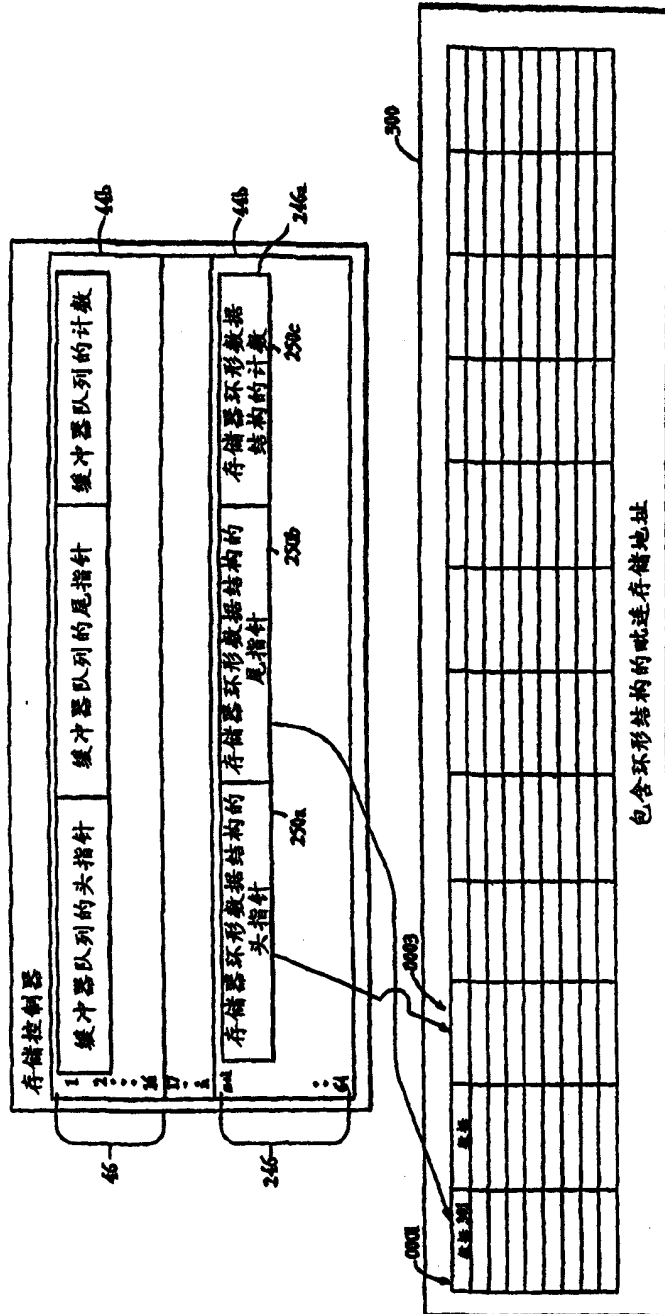


图 14

存储控制器-驻留环指针



包含环形结构的毗连存储地址

图 15

在存储控制器上的放入命令的结果-驻留环指针

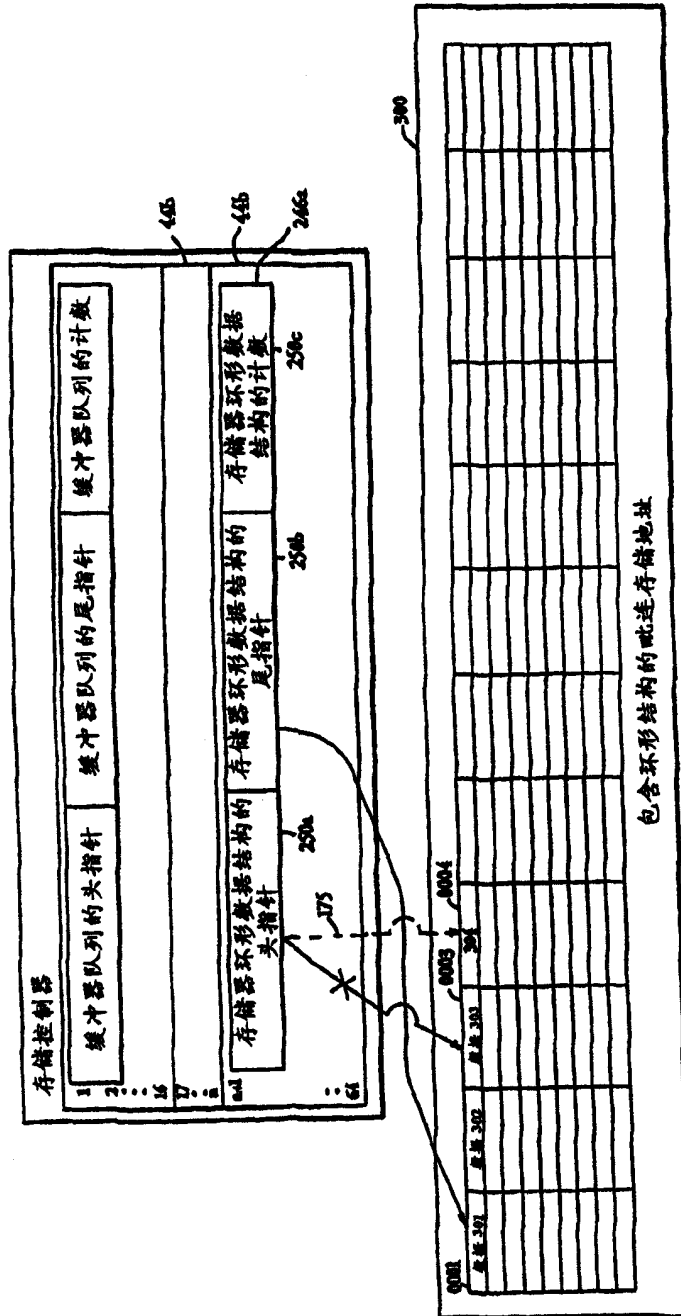


图 16

在存储控制器上的取出命令的结果-驻留环指针

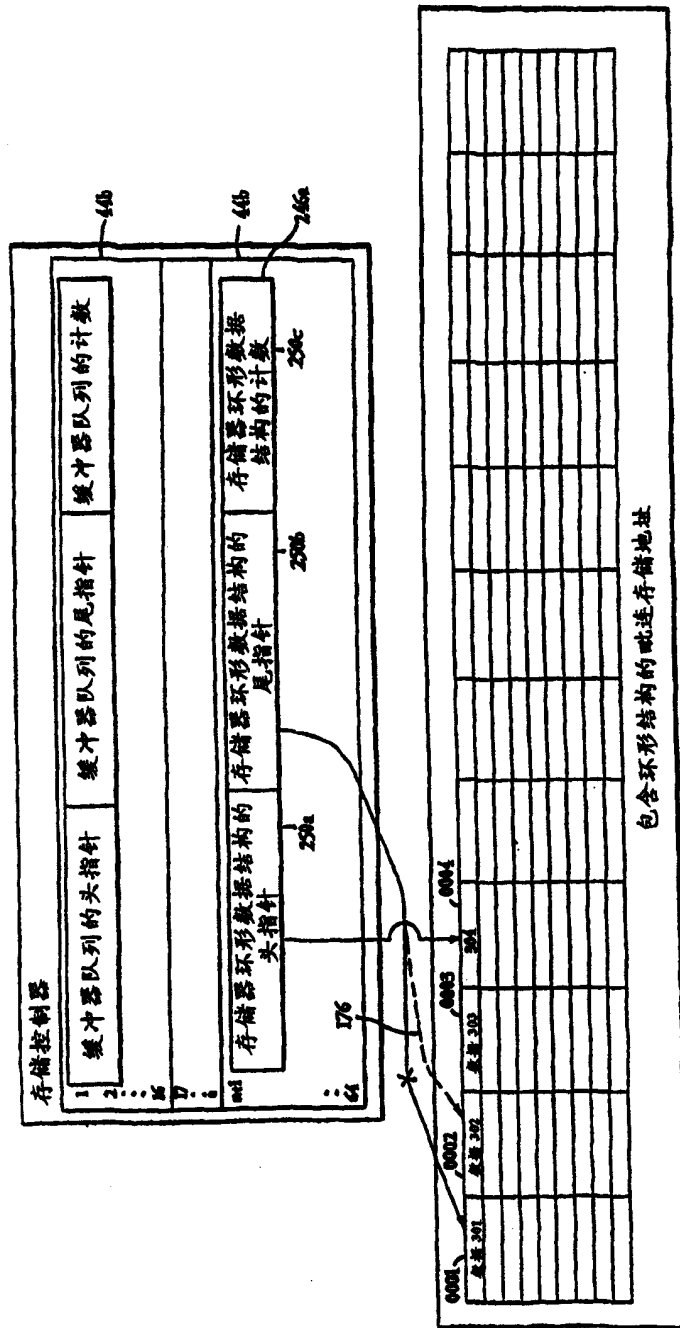


图 17