

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-103655

(P2017-103655A)

(43) 公開日 平成29年6月8日(2017.6.8)

(51) Int.Cl.

**H03F 3/24 (2006.01)**  
**H03F 1/26 (2006.01)**

F I

H03F 3/24  
H03F 1/26

テーマコード (参考)

5 J 5 0 0

審査請求 未請求 請求項の数 7 O L (全 10 頁)

(21) 出願番号 特願2015-236095 (P2015-236095)  
(22) 出願日 平成27年12月2日 (2015.12.2)

(71) 出願人 000006231  
株式会社村田製作所  
京都府長岡京市東神足1丁目10番1号  
(74) 代理人 100079108  
弁理士 稲葉 良幸  
(74) 代理人 100109346  
弁理士 大貫 敏史  
(74) 代理人 100117189  
弁理士 江口 昭彦  
(74) 代理人 100134120  
弁理士 内藤 和彦  
(74) 代理人 100126480  
弁理士 佐藤 睦

最終頁に続く

(54) 【発明の名称】 電力増幅モジュール

(57) 【要約】 (修正有)

【課題】送受信周波数間隔が狭い周波数帯域において、受信周波数帯域のノイズの発生を抑制する電力増幅モジュールを提供する。

【解決手段】電力増幅モジュール100Aは、第1の周波数帯域における第1の送信信号が入力される第1の入力端子IN1と、第1の周波数帯域よりも送受信周波数間隔が狭い第2の周波数帯域における第2の送信信号が入力される第2の入力端子IN2と、第1の送信信号が入力され、第1の送信信号を増幅した第1の増幅信号を出力する第1の増幅回路PA3と、第2の送信信号が入力され、第2の送信信号を増幅した第2の増幅信号を出力する第2の増幅回路PA4と、第1又は第2の増幅信号が入力され、第1又は第2の増幅信号を増幅した出力信号を出力する第3の増幅回路PA5と、第2の入力端子と第2の増幅回路との間に設けられ、第2の周波数帯域における受信周波数帯域の成分を減衰させる減衰回路MN4とを備える。

【選択図】図1

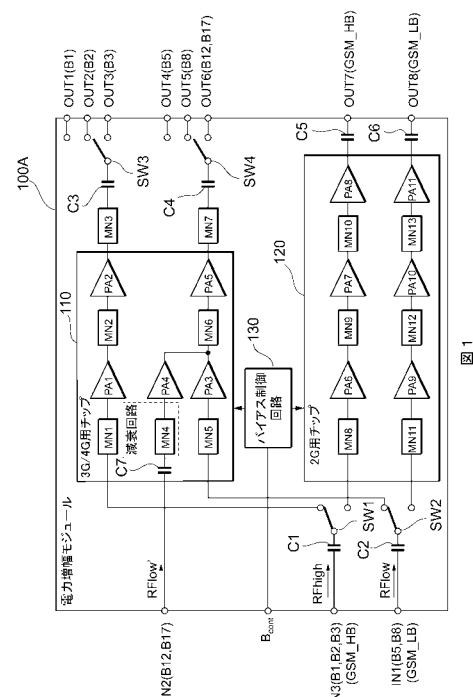


図1

**【特許請求の範囲】****【請求項 1】**

第 1 の周波数帯域における第 1 の送信信号が入力される第 1 の入力端子と、  
前記第 1 の周波数帯域よりも送受信周波数間隔が狭い第 2 の周波数帯域における第 2 の送信信号が入力される第 2 の入力端子と、  
前記第 1 の送信信号が入力され、前記第 1 の送信信号を増幅した第 1 の増幅信号を出力する第 1 の増幅回路と、  
前記第 2 の送信信号が入力され、前記第 2 の送信信号を増幅した第 2 の増幅信号を出力する第 2 の増幅回路と、  
前記第 1 又は第 2 の増幅信号が入力され、前記第 1 又は第 2 の増幅信号を増幅した出力信号を出力する第 3 の増幅回路と、  
前記第 2 の入力端子と前記第 2 の増幅回路との間に設けられ、前記第 2 の周波数帯域における受信周波数帯域の成分を減衰させる減衰回路と、  
を備える電力増幅モジュール。

10

**【請求項 2】**

前記減衰回路が、前記第 2 の増幅回路の前段に設けられた回路の出力インピーダンスと、前記第 2 の増幅回路の入力インピーダンスとを整合するように動作する、  
請求項 1 に記載の電力増幅モジュール。

**【請求項 3】**

前記減衰回路が、前記第 2 の周波数帯域における前記受信周波数帯域の成分を減衰させるバンドパスフィルタを備える、  
請求項 1 又は 2 に記載の電力増幅モジュール。

20

**【請求項 4】**

前記バンドパスフィルタが弾性表面波フィルタである、  
請求項 3 に記載の電力増幅モジュール。

**【請求項 5】**

前記第 1 の増幅回路を構成するトランジスタのエミッタ面積より、前記第 2 の増幅回路を構成するトランジスタのエミッタ面積が大きい、  
請求項 1 ～ 4 のいずれか一項に記載の電力増幅モジュール。

**【請求項 6】**

前記電力増幅モジュールが、  
前記第 1 の送信信号とは通信規格が異なる第 3 の送信信号を増幅する第 4 の増幅回路と、  
前記第 1 の入力端子から入力される前記第 1 又は第 3 の送信信号を、前記第 1 又は第 4 の増幅回路に出力するスイッチ素子と、  
をさらに備える、請求項 1 ～ 5 のいずれか一項に記載の電力増幅モジュール。

30

**【請求項 7】**

前記スイッチ素子は、前記第 2 の入力端子に前記第 2 の送信信号が入力される場合に、前記第 1 の入力端子と前記第 1 の増幅回路との間を電氣的に遮断する、  
請求項 6 に記載の電力増幅モジュール。

40

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、電力増幅モジュールに関する。

**【背景技術】****【0002】**

携帯電話機等の移動体通信機においては、基地局へ送信する無線周波数（RF：Radio Frequency）信号の電力を増幅するために、電力増幅器モジュールが用いられる。例えば、特許文献 1 には、マルチモードマルチバンドに対応した電力増幅器モジュールが開示されている。

50

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特表2012-527186号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

近年、移動体通信機において使用可能な周波数帯域の拡大に伴い、送受信周波数間隔が比較的狭い周波数帯域が使用されることがある。しかし、特許文献1に開示される電力増幅器モジュールでは、送信周波数帯域の信号を増幅する際に受信周波数帯域と重なるノイズが重畳し、ノイズも併せて増幅されるため、送受信周波数間隔が比較的狭い周波数帯域においては特に、受信感度が悪化するという問題がある。

10

【0005】

本発明はかかる事情に鑑みてなされたものであり、送受信周波数間隔が狭い周波数帯域において、受信周波数帯域のノイズの発生を抑制する電力増幅モジュールを提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明の一側面に係る電力増幅モジュールは、第1の周波数帯域における第1の送信信号が入力される第1の入力端子と、第1の周波数帯域よりも送受信周波数間隔が狭い第2の周波数帯域における第2の送信信号が入力される第2の入力端子と、第1の送信信号が入力され、第1の送信信号を増幅した第1の増幅信号を出力する第1の増幅回路と、第2の送信信号が入力され、第2の送信信号を増幅した第2の増幅信号を出力する第2の増幅回路と、第1又は第2の増幅信号が入力され、第1又は第2の増幅信号を増幅した出力信号を出力する第3の増幅回路と、第2の入力端子と第2の増幅回路との間に設けられ、第2の周波数帯域における受信周波数帯域の成分を減衰させる減衰回路と、を備える。

20

【発明の効果】

【0007】

本発明によれば、送受信周波数間隔が狭い周波数帯域において、受信周波数帯域のノイズの発生を抑制する電力増幅モジュールを提供することができる。

30

【図面の簡単な説明】

【0008】

【図1】本発明の一実施形態である電力増幅モジュール100Aの構成を示す図である。

【図2】本発明の他の実施形態である電力増幅モジュール100Bの構成を示す図である。

【発明を実施するための形態】

【0009】

以下、本発明の実施の形態について、図面を参照しつつ詳細に説明する。なお、同一の要素には同一の符号を付し、重複する説明を省略する。

【0010】

40

図1は、本発明の一実施形態である電力増幅モジュール100Aの構成を示す図である。電力増幅モジュール100Aは、複数の通信規格及び複数の周波数帯域のRF信号の電力を増幅する機能を有する。電力増幅モジュール100Aは、携帯電話機等のユーザ端末において、基地局に送信される送信信号を処理するための送信ユニットに含まれる。また、図1には図示していないが、ユーザ端末は、基地局から受信した受信信号を処理するための受信ユニットも備える。送信ユニット及び受信ユニットは、例えば、一つの通信ユニットとして提供される。

【0011】

電力増幅モジュール100Aは複数の通信規格(モード)に対応している。図1に示す例では、2G(第2世代移動通信システム)、3G(第3世代移動通信システム)、及び

50

4 G (第4世代移動通信システム)のマルチモードであるが、通信規格はこれに限定されず、例えば3 G、4 G及び5 G (第5世代移動通信システム)のマルチモードであってもよい。さらに、電力増幅モジュール100Aが対応する通信規格の数は三つに限られず、一つ又は二つ以上であってもよい。

#### 【0012】

また、電力増幅モジュール100Aは、複数の周波数帯域(バンド)に対応している。図1では、3 G / 4 Gの周波数帯域の一例として、B1(送信周波数帯域: 1920 ~ 1980 MHz)、B2(送信周波数帯域: 1850 ~ 1910 MHz)、B3(送信周波数帯域: 1710 ~ 1785 MHz)、B5(送信周波数帯域: 824 ~ 849 MHz)、B8(送信周波数帯域: 880 ~ 915 MHz)、B12(送信周波数帯域: 699 ~ 716 MHz)、B17(送信周波数帯域: 704 ~ 716 MHz)の七つについて図示しているが、周波数帯域はこれに限定されない。本実施形態では、B1、B2及びB3の三つの周波数帯域をハイバンド、B5、B8、B12及びB17の四つの周波数帯域をローバンドという。また、ローバンドのうち、B12、B17は、送信周波数帯域(B12の場合、699 ~ 716 MHz)の中心周波数と受信周波数帯域(B12の場合、729 ~ 746 MHz)の中心周波数との間隔を示す送受信周波数間隔が比較的狭い周波数帯域である。例えば、B12、B17の送受信周波数間隔は、B5やB8の送受信周波数間隔より狭い。また、2 Gの周波数帯域の例として、GSM(登録商標)(global system for mobile communications)のハイバンド(GSM\_HB)及びローバンド(GSM\_LB)の二つについて図示している。

#### 【0013】

次に、電力増幅モジュール100Aの各構成要素について説明する。図1に示すように、電力増幅モジュール100Aは、3 G / 4 G用チップ110、2 G用チップ120、バイアス制御回路130、整合回路MN3、MN7、スイッチ素子SW1 ~ SW4、及びキャパシタC1 ~ C6を備える。

#### 【0014】

3 G / 4 G用チップ110は、入力端子IN1 ~ IN3から供給される3 G / 4 GのRF信号を増幅して出力する。2 G用チップ120は、入力端子IN1、IN3から供給される2 GのRF信号を増幅して出力する。3 G / 4 G用チップ110及び2 G用チップ120の構成の詳細は後述する。

#### 【0015】

バイアス制御回路130は、電力増幅モジュール100Aの外部から入力される制御信号Bcontに応じてバイアス電流を生成し、3 G / 4 G用チップ110又は2 G用チップ120が備える電力増幅回路PA1 ~ PA11にバイアス電流を供給する。

#### 【0016】

整合回路(MN: Matching Network)MN3、MN7は、各々、当該整合回路の前段に設けられた回路の出力インピーダンスと、当該整合回路の後段に設けられた回路の入力インピーダンスとを整合させるための回路であり、キャパシタやインダクタを用いて構成される。なお、後述する整合回路MN1、MN2、MN4 ~ MN6、MN8 ~ MN13についても同様である。

#### 【0017】

スイッチ素子SW1、SW2は、各々、入力端子IN3、IN1に入力される送信信号の通信規格に基づいて、送信信号が3 G / 4 Gの場合は送信信号を3 G / 4 G用チップ110に供給し、送信信号が2 Gの場合は送信信号を2 G用チップ120に供給する。スイッチ素子SW1、SW2は、例えば、SOI(Silicon on Insulator)により電力増幅モジュール100Aの基板上に実装することができる。これにより、2 G及び3 G / 4 Gの送信信号の入力端子を統合することができる。従って、通信規格に応じて各々入力端子を設けるよりも、端子数を減少させることができる。

#### 【0018】

スイッチ素子SW3、SW4は、各々、送信信号の周波数帯域に基づいて、増幅された

10

20

30

40

50

送信信号を、対応する周波数帯域の出力端子OUT 1 ( B 1 ) , OUT 2 ( B 2 ) , OUT 3 ( B 3 ) のいずれか、又はOUT 4 ( B 5 ) , OUT 5 ( B 8 ) , OUT 6 ( B 1 2 , B 1 7 ) のいずれかに出力する。なお、図 1 に示すように、周波数帯域ごとに出力端子を一つずつ設けてもよいし、一つの出力端子をいくつかの周波数帯域で共有してもよい。

【 0 0 1 9 】

キャパシタC 1 ~ C 6 は、送信信号の直流成分を除去する。なお、後述するキャパシタC 7 についても同様である。

【 0 0 2 0 】

次に、3 G / 4 G 用チップ 1 1 0 及び 2 G 用チップ 1 2 0 の構成について説明する。3 G / 4 G 用チップ 1 1 0 は、電力増幅回路 P A 1 ~ P A 5 、整合回路 M N 1 , M N 2 , M N 4 ~ M N 6 、及びキャパシタC 7 を備える。2 G 用チップ 1 2 0 は、電力増幅回路 P A 6 ~ P A 1 1 、及び整合回路 M N 8 ~ M N 1 3 を備える。

【 0 0 2 1 】

電力増幅回路 P A 1 ~ P A 1 1 は、いずれも送信信号の増幅を行うための回路であり、増幅用のトランジスタにより構成される。増幅用のトランジスタは、例えば、ヘテロ接合バイポーラトランジスタ ( H B T : H e t e r o j u n c t i o n B i p o l a r T r a n s i s t o r ) 等のバイポーラトランジスタである。増幅用のトランジスタとして、電界効果トランジスタ ( M O S F E T : M e t a l - o x i d e - s e m i c o n d u c t o r F i e l d E f f e c t T r a n s i s t o r ) を用いてもよい。

【 0 0 2 2 】

本実施形態においては、3 G / 4 G 用チップ 1 1 0 は、ハイバンド用、ローバンド用、ローバンドのうち特定のバンド用の三つの増幅経路により構成される。2 G 用チップ 1 2 0 は、ハイバンド用及びローバンド用の二つの増幅経路により構成される。具体的には、電力増幅回路 P A 1 , P A 2 は 3 G / 4 G のハイバンド用増幅経路、電力増幅回路 P A 3 , P A 5 は 3 G / 4 G のローバンド用増幅経路、電力増幅回路 P A 4 , P A 5 は 3 G / 4 G のローバンドのうち特定のバンド用増幅経路として設けられ、各々二段の増幅経路を構成する。電力増幅回路 P A 6 ~ P A 8 は 2 G のハイバンド用増幅経路、電力増幅回路 P A 9 ~ P A 1 1 は 2 G のローバンド用増幅経路として設けられ、各々三段の増幅経路を構成する。

【 0 0 2 3 】

以下に、例として、3 G / 4 G 用チップ 1 1 0 における送信信号の増幅について詳細に説明する。

【 0 0 2 4 】

3 G / 4 G のハイバンド (例えば、B 1 , B 2 , B 3 ) の送信信号 R F h i g h が入力端子 I N 3 から入力されると、キャパシタC 1 を介して、スイッチ素子 S W 1 により 3 G / 4 G 用チップ 1 1 0 のハイバンド用増幅経路に供給される。当該信号は、整合回路 M N 1 を介して、初段 (ドライブ段) の電力増幅回路 P A 1 により増幅される。増幅された信号は、整合回路 M N 2 を介して二段目 (パワー段) の電力増幅回路 P A 2 により増幅され、増幅された信号が整合回路 M N 3 へと出力される。

【 0 0 2 5 】

一方、3 G / 4 G のローバンド (第 1 の周波数帯域) (例えば、B 5 , B 8 ) の送信信号 R F l o w (第 1 の送信信号) が入力端子 I N 1 (第 1 の入力端子) から入力されると、キャパシタC 2 を介して、スイッチ素子 S W 2 により 3 G / 4 G 用チップ 1 1 0 のローバンド用増幅経路に供給される。当該信号は、整合回路 M N 5 を介して、ドライブ段の電力増幅回路 P A 3 (第 1 の増幅回路) により増幅される。増幅された信号 (第 1 の増幅信号) は、整合回路 M N 6 を介してパワー段の電力増幅回路 P A 5 (第 3 の増幅回路) により増幅され、増幅された信号 (出力信号) が整合回路 M N 7 へと出力される。

【 0 0 2 6 】

次に、3 G / 4 G のローバンドのうち、送受信周波数間隔が、他のローバンド (例えば、B 5 , B 8 ) における送受信周波数間隔より狭い周波数帯域 (第 2 の周波数帯域) (以

10

20

30

40

50

下、一例として B 1 2 , B 1 7 を用いて説明する)の送信信号が入力された場合について説明する。

【 0 0 2 7 】

周波数帯域 B 1 2 , B 1 7 の送信信号 R F l o w ' (第 2 の送信信号)は、3 G / 4 G のローバンド用の入力端子 I N 1 とは異なる入力端子 I N 2 (第 2 の入力端子)から入力される。そして、キャパシタ C 7 及び整合回路 M N 4 (減衰回路)を介して、ドライブ段の電力増幅回路 P A 4 (第 2 の増幅回路)により増幅される。増幅された信号(第 2 の増幅信号)は、整合回路 M N 6 を介してパワー段の電力増幅回路 P A 5 (第 3 の増幅回路)により増幅され、増幅された信号(出力信号)が整合回路 M N 7 へと出力される。このように、3 G / 4 G 用チップ 1 1 0 においては、送信信号 R F l o w ' のために、他のローバンドの入力端子 I N 1 及び電力増幅回路 P A 3 とは別に、専用の入力端子 I N 2 、整合回路 M N 4 、及び電力増幅回路 P A 4 を備える。

10

【 0 0 2 8 】

ここで、周波数帯域 B 1 2 , B 1 7 については、送受信周波数間隔が狭い(例えば、30 M H z 程度)ため、送信信号 R F l o w ' に含まれるノイズが受信周波数帯域と重なり得る。当該ノイズが増幅されることにより、受信信号に大きな影響を及ぼし、受信感度の低下を招くという問題がある。従って、このような周波数帯域における送信信号の増幅については、ノイズを低減させることが特に重要となる。

【 0 0 2 9 】

ノイズの低減方法の例として、H B T のベース抵抗を低減させる、すなわち、H B T のエミッタ面積を増大させることが考えられる。しかし、H B T のエミッタ面積の増大は、ゲインの低下を伴う。そのため、仮にローバンドの電力増幅を一つの電力増幅回路により構成した場合、送信信号 R F l o w ' (例えば 7 0 0 M H z )とは異なる周波数帯域の送信信号 R F l o w (例えば 9 0 0 M H z )にとって、ゲインが不足するという問題がある。一方、本実施形態においては、ドライブ段の電力増幅回路を分割することにより、各々の周波数帯域に対し最適な設計とすることができる。具体的には、電力増幅回路 P A 4 については、ノイズ削減のためにエミッタ面積を比較的大きくし、電力増幅回路 P A 3 については、所望のゲイン確保のためにエミッタ面積を比較的小さくすることができる。これにより、送信信号 R F l o w の電力増幅について所望のゲインのレベルを維持しつつ、送信信号 R F l o w ' の電力増幅についてノイズを抑制することが可能となる。

20

30

【 0 0 3 0 】

また、本実施形態においては、整合回路 M N 5 (送信信号 R F l o w 用)及び整合回路 M N 4 (送信信号 R F l o w ' 用)を別途独立に設計できる。そのため、約 7 0 0 M H z ~ 9 0 0 M H z の広帯域に渡る送信信号についてのインピーダンス整合を、一つの整合回路により行う困難性を回避できる。さらに、整合回路 M N 4 を減衰回路として機能させることができる。すなわち、整合回路 M N 4 が、送信信号 R F l o w ' のうち受信周波数帯域の成分を減衰させる機能を備えることにより、ノイズの発生を抑制し、ノイズが受信信号に及ぼす影響をさらに低減させることができる。

【 0 0 3 1 】

上述の通り、電力増幅モジュール 1 0 0 A は、送信信号 R F l o w ' の増幅時において、受信周波数帯域と重なる周波数のノイズの発生が抑制される。

40

【 0 0 3 2 】

なお、入力端子 I N 2 から送信信号 R F l o w ' が入力された場合は、スイッチ素子 S W 2 を 2 G 用チップ 1 2 0 のローバンド用増幅経路と接続するか、又は不定状態として入力端子 I N 1 を電氣的に遮断する構成とすることができる。これにより、送信信号 R F l o w ' の増幅時に、入力端子 I N 1 から 3 G / 4 G 用チップ 1 1 0 の電力増幅回路 P A 5 にノイズが供給されることが抑制される。

【 0 0 3 3 】

また、本実施形態においては、3 G / 4 G 用チップ 1 1 0 をモノリシックマイクロ波集積回路(M M I C : M o n o l i t h i c M i c r o w a v e I n t e g r a t e d

50

Circuit)として、キャパシタC7を3G/4G用チップ110に内蔵する構成とすることができる。これにより、搭載部品点数を削減することができる。

【0034】

また、2G用チップ120が備える増幅経路については、ハイバンド用及びローバンド用ともに、3G/4Gのハイバンド用増幅経路の構成に三段目の電力増幅回路が追加された構成である。すなわち、2Gのローバンドの送信信号GSM\_LB(第3の送信信号)は、入力端子IN1から入力され、スイッチ素子SW2により2G用チップ120のローバンド用増幅経路に割り振られると、整合回路MN11を介して電力増幅回路PA9(第4の増幅回路)により増幅され、整合回路MN12を介して電力増幅回路PA10により増幅され、整合回路MN13を介して電力増幅回路PA11により増幅される。2Gのハイバンド用増幅経路については、2Gのローバンド用増幅経路と同様であるため、詳細な説明は省略する。

10

【0035】

なお、図1では、3G/4G用チップ110の増幅経路が二段、2G用チップ120の増幅経路が三段の電力増幅回路により構成されるが、いずれのチップも電力増幅回路の段数はこれに限られず、各々一段又は二段であってもよいし、三段以上であってもよい。

【0036】

図2は、本発明の他の実施形態である電力増幅モジュール100Bの構成を示す図である。なお、電力増幅モジュール100Aと同一の要素には同一の符号を付して説明を省略する。当該実施形態では電力増幅モジュール100Aと共通の事柄についての記述を省略し、異なる点についてのみ説明する。特に、同様の構成による同様の作用効果については実施形態毎には逐次言及しない。

20

【0037】

電力増幅モジュール100Bは、電力増幅モジュール100Aの構成に加えて、フィルタ回路140をさらに備える。

【0038】

フィルタ回路140は、入力端子IN2と3G/4G用チップ110が備える特定のローバンド用増幅経路の間に設けられ、送信信号RF\_low'についてフィルタリング処理を行う。具体的には、送信信号RF\_low'のうち、受信周波数帯域の成分について減衰させるフィルタリングを行う。これにより、受信周波数帯域の成分の信号の増幅が抑制され、電力増幅モジュール100Aに比べて、より受信感度の悪化を抑制することができる。

30

【0039】

フィルタ回路140は、例えば、送信信号RF\_low'のうち送信周波数帯域の成分を通過させ、受信周波数帯域の成分を減衰させるバンドパスフィルタを用いることができる。バンドパスフィルタの例としては、弾性表面波(SAW: Surface Acoustic Wave)フィルタを用いることができるが、フィルタはこれに限定されない。

【0040】

以上、本発明の例示的な実施形態について説明した。電力増幅モジュール100A, 100Bは、送受信周波数間隔が比較的狭い周波数帯域について、他の周波数帯域とは異なる入力端子IN2、ドライブ段の電力増幅回路PA4、及び減衰回路を備える。これにより、送信信号RF\_low'に含まれる受信周波数帯域の成分を減衰させつつ、送信周波数帯域の成分のみを増幅することが可能となる。従って、送信信号RF\_low'の電力増幅時にノイズの発生を抑制し、受信感度の悪化を抑制することが可能となる。

40

【0041】

また、減衰回路は電力増幅回路PA4の前段に備えられた整合回路MN4が担っても良い。これにより、回路規模を増大させることなく、ノイズを削減することができる。

【0042】

また、電力増幅モジュール100Bでは、減衰回路としてフィルタ回路140をさらに備える。これにより、送信信号RF\_low'に含まれる受信周波数帯域の成分をさらに減

50

衰で、受信感度の悪化をさらに抑制することができる。

【0043】

また、前記フィルタ回路140は、バンドパスフィルタとすることができ、例えば弾性表面波フィルタとすることができ。

【0044】

また、電力増幅モジュール100A, 100Bは、電力増幅回路PA3を構成するHBTのエミッタ面積より、電力増幅回路PA4を構成するHBTのエミッタ面積を大きくすることができる。これにより、送信信号RF1owの電力増幅について所望のゲインのレベルを維持しつつ、送信信号RF1ow'の電力増幅についてノイズを抑制することが可能となる。

10

【0045】

また、電力増幅モジュール100A, 100Bは、スイッチ素子SW1, SW2を備える。これにより、2G及び3G/4GのRF信号の入力端子を統合することができる。従って、通信規格に応じて各々入力端子を設けるよりも、端子数が減少する。

【0046】

また、電力増幅モジュール100A, 100Bは、送信信号RF1ow'の電力増幅時に、スイッチ素子SW2を2G用チップ120のローバンド用増幅経路と接続するか、又は入力端子IN1を電氣的に遮断することができる。これにより、送信信号RF1ow'の増幅時に、入力端子IN1から3G/4G用チップ110の電力増幅回路PA5にノイズが供給されることが抑制される。

20

【0047】

なお、以上説明した各実施形態は、本発明の理解を容易にするためのものであり、本発明を限定して解釈するためのものではない。本発明は、その趣旨を逸脱することなく、変更/改良され得るととともに、本発明にはその等価物も含まれる。すなわち、各実施形態に当業者が適宜設計変更を加えたものも、本発明の特徴を備えている限り、本発明の範囲に包含される。例えば、各実施形態が備える各要素およびその配置、材料、条件、形状、サイズなどは、例示したものに限定されるわけではなく適宜変更することができる。また、各実施形態は例示であり、異なる実施形態で示した構成の部分的な置換または組み合わせが可能であることは言うまでもなく、これらも本発明の特徴を含む限り本発明の範囲に包含される。

30

【符号の説明】

【0048】

100A, 100B 電力増幅モジュール  
110 3G/4G用チップ  
120 2G用チップ  
130 バイアス制御回路  
140 フィルタ回路  
AP1~AP11 電力増幅回路  
MN1~MN13 整合回路  
SW1~SW4 スwitch素子  
C1~C7 キャパシタ

40



【図 1】

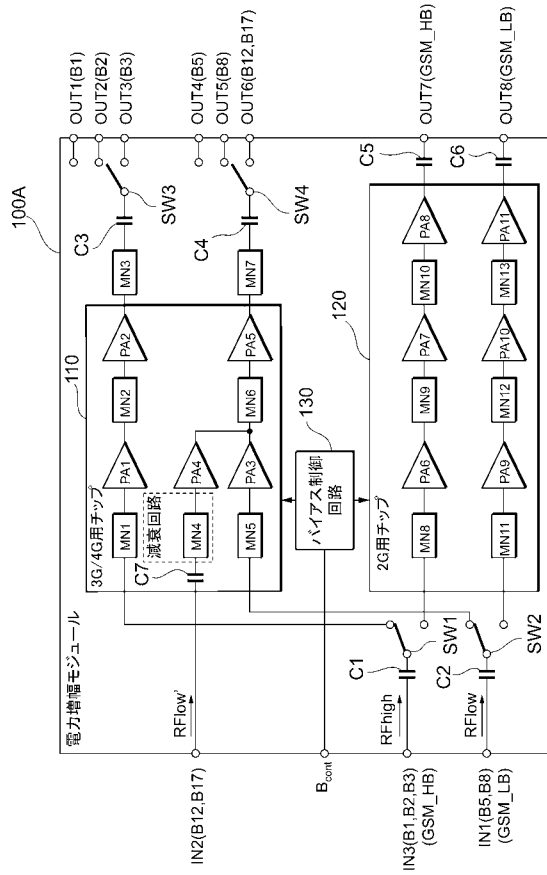


図 1

【図 2】

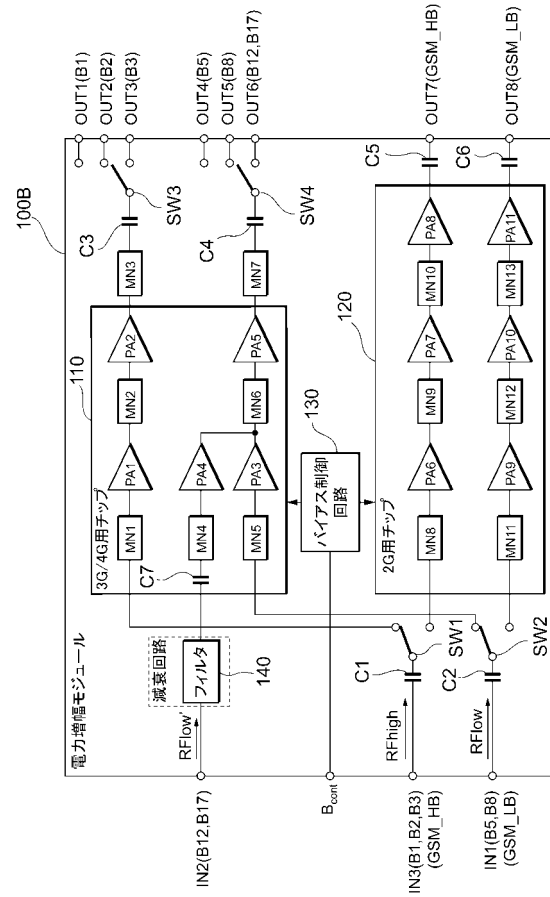


図 2

---

フロントページの続き

(72)発明者 大山 寧

京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内

(72)発明者 筒井 孝幸

京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内

(72)発明者 中井 一人

京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内

Fターム(参考) 5J500 AA01 AA41 AC44 AF15 AH29 AH39 AK12 AK29 AK41 AS14

RU02