

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成20年9月4日(2008.9.4)

【公開番号】特開2008-85711(P2008-85711A)

【公開日】平成20年4月10日(2008.4.10)

【年通号数】公開・登録公報2008-014

【出願番号】特願2006-263959(P2006-263959)

【国際特許分類】

H 0 3 M 1/68 (2006.01)

H 0 3 M 1/76 (2006.01)

G 0 9 G 3/36 (2006.01)

G 0 9 G 3/20 (2006.01)

G 0 2 F 1/133 (2006.01)

【 F I 】

H 0 3 M 1/68

H 0 3 M 1/76

G 0 9 G 3/36

G 0 9 G 3/20 6 2 3 F

G 0 2 F 1/133 5 5 0

【手続補正書】

【提出日】平成20年7月22日(2008.7.22)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

$n + m$  ( $n$ ,  $m$  は両方とも 2 以上の整数) ビットの入力デジタル信号をアナログ信号に変換する D / A コンバータであって、

抵抗ストリングを有し、前記入力デジタル信号の上位  $m$  ビットの信号をこの上位  $m$  ビット分の信号に対応し、下位  $n$  ビットの分の幅を持つ一対のアナログ信号に変換する上位変換部と、

抵抗ストリングを有し、前記上位変換部からの一対の出力を分割し、下位  $n$  ビットの信号に応じて選択されたアナログ信号に変換する下位変換部と、

を有することを特徴とする D / A コンバータ。

【請求項 2】

請求項 1 に記載の D / A コンバータにおいて、

前記上位変換部の一対の出力をそれぞれ安定化させる一対のバッファアンプを有することを特徴とする D / A コンバータ。

【請求項 3】

請求項 1 または 2 に記載の D / A コンバータにおいて、

前記上位変換部は、 $n$  より大きい  $p$  ビット分の幅を持つ一対のアナログ信号を出力し、

前記下位変換部は、 $p$  ( $p$  は 2 以上の整数) ビット分の変換幅の中の  $n$  ビット分に対応する部分を利用して  $n$  ビットの信号に基づき出力を選択することを特徴とする D / A コンバータ。

【請求項 4】

請求項 3 に記載の D / A コンバータにおいて、

前記入力デジタル信号が動作保証範囲外の大きい値または小さい値である場合に、前記下位変換部において、 $n$ ビットに対応する以外の部分を利用して出力することを特徴とするD/Aコンバータ。

【請求項5】

請求項1～4のいずれか1つに記載のD/Aコンバータにおいて、

前記下位変換部は、同一構成のものが複数設けられ、入力デジタル信号と別に供給される補正ビットに応じていずれかの出力が選択されることを特徴とするD/Aコンバータ。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明は、 $n + m$  ( $n$ ,  $m$ は両方とも2以上の整数)ビットの入力デジタル信号をアナログ信号に変換するD/Aコンバータであって、抵抗ストリングを有し、前記入力デジタル信号の上位 $m$ ビットの信号をこの上位 $m$ ビット分の信号に対応し、下位 $n$ ビットの分の幅を持つ一対のアナログ信号に変換する上位変換部と、抵抗ストリングを有し、前記上位変換部からの一対の出力を分割し、下位 $n$ ビットの信号に応じて選択されたアナログ信号に変換する下位変換部と、を有することを特徴とする。