

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5608430号
(P5608430)

(45) 発行日 平成26年10月15日(2014.10.15)

(24) 登録日 平成26年9月5日(2014.9.5)

(51) Int.Cl.

F 1

H01L 23/32	(2006.01)	H01L 23/32	D
H05K 1/11	(2006.01)	H05K 1/11	N
H05K 3/38	(2006.01)	H05K 3/38	B

請求項の数 5 (全 15 頁)

(21) 出願番号

特願2010-130421 (P2010-130421)

(22) 出願日

平成22年6月7日(2010.6.7)

(65) 公開番号

特開2011-258663 (P2011-258663A)

(43) 公開日

平成23年12月22日(2011.12.22)

審査請求日

平成25年4月2日(2013.4.2)

(73) 特許権者 000190688

新光電気工業株式会社

長野県長野市小島田町80番地

(74) 代理人 100089118

弁理士 酒井 宏明

(72) 発明者 春原 昌宏

長野県長野市小島田町80番地 新光電気
工業株式会社内

審査官 木下 直哉

最終頁に続く

(54) 【発明の名称】配線基板及び配線基板の製造方法

(57) 【特許請求の範囲】

【請求項 1】

銅で形成された配線層と、
貫通孔が形成されたシリコン基板と、
前記貫通孔に充填された銅により形成された貫通電極と、
二酸化ケイ素で形成され、前記貫通電極に隣接して配置された絶縁層と、
チタンで形成され、前記絶縁層の表面かつ前記貫通孔の孔外に形成された密着層とを有し、

前記貫通電極上及び前記絶縁層上に前記配線層が積層されており、

前記絶縁層と前記配線層とが前記密着層を介して積層され、

前記貫通電極と前記配線層とが接して積層され、

前記貫通電極の一部と前記配線層とが前記密着層を介して積層されたことを特徴とする配線基板。

【請求項 2】

絶縁層に隣接して配置された銅で形成された電極層の表面に犠牲層を形成する工程と、
前記絶縁層の表面及び前記犠牲層の表面に密着層を形成する工程と、
前記犠牲層及び前記犠牲層上に形成された密着層を除去する工程と、
前記犠牲層を除去したことで露出した前記電極層の表面及び前記密着層上に銅で配線層を形成する工程と

を含んだことを特徴とする配線基板の製造方法。

10

20

【請求項 3】

前記犠牲層を形成する工程では、前記犠牲層は前記電極層に接する側の面積が反対側の面積よりも小さくなるように形成され、

前記密着層を形成する工程では、前記密着層は前記犠牲層の厚さよりも薄く形成され、

前記犠牲層及び前記密着層を除去する工程では、前記犠牲層及び前記犠牲層上の密着層はリフトオフによって同時に除去されること

を特徴とする請求項2に記載の配線基板の製造方法。

【請求項 4】

前記犠牲層は、銅に反応しない剥離液で溶解する材料で形成され、

前記犠牲層及び前記密着層を除去する工程では、前記犠牲層は前記剥離液を用いて除去されること

10

を特徴とする請求項3に記載の配線基板の製造方法。

【請求項 5】

絶縁層の表面及び前記絶縁層に隣接して配置された銅で形成された電極層の表面に密着層を形成する工程と、

前記電極層上に開口穴が形成されたレジストパターンを前記密着層上に形成する工程と、

前記レジストパターンをレジストマスクとして前記電極層上の密着層を除去する工程と、

前記密着層を除去することで露出した前記電極層の表面及び前記密着層上に銅で配線層を形成する工程と、

20

を含んだことを特徴とする配線基板の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、配線基板及び配線基板の製造方法に関する。

【背景技術】**【0002】**

近年、半導体装置に用いられる配線基板として、多層構造を有するものが広く用いられている。多層構造を有する配線基板は、例えば、シリコン基板上に複数の配線層を積層して形成される。かかる配線基板において、各配線層は絶縁層を介して積層され、電極層を介して電気的に接続される。このような配線基板の一例として、インターポーザと呼ばれる中継基板が知られている。インターポーザは、例えば、半導体素子と実装用基板との間に設置され、半導体素子と実装基板とを電気的に接続する。

30

【0003】

図8は、従来のインターポーザの構造を示す断面図である。図8に示すように、例えば、インターポーザは、シリコン基板10を基材として形成され、一方の面に配線パターン11が形成され、他方の面に配線パターン12が形成される。配線パターン11と配線パターン12とは、シリコン基板10を貫通する貫通孔13に形成された貫通電極14を介して電気的に接続される。そして、シリコン基板10の外表面及び貫通孔13の内壁面には、絶縁層として酸化膜15が形成される。さらに、配線パターン11及び配線パターン12の表面は、例えば、ポリイミドの絶縁膜16で被覆される。

40

【0004】

このような多層構造を有する配線基板において、配線層と絶縁層との間や配線層と電極層との間には、層間の密着性を高めることを目的として密着層が形成される場合もある。例えば、図8に示したインターポーザにおいて、配線パターン11と貫通電極14との間、及び配線パターン11と酸化膜15との間には密着層としてチタン(Ti)膜17が形成される。また、配線パターン11とチタン膜17との間には、配線パターン11の下地となる銅膜18が形成される。なお、配線パターン12と貫通電極14との間、及び配線パターン12と酸化膜15との間にも同様にチタン膜及び銅膜が形成される。

50

【0005】

かかるインターポーザは、例えば、以下に示す製造方法により形成される。図9は、従来のインターポーザの製造方法の一例を示す図である。図9の(a)~(f)は、各工程におけるインターポーザの断面を示している。まず、図9の(a)に示すように、シリコン基板10の外表面と、シリコン基板10に形成された貫通孔13の内壁面とに熱酸化によって酸化膜15が形成される。その後、貫通孔13に貫通電極14が形成される。

【0006】

続いて、図9の(b)に示すように、シリコン基板10の一方の面にスパッタリングによってチタン膜17が形成される。このチタン膜17が、配線パターン11と貫通電極14との間、及び、配線パターン11と酸化膜15との間に形成される密着層となる。その後、スパッタリングによって、チタン膜17上に配線パターン11の下地となる銅膜18が形成される。その後、図9の(c)に示すように、銅膜18上にレジストパターン19が形成される。例えば、レジストパターン19は、銅膜18の表面にフォトレジストを塗布した後に、フォトマスクを用いてフォトレジストを露光及び現像することで形成される。

10

【0007】

続いて、図9の(d)に示すように、銅膜18上に電解銅めっきによって配線パターン11が形成される。また、配線パターン11が形成された後に、図9の(e)に示すように、レジストパターン19が剥離される。その後、図9の(f)に示すように、エッチングによって、レジストパターン19が剥離された箇所のチタン膜17及び銅膜18が除去される。

20

【0008】

このような製造工程によって、インターポーザにおいて、配線パターン11と貫通電極14との間、及び、配線パターン11と酸化膜15との間に密着層としてチタン膜17が形成される。また、同様の工程により、シリコン基板10の他方の面に形成される配線パターン12と貫通電極14との間、及び、配線パターン12と酸化膜15との間にも密着層としてチタン膜が形成される。

【先行技術文献】**【特許文献】****【0009】**

30

【特許文献1】特開2009-277895号公報**【発明の概要】****【発明が解決しようとする課題】****【0010】**

しかしながら、上述した従来技術では、以下で説明するように、電極層（貫通電極）と銅配線層との接続が確保されない場合があった。

【0011】

図10は、従来技術における課題を説明するための図である。図10の(a)は、図8に示したインターポーザにおける貫通電極14付近の断面図である。また、図10の(b)は、(a)に示す貫通電極14、酸化膜15及びチタン膜17の接合部を示す拡大図である。図10の(b)に示すように、貫通電極14とチタン膜17とは界面20で接合しており、酸化膜15とチタン膜17とは界面21で接合している。

40

【0012】

ここで、一般的に、酸化膜15とチタン膜17とは密着性が高いことが知られている。これに対し、チタンが銅に対して拡散しない金属であることから、銅で形成された貫通電極14とチタン膜17との密着性は、酸化膜15とチタン膜17との密着性に比べて低い。したがって、例えば、熱負荷が繰り返し加えられた場合に、熱膨張係数がそれぞれ異なる貫通電極14、酸化膜15及びチタン膜17が膨張と収縮とを繰り返すと、貫通電極14とチタン膜17との界面20に剥離が生じる場合があった。この剥離によって、電極層と銅配線層との間の電気的な接続が確保されない場合があった。なお、酸化膜15上に配

50

線パターン 11 又は銅膜 18 を直接積層した場合には、酸化膜 15 と配線パターン 11 との界面、又は、酸化膜 15 と銅膜 18 との界面に剥離が生じる場合があった。

【0013】

この課題は、絶縁層が酸化膜であり、かつ密着層がチタン膜である場合に限って生じるものではなく、他の材料で形成された絶縁層及び密着層でも同様に生じる課題である。

【0014】

開示の技術は、上記に鑑みてなされたものであって、絶縁層と密着層との密着性を保ちつつ、電極層と銅配線層との接続を確保することができる配線基板及び配線基板の製造方法を提供することを目的とする。

【課題を解決するための手段】

10

【0015】

本願の開示する配線基板は、一つの態様において、銅で形成された配線層と、銅で形成された電極層と、前記電極層に隣接して配置された絶縁層とを有し、前記電極層上及び前記絶縁層上に前記配線層が積層されており、前記絶縁層と前記配線層とが密着層を介して積層され、前記電極層と前記配線層とが前記密着層を介すことなく積層される。

【発明の効果】

【0016】

本願の開示する配線基板及び配線基板の製造方法の一つの態様によれば、絶縁層と密着層との密着性を保ちつつ、電極層と銅配線層との接続を確保することができるという効果を奏する。

20

【図面の簡単な説明】

【0017】

【図1】図1は、本実施例1に係るインターポーザの構成を示す断面図である。

【図2】図2は、本実施例1に係るインターポーザの製造方法を示す図である。

【図3】図3は、本実施例1に係る犠牲層の形状の一例を示す図である。

【図4】図4は、本実施例1に係るチタン膜及び銅膜の一例を示す図である。

【図5】図5は、本実施例2に係るインターポーザの製造方法を示す図である。

【図6】図6は、本実施例3に係るインターポーザの構成を示す断面図である。

【図7】図7は、本実施例4に係るインターポーザの構成を示す断面図である。

【図8】図8は、従来のインターポーザの構造を示す断面図である。

30

【図9】図9は、従来のインターポーザの製造方法の一例を示す図である。

【図10】図10は、従来技術における課題を説明するための図である。

【発明を実施するための形態】

【0018】

以下に、本願の開示する配線基板及び配線基板の製造方法の実施例を図面に基づいて詳細に説明する。なお、以下に示す実施例1～4では、本願の開示する配線基板及び配線基板の製造方法をインターポーザに適用した場合について説明するが、開示の技術はこれに限定されるものではない。また、以下に示す実施例1～4で参照する各図において、同様の機能を果たす部位については同様のハッチングを施している。

【実施例1】

40

【0019】

[実施例1に係るインターポーザの構成]

まず、本実施例1に係るインターポーザの構成について説明する。図1は、本実施例1に係るインターポーザ100の構成を示す断面図である。図1に示すように、本実施例1に係るインターポーザ100は、シリコン基板110を基材として形成され、配線パターン111及び配線パターン112を有する。配線パターン111は、シリコン基板110の一方の面に形成される。配線パターン112は、シリコン基板110の他方の面上に形成される。また、インターポーザ100は、シリコン基板110を貫通する貫通孔113に形成された貫通電極114を有する。貫通電極114は、配線パターン111と配線パターン112とを電気的に接続する。

50

【0020】

そして、シリコン基板110の外表面及び貫通孔113の内壁面には、絶縁層として酸化膜115が形成される。また、配線パターン111と酸化膜115との間には、密着層としてチタン(Ti)膜117が形成される。また、配線パターン111とチタン膜117との間には、配線パターン111の下地となる銅膜118が形成される。さらに、配線パターン112と酸化膜115との間にも同様にチタン膜及び銅膜が形成される。そして、配線パターン111及び配線パターン112の表面は、例えば、ポリイミドの絶縁膜116で被覆される。

【0021】

かかるインターポーラ100において、配線パターン111は銅から形成される。また、貫通電極114も銅から形成される。また、酸化膜115は、貫通電極114に隣接して配置される。また、貫通電極114上及び酸化膜115上に配線パターン111が積層される。そして、酸化膜115と配線パターン111とは、密着層であるチタン膜117を介して積層される。また、貫通電極114と配線パターン111とは、チタン膜117を介することなく積層される。なお、配線パターン112も同様に、チタン膜を介すことなく貫通電極114に積層される。

【0022】

すなわち、本実施例1に係るインターポーラ100において、酸化膜115上には、酸化膜115との密着性が高いチタン膜117が積層される。一方、貫通電極114上には、チタン膜117を介することなく配線パターン111が積層される。ここで、貫通電極114と配線パターン111とは、いずれも同じ銅で形成されているので密着性が高い。したがって、本実施例1によれば、絶縁層である酸化膜115とチタン膜117との密着性を保ちつつ、電極層である貫通電極114と銅配線層である配線パターン111との接続を確保することができる。また、貫通電極114と配線パターン111とがチタン膜117を介さずに積層されるので、貫通電極114とチタン膜117との界面に剥離が生じることもない。

【0023】

[実施例1に係るインターポーラの製造方法]

次に、本実施例1に係るインターポーラ100の製造方法について説明する。図2は、本実施例1に係るインターポーラ100の製造方法を示す図である。図2の(a)~(f)は、各工程におけるインターポーラ100の断面を示している。

【0024】

まず、図2の(a)に示すように、シリコン基板110の外表面とシリコン基板110に形成された貫通孔113の内壁面とに酸化膜115が形成される。例えば、酸化膜115は、シリコン基板110の外表面と貫通孔113の内壁面の熱酸化によって二酸化ケイ素(SiO₂)の膜を成膜することにより形成される。ここで、例えば、シリコン基板110の厚さが200μm程度の場合には、貫通孔113は、孔の直径が20~100μm程度に形成される。また、貫通孔113の間隔は、50~400μm程度に形成される。また、酸化膜115の厚さは、1~2μm程度に形成される。そして、酸化膜115が形成された後に、貫通孔113に貫通電極114が形成される。例えば、貫通電極114は、電解銅めっきによって貫通孔113内に銅めっきを充填することにより形成される。このように貫通電極114を形成した結果、シリコン基板110及び貫通電極114の外表面付近では、貫通電極114と酸化膜115とが隣接して配置される。

【0025】

続いて、図2の(b)に示すように、貫通電極114の表面(端面)に犠牲層119が形成される。本実施例1では、犠牲層119は、貫通電極114に接する側の面積が反対側の面積よりも小さくなるように形成される。図3は、本実施例1に係る犠牲層119の形状の一例を示す図である。例えば、図3に示すように、犠牲層119は、貫通電極114から離れるにつれて端部が外側にせり出すように形成される。

【0026】

10

20

30

40

50

例えば、リフトオフ用のフォトレジストを用いることで、上記形状を有する犠牲層119が得られる。この場合には、犠牲層119は、リフトオフ用のフォトレジストを貫通電極114の表面を含むシリコン基板110の一方の面に塗布した後に、フォトマスクを用いてフォトレジストを露光及び現像することで形成される。また、例えば、犠牲層119は、電着ポリイミド又は無電解ニッケルめっきによって形成されてもよい。この場合には、貫通電極114の表面でポリイミドやニッケルの層を厚く成長させることで、端部が外側にせり出しながら隆起した形状の犠牲層119を得ることができる。

【0027】

なお、いずれの場合でも、犠牲層119は、銅に反応しない剥離液で溶解する材料を用いて形成される。これにより、後に犠牲層119を除去する際に用いられる剥離液によって貫通電極114に影響が及ぶのを防ぐことができる。10

【0028】

また、一般的に、銅の表面には大気中の酸素によって自然酸化膜が形成されることが知られている。本実施例1では、貫通電極114が形成された後に貫通電極114の表面に犠牲層119が形成されるので、貫通電極114の表面に自然酸化膜が形成されるのを防ぐことができる。これにより、後に形成される配線パターン111と貫通電極114との密着性を高めることができる。

【0029】

続いて、図2の(c)に示すように、酸化膜115の表面及び犠牲層119の表面にチタン膜117が形成される。このチタン膜117が、配線パターン111と酸化膜115との間に形成される密着層となる。その後、チタン膜117上に配線パターン111の下地となる銅膜118が形成される。例えば、チタン膜117及び銅膜118は、それぞれスパッタリングによって形成される。20

【0030】

図4は、本実施例1に係るチタン膜117及び銅膜118の一例を示す図である。図4に示すように、チタン膜117及び銅膜118は、酸化膜115上に積層された部分の厚さの合計が犠牲層119の厚さより薄くなるように形成される。逆に、犠牲層119が、チタン膜117及び銅膜118の厚さの合計より厚くなるように形成されてもよい。これにより、積層されたチタン膜117及び銅膜118と犠牲層119との間に段差が生じる。この段差によって、チタン膜117及び銅膜118がスパッタリングで成膜された際に、犠牲層119の周囲に剥離液を浸入させるための隙間が形成される。30

【0031】

続いて、図2の(d)に示すように、犠牲層119、犠牲層119上に形成されたチタン膜117、及び銅膜118が除去される。例えば、犠牲層119、チタン膜117及び銅膜118は、リフトオフによって同時に除去される。前述したように、本実施例1では、犠牲層119の周囲に剥離液を浸入させるための隙間が形成されるので、リフトオフによって犠牲層119を確実に除去することができる。

【0032】

また、前述したように、本実施例1では、犠牲層119は銅に反応しない剥離液で溶解する材料を用いて形成される。そのため、リフトオフによって犠牲層119を除去する際には、銅に反応しない剥離液が用いられる。例えば、犠牲層119が電着ポリイミドを用いて形成された場合には、ジメチルスルホキシドやモノエタノールアミンなどの溶剤が剥離液として用いられる。これにより、貫通電極114に影響を及ぼすことなく、犠牲層119を除去することができる。40

【0033】

なお、チタン膜117及び銅膜118を薄く形成することができない場合には、スパッタリングでチタン膜117及び銅膜118を成膜した際に、犠牲層119の周囲に十分な隙間が形成されないこともある。その場合には、例えば、C M P (Chemical Mechanical Polishing) でチタン膜117及び銅膜118を研磨することによって犠牲層119を露出させ、その後、剥離液を用いて犠牲層119を除去してもよい。50

【0034】

続いて、図2の(e)に示すように、銅膜118上にレジストパターン120が形成される。例えば、レジストパターン120は、銅膜118の表面にフォトレジストを塗布した後に、フォトマスクを用いてフォトレジストを露光及び現像することで形成される。その後、犠牲層119を除去することで露出した貫通電極114の表面と銅膜118上に配線パターン111が形成される。例えば、配線パターン111は、チタン膜117及び銅膜118を給電層とする電解銅めっきによって形成される。

【0035】

続いて、図2の(f)に示すように、レジストパターン120が剥離される。その後、レジストパターン120が剥離された箇所のチタン膜117及び銅膜118が除去される。例えば、チタン膜117及び銅膜118は、ドライエッティングやウェットエッティング、ミリングなどにより除去される。

10

【0036】

以上の製造工程によって、シリコン基板110の一方の面に配線パターン111、チタン膜117、及び銅膜118が形成される。その後、同様の工程によって、シリコン基板110の他方の面に配線パターン112、チタン膜、及び銅膜が形成される。これにより、図1に示したインターポーラ100が得られる。

【0037】

[実施例1の効果]

上述したように、本実施例1に係るインターポーラ100は、銅で形成された配線パターン111を有する。また、インターポーラ100は、銅で形成された貫通電極114を有する。また、インターポーラ100は、貫通電極114に隣接して配置された酸化膜115を有する。また、貫通電極114上及び酸化膜115上に配線パターン111が積層される。そして、酸化膜115と配線パターン111とは、チタン膜117を介して積層される。また、貫通電極114と配線パターン111とは、チタン膜117を介することなく直接積層される。したがって、本実施例1によれば、酸化膜115とチタン膜117との密着性を保ちつつ、貫通電極114と配線パターン111との接続を確保することができる。また、貫通電極114と配線パターン111とがチタン膜117を介さずに積層されるので、貫通電極114とチタン膜117との界面に剥離が生じることもない。

20

【0038】

また、本実施例1に係るインターポーラ100の製造方法では、酸化膜115に隣接して配置された貫通電極114の表面に犠牲層119が形成される。また、酸化膜115の表面及び犠牲層119の表面にチタン膜117が形成される。また、犠牲層119及び犠牲層119上に形成されたチタン膜117が除去される。また、犠牲層119を除去することで露出した貫通電極114の表面に配線パターン111及び112が形成される。したがって、本実施例1によれば、酸化膜115とチタン膜117との密着性を保ちつつ、貫通電極114と配線パターン111及び112との接続を確保することができるインターポーラ100が得られる。

30

【0039】

また、本実施例1に係るインターポーラ100の製造方法では、犠牲層119は、貫通電極114に接する側の面積が反対側の面積よりも小さくなるように形成される。また、チタン膜117は、犠牲層119の厚さよりも薄く形成される。そして、犠牲層119及び犠牲層119上のチタン膜117は、リフトオフによって同時に除去される。したがって、本実施例1によれば、犠牲層119の周囲に剥離液を浸入させるための隙間が形成されるので、リフトオフによって犠牲層119を確実に除去することができる。

40

【0040】

また、本実施例1に係るインターポーラ100の製造方法では、犠牲層119は、銅に反応しない剥離液で溶解する材料で形成される。そして、犠牲層119は、銅に反応しない剥離液を用いて除去される。したがって、貫通電極114に影響を及ぼすことなく、犠牲層119を除去することができる。

50

【実施例 2】

【0041】

上記実施例 1 では、犠牲層 119 を用いた製造方法について説明した。しかし、本願の開示する技術はこれに限られるものではない。すなわち、図 1 に示したインターポーラ 100 は、犠牲層 119 を用いずに製造することもできる。以下では、実施例 2 として、パターニングによるインターポーラ 100 の製造方法について説明する。

【0042】

[実施例 2 に係るインターポーラの製造方法]

図 5 は、本実施例 2 に係るインターポーラ 100 の製造方法を示す図である。図 5 の (a) ~ (f) は、各工程におけるインターポーラ 100 の断面を示している。

10

【0043】

まず、図 5 の (a) に示すように、シリコン基板 110 の外表面と、シリコン基板 110 に形成された貫通孔 113 の内壁面とに酸化膜 115 が形成される。例えば、酸化膜 115 は、熱酸化によってシリコン基板 110 の外表面及び貫通孔 113 の内壁面に二酸化ケイ素の膜を成膜することにより形成される。ここで、例えば、シリコン基板 110 の厚さが 200 μm 程度の場合には、貫通孔 113 は、孔の直径が 20 ~ 100 μm 程度に形成される。また、貫通孔 113 の間隔は、50 ~ 400 μm 程度に形成される。また、酸化膜 115 の厚さは、1 ~ 2 μm 程度に形成される。そして、酸化膜 115 が形成された後に、貫通孔 113 に貫通電極 114 が形成される。例えば、貫通電極 114 は、電解銅めっきによって貫通孔 113 内に銅めっきを充填することによって形成される。このように貫通電極 114 を形成した結果、シリコン基板 110 の表面付近では、貫通電極 114 と酸化膜 115 とが隣接して配置される。

20

【0044】

続いて、図 5 の (b) に示すように、酸化膜 115 の表面及び貫通電極 114 の表面にチタン膜 117 が形成される。このチタン膜 117 が、配線パターン 111 と酸化膜 115 との間に形成される密着層となる。その後、チタン膜 117 上に配線パターン 111 の下地となる銅膜 118 が形成される。例えば、チタン膜 117 及び銅膜 118 は、それぞれスパッタリングによって形成される。

【0045】

続いて、図 5 の (c) に示すように、貫通電極 114 がある位置に開口穴が形成されたレジストパターン 121 が、銅膜 118 の表面に形成される。例えば、レジストパターン 121 は、銅膜 118 の表面にフォトレジストを塗布した後に、フォトマスクを用いてフォトレジストを露光及び現像することで形成される。

30

【0046】

続いて、図 5 の (d) に示すように、レジストパターン 121 をレジストマスクとして貫通電極 114 上のチタン膜 117 及び銅膜 118 が除去される。例えば、チタン膜 117 及び銅膜 118 は、ドライエッティングやウェットエッティング、ミリングなどにより除去される。その後、レジストパターン 121 が剥離される。

【0047】

続いて、図 5 の (e) に示すように、レジストパターン 121 を剥離することで露出した銅膜 118 上に、配線パターン 111 が形成される位置に開口穴を有するレジストパターン 122 が形成される。例えば、レジストパターン 122 は、銅膜 118 の表面にフォトレジストを塗布した後に、フォトマスクを用いてフォトレジストを露光及び現像することで形成される。その後、チタン膜 117 及び銅膜 118 を除去したことで露出した貫通電極 114 の表面及び銅膜 118 上に配線パターン 111 が形成される。例えば、配線パターン 111 は、チタン膜 117 及び銅膜 118 を給電層とする電解銅めっきによって形成される。

40

【0048】

続いて、図 5 の (f) に示すように、レジストパターン 122 が剥離される。その後、レジストパターン 122 が剥離された箇所のチタン膜 117 及び銅膜 118 が除去される

50

。例えば、チタン膜 117 及び銅膜 118 は、ドライエッチングやウェットエッチング、ミリングなどにより除去される。

【0049】

以上の製造工程によって、シリコン基板 110 の一方の面に配線パターン 111、チタン膜 117、及び銅膜 118 が形成される。その後、同様の工程によって、シリコン基板 110 の他方の面に配線パターン 112、チタン膜 117、及び銅膜 118 が形成される。これにより、図 1 に示したインターポーラ 100 が得られる。

【0050】

[実施例 2 の効果]

上述したように、本実施例 2 に係るインターポーラ 100 の製造方法では、酸化膜 115 の表面、及び、酸化膜 115 に隣接して配置された貫通電極 114 の表面にチタン膜 117 が形成される。また、貫通電極 114 上に開口穴が形成されたレジストパターン 121 がチタン膜 117 上に形成される。また、レジストパターン 121 をレジストマスクとして貫通電極 114 上のチタン膜 117 が除去される。そして、チタン膜 117 を除去したことで露出した貫通電極 114 の表面に配線パターン 111 及び 112 が形成される。すなわち、本実施例 2 によれば、貫通電極 114 の表面に電着や無電解めっきによって犠牲層 119 を形成することができない場合でも、パターニングによって貫通電極 114 と配線パターン 111 及び 112 とを積層させることができる。したがって、本実施例 2 に係る製造方法によれば、実施例 1 と同様に、酸化膜 115 とチタン膜 117 との密着性を保ちつつ、貫通電極 114 と配線パターン 111 との接続を確保することができる。また、貫通電極 114 と配線パターン 111 とがチタン膜 117 を介さずに積層されるので、貫通電極 114 とチタン膜 117 との界面に剥離が生じることもない。

【実施例 3】

【0051】

上記実施例 1 及び 2 では、貫通電極と配線パターンとが接続される場合について説明した。しかし、本願の開示する技術はこれに限られるものではない。例えば、各層の配線パターンがビアホールを介して接続される場合にも本願の開示する技術を同様に適用することができる。なお、ここでいうビアホールとは、異なる層に形成された配線間を電気的に接続するために層間絶縁膜に形成される孔である。以下では、実施例 3 として、ビアホールを有するインターポーラについて説明する。

【0052】

図 6 は、本実施例 3 に係るインターポーラ 200 の構成を示す断面図である。図 6 に示すように、本実施例 3 に係るインターポーラ 200 は、シリコン基板 110 を基材として形成され、配線パターン 111 及び 211 を有する。また、インターポーラ 100 は、シリコン基板 110 を貫通する貫通孔 113 に形成された貫通電極 114 を有する。

【0053】

配線パターン 111 は、シリコン基板 110 及び貫通電極 114 に積層される。配線パターン 211 は、層間絶縁膜 216 を介して配線パターン 111 に積層される。例えば、層間絶縁膜 216 は、ポリイミドや二酸化ケイ素、エポキシなどを用いて形成される。貫通電極 114 は、シリコン基板 110 の一方の面に実装された配線パターン 111 及び 211 と他方の面に形成された配線パターン（図示せず）とを電気的に接続する。また、配線パターン 111 と配線パターン 211 とは、層間絶縁膜 216 に形成されたビアホール 213 を介して接続される。

【0054】

そして、シリコン基板 110 の外表面及び貫通孔 113 の内壁面には、絶縁層として酸化膜 115 が形成される。また、配線パターン 111 と酸化膜 115 との間には、密着層としてチタン膜 117 が形成される。さらに、配線パターン 111 とチタン膜 117 との間には、配線パターン 111 の下地となる銅膜 118 が形成される。

【0055】

ここで、配線パターン 111 は銅から形成される。また、貫通電極 114 も銅から形成

10

20

30

40

50

される。また、酸化膜 115 は、貫通電極 114 に隣接して配置される。そして、配線パターン 111 は、チタン膜 117 を介して酸化膜 115 に積層される。また、配線パターン 111 は、チタン膜 117 を介することなく貫通電極 114 に直接積層される。したがって、酸化膜 115 とチタン膜 117 との密着性を保ちつつ、貫通電極 114 と配線パターン 111 との接続を確保することができる。なお、ここで説明した配線パターン 111 は、例えば、実施例 1 又は実施例 2 で説明した製造方法を用いて形成される。

【0056】

さらに、配線パターン 211 と層間絶縁膜 216 との間には、密着層としてチタン膜 217 が形成される。また、配線パターン 211 とチタン膜 217 との間には、配線パターン 211 の下地となる銅膜 218 が形成される。ここで、配線パターン 111 及び 211 10 は、それぞれ銅から形成される。また、絶縁層である層間絶縁膜 216 は、ビアホール 213 内の配線パターン 211 に隣接して配置される。そして、配線パターン 211 は、チタン膜 217 を介して層間絶縁膜 216 に積層される。また、配線パターン 211 は、チタン膜 217 を介すことなく配線パターン 111 に積層される。

【0057】

なお、ここで説明した配線パターン 111 と配線パターン 211 との間の層は、以下で説明するように、例えば、実施例 2 で説明したパターニングによる製造方法を用いて形成される。まず、層間絶縁膜 216 にビアホール 213 が形成される。例えば、ビアホール 213 は、層間絶縁膜 216 をレーザなどで加工することによって形成される。続いて、層間絶縁膜 216 の表面と、ビアホール 213 の内壁面と、ビアホール 213 によって露出 20 した配線パターン 111 の表面とに密着層としてチタン膜 217 が形成される。さらに、チタン膜 217 の表面に、配線パターン 211 の下地となる銅膜 218 が形成される。

【0058】

続いて、レジストパターンをレジストマスクとして、ビアホール 213 の底に位置するチタン膜 217 及び銅膜 218 が除去される。その後、配線パターン 211 が形成される位置に開口穴を有するレジストパターンが銅膜 218 上に形成される。そして、チタン膜 217 及び銅膜 218 を除去したことで露出した配線パターン 111 の表面、及び、層間絶縁膜 216 の表面に配線パターン 211 が形成される。例えば、配線パターン 211 は、チタン膜 217 及び銅膜 218 を給電層とする電解銅めっきによって形成される。その後、レジストパターンが剥離され、さらに、レジストパターンが剥離された箇所のチタン膜 217 及び銅膜 218 が除去される。 30

【0059】

上述したように、本実施例 3 に係るインターポーザ 200 では、配線パターン 211 と層間絶縁膜 216 とはチタン膜 217 を介して積層される。また、配線パターン 211 と配線パターン 111 とは、ビアホール 213 の底面において、チタン膜 217 を介すことなく直接積層される。したがって、本実施例 3 によれば、各層の配線パターンがビアホール 213 を介して接続される場合でも、層間絶縁膜 216 とチタン膜 217 との密着性を保ちつつ、配線パターン 211 と配線パターン 111 との接続を確保することができる。また、配線パターン 211 と配線パターン 111 とがチタン膜 217 を介すことなく積層されるので、配線パターン 111 とチタン膜 217 との界面に剥離が生じることもない。 40

【実施例 4】

【0060】

上記実施例 3 では、各層の配線パターンがビアホールを介して接続される場合について説明した。しかし、本願の開示する技術はこれに限られるものではない。例えば、配線パターンとバンプとが接続される場合にも本願の開示する技術を同様に適用することができる。なお、ここでいうバンプとは、インターポーザの表面に形成される突起電極である。バンプは、インターポーザが有する配線と他の基板が有する配線とを接続する。以下では、実施例 4 として、バンプを有するインターポーザについて説明する。

【0061】

図7は、本実施例4に係るインターポーザ300の構成を示す断面図である。図7に示すように、本実施例4に係るインターポーザ300は、図6に示したインターポーザ200にさらに層間絶縁膜316及びバンプ321を実装することで形成される。層間絶縁膜316は、配線パターン211の表面及び層間絶縁膜216の表面に形成される。この層間絶縁膜316は、例えば、ポリイミドや二酸化ケイ素、エポキシなどを用いて形成される。

【0062】

バンプ321上には、他の基板や電子部品との接続信頼性向上のため、ニッケル(Ni)膜322が形成され、さらに、ニッケル膜322の表面に金(Au)膜323が形成される。例えば、ニッケル膜322及び金膜323は、スパッタリングによって形成される。なお、金膜323の代わりにはんだ膜が成膜されてもよい。バンプ321は、層間絶縁膜316に形成された開口穴313を介して配線パターン211に接続される。

10

【0063】

そして、バンプ321と層間絶縁膜316との間には、密着層としてチタン膜317が形成される。さらに、チタン膜317とバンプ321との間には、バンプ321の下地として銅膜318が形成される。ここで、バンプ321及び配線パターン211は、それぞれ銅から形成される。また、絶縁層である層間絶縁膜316は、開口穴313内に形成されたバンプ321に隣接して配置される。そして、バンプ321は、チタン膜317を介して層間絶縁膜316に積層される。また、バンプ321は、チタン膜317を介すことなく配線パターン211に直接接続される。

20

【0064】

なお、ここで説明したバンプ321と配線パターン211との間の層は、以下で説明するように、例えば、実施例2で説明したパターニングによる製造方法を用いて形成される。まず、層間絶縁膜316に開口穴313が形成される。例えば、開口穴313は、層間絶縁膜316をレーザなどで加工することによって形成される。続いて、層間絶縁膜316の表面と、開口穴313の内壁面と、開口穴313によって露出した配線パターン211の表面とに密着層としてチタン膜317が形成される。さらに、チタン膜317の表面に、バンプ321の下地となる銅膜318が形成される。

【0065】

続いて、レジストパターンをレジストマスクとして、開口穴313の底に位置するチタン膜317及び銅膜318が除去される。その後、バンプ321が形成される位置に開口穴を有するレジストパターンが銅膜318上に形成される。そして、チタン膜317を除去したことで露出した配線パターン211の表面、及び、銅膜318の表面にバンプ321が形成される。例えば、バンプ321は、チタン膜317及び銅膜318を給電層とする電解銅めっきによって形成される。その後、電解めっきによりバンプ321上にニッケル膜322が形成され、さらに、ニッケル膜322の表面に金膜323が形成される。その後、レジストパターンが剥離され、さらに、レジストパターンが剥離された箇所のチタン膜317及び銅膜318が除去される。

30

【0066】

上述したように、本実施例4に係るインターポーザ300では、バンプ321と層間絶縁膜316とはチタン膜317を介して積層される。また、バンプ321と配線パターン211とは、開口穴313の底面において、チタン膜317を介すことなく積層される。したがって、本実施例4によれば、層間絶縁膜316とチタン膜317との密着性を保ちつつ、バンプ321と配線パターン211との接続を確保することができる。また、バンプ321と配線パターン211とがチタン膜317を介さずに積層されるので、バンプ321とチタン膜317との界面に剥離が生じることもない。

40

【0067】

なお、上記実施例1～4では、シリコン基板上に配線のみが配置されたインターポーザについて説明したが、本願の開示する技術はこれに限られるものではない。例えば、シリコン基板110上に論理回路やアナログ回路などの各種デバイスが形成されている場合で

50

も、本願の開示する技術を同様に適用することができる。

【0068】

また、上記実施例1～4では、インターポーヴの基板がシリコン基板であり、絶縁層が二酸化ケイ素の酸化膜又はポリイミドであり、密着層がチタン膜である場合について説明した。しかしながら、本願の開示する技術はこれに限られるものではなく、インターポーヴの基板、密着層、及び絶縁層が他の材料で形成されている場合でも同様に適用することができる。ここでいう他の材料とは、基板については、例えば、ガラス又はセラミックなどの無機系素材である。また、絶縁層については、例えば、窒化ケイ素(SiN)である。また、密着層については、例えば、クロム(Cr)である。

【0069】

また、上記実施例1～4ではインターポーヴに適用した場合について説明したが、本願の開示する技術はこれに限られるものではない。すなわち、多層構造を有する他の配線基板にも本願の開示する技術を同様に適用することができる。

【0070】

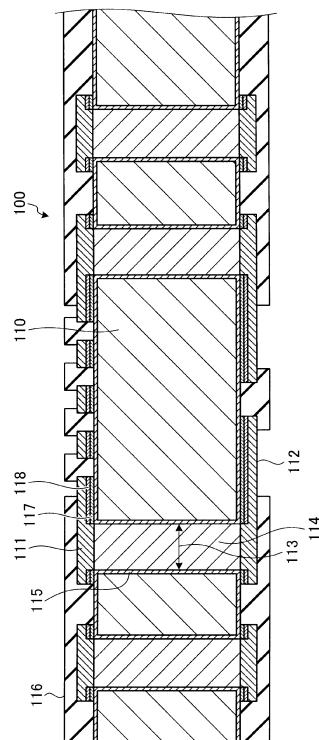
また、上記実施例1～4では、配線パターンや貫通電極が銅で形成される場合について説明したが、本願の開示する技術はこれに限られるものではない。例えば、配線パターンや貫通電極が銅合金で形成される場合にも、本願の開示する技術を同様に適用することができる。

【符号の説明】

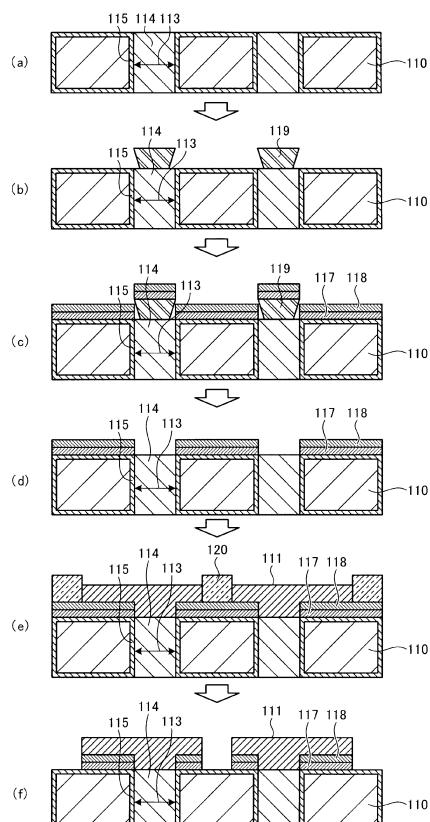
【0071】

- 100 インターポーヴ
- 111, 112 配線パターン
- 114 貫通電極
- 115 酸化膜
- 117 チタン膜

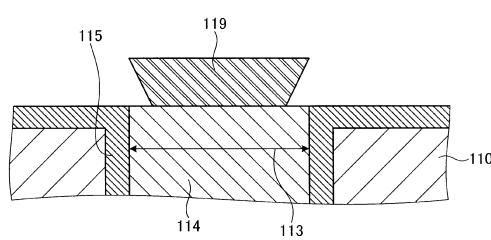
【図1】



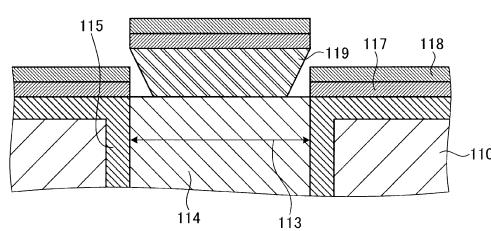
【図2】



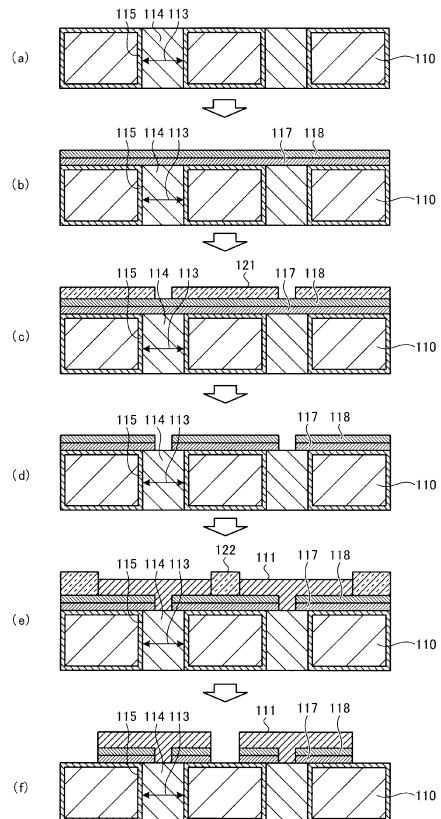
【図3】



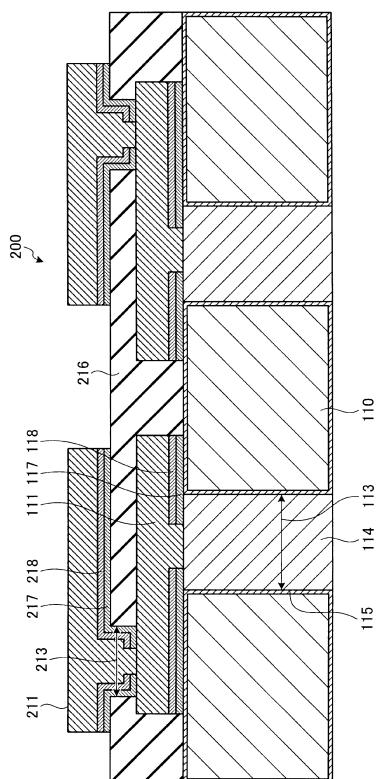
【図4】



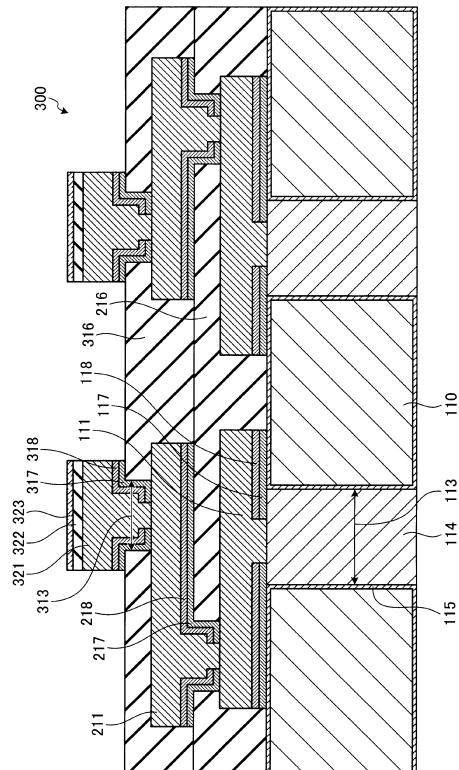
【図5】



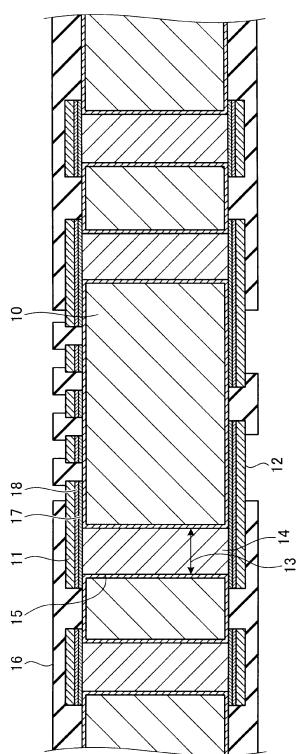
【図6】



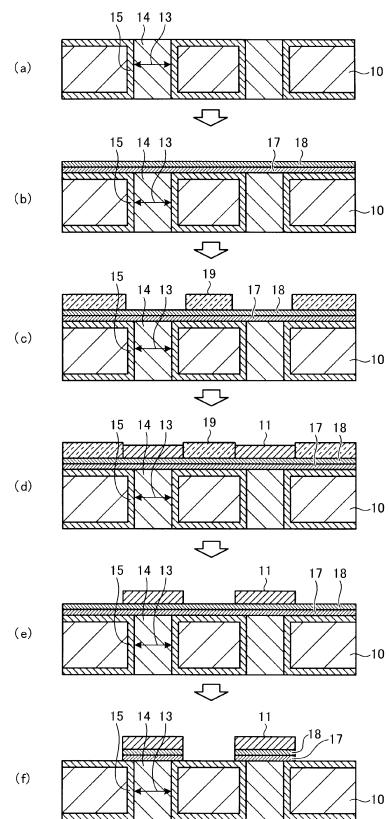
【図7】



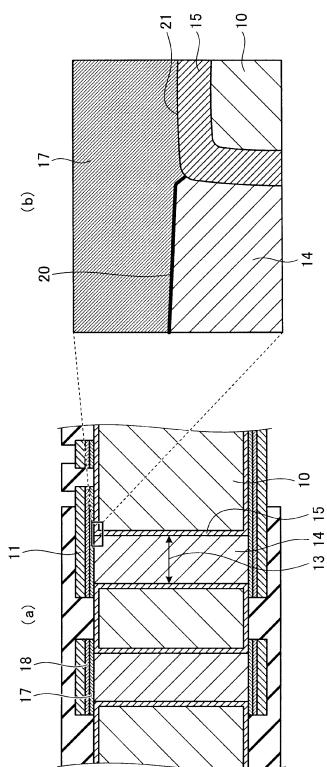
【図8】



【図9】



【図10】



フロントページの続き

(56)参考文献 特開2009-238957(JP,A)
特開2008-135482(JP,A)
特開2009-295859(JP,A)
特開平11-220023(JP,A)
特開2004-014848(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/32
H01L 23/52 - 23/538
H05K 1/11
H05K 3/38