



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

204 583

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 08 03 79
(21) PV 1563-79

(51) Int. Cl.³ H 01 G 1/13
H 02 H 7/16

(40) Zveřejněno 31 07 80
(45) Vydáno 01 06 83

(75)

Autor vynálezu NÁLEVKA ZDENĚK ing., OSTRAVA

- (54) Zapojení vybíjecího obvodu pro zkrácení doby vybíjení kondenzátoru po odpojení zdroje napětí

Zapojení vybíjecího obvodu pro zkrácení doby vybíjení kondenzátoru po odpojení zdroje napětí.

Vynález je z oboru slaboproudé elektroniky. Vynález se týká zapojení vybíjecího obvodu pro zkrácení doby vybíjení kondenzátoru po odpojení zdroje napětí, případně pro zkratování dvou uzlů elektrického obvodu, které jsou napájeny klesajícím napětím vybíjených kondenzátorů vnějšího obvodu, po odpojení zdroje napětí.

Podstata spočívá v tom, že paralelně k uzlům vnějšího obvodu, které jsou po odpojení zdroje napětí napájeny klesajícím napětím vybíjených kondenzátorů vnějšího obvodu, je připojen kolektor a emitor prvního tranzistoru komplementární spínací struktury s charakteristikou řízené čtyřvrstvé diody, přičemž ke kolektoru tohoto tranzistoru je přes diodu v propustném směru připojen emitor druhého tranzistoru komplementární spínací struktury s charakteristikou řízené čtyřvrstvé diody a současně i jeden pól po-

mocného kondenzátoru, jehož druhý pól je připojen k emitoru prvního tranzistoru komplementární spínací struktury s charakteristikou řízené čtyřvrstvé diody, jak je patrné z obr. 1, 2 a 3.

Vynález se týká zapojení vybíjecího obvodu pro zkrácení doby vybíjení kondenzátoru po odpojení zdroje napětí, případně pro zkratování dvou uzlů elektrického obvodu, které jsou napájeny klesajícím napětím vybíjených kondenzátorů vnějšího obvodu, po odpojení zdroje napětí.

Dosud známá zapojení řeší vybíjení kondenzátoru po odpojení zdroje napětí, pokud toto vybíjení je žádoucí pro správnou funkci zařízení, buď odporem připojeným paralelně přímo ke kondenzátoru, nebo odporem připojeným paralelně ke svorkám obvodu od kterých je zdroj napětí odpojován, s vyřazením ostatních odporů v původně nabíjecí cestě zpětnou diodou, případně paralelním spínacím prvkem, jehož sepnutí je odvozeno od okamžiku odpojení zdroje napětí. Připojení odporu paralelně ke kondenzátoru má nevýhodu v tom, že paralelní odpor snižuje velikost napětí na kondenzátoru v ustáleném stavu i velikost časové konstanty obvodu v době nabíjení, takže jeho hodnotu a tedy hodnotu vybíjecí časové konstanty obvodu není možné libovolně zmenšovat. Připojení odporu paralelně ke svorkám obvodu, od kterých je zdroj napětí odpojován, sice neovlivňuje časovou konstantu v době nabíjení, avšak připojený odpor zatěžuje zdroj napětí v době nabíjení, takže jeho hodnotu rovněž není možné volit libovolně malou. Paralelní připojení spínacího prvku umožňuje sice nejrychlejší vybití kondenzátoru, avšak odvození sepnutí od okamžiku odpojení zdroje napětí vede obvykle ke značné složitosti zapojení.

Uvedené nevýhody jsou na minimum sníženy zapojením vybíjecího obvodu podle vynálezu, s diodou, pomocným kondenzátorem a komplementární spínací strukturou s charakteristikou řízené čtyřvrstvé diody, realizovanou buď přímo polovodičovým prvkem známým pod názvem řízená čtyřvrstvá dioda nebo známou kombinací komplementárních tranzistorů, kterými je řízená čtyřvrstvá dioda v náhradním schématu i ve skutečnosti často nahrazována, jehož podstata spočívá v tom, že paralelně k uzlům vnějšího obvodu, které jsou po odpojení zdroje napětí napájeny klesajícím napětím vybíjených kondenzátorů vnějšího obvodu, je připojen kolektor a emitor prvního tranzistoru komplementární spínací struktury s charakteristikou řízené čtyřvrstvé diody, přičemž ke kolektoru tohoto tranzistoru je přes diodu v propustném směru připojen emitor druhého tranzistoru komplementární spínací struktury s charakteristikou řízené čtyřvrstvé diody a současně i jeden pól pomocného kondenzátoru, jehož druhý pól je připojen k emitoru prvního tranzistoru komplementární spínací struktury s charakteristikou řízené čtyřvrstvé diody.

Výhodou zapojení je, že vytváří velmi rychlou vybíjecí cestu pro kondenzátory vnějšího obvodu, stejně jako obvyklé spínací prvky, přitom však nevyžaduje žádné zvláštní řídicí obvody pro určení okamžiku sepnutí. Sepnutí vybíjecího obvodu podle vynálezu, při kterém dojde ke zkratování zvolených uzlů vnějšího obvodu napájených klesajícím napětím vybíjených kondenzátorů vnějšího obvodu po odpojení zdroje napětí, je odvozeno od poklesu napětí mezi těmito uzly o hodnotu otevíracího napětí přechodu báze - emitor druhého tran-

zistoru komplementární spínací struktury s charakteristikou řízené čtyřvrstvé diody, což je hodnota relativně malá, například 0,65 V u křemíkových tranzistorů. Sepnutí trvá prakticky až do úplného vybití kondenzátorů vnějšího obvodu a kondenzátoru pomocného, případně jen do okamžiku opětového připojení zdroje napětí. Další výhodou je, že v normálním provozním ustáleném stavu zapojení vybíjecího obvodu podle vynálezu neodebírání žádnou energii. Výhodná je i skutečnost, že vybíjecí obvod podle vynálezu nevyžaduje ke své činnosti žádné zvláštní napájecí napětí, takže jej lze použít i v případě, kdy jsou přístupny pouze uzly vybíjecí cesty vnějšího obvodu.

Na přiloženém výkresu je schématicky znázorněno příkladné provedení zapojení vybíjecího obvodu podle vynálezu. Obr. č. 1 uvádí základní zapojení, podstatné pro obecné použití. Obr. č. 2 a 3 uvádí dva příklady konkrétního využití zapojení vybíjecího obvodu podle vynálezu. Zapojení podle obr. 1, kde kondenzátor 1, odpor 7, odpor 8 a zdroj napětí 9 jsou součástí příkladného jednoduchého vnějšího obvodu a první ochranný odpor 5, druhý ochranný odpor 6, dioda 3, kondenzátor 4 a komplementární spínací struktura 2 s charakteristikou řízené čtyřvrstvé diody, sestavená ze dvou komplementárních tranzistorů 21 a 22, jsou součástí vybíjecího obvodu podle vynálezu, pracuje takto.

Po připojení zdroje napětí 9 se nabíjí kromě kondenzátoru 1 i pomocný kondenzátor 4 přes diodu 3 pólovanou v propustném směru. Úbytek napětí na diodě 3 působí v závěrném směru na přechod báze - emitor druhého tranzistoru 22 komplementární spínací struktury 2, která je uzavřená a při nabíjení se neuplatňuje, protože v důsledku uzavření druhého tranzistoru 22 komplementární spínací struktury 2, je uzavřen i její první tranzistor 21. V přibližně ustáleném stavu je kondenzátor 1 nabit na napětí určené zdrojem napětí 9 a odporovým děličem tvořeným odpory 7, 8. Přibližně na totéž napětí je nabit i pomocný kondenzátor 4. Komplementární spínací struktura 2 se stále neuplatňuje, poněvadž na přechodu báze - emitor druhého tranzistoru 22 komplementární spínací struktury 2, je nulové napětí. Po odpojení zdroje napětí 9 se začne kondenzátor 1 vybíjet přes odpor 7. Pomocný kondenzátor 4 zůstává nabit na téměř původní napětí, poněvadž dioda 3 je nyní polarizována v závěrném směru a zbytkový proud komplementární spínací struktury 2 v nevodivém stavu je malý. V okamžiku, kdy napětí na kondenzátoru 1 poklesne o hodnotu otevíracího napětí přechodu báze - emitor druhého tranzistoru 22 komplementární spínací struktury 2, dojde k jejímu lavinovitému otevření a rychlému vybití obou kondenzátorů 1 a 4. Rychlost vybíjení je prakticky omezena pouze ochrannými odpory 5 a 6, které mohou být velmi malé, řádově desítky ohmů. Pomocný kondenzátor 4 přitom plní úlohu pomocného zdroje, který udržuje komplementární spínací strukturu 2 v sepnutém stavu až do úplného vybití obou kondenzátorů 1 a 4. Pro správnou činnost obvodu je důležité, aby časová konstanta vybíjení pomocného kondenzátoru 4, určená převážně pouze velikostí pomocného kondenzátoru 4 a velikostí ochranného odporu 6, byla alespoň řádově stejná nebo větší než časová konstanta vybíjení kondenzátoru 1, která je určená převážně pouze velikostí kondenzátoru 1 a ochranného odporu 5. Vybíjecí obvod podle vynálezu pracuje vždy po odpojení zdroje napětí 9,

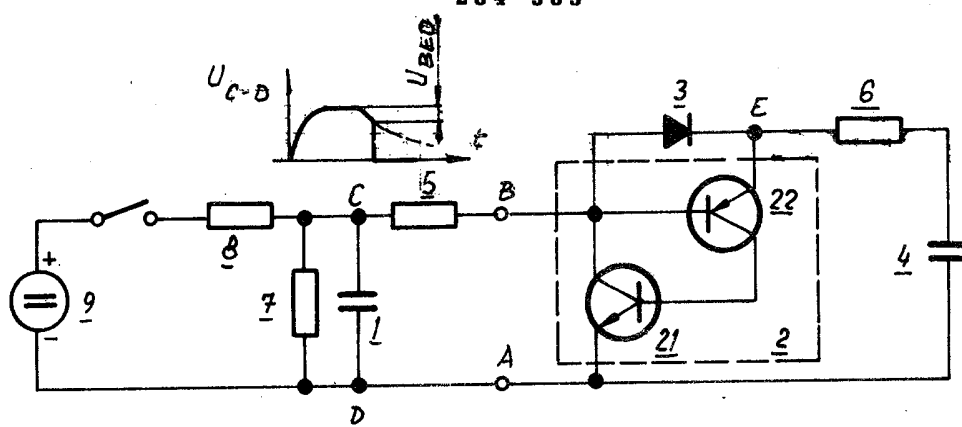
bez ohledu na to, zda nabití kondenzátoru 1 a pomocného kondenzátoru 4 je úplné či neúplné. Vybíjecí obvod podle vynálezu pracuje i v případě, když nabíjení pomocného kondenzátoru 4 probíhá, například vlivem větší hodnoty ochranného odporu 6, podstatně pomaleji než nabíjení kondenzátoru 1. V tom případě po odpojení zdroje napětí 2 dojde opět nejprve k pozvolnému snižování napětí na kondenzátoru 1 v důsledku vybíjení přes odpor 7 a v důsledku vybíjení do pomocného kondenzátoru 4 přes diodu 3. Na pomocném kondenzátoru 4 napětí dále vzrůstá až do okamžiku shody s napětím na kondenzátoru 1, kdy dojde k uzavření diody 3 a výše popsanému vybíjecímu procesu. V případě, kdy časová konstanta vybíjení pomocného kondenzátoru 4 je podstatně menší než časová konstanta vybíjení kondenzátoru 1, dojde po odpojení zdroje napětí 2 k přerušovanému vybíjení kondenzátoru 1 přes komplementární spínací strukturu 2. To je způsobeno opakovaným úplným rychlým vybitím pomocného kondenzátoru 4, které vede k rozepnutí komplementární spínací struktury 2 a jeho opětovným nabitím přes diodu 3 z dosud zcela nevybitého kondenzátoru 1. Tento případ není významný pro praktické použití.

Dva příklady konkrétního využití vynálezu jsou uvedeny na obr. 2 a 3. Na obrázku 2 je zjednodušeně znázorněno dálkové napájení důlní části vícenásobných frekvenčních přenosových systémů používaných v hlubinných dolech. Na zdroj napětí 2 je připojen kondenzátor 1, z kterého je přes ochranné odpory 5 rozvedeno napájecí napětí pro jiskrově bezpečné obvody 10, důlní části přenosového systému. V případě odpojení zdroje napětí 2, dojde k velmi pomalému poklesu napětí na kondenzátoru 1. Malá rychlost poklesu napětí je dána značnou velikostí kondenzátoru 1, vysokou hodnotou ochranných odporů 5 a malou hodnotou proudu odebíraného jiskrově bezpečnými obvody 10. Delším provozem přenosového systému při podstatně menším napájecím napětí, může být velmi nepříznivě ovlivněna jeho činnost, zejména chybovost, v důsledku napěťové závislosti řady parametrů. Připojením vybíjecího obvodu podle vynálezu paralelně k rozvodu napájecího napětí pro jiskrově bezpečné obvody 10, se dosáhne toho, že po odpojení zdroje napětí 2 dojde již při malém poklesu napětí na kondenzátoru 1, řádově o několik desetin voltu, k úplné, strmé ztrátě napájecího napětí jiskrově bezpečných obvodů 10 a tím k vyřazení přenosového systému z činnosti. Zvláště výhodnou vlastností v tomto případě je, že v ustáleném stavu, v normálním provozu, neodebírá vybíjecí obvod podle vynálezu z rozvodu napájecího napětí pro jiskrově bezpečné obvody 10, žádnou energii. Další příklad konkrétního využití je uveden na obrázku 3. Zde je znázorněn jednoduchý detektor impulsně modulovaného signálu. Tento detektor není použitelný v případě, kdy opakovací kmitočet signálu je blízký nosnému kmitočtu. Časová konstanta obvodu určená velikostí kondenzátoru 1 a odporu 7 a navržená s ohledem na získání hladké modulační obálky, způsobuje zkreslení sestupné hrany impulsu, což při vyšším opakovacím kmitočtu vede ke špatné funkci detektoru. Tato nevýhodná vlastnost se projevuje zejména při nízkém kmitočtu nosného signálu, kdy potřebná časová konstanta obvodu vychází velická. Použitím vybíjecího obvodu podle vynálezu, lze tyto obtíže za předpokladu, že úroveň detekovaného signálu je řádu jednotek voltů a vyšší, odstranit. Časovou konstantu obvodu určenou velikostí kondenzátoru 1 a odporu 7 je možné volit, s ohledem na dosažení hladké

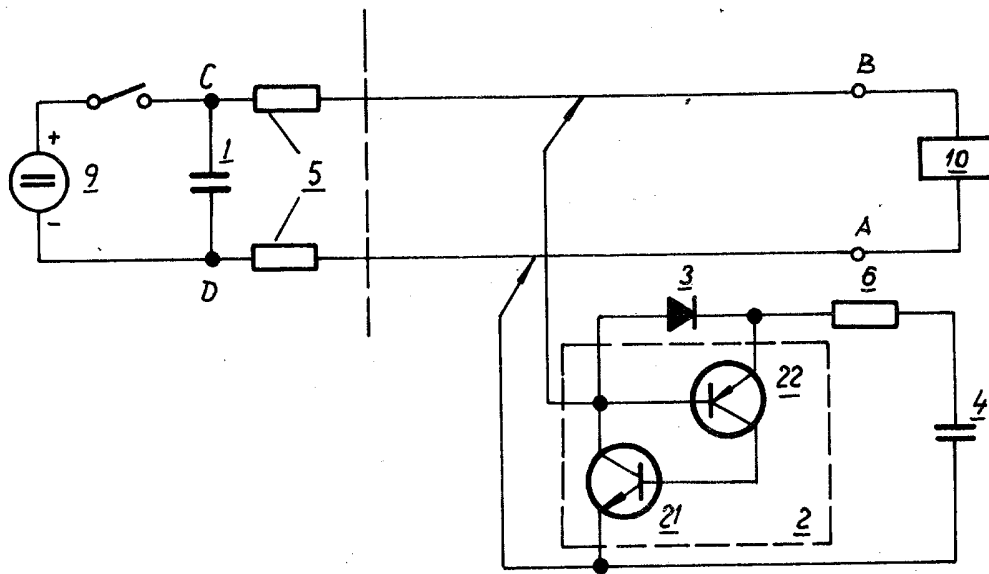
modulační obálky, dostatečně vysokou a sestupnou hranu impulsu tvarovat vybíjecím obvodem podle vynálezu, připojeným paralelně ke kondenzátoru 1 podle obrázku 3. Tím lze dosáhnout současně hladké modulační obálky a správné funkce detektoru i při opakovacím kmitočtu, který je blízký kmitočtu nosnému.

PŘEDMĚT VYNÁLEZU

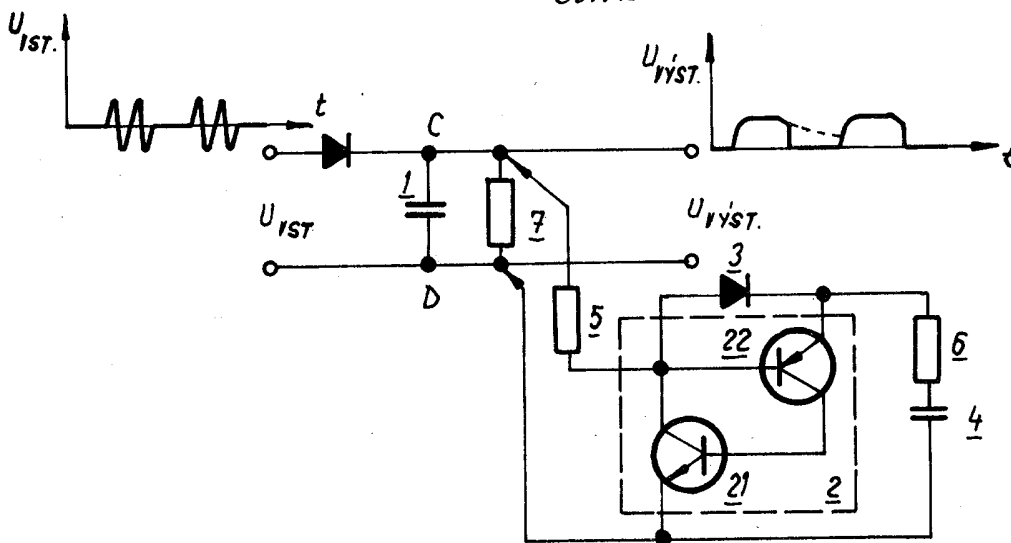
1. Zapojení vybíjecího obvodu pro zkrácení doby vybíjení kondenzátoru po odpojení zdroje napětí, případně pro zkratování dvou uzlů elektrického obvodu, které jsou po odpojení zdroje napětí napájeny klesajícím napětím vybíjených kondenzátorů vnějšího obvodu, s diodou, pomocným kondenzátorem a komplementární spínací strukturou s charakteristikou řízené čtyřvrstvé diody, realizovanou buď přímo polovodičovým prvkem známým pod názvem řízená čtyřvrstvá dioda nebo známou kombinací komplementárních tranzistorů, kterými je řízená čtyřvrstvá dioda v náhradním schématu i ve skutečnosti často nahrazována, vyznačené tím, že paralelně k uzlům (A, B, C, D) vnějšího obvodu, které jsou po odpojení zdroje napětí (9) napájeny klesajícím napětím vybíjených kondenzátorů vnějšího obvodu, je připojen kolektor a emitor prvního tranzistoru (21) komplementární spínací struktury (2) s charakteristikou řízené čtyřvrstvé diody, přičemž ke kolektoru tohoto tranzistoru (21) je přes diodu (3) v propustném směru připojen emitor druhého tranzistoru (22) komplementární spínací struktury (2) s charakteristikou řízené čtyřvrstvé diody a současně i jeden pól pomocného kondenzátoru (4), jehož druhý pól je připojen k emitoru prvního tranzistoru (21) komplementární spínací struktury (2) s charakteristikou řízené čtyřvrstvé diody.
2. Zapojení podle bodu 1 vyznačené tím, že do série s kolektorem a nebo emitorem prvního tranzistoru (21) je zapojen první ochranný odpor (5) pro omezení maximálního vybíjecího proudu protékajícího komplementární spínací strukturou (2) v sepnutém stavu z vnějšího obvodu.
3. Zapojení podle bodu 1 a 2, vyznačené tím, že do série s pomocným kondenzátorem (4) je zapojen druhý ochranný odpor (6) pro omezení maximálního vybíjecího proudu pomocného kondenzátoru (4).
4. Zapojení podle bodu 1, 2 a 3, vyznačené tím, že do přívodu emitoru druhého tranzistoru (22) je vložen další odpor, případně Zenerova dioda a nebo dioda v propustném směru, pro posunutí úrovně sepnutí komplementární spínací struktury (2).



Obr. 1



Obr. 2



Obr. 3