

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3676528号
(P3676528)

(45) 発行日 平成17年7月27日(2005.7.27)

(24) 登録日 平成17年5月13日(2005.5.13)

(51) Int.Cl.⁷

H04B 1/16

F I

H04B 1/16

A

請求項の数 7 (全 10 頁)

(21) 出願番号 特願平8-330250
 (22) 出願日 平成8年11月25日(1996.11.25)
 (65) 公開番号 特開平10-163899
 (43) 公開日 平成10年6月19日(1998.6.19)
 審査請求日 平成15年7月31日(2003.7.31)

(73) 特許権者 591220850
 新潟精密株式会社
 新潟県上越市西城町2丁目5番13号
 (74) 代理人 100103171
 弁理士 雨貝 正彦
 (72) 発明者 宮城 弘
 神奈川県横浜市港北区新吉田町1265番
 地1 イトーピア綱島204号室
 審査官 高木 進

最終頁に続く

(54) 【発明の名称】 ラジオ受信機

(57) 【特許請求の範囲】

【請求項1】

アンテナで受信した受信信号の中から選局を希望する周波数成分のみを抽出して検波処理を行うラジオ受信機において、

基準クロックの整数倍の周期を有し前記基準クロックに同期したパルス信号で前記受信信号をサンプリングした結果に基づいて、前記受信信号の中から前記パルス信号と同一周波数成分のみを抽出する複数の縦続接続されたサンプリング同調回路と、

前記サンプリング同調回路のそれぞれに対応して設けられ、各サンプリング同調回路に互いに所定量ずつずらした前記基準クロックを供給する複数のクロック発生回路と、

前記複数のクロック発生回路のそれぞれによって生成される各基準クロックの周波数を同量だけ変化させることにより受信周波数を可変する制御回路と、

を備えることを特徴とするラジオ受信機。

【請求項2】

請求項1において、

前記複数のクロック発生回路のそれぞれは、電圧発振器と、分周動作を行うプログラマブルカウンタと、位相比較器と、ローパスフィルタとをループ状に接続した構成を有し、基準発振器から出力される基準発振信号の周波数を前記プログラマブルカウンタの分周比倍した周波数の前記基準クロックを生成することを特徴とするラジオ受信機。

【請求項3】

請求項2において、

10

20

前記複数のクロック発生回路に対応して共通の前記基準発振器を用いることを特徴とするラジオ受信機。

【請求項 4】

請求項 1 ～ 3 のいずれかにおいて、

前記サンプリング同調回路のそれぞれを増幅器を介して縦続接続したことを特徴とするラジオ受信機。

【請求項 5】

請求項 4 において、

縦続接続された前記サンプリング同調回路と前記増幅器とによって高周波増幅回路を構成し、この高周波増幅回路の入力側に前記アンテナを接続し、出力側に検波回路を接続することを特徴とするラジオ受信機。

10

【請求項 6】

請求項 5 において、

A M 被変調波信号を変調前の信号に変換する A M 検波回路を備え、

A M 放送を受信可能な帯域幅が得られるように前記サンプリング同調回路の接続段数および前記基準クロックの周波数を設定し、前記高周波増幅回路の出力を前記 A M 検波回路に入力することを特徴とするラジオ受信機。

【請求項 7】

請求項 1 ～ 6 のいずれかにおいて、

選局された F M 被変調波信号を、L 信号と R 信号とが合成されたステレオ複合信号に変換する F M 検波回路を備え、

20

F M 放送を受信可能な帯域幅が得られるように前記サンプリング同調回路の接続段数および前記基準クロックの周波数を設定し、前記高周波増幅回路の出力を前記 F M 検波回路に入力することを特徴とするラジオ受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、アンテナで受信した信号を中間周波信号に変換することなくそのまま増幅して検波処理を行うストレート受信方式のラジオ受信機に関する。

【0002】

30

【従来の技術】

ラジオ受信機の受信方式には、アンテナで受信した信号を周波数変換せずに同調および検波処理を行うストレート受信方式と、アンテナで受信した信号を一定周波数の中間周波信号に変換した後に同調および検波処理を行うスーパーヘテロダイン方式がある。ストレート受信方式は、高周波信号をそのまま増幅するため、回路間の結合などによって自己発振を起こして動作が不安定になりやすい。また、受信周波数に応じて同調回路の同調周波数を変えなければならないため、回路構成上同調回路の Q をあまり高く設定できず、周波数の選択度特性が悪くなる。

【0003】

これに対して、スーパーヘテロダイン方式は、いったん低周波の中間周波信号に変換するため、受信した信号を大きく増幅しても発振するおそれはない。また、受信周波数に関係なく中間周波数を常に一定にしているため、同調回路の Q を十分に高く設定でき、周波数の選択度特性がよくなる。このため、最近では、スーパーヘテロダイン方式のラジオ受信機が主流を占めている。

40

【0004】

【発明が解決しようとする課題】

しかしながら、スーパーヘテロダイン方式では、周波数 f_1 の信号を受信する際に、周波数 f_0 の局部発振信号を用いて、いったん中間周波数 ($f_0 - f_1$) に変換するため、周波数 ($f_0 + f_1$) の放送波が存在する場合にはこの放送波と混信を起こしてしまう。また、局部発振信号に高調波成分が含まれている場合には、いわゆる笛音妨害が起きるおそ

50

れもある。このように、スーパーヘテロダイン方式を採用する限り、受信特性の向上には一定の限界がある。また、スーパーヘテロダイン方式は、いったん中間周波数に変換する処理が必須であり、受信機の構成が複雑化するという問題もある。

【 0 0 0 5 】

本発明は、このような点に鑑みて創作されたものであり、その目的は選択度特性に優れたストレート受信方式のラジオ受信機を提供することにある。

【 0 0 0 6 】

【課題を解決するための手段】

上述した課題を解決するために、請求項 1 のラジオ受信機は、サンプリング同調回路を縦続接続し、各サンプリング同調回路に供給する基準クロックの周波数をそれぞれ所定量ずつずらすため、帯域幅を広く設定できるとともに、同調周波数を変えても帯域幅が変動しなくなる。

10

【 0 0 0 7 】

請求項 2 のラジオ受信機は、各サンプリング同調回路を増幅器を挟んで縦続接続するため、増幅器のゲインを調整することにより、所望の帯域幅を得ることができる。

【 0 0 0 8 】

請求項 3 のラジオ受信機は、サンプリング同調回路と増幅器とを縦続接続した高周波増幅回路の入力側にアンテナを接続し、出力側に検波回路を接続するという簡単な構成でラジオ受信機を構成できる。また、調整箇所が不要で、構成部品数も少なくなるため、信頼性、保守性およびコストパフォーマンスに優れた受信機が得られる。

20

【 0 0 0 9 】

請求項 4 のラジオ受信機は、A M 放送の受信に最適な帯域幅が得られるようにサンプリング同調回路の接続段数と基準クロックの周波数を設定する。

【 0 0 1 0 】

請求項 5 のラジオ受信機は、F M 放送の受信に最適な帯域幅が得られるようにサンプリング同調回路の接続段数と基準クロックの周波数を設定する。

【 0 0 1 1 】

【発明の実施の形態】

以下、本発明を適用したラジオ受信機について、図面を参照しながら具体的に説明する。

【 0 0 1 2 】

30

図 1 はラジオ受信機の一実施形態のブロック図である。同図に示すラジオ受信機は、中間周波数に変換することなく所望の A M 放送波を受信するストレート受信方式の受信機であり、アンテナ 1 と、ストレート同調部 2 と、検波回路 3 と、低周波増幅回路 4 と、スピーカ 5 とを含んで構成されている。

【 0 0 1 3 】

ストレート同調部 2 は、アンテナ 1 で受信した放送波の中から選局を希望する周波数帯域の放送波のみを選択的に増幅する。このストレート同調部 2 の詳細構成については後述する。検波回路 3 は、ストレート同調部 2 から出力された被変調波信号を検波して低周波信号を取り出す。取り出された低周波信号は低周波増幅回路 4 で増幅された後、スピーカ 5 から音声出力される。

40

【 0 0 1 4 】

図 2 はストレート同調部 2 の詳細構成を示すブロック図である。図示のように、ストレート同調部 2 は、サンプリング同調回路 1 1 a ~ 1 1 c と、増幅器 1 2 a ~ 1 2 c と、クロック発生回路 1 3 a ~ 1 3 c と、制御回路 1 4 とを含んで構成され、各サンプリング同調回路 1 1 a ~ 1 1 c はそれぞれ増幅器 1 2 a ~ 1 2 c を挟んで縦続接続されている。クロック発生回路 1 3 a ~ 1 3 c はそれぞれサンプリング同調回路 1 1 a ~ 1 1 c に対応して設けられ、各サンプリング同調回路 1 1 a ~ 1 1 c にそれぞれ異なる周波数の基準クロックを供給する。

【 0 0 1 5 】

図 3 は、サンプリング同調回路 1 1 a ~ 1 1 c の詳細構成を示す回路図である。同図に示

50

すように、サンプリング同調回路 11a ~ 11c は、16 出力を有するリングカウンタ 401 と、リングカウンタ 401 の各出力に接続される MOS トランジスタ 402 と、各 MOS トランジスタ 402 のドレイン端子に接続されるコンデンサ 403 と、並列接続された抵抗 404 およびコンデンサ 405 とを含んで構成されている。

【0016】

図 4 は、リングカウンタ 401 の出力変化を示す波形図である。同図に示すように、リングカウンタ 401 は、図 2 のクロック発生回路 13a ~ 13c から出力される基準クロックの 16 周期に 1 回の割合でパルスを出力する。より詳細には、リングカウンタ 401 は各出力端子から基準クロックの 16 倍の周期を有するパルスを出力する。また、各出力端子から出力されるパルスの位相を基準クロックの 1 クロック分ずつずらしている。

10

【0017】

リングカウンタ 401 の各出力は、図 3 に示すように、対応する MOS トランジスタ 402 のゲート端子に入力される。リングカウンタ 401 の各出力端子から出力されるパルスの位相は互いにずれているため、MOS トランジスタ 402 がオンする時期もそれぞれ異なり、MOS トランジスタ 402 に接続されたコンデンサ 403 は、MOS トランジスタ 402 のオン・オフに応じて充放電を繰り返す。

【0018】

例えば、リングカウンタ 401 から出力されるパルス信号と同一周波数の信号、すなわち基準クロックの 16 倍の周期を有する信号がサンプリング同調回路 11a ~ 11c に入力された場合には、図 3 の a 点の電圧は図 4 のように階段状に変化する。一方、パルス信号の周波数とは異なる周波数の信号がサンプリング同調回路 11a ~ 11c に入力された場合には、各周期ごとに図 3 の a 点の電圧が変化するため、やがて a 点の電位はゼロ電位に収束する。したがって、図 3 に示すサンプリング同調回路 11a ~ 11c は、リングカウンタ 401 から出力されるパルス信号の周波数と等しい周波数成分のみを抽出することができる。

20

【0019】

なお、図 3 の a 点のラインはインピーダンスが高いため、入力インピーダンスが低い後段の回路に直接接続すると出力波形をそのままの形で取り出せないおそれがある。このため、a 点のラインを図 3 のように FET 406 でいったん受けて、この FET 406 のソース端子を後段の回路に接続するのが望ましい。なお、図 3 のキャパシタ 407 は、入力信号の直流分をカットするためのものであり、抵抗 408 および 409 は FET 406 に適当なバイアスを与えるためのものである。

30

【0020】

このように、図 3 に詳細構成を示したサンプリング同調回路 11a ~ 11c は、リングカウンタ 401 や MOS トランジスタ 402 などの半導体化しやすい部品のみで構成されているため、回路全体を容易にチップ化することができる。また、図 3 の回路によれば、リングカウンタ 401 の出力数を増やして 1 周期内のサンプリング数を増やすことが容易に行え、これにより同調精度を上げることができる。

【0021】

また、サンプリング同調回路 11a ~ 11c の Q は、 $Q = \pi f C R N$ (C はキャパシタ 403 の静電容量、R は抵抗 404 の抵抗値、N はサンプリング数) で表され、基準クロックの周波数が高くなるほど Q が大きくなるため、同調周波数を変更しても帯域幅 $\Delta f = f / Q$ を一定にでき、広範囲の周波数に対して同精度で同調を行える。

40

【0022】

なお、図 3 に示したサンプリング同調回路 11a ~ 11c において、MOS トランジスタ 402 の代わりに、図 5 に示すように CMOS 構成のトランジスタ 402' を用いてもよい。CMOS 構成のトランジスタ 402' を用いることで、寄生容量の影響を受けにくくなる。また、サンプリング同調回路 11a ~ 11c を構成する全素子を CMOS プロセスで形成できるため、チップ化する場合のプロセスを簡易化できる。

【0023】

50

図 1 に示すストレート同調部 2 は、図 3 に詳細構成を示したサンプリング同調回路 1 1 a ~ 1 1 c を増幅器 1 2 a ~ 1 2 c を挟んで 3 段縦続接続して構成され、かつ各サンプリング同調回路 1 1 a ~ 1 1 c に入力される基準クロックの周波数をそれぞれ少しずつずらしている。

【 0 0 2 4 】

例えば、選局周波数が f_0 kHz の場合には、各クロック発生回路 1 3 a ~ 1 3 c から出力される各基準クロックの周波数は、それぞれ順に $16 \times (f_0 - \Delta f)$ kHz、 $16 \times f_0$ kHz、 $16 \times (f_0 + \Delta f)$ kHz に設定される。この場合の各サンプリング同調回路 1 1 a ~ 1 1 c の周波数特性はそれぞれ図 6 (a) ~ 6 (c) のようになる。なお、図 6 において、横軸は周波数 f を、縦軸は信号強度 I をそれぞれ示している。

10

【 0 0 2 5 】

したがって、アンテナ 1 からの被変調波信号はまずサンプリング同調回路 1 1 a に入力されて $(f_0 - \Delta f)$ kHz を中心周波数とする成分が抽出され、次にいったん増幅器 1 2 a で増幅された後にサンプリング同調回路 1 1 b に入力されて f_0 kHz を中心周波数とする成分が抽出され、次に増幅器 1 2 b で増幅された後にサンプリング同調回路 1 1 c に入力されて $(f_0 + \Delta f)$ kHz を中心周波数とする成分が抽出される。この結果、ストレート同調部 2 から出力される信号の周波数特性は図 6 (d) のようになる。

【 0 0 2 6 】

なお、AM 放送を受信する場合には、上述した Δf を 1 kHz 程度に設定するのが望ましく、同調周波数を変化しても常に上記帯域幅が得られるように、制御回路 1 4 は各クロック発生回路 1 3 a ~ 1 3 c から出力される基準クロックの周波数を調整する。

20

【 0 0 2 7 】

このように、図 1 のストレート同調部 2 は、3 つのサンプリング同調回路 1 1 a ~ 1 1 c を縦続接続し、各サンプリング同調回路 1 1 a ~ 1 1 c の同調周波数を少しずつずらしているため、サンプリング同調回路が 1 段だけの場合よりも帯域幅を広げることができ、AM ラジオ受信機に最適な帯域幅を設定できる。したがって、ストレート同調部 2 の入力端にアンテナ 1 を、出力端に検波回路 3 を接続するという簡単な構成で AM ラジオ受信機を実現でき、また、LC 共振回路などの電気的特性のばらつきが生じやすい回路を含んでいないため、部品コストがかからず調整も不要でかつ信頼性および保守性に優れたラジオ受信機が得られる。また、各サンプリング同調回路 1 1 a ~ 1 1 c に供給される基準クロックの周波数は、互いに同量ずつずれており、同調周波数を変えてもずれ量は変化しないため、同調周波数に関係なく帯域幅を常に一定に制御できる。また、サンプリング同調回路 1 1 a ~ 1 1 c は、図 3 の回路に示すように、リングカウンタ 4 0 1 から出力されるパルス信号と同一周波数成分のみを精度よく抽出できるため、選択度特性に優れたラジオ受信機が得られる。

30

【 0 0 2 8 】

図 7 は、各サンプリング同調回路 1 1 a ~ 1 1 c に対応して設けられる各クロック発生回路 1 3 a ~ 1 3 c の詳細構成を示すブロック図である。図示のように、クロック発生回路 1 3 a ~ 1 3 c は、電圧制御発振器 5 0 1 と、プログラマブルカウンタ 5 0 2 と、基準発振器 5 0 3 と、位相比較器 5 0 4 と、ローパスフィルタ 5 0 5 とを含んで構成されている。電圧制御発振器 5 0 1 は基準クロックを出力し、プログラマブルカウンタ 5 0 2 は予め設定された分周比で基準クロックを分周する。位相比較器 5 0 4 は、プログラマブルカウンタ 5 0 2 の出力と、基準発振器 5 0 3 からの基準発振信号とを位相比較する。この結果、位相差に応じた電圧がローパスフィルタ 5 0 5 を介して電圧制御発振器 5 0 1 に印加される。電圧制御発振器 5 0 1 は、ローパスフィルタ 5 0 5 の出力電圧に応じて基準クロックの周波数を変更し、出力する基準クロックが基準発振信号に同期するような発振動作を行う。

40

【 0 0 2 9 】

また、各クロック発生回路 1 3 a ~ 1 3 c には、図 2 に示すように制御回路 1 4 が接続されており、制御回路 1 4 から出力された制御信号は各クロック発生回路 1 3 a ~ 1 3 c 内

50

部のプログラマブルカウンタ502に入力され、それぞれの分周比が設定される。これにより、各クロック発生回路13a~13cから出力される基準クロックは常に同量だけ変化するように制御される。

【0030】

例えば、954kHzのAM放送波を受信する場合には、クロック発生回路13a~13c内部の各プログラマブルカウンタ502の分周比はそれぞれ953、954、955に設定される。一方、基準発振器503から出力される基準発振信号の周波数はいずれも16kHzに設定される。この結果、クロック発生回路13a~13cから出力される基準クロックの周波数はそれぞれ順に、 $953\text{kHz} \times 16 = 15,248\text{MHz}$ 、 $954\text{kHz} \times 16 = 15,264\text{MHz}$ 、 $955\text{kHz} \times 16 = 15,280\text{MHz}$ に設定される。これら基準クロックは、それぞれ図2に示すサンプリング同調回路11a~11cに入力されて16分周され、結局、中心周波数を954kHzとして $\pm 1\text{kHz}$ の範囲で選択同調が行われる。

10

【0031】

このように、各サンプリング同調回路11a~11cに対応させてクロック発生回路13a~13cを設け、各クロック発生回路13a~13cから出力される基準クロックの周波数を任意に変更できるようにしたため、同調可能な周波数範囲が広がる。また、各クロック発生回路13a~13cを制御回路14によって制御するため、各サンプリング同調回路11a~11cの同調周波数を同時に同じ量だけ正確に変更することができ、同調周波数を変更しても帯域幅が変化することはなく、常に同一精度で安定した同調処理が可能となる。

20

【0032】

上記実施形態では、AM放送を受信可能なラジオ受信機の一例について説明したが、本発明はFM放送を受信する場合にも適用可能である。図8はFMラジオ受信機の一実施形態のブロック図である。ストレート同調部2'は図1、2と同じように構成され、ストレート同調部2'の出力はFM検波回路3'に入力される。FM検波回路3'は、ストレート同調部2'で選局されたFM被変調波信号をステレオ複合信号に変換し、このステレオ複合信号はステレオ復調回路6に入力されてL信号とR信号に分離される。これらL信号とR信号はそれぞれ別々にディエンファシス回路7L、7Rに入力され、高域部を減衰させてSN比の改善を図った後、低周波増幅回路8L、8Rを経てスピーカ9L、9Rから音声出力される。

30

【0033】

なお、FM放送波はAM放送波に比べて周波数が高いため、図2に示すクロック発生回路13a~13cから出力される基準クロックの周波数や、各基準クロック間の周波数差は、FM放送の受信に最適な値に設定する必要がある。例えば、ストレート同調部2の帯域幅は150~200kHz程度にするのが望ましい。

【0034】

ところで、図2に示すように、AM放送を受信する場合には、帯域幅やQを考慮すると、サンプリング同調回路を3段縦続するのが最も望ましいが、原理的には2段あるいは4段以上であってもよい。また、上述した例では、図7に示すようにクロック発生回路13a~13cのそれぞれに基準発振器503を設けたが、各基準発振器503は同一周波数で発振動作を行うため、共通の基準発振器を設けて共用するようにしてもよい。

40

【0035】

【発明の効果】

以上詳細に説明したように、本発明によれば、サンプリング同調回路を複数縦続接続して同調を行うため、サンプリング同調回路を1段だけ備えた場合よりも帯域幅を広くすることができる。また、従来のストレート受信機方式は、同調周波数を可変にする都合上Qをあまり高く設定できないという問題があったが、本発明は、基準クロックに同期させてデジタル的に同調を行うため、Qを十分に高く設定でき、選択度特性に優れたラジオ受信機が得られる。さらに、縦続接続された各サンプリング同調回路に入力される基準クロック

50

の周波数を連動して可変制御するため、同調周波数を変えても帯域幅を常に一定に制御できる。

【 0 0 3 6 】

また、スーパーヘテロダイン方式と異なり、中間周波数への変換を行わないため、イメージ妨害や笛音妨害などの障害が起きることなく、また、スーパーヘテロダイン方式に比べて受信機全体の回路構成を簡略化できるため、部品コストを削減できる。

【図面の簡単な説明】

【図 1】A M 放送を受信可能なラジオ受信機の一実施形態のブロック図である。

【図 2】ストレート同調部の詳細構成を示すブロック図である。

【図 3】サンプリング同調回路の詳細構成を示す回路図である。

10

【図 4】リングカウンタの出力変化を示す波形図である。

【図 5】サンプリング同調回路の内部で使用する C M O S 構成のトランジスタの一例を示す図である。

【図 6】(a) ~ (c) は各サンプリング同調回路の周波数特性図、(d) はストレート同調部の周波数特性図である。

【図 7】クロック発生回路の詳細構成を示すブロック図である。

【図 8】F M 放送を受信可能なラジオ受信機の一実施形態のブロック図である。

【符号の説明】

1 アンテナ

2 ストレート同調部

20

3 検波回路

4 低周波増幅回路

5 スピーカ

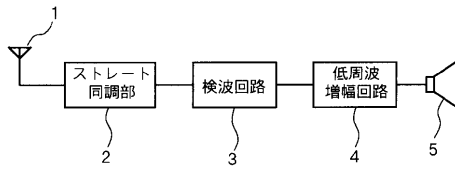
1 1 a ~ 1 1 c サンプリング同調回路

1 2 a ~ 1 2 c 増幅回路

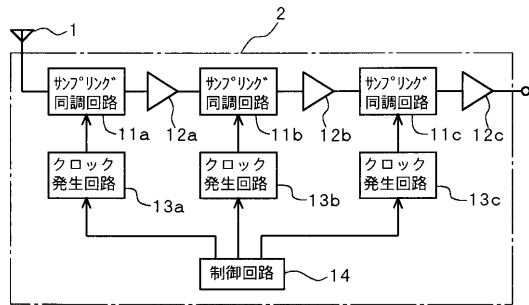
1 3 a ~ 1 3 c クロック発生回路

1 4 制御回路

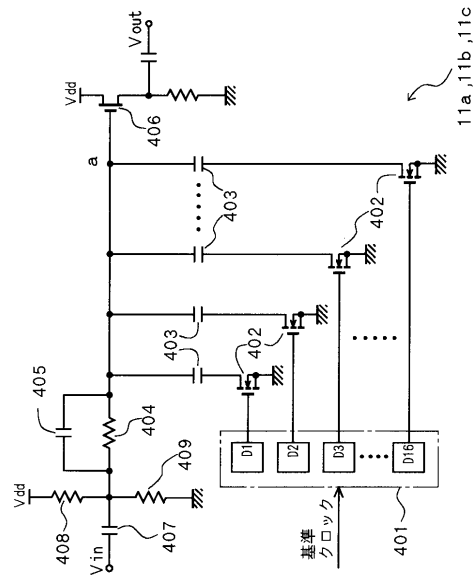
【図 1】



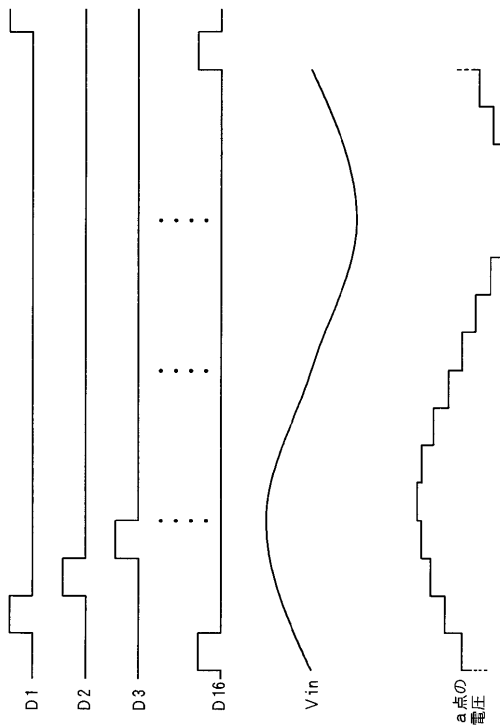
【図 2】



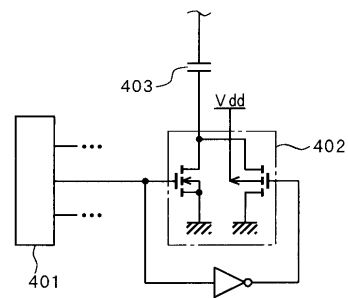
【図 3】



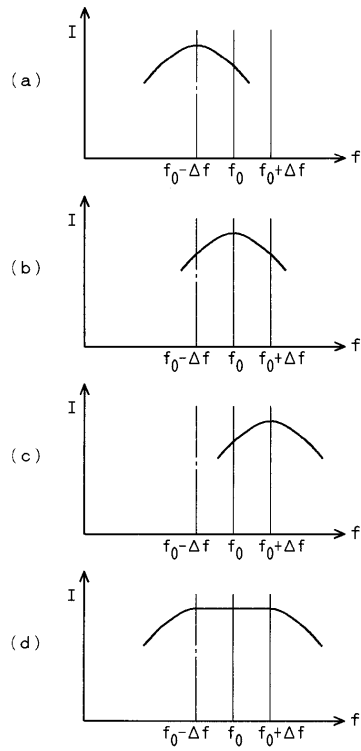
【図 4】



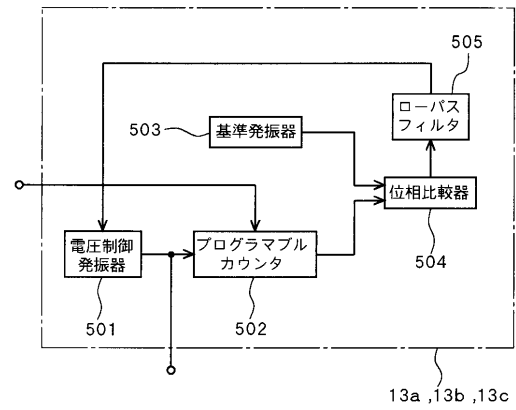
【図 5】



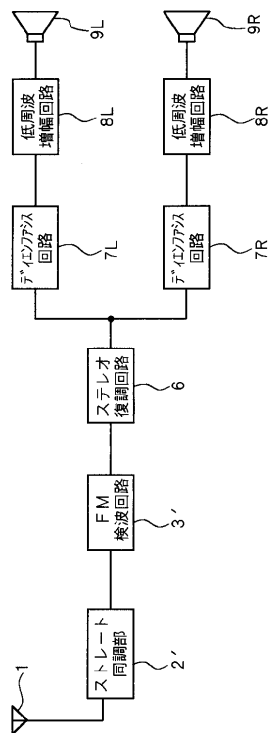
【図 6】



【図 7】



【図 8】



フロントページの続き

- (56)参考文献 特開昭53-041214(JP,A)
特開昭61-045624(JP,A)
特開平07-321575(JP,A)
特開平05-037406(JP,A)
特開平05-218894(JP,A)

- (58)調査した分野(Int.Cl.⁷, DB名)
H04B 1/16