

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4659472号  
(P4659472)

(45) 発行日 平成23年3月30日(2011.3.30)

(24) 登録日 平成23年1月7日(2011.1.7)

(51) Int. Cl.	F I
<b>HO2M 3/28 (2006.01)</b>	HO2M 3/28 G
<b>GO3G 15/20 (2006.01)</b>	HO2M 3/28 J
<b>GO3G 21/00 (2006.01)</b>	HO2M 3/28 U
<b>HO1G 9/26 (2006.01)</b>	GO3G 15/20 505
	GO3G 21/00 398
請求項の数 18 (全 25 頁) 最終頁に続く	

(21) 出願番号	特願2005-26574 (P2005-26574)	(73) 特許権者	000228578 日本ケミコン株式会社 東京都品川区大崎五丁目6番4号
(22) 出願日	平成17年2月2日(2005.2.2)	(73) 特許権者	000006747 株式会社リコー 東京都大田区中馬込1丁目3番6号
(65) 公開番号	特開2005-253291 (P2005-253291A)	(74) 代理人	100083725 弁理士 畝本 正一
(43) 公開日	平成17年9月15日(2005.9.15)	(72) 発明者	矢島 弘行 東京都青梅市東青梅1丁目167番地の1 日本ケミコン株式会社内
審査請求日	平成20年1月22日(2008.1.22)	(72) 発明者	寺島 彰 東京都青梅市東青梅1丁目167番地の1 日本ケミコン株式会社内
(31) 優先権主張番号	特願2004-27365 (P2004-27365)		
(32) 優先日	平成16年2月3日(2004.2.3)		
(33) 優先権主張国	日本国(JP)		
最終頁に続く			

(54) 【発明の名称】 キャパシタ装置、定着装置及び画像形成装置

(57) 【特許請求の範囲】

【請求項1】

直列に接続された複数のキャパシタを備え、各キャパシタを所定電圧に充電するキャパシタ装置であって、

直列化された複数のキャパシタの直列回路に電流を流す充電手段と、

前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段と、

このバイパス手段のバイパス動作から所定時間だけ遅延して前記バイパス手段がバイパス動作を開始したことを表す出力を発生させ、前記充電手段が前記キャパシタの前記直列回路に流す電流を低減させる出力手段と、

を備え、前記バイパス手段のバイパス動作に対して前記キャパシタの前記直列回路に流す電流の低減との間に所定の時間差を設定させたことを特徴とするキャパシタ装置。

【請求項2】

直列に接続された複数のキャパシタを備え、各キャパシタを所定電圧に充電するキャパシタ装置であって、

直列化された複数のキャパシタの直列回路に電流を流す充電手段と、

前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段とを備え、前記バイパス手段が、

前記キャパシタの充電電圧を検出する電圧検出手段と、

この電圧検出手段の検出出力を受け、前記充電電圧が前記所定電圧に到達したとき、前記キャパシタにバイパス路を形成する第1のスイッチング素子と、

この第1のスイッチング素子から所定時間だけ遅延してスイッチングし、前記第1のスイッチング素子が前記バイパス動作を開始したことを表す出力を発生する第2のスイッチング素子と、

を備えることにより、前記第2のスイッチング素子の前記出力により前記充電手段の前記電流を低減させる構成としたことを特徴とするキャパシタ装置。

【請求項3】

前記充電手段は、前記出力手段が前記電流の分流動作に応じて前記充電手段から前記キャパシタに流れる前記電流を減少させる制御手段を備える構成としたことを特徴とする請求項1又は2記載のキャパシタ装置。

10

【請求項4】

前記第2のスイッチング素子のスイッチング動作を前記充電手段に伝達するフォトカプラを備えた構成としたことを特徴とする請求項2記載のキャパシタ装置。

【請求項5】

前記第1のスイッチング素子を第1のトランジスタ、前記第2のスイッチング素子を第2のトランジスタで構成するとともに、前記電圧検出手段の検出出力により導通する前記第1のトランジスタに流れる電流により電圧を発生させる抵抗を備え、この抵抗に発生する前記電圧を前記第2のトランジスタのベース入力とすることにより、前記抵抗の値によって前記第2のトランジスタの導通を前記第1のトランジスタより遅延させる構成としたことを特徴とする請求項2記載のキャパシタ装置。

20

【請求項6】

トナー像を転写媒体に加熱によって定着させる定着装置であって、前記トナー像を加熱する加熱手段と、この加熱手段の給電部に電気エネルギーを供給するキャパシタ装置と、を備え、該キャパシタ装置が、直列に接続されて所定電圧に充電される複数のキャパシタと、前記キャパシタの直列回路に電流を流し、キャパシタを所定電圧に充電させる充電手段と、

前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段と、

30

このバイパス手段のバイパス動作から所定時間だけ遅延して前記バイパス手段がバイパス動作を開始したことを表す出力を発生させ、前記充電手段が前記キャパシタの前記直列回路に流す電流を低減させる出力手段と、

を備え、前記バイパス手段のバイパス動作に対して前記キャパシタの前記直列回路に流す電流の低減との間に所定の時間差を設定させた構成としたことを特徴とする定着装置。

【請求項7】

トナー像を転写媒体に加熱によって定着させる定着装置であって、前記トナー像を加熱する加熱手段と、この加熱手段の給電部に電気エネルギーを供給するキャパシタ装置と、を備え、該キャパシタ装置が、直列に接続されて所定電圧に充電される複数のキャパシタと、前記キャパシタの直列回路に電流を流し、キャパシタを所定電圧に充電させる充電手段と、

40

前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段とを備え、前記バイパス手段が、

前記キャパシタの充電電圧を検出する電圧検出手段と、

この電圧検出手段の検出出力を受け、前記充電電圧が前記所定電圧に到達したとき、前記キャパシタにバイパス路を形成する第1のスイッチング素子と、

50

この第1のスイッチング素子から所定時間だけ遅延してスイッチングし、前記第1のスイッチング素子が前記バイパス動作を開始したことを表す出力を発生する第2のスイッチング素子と、

を備えることにより、前記第2のスイッチング素子の前記出力により前記充電手段の前記電流を低減させる構成としたことを特徴とする定着装置。

【請求項8】

前記充電手段は、前記出力手段が前記電流の分流動作に応じて前記充電手段から前記キャパシタに流れる前記電流を減少させる制御手段を備える構成としたことを特徴とする請求項6又は7記載の定着装置。

【請求項9】

前記キャパシタ装置が、前記第2のスイッチング素子のスイッチング動作を前記充電手段に伝達するフォトカプラを備えた構成としたことを特徴とする請求項7記載の定着装置

10

【請求項10】

前記キャパシタ装置が、前記第1のスイッチング素子を第1のトランジスタ、前記第2のスイッチング素子を第2のトランジスタで構成するとともに、前記電圧検出手段の検出出力により導通する前記第1のトランジスタに流れる電流により電圧を発生させる抵抗を備え、この抵抗に発生する前記電圧を前記第2のトランジスタのベース入力とすることにより、前記抵抗の値によって前記第2のトランジスタの導通を前記第1のトランジスタより遅延させる構成としたことを特徴とする請求項7記載の定着装置。

20

【請求項11】

トナー像を転写媒体に電熱によって定着させる定着装置を備える画像形成装置であって、

前記定着装置の給電部にキャパシタ装置を備え、該キャパシタ装置が、直列に接続されて所定電圧に充電される複数のキャパシタと、前記キャパシタの直列回路に電流を流し、キャパシタを所定電圧に充電させる充電手段と、

前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段と、

このバイパス手段のバイパス動作から所定時間だけ遅延して前記バイパス手段がバイパス動作を開始したことを表す出力を発生させ、前記充電手段が前記キャパシタの前記直列回路に流す電流を低減させる出力手段と、

30

を備え、前記バイパス手段のバイパス動作に対して前記キャパシタの前記直列回路に流す電流の低減との間に所定の時間差を設定させた構成としたことを特徴とする画像形成装置。

【請求項12】

トナー像を転写媒体に電熱によって定着させる定着装置を備える画像形成装置であって、

前記定着装置の給電部にキャパシタ装置を備え、該キャパシタ装置が、直列に接続されて所定電圧に充電される複数のキャパシタと、前記キャパシタの直列回路に電流を流し、キャパシタを所定電圧に充電させる充電手段と、

40

前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段とを備え、前記バイパス手段が、

前記キャパシタの充電電圧を検出する電圧検出手段と、

この電圧検出手段の検出出力を受け、前記充電電圧が前記所定電圧に到達したとき、前記キャパシタにバイパス路を形成する第1のスイッチング素子と、

この第1のスイッチング素子から所定時間だけ遅延してスイッチングし、前記第1のスイッチング素子が前記バイパス動作を開始したことを表す出力を発生する第2のスイッチ

50

ング素子と、

を備えることにより、前記第2のスイッチング素子の前記出力により前記充電手段の前記電流を低減させる構成としたことを特徴とする画像形成装置。

【請求項13】

前記充電手段は、前記出力手段が前記電流の分流動作に応じて前記充電手段から前記キャパシタに流れる前記電流を減少させる制御手段を備える構成としたことを特徴とする請求項11又は12記載の画像形成装置。

【請求項14】

前記キャパシタ装置が、前記第2のスイッチング素子のスイッチング動作を前記充電手段に伝達するフォトカプラを備えた構成としたことを特徴とする請求項12記載の画像形成装置。

10

【請求項15】

前記キャパシタ装置が、前記第1のスイッチング素子を第1のトランジスタ、前記第2のスイッチング素子を第2のトランジスタで構成するとともに、前記電圧検出手段の検出出力により導通する前記第1のトランジスタに流れる電流により電圧を発生させる抵抗を備え、この抵抗に発生する前記電圧を前記第2のトランジスタのベース入力とすることにより、前記抵抗の値によって前記第2のトランジスタの導通を前記第1のトランジスタより遅延させる構成としたことを特徴とする請求項12記載の画像形成装置。

【請求項16】

前記キャパシタは、電気二重層コンデンサであることを特徴とする請求項1ないし5記載のキャパシタ装置。

20

【請求項17】

前記キャパシタは、電気二重層コンデンサであることを特徴とする請求項6ないし請求項10記載の定着装置。

【請求項18】

前記キャパシタは、電気二重層コンデンサであることを特徴とする請求項11ないし請求項15記載の画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

30

本発明は、複数の電気二重層コンデンサ等のキャパシタの充電に関し、特に、充電の効率化を実現したキャパシタ装置、該キャパシタ装置を備える定着装置及び画像形成装置に関する。

【背景技術】

【0002】

電気二重層コンデンサは、小型で大容量であるが、耐電圧が低いため、直列化して電気二重層コンデンサ装置とすることにより、高耐圧化を図っている。これは、電気二重層コンデンサ装置としての高耐圧化であって、直列化された各電気二重層コンデンサの耐圧が高まるわけではない。そのため、電気二重層コンデンサ装置を構成する各電気二重層コンデンサの充電電圧は、耐圧を超えないように制御し、その充電状況を監視することが必要である。

40

【0003】

このような電気二重層コンデンサ装置に関し、複数の電気二重層コンデンサを直列化した電気二重層コンデンサ装置には、各電気二重層コンデンサに並列に電流制御手段としてトランジスタが接続され、電気二重層コンデンサの充電電圧と基準電圧とを比較し、その差電圧に応じてトランジスタに流れる電流を制御することにより、各電気二重層コンデンサの充電電圧を平衡させるものがある（例えば、特許文献1）。

【特許文献1】実用新案登録第2575358号公報

【発明の開示】

【発明が解決しようとする課題】

50

## 【 0 0 0 4 】

ところで、このような電気二重層コンデンサ装置では、漏れ電流の減少による消費電力を抑制しているにすぎない。電気二重層コンデンサの充電を一定電流で行う場合、電気二重層コンデンサに対する供給電力は電圧と電流の積で与えられることから、充電初期では供給電力が小さく、充電末期では電圧に比例して大きくなる傾向がある。このような充電を100Vの商用交流電源を用いて行う場合には、電気二重層コンデンサの充電電圧が高くなると、充電のための供給電力に不足が生じ、満充電を行い得ないという不都合が生じることになる。換言すれば、充電電圧が低い場合にも充電手段側から最大電力を電気二重層コンデンサに供給することは電力消費に無駄を生じ、効率的でない。斯かる課題について、上記特許文献1に開示も示唆もされておらず、それを解決する手段も開示されていない。

10

## 【 0 0 0 5 】

そこで、本発明は、直列化された複数のキャパシタの充電について、充電効率を高めたキャパシタ装置を提供することを目的とする。

## 【 0 0 0 6 】

また、本発明は、前記キャパシタ装置を備える定着装置及び画像形成装置を提供することを目的とする。

## 【課題を解決するための手段】

## 【 0 0 0 7 】

上記目的を達成するため、本発明のキャパシタ装置は、直列に接続された複数のキャパシタを備え、各キャパシタを所定電圧に充電するキャパシタ装置であって、直列化された複数のキャパシタの直列回路に電流を流す充電手段と、前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段と、このバイパス手段のバイパス動作から所定時間だけ遅延して前記バイパス手段がバイパス動作を開始したことを表す出力を発生させ、前記充電手段が前記キャパシタの前記直列回路に流す電流を低減させる出力手段とを備え、前記バイパス手段のバイパス動作に対して前記キャパシタの前記直列回路に流す電流の低減との間に所定の時間差を設定させた構成である。

20

## 【 0 0 0 8 】

斯かる構成とすれば、バイパス手段がバイパス動作に移行すると、このバイパス動作によりキャパシタの電流がバイパス手段側に分流され、キャパシタの充電が緩慢になる。バイパス手段がバイパス動作を開始したとき、これを契機としてキャパシタの充電を停止させると、充電が不十分になるおそれがある。そこで、この発明では、バイパス動作に連動し、そのバイパス動作の開始から所定時間遅延してバイパス動作を開始した旨の出力を発生させ、この出力に連動してキャパシタの電流の低減をさせている。即ち、バイパス動作に対してキャパシタの電流の低減までの間に時間差を設定することで充電停止を遅延させ、充電の持続を可能にし、十分な充電を得ている。

30

## 【 0 0 0 9 】

上記目的を達成するため、本発明のキャパシタ装置は、直列に接続された複数のキャパシタを備え、各キャパシタを所定電圧に充電するキャパシタ装置であって、直列化された複数のキャパシタの直列回路に電流を流す充電手段と、前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段とを備え、前記バイパス手段が、前記キャパシタの充電電圧を検出する電圧検出手段と、この電圧検出手段の検出出力を受け、前記充電電圧が前記所定電圧に到達したとき、前記キャパシタにバイパス路を形成する第1のスイッチング素子と、この第1のスイッチング素子から所定時間だけ遅延してスイッチングし、前記第1のスイッチング素子が前記バイパス動作を開始したことを表す出力を発生する第2のスイッチング素子とを備えることにより、前記第2のスイッチング素子の前記出力により前記充電手段の前記電流を低減させる構成としてもよい。

40

## 【 0 0 1 0 】

50

上記目的を達成するためには、前記充電手段は、前記出力手段が前記電流の分流動作に応じて前記充電手段から前記キャパシタに流れる前記電流を減少させる制御手段を備える構成としてもよい。

【0011】

上記目的を達成するためには、前記第2のスイッチング素子のスイッチング動作を前記充電手段に伝達するフォトカプラを備えた構成としてもよい。斯かる構成とすれば、バイパス手段と充電手段との間をフォトカプラで絶縁することができ、スイッチング動作によるノイズ等の影響を回避できる。

【0012】

上記目的を達成するためには、前記第1のスイッチング素子を第1のトランジスタ、前記第2のスイッチング素子を第2のトランジスタで構成するとともに、前記電圧検出手段の検出出力により導通する前記第1のトランジスタに流れる電流により電圧を発生させる抵抗を備え、この抵抗に発生する前記電圧を前記第2のトランジスタのベース入力とすることにより、前記抵抗の値によって前記第2のトランジスタの導通を前記第1のトランジスタより遅延させる構成としてもよい。

【0013】

上記目的を達成するため、本発明の定着装置は、トナー像を転写媒体に加熱によって定着させる定着装置であって、前記トナー像を加熱する加熱手段と、この加熱手段の給電部に電気エネルギーを供給するキャパシタ装置とを備え、該キャパシタ装置が、直列に接続されて所定電圧に充電される複数のキャパシタと、前記キャパシタの直列回路に電流を流し、キャパシタを所定電圧に充電させる充電手段と、前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段と、このバイパス手段のバイパス動作から所定時間だけ遅延して前記バイパス手段がバイパス動作を開始したことを表す出力を発生させ、前記充電手段が前記キャパシタの前記直列回路に流す電流を低減させる出力手段とを備え、前記バイパス手段のバイパス動作に対して前記キャパシタの前記直列回路に流す電流の低減との間に所定の時間差を設定させた構成である。

【0014】

上記目的を達成するため、本発明の定着装置は、トナー像を転写媒体に加熱によって定着させる定着装置であって、前記トナー像を加熱する加熱手段と、この加熱手段の給電部に電気エネルギーを供給するキャパシタ装置とを備え、該キャパシタ装置が、直列に接続されて所定電圧に充電される複数のキャパシタと、前記キャパシタの直列回路に電流を流し、キャパシタを所定電圧に充電させる充電手段と、前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段とを備え、前記バイパス手段が、前記キャパシタの充電電圧を検出する電圧検出手段と、この電圧検出手段の検出出力を受け、前記充電電圧が前記所定電圧に到達したとき、前記キャパシタにバイパス路を形成する第1のスイッチング素子と、この第1のスイッチング素子から所定時間だけ遅延してスイッチングし、前記第1のスイッチング素子が前記バイパス動作を開始したことを表す出力を発生する第2のスイッチング素子とを備えることにより、前記第2のスイッチング素子の前記出力により前記充電手段の前記電流を低減させる構成としてもよい。

【0015】

上記目的を達成するためには、本発明の定着装置において、前記充電手段は、前記出力手段が前記電流の分流動作に応じて前記充電手段から前記キャパシタに流れる前記電流を減少させる制御手段を備える構成としてもよい。

【0016】

上記目的を達成するためには、本発明の定着装置において、前記キャパシタ装置が、前記第2のスイッチング素子のスイッチング動作を前記充電手段に伝達するフォトカプラを備えた構成としてもよい。

【0017】

10

20

30

40

50

上記目的を達成するためには、本発明の定着装置において、前記キャパシタ装置が、前記第1のスイッチング素子を第1のトランジスタ、前記第2のスイッチング素子を第2のトランジスタで構成するとともに、前記電圧検出手段の検出出力により導通する前記第1のトランジスタに流れる電流により電圧を発生させる抵抗を備え、この抵抗に発生する前記電圧を前記第2のトランジスタのベース入力とすることにより、前記抵抗の値によって前記第2のトランジスタの導通を前記第1のトランジスタより遅延させる構成としてもよい。

【0018】

上記目的を達成するため、本発明の画像形成装置は、トナー像を転写媒体に電熱によって定着させる定着装置を備える画像形成装置であって、前記定着装置の給電部にキャパシタ装置を備え、該キャパシタ装置が、直列に接続されて所定電圧に充電される複数のキャパシタと、前記キャパシタの直列回路に電流を流し、キャパシタを所定電圧に充電させる充電手段と、前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段と、このバイパス手段のバイパス動作から所定時間だけ遅延して前記バイパス手段がバイパス動作を開始したことを表す出力を発生させ、前記充電手段が前記キャパシタの前記直列回路に流す電流を低減させる出力手段とを備え、前記バイパス手段のバイパス動作に対して前記キャパシタの前記直列回路に流す電流の低減との間に所定の時間差を設定させた構成である。

【0019】

上記目的を達成するため、本発明の画像形成装置は、トナー像を転写媒体に電熱によって定着させる定着装置を備える画像形成装置であって、前記定着装置の給電部にキャパシタ装置を備え、該キャパシタ装置が、直列に接続されて所定電圧に充電される複数のキャパシタと、前記キャパシタの直列回路に電流を流し、キャパシタを所定電圧に充電させる充電手段と、前記キャパシタに個別に並列に接続されて前記キャパシタが基準電圧に到達したとき、対応するキャパシタの前記電流を分流させるバイパス手段とを備え、前記バイパス手段が、前記キャパシタの充電電圧を検出する電圧検出手段と、この電圧検出手段の検出出力を受け、前記充電電圧が前記所定電圧に到達したとき、前記キャパシタにバイパス路を形成する第1のスイッチング素子と、この第1のスイッチング素子から所定時間だけ遅延してスイッチングし、前記第1のスイッチング素子が前記バイパス動作を開始したことを表す出力を発生する第2のスイッチング素子とを備えることにより、前記第2のスイッチング素子の前記出力により前記充電手段の前記電流を低減させる構成としてもよい。

【0020】

上記目的を達成するためには、本発明の画像形成装置において、前記充電手段は、前記出力手段が前記電流の分流動作に応じて前記充電手段から前記キャパシタに流れる前記電流を減少させる制御手段を備える構成としてもよい。

【0021】

上記目的を達成するためには、本発明の画像形成装置において、前記キャパシタ装置が、前記第2のスイッチング素子のスイッチング動作を前記充電手段に伝達するフォトカプラを備えた構成としてもよい。

【0022】

上記目的を達成するためには、本発明の画像形成装置において、前記キャパシタ装置が、前記第1のスイッチング素子を第1のトランジスタ、前記第2のスイッチング素子を第2のトランジスタで構成するとともに、前記電圧検出手段の検出出力により導通する前記第1のトランジスタに流れる電流により電圧を発生させる抵抗を備え、この抵抗に発生する前記電圧を前記第2のトランジスタのベース入力とすることにより、前記抵抗の値によって前記第2のトランジスタの導通を前記第1のトランジスタより遅延させる構成としてもよい。

【0023】

このように、本発明の定着装置及び画像形成装置は、既述のキャパシタ装置を備える構

10

20

30

40

50

成である。定着装置及び画像形成装置は、複写機、ファクシミリ装置、プリンタ装置等の電子情報からなる画像情報を紙等の提示媒体に記録等の提示を行う手段であり、キャパシタ装置は、その駆動電源の一部として用いられる。既述のキャパシタ装置をその駆動電源の一部として用いれば、既述の充電の効率化が画像形成装置の省電力化、効率化に寄与することになる。

【0024】

上記目的を達成するため、本発明のキャパシタ装置、定着装置及び画像形成装置において、前記キャパシタは、電気二重層コンデンサで構成することができる。

【発明の効果】

【0025】

以上説明したように、本発明によれば、次のような効果が得られる。

【0026】

(1) 直列に接続された複数のキャパシタの充電に際し、各キャパシタの充電電圧が所定電圧に到達したとき、バイパス手段のバイパス動作を開始し、このバイパス動作から所定時間だけ遅延してキャパシタの電流を低減させるので、キャパシタの充電を高め、高効率化を図ることができる。

【0027】

(2) バイパス動作からキャパシタの電流低減までの遅延時間内の充電の推移は、その遅延時間とキャパシタに流れる電流とによって決定されるので、キャパシタの充電の目標電圧を時間の調整により決定することができる。

【0028】

(3) 第1のスイッチング素子を第1のトランジスタ、第2のスイッチング素子を第2のトランジスタで構成するとともに、電圧検出手段の検出出力により導通する第1のトランジスタに流れる電流により電圧を発生させる抵抗を備え、この抵抗に発生する電圧を第2のトランジスタのベース入力とすることにより、抵抗の値によって第2のトランジスタの導通を第1のトランジスタより遅延させる構成とすれば、抵抗の値と電流との積で、第2のトランジスタのベースに加えられる電圧を調整できるので、既述の遅延時間を容易に調整することができる。

【0029】

(4) 斯かるキャパシタ装置が用いられた定着装置又は画像形成装置によれば、既述の効果に加え、画像形成等における省電力化を図ることができる。

【発明を実施するための最良の形態】

【0030】

(第1の実施形態)

本発明の第1の実施形態について、図1を参照して説明する。図1は、本発明の第1の実施形態に係る電気二重層コンデンサ装置を示している。

【0031】

キャパシタ装置として例えば、電気二重層コンデンサ装置2は、複写機、ファクシミリ装置、プリンタ装置等の電子情報からなる画像情報を紙等の提示媒体に記録等の提示を行う画像形成装置等の各種の負荷に直流電力を供給する直流電源装置として使用され、同一又は近似の静電容量を持つキャパシタとして複数の電気二重層コンデンサ401、402・・・40Nを備えている。この場合、電気二重層コンデンサ401～40Nは直列回路を構成しており、直列回路の電気二重層コンデンサ401～40Nを総称する場合、以下、コンデンサ回路4と言う。コンデンサ回路4を構成する電気二重層コンデンサ401～40Nの個数を例えば、18個、各定格電圧を2.5〔V〕とすれば、コンデンサ回路4の充電電圧(出力電圧) $V_{DC}$ は45〔V〕となる。

【0032】

このコンデンサ回路4には給電手段として充電回路6が接続され、この充電回路6は、交流電源8を受けて交直変換により直流出力として、コンデンサ回路4の電気二重層コンデンサ401～40Nを充電する。この充電回路6は、電気二重層コンデンサ401～4

10

20

30

40

50

0 Nが個別に所定電圧に充電されること、電気二重層コンデンサ401～40Nからなるコンデンサ回路4が所定電圧に充電されることに対応し、コンデンサ回路4に流れる電流を段階的又は緩やかに減少させながら充電を行い、各電気二重層コンデンサ401～40Nの各充電電圧を目標値に到達させる構成である。

【0033】

また、コンデンサ回路4の各電気二重層コンデンサ401～40Nには、各充電電圧を所定電圧に到達させるために充電回路6からの電流を分流させるバイパス手段としてバランス回路101、102・・・10Nが並列に接続されている。各バランス回路101～10Nは、対応する各電気二重層コンデンサ401～40Nの充電電圧が所定電圧に到達したとき、バイパス動作を開始し、電気二重層コンデンサ401～40Nに供給される電流をバランス回路101～10N側に分流させる。

10

【0034】

各バランス回路101～10Nには出力手段として第1のフォトカプラ121、122・・・12N、第2のフォトカプラ141、142・・・14Nが個別に設置されており、フォトカプラ121～12Nには発光素子として発光ダイオード161、162・・・16N、受光素子として受光トランジスタ181、182・・・18N、フォトカプラ141～14Nには発光素子として発光ダイオード201、202・・・20N、受光素子として受光トランジスタ221、222・・・22Nがそれぞれ設置されている。各バランス回路101～10Nにおいて、発光ダイオード161～16N、201～20Nは並列に接続されており、各バランス回路101～10Nのバイパス動作時にその動作電流により発光し、この発光出力がバイパス動作の開始を表す。また、各受光トランジスタ181～18Nは並列化されて充電回路6に接続されており、バランス回路101～10N中の何れか1つがバイパス動作を開始すれば、対応する受光トランジスタ181～18Nの何れかが導通してバイパス動作の開始を表し、これが動作情報として充電回路6に加えられる。また、各受光トランジスタ221～22Nは直列化されて充電回路6に接続されており、バランス回路101～10Nの全てがバイパス動作をすれば、受光トランジスタ221～22Nの全てが導通して充電終了を表すので、これが動作情報として充電回路6に加えられる。このように、フォトカプラ121～12Nとフォトカプラ141～14Nとを別個に設けて並列化、直列化することにより、各バランス回路101～10Nのバイパス動作について、何れか1つの動作か全部の動作かを表す動作情報が個別に取り出される。

20

30

【0035】

斯かる構成によれば、充電回路6から電流として例えば、定電流をコンデンサ回路4に流し、各電気二重層コンデンサ401～40Nを充電させることができる。各電気二重層コンデンサ401～40Nの充電電圧はバランス回路101～10Nに個別に加えられ、各バランス回路101～10Nに設定された所定電圧に到達したとき、各バランス回路101～10Nにより、各電気二重層コンデンサ401～40Nに個別にバイパス路を構成することができる。

【0036】

そして、各バランス回路101～10Nにバイパス動作が生じたとき、その動作を表す出力としてフォトカプラ121～12Nの発光ダイオード161～16N、フォトカプラ141～14Nの発光ダイオード201～20Nを個別に発光させることができる。対応する受光トランジスタ181～18N、221～22Nが導通し、これらの動作により、充電回路6にはバランス回路101～10Nの個別のバイパス動作情報（電気二重層コンデンサ401～40Nが個別に所定電圧に到達する情報）、全てのバランス回路101～10Nがバイパス動作に移行したバイパス動作情報（全ての電気二重層コンデンサ401～40Nが所定電圧に到達する情報）が充電回路6に加えられる。

40

【0037】

充電回路6により充電初期では例えば、定電流をコンデンサ回路4に流し、これらの情報を得ることにより、バランス回路101～10Nのバイパス動作に連動してコンデンサ

50

回路 4 に流す電流を段階的又は緩やかに減少させ、全てのバランス回路 101 ~ 10N がバイパス動作に移行したとき、最低電流に移行させ、各電気二重層コンデンサ 401 ~ 40N を目標値である充電電圧に到達させることができる。このような充電形態とすれば、過剰な電流を抑えて電力消費を低減でき、高効率の充電が行える。

【0038】

次に、充電回路 6 について、図 2 を参照して説明する。図 2 は、充電回路 6 の構成例を示している。

【0039】

この充電回路 6 は、コンデンサ回路 4 に対する充電のための給電手段であって、交流電源 8 の交流入力を整流、平滑することにより、直流出力として一定の直流電圧 ( $V_{DC}$ ) を上限電圧として発生するとともに、制御によって定電流出力又は定電力出力を選択的に切り換えられるように構成されている。

【0040】

この充電回路 6 には、交流電源 8 からの交流入力を整流する整流回路 24 が設置され、この整流回路 24 は、4 本のダイオード 26a、26b、26c、26d のダイオードブリッジからなる全波整流回路で構成されている。この整流回路 24 の出力側には平滑回路としてコンデンサ 28 が接続され、整流出力のリプル成分等の変動成分が除去される。この整流回路 24 の直流出力側には、コンデンサ 28 と並列にトランス 30 の一次コイル 30P、スイッチング素子として電界効果トランジスタ (FET) 32 及び電流検出回路 34 が接続されている。電流検出回路 34 の検出出力は制御部 36 に加えられている。この制御部 36 は、充電回路 6 に定電流出力を発生するとともに、充電のための出力形態の変更、即ち、定電流出力を漸減させて発生させる制御手段を構成している。この制御部 36 の制御出力がトランジスタ 32 のゲートに加えられている。斯かる構成により、チョッパ回路とともに PWM (Pulse Width Modulation) 回路 38 が構成され、トランジスタ 32 の発振により、トランス 30 の一次コイル 30P にはスイッチング電流が流れる。この一次側のスイッチング電流により、トランス 30 の二次コイル 30S にスイッチング電圧が誘起する。また、制御部 36 のスイッチング制御による例えば、一定のスイッチング周波数におけるトランジスタ 32 の導通期間の増減により、出力制御が行われている。

【0041】

トランス 30 の二次コイル 30S には整流回路 40 としてダイオード 42、44 が接続され、スイッチング電圧はこの整流回路 40 で整流され、チョークコイル 46 及びコンデンサ 48 でその変動成分が除去され、直流出力に変換される。一定の出力電圧  $V_{DC}$  からなる直流出力は、ダイオード 50 を介してコンデンサ回路 4 に加えられ、電気二重層コンデンサ 401 ~ 401N の充電に供される。

【0042】

この充電回路 6 の出力電圧、即ち、コンデンサ回路 4 の端子間電圧  $V_{DC}$  (図 1) は電圧監視手段である第 1 の比較器 54 により監視され、電圧源 56 で設定された基準電圧  $V_{REF}$  との比較により、端子間電圧  $V_{DC}$  の増減、その推移は基準電圧  $V_{REF}$  との差電圧  $V$  として比較器 54 から取り出され、制御情報の 1 つである電圧情報が制御部 36 に加えられている。

【0043】

また、コンデンサ回路 4 側に流れる電流を検出する手段として充電回路 6 の基準電位側回路には電流検出抵抗として抵抗 58 が接続され、この抵抗 58 には電流が電圧に変換されて取り出され、第 2 の比較器 60 によって検出され、この比較器 60 から制御情報の 1 つである電流情報が制御部 36 に加えられている。

【0044】

この場合、制御部 36 には他の制御情報として、制御入力端子 62、64 に既述した受光トランジスタ 181 ~ 18N からのバイパス動作を表す導通情報、制御入力端子 66、68 に既述した受光トランジスタ 221 ~ 22N からのバイパス動作を表す導通情報が加えられている。

10

20

30

40

50

## 【 0 0 4 5 】

斯かる構成とすれば、コンデンサ回路 4 に定電流を流して各電気二重層コンデンサ 4 0 1 ~ 4 0 N を充電し、端子間電圧  $V_{DC}$  の推移が比較器 5 4 により監視され、電圧情報が比較器 5 4 から制御部 3 6 に加えられる。また、コンデンサ回路 4 に充電回路 6 を通して流れる電流  $I$  は、抵抗 5 8 の電圧降下として検出され、比較器 6 0 から電流情報が制御部 3 6 に加えられる。この結果、制御部 3 6 は、充電初期においては充電回路 6 に定電流（最大電流）を発生させて電気二重層コンデンサ 4 0 1 ~ 4 0 N を充電し、その充電の推移に従い、バランス回路 1 0 1 ~ 1 0 N が順次にバイパス動作に移行することに連動し、コンデンサ回路 4 に流す電流を段階的に減少させ、バランス回路 1 0 1 ~ 1 0 N の全てがバイパス動作に移行したとき、最低電流に維持して充電を行い、各電気二重層コンデンサ 4 0 1 ~ 4 0 N の充電電圧を目標値に到達させる。

10

## 【 0 0 4 6 】

この場合、制御部 3 6 によるトランジスタ 3 2 の制御では、トランジスタ 3 2 のスイッチング周波数の導通期間が調整されるので、パルス幅制御により、直列出力側の定電流出力の発生とともに、出力電流の段階的な低減を行える。この電流の低減制御は、バランス回路 1 0 1 ~ 1 0 N がバイパス動作に移行することを契機として連続的に出力電流を低減するようにしてもよい。

## 【 0 0 4 7 】

次に、各バランス回路 1 0 1 ~ 1 0 N について、図 3 を参照して説明する。図 3 は、バランス回路 1 0 1 ~ 1 0 N の構成例を示している。

20

## 【 0 0 4 8 】

バイパス手段としてのバランス回路 1 0 1 ~ 1 0 N は、電気二重層コンデンサ 4 0 1 ~ 4 0 N に個別に接続され、電気二重層コンデンサ 4 0 1 ~ 4 0 N の各充電電圧を検出する機能と、充電電圧が所定電圧に到達した後は、所定電圧に到達した電気二重層コンデンサ 4 0 1 ~ 4 0 N に加えられる電流を分流させるバイパス機能を備えるとともに、バイパス手段の動作開始を表す出力手段として出力回路 7 0 を備えている。この出力回路 7 0 は、バイパス動作から所定時間だけ遅延してバイパス動作の開始を表す出力を発生する。

## 【 0 0 4 9 】

各バランス回路 1 0 1 ~ 1 0 N には、電気二重層コンデンサ 4 0 1 ~ 4 0 N のバイパス手段としてバイパス回路 7 2 が設置されており、このバイパス回路 7 2 は、第 1 のスイッチング素子としてトランジスタ 7 4 と、抵抗回路 7 6 として並列化された抵抗 7 6 A、7 6 B との直列回路で構成されている。これら抵抗 7 6 A、7 6 B の各抵抗値を  $R_{76A}$ 、 $R_{76B}$  とすると、抵抗回路 7 6 の抵抗値  $R_S$  は、

30

$$R_S = R_{76A} \cdot R_{76B} / (R_{76A} + R_{76B}) = R / 2 \quad \dots (1)$$

となるから、抵抗 7 6 A、7 6 B の抵抗値  $R_{76A}$ 、 $R_{76B} = R$  とすると、 $R_S = R / 2$  となり、抵抗回路 7 6 の抵抗素子の並列個数  $N$  に応じて段階的に減少し、所望の抵抗値を設定することができる。抵抗回路 7 6 は、可変抵抗で構成すれば、連続的に抵抗値を変化させ、その値を設定することができる。従って、トランジスタ 7 4 に流れる電流を  $I_B$  とすると、抵抗回路 7 6 に発生する電圧  $V_R$  は、式 (1) を参照すれば、

$$V_R = I_B \cdot R_S = I_B \cdot R_{76A} \cdot R_{76B} / (R_{76A} + R_{76B}) = I_B \cdot R / 2 \quad \dots (2)$$

40

となり、電流  $I_B$  と抵抗値  $R_S$  との積で与えられ、抵抗値  $R_S$  又は電流  $I_B$  に比例して増加することになる。電流  $I_B$  の推移を同一とすれば、単位時間当たりの電圧  $V_R$  の増加は、抵抗値  $R_S$  によって加減することができる。

## 【 0 0 5 0 】

そして、トランジスタ 7 4 のベースには抵抗 7 8 を介して電気二重層コンデンサ 4 0 1 ~ 4 0 N の充電電圧が加えられており、また、トランジスタ 7 4 を駆動する駆動手段としてドライブ回路 8 0 が設置され、このドライブ回路 8 0 は、後述のシャントレギュレータ等で構成され、電気二重層コンデンサ 4 0 1 ~ 4 0 N の充電電圧が所定電圧に到達した場合に導通し、トランジスタ 7 4 にベース電流を流す構成である。そこで、電気二重層コン

50

デンサ 401 ~ 40N には充電電圧の電圧検出手段として抵抗 81、82 からなる分圧回路が接続され、電気二重層コンデンサ 401 ~ 40N の充電電圧が抵抗 81、82 の抵抗比により取り出され、ドライブ回路 80 に加えられている。

【0051】

斯かる構成では、ドライブ回路 80 が導通状態に移行する前では、トランジスタ 74 は、そのベースが高レベルに維持されて遮断状態であるから、電気二重層コンデンサ 401 ~ 40N の充電が維持される。この充電電圧が所定電圧を超えると、ドライブ回路 80 が導通状態となり、抵抗 78 を通してドライブ回路 80 に電流が流れる。このとき、トランジスタ 74 のベース電流がドライブ回路 80 に引き込まれ、トランジスタ 74 が導通する。この導通の結果、バイパス回路 72 のバイパス動作が開始され、電気二重層コンデンサ 401 ~ 40N に流れていた充電電流が主としてバイパス回路 72 に流れ、電気二重層コンデンサ 401 ~ 40N の充電電流が抑制される。

10

【0052】

そして、出力回路 70 には、既述の充電電圧、充電電流の推移を検出する手段として、バイパス回路 72 のバイパス動作の開始を検出して導通するスイッチ回路 84 が設置されている。このスイッチ回路 84 は、第 2 のスイッチング素子としてトランジスタ 86 とともに、抵抗 88、90、92 で構成されており、トランジスタ 86 のベースには抵抗回路 76 に発生する電圧  $V_R$  が抵抗 90 を介して加えられている。即ち、トランジスタ 86 のスイッチングは、そのベースに加えられる電圧  $V_R$  の推移に依存することになる。

20

【0053】

このスイッチ回路 84 と電気二重層コンデンサ 401 ~ 40N のアノード側回路との間には、フォトカプラ 121 ~ 12N の発光ダイオード 161 ~ 16N が抵抗 94 を介して接続され、フォトカプラ 141 ~ 14N の発光ダイオード 201 ~ 20N が抵抗 96 を介して接続されている。

【0054】

また、このバランス回路 101 ~ 10N のドライブ回路 80 について、図 4 を参照して説明する。図 4 は、その一例として、ドライブ回路 80 に用いられるシャントレギュレータ回路を示している。

【0055】

このシャントレギュレータ回路 300 は、電圧検出手段としての電圧比較器 302、トランジスタ 304 及び基準電圧源 306 で構成され、電圧比較器 302 の正相入力端子にレファレンス (REFERENCE) 端子 308、トランジスタ 304 のコネクタ側にカソード (CATHODE) 端子 310、トランジスタ 304 のエミッタ側にアノード (ANODE) 端子 312 を備えた構成である。斯かる構成によれば、抵抗 81、82 (図 3) の分圧点から電気二重層コンデンサ 401 ~ 40N の充電電圧が分圧されてレファレンス端子 308 に加えられ、その電圧値が基準電圧源 306 の基準電圧値  $V_{ref}$  を超えると、電圧比較器 302 に出力が発生してトランジスタ 304 を導通させる。電圧比較器 302 の出力は電圧比較器 302 の正相入力端子及び逆相入力端子の入力差電圧に応じた値となり、トランジスタ 304 には、その出力値に応じた電流が流れる。この結果、トランジスタ 74 (図 3) のベース電流がトランジスタ 304 に引き込まれ、そのベース電流値は電圧比較器 302 の出力、即ち、電圧比較器 302 の正相入力端子及び逆相入力端子の入力差電圧に依存する。

30

40

【0056】

そこで、電気二重層コンデンサ 401 ~ 40N の充電電圧の基準電圧を  $V_S$  とすると、この基準電圧  $V_S$  とドライブ回路 80 が導通する基準電圧  $V_{ref}$  との関係は、抵抗 81、82 の抵抗値を  $R_{81}$ 、 $R_{82}$  とすると、

$$V_{ref} = V_S \cdot R_{82} / (R_{81} + R_{82}) \quad \dots (3)$$

に設定される。即ち、このドライブ回路 80 を用いれば、電気二重層コンデンサ 401 ~ 40N の充電電圧が基準電圧  $V_S$  に到達したとき、抵抗 81、82 の分圧点に発生する電圧が基準電圧  $V_{ref}$  以上となり、トランジスタ 74 を導通させることができる。

50

## 【 0 0 5 7 】

斯かる構成によれば、バイパス回路 7 2 のバイパス動作を開始すると、トランジスタ 7 4 を通じてトランジスタ 8 6 の導通条件が成立する。トランジスタ 7 4 が導通すると、バイパス電流  $I_B$  が流れる。このバイパス電流  $I_B$  が、式 ( 2 ) で示したように、抵抗回路 7 6 に電圧  $V_R$  を発生させる。この電圧  $V_R$  が所定のレベル、即ち、トランジスタ 8 6 を導通させるに必要なレベルに到達したとき、トランジスタ 8 6 が導通する。即ち、トランジスタ 7 4 の導通開始点 (  $t_1$  ) から、トランジスタ 8 6 の導通開始点 (  $t_2$  ) までには所定の遅延時間  $T$  ( =  $t_2 - t_1$  ) が存在している。

## 【 0 0 5 8 】

次に、バランス回路 1 0 1 ~ 1 0 N の動作を図 5 を参照して説明する。図 5 はその動作波形等を示しており、( A ) は充電電圧の推移、( B ) はトランジスタ 7 4 のスイッチング動作、( C ) はバイパス電流の推移、( D ) はトランジスタ 8 6 のスイッチング動作、( E ) は充電電流の推移を示している。

10

## 【 0 0 5 9 】

充電開始により、電気二重層コンデンサ 4 0 1 ~ 4 0 N に対し、充電回路 6 から定電流 { 図 5 の ( E ) } が流れる。この結果、図 5 の ( A ) に示すように、電気二重層コンデンサ 4 0 1 ~ 4 0 N の充電電圧が上昇する。その充電電圧が基準電圧  $V_S$  (  $V_{ref}$  ) に到達すると、既述したように、ドライブ回路 8 0 が導通し、図 5 の ( B ) に示すように、トランジスタ 7 4 が時点  $t_1$  で導通し、バイパス動作を開始する。即ち、電気二重層コンデンサ 4 0 1 ~ 4 0 N に流れている電流はトランジスタ 7 4 の導通によりバイパス回路 7 2 に流れ、これがバイパス電流  $I_B$  である。このバイパス電流  $I_B$  は、図 5 の ( C ) に示すように、時点  $t_1$  から増加し、所定値として例えば、2 [ A ] 程度まで増加する。この結果、電気二重層コンデンサ 4 0 1 ~ 4 0 N の充電電流は、図 5 の ( E ) に示すように、時点  $t_1$  からバイパス電流  $I_B$  の増加に応じて減少することになる。

20

## 【 0 0 6 0 】

このバイパス電流  $I_B$  が所定値まで増加し、抵抗回路 7 6 の抵抗値  $R_S$  との積で与えられる電圧  $V_R$  が所定値  $V_B$  に到達すると、その時点  $t_2$  でトランジスタ 8 6 が導通し { 図 5 の ( D ) }、この結果、発光ダイオード 1 6 1 ~ 1 6 N 又は 2 0 1 ~ 2 0 N が発光し、受光トランジスタ 1 8 1 ~ 1 8 N 又は 2 2 1 ~ 2 2 N が導通する。これにより既述の充電回路 6 ( 図 1 ) 又はその制御部 3 6 ( 図 2 ) に報知される。この報知に基づき、充電回路 6 では、その充電電流の段階的な減少等の制御が行われる。

30

## 【 0 0 6 1 】

従って、電気二重層コンデンサ 4 0 1 ~ 4 0 N の充電電圧が所定電圧に到達したとき、即ち、バイパス回路 7 2 のバイパス動作に応動し、そのバイパス動作の開始 (  $t_1$  ) から所定時間  $T$  だけ遅延した後、受光トランジスタ 1 8 1 ~ 1 8 N 又は 2 2 1 ~ 2 2 N が導通する。この場合、この遅延時間  $T$  は、抵抗回路 7 6 の抵抗値  $R_S$  によって任意に設定することができ、抵抗 7 6 A、7 6 B の抵抗値やその設置個数によって所望の値に設定することができる。

## 【 0 0 6 2 】

以上述べたバランス回路 1 0 1 ~ 1 0 N を用いた電気二重層コンデンサ装置 2 ( 図 1 ) における電気二重層コンデンサの充電制御について、図 6 及び図 7 を参照して説明する。図 6 は、充電方法又は充電制御プログラムを示すフローチャート、図 7 は、電気二重層コンデンサの充電における電圧及び電流の推移を示す図である。

40

## 【 0 0 6 3 】

説明を容易にするため、各電気二重層コンデンサ 4 0 1 ~ 4 0 N の未充電状態を想定すると、充電回路 6 からコンデンサ回路 4 に定電流として最大電流  $I_{max}$  を流し ( ステップ S 1 )、充電を行う。この充電により電気二重層コンデンサ 4 0 1 ~ 4 0 N の何れかの充電電圧が所定電圧に到達し、対応するバランス回路 1 0 1 ~ 1 0 N の何れかがバイパス動作に入ると ( ステップ S 2 )、現在の最大電流  $I_{max}$  から所定電流  $I$  だけ低減させ ( ステップ S 3 )、電流 (  $I_{max} - I$  ) で充電を継続する。各バランス回路 1 0 1 ~ 1 0 N

50

のバイパス動作は既述の通りである。

【 0 0 6 4 】

そして、充電回路 6 からコンデンサ回路 4 に流れる電流が最低電流  $I_{min}$  に到達したか否かを判定し（ステップ S 4）、ステップ S 1～ステップ S 3 の処理を繰り返す。この結果、充電回路 6 からコンデンサ回路 4 に流れる電流は、バランス回路 1 0 1～1 0 N がバイパス動作に移行した数を N とすれば、電流（ $I_{max} - I \times N$ ）となり、その N に比例して段階的に減少することになる。この減少の結果、コンデンサ回路 4 に流れる電流が最低電流  $I_{min}$  に到達すると（ステップ S 4）、最低電流  $I_{min}$  に維持して（ステップ S 5）充電電圧を監視しながら充電を継続する。この結果、コンデンサ回路 4 の出力電圧  $V_{DC}$ （ $= V_{max}$ ）、即ち、電気二重層コンデンサ 4 0 1～4 0 N の充電電圧が目標値に到達したか否かを判定し（ステップ S 6）、目標値に充電電圧が到達したとき、充電を完了する。この場合、各電気二重層コンデンサ 4 0 1～4 0 N の充電電圧の目標値は、電気二重層コンデンサ 4 0 1～4 0 N の直列個数を N とすれば、 $V_{DC} / N$ （ $= V_{max} / N$ ）となる。

10

【 0 0 6 5 】

斯かる構成とすれば、例えば、図 7 に示すように、充電電圧  $V$  の推移に従い、バランス回路 1 0 1～1 0 N のバイパス動作に連動して最大電流  $I_{max}$  を最低電流  $I_{min}$  まで段階的に低減させ、最低電流  $I_{min}$  の持続により、コンデンサ回路 4 を最大電圧  $V_{max}$  まで充電させ、これを出力電圧とすることができる。

【 0 0 6 6 】

そして、各バランス回路 1 0 1～1 0 N では、各電気二重層コンデンサ 4 0 1～4 0 N が基準電圧  $V_S$  に到達した後、遅延時間  $T$  だけ制御部 3 6 へのバイパス動作の報知を遅延させているので、その遅延時間  $T$  だけ充電が継続することになり、各電気二重層コンデンサ 4 0 1～4 0 N は十分な充電が行われ、所定の出力電圧  $V_{DC}$  を得ることができる。

20

【 0 0 6 7 】

なお、上記実施形態では、抵抗回路 7 6 の抵抗値  $R_S$  とスイッチ回路 8 4 のトランジスタ 8 6 のスイッチング特性から所望の遅延時間  $T$  を設定しているが、バイパス回路 7 2 のトランジスタ 7 4 とスイッチ回路 8 4 との間に遅延回路を介挿することにより、所望の遅延時間  $T$  を設定するように構成してもよい。

【 0 0 6 8 】

また、上記実施形態では、ドライブ回路 8 0 としてシャントレギュレータ回路 3 0 0 を用いた例を記載したが、トランジスタ 7 4 を導通させる回路としては、電圧比較器のみを用いても構成でき、実施形態の回路に限定されるものではない。

30

【 0 0 6 9 】

また、上記実施形態では、充電回路 6 とバランス回路 1 0 1～1 0 N とを独立した構成として説明したが、充電回路 6 にバランス回路 1 0 1～1 0 N を内蔵した構成としてもよい。

【 0 0 7 0 】

（第 2 の実施形態）

本発明の第 2 の実施形態について、図 8 を参照して説明する。第 2 の実施形態は、既述のキャパシタ装置を用いた定着装置及びデジタル複写機について述べている。図 8 は、デジタル複写機の概略構成例を示す縦断正面図である。このデジタル複写機 4 1 0 は、本発明の画像形成装置の一実施形態に係り、いわゆる複合機であって、複写機能と、これ以外の機能として例えば、プリンタ機能やファクシミリ機能を備えており、これら機能は図示しない操作部のアプリケーション切換えキーの操作によって選択することが可能である。この機能選択により、デジタル複写機 4 1 0 は、複写機能の選択時に複写モード、プリンタ機能の選択時にプリントモード、ファクシミリ機能の選択時にファクシミリモードに切り換えられる。

40

【 0 0 7 1 】

このデジタル複写機 4 1 0 について、その構成とともに各種モードの動作を説明する。複写モードでは、原稿を送る自動原稿送り装置（以下「ADF」という）4 1 2 の原稿

50

台 4 1 4 に画像面を上にして置かれた原稿は、図示しない操作部上のスタートキーが押下されると、給紙ローラ 4 1 6、給送ベルト 4 1 8 によってコンタクトガラス 4 2 0 上の所定の位置に給送される。ADF 4 1 2 は、一枚の原稿の給送完了毎に原稿枚数をカウントアップするカウント機能を有する。コンタクトガラス 4 2 0 上の原稿は、画像読取装置 4 2 2 によって画像情報が読み取られた後に、給送ベルト 4 1 8、排送ローラ 4 2 4 によって排紙台 4 2 6 上に排出される。

【 0 0 7 2 】

画像読取装置 4 2 2 には、露光ランプ 4 6 6、ミラー 4 6 8、4 7 0、4 7 2、結像レンズ 4 7 4、イメージセンサを構成する CCD (Charge Coupled device) 4 7 6 等が備えられている。光源である露光ランプ 4 6 6 により発せられた光が原稿に照射され、原稿からの反射光がミラー 4 6 8、4 7 0、4 7 2 を経て結像レンズ 4 7 4 で集光されて CCD 4 7 6 に検知され、光電変換により画像データに変換される。

10

【 0 0 7 3 】

原稿台 4 1 4 上に次の原稿が原稿セット検知器 4 2 8 で検知されると、同様に原稿台 4 1 4 上の一番下の原稿が給紙ローラ 4 1 6、給送ベルト 4 1 8 によってコンタクトガラス 4 2 0 上の所定の位置に給送される。このコンタクトガラス 4 2 0 上の原稿は、画像読取装置 4 2 2 によって画像情報が読み取られた後に、給送ベルト 4 1 8、排送ローラ 4 2 4 によって排紙台 4 2 6 上に排出される。給紙ローラ 4 1 6、給送ベルト 4 1 8 及び排送ローラ 4 2 4 は図示しない搬送モータによって駆動される。

【 0 0 7 4 】

20

第 1 給紙装置 4 3 0、第 2 給紙装置 4 3 2 及び第 3 給紙装置 4 3 4 は、それぞれ選択されたときに、その積載された転写紙を給紙する。この転写紙は縦搬送ユニット 4 4 2 によって感光体 4 4 4 に当接する位置まで搬送される。感光体 4 4 4 は、例えば感光体ドラムが用いられており、図示しないメインモータにより回転駆動される。

【 0 0 7 5 】

画像読取装置 4 2 2 で原稿から読み取られた画像データは、画像処理部 4 7 8 で所定の画像処理が施された後、書込みユニット 4 4 6 によって光情報に変換される。その画像を表す光はミラー 4 8 0 を経て感光体 4 4 4 に照射される。感光体 4 4 4 には図示しない帯電器により一様に帯電された後、書込みユニット 4 4 6 からの光情報で露光されて静電潜像が形成される。この感光体 4 4 4 上の静電潜像は、現像装置 4 4 8 により現像されてトナー像となる。

30

【 0 0 7 6 】

このデジタル複写機 4 1 0 においては、書込みユニット 4 4 6、感光体 4 4 4、現像装置 4 4 8 や、その他の図示しない感光体 4 4 4 回りの周知の装置等により、電子写真方式で用紙等の媒体に画像形成を行うプリンタエンジンが構成されている。

【 0 0 7 7 】

搬送ベルト 4 5 0 は、用紙搬送手段又は転写手段を構成しており、電源から転写バイアスが印加され、縦搬送ユニット 4 4 2 から搬送される転写媒体としての転写紙には、感光体 4 4 4 と等速で搬送されながら、感光体 4 4 4 上のトナー像が転写される。この転写紙は、定着装置 4 5 2 から加えられる熱によってトナー像を定着させ、排紙ユニット 4 5 4 により排紙トレイ 4 5 6 に排出される。感光体 4 4 4 にはトナー像転写後に図示しないクリーニング装置によりクリーニングが施され、感光体 4 4 4 上にある残存トナーが除去される。

40

【 0 0 7 8 】

このような複写動作は、通常モードでの用紙片面の複写である。この片面モードに対し、転写紙の両面に画像を複写する両面モードがある。この両面モードでは各給紙トレイ 4 3 6 ~ 4 4 0 の何れかより給紙され、その表面に既述の画像が形成された転写紙は、両面入紙搬送路 4 5 8 側に切り換えられ、反転ユニット 4 6 0 によりスイッチバックされて表裏が反転され、両面搬送ユニット 4 6 2 へ搬送される。この場合、片面複写の排紙ユニット 4 5 4 による排紙トレイ 4 5 6 側への搬送が禁止される。

50

## 【 0 0 7 9 】

両面搬送ユニット462へ搬送された転写紙は、両面搬送ユニット462により縦搬送ユニット442へ搬送され、感光体444に当接する。転写紙には、感光体444に形成されたトナー像が裏面に転写され、定着装置452によりトナー像が定着され、両面複写が得られる。この両面複写された転写紙は、排紙ユニット454により排紙トレイ456に排出される。

## 【 0 0 8 0 】

また、転写紙を反転して排出する場合に、反転ユニット460によりスイッチバックされて表裏を反転させた転写紙は、反転排紙搬送路464を経て排紙ユニット454により排紙トレイ456に排出される。

10

## 【 0 0 8 1 】

また、プリントモードでは、前述の画像処理装置からの画像データの代わりに、外部からの画像データが書込みユニット446に入力され、複写モードと同様に転写紙上に画像が形成される。また、ファクシミリモードでは、画像読取装置422からの画像データが図示しないファクシミリ送受信部により相手に送信され、相手からの画像データがファクシミリ送受信部で受信されて前述の画像処理装置からの画像データの代わりに書込みユニット446に入力されることにより、複写モードと同様に転写紙上に画像が形成される。

## 【 0 0 8 2 】

また、デジタル複写機410には、図示しない大量用紙供給装置(LCT)、ソート、穴あけ、ステイプル等を行うフィニッシャー、原稿読取りのためのモード、複写倍率の設定、給紙段数の設定、図示しないフィニッシャーで後処理の設定、オペレータに対する表示等を行う操作部を備える。

20

## 【 0 0 8 3 】

次に、このデジタル複写機410の定着装置452の構成について、図9を参照して説明する。図9は、定着装置452の基本的な構成を示している。この定着装置452では、定着部材である定着ローラ508に、加圧部材としての加圧ローラ510が、図示しない加圧手段により一定の加圧力を以て押し当てられている。加圧ローラ510は例えば、シリコンゴム等の弾性部材で構成される。定着部材と加圧部材は、双方をローラ状に構成する必要はなく、何れか一方又は双方を無端ベルトで構成してもよい。この定着装置452では、定着エネルギーを発生する電熱源として例えば、交流(AC)定着ヒータHT1、HT2、HT3が設けられている。この実施形態では例えば、AC定着ヒータHT1、HT2、HT3は定着ローラ508の内部に配置されており、定着部材である定着ローラ508を内側から加熱する構成である。

30

## 【 0 0 8 4 】

これら定着ローラ508及び加圧ローラ510は、図示しない駆動機構により回転駆動される。定着ローラ508の表面には定着温度を検出する手段として例えば、サーミスタ等の温度センサTH11、TH12が当接され、その表面温度が検出される。トナー512を担持した転写紙等の媒体であるシート514には、定着ローラ508と加圧ローラ510とのニップ部を通過する際に、定着ローラ508及び加圧ローラ510による加熱及び加圧によりトナー画像が定着する。

40

## 【 0 0 8 5 】

そして、第2の発熱部材である複数本のAC定着ヒータHT2、HT3は、主たるヒータ(主ヒータ)を構成しており、定着ローラ508の基準となる目標温度に達していないときにONにされて、定着ローラ508を加熱する。これらAC定着ヒータHT2、HT3は例えば、定着ローラ508内において、B5サイズ、A4サイズ等を考慮して主走査方向を不均等に2分するように配置される。AC定着ヒータHT2は定着ローラ508の基準位置側からB5サイズ分、AC定着ヒータHT3は残りの(A4-B5)サイズ分を各々加熱するように割り当てられ、加熱むらを防止している。

## 【 0 0 8 6 】

第1の発熱部材であるAC定着ヒータHT1は、デジタル複写機410の主電源投入

50

時や、省エネのためのオフモード時からコピー可能となるまでの立上げ時等、定着装置 452 のウォームアップ時に ON にされるか、又は、画像形成時に定着ローラ 508 の基準となる目標温度に達していないときに ON されることにより、定着ローラ 508 を加熱する補助的なヒータ（補助ヒータ）である。

【0087】

次に、デジタル複写機 410 の電源制御系の構成について、図 10 を参照して説明する。図 10 は、デジタル複写機 410 の定着装置 452 の電源回路 482 の構成を示すブロック図である。

【0088】

この電源回路 482 には例えば、商用交流電源等の AC 電源 PS の供給の ON/OFF を行うメイン電源スイッチ（SW）484 が設けられ、この SW 484 を通して AC 電源 PS が制御部 486、キャパシタ充電回路 488、直流（DC）電源生成回路 490、AC ヒータ駆動回路 492 に加えられている。制御部 486 は電源回路 482 の各部その他を制御し、キャパシタ充電回路 488 は、既述の充電回路 6（図 1、図 2）で構成され、AC 電源 PS を受けてキャパシタ装置 493 を充電する。このキャパシタ装置 493 は、既述のコンデンサ回路 4（図 1、図 2）で構成され、AC 定着ヒータ HT1 の補助電源を構成する。DC 電源生成回路 490 は、デジタル複写機 410 の DC 電源を生成する。AC ヒータ駆動回路 492 は、AC 定着ヒータ HT2、HT3 に AC 電力を供給する第 2 の駆動回路を構成する。この AC ヒータ駆動回路 492 の出力はインターロックスイッチ 494 を介して AC ヒータ駆動回路 492 及びキャパシタ放電回路 496 に加えられている。そして、キャパシタ放電回路 496 は、キャパシタ装置 493 の放電を実行し、AC 定着ヒータ HT1 に対して DC 電力を供給する第 1 の駆動回路を構成している。

【0089】

そして、制御部 486 は、電源回路 482 の各部を制御しており、キャパシタ充電回路 488、AC ヒータ駆動回路 492 及びキャパシタ放電回路 496 の動作を制御する。この制御動作として例えば、キャパシタ充電回路 488 に制御信号 S1 を送出して、キャパシタ充電回路 488 によるキャパシタ装置 493 の充電動作を制御する。また、キャパシタ放電回路 496 に、制御信号 S3、S4 を送出して、キャパシタ放電回路 496 による AC 定着ヒータ HT1 の ON/OFF 動作を制御する。また、制御信号 S8、S9、S10 を AC ヒータ駆動回路 492 に送出し、AC ヒータ駆動回路 492 による AC 定着ヒータ HT2、HT3 の ON/OFF 動作を制御する。

【0090】

DC 電源生成回路 490 は、メイン電源 SW 484 を介して入力される AC 電源に基づいて、画像形成装置の制御系に供給する電源  $V_{CC}$  と、駆動系、中高圧電源に供給する電源  $V_{aa}$  を生成している。

【0091】

インターロックスイッチ 494 は、このデジタル複写機 410 のカバー類（図示せず）と連動して ON/OFF するスイッチであり、デジタル複写機 410 のカバー類が開放されることにより触れることができる駆動部材、中高圧電源印加部材を有する場合に、カバー開時に該駆動部材の動作を停止又は該印加部材への電圧印加を停止するよう電源を遮断する構成となっている。インターロックスイッチ 494 には DC 電源生成回路 490 で生成された電源  $V_{aa}$  の一部が入力され、このインターロックスイッチ 494 を介して、キャパシタ放電回路 496 及び AC ヒータ駆動回路 492 に入力される。

【0092】

AC ヒータ駆動回路 492 は、制御部 486 から入力される制御信号 S8、S9、S10 に応じて、AC 定着ヒータ HT2、HT3 の ON/OFF を行う。キャパシタ充電回路 488 は、キャパシタ装置 493 と接続されており、制御部 486 から入力される制御信号 S1 に基づいて、キャパシタ装置 493 の充電を行う。キャパシタ装置 493 は、電気二重層コンデンサ等の大容量のキャパシタで構成されている。キャパシタ装置 493 は、キャパシタ充電回路 488 及びキャパシタ放電回路 496 に接続されており、キャパシタ

10

20

30

40

50

充電回路488から充電が行われる。キャパシタ装置493に充電された電力は、キャパシタ放電回路496のON/OFF制御によりAC定着ヒータHT1に供給される。

【0093】

キャパシタ放電回路496は、制御部486から入力される制御信号S3、S4に応じて、キャパシタ装置493に蓄積された電力が定着ヒータHT1に供給され、定着ヒータHT1をON/OFFさせる。温度センサTH11、TH12は、既述したように、定着ローラ508の近傍に設置され、定着ローラ508の表面温度を表す検出信号S6a、S6bが得られ、各検出信号S6a、S6bが制御部486に制御情報として加えられる。この場合、温度センサTH11、TH12の抵抗値が検出温度により変化するので、制御部486は、これら温度センサTH11、TH12の抵抗値の温度変化を利用し、その抵抗値変化を以て定着ローラ508の表面温度を検出する。温度センサTH11は例えば、定着ヒータHT2の加熱領域に対応して配置され、温度センサTH12は例えば、定着ヒータHT3の加熱領域に対応して配置されている。

10

【0094】

次に、ACヒータ駆動回路492(図10)の構成について、図11を参照して説明する。図11は、ACヒータ駆動回路492の構成例を示す回路図である。

【0095】

このACヒータ駆動回路492には、入力されるAC電源PSのノイズを除去するフィルタFIL21が設置され、制御部486から入力される制御信号S9に応じて、ON/OFFされる安全保護用の定着リレーRL21が設置されている。この定着リレーRL21には逆起防止用のダイオードD21が接続され、制御部486から入力される制御信号S8、S10に基づいて、定着ヒータHT2、HT3をON/OFFさせるヒータON/OFF回路500、502が設置されている。

20

【0096】

AC電源PSには、フィルタFIL21、定着リレーRL21及びヒータON/OFF回路500を介して定着ヒータHT2が接続されているとともに、フィルタFIL21、定着リレーRL21及びヒータON/OFF回路502を介して定着ヒータHT3が接続されている。

【0097】

ヒータON/OFF回路500は、トライアックTR121、フォトカプラPC21、トランジスタTR21、ノイズ吸収用スナバ回路503、インダクタL21、抵抗R22、R23、R24で構成されている。トライアックTR121はAC電源PSをON/OFFするためのスイッチであり、フォトカプラPC21は、トライアックTR121のベースをONし、また、2次側である制御部486からの信号を絶縁する。トランジスタTR21は、フォトカプラPC21の発光側LEDを駆動するためのドライバであり、ノイズ吸収用スナバ回路503はコンデンサC21及び抵抗R21で構成されている。インダクタL21はノイズ吸収用であり、抵抗R22は続流防止抵抗である。抵抗R23、R24はフォトカプラPC21の電流制限抵抗である。

30

【0098】

ヒータON/OFF回路502も同様に、トライアックTR131、フォトカプラPC31、トランジスタTR31、ノイズ吸収用スナバ回路505、インダクタL31、抵抗R32、R33、R34で構成されている。トライアックTR131はAC電源PSをON/OFFするためのスイッチであり、フォトカプラPC31は、トライアックTRI31のベースをONし、また、2次側である制御部486からの信号を絶縁する。トランジスタTR31は、フォトカプラPC31の発光側LEDを駆動するためのドライバであり、ノイズ吸収用スナバ回路505は、コンデンサC31及び抵抗R31で構成されている。インダクタL31はノイズ吸収用であり、抵抗R32は、続流防止抵抗である。抵抗R33、R34はフォトカプラPC31の電流制限抵抗である。

40

【0099】

上記構成のACヒータ駆動回路492において、定着ヒータHT2は定着リレーRL2

50

1とトランジスタTR21のベースの双方がONされた状態で電力が供給されて点灯する。同様に、定着ヒータHT3は定着リレーRL21とトランジスタTR31のベースの双方がONされた状態で電力が供給されて点灯する。

【0100】

制御部486は、定着リレーRL21に供給する制御信号S9をONした状態で、ヒータON/OFF回路500のトランジスタTR21のベースに供給する制御信号S8をON/OFFさせ、定着ヒータHT2の点灯/消灯を制御する。同様に、制御部486は、定着リレーRL21に供給する制御信号S9をONした状態で、ヒータON/OFF回路502のトランジスタTR31のベースに供給する制御信号S10をON/OFFして、定着ヒータHT3の点灯/消灯を制御する。

10

【0101】

次に、キャパシタ放電回路496(図10)について、図12を参照して説明する。図12は、キャパシタ放電回路496の構成を示すブロック図である。

【0102】

キャパシタ放電回路496は、充放電用スイッチ504、安全保護用の定着リレーRL11、定着リレーRL11の逆起防止用のダイオードD11、キャパシタ装置493の両端電圧を検出する両端電圧検出回路506を備えている。

【0103】

キャパシタ装置493の両端には、充放電用スイッチ504と定着リレーRL11が接続されている。充放電用スイッチ504は、制御部486から入力される制御信号S3によりON/OFFされる。同様に、定着リレーRL11は、制御部486から入力される制御信号S4によりON/OFFされる。充放電用スイッチ504と定着リレーRL11の両者がONされると、キャパシタ装置493に蓄積された電荷が放電して、定着ヒータHT1に電力が供給される。

20

【0104】

そして、両端電圧検出回路506は、キャパシタ装置493の両端電圧を検出して、その検出信号S5を制御部486に出力する。制御部486は、この検出信号S5を常時監視して、キャパシタ装置493の充電状態を監視している。

【0105】

以上述べた通り、このようなデジタル複写機410によれば、キャパシタ装置493に電気二重層コンデンサ装置2(図1)、キャパシタ充電回路488に充電回路6(図2等)を使用することにより、第1の実施形態で述べた通りの作用効果が期待できる。そして、デジタル複写機410においては、キャパシタ装置493の電力をキャパシタ放電回路496を通して放電することにより、定着装置452の定着ヒータHT1を予備加熱することができる。この結果、複写開始動作を迅速化することができる。

30

【0106】

既述した通り、このようなキャパシタ装置493に既述の電気二重層コンデンサ装置2を用いるので、定電力充電によって商用交流電源の給電許容量を超えることがなく、また、デジタル複写機410の各部に対する電力配分を適正且つ効率的に行うことができる。

40

【0107】

特に、既述の作用に記載した通り、一定の充電電圧として例えば、28[V]を境にして定電流充電から定電力充電に切り換え、一定の充電電圧として例えば、44[V]に達した後、定電力充電から定電流充電に再度切り換えるので、キャパシタ装置493を効率よく、しかも、商用交流電源の給電許容量を超えることなく、満充電を達成でき、定着装置452の定着ヒータHT1の予備加熱を効率よく行うことができる。

【0108】

なお、第1の実施形態では、電気二重層コンデンサ装置2、電気二重層コンデンサ401~40Nについて説明し、第2の実施形態では、キャパシタ装置493やキャパシタ充電回路488、キャパシタ放電回路496について説明しているが、定着装置452の定

50

着ヒータHT1の予備加熱に用いるキャパシタ装置493には電気二重層コンデンサ以外のキャパシタを用いてもよい。

【0109】

また、上記実施形態では、電気二重層コンデンサ装置2を例示して説明したが、この電気二重層コンデンサ装置2は複写機、ファクシミリ装置、プリンタ装置等の画像形成装置、その他の電源装置等に用いることができる。

【0110】

以上述べたように、本発明の最も好ましい実施形態等について説明したが、本発明は上記記載に限定されるものではなく、特許請求の範囲に記載され、又は、発明を実施するための最良の形態に開示された発明の要旨に基づき、当業者において様々な変形や変更が可能であり、斯かる変形や変更が本発明の範囲に含まれることはいうまでもない。

【産業上の利用可能性】

【0111】

本発明によれば、単一又は複数のキャパシタの充電に関し、定電流充電、キャパシタに併設したバイパス手段のバイパス動作の開始と充電電流の低減との間に時間差を設定しているので、効率的な充電を行うことができ、高効率、信頼性、安全性の高いキャパシタ装置、定着装置及び画像形成装置の実現に寄与し、有用である。

【図面の簡単な説明】

【0112】

【図1】本発明の第1の実施形態に係る電気二重層コンデンサ装置を示す回路図である。

【図2】充電回路の構成例を示す回路図である。

【図3】バランス回路の一例を示す回路図である。

【図4】ドライブ回路の一例を示す回路図である。

【図5】バランス回路の動作を示す図である。

【図6】電気二重層コンデンサの充電方法及び充電制御プログラムを示すフローチャートである。

【図7】充電電圧及び充電電流の推移を示す図である。

【図8】本発明の第2の実施形態に係るデジタル複写機の内部機構を示す図である。

【図9】デジタル複写機の定着装置の構成例を示す図である。

【図10】デジタル複写機の定着装置の電源回路を示す回路図である。

【図11】ACヒータ駆動回路の構成例を示す回路図である。

【図12】キャパシタ放電回路の構成例を示す回路図である。

【符号の説明】

【0113】

- 2 電気二重層コンデンサ装置
- 6 充電回路
- 36 制御部
- 70 出力回路
- 72 バイパス回路
- 74 トランジスタ(第1のスイッチング素子)
- 76 抵抗回路
- 76A、76B 抵抗
- 81、82 抵抗(電圧検出手段)
- 86 トランジスタ(第2のスイッチング素子)
- 101~10N バランス回路(バイパス手段)
- 121~12N、141~14N フォトカプラ
- 302 電圧比較器(電圧検出手段)
- 401~40N 電気二重層コンデンサ
- 410 デジタル複写機(画像形成装置)
- 488 キャパシタ充電回路

10

20

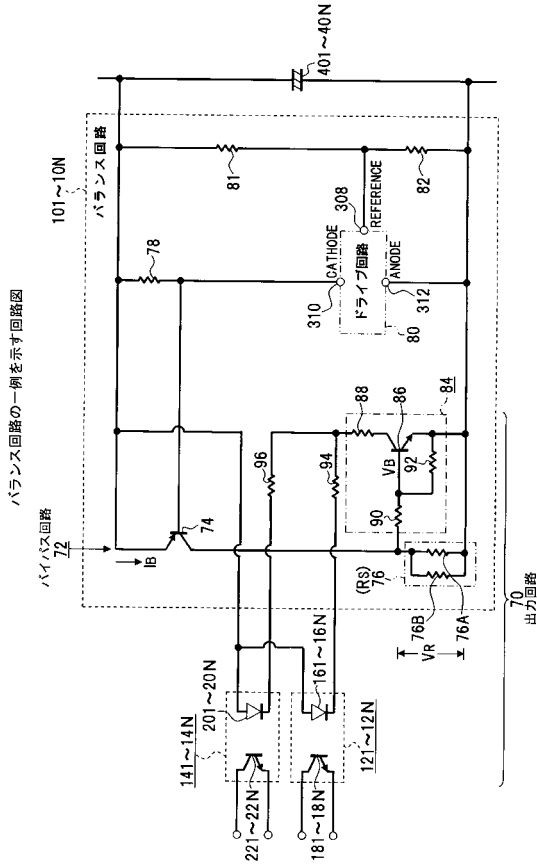
30

40

50

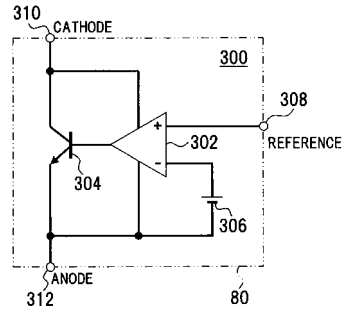


【図3】



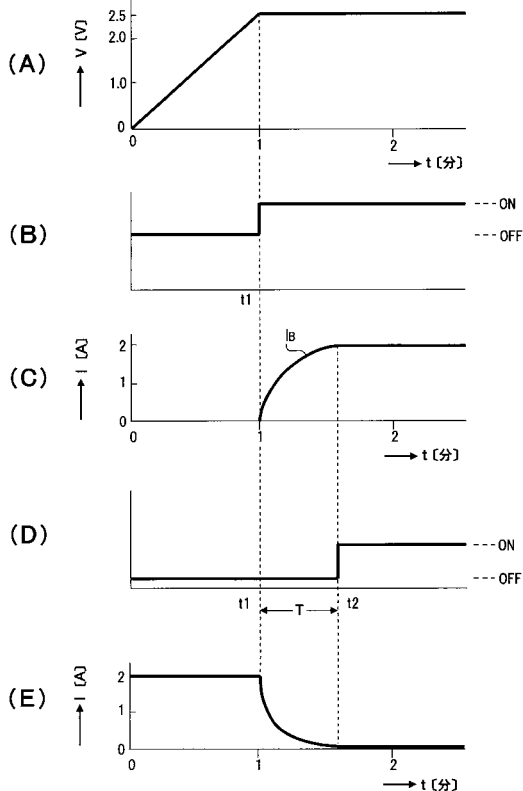
【図4】

ドライブ回路の一例を示す回路図



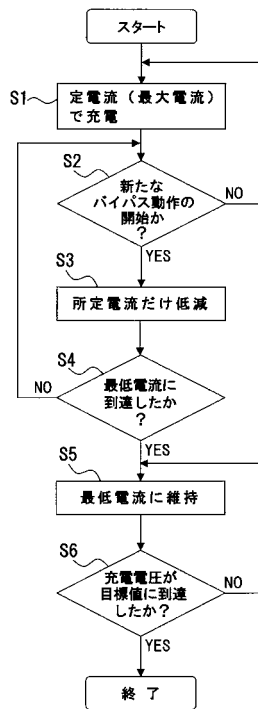
【図5】

バランス回路の動作を示す図



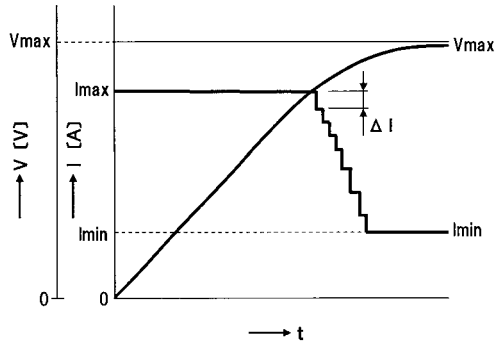
【図6】

電気二重層コンデンサの充電方法及び充電制御プログラムを示すフローチャート



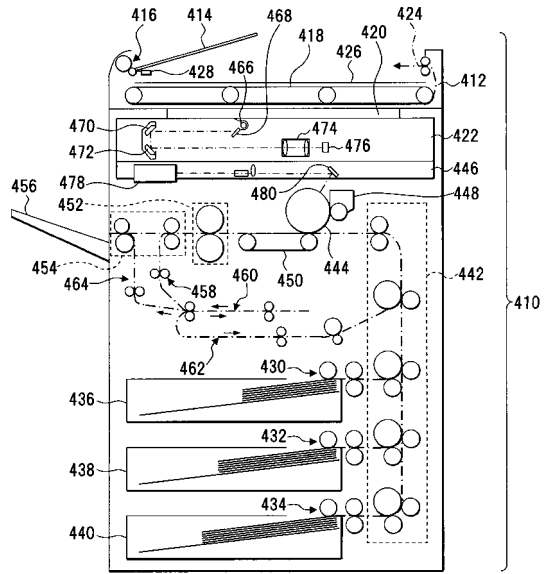
【 図 7 】

充電電圧及び充電電流の推移を示す図



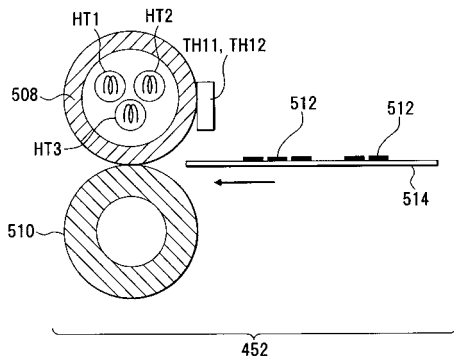
【 図 8 】

デジタル複写機を示す図



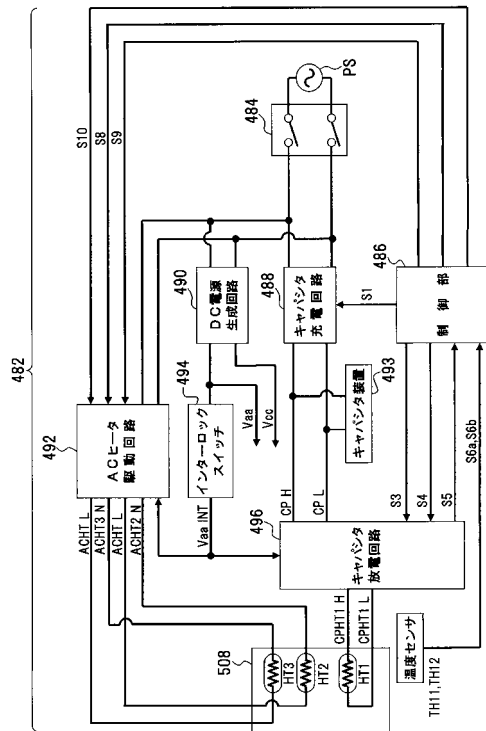
【 図 9 】

定着装置の構成例を示す図

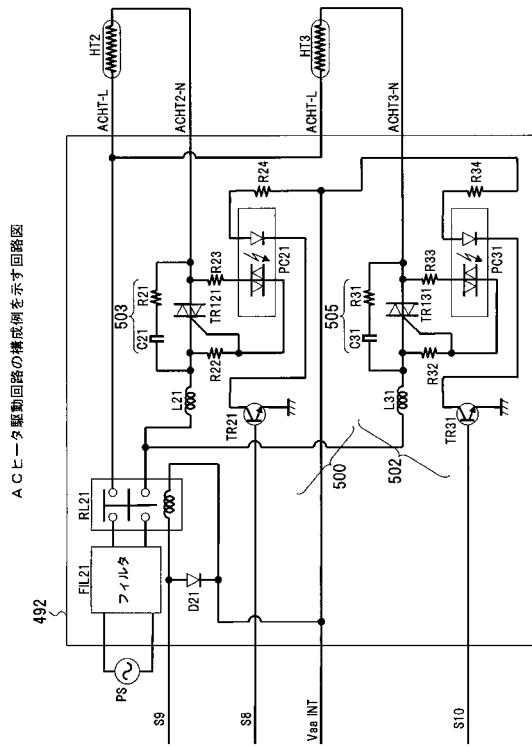


【 図 10 】

デジタル複写機の定着装置の電源回路を示す回路図

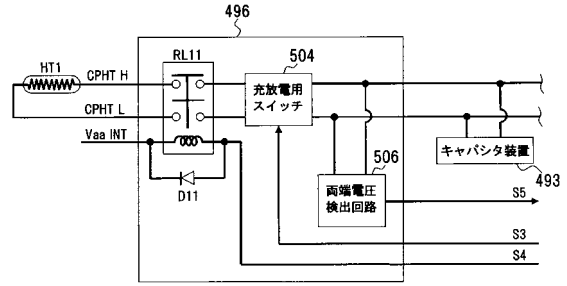


【 図 1 1 】



【 図 1 2 】

キャパシタ放電回路の構成例を示す回路図



---

フロントページの続き

(51)Int.Cl. F I  
H 0 1 G 9/00 5 2 1

(72)発明者 佐藤 直基  
東京都大田区中馬込1丁目3番6号 株式会社リコー内

審査官 槻木澤 昌司

(56)参考文献 特開2003-244859(JP,A)  
実開平06-029391(JP,U)  
特開昭62-037063(JP,A)  
特開2003-297526(JP,A)  
特開2000-050496(JP,A)  
特開2000-116025(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H 0 2 M 3 / 2 8  
G 0 3 G 1 5 / 2 0  
G 0 3 G 2 1 / 0 0  
H 0 1 G 9 / 2 6