



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년10월19일
(11) 등록번호 10-2456048
(24) 등록일자 2022년10월13일

- (51) 국제특허분류(Int. Cl.)
H01L 25/075 (2006.01) H01L 21/762 (2006.01)
H01L 33/00 (2010.01) H01L 33/02 (2010.01)
H01L 33/16 (2010.01) H01L 33/20 (2010.01)
- (52) CPC특허분류
H01L 25/0753 (2013.01)
H01L 21/762 (2013.01)
- (21) 출원번호 10-2019-7030303
- (22) 출원일자(국제) 2018년03월14일
심사청구일자 2020년12월16일
- (85) 번역문제출일자 2019년10월15일
- (65) 공개번호 10-2019-0123347
- (43) 공개일자 2019년10월31일
- (86) 국제출원번호 PCT/FR2018/050606
- (87) 국제공개번호 WO 2018/167426
국제공개일자 2018년09월20일
- (30) 우선권주장
1752230 2017년03월17일 프랑스(FR)
(뒷면에 계속)
- (56) 선행기술조사문헌
KR1020130070652 A*
US20080169508 A1*
EP2151856 A1
KR1020110081236 A
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
소이텍
프랑스, 에프-38190 베른느, 슈망 데 프랑크, 뵽
떼끄놀로지끄 데 풍벤느
- (72) 발명자
소타 데이비드
프랑스 38100 그레노블 뒤 루이스 에트 어구스테
뤼미에르 19
르두 올리비에
프랑스 38100 그레노블 뒤 마세나 11
(뒷면에 계속)
- (74) 대리인
정홍식

전체 청구항 수 : 총 22 항

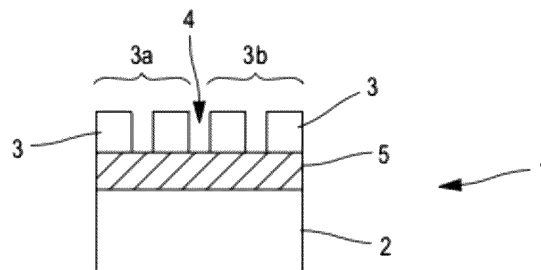
심사관 : 이종환

(54) 발명의 명칭 광전자 디바이스들을 형성하기 위한 성장 기관, 이러한 기관의 제조 방법 및 특히 마이크로-디스플레이 스크린 분야에서의 기관의 사용 방법

(57) 요약

본 발명은 성장 매체(2) 및 성장 매체(2) 상에 배열되는, 제 1 격자 파라미터를 갖는 제 1 그룹의 결정질 반도체 아일랜드들(3a) 및 제 1 격자 파라미터와 상이한 제 2 격자 파라미터를 갖는 제 2 그룹의 결정질 반도체 아일랜드들(3b)을 포함하는 광전자 디바이스들을 형성하기 위한 성장 기관(1)에 관한 것이다. 본 발명은 또한 성장 기관을 제조하는 방법, 성장 기관 상에 복수의 광전자 디바이스들을 집합적으로 제조하는 방법에 관한 것이다. 본 발명은 모놀리식 마이크로-패널 또는 발광 다이오드들 또는 마이크로-디스플레이 스크린을 제공하는데 적용된다.

대표도 - 도1a



(52) CPC특허분류

H01L 33/0093 (2020.05)

H01L 33/025 (2013.01)

H01L 33/16 (2013.01)

H01L 33/20 (2013.01)

(72) 발명자

보닌 올리비에

프랑스 38320 브레송 튀 두 피아레트 4

베삭스, 진-마크

프랑스 38500 엘에이 브이세 루트 두 그로스 보이스 672

로지오우 모르간

프랑스 38920 클로레스 튀 모리스 카렘 248

칼미로네 라파엘

프랑스 38660 세인트 판크라세 루트 데스 3 빌리지스 라 레이나

(30) 우선권주장

1852155 2018년03월13일 프랑스(FR)

1852156 2018년03월13일 프랑스(FR)

명세서

청구범위

청구항 1

다양한 격자 파라미터들을 갖는 복수의 결정질 반도체 아일랜드들(3a, 3b)을 제조하는 방법으로서,

매체(7), 상기 매체(7) 상에 배치되는 유동 층(8) 및, 상기 유동 층 상에 배열되는, 동일한 초기 격자 파라미터를 갖는 복수의 결정질 반도체 아일랜드들(9)을 포함하는 이완 기판(relaxation substrate)(6)으로서, 제 1 측방 확장 포텐셜(lateral expansion potential)을 갖는 제 1 그룹의 아일랜드들(9a)과, 상기 제 1 측방 확장 포텐셜과 상이한 제 2 측방 확장 포텐셜을 갖는 제 2 그룹의 아일랜드들(9b)을 포함하는, 상기 이완 기판(6)을 제공하는 단계;

상기 제 1 및 제 2 그룹들의 아일랜드들의 차별화된 이완을 야기시키기 위해, 상기 유동 층(8)의 유리 전이 온도(glass transition temperature) 이상인 이완 온도에서 상기 이완 기판(6)을 열 처리하는 단계로서, 상기 열 처리에 의해 제 1 그룹의 이완된 아일랜드들(3a)의 격자 파라미터와 제 2 그룹의 이완된 아일랜드들(3b)의 격자 파라미터가 상이하게 되는, 열 처리하는 단계;를 포함하고,

상기 열 처리하는 단계 전에, 상기 제 1 그룹의 아일랜드들(9a)은 제 1 변형 레벨(strain level)을 갖고, 상기 제 2 그룹의 아일랜드들(9b)은 상기 제 1 변형 레벨과 상이한 제 2 변형 레벨을 갖는, 제조 방법.

청구항 2

삭제

청구항 3

제 1 항에 있어서, 상기 이완 기판(6)을 제공하는 단계는,

베이스 기판(14) 상에 상이한 변형 레벨들을 갖는 제 1 영역(13a) 및 제 2 영역(13b)을 갖는 기본 결정질 반도체 층들(12a, 12b)의 스택(12)을 형성하는 것;

상기 스택(12)의 적어도 일부를 상기 매체(7)로 전달하는 것;

상기 제 1 영역(13a)에 상기 제 1 그룹의 아일랜드들(9a)의 아일랜드들(9)을 형성하고 상기 제 2 영역(13b)에 상기 제 2 그룹의 아일랜드들(9b)의 아일랜드들(9)을 형성하도록 상기 스택(12) 상에 트렌치들(4)을 형성하는 것;

을 포함하는, 제조 방법.

청구항 4

제 3 항에 있어서,

상기 스택(12)에서의 상기 트렌치들(4)의 형성은 상기 매체(7)로의 전달 이후에 수행되는, 제조 방법.

청구항 5

제 3 항 또는 제 4 항에 있어서,

상기 베이스 기판(14) 상에 상기 스택(12)을 형성하는 것은,

- 상이한 조성들을 갖는 복수의 부정형(pseudomorphic) 기본 층들(12a, 12b)을 형성하는 것;

- 제 1 영역 및 제 2 영역(13a, 13b)을 규정하도록 상기 기본 층들(12a, 12b)의 일부를 국부적으로 제거하는 것을 포함하는, 제조 방법.

청구항 6

다양한 격자 파라미터들을 갖는 복수의 결정질 반도체 아일랜드들(3a, 3b)을 제조하는 방법으로서,

매체(7), 상기 매체(7) 상에 배치되는 유동 층(8) 및, 상기 유동 층 상에 배열되는, 동일한 초기 격자 파라미터를 갖는 복수의 결정질 반도체 아일랜드들(9)을 포함하는 이완 기판(relaxation substrate)(6)으로서, 제 1 측방 확장 포텐셜(lateral expansion potential)을 갖는 제 1 그룹의 아일랜드들(9a)과, 상기 제 1 측방 확장 포텐셜과 상이한 제 2 측방 확장 포텐셜을 갖는 제 2 그룹의 아일랜드들(9b)을 포함하는, 상기 이완 기판(6)을 제공하는 단계;

상기 제 1 및 제 2 그룹들의 아일랜드들의 차별화된 이완을 야기시키기 위해, 상기 유동 층(8)의 유리 전이 온도(glass transition temperature) 이상인 이완 온도에서 상기 이완 기판(6)을 열 처리하는 단계로서, 상기 열 처리에 의해 제 1 그룹의 이완된 아일랜드들(3a)의 격자 파라미터와 제 2 그룹의 이완된 아일랜드들(3b)의 격자 파라미터가 상이하게 되는, 열 처리하는 단계;를 포함하고,

상기 유동 층(8)은 이완 온도에서 제 1 점도를 갖는 제 1 그룹의 블록들(8a)과 상기 이완 온도에서 상기 제 1 점도와 상이한 제 2 점도를 갖는 제 2 그룹의 블록들(8b)로 구성되며, 상기 제 1 그룹의 아일랜드들(9a)의 아일랜드들은 상기 제 1 그룹의 블록들(8a)의 블록들 상에 배열되고, 상기 제 2 그룹의 아일랜드들(9b)의 아일랜드들은 상기 제 2 그룹의 블록들(8b)의 블록들 상에 배열되는, 제조 방법.

청구항 7

제 6 항에 있어서,

상기 기판을 제공하는 단계는,

- 상기 매체(7) 상에 제 1 재료로 이루어진 제 1 유동 층(8a)을 형성하는 것;
- 상기 제 1 유동 층(8a)에 적어도 하나의 리세스(10)를 형성하는 것;
- 유동 층들의 스택을 형성하기 위해 상기 제 1 유동 층(8a) 상에 및 상기 리세스(10) 내에 제 2 재료로 이루어진 제 2 유동 층(8b)을 증착하는 것;
- 상기 스택을 평탄화하여 상기 리세스 내를 제외한 상기 제 2 층을 제거하여 상기 제 1 그룹의 블록들(8a) 및 상기 제 2 그룹의 블록들(8b)을 형성하는 것;

을 포함하는, 제조 방법.

청구항 8

제 1 항에 있어서,

상기 제공 단계는,

- 동일한 초기 변형 레벨을 갖는 상기 복수의 결정질 반도체 아일랜드들(9)을 상기 유동 층 상에 형성하는 것;
- 상기 변형된 아일랜드들(9)을 선택적으로 처리하여 제 1 그룹의 변형된 아일랜드들(9a) 및 제 2 그룹의 변형된 아일랜드들(9b)을 형성하는 것;

을 포함하는, 제조 방법.

청구항 9

제 8 항에 있어서,

상기 선택적 처리는 제 1 그룹의 변형된 아일랜드들(9a) 상에 제 1 두께를 가지며 제 2 그룹의 변형된 아일랜드들(9b) 상에 상기 제 1 두께와 상이한 제 2 두께를 갖는 보강 층(10)을 형성하는 것을 포함하는, 제조 방법.

청구항 10

제 8 항에 있어서,

상기 선택적 처리는 제 1 그룹의 변형된 아일랜드들(9a) 상에 제 1 재료로 형성되는 보강 층(10)을 형성하고, 제 2 그룹의 변형된 아일랜드들(9b) 상에 상기 제 1 재료와 상이한 제 2 재료로 형성되는 보강 층(10)을 형성하는 것을 포함하는, 제조 방법.

청구항 11

다양한 격자 파라미터들을 갖는 복수의 결정질 반도체 아일랜드들(3a, 3b)을 제조하는 방법으로서, 매체(7), 상기 매체(7) 상에 배치되는 유동 층(8) 및, 상기 유동 층 상에 배열되는, 동일한 초기 격자 파라미터를 갖는 복수의 결정질 반도체 아일랜드들(9)을 포함하는 이완 기판(relaxation substrate)(6)으로서, 제 1 측방 확장 포텐셜(lateral expansion potential)을 갖는 제 1 그룹의 아일랜드들(9a)과, 상기 제 1 측방 확장 포텐셜과 상이한 제 2 측방 확장 포텐셜을 갖는 제 2 그룹의 아일랜드들(9b)을 포함하는, 상기 이완 기판(6)을 제공하는 단계;

상기 제 1 및 제 2 그룹들의 아일랜드들의 차별화된 이완을 야기시키기 위해, 상기 유동 층(8)의 유리 전이 온도(glass transition temperature) 이상인 이완 온도에서 상기 이완 기판(6)을 열 처리하는 단계로서, 상기 열 처리에 의해 제 1 그룹의 이완된 아일랜드들(3a)의 격자 파라미터와 제 2 그룹의 이완된 아일랜드들(3b)의 격자 파라미터가 상이하게 되는, 열 처리하는 단계;를 포함하고,

상기 제공 단계는,

동일한 초기 변형 레벨을 갖는 상기 복수의 결정질 반도체 아일랜드들(9)을 상기 유동 층 상에 형성하는 것;

상기 변형된 아일랜드들(9)을 선택적으로 처리하여 제 1 그룹의 변형된 아일랜드들(9a) 및 제 2 그룹의 변형된 아일랜드들(9b)을 형성하는 것;을 포함하며,

상기 선택적 처리는,

제 1 그룹의 변형된 아일랜드들(9a)의 두께 및 제 2 그룹의 변형된 아일랜드들(9b)의 두께 중 적어도 하나를 감소시킴으로써, 이들이 상이한 두께를 가지도록 하는 것을 포함하는, 제조 방법.

청구항 12

제 10 항 또는 제 11 항에 있어서,

상기 열 처리는 400℃ 내지 900℃ 범위의 온도에서 수행되는, 제조 방법.

청구항 13

제 1 항, 제 3 항, 제 4 항, 제 6 항, 제 7 항, 제 8 항, 제 9 항, 제 10 항 또는 제 11 항에 있어서,

상기 결정질 반도체 아일랜드들(3a, 3b)은 III-N 재료로 구성되는, 제조 방법.

청구항 14

제 1 항, 제 3 항, 제 4 항, 제 6 항, 제 7 항, 제 8 항, 제 9 항, 제 10 항 또는 제 11 항에 있어서,

제 1 그룹의 이완된 아일랜드들(3a) 및 제 2 그룹의 이완된 아일랜드들(3b)이 성장 매체(2)로 전달되는 단계를 포함하는, 제조 방법.

청구항 15

광전자 디바이스들을 형성하기 위한 성장 기판(1)으로서,

성장 매체(2);

어셈블리 층(5); 및

상기 어셈블리 층(5) 상에 배열되는, 제 1 격자 파라미터를 갖는 제 1 그룹의 결정질 반도체 아일랜드들(3a)과 상기 제 1 격자 파라미터와 상이한 제 2 격자 파라미터를 갖는 제 2 그룹의 결정질 반도체 아일랜드들(3b);을 포함하며,

상기 어셈블리 층(5)의 두께는,

상기 제1 그룹의 결정질 반도체 아일랜드들(3a)이 배열되는 상기 어셈블리 층(5)의 영역의 두께와 상기 제 2 그룹의 결정질 반도체 아일랜드들(3b)이 배열되는 상기 어셈블리 층(5)의 영역의 두께가 다르도록, 비균일한 두께를 가지는, 성장 기판(1).

청구항 16

제 15 항에 있어서,
 상기 성장 매체(2)는 실리콘 또는 사파이어 웨이퍼인, 성장 기관(1).

청구항 17

제 15 항 또는 제 16 항에 있어서,
 상기 결정질 반도체 아일랜드들(3a, 3b)은 InGaN으로 이루어지는, 성장 기관(1).

청구항 18

제 15 항 또는 제 16 항에 있어서,
 상기 제 1 그룹(3a)의 각각의 아일랜드는 상기 제 2 그룹(3b)의 아일랜드 옆에 배치되어 하나의 픽셀을 형성하는, 성장 기관(1).

청구항 19

제 15 항 또는 제 16 항에 있어서,
 상기 어셈블리 층(5)은 적어도 하나의 유전체 재료를 포함하는, 성장 기관(1).

청구항 20

다양한 조성들의 활성 층들을 포함하는 복수의 광전자 디바이스들을 집합적으로 제조하기 위해 제 15 항 또는 제 16 항에 기재된 성장 기관을 사용하는 방법으로서,

- 성장 기관(1)을 제공하는 단계;
 - 초기 농도의 원자 요소를 포함하는 분위기(atmosphere)에 상기 성장 기관(1)을 노출시킴으로써, 제 1 그룹의 아일랜드들(3a) 상에 제 1 농도의 원자 요소를 포함하는 제 1 활성 층을 형성하고, 제 2 그룹의 아일랜드들(3b) 상에 상기 제 1 농도와 상이한 제 2 농도의 원자 요소를 포함하는 제 2 활성 층을 형성하는 단계;
- 를 포함하는, 방법.

청구항 21

제 20 항에 있어서,
 상기 분위기는 TMGa, TEGa, TMIIn 및 암모니아를 포함하는 전구체 가스들로 형성되는, 방법.

청구항 22

제 21 항에 있어서,
 상기 원자 요소는 인듐인, 방법.

청구항 23

제 22 항에 있어서,
 상기 제 1 및 제 2 활성 층들은 n 도핑된 InGaN 층, 다중 양자 우물, p 도핑된 InGaN 또는 GaN 층을 포함하는, 방법.

발명의 설명

기술 분야

본 발명은 광전자 디바이스들을 형성하기 위한 성장 기관 및 이 기관의 제조 방법에 관한 것이다. 본 발명은 또한 서로 상이할 수 있는 광전자 특성을 갖는 디바이스들의 집합적 제조를 위한 이 기관의 용도에도 적용된다. 본 발명은 특히 마이크로-디스플레이 스크린 분야에 적용될 수 있다.

[0001]

배경 기술

- [0002] 문헌 EP2151852 및 EP2151856에는 이완된(relaxed) 또는 부분적으로 이완된 결정질 반도체 재료의 아일랜드(island)들을 기판 상에 형성하기 위한 기술이 개시되어 있다. 이 아일랜드들은 예를 들어 문헌 EP2865021에 상세히 설명된 바와 같이, 발광 다이오드(light-emitting diode, LED)들의 집합적 제조에 사용될 수 있다.
- [0003] 여러 제품들이 컬러 광점(coloured light point)을 형성하기 위해 다양한 파장에서 방출하는 LED들을 조합한다. 다른 것들 중에서도 특히 픽셀들로 구성된 이미지를 형성할 수 있는 디스플레이 스크린의 경우, 각각의 픽셀은 그 방출이 개별적으로 제어됨으로써 광 방출 조합에 의해 선택된 컬러의 광점을 형성할 수 있는, 적색, 녹색 및 청색 LED를 조합한다.
- [0004] 픽셀을 형성하기 위해 조합되는 LED들은 일반적으로 동일한 재료로 제조되지 않으며 동일한 기술을 사용한다. 따라서, 청색 또는 녹색 LED는 질화물(일반식 InGaN)로 이루어지고 적색 LED는 인화물(일반식 AlGaInP)로 이루어질 수 있다. 스크린의 제조는 최종 디바이스의 픽셀들을 형성하기 위해, 예를 들어 픽-앤드-플레이스(pick-and-place) 기술을 사용하여 다이오드들을 하나씩 조립하는 것을 포함한다.
- [0005] 재료가 동일한 특성을 갖지 않기 때문에, 이들은 사용하는 디바이스들의 노화, 열적/전기적 거동 및/또는 효율과 관련된 특성들이 일반적으로 상이하다. 다양한 재료로 구성된 LED들을 포함하는 제품을 설계할 때 이러한 변동성을 고려해야 할 경우가 있는데 이것은 때때로 설계를 매우 복잡하게 만든다.
- [0006] 다른 해결책은, 모두 동일하거나, 동일한 기판 상에 제조되거나 및/또는 동일한 기술을 사용하여 제조된 다이오드로 픽셀을 형성하는 것을 제공하는 것이다. 그러면 감소된 크기 및 높은 해상도를 갖는 모놀리식 마이크로-LED 패널(monolithic micro-LED panel)이 구현될 수 있다. 이러한 구현의 예로서, 2013년 4월 Journal of Display Technology, Zhao Jun Liu 외 공저의 "360 PPI Flip-Chip Mounted Active Matrix Addressable Light Emitting Diode on Silicon(LEDoS) Micro-Displays"라는 제목의 문헌을 참조할 수 있다. 마이크로-패널의 LED에 의해 방출되는 광 방사선은 자외선 범위에서 선택될 수 있으며, 하나의 다이오드에서 다른 다이오드로 다양한 파장으로 선택적으로 변환됨으로써, 적색, 녹색 및 청색 광 방출에 대응하는 컬러 스크린을 형성할 수 있다. 이러한 변환은 LED들의 방출면 상에 인광 재료를 배치함으로써 달성될 수 있다. 그러나, 이 변환은 광 에너지를 소모하여, 각 픽셀에 의해 방출되는 광의 양을 감소시키며 이에 따라 디스플레이 디바이스의 효율을 감소시킨다. 또한, LED들의 방출면 상에 인광 재료를 분배할 필요가 있어서, 이들 마이크로-패널들의 제조 방법을 더욱 복잡하게 만든다. 또한, 인광 재료의 입자 크기는 밝은 픽셀들에 요구되는 치수를 초과할 수 있으며, 이로 인해 항상 이 해결책이 사용될 수 있는 것도 아니다.

발명의 내용

해결하려는 과제

- [0007] 위에서 논의된 한계 사항들을 극복하기 위해, 동일한 기술을 사용하여 동일한 기판 상에 상이한 파장들을 방출할 수 있는 LED들을 동시에 제조할 수 있는 것이 바람직할 수 있다. 보다 일반적으로, 서로 상이한 광전자 특성들을 갖는 디바이스들을 집합적으로 제조하는 것이 유리할 것이다.

과제의 해결 수단

- [0008] 이러한 목적들 중 하나를 달성하기 위해, 본 발명은 제 1 양태에서, 다양한 격자 파라미터를 갖는 복수의 결정질 반도체 아일랜드를 제조하는 방법을 제공한다.
- [0009] 상기 방법은 매체(medium), 상기 매체 상에 배치되는 유동 층(flow layer) 및, 상기 유동 층 상에 배열되는, 동일한 초기 격자 파라미터를 갖는 복수의 결정질 반도체 아일랜드들을 포함하는 이완 기판(relaxation substrate)으로서, 제 1 측방 확장 포텐셜(lateral expansion potential)을 갖는 제 1 그룹의 아일랜드들과, 상기 제 1 측방 확장 포텐셜과 상이한 제 2 측방 확장 포텐셜을 갖는 제 2 그룹의 아일랜드들을 포함하는, 상기 이완 기판을 제공하는 것을 목적으로 하는 단계를 포함한다.
- [0010] 상기 방법은 또한 상기 유동 층의 유리 전이 온도(glass transition temperature) 이상인 이완 온도(relaxation temperature)에서 상기 이완 기판을 열 처리하는 것을 목적으로 하는 단계를 포함하며, 제 1 그룹의 이완된 아일랜드들의 격자 파라미터 및 제 2 그룹의 이완된 아일랜드들의 격자 파라미터가 상이한 값들을 갖게 되기 때문에, 상기 열 처리로 인해 상기 제 1 및 제 2 그룹들의 아일랜드들의 차별화된 이완이 야기된다.

- [0011] 개별적으로 또는 임의의 기술적으로 가능한 조합으로 취해지는 본 발명의 다른 유리하고 비제한적인 특징에 따르면,
- [0012] - 상기 열 처리 단계 전에, 상기 제 1 그룹의 아일랜드들은 제 1 변형 레벨(strain level)을 갖고, 상기 제 2 그룹의 아일랜드들은 상기 제 1 변형 레벨과 상이한 제 2 변형 레벨을 가지며;
- [0013] - 이완 기판이 제공되는 단계는 다음을 포함한다:
 - [0014] o 베이스 기판 상에 상이한 변형 레벨들을 갖는 제 1 영역 및 제 2 영역을 갖는 기본 결정질 반도체 층들의 스택을 형성하는 것;
 - [0015] o 상기 스택의 적어도 일부를 상기 매체로 전달하는 것;
 - [0016] o 상기 제 1 영역에 상기 제 1 그룹의 아일랜드들의 아일랜드들을 형성하고 상기 제 2 영역에 상기 제 2 그룹의 아일랜드들의 아일랜드들을 형성하도록 상기 스택 상에 트렌치들을 형성하는 것;
- [0017] - 상기 스택에서의 상기 트렌치들의 형성은 상기 매체로의 전달 이후에 수행되고;
- [0018] - 상기 베이스 기판 상에 상기 스택을 형성하는 것은 다음을 포함한다:
 - [0019] o 상이한 조성들을 갖는 복수의 부정형(pseudomorphic) 기본 층들을 형성하는 것;
 - [0020] o 제 1 영역 및 제 2 영역을 규정하도록 상기 기본 층들의 일부를 국부적으로 제거하는 것;
- [0021] - 상기 유동 층은 이완 온도에서 제 1 점도를 갖는 제 1 그룹의 블록들과 상기 이완 온도에서 상기 제 1 점도와 상이한 제 2 점도를 갖는 제 2 그룹의 블록들로 구성되며, 상기 제 1 그룹의 아일랜드들의 아일랜드들은 상기 제 1 그룹의 블록들의 블록들 상에 배열되고, 상기 제 2 그룹의 아일랜드들의 아일랜드들은 상기 제 2 그룹의 블록들의 블록들 상에 배열되고;
- [0022] - 기판이 제공되는 단계는 다음을 포함한다:
 - [0023] o 상기 매체 상에 제 1 재료로 이루어진 제 1 유동 층을 형성하는 것;
 - [0024] o 상기 제 1 유동 층에 적어도 하나의 리세스를 형성하는 것;
 - [0025] o 유동 층들의 스택을 형성하기 위해 상기 제 1 유동 층 상에 및 상기 리세스 내에 제 2 재료로 이루어진 제 2 유동 층을 증착하는 것;
 - [0026] o 상기 스택을 평탄화하여 상기 리세스 내를 제외한 상기 제 2 층을 제거하여 상기 제 1 그룹의 블록들 및 상기 제 2 그룹의 블록들을 형성하는 것;
- [0027] - 상기 제공 단계는 다음을 포함한다:
 - [0028] o 동일한 초기 변형 레벨을 갖는 상기 복수의 결정질 반도체 아일랜드들을 상기 유동 층 상에 형성하는 것;
 - [0029] o 상기 변형된 아일랜드들을 선택적으로 처리하여 제 1 그룹의 변형된 아일랜드들 및 제 2 그룹의 변형된 아일랜드들을 형성하는 것;
- [0030] - 상기 선택적 처리는 제 1 그룹의 변형된 아일랜드들 상에 제 1 두께를 가지며 제 2 그룹의 변형된 아일랜드들 상에 제 2 두께를 갖는 보강 층을 형성하는 것을 포함하며;
- [0031] - 상기 선택적 처리는 제 1 그룹의 변형된 아일랜드들 상에 제 1 재료로 형성되는 보강 층을 형성하고, 제 2 그룹의 변형된 아일랜드들 상에 상기 제 1 재료와 상이한 제 2 재료로 형성되는 보강 층을 형성하는 것을 포함하고;
- [0032] - 상기 선택적 처리는 제 1 그룹의 변형된 아일랜드들의 두께를 감소시키고 및/또는 제 2 그룹의 변형된 아일랜드들의 두께를 감소시킴으로써, 이들이 상이한 두께를 가지도록 하는 것을 포함하며;
- [0033] - 상기 열 처리는 400°C 내지 900°C 범위의 온도에서 수행되고;
- [0034] - 상기 결정질 반도체 아일랜드들(3a, 3b)은 III-N 재료로 구성되며;
- [0035] - 상기 제조 방법은 제 1 그룹의 이완된 아일랜드들 및 제 2 그룹의 이완된 아일랜드들이 성장 매체로 전달되는

단계를 포함한다.

- [0036] 다른 양태에서, 본 발명은 성장 매체, 어셈블리 층 및, 상기 어셈블리 층 상에 배열되는, 제 1 격자 파라미터를 갖는 제 1 그룹의 결정질 반도체 아일랜드들 그리고 상기 제 1 격자 파라미터와 상이한 제 2 격자 파라미터를 갖는 제 2 그룹의 결정질 반도체 아일랜드들을 포함하는 광전자 디바이스들을 형성하기 위한 성장 기판을 제공한다.
- [0037] 개별적으로 또는 임의의 기술적으로 가능한 조합으로 취해지는, 이 성장 기판의 다른 유리하고 비제한적인 특징에 따르면,
- [0038] - 상기 성장 매체는 실리콘 또는 사파이어 웨이퍼이고;
- [0039] - 상기 결정질 반도체 아일랜드들은 InGaN으로 이루어지고;
- [0040] - 상기 제 1 그룹의 각각의 아일랜드는 상기 제 2 그룹의 아일랜드 옆에 배치되어 일 픽셀을 형성하고;
- [0041] - 상기 어셈블리 층은 적어도 하나의 유전체 재료를 포함한다.
- [0042] 또 다른 양태에서, 본 발명은 다양한 조성들의 활성 층을 포함하는 복수의 광전자 디바이스들을 집합적으로 제조하기 위해 성장 기판을 사용하는 방법을 제공하며, 상기 방법은 성장 기판을 제공하는 단계와, 초기 농도의 원자 요소를 포함하는 분위기에 상기 성장 기판을 노출시킴으로써, 제 1 그룹의 아일랜드들 상에 제 1 농도의 원자 요소를 포함하는 제 1 활성 층을 형성하고, 제 2 그룹의 아일랜드들 상에 상기 제 1 농도와 상이한 제 2 농도의 원자 요소를 포함하는 제 2 활성 층을 형성하는 단계를 포함한다.
- [0043] 개별적으로 또는 기술적으로 가능한 조합으로 취해지는, 이 사용의 다른 유리하고 비제한적인 특징에 따르면,
- [0044] - 상기 분위기는 TMGa, TEGa, TMIIn 및 암모니아를 포함하는 전구체 가스들로 형성되고;
- [0045] - 상기 원자 요소는 인듐이고;
- [0046] - 상기 제 1 및 제 2 활성 층들은 n 도핑된 InGaN 층, 다중 양자 우물, p 도핑된 InGaN 또는 GaN 층을 포함한다.

도면의 간단한 설명

- [0047] 본 발명의 다른 특징들 및 이점들은 첨부된 도면들을 참조하여 이루어지는 본 발명의 상세한 설명으로부터 명백해질 것이다.
 - 도 1a, 도 1b 및 도 1c는 본 발명에 따른 성장 기판들의 횡단면도 및 평면도를 개략적으로 나타낸다.
 - 도 2의 (a), (b), (c)는 결정질 반도체 아일랜드들이 성장 매체의 표면 상에 배열 및 분포될 수 있는 일 예를 나타낸다.
 - 도 3의 (a) 내지 (e)는 본 발명에 따른 성장 기판을 제조하기 위한 제 1 방법을 나타낸다.
 - 도 4a 내지 도 4c는 본 발명에 따른 성장 기판을 제조하기 위한 제 2 방법을 나타낸다.
 - 도 5a 내지 도 5d는 상이한 점도의 블록들을 포함하는 유동 층을 제조하기 위한 방법을 나타낸다.
 - 도 6a 내지 도 6m은 본 발명에 따른 성장 기판을 제조하기 위한 제 3 방법을 나타낸다.

발명을 실시하기 위한 구체적인 내용

- [0048] 성장 기판(Growth substrate)
- [0049] 제 1 양태에서, 본 발명은 광전자 디바이스들을 형성하기 위한 성장 기판(1)에 관한 것이다. 도 1a 및 도 1b는 본 발명에 따른 2개의 성장 기판의 횡단면을 개략적으로 나타낸다. 도 1c는 이들 기판들의 평면도이다. 성장 기판(1)은 기판(1)의 노출된 표면 상에 광전자 컴포넌트들의 활성 층을 형성하기 위해, 에피택시 프레임(epitaxy frame)과 같은 증착 장비에 배치되는 것으로 의도된다. 기판(1)은 기능 디바이스의 달성을 야기하는 추가의 제조 단계들(전기적 접촉부의 형성, 다른 디바이스로부터 하나의 디바이스의 분리 등) 동안에 디바이스들이 조작될 수 있게 하는 기계적 지지체로서 작용할 수 있다.
- [0050] 성장 기판(1)은 성장 매체(growth medium)(2)를 포함한다. 이것은 표준화된 치수, 예를 들어 직경 2 인치

(50mm), 4 인치(100mm) 또는 심지어 200mm의 재료들, 예를 들어 실리콘 또는 사파이어와 같은 원형 웨이퍼 재료 일 수 있다. 그러나, 본 발명이 이러한 치수들 또는 이 형상에 제한되는 것은 아니다.

- [0051] 성장 매체(2)의 성질은 일반적으로 실제 성장 기관(1)을 제조할 때 및 광전자 디바이스들을 제조할 때 구현되는 처리들(예를 들어, 증착, 열 처리 등)을 견딜 수 있도록 선택된다. 바람직하게는, 성장 매체(2)는 광전자 디바이스의 유용 층을 형성하게 되는 재료들의 것과 유사하거나 가까운 열 팽창 계수를 가지므로, 이러한 디바이스들을 생산한 이후에 손상을 줄 수 있는 심각한 변형을 제한한다.
- [0052] 또한, 성장 기관(1)은 성장 매체(2) 상에 배치된 복수의 결정질 반도체 아일랜드들(3)(이하 간단히 "아일랜드(island)(들)"라 함)을 포함한다. 각각의 아일랜드(3)는 광전자 디바이스, 예를 들어 LED, 레이저 또는 광전지의 활성 층들을 지니는 것으로 의도된다. 이를 위해, 아일랜드들(3)은 III-N 재료들로 제조될 수 있다. 따라서, 질화물 기반 LED들의 형성을 위해, 아일랜드들(3)은 그 축(c)이 표면에 수직인 우르차이트 구조(wurtzite structure) GaN 또는 InGaN으로 구성될 수 있으며, 여기서 이들의 비율은 0% 내지 20% 사이, 특히 1.5% 내지 8% 사이에서 변화할 수 있다.
- [0053] 용어 "아일랜드"는 성장 매체(2)에 배열된 다른 아일랜드들과 완전히 분리된 재료의 블록을 지칭한다. 용어 "결정질"은 아일랜드(3)를 구성하는 원자들이 단결정 재료의 블록을 형성하도록 규칙적으로 어셈블됨을 의미하지만, 그럼에도 불구하고 블록은 전위(dislocation), 슬립 평면(slip plane) 또는 점 결함(point defect)과 같은 배열 결함들을 포함할 수 있다.
- [0054] 아일랜드들(3)은 트렌치들(4)에 의해 서로 분리되어 있다. 이러한 트렌치들은 0.1 내지 50 마이크로, 또는 1 내지 50 마이크로, 전형적으로는 2 내지 20 마이크로 정도의 범위의 2개의 아일랜드(3)를 분리하는 측면 치수를 가질 수 있다. 각각의 아일랜드는 성장 기관에 비해 상대적으로 감소된 크기를 가지며, 이것은 의도된 최종 용도에 따라, 예를 들어 최대 치수가 1 마이크로 내지 1 mm까지 신장될 수 있다. 아일랜드들(3)의 표면은 $1 \mu\text{m}^2$ 또는 $4 \mu\text{m}^2$ 내지 1mm^2 , 바람직하게는 $25 \mu\text{m}^2$ 내지 $400 \mu\text{m}^2$ 의 범위일 수 있다. 각각의 아일랜드(3)는 위에서 볼 때, 임의의 형상, 예를 들어 원형, 정사각형, 삼각형, 육각형 또는 직사각형을 가질 수 있다. 통상적으로, 이것의 두께는 특히 InGaN으로 이루어질 경우, 200 nm 미만이다. 아일랜드들(3)은 모두 동일하거나 상이한 형상 및 치수를 가질 수 있다.
- [0055] 아일랜드들(3) 모두가 동일한 격자 파라미터를 갖지는 않는다. 따라서, 제 1 그룹의 아일랜드들(3a)은 제 1 격자 파라미터를 가지며, 제 2 그룹의 아일랜드들(3b)은 제 1 그룹과 상이한 제 2 격자 파라미터를 갖는다.
- [0056] 도 1a에 도시된 성장 매체(1)의 변형 예에서, 이 기관의 제조 방법의 설명에서 명백해지는 바와 같이, 모든 아일랜드들(3)은 동일한 재료로 구성된다. 아일랜드들(3)의 재료들이 서로 동일하기 때문에, 격자 파라미터의 차이가 존재한다는 것은 두 그룹(3a 및 3b)을 구성하는 아일랜드들(3) 사이에 상이한 변형 상태가 존재함을 나타낸다.
- [0057] 도 1b에 도시된 성장 매체(1)의 변형예에서, 아일랜드들(3)의 재료들은 그룹마다 서로 동일하지 않다. 또한, 2개의 그룹(3a, 3b)을 구성하는 아일랜드들(3)의 변형 상태도 또한 그룹마다 상이할 수 있다. 따라서, 2개의 그룹의 아일랜드들(3a, 3b)은 서로 다른 격자 파라미터들을 갖는다.
- [0058] 성장 기관(1)의 아일랜드들(3)에 대한 격자 파라미터들의 다양성은 단일 제조 기술 및 단일 성장 기관을 사용하여, 서로 다른 광 특성들을 갖는 광전자 디바이스들을 집합적으로 제조하는데 유리하게 사용될 것이다.
- [0059] 일 예로서, 제 1 격자 파라미터를 갖는 제 1 그룹의 아일랜드들(3a)에서는, 제 1 파장, 예를 들어 녹색 범위에서 직접 방출되는 제 1 LED를 형성하는 것이 가능하며, 제 2 격자 파라미터를 갖는 제 2 그룹의 아일랜드들(3b)에서는, 제 2 파장, 예를 들어 청색 범위에서 직접 방출되는 제 2 LED를 형성하는 것이 가능할 것이다. 용어 "직접 방출(directly emitting)"은 방출이 인 변환(phosphorus conversion)을 사용할 필요 없이, LED의 활성 층들(양자 우물(quantum wells))에 의해 방출되는 광 방사에 대응하는 것을 나타내기 위해 사용된다.
- [0060] 또한, 성장 기관(1)은 적어도 하나의 제 3 그룹의 아일랜드들을 포함하며, 이 제 3 그룹의 아일랜드들은 제 1 및 제 2 그룹과는 상이한 제 3 격자 파라미터를 갖는 것으로 제공될 수 있다. 보다 일반적으로, 성장 기관은 임의의 수의 아일랜드 그룹들을 포함할 수 있으며, 각각의 그룹은 다른 그룹들에 속하는 아일랜드들의 격자 파라미터와 상이한 격자 파라미터를 갖는 아일랜드들에 의해 형성된다. 이러한 방식으로, 단일 기술을 사용하여 동일한 기관 상에 적색, 녹색, 청색 및 적외선 파장의 범위에서 방출되는 LED들을 형성할 수 있는 성장 기관(1)을 얻을 수 있다.

- [0061] 성장 매체(2)의 표면 상의 아일랜드들(3a, 3b)의 그룹의 분포 및 배열은 본 발명의 이 양태의 본질적인 특성이 아니며, 가능한 모든 분포들 및 배열들이 고려될 수 있다. 이들은 때때로 고려 중인 용도에 의해 규정될 수 있다.
- [0062] 따라서, 매체(2)의 표면 상의 제 1 및 제 2 그룹의 아일랜드들(3a, 3b)의 분포 및 배열의 제 1 예가 도 1a 및 도 1b에 도시되어 있다. 이 예에서, 제 1 그룹의 아일랜드들(3a)은 매체(2)의 제 1 영역을 차지하고, 제 2 그룹의 아일랜드들(3b)은 매체(2)의 제 2 영역을 차지하며, 이들은 서로 분리되어 있으면서 서로 인접해 있다.
- [0063] 유리하게는 제 1, 제 2 및 제 3 그룹의 아일랜드들(3, 3', 3'')을 서로 인접하게 배치하도록 선택할 수 있으며, 이것은 상이한 컬러들, 예를 들어, 적색, 녹색 및 청색으로 각각 방출되는 LED들을 각각 형성할 수 있게 할 것이다. 이러한 배열이 도 2의 (a)에 개략적으로 나타나 있다. 이러한 LED들의 조합은 발광색이 제어될 수 있는 밝은 픽셀(P)을 구성한다. 이들 P 픽셀들을 구성하는 LED들을 지니게 되는 아일랜드들(3, 3', 3'')은 성장 매체(2)의 표면 상에 규칙적인 방식으로 배열될 수 있다. 따라서, 모놀리식 P 픽셀들이 동일한 기판 상에 형성(즉 배치)될 수 있으며, 예를 들어 기능적 디바이스에 포함되기 위해, 컴포넌트 삽입 디바이스에 의해 픽셀로서 취급될 수 있다.
- [0064] LED들의 모놀리식 마이크로-패널의 형성이 목적으로 되는 경우, 예를 들어 컬러 마이크로-디스플레이 스크린의 경우, 도 2의 (b)에 나타난 바와 같이, P 픽셀들은 예를 들어 라인(line)들 및 로우(row)들에 따라 고르게 분포되어 매트릭스 M을 형성할 수 있다. 그리고 성장 기판(1)은 도 2의 (c)에 나타난 바와 같이 복수의 이러한 M 매트릭스들을 포함할 수 있다.
- [0065] 도 1a 및 도 1b의 설명 및 성장 매체(2) 및 결정질 반도체 아일랜드들(3)의 설명으로 되돌아 가면, 성장 기판(1)은 또한 성장 매체(2)와 아일랜드들(3) 사이에 배열된 적어도 하나의 어셈블리 층(5)을 포함한다. 여기서, 어셈블리 층은 성장 매체 및 아일랜드들(3)과 직접 접촉하지만, 성장 기판은 다른 중간 층들을 포함할 수도 있다. 이 어셈블리 층(5)은 실리콘 산화물 또는 실리콘 질화물의 층과 같은 유전체 재료를 포함할 수 있거나, 예를 들어, 성장 매체의 후속적인 제거를 용이하게 하도록 설계된 이러한 층들의 스택으로 구성될 수 있다.
- [0066] 도 1b에 도시된 성장 기판(1)의 변형예에서, 어셈블리 층(5)은 균일한 두께를 갖지 않는다. 성장 기판(1)의 제조 방법의 설명과 관련하여 명백해지는 이유 때문에; 어셈블리 층은 제 1 그룹의 아일랜드들(3a)의 아일랜드들(3)의 방식으로 제 1 두께를 가지며, 제 2 그룹의 아일랜드들(3b)의 아일랜드들(3)의 방식으로 제 1 두께와 상이한 제 2 두께를 갖는다. 보다 일반적으로 말하면, 어셈블리 층(5)은 기판의 1 그룹들의 아일랜드들 각각의 아일랜드들의 방식으로 개별 두께를 갖는다.
- [0067] 성장 기판의 제조 방법
- [0068] 이제 위에서 소개된 성장 기판(1)의 제조 방법들에 대한 몇가지 예들을 개시한다.
- [0069] 이들 방법은 EP2151852, EP2151856 또는 FR2936903 문헌에 기재되어 있는 바와 같은, 결정질 반도체 아일랜드 전달 및 이완 기술의 원리를 구현한다.
- [0070] 이 접근 방식을 따르는 예시적인 구현에 따르면, 도너 기판(donor substrate) 상에 변형된 결정질 반도체 층을 형성하는 것에 의해 시작된다는 것을 알 수 있다. 그 다음, 이 층은 도너 기판을 접합 및 박형화 및/또는 파쇄함으로써 유동 층을 포함하는 기판으로 전달된다. 그 다음, 아일랜드들이 전달된 층(transferred layer)에 형성되며, 이어서 열 처리가 기판 상에 수행되고, 유동 층의 점도 전이 온도보다 높은 온도에서의 아일랜드들은, 예를 들어 아일랜드들의 적어도 부분적 이완을 유도하는 BPSG로 이루어진다. 이완 열 처리 후에 달성되는 이완 정도는 완전 이완된 층의 달성에 대응하는 최대 이완 정도의 70% 내지 80% 또는 95%에 도달할 수 있다. 이러한 이완의 정도는 아일랜드들의 두께 그리고 열 처리의 지속 기간 및 범위에 따라 달라진다.
- [0071] 이러한 이완을 돕고 이완 동안에 일어나는 소성 변형 중에 아일랜드의 휨 현상을 방지하기 위해, 이완 열 처리를 적용하기 전에 아일랜드의 상부 또는 하부에 보강 층이 형성되도록 제공될 수 있다. Yin 외 공저, (2003), Journal of Applied Physics, 94(10), 6875-6882의 "Buckling suppression of SiGe islands on compliant substrates"라는 제목의 문헌에 상세하게 설명된 바와 같이, 이 열 처리 단계 이후에 달성되는 아일랜드의 이완 정도는 보강 층과 아일랜드에서의 변형의 균형을 유지하는 정도이다. 보강 층은 유동 층으로의 전달 후에 변형된 층 상에 보존되는 도너 기판의 잔류물로부터 형성될 수 있음(또는 포함될 수 있음)에 유의한다. 이것은 변형된 층의 전달 및 아일랜드들의 형성 이후에 아일랜드 아래에서 엔드업되기 위해 도너 기판의 노출면 상에 배치될 수 있다.

- [0072] 본 발명은 이완 작용을 이용하여 다양한 격자 파라미터들을 갖는 복수의 결정질 반도체 아일랜드들을 제조하는 방법들을 제공한다. 보다 구체적으로, 이들 방법들은 매체(7), 매체(7) 상에 배치되는 유동 층(8), 및 상기 유동 층 상에 배열되는, 초기 격자 파라미터를 갖는 복수의 결정질 반도체 아일랜드들(9)을 포함하며, 이 복수의 아일랜드들 중 적어도 일부는 변형된 아일랜드들이 이완 기판을 제공하는 것으로 시작된다. 제 1 그룹의 아일랜드들(9a)은 제 1 측방 확장 포텐셜을 갖고 제 2 그룹의 아일랜드들(9b)은 제 1 측방 확장 포텐셜과 상이한 제 2 측방 확장 포텐셜을 갖는다.
- [0073] "측방 확장 포텐셜(Lateral expansion potential)"은 아일랜드(9)가 탄성 변형 에너지를 감소시키게 되고 그것이 접촉하는 유동 층(8)을 유지하는데 필요한 에너지와 균형을 맞추게 되는 측방 확장 또는 수축을 지칭한다.
- [0074] 또한, 본 방법들은 제 1 및 제 2 그룹의 아일랜드들의 차별화된 이완을 유발하기 위해 유동 층(8)의 유리 전이 온도보다 높거나 같은 이완 온도에서 이완 기판(6)을 열 처리하는 것을 제공하며, 그 이유는 제 1 그룹의 이완된 아일랜드들(3a)의 격자 파라미터 및 제 2 그룹의 이완된 아일랜드들(3b)의 격자 파라미터가 상이한 값을 갖기 때문이다.
- [0075] 제 1 방법
- [0076] 도 3의 (a)에 나타난 바와 같이, 본 발명에 따른 제 1 제조 방법은 이완 매체(7), 매체(7) 상에 배치되는 유동 층(8), 및 유동 층(8) 상에 배열되는, 복수의 변형된 결정질 반도체 아일랜드들(9)을 포함하는 이완 기판을 제공하는 것을 포함한다. 변형된 아일랜드들(9)은 모두 동일한 격자 파라미터를 갖는다. 이완 매체(7) 및 유동 층(8)의 성질을 선택하기 위해 최신 기술에 관해 언급된 문헌들을 참고할 수 있다.
- [0077] 이들 변형된 아일랜드들(9)은 도너 기판으로부터 제공될 수 있고, 간단하게 위에서 언급된 집합 및 박막화 단계를 이용하여 이완 기판(6)의 유동 층(8)으로 전달될 수 있다. 일 예로서, 도너 기판은 사파이어 기반 매체, 베이스 기판 상에 형성된 GaN 버퍼층, 및 GaN 버퍼층 상에 있는 인듐의 비율이 1% 내지 1.5% 내지 10% 또는 20% 범위인 InGaN 변형된 층으로 구성될 수 있다. 전통적인 포토리소그래피, 수지 증착 및 에칭 단계들이 연속 InGaN 층으로부터 변형된 InGaN 아일랜드들(9)을 규정하는데 사용될 수 있다. 이러한 단계들은 전달 단계들 전후에 적용되는 것일 수 있다. 전술한 바와 같이, 아일랜드들(3)은 도너 기판의 잔류물인 보강 층(10')을 지닐 수 있다. 이것은 초기에 도너 기판의 버퍼 층을 형성한 10 nm 내지 100 nm 두께의 GaN일 수 있다.
- [0078] 이완 기판(6)이 형성될 수 있는 방식에 관계없이, 본 제조 방법의 후속 단계에서, 이완 기판의 변형된 아일랜드들(9)이 선택적으로 처리되어, 제 1 측방 확장 포텐셜을 갖는 제 1 그룹의 변형된 아일랜드들(9a)을 형성하고 또한 제 1 측방 확장 포텐셜과 상이한 제 2 측방 확장 포텐셜을 갖는 제 2 그룹의 변형된 아일랜드들(9b)을 형성한다. 달리 말하면, 제 1 그룹(9a)의 아일랜드에 포함된 변형 에너지는 제 2 그룹(9b)의 아일랜드에 포함된 변형 에너지와 상이하다.
- [0079] 이러한 선택적인 처리는 이완 기판(6)의 제 1 그룹의 변형된 아일랜드들(9a) 상에 제 1 두께를 가지며 제 2 그룹의 변형된 아일랜드들(9b) 상에 제 2 두께를 갖는 보강 층(10)의 형성을 포함할 수 있다. 이러한 구성이 도 3의 (c)에 나타나 있다.
- [0080] 보강 층(10)의 이러한 두께 구성은 도 3의 (b)에 나타난 바와 같이, 모든 아일랜드들(9) 상에 균일한 두께의 초기 보강 층(10')을 형성함으로써 달성되며, 그런 다음, 이 층(10')을 선택적으로 박형화함으로써 아일랜드들(9a, 9b)의 두 그룹 중 하나에 대한 그것의 두께를 감소시킬 수 있다. 다시, 리소그래피 포토-마스킹 단계들이 이 박형화 처리에 대하여 아일랜드 그룹들 중 하나에 배치된 보강 층(10)을 보호하기 위해 사용될 수 있다. 박형화에 대한 일 대안으로서, 도 3의 (c)의 구성으로 엔드업하기 위해 2개의 아일랜드 그룹(9a, 9b) 중 하나에 대한 초기 보강 층(10')을 두껍게 선택할 수도 있다. 전술한 바와 같이, 균일한 두께의 보강 층(10')은 도너 기판의 잔류물로 구성될 수 있다.
- [0081] 대안적으로서 또는 부가적으로는, 보강 층(10) 또는 하나의 아일랜드 그룹의 두께를 다른 것에 대해 변형하는 것이 아니라, 그 성질을 변화시키는 것을 선택할 수 있다. 따라서, 제 1 그룹의 아일랜드들(9a) 상의 제 1 재료로부터 형성된 보강 층(10)을 가질 수 있으며 또한 제 2 그룹의 아일랜드들(9b) 상의 제 1 재료와는 상이한 보강 또는 강성을 갖는 제 2 재료로부터 형성된 보강 층(10)을 가질 수 있다. 이 경우, 보강 층(10)은 변형된 아일랜드들(9a, 9b)의 일 그룹으로부터 다른 그룹들까지 균일한 두께를 가질 수 있다.
- [0082] 가용성 및 비용의 이유로, 보강 층(10)은 통상적으로 실리콘 산화물 또는 실리콘 질화물로 구성된다. 그러나

보강 층(10)은 그것이 놓이게 되는 아일랜드(9)의 측방 확장 포텐셜을 변형하여 뒤이어 계속되는 이완 열 처리 동안 아일랜드(9)의 뒤틀림을 잠정적으로 방지하기에 충분히 경질인 임의의 다른 재료일 수도 있다. 이 층의 성질 및 그것이 배치되는 아일랜드(9)의 예상 이완 정도에 따라, 보강 층(10)은 10 nm 내지 수백 nm 범위의 두께, 예를 들어 200 nm의 두께를 가질 수 있다.

[0083] 또한, 특정 아일랜드들(9)이 보강 층(10)으로 피복되지 않도록 제공될 수도 있다. 이것은 아일랜드의 변형률이 상대적으로 낮고 따라서 이 층의 휨 위험이 극히 미미한 경우에 특히 해당된다.

[0084] 차별화된 방식으로 아일랜드들(9)의 측방 확장 용량에 영향을 주는 것을 목적으로 하는 선택적 처리는, 또한 특정 아일랜드들(9)을 박형화하는 것, 즉 제 1 그룹의 아일랜드들(9a)의 두께 및/또는 제 2 그룹의 아일랜드들(9b)의 두께를 감소시킴으로써, 이들 아일랜드들(9a, 9b)이 이러한 처리 후에 상이한 두께를 갖는 것을 포함할 수 있다. 이것은 예를 들어 10%보다 클 수 있는 이러한 아일랜드들의 그룹들 사이의 두께 차를 생성하기 위해 초기 두께의 10% 내지 50% 만큼 적어도 하나의 아일랜드들(9a, 9b)의 그룹을 박형화하는 것을 포함할 수 있다. 이 변형예는 예를 들어 변형 층을 이완 매체로 전달하기 전에, 도너 기관 상에 보강 재료의 층을 배치함으로써, 보강 층이 유동 층(8)과 결정질 반도체 아일랜드(9a, 9b) 사이에서 형성될 경우에 특히 유용하다.

[0085] 도시되지 않은 변형예에서, 보강 층은 변형된 아일랜드들(9)의 일부 아래에만 형성된다. 보강 층은 도너 기관(11)의 노출면 상에 미리 형성되어 국부적으로 에칭됨으로써, 이러한 하부 층을 갖거나 갖지 않거나 또는 이러한 보강 층의 가변 두께를 갖는 아일랜드들을 선택적으로 형성할 수 있다. 하부의 보강 층을 갖는 아일랜드들(9)은 동일한 유동 층에 대해, 보강 층이 없는 아일랜드들보다 낮은 측방 확장 포텐셜을 가지게 된다.

[0086] 지금까지 설명한 모든 선택적 처리들은 서로 조합될 수 있다. 모든 경우에, 아일랜드들(9a, 9b)의 적어도 2개의 그룹을 형성하는 것을 목적으로 하는 이러한 처리에 이어서, 제 2 그룹의 아일랜드들(9b)의 특성과 상이한 적어도 하나의 특성(두께, 지니고 있는 보강 층의 두께 또는 성질)을 갖는 제 1 그룹의 아일랜드들(9a)이 존재한다. 결과적으로, 이들은 상이한 측방 확장 포텐셜 또는 용량을 갖는다.

[0087] 도 3의 (d)에 나타난 제조 방법의 후속 단계에서, 이완 기관(6)은 유동 층(8)의 유리 전이 온도보다 높거나 동일한 온도에서 열 처리된다. 이 층의 성질에 따라, 이 열 처리는 400°C 내지 900°C의 온도로 몇 분 내지 수 시간 동안 이완 기관을 노출시키는 것을 포함할 수 있다. 이것은 유동 층이 BPSG 로 구성되는 경우에 특히 해당된다. 이러한 방식으로 진행하면 제 1 및 제 2 그룹의 아일랜드들(9a, 9b)의 변형된 아일랜드들(9)의 이완이 도 3의 (e)에 나타난 적어도 부분적으로 이완된 아일랜드들(3)을 형성하게 된다. 상세히 설명된 바와 같이, 이완 열 처리 동안 및 그 이후에 도달되는 이완의 정도는 아일랜드(9)의 두께, 이 아일랜드(9)를 덮을 수 있는 보강 층(10)의 두께 및/또는 성질에 의존한다.

[0088] 제 1 그룹(9a)의 변형된 아일랜드들 및 제 2 그룹(9b)의 변형된 아일랜드들은 상이한 특성을 갖고, 따라서 상이한 측방 확장 포텐셜을 가지며, 열 처리는 제 1 및 제 2 그룹(9a, 9b)의 초기 변형된 아일랜드들(9)을 다양한 정도들로 이완시킨다. 달리 말하면, 이완 열 처리 후에, 제 1 그룹(3a)의 아일랜드들(3)의 격자 파라미터는 제 2 그룹(3b)의 아일랜드들(3)의 격자 파라미터와 상이하다.

[0089] 제 2 방법

[0090] 도 4a 내지 도 4c를 참조하여 다양한 격자 파라미터들을 갖는 아일랜드들(3)을 제조하는 이 제 2 방법에 대하여 설명한다. 제 1 방법의 경우와 같이, 이완 매체(7), 매체(7) 상에 배치되는 유동 층(8) 및, 유동 층(8) 상에 배열되는, 복수의 변형된 결정질 반도체 아일랜드들(9)을 포함하는 이완 기관(6)이 공급된다. 변형된 아일랜드들(9)은 모두 초기에 동일한 격자 파라미터를 갖는다.

[0091] 이 제 2 방법 및 도 4a를 참조하면, 유동 층(8)은 제 1 그룹의 블록들(8a) 및 제 2 그룹의 블록들(8b)로 구성된다. 여기서, 각각의 그룹(8a, 8b)은 설명을 단순화하기 위해 단일 블록으로 구성되지만, 일반적으로 블록들의 그룹은 하나 또는 복수의 블록으로 구성될 수 있다. 용어 "블록"은 동질성 재료의 블록 또는 블록들의 조합을 지칭하는, 매우 넓은 의미로 이해되어야 하며, 여기서 이 블록은 임의의 볼륨을 규정하는 것이며, 반드시 블록인 것은 아니다.

[0092] 제 1 그룹의 블록들(8a) 및 제 2 그룹의 블록(8b)은 주어진 온도에 대해 서로 상이한 제 1 및 제 2 점도를 각각 갖는 상이한 재료로 구성된다. 제 1 그룹의 블록들(8a) 상에 배열된 변형된 아일랜드들(9)은 제 1 그룹의 변형된 아일랜드들(9a)을 형성하고, 유사하게, 제 2 그룹의 블록들(8b) 상에 배열된 변형된 아일랜드들(9)은 제 2 그룹의 변형된 아일랜드들(9b)을 형성한다.

- [0093] 제 1 그룹의 블록들(8a)의 점도가 제 2 그룹의 블록들(8b)의 점도와 상이하면, 변형된 아일랜드들(9)은, 적어도 부분적으로, 차별화된 방식으로 이완되기 쉽다. 달리 말하면, 제 1 그룹의 변형된 아일랜드들(9a)은 제 2 그룹의 변형된 아일랜드들(9b)의 이완 포텐셜과 상이한 이완 포텐셜을 갖는다. 변형된 아일랜드들(9) 모두가 동일한 치수를 갖는 한, 그들이 포함하고 있는 변형 에너지는 일반적으로 유사하지만, 그들이 놓여 있는 블록의 성질이 다르다면, 아일랜드들(9)은 차별화된 방식으로 이완될 가능성이 있다.
- [0094] 변형된 아일랜드들(9)은 도너 기관(11)으로부터 제공될 수 있고, 제 1 방법의 설명과 관련하여 언급된 것과 동일하거나 유사한 단계들을 이용하여 이완 기관(6)의 유동 층(8)으로 전달될 수 있다.
- [0095] 도 5a 내지 도 5d는 상이한 점도들의 블록들(8a, 8b)로 구성된 유동 층(8)을 제조하기 위한 가능한 단계들의 시퀀스를 나타낸다. 도 5a를 참조하면, 제 1 유동 층(8a)이 매체(7) 상에 형성된다. 이것은 제 1 점도 값을 제공하기 위해 결정된 비율의 붕소 및/또는 인을 포함하는 실리콘 이산화물 또는 실리콘 질화물의 유전체 층일 수 있다. 도 5b에 나타낸 다음 단계에서, 적어도 하나의 리세스(10)가 제 1 유동 층(8a)의 부분 마스크 및 에칭을 통해 제공된다. 리세스(10)는, 도면에 나타낸 바와 같이, 부분적이거나 제 1 유동 층(8a)의 전체 두께에 대응할 수 있다. 후속 단계에서, 나머지 제 1 층(8a) 및 제 2 유동 층(8b)의 리세스(10)가 피복된다. 이 제 2 층(8b)은 바람직하게는 전체 리세스(10)를 채우기에 충분한 두께를 갖는다. 제 2 유동 층(8b)을 구성하는 재료는 제 1 층(8a)과 상이한 성질을 가지므로, 제 1 및 제 2 층들은 결정된 이완 온도에 노출될 때 상이한 점도를 갖게 된다.
- [0096] 이 상이한 점도는 제 1 층(8a)의 점도보다 높거나 낮을 수 있다. 예를 들어, 제 1 층이 특히 높은 점도를 갖는 실리콘 이산화물 또는 실리콘 질화물로 제조되는 경우, 제 2 층(8b)에 대해 선택된 재료는 1층의 점도보다 낮은 점도를 갖기에 충분한 붕소 및 인 질량비, 예를 들어 4%보다 높은 BPSG일 수 있다.
- [0097] 이어서, 도 5d를 참조하면, 기관의 노출된 표면이 평탄화됨으로써, 제 1 유동 층(8a)이 노출될 때까지 리세스들(10)을 제외한 제 2 유동 층을 제거한다. 따라서, 유동 층(8)을 구성하는 제 1 블록들(8a) 및 제 2 블록들(8b)이 형성된다. 이와 같이 제조된 유동 층(8)은 층 전달에 의해 변형된 아일랜드들(9)을 수용하기에 유리하게 만드는, 특히 평평한 표면을 갖는다는 것에 유의해야 한다.
- [0098] 제 2 제조 방법 및 도 4b에 나타낸 이 방법의 후속 단계로 되돌아가면, 이완 기관(6)은 유동 층의 유리 전이 온도보다 높거나 동일한, 즉 유동 층(8)의 제 1 및 제 2 블록들(8a, 8b)의 적어도 하나의 이완 온도에서 열 처리되어, 제 1 및 제 2 그룹들의 아일랜드들(9a, 9b)의 차별화된 이완을 야기한다. 이 층을 구성하는 블록들의 성질에 따라, 열 처리는 400°C 내지 900°C의 이완 온도에서 몇 분에서 수 시간의 기간 동안 이완 기관(6)을 노출시키는 것을 포함할 수 있다. 이러한 방식의 진행으로, 제 1 및 제 2 그룹들의 아일랜드들(9a, 9b)의 변형된 아일랜드들(9)의 측방 확장이 도 4c에 나타낸 적어도 하나의 부분적으로 이완된 아일랜드들(3)을 형성하게 된다.
- [0099] 달리 말하면, 제 1 그룹(9a)의 변형된 아일랜드들 및 제 2 그룹(9b)의 변형된 아일랜드들은 이완 열 처리 온도에서 상이한 점도를 갖는 블록들에 놓이게 되며, 따라서 상이한 측방 확장 포텐셜을 갖기 때문에, 열 처리는 제 1 및 제 2 그룹(9a, 9b)의 초기 변형된 아일랜드들(9)을 다양한 정도로 이완시켜서, 이들의 차별화된 측방 확장을 야기시킨다. 따라서, 이완 열 처리 이후에, 제 1 그룹(3a)의 아일랜드들(3)의 격자 파라미터는 제 2 그룹(3b)의 아일랜드들(3)의 격자 파라미터와 상이하게 된다.
- [0100] 제 3 방법
- [0101] 도 6a 내지 도 6m을 참조하여 다양한 격자 파라미터들을 갖는 이완된 아일랜드들(3)을 제공하는 제 3 방법이 제시된다. 이 제 3 방법은 스택(12)을 형성하는 결정질 반도체들(12a, 12b)의 복수의 변형된 기본 층들을 포함하는 도너 기관(11)의 준비를 포함한다. 스택은 상이한 변형 레벨들을 갖는 적어도 하나의 제 1 영역(13a) 및 제 2 영역(13b)을 구비한다.
- [0102] 도 6a는 도너 기관(11)을 준비하는 제 1 단계를 나타낸다. 이것은 예를 들어, 사파이어, 실리콘 또는 실리콘 카바이드로 이루어진 베이스 기관(14)의 공급을 포함한다. 반도체 및 결정질 기본 층들의 스택(12)이 베이스 기관(14) 상에 형성되며, 스택의 각 층은 상이한 성질을 갖는다. 도 3의 (a)에 나타낸 예에서, 2개의 결정질 반도체 기본 층들(12a, 12b)이 형성된다. 예시를 위해, 제 1 기본 층(12a)은, 버퍼층을 형성하며 그 상부가 본질적으로 이완되는 2 미크론 이상의 두께를 갖는 질화 갈륨 층일 수 있다. 제 2 기본 층(12b)은 약 100 nm 두께를 가지며 인듐의 비율이 약 6%인 InGaN 층이다. 스택(12)의 제 2 기본 층(12b) 및 일반적으로 스택(12)의 각각의 기본 층은 임계 이완 두께보다 작은 두께를 갖는다. 따라서, 위의 선택된 예에서는 압축으로, 적어도

일부 층들이 변형된다. 이러한 방식으로, 제 2 기본 층(12b)(또는 제 1 기본 층(12a)의 상부에 형성된 스택(12)의 각각의 층)은 의사 비정질(pseudomorphous)이며, 따라서 스택(12)의 제 1 층(12a) 중 하나와 동일한 격자 파라미터를 갖는다.

- [0103] 제 2 기본 층(12b)을 국부적으로 제거하여 제 1 기본 층(12a)의 일부를 노출시키는 것으로 구성되는 도너 기관(11)의 제조에서의 후속 단계가 도 6b에 도시되어 있다. 이 제거 단계는 포토리소그래피 마스크 및 에칭, 예를 들면, 건식 에칭의 전통적인 수단을 포함할 수 있다. 이러한 방식의 진행으로 도너 기관(11)의 노출된 표면 상에 제 1 층(12a)이 노출된 제 1 영역(13a), 및 스택의 제 2 층(12b)이 노출된 제 2 영역(13b)이 형성된다. 일반적으로 말하자면, 이 단계 동안, 스택(12)의 일부가 국부적으로 제거되어 스택(12)을 형성하는 층들의 일부만을 각각의 영역(13)에 보존한다. 영역(13)은 그 각각이 상이한 변형 상태에 있는 하나 또는 복수의 기본 층들의 상이한 스택에 의해 각기 형성되기 때문에, 영역(13)은 서로 다른 변형 레벨들을 갖는다.
- [0104] 따라서, 도 6b에 도시된 예에서, 영역(13a)은 제 1 층(12a)으로 구성되며, 제 1 기준 변형 레벨을 갖는다. 영역(13b)은 제 1 기본 층(12a) 및 변형된 제 2 기본 층(12b)으로 형성된 스택으로 구성된다. 따라서, 제 2 영역(13b)은 제 1 영역(13a)보다 높은 변형 레벨을 갖는다.
- [0105] 영역들(13a, 13b)이 모두 반드시 일체형인 것은 아니며, 즉 특정 층을 노출시키기 위한 스택(12)의 기본 층들을 국부적으로 제거하는 것은 복수의 별개의 인접하지 않은 위치들에서 수행될 수 있다. 용어 "영역"은 예를 들어 스택(12a)의 동일한 층(12a, 12b)이 제거 단계 이후에 노출되는, 동일한 변형 레벨을 갖는 도너 기관(11)의 표면 상의 위치들의 집합을 지정하는데 사용된다.
- [0106] 도너 기관의 제 1 및 제 2 영역들(13a, 13b)은 각각 성장 기관(1)의 제 1 및 제 2 그룹들의 이완된 아일랜드들(3a, 3b)의 아일랜드들(3) 생성을 가능하게 한다. 도 2의 (a) 내지 (c)와 관련하여 위에서 개시된 바와 같이, 그룹들(3a, 3b)의 아일랜드들(3)의 선택된 배열에 대응하는 방식으로 도너 기관(11)의 표면 상에 이들 영역들을 규정하는 것이 도모된다.
- [0107] 도 6c 및 도 6d에 나타난 다음의 도너 기관(11) 준비 단계는 이렇게 규정된 스택(12)을 이완 매체(7)로 전달하는 것을 준비하는 것을 목적으로 한다.
- [0108] 따라서, 평평하면서 평활한 노출 표면을 갖는 접합 층(15)의 형성이 도너 기관(11)을 매체(7) 상에 조립할 수 있도록 하기 위해 제공된다. 이것은 예를 들어 실리콘 이산화물 또는 실리콘 질화물로 만들어진 유전체 층일 수 있다. 실리콘 이산화물이 사용될 경우, 접합 층(15)이 유리 전이 온도보다 높은 온도에 노출될 시에 유동 특성들을 제공하기 위해 이것은 붕소 및/또는 인을 포함할 수 있다. 이 접합 층(15)은 스택(12) 전체를 캡슐화하여 평평한 표면을 제공할 수 있을 정도로 충분한 두께로 증착된다. 이것의 형성이 연마 단계의 적용을 제공할 경우, 이 공정 중에 발생하는 두께의 제거가 고려되어야 한다. 예를 들어, 500 nm 이상인 두께의 재료가 증착되어 접합 층(15)을 형성할 수 있다.
- [0109] 도 6d에 도시된 선택적 단계에서는, 수소 또는 헬륨과 같은 가벼운 종(species)이 도너 기관(11)에 도입된다. 이들 종의 도입으로 베이스 기관(14)이 제조 방법의 후속 단계에서 제거되고 스택(12)을 이완 매체(7)로 전달할 수 있게 하는 취성면(brittle plane)(16)이 형성된다. 취성면(16)은 바람직하게는 베이스 매체(14) 또는 스택(12)의 제 1 기본 층(12a)에 위치되며, 실제에 있어서 스택(12)이 매체(7)로 전달될 수 있다.
- [0110] 접합 층(15) 전체 및 스택(12)의 기본 층 전체에 이온을 주입하는 것에 의해 광 종들의 도입이 수행될 때, 취성면(16)은 경우에 따라 완전 평면이 아닐 수도 있음에 유의해야 한다. 이 평면이 스택(12) 내에서 국부적으로 잘 유지되는 한, 이것은 제조 방법의 적용에 아무런 영향을 미치지 않는다. 또한, 이러한 현상을 방지하기 위해 접합 층(15)을 형성하는 단계와 취성면(16)을 형성하는 단계의 순서가 역전되는 것이 제공될 수도 있다. 또한, 상이한 변형 레벨들을 갖는 영역들(13)이 규정되기 전에 취성면(16)이 형성되는 것이 제공될 수도 있다. 이들 두 경우 모두에 있어서, 접합 층(15)의 형성 중에, 도너 기관(11)이 주입된 종들의 버블링 효과에 의해 스택의 변형을 야기하게 되는, 과도한 열 버짓에 노출되지 않도록 보장될 것이다.
- [0111] 도 6e 및 도 6f는 각각 이완 매체(7)를 갖는 도너 기관(11)의 어셈블리, 및 베이스 매체(14) 및 제 1 기본 층(12a)의 잔류물(12c)의 제거를 나타낸다. 이 제거는 본 경우에 있어서 제 1 기본 층(12a)에 배치된, 취성면(16)에서의 어셈블리 파괴 이후에 수행된다. 이 제거 단계는, 예를 들어 기계적 기원의 변형의 적용 및/또는 수백도의 적당한 온도에 어셈블리를 노출시키는 것을 포함할 수 있다.
- [0112] 그러나, 이 제 3 제조 방법은 결코 취성면(16)의 형성을 수반하는 전달에 한정되지 않는다. 특히 그것이 실리콘으로 구성될 경우, 베이스 매체(14)의 기계적/화학적 제거에 의해, 매체(7)로의 전달을 수행하는 것이 가능하다.

다. 특히 베이스 기관이 사파이어로 구성되는 경우, 베이스 기관(14)과 제 1 기본 층(12a)을 분리하는 계면에 레이저 조사함으로써 이것을 분리하는 것이 또한 가능하다.

- [0113] 이완 매체(7)에는 유동 층(8)이 미리 제공되며, 이에 따라 베이스 매체(14)의 제거로 구성되는 작업 이후에, 이완 기관(6)이 얻어지고, 이것은 이완 매체(7), 유동 층(8), 접합 층(15) 및 상이한 변형 레벨들을 가진 영역들(13)을 규정하는 결정질 반도체 기본 층들의 스택(12)을 포함한다.
- [0114] 다음 단계에서는, 도 6g에 도시된 바와 같이, 변형된 아일랜드들(9)을 규정하기 위한 트렌치들(4)이 스택(12) 내에 만들어진다. 트렌치들(4)이 스택(12) 내에 만들어짐으로써 제 1 영역(13a)에서 제 1 그룹의 아일랜드들(9a)의 아일랜드들(9)을 규정하고, 제 2 영역(13b)에서 제 2 그룹의 아일랜드들(9b)의 아일랜드들(9)을 규정한다. 이들 트렌치들(4)은 유동 층(8)으로 들어가지 않는 경우, 접합 층(15)으로 들어갈 수 있다. 아일랜드들(9)을 규정하는 이 단계는 여기에 도시된 바와 같이 스택(12)의 적어도 일부의 전달 이후에 수행될 수 있지만, 스택(12)의 전달 전에 도너 기관(11) 상에 직접 이 단계를 수행하는 것이 또한 가능하다. 살펴본 바와 같이, 트렌치들(4)의 형성은 매우 다양한 형상들 및 치수들의 아일랜드들(9)의 규정으로 이어질 수 있다.
- [0115] 어떤 경우에도, 이러한 단계들 이후에 매체(7), 매체 상에 배치되는 유동 층(8) 및 유동 층(8) 상에 배치되는 접합 층(15)을 포함하는 이완 기관(6)이 얻어진다. 앞서 살펴본 바와 같이, 유동 층(8) 및 접합 층(15)은 모두 BPSG로 구성될 수 있으며, 유동 특성들을 가질 수 있다. 이완 기관(6)은 또한 유동 층(8) 상에, 모두 동일한 초기 격자 파라미터를 갖는 복수의 결정질 반도체 아일랜드들을 포함한다. 제 1 그룹의 아일랜드들(9a)은 제 1 변형 레벨을 갖는다. 이들은 이 스택의 제 1 영역(13a)의 레벨에서 스택(12) 내에 형성된 아일랜드들(9)이다. 제 2 그룹의 아일랜드들(9b)은 제 1 변형 레벨과 상이한 제 2 변형 레벨을 갖는다. 이러한 제 2 그룹(9b)의 아일랜드들(9)은 이 스택의 제 2 영역(13b)의 레벨에서 스택(12)에 형성되는 것들이다.
- [0116] 보다 일반적으로 말하면, 이완 기관(6)은 서로 상이한 변형 레벨을 갖는 복수의 아일랜드들의 그룹들을 포함할 수 있으며, 아일랜드들의 각각의 그룹은 이 스택(12)의 양호하게 규정된 영역(13)의 레벨에서 스택(12) 내에 형성된다. 아일랜드들의 각각의 그룹의 변형된 아일랜드들(9)은 그룹마다 서로 상이한 측방 확장 포텐셜을 갖는다. 따라서, 제 1 그룹(9a)의 아일랜드(9)에 포함된 변형 에너지는 제 2 그룹(9b)의 아일랜드(9)에 포함된 변형 에너지와 상이하다.
- [0117] 이 변형 에너지를 방출하여 제 1 그룹(9a)의 아일랜드(9) 및 제 2 그룹(9b)의 아일랜드(9)의 차별화된 측방 확장을 일으키기 위해, 개시된 제 1 및 제 2 방법들과 유사하게, 이완 기관(6)의 열 처리가 제공된다. 다른 방법들에 관해서는, 예를 들면, 기관(6)을 4 시간 동안 800°C의 온도에 있게 하는 열 처리일 수 있다. 보다 일반적으로 말하면, 이 열 처리를 위해 선택되는 이완 온도는 그것이 유동 특성을 가질 때 유동 층(8) 및 가능하게는 접합 층(15)의 유리 전이 온도를 초과하도록 이루어진다. 이 이완 온도는 통상적으로 400°C 내지 900°C의 범위이다. 이 열 처리는 30 분 내지 수 시간 지속될 수 있다.
- [0118] 물론, 이전 예에서 질화 갈륨으로 제조된 제 1 층(12a)으로 구성된 아일랜드들(9)의 경우와 같이, 아일랜드들(9)의 그룹이 변형된 상태가 아닌 경우, 이들 아일랜드들의 격자 파라미터는 이완 열 처리에 의해 영향을 받지 않는다.
- [0119] 어떤 경우에도, 아일랜드들(9a, 9b)의 다양한 그룹들을 형성하는 아일랜드들은 초기에 상이한 변형 레벨을 갖기 때문에, 이완 열 처리의 적용은 그룹마다 차별화되는 아일랜드들의 이완 및 측방 확장으로 이어진다. 제 1 그룹(3a)의 이완된 아일랜드들(3)과 제 2 그룹(3b)의 아일랜드들(3)은 상이한 격자 파라미터들을 갖는다.
- [0120] 변형된 아일랜드들(9)의 이완으로 이어지는 두 가지 이완 열 처리가 상이한 방식으로 도 6h 및 6j에 도시되어 있다. 도 6i에 도시된 바와 같이, 제 2 그룹의 아일랜드들(3b)의 부분적으로 이완된 아일랜드들(3)의 두께를 감소시키는 단계가 이 두 단계 사이에서 수행된다. 도시된 예에서, 두께 감소로 인해 원래의 층(12a)에 대응하는 두께의 부분을 이들 아일랜드들(3)로부터 제거하게 되며, 이에 따라 원래의 층(12b)을 노출시키게 된다. 그러나 이러한 선택은 결코 제한적인 것이 아니며, 제 2 그룹(3b)의 아일랜드들의 원래의 층(12a)의 일부가 보존될 수 있거나 아일랜드들(3a, 3b)의 각 그룹의 아일랜드들(3) 모두가 박형화될 수도 있다.
- [0121] 전술한 제 3 제조 방법에 따라, 적어도 부분적으로 이완된 아일랜드들(3)을 다른 매체로 전달하는 것으로의 진행을 선택할 수 있다. 도 6k 내지 도 6m을 참조하면, 아일랜드들(3)은 예를 들어 어셈블리 층(5)에 의해 성장 매체(2)로 전달될 수 있다. 이를 위해, 아일랜드들(3)을 어셈블리 층(5)으로 피복하고, 이 층이 성장 매체(2)에 조립되고(도 6k), 이 어셈블리 층은 이것을 용이하게 하기 위한 처리를 거칠 수 있으며, 이완 매체(7)가 임의의 적절한 수단에 의해 제거됨으로써 도 6l의 구조를 얻게 된다. 이어서, 유동 층(8) 및 접합 층(15)이 얻어

진 구조로부터 제거된다. 추가적인 에칭 단계가, 도 1b와 관련하여 이전에 기술된 바와 같은 성장 기관(1)(도 6m)을 얻기 위한 어셈블리 층(5)의 초과 부분을 제거하는 것을 도울 수 있다.

[0122] 이완된 아일랜드들을 제공하기 위해 사용되는 방법에 관계없이, 이완 열 처리 동안 및 그 후에 얻어지는 이완의 정도는 다른 것들 중에서도 특히 아일랜드(9)의 치수, 그것의 변형 레벨, 및 그것이 놓이게 되는 유동 층(8)의 성질, 보다 구체적으로는, 이 층(또는 제 2 방법의 경우에 이 블록)을 구성하는 재료의 점도에 의존한다.

[0123] 그리고, 사용되는 방법에 관계없이, 아일랜드들의 두께가 변경되거나 또는 제 1 그룹 및/또는 제 2 그룹의 아일랜드들(3a, 3b)의 아일랜드들, 또는 임의의 다른 그룹의 아일랜드들의 아일랜드들의 가능한 보장 층이, 추가의 이완 열 처리 단계를 적용하기 전에 얇아지거나/두꺼워진다. 이러한 방식으로, 이완 기관(6) 상에 배열된 아일랜드들(3)의 격자 파라미터들이 이완 열 처리의 적용을 반복함으로써 정제될 수 있다. 이미 언급된 바와 같이, 두 개의 그룹의 아일랜드들(3a, 3b)보다 많은 아일랜드 그룹을 형성하는 것이 물론 고려될 수 있다.

[0124] 제 1 방법의 경우, 예비 이완 열 처리 단계가 아일랜드들(9)의 차별화를 위해 선택적으로 이들을 처리하기 전에 제공될 수 있다. 이 경우, 모든 아일랜드들(9)이 동일한 이완 정도로 이완된다. 개시된 3 가지 방법들 각각에서, 아일랜드들의 두께가 변경되거나 또는 제 1 그룹 및/또는 제 2 그룹의 아일랜드들(3a, 3b)의 보장 층(10), 또는 임의의 다른 그룹의 아일랜드들의 보장 층(10)이, 추가의 이완 열 처리 단계를 적용하기 전에 얇아지거나/두꺼워진다. 이러한 방식으로, 이완 기관(6) 상에 배열된 아일랜드들(3)의 격자 파라미터들이 아일랜드들의 선택적 처리 및 이완 열 처리 적용의 사이클을 반복함으로써 정제될 수 있다. 이미 언급된 바와 같이, 두 개의 그룹의 아일랜드들(3a, 3b)보다 많은 아일랜드 그룹을 형성하는 것이 물론 고려될 수 있다.

[0125] 보다 일반적으로 말하면 사용되는 방법에 관계없이, 측방 확장 포텐셜에 영향을 미치는 아일랜드들(9a, 9b)의 그룹의 특성을 변경하는 것을 목적으로 하는 임의의 단계가 결합될 수 있으며, 이에 따라 각각의 아일랜드는 이완 열 처리 이후에 타겟 격자 파라미터에 가깝거나 동일한 격자 파라미터를 갖게 된다.

[0126] 전술한 제조 방법들 중의 임의의 방법 이후에, 제 3 방법에 대해 예시된 바와 같이, 이완된 아일랜드들(3)을 다른 매체로 전달하는 것으로 진행하는 것을 선택할 수 있다. 이러한 전달은 이 아일랜드들을 다른 매체로 전달하기 전에 이 아일랜드들을 중간 매체로 전달하는 것을 포함할 수 있다. 예를 들어, 가능한 경우 도 1a(제 1 및 제 2 방법들) 및 도 1b(제 3 방법)에서 설명 및 도시된 바와 같은 성장 기관(1)을 갖게 될 수 있는 어셈블리 층(5)을 통해 아일랜드들(3)을 성장 매체(2)로 전달하는 것을 선택할 수 있다. 유동 층은 광전자 디바이스들의 활성 층들을 제조하는데 필요한 단계들과 양립할 수 없기 때문에, 임의의 유동 층을 포함하지 않는 성장 기관이 얻어진다. 또한, 이들 아일랜드들이 극성 재료로 구성되는 경우, 이러한 전달은 성장 매체(1)의 노출된 면으로부터, 도너 기관 상에 형성된 것과 같은, 이 재료의 초기 극성을 되찾을 수 있게 한다.

[0127] 복수의 광전자 디바이스들을 제조하는 방법

[0128] 다른 양태에 따르면, 본 발명은 또한 복수의 광전자 디바이스들을 집합적으로 제조하기 위한 방법에 관한 것이다. 본 발명에 따르면, 이들 디바이스들 각각은 디바이스마다 상이한 것일 수 있는 활성 층들을 포함한다. 그러면, 디바이스들은 서로 상이한 광전자 특성들을 갖는다. 용어 "집합적 제조(collective manufacturing)"는 이들 디바이스들의 제조가 단일 기관에 적용되는 단일 기술을 사용하여 활성 층들을 형성한다는 의미로 사용된다.

[0129] 이 방법은 상기 제공된 일반적인 설명에 따라 성장 기관(1)을 공급하는 것을 포함한다. 따라서, 제 1 격자 파라미터를 갖는 제 1 그룹의 결정질 반도체 아일랜드들(3a) 및 제 1 격자 파라미터와 상이한 제 2 격자 파라미터를 갖는 제 2 그룹의 결정질 반도체 아일랜드들(3b)을 적어도 포함한다.

[0130] 다음 단계는 이들 아일랜드들(3)의 노출된 면 상에서의 성장에 의해 활성 층을 형성하는 것을 목적으로 한다. 이것을 달성하기 위해, 잘 알려진 바와 같이, 성장 기관은 증착 챔버, 예를 들어 에피택시 프레임(epitaxy frame)의 증착 챔버에 배치된다. 증착 동안에, 전구체 가스 스트림들이 이러한 챔버를 통해 유동하며, 이들 가스들은 아일랜드들(3) 상에 증착될 활성 층들을 구성하는 원자 요소들을 포함한다. 전구체 가스들은 원자 요소를 유리시켜서 성장 기관(1)의 표면, 특히 아일랜드들(3)의 표면 상에서 이들의 흡착을 가능하게 하도록 하기 위해, 성장 기관(1) 초과 온도로 가열된다. 성질, 상대 농도 및 이들 전구체 가스들이 순환하는 기간에 따라, 결정질 반도체 아일랜드들(3) 상에 점진적으로 형성되는 이들 층들의 성질 및 두께가 제어될 수 있다. 이것이 필요한 경우, p형 또는 n형 도핑제가 도핑된 층들을 만들어내기 위해 챔버에 도입되는 것이 제공될 수 있다. 특히, 전구체 가스들은 아일랜드들 상에 양자 우물 또는 LED 헤테로구조체와 같은 전자 디바이스들의 활성 층들을 형성하도록 제어될 수 있다.

- [0131] 예를 들어, LED들의 활성 층은 In 농도가 20% 미만이고 적어도 부분적으로 이완된(통상적으로 70% 또는 90% 정도) InGaN으로 구성된 아일랜드(3) 상에 다음의 층들을 갖는 스택을 포함할 수 있다:
- [0132] - 아일랜드(3)와 유사한 In 농도를 갖는 n 도핑된 InGaN 층;
- [0133] - 복수의 층들을 포함하는 다중 양자 우물로서, 각각의 층은 하부의 n 도핑된 층과 비교하여 수 퍼센트의 차이를 갖는 인듐으로 이루어진 별개의 부분을 포함하는, 상기 다중 양자 우물. 이 양자 우물은 그것이 구성하는 층들의 성질에 따라 선택되는 파장의 광 방사선을 방출할 수 있음.
- [0134] - In 농도가 0 내지 10% 범위인 p 도핑된 InGaN 층. 제조를 단순화하기 위해, p 도핑된 층이 GaN으로 형성되는 것이 제공될 수도 있음.
- [0135] 이러한 LED의 활성 층들을 형성하는데 사용되는 전구체 가스들로는 트리메틸갈륨(TMGa), 트리에틸갈륨(TEGa), 트리메틸인듐(TMIn) 및 암모니아(NH₃)를 포함할 수 있다.
- [0136] 증착된 층 내에서의 특정 원자 요소들의 전구체 가스들의 혼입은 이 층의 격자 파라미터에 의해 영향을 받는다. 이것은 Phys. Status Solidi A 208, No. 11, 2671-2675(2011), M.V Durnev 외 공저의 "Strain effects on indium incorporation and optical transitions in green-light InGaN heterostructures of different orientations"라는 제목의 문헌에서 보고된 바와 같이, InGaN 층에서의 인듐의 혼입과 관련된 경우에 특히 그러하다. 이 재료의 격자 파라미터가 증가함에 따라 재료 내에서의 인듐의 용해도가 증가하는 것으로 나타나게 된다. 달리 말하면, 다른 모든 것들이 동일하다면, 증착에 의한 형성 중에 재료에 인듐이 혼입되는 것은 그것이 혼입되는 재료의 격자 파라미터에 따라 증가한다.
- [0137] 본 발명은 이러한 관찰을 이용하여 복수의 광전자 디바이스들의 활성 층들의 성장 기관(1)을 형성하며, 이들 활성 층들은 디바이스마다 상이할 수 있다. 이 방법은 일반적으로 성장 기관(1)이 적어도 하나의 원자 요소의 초기 농도를 포함하는 대기에 노출되는 단계를 구현한다.
- [0138] 제 1 격자 파라미터를 갖는 성장 기관(1)의 제 1 그룹(3a)의 아일랜드들(3) 상에, 원자 요소가 제 1 농도로 활성 층에 혼입된다. 제 1 격자 파라미터와 상이한 제 2 격자 파라미터를 갖는 제 2 그룹의 아일랜드들(3b)의 아일랜드들(3) 상에, 원자 요소가 제 1 농도와 상이한 제 2 농도에 따라 활성 층에 혼입된다. 제 2 격자 파라미터가 제 1 격자 파라미터보다 큰 경우, 제 2 농도는 제 1 농도보다 크게 된다.
- [0139] 달리 말하면, 제 1 및 제 2 농도들은 챔버 내의 원자 종의 초기 농도와 아일랜드들의 제 1 및 제 2 격자 파라미터들에 의해 결정된다. 재료 성장 분야에서 잘 알려진 바와 같이, 다른 파라미터들이 또한 형성되는 층들의 성질, 예를 들면 챔버의 압력, 온도, 전구체 가스들의 각각의 유동 등에 영향을 줄 수 있다.
- [0140] 제 1 격자 파라미터 및 제 2 격자 파라미터가 적절하게 선택되는 성장 기관을 제공함으로써, 상이한 광전자 특성들을 갖는 활성 층들을 형성하는 것이 가능하다. 예를 들어, 제 1 그룹의 아일랜드들의 아일랜드들 상에 증착되는 InGaN 활성 층들에 혼입되는 인듐의 비율은 청색 범위 내에서 방사선을 직접 방출하는 LED들의 형성을 유도할 수 있다. 동시에, 제 2 그룹의 아일랜드들의 아일랜드들 상에 증착되는 InGaN 활성 층들에 혼입되는 인듐의 비율은 녹색 범위 내에서 방사선을 직접 방출하는 LED들의 형성을 유도할 수 있다.
- [0141] 아일랜드들 상에 활성 층들이 형성되면, 예를 들어 문헌 US9478707에 기재된 바와 같은, 전자 디바이스들을 제조하는 방법, 특히 전기 접점을 형성하고 디바이스들을 서로 분리시키는 방법을 진행할 수 있다. 또한, 활성 층들로 피복된 아일랜드들(3)이 LED 지지체에 적용되고 성장 매체(2)가 제거되는 것이 제공될 수 있다.
- [0142] LED들의 모놀리식 마이크로-패널의 제조 및 마이크로-디스플레이 스크린에 적용
- [0143] 전술한 성장 기관 및 집합적 제조 방법의 특정 적용은 LED들의 모놀리식 마이크로-패널을 제조하는 것을 목적으로 한다.
- [0144] 이러한 마이크로-패널은 일반적으로 모두 동일하고 아주 작은 크기를 갖는 LED들의 배열로 구성되며, 패널 지지체 상에서 일정한 피치에 의해 행 및 열로 배열된다. LED들이 집합적으로 제조될 경우, 이 마이크로-패널은 "모놀리식(monolithic)"이라고 불린다. LED들이 매우 유사한 특성들(예를 들어 전류 및/또는 전압 거동, 에이징에 따른 변화 등)을 가지고, 이로 인해 마이크로-패널의 설계 및 제조가 용이해지기 때문에, 이러한 특성은 유리하다. 본 발명의 범위 내에서, 모든 LED들이 집합적으로 제조되고 동일한 제조 매체로부터 집합적으로 추출되어 마이크로-패널을 형성하게 되는 마이크로-패널은 모놀리식 마이크로-패널로 지정되거나; 또는 모놀리식 픽셀들(즉 각각의 픽셀은 집합적으로 제조되고 동일한 제조 매체로부터 집합적으로 추출되는 LED들로 구성됨)로

구성되는 마이크로-패널로 지정된다. 이 경우, 모놀리식 픽셀들이 함께 조립되어 마이크로-패널을 형성한다.

- [0145] LED들의 모놀리식 마이크로-패널은 파일럿 회로의 구동 회로와 마이크로-패널의 각각의 LED를 전기적으로 연결하는 것을 수행할 수 있게 하는, "플립-칩(flip-chip)" 기술을 사용하여 파일럿 회로로 조립될 수 있다. 이 어셈블리는 모놀리식 마이크로-패널 전체를 파일럿 회로와 조립하는 것으로 구성될 수 있으며, 마이크로 패널의 각각의 LED는 조립 후에 구동 회로와 연관된다. 또는, 어셈블리는 하나 또는 복수의 모놀리식 픽셀들을 파일럿 회로에 연속적으로 조립하여 이들을 파일럿 회로와 연관시키도록 구성될 수 있다. 선택되는 접근 방식과 관계없이, 모놀리식 마이크로-디스플레이 스크린은 이러한 방식으로 진행될 시에 형성된다.
- [0146] LED들 모두가 동일하거나 유사한 전기적 특성을 갖기 때문에, 파일럿 회로의 구동 회로들도 또한 동일하거나 유사한 전기적 특성들을 가질 수 있으며, 이것은 마이크로-디스플레이 스크린의 제조를 상당히 용이하게 한다.
- [0147] 이 디바이스 및 그 제조 방법에 대한 자세한 설명은 IEEE Journal of Selected Topics in Quantum Electronics(Volume: 15, Issue: 4, July-Aug. 2009), Liu 외 공저의 "Monolithic LED Microdisplay on Active Matrix Substrate Using Flip-Chip Technology"에서 확인할 수 있다.
- [0148] 공지된 모놀리식 마이크로-패널들은 모두 단일 파장을 직접 방출하는 LED들로 구성되어 모노크롬 디스플레이를 가능하게 한다. 컬러 디스플레이는 이들 LED들 중 일부의 방출면 상에 배치된 인 변환을 통해, 또는 보색의 조합(예를 들어 적색, 녹색 및 청색)으로 선택된 방사선을 각각 방출하는 복수의 마이크로-패널들을 광학적으로 조합함으로써 달성된다. 이러한 기술들은 본원의 도입부에서 상기된 바와 같이, 구현의 복잡성, 효율성 및 밀도에 대한 명백한 이유들 때문에 바람직하지 않다.
- [0149] 대조적으로, 본 발명에 따른 방법들 및 기판들은 패널 지지체 및 이 패널 상에 배치되는 복수의 LED들을 포함하는 모놀리식 마이크로-패널의 LED들을 제공하는데 사용될 수 있다. 복수의 LED들은 제 1 파장을 갖는 광 방사선을 직접 방출할 수 있는 제 1 그룹의 LED들, 및 제 1 파장과 상이한 제 2 파장을 갖는 제 2 광 방사선을 직접 방출할 수 있는 제 2 그룹의 LED들을 포함한다.
- [0150] 따라서, 본 발명에 따른 마이크로-패널은 복수의 마이크로-패널들을 광학적으로 조합하거나 변환 수단을 적용할 필요 없이 상이한 컬러들을 방출할 수 있다. 컬러 디스플레이 분야에서의 응용들의 경우, 마이크로-패널은 적어도 3개의 LED 그룹을 포함하며, 각 그룹은 다른 그룹과 상이한 파장을 방출한다. 예를 들어, 적색으로 직접 방출하는 제 1 LED 그룹, 녹색으로 직접 방사선을 방출하는 제 2 LED 그룹, 및 청색으로 직접 방사선을 방출하는 제 3 LED 그룹이 존재할 수 있다. 적외선에서 직접 방출하는 제 4 LED 그룹을 갖는 것도 고려될 수 있으며, 이러한 조명은 마이크로-패널이 통합되는 디바이스에 부가적인 특징들(촉각 기능, 눈 홍채 인식, 동작 감지 등)을 제공하는데 사용된다.
- [0151] 컬러 디스플레이 분야에서의 응용들에 있어서, 각각의 그룹의 LED들은 패널 지지체 상에 균일하게 배열되며, 예를 들어 디스플레이 매트릭스를 형성하기 위해 행 및 열을 따라 일정한 피치로 이격된다. 이들은 또한 매트릭스의 각각의 위치에서, 그 컬러가 제어될 수 있는 밝은 색의 픽셀을 형성하기 위해 각각의 그룹의 LED를 나란히 배치하도록 배열되며, 더 정확히 말하면 서로 근접하게 되도록 배열된다. LED들의 크기는 다양한 방출 컬러들의 광도 분포를 재현하기 위해 그룹에 따라 달라질 수 있다. 예를 들어, 적색 LED들이 청색 및 녹색 LED들보다 더 클 수 있다.
- [0152] 마이크로-패널은 많이는 아니더라도, 대형 픽셀들, 예를 들어 50 픽셀 x 50 픽셀 또는 200 픽셀 x 200 픽셀의 매트릭스를 형성하는데 사용될 수 있는 LED들로 구성될 수 있다.
- [0153] 패널의 밝은 픽셀들이 상이한 파장으로 방출되는 LED들로 구성되더라도, 이들 LED들은 단일 기술을 사용하여 단일 기판 상에서 집합적으로 형성된다. 따라서 이들은 서로 매우 유사한 특성, 특히 전기적 및 에이징 특성을 가지며, 이로 인해 모두 동일하거나 매우 유사한 구동 회로들로 구성되는 파일럿 회로와 이들을 연관시킬 수 있게 된다.
- [0154] 이제 상세하게 설명된 다양한 격자 파라미터들을 갖는 아일랜드들을 제조하기 위한 3 가지 방법 중 하나를 구현하는 마이크로-패널 및/또는 마이크로-디스플레이 스크린을 마련하는 방법에 대한 몇가지 예들을 개시한다.
- [0155] 제 1 예
- [0156] 이 제 1 예에서는, 먼저 실리콘 산화물 어셈블리 층(3)이 제공된 성장 매체(2)를 포함하는 성장 기판(1)이 준비된다. 성장 매체는, 예를 들어, 직경이 150 mm인 실리콘 웨이퍼로 구성될 수 있다. 성장 기판은 8%의 인듐을

함유하는 3개의 그룹의 InGaN 아일랜드들(3a, 3b, 3c)로 구성된다. 아일랜드들(3a, 3b, 3c) 모두는 일 측면 상에 200 nm의 두께 및 50 μm의 정사각형 형상을 갖는다. 제 1 그룹의 아일랜드들(3a)은 0.3190 nm의 격자 파라미터를 갖고, 제 2 그룹은 0.3200 nm의 격자 파라미터를 가지며, 제 3 그룹은 0.3205 nm의 격자 파라미터를 갖는다. 이러한 타겟 격자 파라미터들은 LED들의 활성 층들의 집합적인 제조 단계가 청색, 녹색 및 적색 또는 이들에 근접한 방사선들을 방출하는 LED들의 형성을 유도하도록 선택되었다.

- [0157] 이들 그룹들 각각을 구성하는 아일랜드들(3)은 도 2의 (a) 내지 (c)의 설명과 관련하여 개시된 것에 따른 매트릭스 배열에 따라 성장 매체(2) 상에 분포 및 배열된다. 따라서, 그룹들 각각의 3개의 아일랜드들(3, 3', 3'')이 서로 근접하게 배열되어 일 픽셀을 규정하며; 성장 기관(1)의 표면 상의 행과 라인을 따르는 매트릭스에 따라 분포되는 이러한 아일랜드들의 그룹들을 규정한다. 2개의 아일랜드를 분리하는 트렌치(4)보다 큰 패널 트렌치(4')가 매트릭스들을 서로 분리시키기 위해 제공될 수 있으며, 각각의 매트릭스는 마이크로-패널의 LED들을 전달하도록 의도된 아일랜드 세트(3, 3', 3'')를 구획한다.
- [0158] 이 성장 기관(1)을 제조하기 위해, 예를 들어 150 mm의 사파이어로 만들어진 이완 매체(7) 및 BPSG로 구성되는 유동 층을 포함하는 이완 기관(6)이 먼저 준비된다. 이완 기관은 또한 8%의 인듐을 함유하는 변형된 InGaN 아일랜드들(9)을 포함한다. 이러한 변형된 아일랜드들(9)은 성장 기관(1)의 이완된 아일랜드들(3)에 대해 전술한 것과 유사한 방식으로 배열된다. 마찬가지로, 이러한 변형된 아일랜드들(9)의 파라미터는 0.3185 나노미터이다.
- [0159] 변형된 아일랜드들(9)은 50 nm 두께의 초기 GaN 보강 층(10')으로 피복되며, 도너 기관의 GaN 버퍼층의 잔류물은 이완 기관을 실현하는데 사용된다. 이완 열 처리는 예를 들어 800°C에서 1시간 동안 수행된다. 이러한 처리는 이완 열 처리 후에 0.3190 나노미터에 가까운 격자 파라미터를 갖는 부분적으로 이완된 아일랜드들(3)을 형성하도록 초기 변형된 아일랜드들(9)의 이완을 유도한다. 그렇지 않은 경우, 이완 열 처리는 가능하게는 초기 보강 층을 박형화하여 아일랜드들(3)의 이완을 촉진함으로써, 다시 적용될 수 있다.
- [0160] 그 다음, 제 2 및 제 3 그룹들의 아일랜드들(3)을 덮는 보강 층(10')만이 에칭을 통해 제거되고, 이어서 이완 열 처리가 재개된다. 제 2 및 제 3 그룹들의 아일랜드들(3)이 그들의 이완을 촉진하기 위해 예를 들어 40 nm만 박형화되는 것이 제공될 수도 있다. 이 처리 후에, 보강 층(10)으로 피복된 제 1 그룹의 아일랜드들의 격자 파라미터는 많이 변하지 않았으며, 0.3190 nm에 가깝다. 그러나, 제 2 및 제 3 그룹들의 아일랜드들의 격자 파라미터는 0.3200 nm에 가깝도록 증가하였다.
- [0161] 후속 단계에서, 제 3 그룹의 아일랜드들만이, 예를 들어 70 nm만큼 박형화되며, 이완 열 처리가 다시 적용된다. 제 1 및 제 2 그룹들의 아일랜드들의 격자 파라미터들은 비교적 일정하게 유지되고, 어떤 경우에도 이 열 처리에 의해 제 3 그룹의 아일랜드들의 격자 파라미터보다 적게 영향을 받으며, 0.3205 nm에 가깝다.
- [0162] 이러한 최종 이완 열 처리는 가능하게는 제 1 그룹의 아일랜드들 상에 배치된 보강 층을 박형화하는 것 또는 제 2 및 제 3 그룹들의 아일랜드들을 박형화하는 것과 조합하여, 재개됨으로써 이들 아일랜드들의 격자 파라미터들이 그들의 타겟 격자 파라미터들로 수렴되게 할 수 있다.
- [0163] 어떤 경우에도, 이들 단계를 반복함으로써 아일랜드 그룹들의 선택적 이완을 유도하며, 이들 단계 이후에, 제 1 그룹의 아일랜드들(3a)은 0.3190 nm 또는 이것에 근접한 격자 파라미터를 갖고, 제 2 그룹은 3.200 nm 또는 이것에 근접한 격자 파라미터를 가지며, 제 3 그룹은 3.205 nm 또는 이것에 근접한 격자 파라미터를 갖는다.
- [0164] 그 다음에, 부분적으로 이완된 InGaN 아일랜드들(3)이, 어셉블리 층(5), 예를 들어, 실리콘 이산화물 및 질화물의 다중층을 구비한 성장 매체(2) 상에 접합됨으로써 적용된다.
- [0165] 그 다음에, 이것이 에피택시 프레임의 챔버에 배치되며, 여기서 전구체 가스 세트(TMGa, TEGa, TMIIn 및 NH₃)가 순환되어 질화물 기반 LED들의 활성 층들이 각 아일랜드들 상에 성장되게 한다.
- [0166] 제 1 그룹, 제 2 그룹 및 제 3 그룹의 아일랜드들의 격자 파라미터들은 서로 상이하며, 이들 그룹들의 아일랜드들 상에 형성되는 InGaN의 활성 층들에서의 인듐의 혼입도 또한 상이하다. 제 1 그룹의 아일랜드들에서는, 청색 범위에서 방사선을 직접 방출하는 LED들이 얻어지고, 제 2 그룹의 아일랜드들에는 녹색 범위에서 직접 방사선을 방출하는 LED들이 형성되며, 제 3 그룹의 아일랜드들에는 적색 범위에서 직접 방사선을 방출하는 LED들이 형성된다.
- [0167] 이 증착 단계 이후에, 성장 기관(1) 상에는, 적색, 녹색 및 청색 범위에서 컬러들을 방출하는 픽셀의 레벨로 배열되는 LED들의 활성 층들이 존재한다.

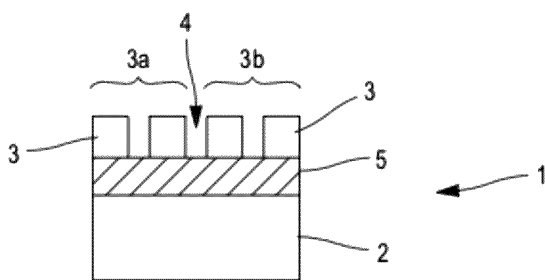
- [0168] 성장 기관 상에서의 기능성 LED의 제조는 특히, 활성 층들 양 측면에 LED 접촉부들을 형성하는 것에 의해, 완료될 수 있다.
- [0169] 이 단계에서, 모놀리식 마이크로-패널들이 요구되는 경우, 지금 막 형성된 LED들이 놓인 웨이퍼가 픽셀 매트릭스들을 규정하는 트랜치들(4')을 따라 절단될 수 있다. 이러한 매트릭스들 각각이 마이크로-패널을 구성하게 된다.
- [0170] 대안적으로는, 마이크로-패널들을 포함하는 웨이퍼가 구동 회로들의 매트릭스로 구성된 파일럿 회로들이 형성된 제 2 웨이퍼와 조립될 수도 있다. 각각의 매트릭스는 성장 기관 상의 LED들과 동일한 배열에 따라 이 웨이퍼의 표면 상에 배열된다. 이 어셈블리는 각 다이오드를 구동 회로와 전기적으로 접촉시킬 수 있다. 단일의 접촉 단계에서 복수의 디스플레이 스크린들이 구성된다. 그 다음, 예를 들어, 레이저 조사에 의해 성장 매체(2)가 제거되고, LED들의 발광 표면을 노출시키도록, 예를 들어 화학적 에칭에 의해 어셈블리층(5)이 결정될 수 있다. 이 표면들은 광학 표면 처리 또는 보호 요소들을 사용하여 스크린의 품질과 강건성을 향상시킬 수 있다. 웨이퍼는 패키징을 위해 스크린들을 서로 격리시키도록 종래의 방식으로 절단될 수 있다.
- [0171] 제 2 예
- [0172] 직경 150 mm의 사파이어 기관으로 구성되고 다음과 같은 특성을 갖는 기본 층들의 스택으로 이루어지는 도너 기관(11)이 준비된다:
- [0173] - 그 상부가 본질적으로 이완되어 있는 2 미크론 두께의 버퍼 갈륨 질화물의 제 1 층;
 - [0174] - 8%의 인듐을 함유하는 200 nm 두께의 제 2 변형된 InGaN 기본 층;
 - [0175] - 16%의 인듐을 함유하는 40 nm 두께의 제 3 변형된 InGaN 기본 층.
- [0176] 0% 내지 10%의 알루미늄을 함유하고 두께가 1 내지 3nm인 AlGaIn의 중간층이 제 2 층과 제 3 층 사이에 제공될 수 있다. 이러한 중간층은 스택(12), 특히 제 3 기본 층이 실제로 의사 비정질이며, 즉 모든 기본 층들이 모두 동일한 격자 파라미터를 갖는 것을 보장할 수 있게 한다. 인듐의 농도는 층마다 증가한다. 각 층의 변형 레벨 또한 증가한다.
- [0177] 제 1, 제 2 및 제 3 기본층은 국부적인 에칭을 통해 도너 기관의 3개의 영역 레벨에서 노출되며, 이것은 포토리소그래피 마스크 및 건식 에칭에 의해 종래의 방식으로 수행될 수 있다. 각 영역은 도 2의 (a) 내지 (c)와 관련하여 도입된 픽셀 및 매트릭스 분포에 따라 도너 기관(11)의 표면에 각각 분포된다.
- [0178] 상기 영역들을 규정한 후에, 실리콘 이산화물 및 붕소뿐만 아니라 4 질량%의 인을 함유하는 500 nm 두께의 접합 층(15)이 준비된다. 접합 층이 연마되어 사파이어 성장 매체(7)에 조립될 수 있다. 그 다음, 기본 층들의 스택(12)이 본 방법의 일반적인 설명에서 상세하게 설명된 프랙처 주입 기술에 따라, 직경 150 mm인 사파이어 이완 매체(7)로 전달된다. 사파이어 기관(7)에는 BPSG 유동 층(8)이 이전에 제공되어 있고, 즉 이것은 실리콘 이산화물뿐만 아니라 붕소 및 인을 함유하며, 이 경우 4 질량%의 인과 6%의 붕소를 함유한다.
- [0179] 스택(12)이 사파이어 이완 기관(7)의 유동 층(8)으로 전달된 이후에, 3개의 그룹의 변형된 아일랜드들(9)이 트랜치들(4)을 형성하는 것에 의해 구획되며, 제 1 그룹의 아일랜드들의 아일랜드들(9a)이 제 1 영역(13a)에 규정되고, 제 2 그룹의 아일랜드들(9b)이 제 2 영역에 규정되며, 또한 제 3 그룹의 아일랜드들이 스택의 제 3 영역에 규정된다. 이 경우, 아일랜드들(9a, 9b)은 모두 10 미크론 스퀘어이다. 제 1 그룹의 아일랜드들(9)은 단일 층의 GaN으로 구성되고, 제 1 기본층은 본질적으로 이완되어 있다. 제 2 그룹의 아일랜드들(9)은 하나의 층의 GaN과 6%의 인듐을 함유하는 하나의 층의 InGaN으로 이루어진 스택으로 구성되며, 제 2 기본층은 변형되어 있다. 제 3 그룹의 아일랜드들은 하나의 층의 GaN, 8%의 인듐을 함유하는 하나의 층의 InGaN(제 2 기본 층) 및 16%의 인듐을 함유하는 하나의 층의 InGaN(제 3 기본 층)으로 이루어진 스택으로 구성된다.
- [0180] 유동 층(8) 및 접합 층(15)을 유동시키고 아일랜드들의 변형을 해제하기 위한 제 1 이완 열 처리가 수행된다. 이 예에서, 본 단계는 800°C에서 4시간 동안 수행된다.
- [0181] 제 1 그룹의 아일랜드들의 아일랜드들(9)은 변형되어 있지 않기 때문에, 이들 열 처리 과정에서 그들의 격자 파라미터는 변하지 않는다. 제 2 및 제 3 그룹들의 아일랜드들은 상이한 변형 레벨을 갖는 층들의 스택으로 구성된다. 이들 아일랜드들의 격자 파라미터는 그들이 구성하는 층 스택의 평형 격자 파라미터를 향하게 되는 경향이 있다. 얻어진 파라미터는 스택의 두께에 대한 평균 조성의 합금 (In,Ga)N의 격자 파라미터에 근접하게 된다.

- [0182] 후속 단계에서, 아일랜드들은 박형화를 위해 부분적으로 에칭된다. 에칭된 두께는 통상적으로 100 nm 정도이다. 아일랜드들의 두께는 약 50 내지 60 nm이다. 유동 층(8) 및 접합 층(15)의 유동이 새로운 이완 열 처리의 적용에 의해 다시 야기됨으로써 제 2 및 제 3 그룹들의 아일랜드들의 잔류 변형들을 해제하게 된다. 이 경우, 제 2 열 처리의 조건들은 제 1 열 처리의 조건들과 동일하다.
- [0183] 이완 열 처리는 가능하게는 그들의 격자 파라미터들이 그들의 타겟 격자 파라미터로 수렴하도록 아일랜드들의 박형화와 함께 조합하여 재개될 수 있다.
- [0184] 어떤 경우에도, 이들 단계를 반복함으로써 아일랜드 그룹들의 차별화된 이완을 유도하며, 이들 단계 이후에, 제 1 그룹의 아일랜드들(3a)은 통상적으로 3.180 Å 내지 3.190 Å 범위의 격자 파라미터를 갖고, 제 2 그룹은 3.210 Å 내지 3.225 Å 범위의 격자 파라미터를 가지며, 제 3 그룹은 3.240 Å 내지 3.255 Å 범위의 격자 파라미터를 갖는다.
- [0185] 그 다음에, 이완되거나 부분적으로 이완된 아일랜드들(3)이 어셈블리 층(5), 예를 들어, 실리콘 이산화물 및 질화물의 다중층을 구비한 성장 매체(2) 상에 접합됨으로써 적용된다. 따라서, 성장 기관(1)이 형성된다. 질화물 기반 LED들의 활성 층을 아일랜드들 상에 각각 성장시키고 성장 기관 상에서의 기능성 LED의 제조를 완료함으로써, 특히 LED 접촉부들을 활성 층들의 양 측면 상에 형성하거나 또는 모놀리식 패널의 형태로 형성함으로써 예 1의 것과 유사하게 본 방법을 진행할 수 있다.
- [0186] 제 3 예
- [0187] 사파이어 매체와 접촉하는 500 nm의 실리콘 산화물 스택, 200 nm의 실리콘 질화물 및 1 마이크로미터의 실리콘 이산화물로 이루어진 어셈블리 층(5)이 제공된 성장 매체(2)를 포함하는 성장 기관(1)이 먼저 제조된다. 이 스택은 본 방법의 후속 단계에서 레이저 조사를 통해 성장 매체를 분리할 수 있도록 설계되었다. 이 성장 매체는 예를 들어 직경이 150 mm인 실리콘 웨이퍼로 구성될 수 있다. 성장 기관은 18%의 인듐을 함유하는 3개의 InGaN 아일랜드 그룹으로 구성된다. 아일랜드들은 모두 40 nm의 두께를 가지며, 일 측면 상에 10 마이크로미터의 정사각형 형상을 갖는다. 제 1 그룹의 아일랜드들은 0.3184 nm의 격자 파라미터를 갖고, 제 2 그룹은 0.3218 nm의 격자 파라미터를 가지며, 제 3 그룹은 0.3248 nm의 격자 파라미터를 갖는다. 이러한 타겟 격자 파라미터들은 LED들의 활성 층들의 집합적인 제조 단계가 청색, 녹색 및 적색에서 방사선들을 방출하는 LED들의 형성을 유도하도록 선택되었다.
- [0188] 이들 그룹들 각각을 구성하는 아일랜드들(3)은 도 2의 (a) 내지 (c)의 설명 및 이전의 두 가지 예와 관련하여 개시된 것에 따른 매트릭스 배열에 따라 성장 매체(2) 상에 분포 및 배열된다.
- [0189] 이 성장 기관(1)을 제조하기 위해, 예를 들어 150 mm의 사파이어로 만들어지고 그 위에 유동 층(8)을 형성하는 이완 매체(7)를 포함하는 이완 기관(6)이 먼저 준비된다.
- [0190] 유동 층의 제조는 먼저 사파이어 매체와 접촉하는 500 nm의 실리콘 산화물 및 200 nm의 실리콘 질화물의 스택으로 구성된 스트립핑 층의 형성을 포함한다. 이 스트립핑 스택은 본 방법의 후속 단계에서 레이저 조사를 통해 이완 매체(7)를 분리할 수 있도록 설계된다. 그 다음, 1 마이크로미터의 실리콘 이산화물의 제 1 층이 스트립핑 층 상에 형성된다. 매체의 표면 상에 배열되는 리세스들은 리소그래피 마스크 및 에칭을 통해 제 1 층에 형성되어 이들을 제 2 그룹의 아일랜드들에 대응시키며, 실리콘 이산화물의 제 1 층의 두께를 100 nm로 만든다. 그 다음, 약 1 마이크로미터 두께의 제 2 층이 기관의 표면 상에, 제 1 층 상에 및 리세스 내에 증착되며, 이 제 2 층은 실리콘 이산화물 및 3 질량%의 붕소 및 4 질량%의 인으로 구성된다. 포토리소그래피 마스크 및 에칭 단계들이 반복되어, 기관의 표면 상에 배열되는 새로운 리세스들을 형성함으로써 제 3 그룹의 아일랜드들에 이들을 대응시킨다. 에칭을 수행하여 제 2 BPSG 층 전체 두께의 제거를 진행함으로써, 100 nm 두께의 제 1 실리콘 이산화물 층을 유지한다. 그 다음, 실리콘 이산화물과 4 질량%의 붕소 및 4 질량%의 인으로 이루어지는 제 3 층이 증착된다. 마지막으로, 표면이 평탄화되어 제 3 및 제 2 층들을 부분적으로 제거함으로써 유동 층(8)을 구성하는 제 1, 제 2 및 제 3 블록 그룹들을 형성한다.
- [0191] 이완 기관은 또한 본 발명의 일반적인 설명에서 상세하게 설명된 층 전달 방법에 따라 그리고 트렌치(4)를 제조함으로써 유동 층(8)으로 전달되는 18%의 인듐을 함유하는 마이크로미터 스케어인 변형된 InGaN 아일랜드들(9, 10)을 포함한다. 이러한 변형된 아일랜드들(9)은 성장 기관(1)의 이완된 아일랜드(3)에 대해 전술한 것과 유사한 방식으로 배열된다. 이러한 변형된 아일랜드들(9)의 격자 파라미터는 0.3184 나노미터이다. 각각의 변형된 아일랜드(9)는 제 1, 제 2 및 제 3 그룹들 중 하나의 블록 상에 놓임으로써, 제 1, 제 2 및 제 3 변형된 아일랜드들의 그룹을 규정한다.

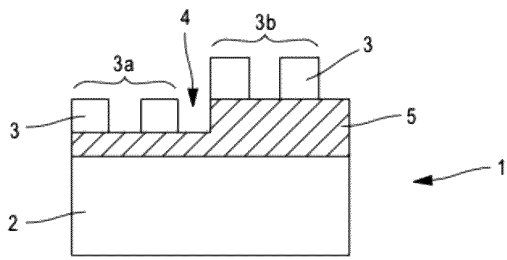
- [0192] 변형된 아일랜드들(9)은 이완 기판을 실현하는데 사용되는 도너 기판의 GaN 버퍼층의 잔류물인 50 nm 두께의 초기 GaN 보강 층(5)으로 피복된다.
- [0193] 이완 열 처리는, 예를 들면 750°C에서 1 시간 동안 행해진다. 이러한 처리는 부분적으로 이완된 아일랜드들(3)을 형성하기 위해 초기에 변형된 아일랜드들(9)의 측면 확장을 유도한다. 750°C의 이완 온도에서, 제 3 그룹의 블록들의 점도는 약 $1E10 \text{ N.m}^{-2} \cdot \text{s}^{-1}$ 로 추정되고, 제 2 그룹의 블록들의 점도는 약 $4E10 \text{ N.m}^{-2} \cdot \text{s}^{-1}$ 로 추정되며, 실리콘 이산화물로 제조된 제 1 그룹의 블록들의 점도는 점성이 아니며, 즉 $1E12 \text{ N.m}^{-2} \cdot \text{s}^{-1}$ 보다 큰 점도를 갖는다. 따라서, 750°C에서의 이완 열 처리 후에, 제 3 그룹의 아일랜드들에서의 변형 이완율은 90%이며, 따라서 이들은 3.246 Å의 격자 파라미터를 갖는다. 제 2 그룹의 아일랜드들에서 변형의 이완율은 약 50%이며, 즉 3.218 Å의 격자 파라미터를 갖는다. 제 1 그룹의 아일랜드들의 격자 파라미터는 변경되지 않으며, 3.184 Å로 유지된다.
- [0194] 추정된 점도 값은 단지 예로서 주어진다. 상이한 조성의 블록 또는 상이한 이완 온도에 대해, 열 처리 시간은 중간 점도의 블록 상에 배열된 아일랜드의 이완 속도가 공정의 결과에서 40% 내지 60%의 범위로 되도록 조정될 수 있으며, 낮은 점도의 블록 상에 배열된 아일랜드의 이완 속도가 70%를 초과하는 범위로 되도록 조정될 수 있다.
- [0195] 부분적으로 이완된 아일랜드들을 피복하는 GaN 강화 층은 에칭을 통해서만 제거되며, 이완 열 처리는 이전에 개시된 것과 동일한 조건들 하에서 재개된다. 이 처리 이후에, 제 1, 제 2 및 제 3 그룹들의 아일랜드들의 격자 파라미터는 각각 약 3.184 Å, 3.218 Å 및 3.248 Å를 가지며, 즉 0.005 Å 내이다.
- [0196] 그 다음, 부분적으로 이완된 InGaN 아일랜드들(3)이 어셈블리층(5), 예를 들어 실리콘 이산화물 및 질화물의 다중층이 제공된 성장 매체(2) 상에 접합됨으로써 적용된다. 질화물 기반 LED들의 활성 층을 아일랜드들 각각 상에 성장시키고 성장 기판 상에서의 기능성 LED의 제조를 완료함으로써, 특히 LED 접촉부들을 활성 층들의 양 측면 상에 형성하거나 또는 모놀리식 패널의 형태로 형성함으로써 예 1 또는 예 2에서와 유사하게 본 방법을 진행할 수 있다.
- [0197] 물론, 본 발명은 설명된 실시예들에 한정되지 않으며, 대안의 해결책들이 청구항들에 정의된 본 발명의 범위를 벗어나지 않고 사용될 수 있다.

도면

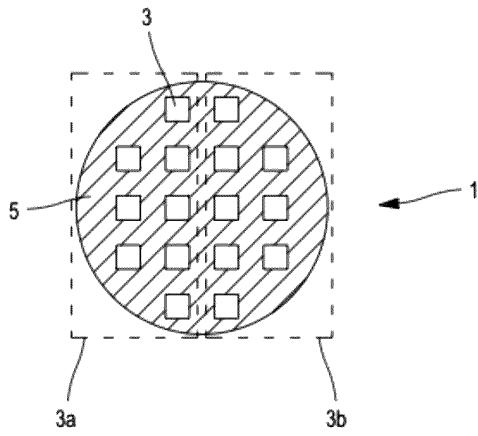
도면 1a



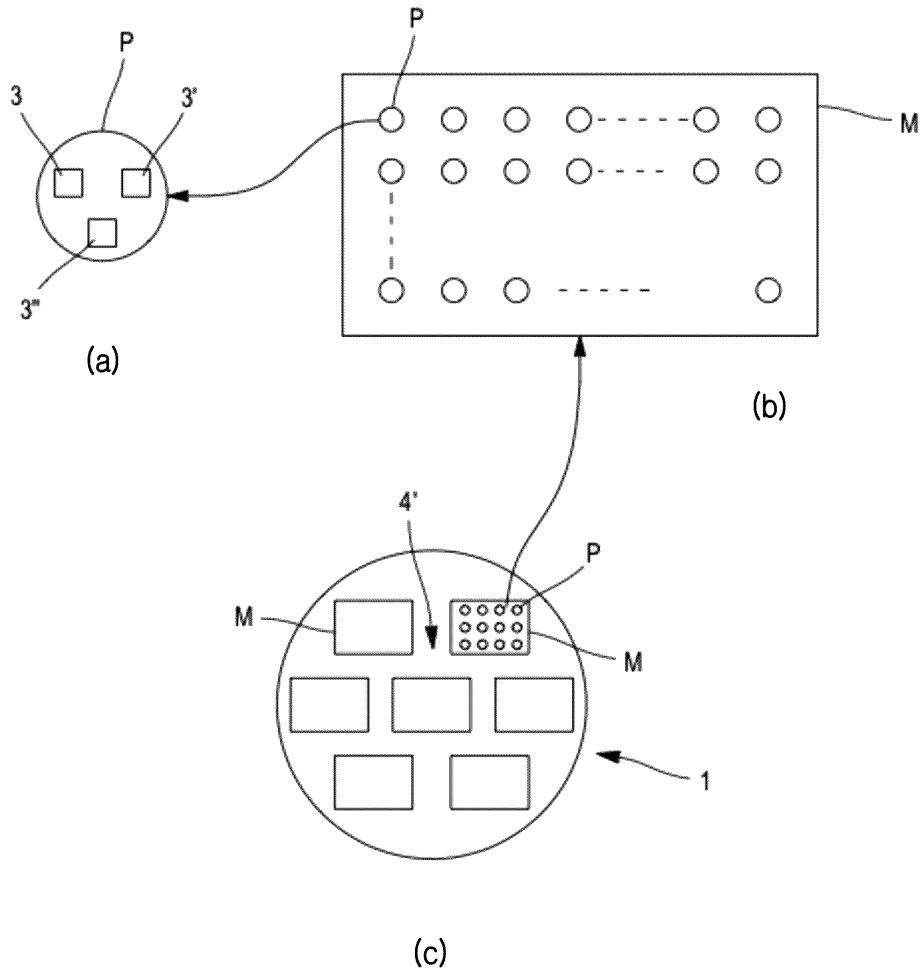
도면1b



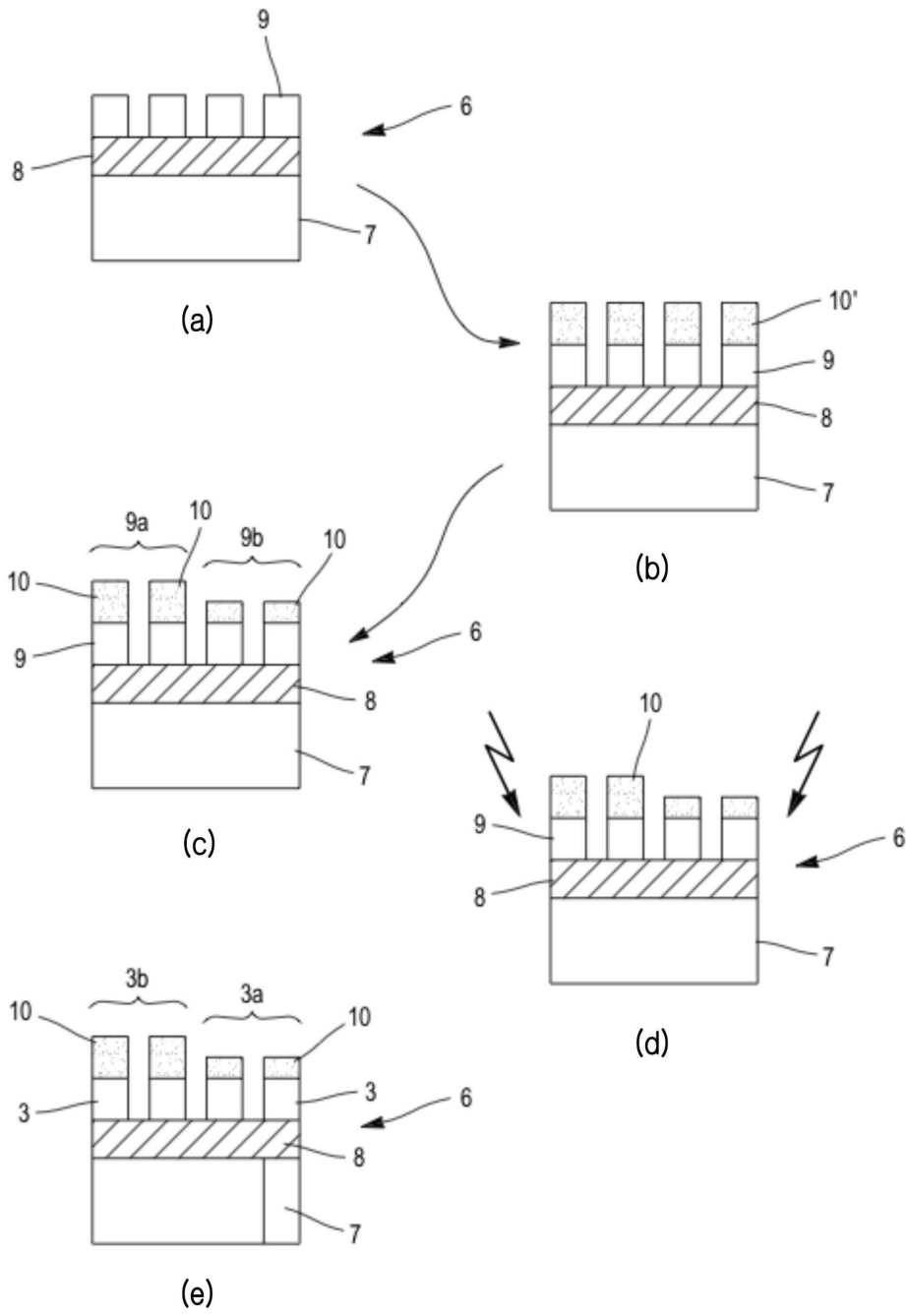
도면1c



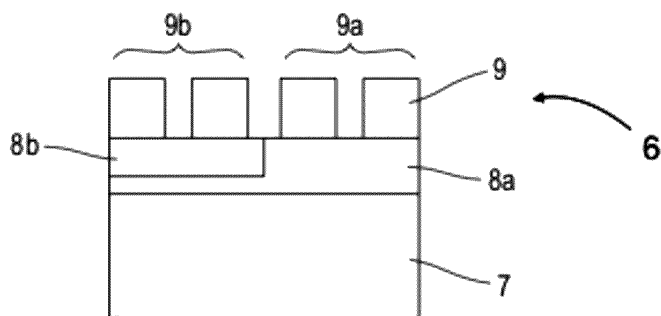
도면2



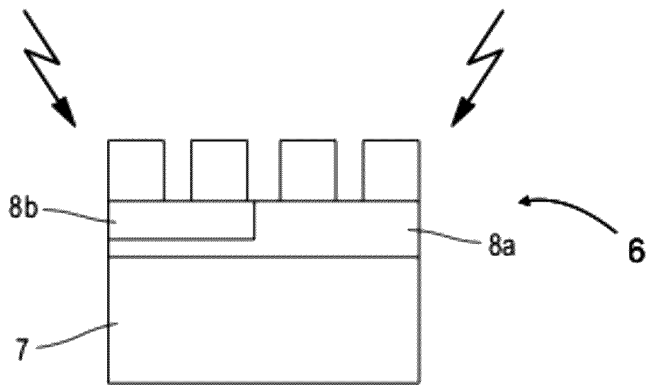
도면3



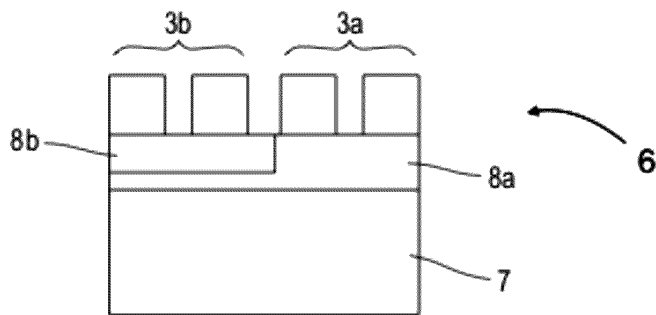
도면4a



도면4b



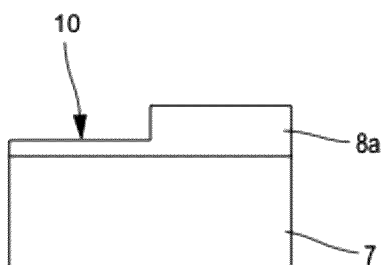
도면4c



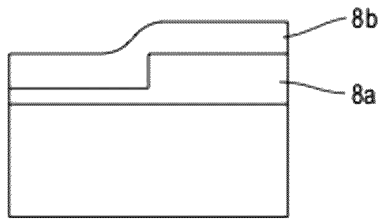
도면5a



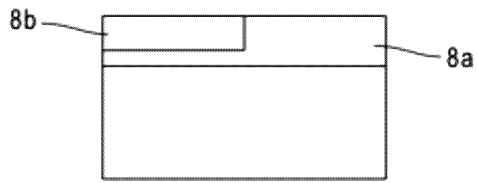
도면5b



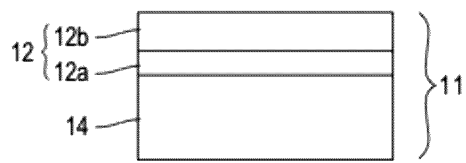
도면5c



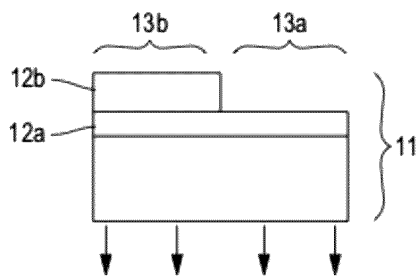
도면5d



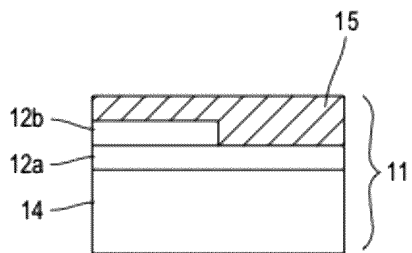
도면6a



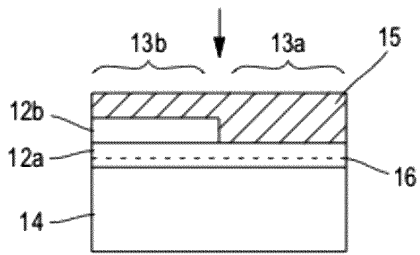
도면6b



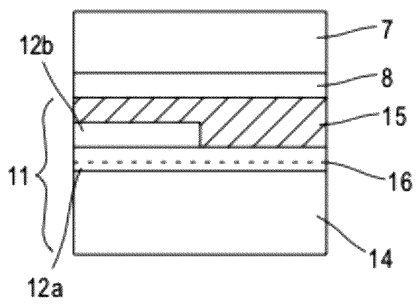
도면6c



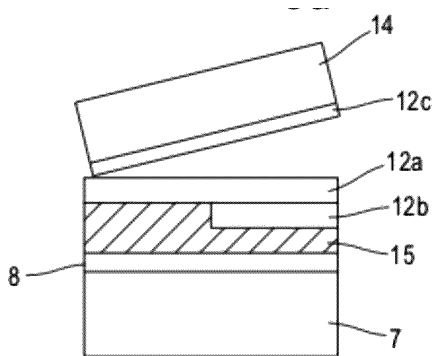
도면6d



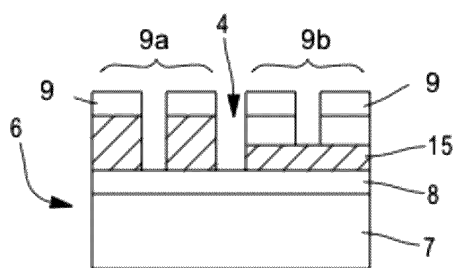
도면6e



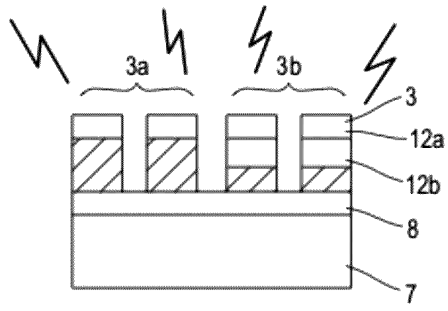
도면6f



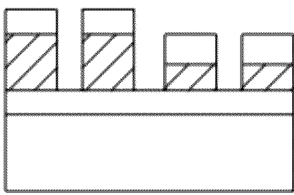
도면6g



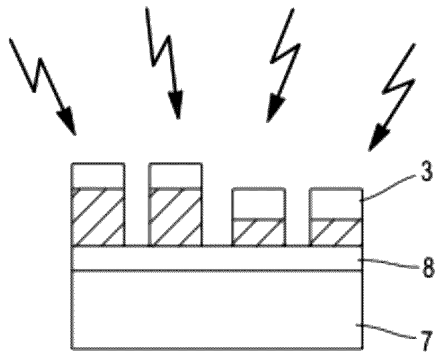
도면6h



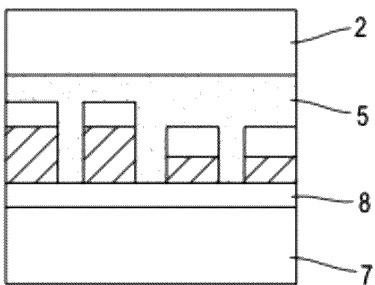
도면6i



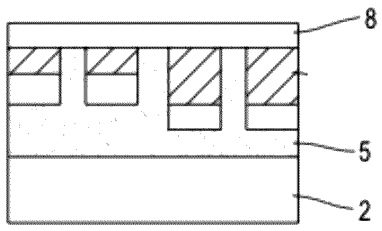
도면6j



도면6k



도면6l



도면6m

