

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成29年3月23日(2017.3.23)

【公表番号】特表2016-515262(P2016-515262A)

【公表日】平成28年5月26日(2016.5.26)

【年通号数】公開・登録公報2016-032

【出願番号】特願2016-500974(P2016-500974)

【国際特許分類】

G 06 F 9/318 (2006.01)

G 06 F 9/52 (2006.01)

【F I】

G 06 F 9/30 320 C

G 06 F 9/46 475 A

【手続補正書】

【提出日】平成29年2月15日(2017.2.15)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

命令ストリームにおいて冗長同期バリアを削除するための方法であって、
非同期バリア命令に応答してコンピュータプロセッサによって自動的に起動される第1
の同期イベントを検出するステップと、

命令ストリーム内の次の命令を検出するステップと、
前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えるかどうかを判定するステップと、

前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えるという
判定に応答して、前記次の命令を前記命令ストリームから削除するステップと
を含む、方法。

【請求項2】

前記第1の同期イベントを検出するステップが、命令同期イベントを検出するステップ
を含み、

前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えるかどうかを判定するステップが、前記次の命令が命令同期バリアであるかどうかを検出するステップを含む、請求項1に記載の方法。

【請求項3】

前記第1の同期イベントを検出するステップが、データ同期イベントを検出するステップ
を含み、

前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えるかどうかを判定するステップが、前記次の命令がデータ同期バリアであるかどうかを検出するステップを含む、請求項1に記載の方法。

【請求項4】

前記第1の同期イベントを検出するステップが、同期フラグをセットするステップを含
む、請求項1に記載の方法。

【請求項5】

前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えないとい

う判定に応答して前記同期フラグを消去するステップをさらに含む、請求項4に記載の方法。

【請求項6】

前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えるかどうかを判定するステップが、前記同期フラグがセットされているかどうかを判定するステップを含む、請求項4に記載の方法。

【請求項7】

前記命令ストリームから前記次の命令を削除するステップが、前記命令ストリーム内の前記次の命令をノーオペレーションを指示する命令で置き換えるステップを含む、請求項1に記載の方法。

【請求項8】

前記命令ストリームから前記次の命令を削除するステップが、前記命令ストリームから前記次の命令を取り除くステップを含む、請求項1に記載の方法。

【請求項9】

非同期バリア命令に応答してコンピュータプロセッサによって自動的に起動される第1の同期イベントを検出するように構成された、同期イベント検出回路と、

最適化回路であって、

命令ストリーム内の次の命令を検出すること、

前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えるかどうかを判定すること、および、

前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えるという判定に応答して、前記命令ストリームから前記次の命令を削除すること

を行うように構成された、最適化回路と

を備える、命令処理回路。

【請求項10】

前記同期イベント検出回路が、前記第1の同期イベントの検出に応答して同期フラグをセットするようにさらに構成された、請求項9に記載の命令処理回路。

【請求項11】

前記最適化回路が、前記命令ストリーム内の前記次の命令をノーオペレーションを指示する命令で置き換えることによって、前記命令ストリームから前記次の命令を削除するように構成された、請求項9に記載の命令処理回路。

【請求項12】

前記最適化回路が、前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えないという判定に応答して前記同期フラグを消去するようにさらに構成された、請求項10に記載の命令処理回路。

【請求項13】

前記最適化回路が、前記同期フラグがセットされているかどうかを判定するように構成されることによって、前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えるかどうかを判定するように構成された、請求項10に記載の命令処理回路。

【請求項14】

前記次の命令が、ISB(命令同期バリア)命令、DSB(データ同期バリア)命令、およびDMB(データメモリバリア)命令から成るグループから選択されたARM命令である、請求項9に記載の命令処理回路。

【請求項15】

方法をプロセッサに実施させるコンピュータ実行可能命令が記憶された、コンピュータ可読記憶媒体であって、前記方法が、

非同期バリア命令に応答してコンピュータプロセッサによって自動的に起動される第1の同期イベントを検出するステップと、

命令ストリーム内の次の命令を検出するステップと、

前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えるかどう

かを判定するステップと、

前記次の命令が前記第1の同期イベントに対応するタイプの同期バリアを備えるという
判定に応答して、前記命令ストリームから前記次の命令を削除するステップと
を含む、コンピュータ可読記憶媒体。