

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7319954号
(P7319954)

(45)発行日 令和5年8月2日(2023.8.2)

(24)登録日 令和5年7月25日(2023.7.25)

(51)国際特許分類 F I
H 0 2 M 3/28 (2006.01) H 0 2 M 3/28 C

請求項の数 8 (全20頁)

(21)出願番号	特願2020-176645(P2020-176645)	(73)特許権者	000103208 コーセル株式会社 富山県富山市上赤江町1丁目6番43号
(22)出願日	令和2年10月21日(2020.10.21)	(74)代理人	100095430 弁理士 廣澤 勲
(65)公開番号	特開2022-67826(P2022-67826A)	(72)発明者	佐々木 雄介 富山県富山市上赤江町1丁目6番43号 コーセル株式会社内
(43)公開日	令和4年5月9日(2022.5.9)	審査官	町田 舞
審査請求日	令和4年6月6日(2022.6.6)		
特許法第30条第2項適用 令和2年9月16日コーセル株式会社のホームページで公開			

最終頁に続く

(54)【発明の名称】 電源装置

(57)【特許請求の範囲】

【請求項1】

電源ライン及びグラウンドラインと、

第一コンデンサ及び第二コンデンサを上段側から順に配して直列接続した回路で成り、前記電源ラインと前記グラウンドラインとの間に接続された第一のコンデンサ回路と、

第一ツェナーダイオード及び第二ツェナーダイオードを上段側から順に配して直列接続した回路で成り、前記電源ラインと前記グラウンドラインとの間に接続されたツェナーダイオード回路と、

前記第一及び第二コンデンサの midpoint と前記第一及び第二ツェナーダイオードの midpoint との間に接続された第一の電圧降下発生手段と、

前記第一ツェナーダイオードに一定以上のツェナー電流が流れたことを検出する第一の電流検出手段と、

前記第二のツェナーダイオードに一定以上のツェナー電流が流れたことを検出する第二の電流検出手段と、

前記2つの電流検出手段の中の少なくとも一方で、前記一定以上のツェナー電流が流れたことが検出された時、アラーム信号を出力するアラーム信号出力手段とを備え、

前記第一ツェナーダイオードは、カソードが前記電源ラインに向けて配され、前記第二ツェナーダイオードは、カソードが前記第一ツェナーダイオードに向けて配されており、

前記第一の電圧降下発生手段は、双方向に電流を通過させることができ、前記ツェナー電流が通過した時に、自己の両端に、当該ツェナー電流の向きに応じて正方向又は負方向

に電圧降下を発生させるものであり、

前記第一の電流検出手段は、エミッタが前記電源ラインに接続され、ベースが前記第一ツェナーダイオードのカソードに接続されたPNPトランジスタにより構成され、

前記第二の電流検出手段は、アノードが前記第二ツェナーダイオードのアノードに接続され、カソードが前記グラウンドラインに接続されたフォトダイオードと、前記フォトダイオードに光結合し、前記フォトダイオードに入力された信号に対応した信号を出力するフォトトランジスタとで構成され、

前記アラーム信号出力手段は、前記PNPトランジスタと、前記PNPトランジスタのコレクタと前記フォトダイオードのアノードとの間に接続されたコレクタ抵抗と、前記フォトダイオードと、前記フォトトランジスタとで構成されることを特徴とする電源装置。

10

【請求項2】

前記第一のコンデンサ回路を構成する前記第一及び第二コンデンサには、前記第一及び第二コンデンサの容量比で定まる分圧比を安定化させるためのバランス抵抗が並列接続されている請求項1記載の電源装置。

【請求項3】

前記電圧降下発生手段は、抵抗素子、ダイオード素子、ツェナーダイオード素子から選択された1個以上の回路素子により構成されている請求項1又は2記載の電源装置。

【請求項4】

電源ライン及びグラウンドラインと、

直流の出力電圧を生成し、この出力電圧を前記電源ラインに供給するスイッチング方式の電力変換回路と、

20

第一コンデンサ及び第二コンデンサを上段側から順に配して直列接続した回路で成り、前記電源ラインと前記グラウンドラインとの間に接続された第一のコンデンサ回路と、

第一ツェナーダイオード及び第二ツェナーダイオードを上段側から順に配して直列接続した回路で成り、前記電源ラインと前記グラウンドラインとの間に接続されたツェナーダイオード回路と、

前記第一及び第二コンデンサの midpoint と前記第一及び第二ツェナーダイオードの midpoint との間に接続された第一の電圧降下発生手段と、

前記第一ツェナーダイオードに一定以上のツェナー電流が流れたことを検出する第一の電流検出手段と、

30

前記第二のツェナーダイオードに一定以上のツェナー電流が流れたことを検出する第二の電流検出手段と、

前記2つの電流検出手段の中の少なくとも一方で、前記一定以上のツェナー電流が流れたことが検出された時、アラーム信号を出力するアラーム信号出力手段とを備え、

前記第一ツェナーダイオードは、カソードが前記電源ラインに向けて配され、前記第二ツェナーダイオードは、カソードが前記第一ツェナーダイオードに向けて配されており、

前記第一の電圧降下発生手段は、双方向に電流を通過させることができ、前記ツェナー電流が通過した時に、自己の両端に、当該ツェナー電流の向きに応じて正方向又は負方向に電圧降下を発生させるものであり、

前記電源ラインの、前記第一のコンデンサ回路が接続されている位置の前段に、第二のコンデンサ回路及びインダクタが設けられ、前記第二のコンデンサ回路、前記インダクタ及び前記第一のコンデンサ回路により、前記電源ラインに発生するスイッチング周波数のリップル電圧を吸収する型のローパスフィルタが構成され、

40

前記第二のコンデンサ回路は、第三コンデンサ及び第四コンデンサを上段側から順に配して直列接続した回路で成り、前記電源ラインの前記ローパスフィルタの入力端の位置と前記グラウンドラインとの間に接続され、前記第三及び第四コンデンサの容量比で定まる分圧比は、前記第一及び第二コンデンサの容量比で定まる分圧比と同じに設定されており、

前記第三及び第四コンデンサの midpoint と前記第一及び第二ツェナーダイオードの midpoint との間に第二の電圧降下発生手段が接続され、前記第二の電圧降下発生手段は、双方向に電流を通過させることができ、前記ツェナー電流が通過した時に、自己の両端に、前記第一の電

50

圧降下発生手段と同じ大きさの正方向又は負方向に電圧降下を発生させるものであることを特徴とする電源装置。

【請求項 5】

前記第一の電流検出手段は、エミッタが前記電源ラインに接続され、ベースが前記第一ツェナーダイオードのカソードに接続された PNP トランジスタにより構成され、

前記第二の電流検出手段は、アノードが前記第二ツェナーダイオードのアノードに接続され、カソードが前記グラウンドラインに接続されたフォトダイオードと、前記フォトダイオードに光結合し、前記フォトダイオードに入力された信号に対応した信号を出力するフォトトランジスタとで構成され、

前記アラーム信号出力手段は、前記 PNP トランジスタと、前記 PNP トランジスタのコレクタと前記フォトダイオードのアノードとの間に接続されたコレクタ抵抗と、前記フォトダイオードと、前記フォトトランジスタとで構成される請求項 4 記載の電源装置。

10

【請求項 6】

前記第一のコンデンサ回路を構成する前記第一及び第二コンデンサには、前記第一及び第二コンデンサの容量比で定まる分圧比を安定化させるためのバランス抵抗が並列接続され、

前記第二のコンデンサ回路を構成する前記第三及び第四コンデンサには、前記第三及び第四コンデンサの容量比で定まる分圧比を安定化させるためのバランス抵抗が並列接続されている請求項 4 又は 5 記載の電源装置。

【請求項 7】

前記電力変換回路は、前記アラーム信号出力手段が前記アラーム信号を出力すると、スイッチング動作を停止させる請求項 4 又は 5 記載の電源装置。

20

【請求項 8】

前記電圧降下発生手段は、抵抗素子、ダイオード素子、ツェナーダイオード素子から選択された 1 個以上の回路素子により構成されている請求項 4 又は 5 記載の電源装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、直流電圧が発生する電源ラインを有した電源装置に関し、特に、電源ラインの過電圧を検出する過電圧検出機能を備えた電源装置に関する。

【背景技術】

30

【0002】

従来、例えば図 1 1 に示すように、直流の入力電源 1 2 から入力された入力電圧 V_i を直流の出力電圧 V_o に変換し、出力端に接続された負荷 1 4 に向けて出力する電源装置 1 0 があった。

【0003】

電源装置 1 0 は、スイッチング方式の電力変換回路であるフライバックコンバータ 1 6 を備えている。フライバックコンバータ 1 6 は、入力電圧 V_i を断続してトランスの入力巻線 2 0 a に交流電圧を発生させるスイッチング素子 1 8 と、トランスの出力巻線 2 0 b に発生する交流電圧を整流する整流素子 2 2 と、整流素子 2 2 が出力する整流電圧を平滑して出力電圧 V_o を生成するコンデンサ回路 2 6 (1) と、スイッチング素子 1 8 のオン時間及びオフ時間を可変調節し、出力電圧 V_o を所定の目標値 V_r に保持させる制御を行う制御回路 3 2 とを備えている。

40

【0004】

コンデンサ回路 2 6 (1) は、第一及び第二コンデンサ 2 4 (1), 2 4 (2) (以下、単にコンデンサ 2 4 (1), 2 4 (2) と称する。) を上段側から順に配して直列接続した回路であり、コンデンサ 2 4 (1), 2 4 (2) は、耐電圧 V_{dc} 及び容量が互いに同じで、耐電圧 V_{dc} は、「 $V_r/2 < V_{dc}$ 」の条件を満たすものが使用されている。

【0005】

一般に、コンデンサ素子は、耐電圧 V_{dc} が低いものほど小型化と大容量化が進んでいるので、デカップリング用のコンデンサ回路は、高耐圧品 1 個で構成するよりも、複数個の

50

低耐圧品を直列接続して構成する方が総合的にみて小型化及び高性能化を図るのに有利な場合がある。このような観点から、コンデンサ回路 26(1)は、低耐圧で大容量の2つのコンデンサ素子を直列接続した構成になっている。

【0006】

コンデンサ 24(1), 24(2)に発生する電圧を各々 V_{c1} , V_{c2} とすると、設計上、出力電圧 V_o が各容量の比で分圧され、 $V_{c1} = V_{c2} = V_o/2$ となることが想定されている。個々のコンデンサの容量のバラツキや漏れ電流の影響で分圧比が変動する可能性がある時は、コンデンサ 24(1), 24(2)に図示しないバランス抵抗が並列接続される。

【0007】

電源装置 10の場合、コンデンサ回路 26(1)のハイサイド側の一端が接続されているライン(直流の出力電圧 V_o が発生するライン)が電源ライン 28となり、コンデンサ回路 26(1)のローサイド側の一端が接続されているライン(出力電圧 V_o のグランドとなるライン)がグランドライン 30となる。

10

【0008】

電源装置 10は、電源ライン 28に過電圧が発生したことを検出する過電圧検出機能と、コンデンサ回路 26(1)のコンデンサ 24(1), 24(2)が短絡故障したことを検出するコンデンサ故障検出機能とを有しており、これらの異常検出の機能は、図 11に示すツェナーダイオード回路 36及び電流検出手段 38(1), 38(2)が動作することにより実現される。

【0009】

20

ツェナーダイオード回路 36は、第一及び第二ツェナーダイオード 34(1), 34(2)(以下、単にツェナーダイオード 34(1), 34(2)と称する。)を上段側から順に配して直列接続した回路であり、電源ライン 28とグランドライン 30との間に接続されている。ツェナーダイオード 34(1)は、カソードが電源ライン 28に向けて配され、ツェナーダイオード 34(2)は、カソードがツェナーダイオード 34(1)に向けて配されている。2つのツェナーダイオード 34(1), 34(2)のツェナー電圧 V_{z1} , V_{z2} は、ここでは $V_{z1} = V_{z2} = V_z$ である。

【0010】

第一の電流検出手段 38(1)は、ツェナーダイオード 34(1)と直列の位置に挿入され、ツェナーダイオード 34(1)に一定以上のツェナー電流 I_{z1} が流れたことを検出した時に電流検出信号 $S(I_{z1})$ を出力する素子又は回路網である。同様に、第二の電流検出手段 38(2)は、ツェナーダイオード 34(2)と直列の位置に挿入され、ツェナーダイオード 34(2)に一定以上のツェナー電流 I_{z2} が流れたことを検出した時に電流検出信号 $S(I_{z2})$ を出力する素子又は回路網である。第一の電流検出手段 38(1)にツェナー電流 I_{z1} が流れた時に発生する電圧降下は V_{a1} で、第二の電流検出手段 38(2)にツェナー電流 I_{z2} が流れた時に発生する電圧降下は V_{a2} であり、ここでは $V_{a1} = V_{a2} = V_a$ である。

30

【0011】

電流検出手段 38(1), 38(2)の電圧降下 $V_{a1} = V_{a2} = V_a$ 、ツェナーダイオード 34(1), 34(2)のツェナー電圧 $V_{z1} = V_{z2} = V_z$ 、出力電圧 V_o の目標値 V_r 、及びコンデンサ素子 24(1), 24(2)の耐電圧 V_{dc} の関係を整理すると、「 $V_r/2 < (V_z + V_a) < V_{dc}$ 」の条件を満たしている。

40

【0012】

アラーム信号出力手段 40は、2つの電流検出手段 38(1), 38(2)のどちらか一方が電流検出信号を出力した時、制御回路 32に向けてアラーム信号 $S(ALM)$ を出力する動作を行う。制御回路 32は、アラーム信号 $S(ALM)$ を受信すると、スイッチング素子 18のスイッチング動作を停止させる。

【0013】

次に、電源装置 10が行うコンデンサ故障検出の動作と過電圧検出の動作について、図 12、図 13に基づいて説明する。なお、図 12、図 13の中の[数値例]は、説明を理解しやすくするために記載した典型的な設計例であり、この設計例では、出力電圧 V_o の目

50

標値 V_r が12V、コンデンサ24(1)、24(2)の耐電圧 V_{dc} が16V、ツェナーダイオード34(1)、34(2)のツェナー電圧 V_z が9.4V、電流検出手段38(1)、38(2)にツェナー電流 I_{z1} 、 I_{z2} が流れた時の電圧降下 V_a が0.6Vとなっている。

【0014】

正常動作中は、図12(a)に示すように、出力電圧 V_o は目標値 V_r [12V]に制御されている。コンデンサ24(1)、24(2)の各電圧 V_{c1} 、 V_{c2} は $V_r/2$ [6V]となり、耐電圧 V_{dc} [16V]に対して十分に余裕がある。ツェナーダイオード34(1)、34(2)は導通できないので、ツェナー電流 I_{z1} 、 I_{z2} は流れない。したがって、電流検出手段38(1)、38(2)は電流検出信号 $S(I_{z1})$ 、 $S(I_{z2})$ を出力せず、アラーム信号出力手段40はアラーム信号 $S(ALM)$ を出力しないので、制御回路32は、スイッチング素子18のスイッチング動作を継続させる。

10

【0015】

正常動作中、下段のコンデンサ24(2)が偶発的に短絡故障すると、図12(b)に示すように、出力電圧 V_o が目標値 V_r [12V]に保持されたまま、コンデンサ24(1)の電圧 V_{c1} が $V_r/2$ [6V]から V_r [12V]に向かって上昇する。その後、電圧 V_{c1} が $V_z + V_a$ [10V]に達した時、ツェナーダイオード34(1)が導通して一定以上のツェナー電流 I_{z1} が流れるので、電流検出手段38(1)が電流検出信号 $S(I_{z1})$ を出力し、アラーム信号出力手段40がアラーム信号 $S(ALM)$ を出力し、制御回路32がスイッチング素子18のスイッチング動作を停止させる。これで電源ライン28への給電が停止されて出力電圧 V_o がダウンし、短絡故障したコンデンサ24(2)が異常発熱するのが防止される。また、コンデンサ24(1)は、電圧 V_{c1} が一時的に $V_z + V_a$ [10V]まで上昇するものの、耐電圧 V_{dc} [16V]を超えないので安全である。

20

【0016】

正常動作中、上段のコンデンサ24(1)が偶発的に短絡故障すると、図13(a)に示すように、出力電圧 V_o が目標値 V_r [12V]に保持されたまま、コンデンサ24(2)の電圧 V_{c2} が $V_r/2$ [6V]から V_r [12V]に向かって上昇する。その後、電圧 V_{c2} が $V_z + V_a$ [10V]に達した時、ツェナーダイオード34(2)が導通して一定以上のツェナー電流 I_{z2} が流れるので、電流検出手段38(2)が電流検出信号 $S(I_{z2})$ を出力し、アラーム信号出力手段40がアラーム信号 $S(ALM)$ を出力し、制御回路32がスイッチング素子18のスイッチング動作を停止させる。これで電源ライン28への給電が停止されて出力電圧 V_o がダウンし、短絡故障したコンデンサ24(1)が異常発熱するのが防止される。また、コンデンサ24(2)は、電圧 V_{c2} が一時的に $V_z + V_a$ [10V]まで上昇するものの、耐電圧 V_{dc} [16V]を超えないので安全である。

30

【0017】

正常動作中、制御回路32が偶発的に故障して出力電圧 V_o が制御不能になると、図13(b)に示すように、出力電圧 V_o が目標値 V_r [12V]から上昇し始め、コンデンサ24(1)、24(2)の各電圧 V_{c1} 、 V_{c2} も $V_r/2$ [6V]から上昇し始める。その後、電圧 V_{c1} 、 V_{c2} が各々 $V_z + V_a$ [10V]に達した時、ツェナーダイオード34(1)、34(2)が導通して一定以上のツェナー電流 I_{z1} 、 I_{z2} が流れる。

【0018】

そして、電流検出手段38(1)、38(2)が電流検出信号 $S(I_{z1})$ 、 $S(I_{z2})$ を出力し、アラーム信号出力手段40がアラーム信号 $S(ALM)$ を出力し、制御回路32がスイッチング素子18のスイッチング動作を停止させる。これで電源ライン28への給電が停止されて出力電圧 V_o が低下し、負荷14に $2 \cdot V_z + 2 \cdot V_a$ [20V]を超える出力電圧 V_o が継続印加されるのが防止される。また、コンデンサ24(1)、24(2)は、各電圧 V_{c1} 、 V_{c2} が一時的に $V_z + V_a$ [10V]まで上昇するものの、どちらも耐電圧 V_{dc} [16V]を超えないので安全である。

40

【0019】

このように、電源装置10は、電源ライン28の出力電圧 V_o の過電圧を検出する過電圧検出機能と、コンデンサ24(1)、24(2)が短絡故障したことを検出するコンデンサ故障

50

検出機能とを有し、これらの異常が検出されると、フライバックコンバータ 16 を停止させて安全を確保する動作を行う。

【0020】

特許文献 1 の図 3、図 4 には、倍電圧整流回路の出力段（電源ライン）に接続された 2 つの平滑用コンデンサの直列回路を有し、平滑用コンデンサに所定の電圧監視回路を付設することによって、各平滑用コンデンサに過大な電圧が印加されるのを防止した電源回路が開示されている。この電源回路は、電源装置 10 と解決しようとする課題や構成が少し異なっているが、上記のような異常が発生した時は、電源装置 10 と類似した動作を行うと考えられる。

【先行技術文献】

10

【特許文献】

【0021】

【文献】実開平 4 - 111289 号公報

【発明の概要】

【発明が解決しようとする課題】

【0022】

従来の電源装置 10 は、出力電圧 V_o が上昇し得る最大値（以下、 V_o 上限値と称する。）とコンデンサ 24 (1), 24 (2) の電圧 V_c が上昇し得る最大値（以下、 V_c 上限値と称する。）を個別に調節することができない構成なので、過電圧検出機能とコンデンサ故障検出機能の設計をバランス良く行うことが難しい。

20

【0023】

過電圧検出機能は、電源ライン 28 に接続されるユーザの負荷 14 を安全に保護することが主目的であり、不特定ユーザ向けの汎用の電源装置の場合、 V_o 上限値は目標値 V_r の 1.25 ~ 1.4 倍程度の低い値 [約 15V ~ 16.8V] に設定することが好ましいとされている。しかしながら、図 12、図 13 に示した設計例は、 V_o 上限値が非常に高くなっているため [20V $V_r \times 1.67$ 倍]、負荷 14 の種類によっては確実に保護できない可能性がある。つまり、この設計例は、コンデンサ故障防止機能の効果は十分と言えるが、過電圧検出機能の効果は十分とは言えない。

【0024】

電源装置 10 の V_o 上限値 = $2 \cdot V_x + 2 \cdot V_a$ を適切な値 [約 15V $V_r \times 1.25$ 倍] にするためには、ツェナー電圧 V_z を変更し、 V_c 上限値 = $V_x + V_a$ をもっと低い値 [7.5V] に設定しなければならない。しかしながら、 V_c 上限値を低い値 [7.5V] にすると、 V_c 上限値が正常動作中のコンデンサ 24 (1), 24 (2) の各電圧 V_{c1} , $V_{c2} = V_r / 2$ [6V] にかなり近くなるので、正常動作中にもかかわらず、特定の条件で各電圧 V_{c1} , V_{c2} が V_c 上限値 [7.5V] を超えてしまい、電源装置 10 が誤停止する可能性がある。特定の条件とは、例えば出力電流が急変し、出力電圧 V_o が過渡的に変動したとき等である。

30

【0025】

このように、従来の電源装置 10 は、 V_o 上限値と V_c 上限値を個別に調節することができない構成なので、過電圧検出機能とコンデンサ故障検出機能の設計をバランス良く行うことが難しい。この問題は、特許文献 1 に開示された電源回路の技術を組み合わせたととしても、解決することはできない。

40

【0026】

本発明は、上記背景技術に鑑みて成されたものであり、電源ラインの過電圧検出機能とコンデンサ故障検出機能の設計とをバランス良く行うことができ、回路構成もシンプルな電源装置を提供することを目的とする。

【課題を解決するための手段】

【0027】

本発明は、電源ライン及びグラウンドラインと、第一コンデンサ及び第二コンデンサを上段側から順に配して直列接続した回路で成り、前記電源ラインと前記グラウンドラインとの間に接続された第一のコンデンサ回路と、第一ツェナーダイオード及び第二ツェナーダイ

50

オードを上段側から順に配して直列接続した回路で成り、前記電源ラインと前記グラウンドラインとの間に接続されたツェナーダイオード回路と、前記第一及び第二コンデンサの midpoint と前記第一及び第二ツェナーダイオードの midpoint との間に接続された第一の電圧降下発生手段と、前記第一ツェナーダイオードに一定以上のツェナー電流が流れたことを検出する第一の電流検出手段と、前記第二のツェナーダイオードに一定以上のツェナー電流が流れたことを検出する第二の電流検出手段と、前記2つの電流検出手段の中の少なくとも一方で、前記一定以上のツェナー電流が流れたことが検出された時、アラーム信号を出力するアラーム信号出力手段とを備え、前記第一ツェナーダイオードは、カソードが前記電源ラインに向けて配され、前記第二ツェナーダイオードは、カソードが前記第一ツェナーダイオードに向けて配されており、前記第一の電圧降下発生手段は、双方向に電流を通過させることができ、前記ツェナー電流が通過した時に、自己の両端に、当該ツェナー電流の向きに応じて正方向又は負方向に電圧降下を発生させるものである電源装置である。

10

【0028】

前記第一のコンデンサ回路を構成する前記第一及び第二コンデンサには、前記第一及び第二コンデンサの容量比で定まる分圧比を安定化させるためのバランス抵抗が並列接続されていることが好ましい。

【0029】

前記第一の電流検出手段は、エミッタが前記電源ラインに接続され、ベースが前記第一ツェナーダイオードのカソードに接続されたPNPトランジスタにより構成され、前記第二の電流検出手段は、アノードが前記第二ツェナーダイオードのアノードに接続され、カソードが前記グラウンドラインに接続されたフォトダイオードと、前記フォトダイオードに光結合し、前記フォトダイオードに入力された信号に対応した信号を出力するフォトトランジスタとで構成され、前記アラーム信号出力手段は、前記PNPトランジスタと、前記PNPトランジスタのコレクタと前記フォトダイオードのアノードとの間に接続されたコレクタ抵抗と、前記フォトダイオードと、前記フォトトランジスタとで構成される。

20

【0030】

また本発明は、上記の構成に加え、直流の出力電圧を生成するスイッチング方式の電力変換回路を備え、前記電源ラインには、前記電力変換回路の前記出力電圧が供給される構成でもよい。この場合、前記電源ラインの、前記第一のコンデンサ回路が接続されている位置の前段に、第二のコンデンサ回路とインダクタが設けられ、前記第二のコンデンサ回路、前記インダクタ及び前記第一のコンデンサ回路により、前記電源ラインに発生するスイッチング周波数のリップル電圧を吸収する型のローパスフィルタが構成され、前記第二のコンデンサ回路は、第三コンデンサ及び第四コンデンサを上段側から順に配して直列接続した回路で成り、前記電源ラインの前記ローパスフィルタの入力端の位置と前記グラウンドラインとの間に接続され、前記第三及び第四コンデンサの容量比で定まる分圧比は、前記第一及び第二コンデンサの容量比で定まる分圧比と同じに設定されており、前記第三及び第四コンデンサの midpoint と前記第一及び第二ツェナーダイオードの midpoint との間に第二の電圧降下発生手段とが接続され、前記第二の電圧降下発生手段は、双方向に電流を通過させることができ、前記ツェナー電流が通過した時に、自己の両端に、前記第一の電圧降下発生手段と同じ大きさの正方向又は負方向に電圧降下を発生させる電源装置である。

30

40

【0031】

前記第二のコンデンサ回路を構成する前記第三及び第四コンデンサには、前記第三及び第四コンデンサの容量比で定まる分圧比を安定化させるためのバランス抵抗が並列接続されている構成にすることが好ましい。また、前記電力変換回路は、前記アラーム信号出力手段が前記アラーム信号を出力すると、スイッチング動作を停止させる構成にすることが好ましい。また、前記電圧降下発生手段は、抵抗素子、ダイオード素子、ツェナーダイオード素子から選択された1個以上の回路素子により構成することができる。

【発明の効果】

【0032】

本発明の電源装置は、ツェナーダイオード回路、電流検出手段及び電圧降下発生手段を組

50

み合わせた独特な構成を有し、過電圧検出機能及びコンデンサ故障検出機能の設計に使用できるパラメータが従来よりも多いので、2つの機能の設計をバランス良く行うことができる。しかも回路構成が非常にシンプルであり、従来からの部品点数の増加やコストアップを最小限に抑えることができる。

【図面の簡単な説明】

【0033】

【図1】本発明の電源装置の第一の実施形態を示す回路図である。

【図2】第一の実施形態の電源装置の動作を示す図であって、正常動作中の動作を示す図(a)、第二コンデンサが短絡故障した時の動作を示す図(b)である。

【図3】第一の実施形態の電源装置の動作を示す図であって、第一コンデンサが短絡故障した時の動作を示す図(a)、制御回路が故障して出力電圧が制御不能になった時の動作を示す図(b)である。

10

【図4】図1の中の、ツェナーダイオード回路、第一及び第二の電流検出手段、及びアラーム信号出力手段の部分の具体的な回路構成の例を示す回路図(a)、電圧降下発生手段の具体的な回路構成の例を示す回路図(b)である。

【図5】第一の実施形態の電源装置の、第一及び第二の電流検出手段の配置を変更した2つの変形例を示す回路図(a)、(b)である。

【図6】図5(a)に示す第一の変形例の具体的な回路構成の例を示す回路図である。

【図7】本発明の電源装置の第二の実施形態を示す回路図である。

【図8】第二の実施形態の電源装置の正常動作中の動作を示す図(a)、その時の各部の動作波形を示すタイムチャート(b)である。

20

【図9】電力変換回路の変形例を示す回路図である。

【図10】図9の中の、ツェナーダイオード回路、第一及び第二の電流検出手段、及びアラーム信号出力手段の部分の具体的な回路構成の例を示す回路図である。

【図11】従来の電源装置を示す回路図である。

【図12】従来の電源装置の動作を示す図であって、正常動作中の動作を示す図(a)、第二コンデンサが短絡故障した時の動作を示す図(b)である。

【図13】従来の電源装置の動作を示す図であって、第一コンデンサが短絡故障した時の動作を示す図(a)、制御回路が故障して出力電圧が制御不能になった時の動作を示す図(b)である。

30

【発明を実施するための形態】

【0034】

以下、本発明の電源装置の第一の実施形態について、図1～図4に基づいて説明する。ここで、従来の電源装置10と同様の構成は、同一の符号を付して説明を省略する。

【0035】

この実施形態の電源装置42は、従来の電源装置10と同様に、直流の入力電源12から入力された入力電圧 V_i を直流の出力電圧 V_o に変換し、この出力電圧 V_o を装置の出力端に接続された負荷14に向けて出力する装置である。電源装置10と構成が異なるのは、図1に示すように、第一のコンデンサ回路26(1)のコンデンサ24(1)、24(2)の midpoint とツェナーダイオード回路36のツェナーダイオード34(1)、34(2)の midpoint との間に、第一の電圧降下発生手段44(1)(以下、単に電圧降下発生手段44(1)と称する。)が設けられている点であり、これ以外の部分は電源装置10と同様である。

40

【0036】

電圧降下発生手段44(1)は、双方向に電流を通過させることができ、ツェナーダイオード34(1)、34(2)のツェナー電流 I_{z1} 、 I_{z2} が通過した時に、自己の両端に、ツェナー電流 I_{z1} 、 I_{z2} の向きに応じて正方向又は負方向に電圧降下 V_x を発生させる素子又は回路網である。

【0037】

ここで、電圧降下発生手段44(1)の電圧降下 V_x 、電流検出手段38(1)、38(2)の電圧降下 $V_{a1} = V_{a2} = V_a$ 、ツェナーダイオード43(1)、34(2)のツェナー電圧 $V_{z1} = V_{z2}$

50

= Vz、出力電圧Voの目標値Vr、及びコンデンサ素子24(1)、24(2)の耐電圧Vdcの関係を整理すると、「 $Vr/2 < (Vz + Va + Vx) < Vdc$ 」と「 $(2 \cdot Vz + 2 \cdot Va) \leq 1.4 \cdot Vr$ 」の条件を満たしている。

【0038】

次に、電源装置42が行うコンデンサ故障検出の動作と過電圧検出の動作について、図2、図3に基づいて説明する。なお、図2、図3の中の[数値例]は、説明を理解しやすくするために記載した典型的な設計例であり、この設計例では、出力電圧Voの目標値Vrが12V、コンデンサ24(1)、24(2)の耐電圧Vdcが16V、ツェナーダイオード34(1)、34(2)のツェナー電圧Vzが6.9V、電流検出手段38(1)、38(2)にツェナー電流Iz1、Iz2が流れた時の電圧降下Vaが0.6V、電圧降下発生手段44(1)にツェナー電流Iz1、Iz2が流れた時の電圧降下±Vxが±2.5Vとなっている。

10

【0039】

正常動作中は、図2(a)に示すように、出力電圧Voは目標値Vr[12V]に制御されている。コンデンサ24(1)、24(2)の各電圧Vc1、Vc2はVr/2[6V]となり、耐電圧Vdc[16V]に対して十分に余裕がある。ツェナーダイオード34(1)、34(2)は導通できないので、ツェナー電流Iz1、Iz2は流れない。したがって、電流検出手段38(1)、38(2)は電流検出信号S(Iz1)、S(Iz2)を出力せず、アラーム信号出力手段40はアラーム信号S(ALM)を出力しないので、制御回路32は、スイッチング素子18のスイッチング動作を継続させる。

【0040】

20

正常動作中、下段のコンデンサ24(2)が偶発的に短絡故障すると、図2(b)に示すように、出力電圧Voが目標値Vr[12V]に保持されたまま、コンデンサ24(1)の電圧Vc1がVr/2[6V]からVr[12V]に向かって上昇する。その後、電圧Vc1がVz + Va + Vx[10V]に達した時、ツェナーダイオード34(1)が導通して一定以上のツェナー電流Iz1が流れるので、電流検出手段38(1)が電流検出信号S(Iz1)を出力し、アラーム信号出力手段40がアラーム信号S(ALM)を出力し、制御回路32がスイッチング素子18のスイッチング動作を停止させる。これで電源ライン28への給電が停止されて出力電圧Voがダウンし、短絡故障したコンデンサ24(2)が異常発熱するのが防止される。また、コンデンサ24(1)は、電圧Vc1が一時的にVc上限値 = Vz + Va + Vx[10V]まで上昇するものの、耐電圧Vdc[16V]を超えないので安全である。

30

【0041】

正常動作中、上段のコンデンサ24(1)が偶発的に短絡故障すると、図3(a)に示すように、出力電圧Voが目標値Vr[12V]に保持されたまま、コンデンサ24(2)の電圧Vc2がVr/2[6V]からVr[12V]に向かって上昇する。その後、電圧Vc2がVz + Va + Vx[10V]に達した時、ツェナーダイオード34(2)が導通して一定以上のツェナー電流Iz2が流れるので、電流検出手段38(2)が電流検出信号S(Iz2)を出力し、アラーム信号出力手段40がアラーム信号S(ALM)を出力し、制御回路32がスイッチング素子18のスイッチング動作を停止させる。これで電源ライン28への給電が停止されて出力電圧Voがダウンし、短絡故障したコンデンサ24(1)が異常発熱するのが防止される。また、コンデンサ24(2)は、電圧Vc2が一時的にVc上限値 = Vz + Va + Vx[10V]まで上昇するものの、耐電圧Vdc[16V]を超えないので安全である。

40

【0042】

正常動作中、制御回路32が偶発的に故障して出力電圧Voが制御不能になると、図3(b)に示すように、出力電圧Voが目標値Vr[12V]から上昇し始め、コンデンサ24(1)、24(2)の各電圧Vc1、Vc2もVr/2[6V]から上昇し始める。その後、電圧Vc1、Vc2が各々Vz + Va[7.5V]に達した時、ツェナーダイオード34(1)、34(2)が導通して一定以上のツェナー電流Iz1、Iz2が流れる。このツェナー電流Iz1、Iz2は、電圧降下発生手段44(1)にはほとんど流れない。

【0043】

そして、電流検出手段38(1)、38(2)が電流検出信号S(Iz1)、S(Iz2)を出力し、アラ

50

ーム信号出力手段40がアラーム信号S(ALM)を出力し、制御回路32がスイッチング素子18のスイッチング動作を停止させる。これで電源ライン28への給電が停止されて出力電圧Voがダウンし、負荷14にVo上限値 $=2 \cdot Vz + 2 \cdot Va$ [15V Vr \times 1.25倍]を超える過大な出力電圧Voが継続印加されるのが防止される。また、コンデンサ24(1)、24(2)は、各電圧Vc1、Vc2が一時的にVz+Va [7.5V]まで上昇するものの、どちらも耐電圧Vdc [16V]を超えないので安全である。

【0044】

このように、従来の電源装置10ではVc上限値とVo上限値の両方を適切な値に設定することは困難であるが、この実施形態の電源装置42では容易に設定することができる。

【0045】

図4(a)は、ツェナーダイオード回路36、電流検出手段38(1)、38(2)及びアラーム信号出力手段40の部分の具体的な回路構成の一例を示している。この例では、第一の電流検出手段38(1)は、エミッタが電源ライン28に接続され、ベースが第一のツェナーダイオード34(1)のカソードに接続されたPNPトランジスタ46と、PNPトランジスタ46のベースエミッタ間に補助的に接続された抵抗素子48とで構成される。第一の電流検出手段38(1)は、一定以上のツェナー電流Iz1が流れた時、それをPNPトランジスタ46がベースエミッタ間のPN接合で検出し、コレクタ電流(電流検出信号S(Iz1))を出力する動作を行う。

【0046】

第二の電流検出手段38(2)は、アノードが第二ツェナーダイオード34(2)のアノードに接続され、カソードがグラウンドライン30に接続されたフォトダイオード50と、フォトダイオード50の両端に補助的に接続された抵抗素子52と、フォトダイオード50に光結合し、フォトダイオード50に入力された信号に対応した信号を出力するフォトリンジスタ54とで構成される。第二の電流検出手段38(2)は、一定以上のツェナー電流Iz2が流れた時、それをフォトダイオード50で検出し、フォトリンジスタ54がコレクタ電流(電流検出信号S(Iz2))を出力する動作を行う。

【0047】

アラーム信号出力手段40は、PNPトランジスタ46と、PNPトランジスタ46のコレクタとフォトダイオード50のアノードとの間に接続されたコレクタ抵抗56と、フォトダイオード50と、フォトリンジスタ54とで構成される。アラーム信号出力手段40は、2つの電流検出手段38(1)、38(2)の中の少なくとも一方が電流検出信号S(Iz1)、S(Iz2)を出力すると、フォトリンジスタ54がコレクタ電流(アラーム信号S(ALM))を出力する動作を行う。

【0048】

図4(b)は、電圧降下発生手段44(1)の具体的な回路構成の例を示している。上記のように、電圧降下発生手段44(1)は、双方向に電流を通過させることができ、ツェナー電流Iz1、Iz2が通過した時に、自己の両端に、ツェナー電流Iz1、Iz2の向きに応じて正方向又は負方向に電圧降下を発生させる素子又は回路網である。例えば、電圧降下発生手段44aは、1つの抵抗素子で構成した最もシンプルな例である。電圧降下発生手段44bは、ダイオード素子と抵抗素子との直列回路を2組用意し、これらを逆向きに並列接続した構成であり、電圧降下Vx1(Iz1が流れた時の電圧降下の大きさ)及び電圧降下Vx2(Iz2が流れた時の電圧降下の大きさ)を別々に調節できるので、電圧降下発生手段44aよりも設計の自由度が高い。

【0049】

電圧降下発生手段44cは、互いのアノード同士が接続されたダイオード素子とツェナーダイオード素子との直列回路を2組用意し、これらを逆向きに並列接続した構成であり、電圧降下発生手段44dは、複数個のダイオード素子を一方向に配した直列回路を2組用意し、これらを逆向きにして並列接続した構成である。電圧降下発生手段44cは、ツェナーダイオード素子を使用するので、電圧降下Vx1、Vx2を数ボルト以上に設定する場合に有利で、電圧降下発生手段44dは、ダイオード素子だけで構成するので、電圧降下Vx

10

20

30

40

50

1, V_{x2} を1 ~ 3 V程度の低い値に設定する場合に有利である。また、電圧降下発生手段44c, 44dは、上記の電圧降下発生手段44a, 44bよりも、さらに電圧降下 V_{x1} , V_{x2} の調節が容易である。

【0050】

以上説明したように、電源装置42は、 V_o 上限値をツェナー電圧 V_{z1} , V_{z2} と電圧降下 V_{a1} , V_{a2} とで調節し、 V_c 上限値をツェナー電圧 V_{z1} , V_{z2} と電圧降下 V_{a1} , V_{a2} と電圧降下 V_x とで調節できる構成になっており、過電圧検出機能及びコンデンサ故障検出機能の設計に使用できるパラメータの数が従来よりも多いので、2つの機能の設計をバランスよく行うことができる。しかも、図4に示すように、非常にシンプルな回路構成にすることができ、部品点数の増加やコストアップを最小限に抑えることができる。

10

【0051】

なお、図2、図3の中に付した[数値例]は1つの設計例を示したものであり、出力電圧 V_o の目標値 V_r 等の条件が異なる場合であっても、同様の考え方で、過電圧検出機能及びコンデンサ故障検出機能の設計をバランスよく行うことができる。

【0052】

また、図1や図4の回路図では、ツェナーダイオード34(1), 34(2)を保護するためにツェナー電流 I_{z1} , I_{z2} の最大値を制限する電流制限抵抗が省略してあるが、例えばツェナーダイオード34(1)や34(2)と直列の位置に、比較的抵抗値の小さい電流制限抵抗を挿入することができる。ただし、電流制限抵抗を挿入すると、電流制限抵抗にツェナー電流 I_{z1} , I_{z2} が流れた時に若干の電圧降下が発生し、過電圧検出及びコンデンサ短絡故障検出の精度に影響が出る可能性があるため、電流制限抵抗を挿入する場合は、電流制限抵抗に発生する電圧降下も考慮して設計するとよい。また、電流制限抵抗は、電流検出手段の一部(例えば、電流検出用抵抗)として使用する構成にしてもよい。

20

【0053】

ツェナーダイオード34(1)は、ツェナー電圧 V_{z1} を微調整するため、複数個のツェナーダイオード素子を直列接続して構成してもよい。ツェナーダイオード34(2)についても同様である。このような構成にしても、電源装置42が目的とする過電圧検出及びコンデンサ故障検出を実現することができる。

【0054】

その他、コンデンサ24(1)は、複数個のコンデンサ素子を並列接続して構成してもよい。コンデンサ24(2)についても同様である。電源装置42のコンデンサ故障検出機能は、コンデンサ24(1), 24(2)のどちらか一方が短絡故障したことを検出することが目的であり、並列接続されたコンデンサ素子の中のどれが短絡故障しても、この目的を達成することができる。

30

【0055】

次に、第一の実施形態の電源装置42の、第一及び第二の電流検出手段38(1), 38(2)の配置を変更した2つの変形例を説明する。

【0056】

第一の電流検出手段38(1)は、第一ツェナーダイオード34(1)に一定以上のツェナー電流 I_{z1} が流れたことを検出する手段であり、回路の中のどの位置に設けるかは限定されない。同様に、第二の電流検出手段38(2)は、第二ツェナーダイオード34(2)に一定以上のツェナー電流 I_{z2} が流れたことを検出する手段であり、回路の中のどの位置に設けるかは自由である。

40

【0057】

例えば、図5(a)に示す第一の変形例は、第一の電流検出手段38(1)を、第一ツェナーダイオード34(1)と直列の位置から、電圧降下発生手段44(1)と直列の位置に変更したものである。このように変更した場合も、図2、図3に示すように、各種の異常が発生した時に同様の動作が行われ、同様の効果が得られる。ただし、電流検出手段38(1)の配置を変更すると電圧降下 V_{a1} が発生する位置が変わるので、電圧降下 V_{a1} , V_{a2} が無視できない場合は、設計時に留意する必要がある。

50

【 0 0 5 8 】

図 6 は、第一の変形例の具体的な回路構成の一例を示しており、この電流検出手段 3 8 (1) は、電流検出素子 4 4 (1) に一定以上のツェナー電流 I_{z1} が流れた時、それを P N P トランジスタ 4 6 がベースエミッタ間の P N 接合で検出し、コレクタ電流 (電流検出信号 $S(I_{z1})$) を出力する動作を行う。ベースエミッタ間に接続されたダイオード 5 7 は、ツェナー電流 I_{z2} が電圧降下発生手段 4 4 (1) に流れることができるようにするための電流バイパス用のダイオードで、P N P トランジスタ 4 6 の P N 接合と逆向きに並列接続されている。

【 0 0 5 9 】

また、図 5 (b) に示す第二の変形例は、第二の電流検出手段 3 8 (2) を、第二ツェナーダイオード 3 4 (2) と直列の位置から、電圧降下発生手段 4 4 (1) と直列の位置に変更したものである。このように変更した場合も、図 2、図 3 に示すように、各種の異常が発生した時に同様の動作が行われ、同様の効果が得られる。ただし、電流検出手段 3 8 (2) の配置を変更すると電圧降下 V_{a2} が発生する位置が変わるので、電圧降下 V_{a1} 、 V_{a2} が無視できない場合は、設計時に留意する必要がある。

10

【 0 0 6 0 】

次に、本発明の電源装置の第二の実施形態について、図 7、図 8 に基づいて説明する。ここで、第一の実施形態の電源装置 4 2 と同様の構成は、同一の符号を付して説明を省略する。

【 0 0 6 1 】

この実施形態の電源装置 5 8 は、電源装置 4 2 と同様に、直流の入力電源 1 2 から入力された入力電圧 V_i を直流の出力電圧 V_o に変換し、この出力電圧 V_o を装置の出力端に接続された負荷 1 4 に向けて出力する装置である。

20

【 0 0 6 2 】

電源装置 5 8 は、図 7 に示すように、電源ライン 2 8 の、第一のコンデンサ回路 2 6 (1) が接続されている位置 (電源ライン 2 8 a) の前段に、インダクタ 6 0 と第二のコンデンサ回路 2 6 (2) (以下、単にコンデンサ回路 2 6 (2) と称する。) とが設けられ、コンデンサ回路 2 6 (2)、インダクタ 6 0 及びコンデンサにより、インダクタ 6 0 の前段の電源ライン 2 8 b に発生するスイッチング周波数のリップル電圧を吸収する型のローパスフィルタ 6 2 が構成されているという特徴がある。

【 0 0 6 3 】

電源ライン 2 8 b とグラウンドライン 3 0 との間に接続されたコンデンサ回路 2 6 (2) は、第三及び第四コンデンサ 2 4 (3)、2 4 (4) (以下、単にコンデンサ 2 4 (3)、2 4 (4) と称する。) を上段側から順に直列接続した回路である。コンデンサ 2 4 (3)、2 4 (4) の容量比で定まる分圧比は、コンデンサ 2 4 (1)、2 4 (2) の容量比で定まる分圧比と同じに設定されている。個々のコンデンサの容量のバラツキや漏れ電流の影響で分圧比が変動する可能性がある時は、コンデンサ 2 4 (3)、2 4 (4) に図示しないバランス抵抗が並列接続される。

30

【 0 0 6 4 】

電源装置 5 8 の電源ラインは、スイッチング方式の電力変換回路の出力電圧 V_o が発生するラインであり、このラインに接続されるデカップリングコンデンサの容量が小さいと、スイッチング周波数 F_{sw} の大きいリップル電圧 V_{rip} が重畳してしまう。したがって、電源装置 5 8 では、出力電圧 V_o からリップル電圧 V_{rip} を吸収するためにローパスフィルタ 6 2 が設けられている。

40

【 0 0 6 5 】

さらに電源装置 5 8 は、コンデンサ 2 4 (3)、2 4 (4) の中点とツェナーダイオード 3 4 (1)、3 4 (2) の中点との間に第二の電圧降下発生手段 4 4 (2) (以下、単に電圧降下発生手段 4 4 (2) と称する。) が接続されている。電圧降下発生手段 4 4 (2) は、双方向に電流を通過させることができ、ツェナー電流 I_{z1} 、 I_{z2} が通過した時に、自己の両端に、電圧降下発生手段 4 4 (1) と同じ大きさの正方向又は負方向に電圧降下を発生させる素子又は回路網である。具体的には、図 4 (b) に示す電圧降下発生手段 4 4 a ~ 4 4 d のような構成に

50

することができる。

【0066】

次に、電源装置58が行うコンデンサ故障検出の動作と過電圧検出の動作について、図8に基づいて説明する。なお、図8の中の[数値例]は、説明を理解しやすくするために記載した典型的な設計例であり、この設計例では、出力電圧 V_o の目標値 V_r が12V、コンデンサ24(1)~24(4)の耐電圧 V_{dc} が16V、ツェナーダイオード34(1)、34(2)のツェナー電圧 V_z が6.9V、電流検出手段38(1)、38(2)にツェナー電流 I_{z1} 、 I_{z2} が流れた時の電圧降下 V_a が0.6V、電圧降下発生手段44(1)、44(2)にツェナー電流 I_{z1} 、 I_{z2} が流れた時の電圧降下 $\pm V_x$ が $\pm 2.5V$ となっている。

【0067】

また、電源ライン28bに発生するリップル電圧 V_{rip} は、負荷14に供給する出力電流 I_o が大きい時で、振幅を4Vp-pとしている。リップル電圧 V_{rip} は、出力電流 I_o の大きさによって変化するという性質があり、例えば、出力電流 I_o が非常に小さい時は V_{rip} ゼロボルトであるが、出力電流 I_o が大きくなると V_{rip} が大きくなって4Vp-pになる。

【0068】

図8(a)、(b)に示すように、正常動作中で出力電流 I_o が大きい時、電源ライン28aに発生する出力電圧 V_o は、目標値 V_r [12V]に制御された直流電圧であって、リップル電圧 V_{rip} [4Vp-p]がほとんど重畳していない波形になる。一方、電源ライン28bの電圧 V_k は、目標値 V_r [12V]にリップル電圧 V_{rip} [4Vp-p]が重畳した波形となり、インダクタ60の両端に電圧 $V_{ch} - V_{rip}$ [4Vp-p]が発生する。

【0069】

コンデンサ24(1)、24(2)の電圧 V_{c1} 、 V_{c2} は $V_r/2$ [6V]となり、耐電圧 V_{dc} [16V]に対して余裕がある。コンデンサ24(3)、24(4)の電圧 V_{c3} 、 V_{c4} は $V_r/2 + V_{rip}/2$ [6V+2V]となり、耐電圧 V_{dc} [16V]に対して余裕がある。また、ツェナーダイオード34(1)、34(2)は導通せず、ツェナー電流 I_{z1} 、 I_{z2} は流れない。したがって、電流検出手段38(1)、38(2)は電流検出信号 $S(I_{z1})$ 、 $S(I_{z2})$ を出力せず、アラーム信号出力手段40はアラーム信号 $S(ALM)$ を出力しないので、制御回路32は、スイッチング素子18のオンオフ動作を継続させる。

【0070】

次に、正常動作中の電源装置58に異常が発生した時の動作を説明するが、その前に、上記の電源装置42(ローパスフィルタ60を設けない電源装置)で発生し得る問題点について説明する。問題点とは、概して言うと、電源ライン28に一定以上に大きいリップル電圧 V_{rip} が発生すると、過電圧検出の精度が低下するということである。

【0071】

電源装置42は、電源装置58と同様に、出力電流 I_o が非常に小さい時は V_{rip} ゼロボルトとなる。 V_{rip} ゼロボルトであれば、正常動作中に制御回路32が故障して出力電圧 V_o が制御不能になった時、図3(b)に示すように、 V_o 上限値は $2 \cdot V_z + 2 \cdot V_a$ [約15V $V_r \times 1.25$ 倍]となる。しかし、出力電流 I_o が大きい時は、リップル電圧 V_{rip} が一定以上に大きくなり[4Vp-p]、ツェナー電流 I_{z1} 、 I_{z2} が流れ始める条件が変化するので、 V_o 上限値が、概ね $2 \cdot V_z + 2 \cdot V_a - V_{rip}/2$ [約13V $V_r \times 1.08$ 倍]まで低下する。

【0072】

V_o 上限値と目標値 V_r とが近すぎると、正常動作中であっても、特定の条件の時に出力電圧 V_o が V_o 上限値を超え、電源装置42が誤停止してしまう可能性がある。例えば、 V_o 上限値が13Vで目標値 V_r が12Vとすれば、出力電流 I_o が急変して出力電圧 V_o が変動した時等に、電源装置42が誤停止してしまう可能性が高い。

【0073】

この誤停止を回避するには、 V_o 上限値 = $2 \cdot V_z + 2 \cdot V_a - V_{rip}/2$ の中の $V_{rip}/2$ の影響を考慮してツェナー電圧 V_a [6.9V]を少し高い値[7.9V]に変更し、 V_o 上限値を目標値 V_r の1.25~1.4倍程度[約15V $V_r \times 1.25$ 倍]に設定しなければならない。しかしながら、ツェナー電圧 V_a を高くすると[7.9Vに変更すると]、出力電流 I_o が非常に小さい時

10

20

30

40

50

のVo上限値 $2 \cdot Vz + 2 \cdot Va$ が必要以上に高い値 [約17V Vr \times 1.42倍] になってしまうので、ユーザの負荷14を確実に保護できない可能性が出てくる。

【0074】

このように、電源装置42（ローパスフィルタ60を設けない電源装置）の場合、電源ライン28に一定以上のリップル電圧Vripが発生すると、Vo上限値が出力電流Ioの大小によって変動し、過電圧検出の精度が低下してしまうので、ユーザの負荷14を確実に保護できない可能性が出てくる。なお、一定以上のリップル電圧Vripが発生すると、コンデンサ24(1)、24(2)の故障検出の精度も多少低下するが、コンデンサ24(1)、24(2)を安全に保護できるように設定にすることは、それほど難しくはない。

【0075】

これに対して、この実施形態の電源装置58の場合、図8(a)に示すように、ツェナーダイオード回路36が、リップル電圧Vripが除去された後の電源ライン28bに接続されているので、Vo上限値が出力電流Ioの大小によって変動することはない。したがって、出力電圧Voの過電圧を検出する精度が一定に保持され、ユーザの負荷14を確実に保護することができる。なお、電源装置58においては、電源装置42の場合と同様に、リップル電圧Vripの影響でコンデンサ24(3)、24(4)の故障検出の精度が多少低下することは避けられない。しかし、図8の中に記した[数値例]から分かるように、コンデンサ24(3)、24(4)を安全に保護できるように設定にすることは十分に可能である。

【0076】

以上説明したように、第二の実施形態の電源装置58によれば、第一の実施形態の電源装置42と同様の作用効果を得ることができ、さらに、電源ライン28bに発生するリップル電圧Vripの影響で過電圧検出の精度が低下する心配がなく、ユーザの負荷14を確実に保護することができる。また、非常にシンプルな構成でありながら、第一及び第二コンデンサ24(1)、24(2)と第三及び第四コンデンサ24(3)、24(4)の両方を安全に保護することができる。なお、図8の中に付した[数値例]は1つの設計例を示したものであり、出力電圧Voの目標値Vrやリップル電圧Vripの値等の条件が異なる場合であっても、同様の考え方で、過電圧検出機能とコンデンサ故障検出機能の設計を容易に行うことができる。

【0077】

なお、本発明の電源装置は、上記実施形態に限定されるものではない。例えば、上記の電源装置42の電力変換回路はフライバックコンバータ16（絶縁型のコンバータ）であるが、電力変換回路の構成は特に限定されず、例えば図9に示す電源装置64のように、力率改善用昇圧チョッパ66（非絶縁型のコンバータ）でもよい。電源装置64は、力率改善用昇圧チョッパ66の前段に全波整流型の整流回路68を有し、交流の入力電源70から入力された商用交流電圧を整流回路68で脈流の入力電圧Viを生成した後、脈流の入力電圧Viを力率改善用昇圧チョッパ66で直流の出力電圧Voに変換し、出力端に接続された負荷14に向けて出力する。そして、制御回路32が、入力電源64から入力される入力電流の波形が商用交流電圧と相似形にする制御を行う。

【0078】

電源装置64の場合、電源装置42と同様に、出力電圧Voが発生するラインが電源ライン28となり、出力電圧Voのグランドとなるラインがグランドライン30となる。そして、電力変換回路が非絶縁型なので、制御回路32のグランドもグランドライン30に接続されることになる。したがって、第二の電流検出手段38(2)及びアラーム信号出力手段40を構成する時は、図4(a)に示すフォトダイオード50及びフォトトランジスタ56の部分（信号を絶縁する部分）を、例えば図10に示すようなNPNトランジスタ72に置き換えることができ、よりシンプルな構成にすることができる。

【0079】

第一及び第二の電流検出手段及びアラーム信号出力手段の構成は、図4(a)や図10に示す回路構成に限定されるものではなく、本発明が目的とする動作が可能な範囲で自由に変更することができる。また、電源ライン（過電圧検出の対象となるライン）は、必ず

10

20

30

40

50

しもスイッチング方式の電力変換回路の出力電圧が発生するラインである必要はなく、例えばシリーズレギュレータの出力電圧が発生するライン等であってもよい。

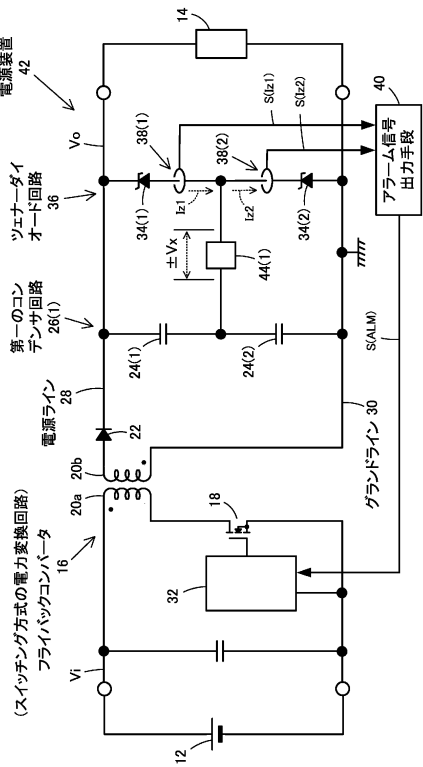
【符号の説明】

【 0 0 8 0 】

1 0 , 4 2 , 5 8 , 6 4	電源装置	
1 6	フライバックコンバータ (スイッチング方式の電力変換回路)	
2 4 (1)	第一コンデンサ	
2 4 (2)	第二コンデンサ	
2 4 (3)	第三コンデンサ	
2 4 (4)	第四コンデンサ	10
2 6 (1)	第一のコンデンサ回路	
2 6 (2)	第二のコンデンサ回路	
2 8 , 2 8 a , 2 8 b	電源ライン	
3 0	グラウンドライン	
3 2	制御回路	
3 4 (1)	第一ツェナーダイオード	
3 4 (2)	第二ツェナーダイオード	
3 6	ツェナーダイオード回路	
3 8 (1)	第一の電流検出手段	
3 8 (2)	第二の電流検出手段	20
4 0	アラーム信号出力手段	
4 4 (1) , 4 4 a , 4 4 b , 4 4 c , 4 4 d	第一の電圧降下発生手段	
4 4 (2) , 4 4 a , 4 4 b , 4 4 c , 4 4 d	第二の電圧降下発生手段	
4 6	PNPトランジスタ	
5 0	フォトダイオード	
5 4	コレクタ抵抗	
5 6	フォトリジスタ	
6 0	インダクタ	
6 2	型のローパスフィルタ	
6 6	力率改善用昇圧チョッパ (スイッチング方式の電力変換回路)	30

【図面】

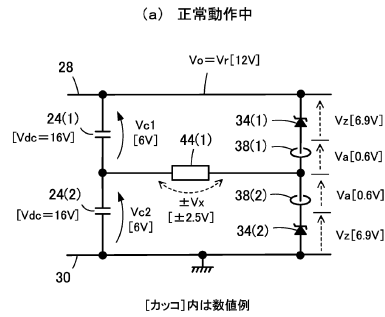
【図 1】



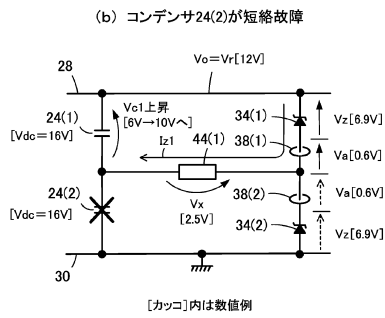
電源装置 42
ツェナーダイオード回路 36
第一のコンデンサ回路 26(1)
電源ライン 28
フライバックコンバータ (スイッチング方式の電力変換回路) 16
20a 20b
Vi
12
14
38(1)
38(2)
34(1)
34(2)
44(1)
44(2)
±Vx
Iz1
Iz2
S(Lz1)
S(Lz2)
アラーム信号出力手段 40
7777
S(LJM)
グラウンドライン 30

24(1): 第一コンデンサ
24(2): 第二コンデンサ
44(1): 第一の電圧降下発生手段
34(1): 第一ツェナーダイオード
34(2): 第二ツェナーダイオード
38(1): 第一の電流検出手段
38(2): 第二の電流検出手段

【図 2】

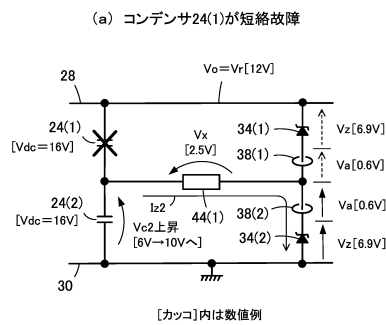


10

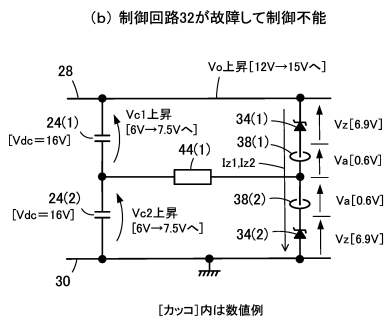


20

【図 3】

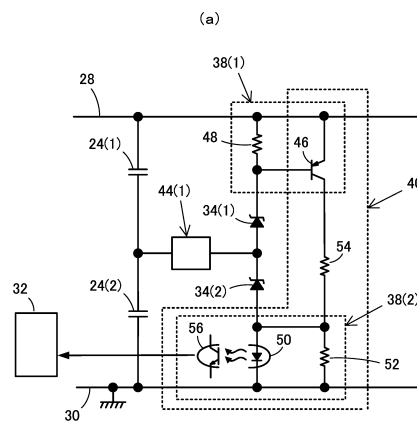


30

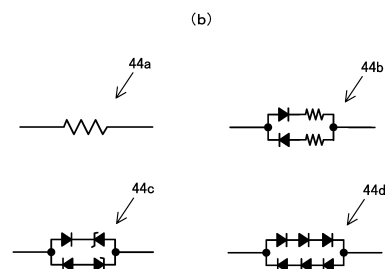


40

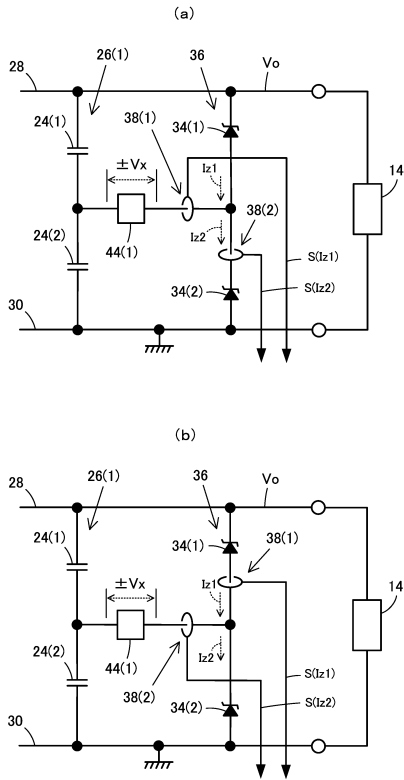
【図 4】



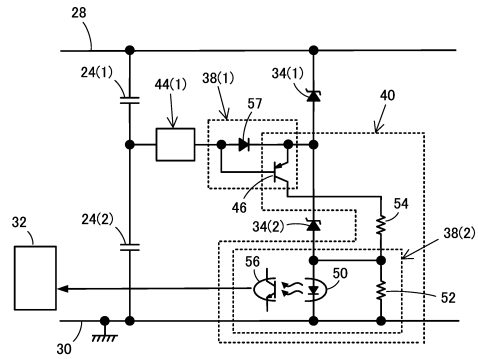
50



【図5】



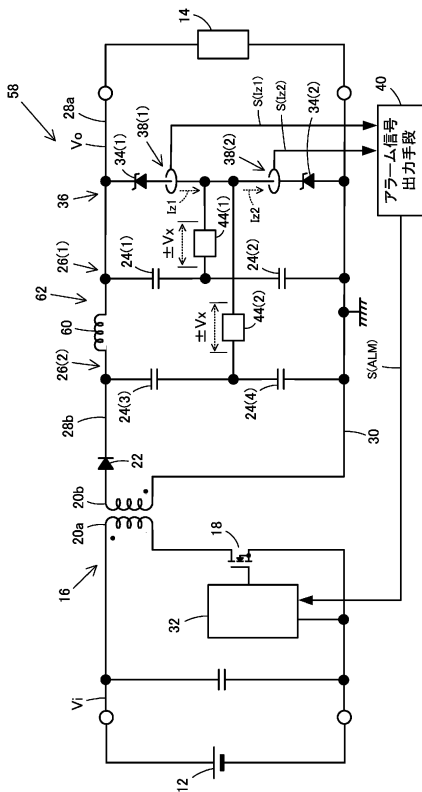
【図6】



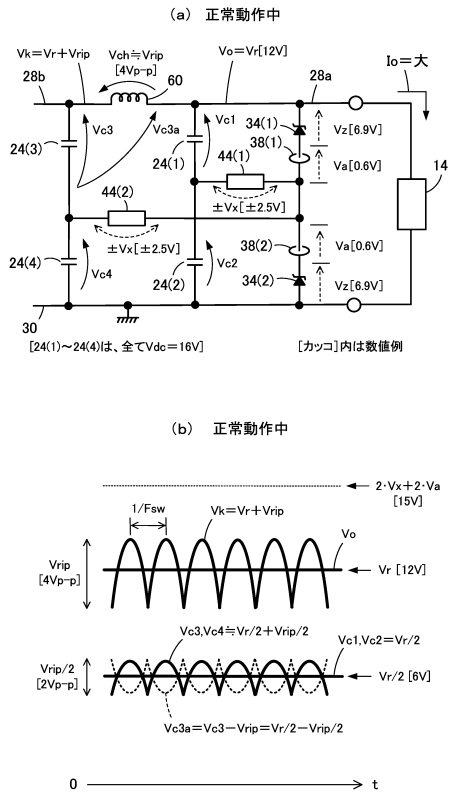
10

20

【図7】



【図8】

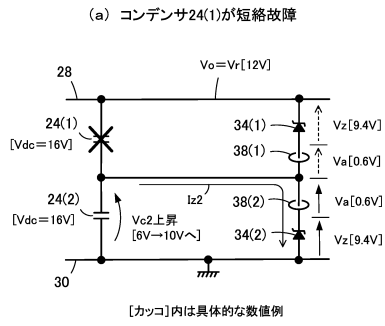


30

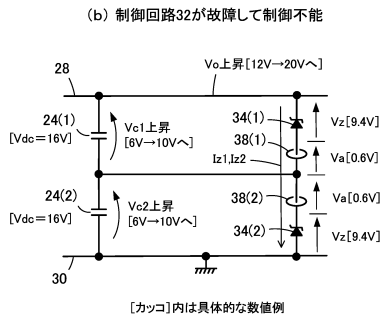
40

50

【 図 1 3 】



10



20

30

40

50

フロントページの続き

- (56)参考文献 特開 2 0 1 9 - 2 1 3 2 8 3 (J P , A)
特開 2 0 0 5 - 0 1 2 8 5 4 (J P , A)
国際公開第 2 0 1 2 / 1 6 4 7 8 5 (W O , A 1)
実開平 0 4 - 1 1 1 2 8 9 (J P , U)
特開 2 0 0 0 - 3 5 0 4 6 5 (J P , A)
特開 2 0 2 0 - 1 6 2 2 4 8 (J P , A)
特開 2 0 1 7 - 1 9 2 2 1 9 (J P , A)
特開 2 0 1 9 - 0 9 2 2 8 4 (J P , A)
- (58)調査した分野 (Int.Cl. , D B 名)
H 0 2 M 3 / 0 0 - 3 / 4 4