(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
2. Oktober 2014 (02.10.2014)

WIPO | PCT

(10) Internationale Veröffentlichungsnummer
WO 2014/154503 A1

(51) Internationale Patentklassifikation:
H01L 33/40 (2010.01) *H01L 33/00* (2010.01)
H01L 33/44 (2010.01)

(21) Internationales Aktenzeichen: PCT/EP2014/055110

(22) Internationales Anmeldedatum:
14. März 2014 (14.03.2014)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2013 103 079.3 26. März 2013 (26.03.2013) DE

(71) Anmelder: **OSRAM OPTO SEMICONDUCTORS GMBH** [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).

(72) Erfinder: **ENGL, Karl**; Rehfeld 25 a, 93080 Pentling (DE). **HARTUNG, Georg**; Lindacher Weg 4, 93128 Regenstauf (DE). **MAUTE, Markus**; Köferinger Weg 15, 93087 Alteglofsheim (DE).

(74) Anwalt: **EPPING HERMANN FISCHER PATENTANWALTSGESELLSCHAFT MBH**; Schloßschmidstr. 5, 80639 München (DE).

(81) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart)*: AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart)*: ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

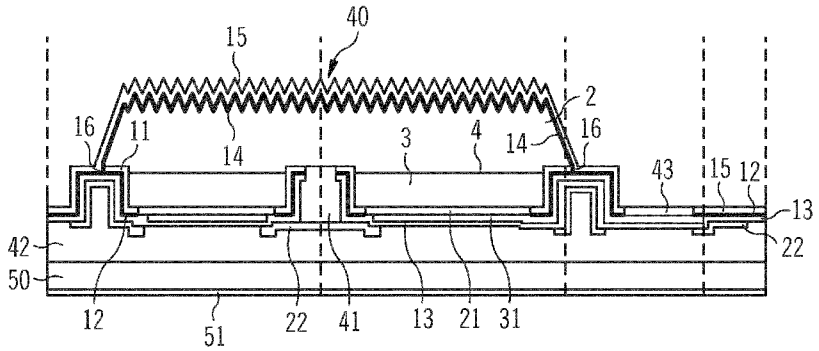
Veröffentlicht:

— *mit internationalem Recherchenbericht (Artikel 21 Absatz 3)*

(54) **Title**: OPTOELECTRONIC SEMICONDUCTOR CHIP ENCAPSULATED WITH AN ALD LAYER AND CORRESPONDING METHOD OF PRODUCTION

(54) **Bezeichnung** : OPTOELEKTRONISCHER HALBLEITERCHIP MIT EINER ALD-SCHICHT VERKAPSELT UND ENTSPRECHENDES VERFAHREN ZUR HERSTELLUNG

FIG 2



(57) **Abstract**: Disclosed is an optoelectronic semiconductor chip, comprising - a semiconductor body (10), which comprises an n-conducting region (2), an active region (4) provided for generating electromagnetic radiation, and a p-conducting region (3), - a first mirror layer (21), which is provided for reflecting the electromagnetic radiation, and - an encapsulating layer sequence (20), which is formed by an electrically insulating material, wherein - the first mirror layer (21) is arranged on a lower side of the p-conducting region (3), wherein - the encapsulating layer sequence (20) covers the semiconductor body (10) in some points on its outer face, - the encapsulating layer sequence (20) extends on the outer face of the semiconductor body (10) from the active region (4) along the p-conducting region (3) to below the first mirror layer (21) and - the encapsulating layer sequence (20) comprises at least one encapsulating layer (12) which either is an ALD layer or consists of an ALD layer.

(57) **Zusammenfassung**:

[Fortsetzung auf der nächsten Seite]

WO 2014/154503 A1

Es wird ein optoelektronischer Halbleiterchip angegeben, mit - einem Halbleiterkörper (10), der einen n-leitenden Bereich (2), einen zur Erzeugung von elektromagnetischer Strahlung vorgesehenen aktiven Bereich (4) und einen p-leitenden Bereich (3) umfasst, - einer ersten Spiegelschicht (21), die zur Reflexion der elektromagnetischen Strahlung vorgesehen ist, und - einer Verkapselungsschichtenfolge (20), die mit einem elektrisch isolierenden Material gebildet ist, wobei - die erste Spiegelschicht (21) an einer Unterseite des p-leitenden Bereichs (3) angeordnet ist, wobei - die Verkapselungsschichtenfolge (20) den Halbleiterkörper (10) an seiner Außenfläche stellenweise bedeckt, - sich die Verkapselungsschichtenfolge (20) an der Außenfläche des Halbleiterkörpers (10) vom aktiven Bereich (4) entlang dem p-leitenden Bereich (3) bis unterhalb der ersten Spiegelschicht (21) erstreckt und - die Verkapselungsschichtenfolge (20) zumindest eine Verkapselungsschicht (12) umfasst, die eine ALD-Schicht ist oder aus einer ALD-Schicht besteht.

Beschreibung

OPTOELEKTRONISCHER HALBLEITERCHIP MIT EINER ALD-SCHICHT VERKAPSELT UND ENTSPRECHENDES VERFAHREN ZUR HERSTELLUNG

Es wird ein optoelektronischer Halbleiterchip angegebenen. Darüber hinaus wird ein Verfahren zur Herstellung eines optoelektronischen Halbleiterchips angegeben.

Die Druckschrift WO 2012/171817 beschreibt einen optoelektronischen Halbleiterchip.

Eine zu lösende Aufgabe besteht darin, einen optoelektronischen Halbleiterchip anzugeben, der ein verbessertes Kleinstromverhalten sowie eine verlängerte Lebensdauer aufweist.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips umfasst der optoelektronische Halbleiterchip einen Halbleiterkörper. Bei dem Halbleiterkörper handelt es sich insbesondere um einen epitaktisch gewachsenen Halbleiterkörper. Der Halbleiterkörper umfasst einen n-leitenden Bereich, einen zur Erzeugung von elektromagnetischer Strahlung vorgesehenen aktiven Bereich und ein p-leitenden Bereich.

Im aktiven Bereich des Halbleiterkörpers wird beispielsweise im Betrieb elektromagnetische Strahlung im Spektralbereich zwischen UV-Strahlung und Infrarotstrahlung, insbesondere im Spektralbereich von sichtbarem Licht erzeugt. Der Halbleiterkörper basiert dazu beispielsweise auf einem III-V-Halbleitermaterial, zum Beispiel auf einem Nitrid-Verbindungshalbleitermaterial.

Die im aktiven Bereich erzeugte elektromagnetische Strahlung wird durch Bestromen des aktiven Bereichs erzeugt. Die derart erzeugte elektromagnetische Strahlung verlässt den Halbleiterkörper zumindest zum Teil über dessen Außenfläche.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips umfasst der optoelektronische Halbleiterchip eine erste Spiegelschicht, die zur Reflexion der elektromagnetischen Strahlung, die im aktiven Bereich erzeugt wird, vorgesehen ist. Die erste Spiegelschicht ist beispielsweise an einer ersten Hauptfläche des Halbleiterkörpers angeordnet. Ein Großteil der im aktiven Bereich im Betrieb erzeugten elektromagnetischen Strahlung verlässt den optoelektronischen Halbleiterchip dann durch eine der ersten Hauptfläche gegenüberliegende zweite Hauptfläche. Dabei trifft elektromagnetische Strahlung, die im aktiven Bereich des Halbleiterkörpers erzeugt wird, zum Teil auf die erste Spiegelschicht und wird von dieser in Richtung der Außenfläche des Halbleiterkörpers, insbesondere in Richtung der zweiten Hauptfläche, reflektiert, wo sie dann zum Teil austritt.

Die Spiegelschicht ist insbesondere metallisch ausgebildet. Beispielsweise enthält oder besteht die Spiegelschicht aus einem der folgenden Metalle: Silber, Aluminium. Diese Metalle weisen eine gute bis sehr gute Reflektivität für sichtbares Licht auf, können jedoch den Nachteil aufweisen, dass sie insbesondere, wenn, wie im Betrieb des optoelektronischen Halbleiterchips der Fall, ein elektromagnetisches Feld vorhanden ist, zu Diffusion oder Elektromigration neigen. Ferner können diese Metalle insbesondere in feuchter Umgebung oxidieren, was die Reflektivität und damit die Effizienz des

Halbleiterkörpers mit wachsender Betriebsdauer immer stärker vermindert.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips umfasst der optoelektronische Halbleiterchip eine Verkapselungsschichtenfolge. Die Verkapselungsschichtenfolge ist mit zumindest einem elektrisch isolierenden Material gebildet und insbesondere elektrisch isolierend ausgebildet. Die Verkapselungsschichtenfolge umfasst zumindest eine Verkapselungsschicht, insbesondere mehrere Verkapselungsschichten. Die einzelnen Verkapselungsschichten der Verkapselungsschichtenfolge können dabei mit unterschiedlichen Herstellungsverfahren erzeugt sein. Die Verkapselungsschichtenfolge ist insbesondere dazu vorgesehen, die Diffusion von Material aus der ersten Spiegelschicht in andere Bereiche des optoelektronischen Halbleiterchips zu unterbinden und/oder das Eindringen von atmosphärischen Gasen oder Feuchtigkeit zur ersten Spiegelschicht zu behindern oder zu verhindern.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips ist die erste Spiegelschicht an einer Unterseite des p-leitenden Bereichs angeordnet. Die Unterseite des p-leitenden Bereichs ist beispielsweise die dem n-leitenden Bereich abgewandte Seite des Halbleiterkörpers. Die Spiegelschicht kann sich dabei in direktem Kontakt mit dem p-leitenden Bereich befinden. Die erste Spiegelschicht dient dann insbesondere auch dazu, elektrischen Strom im Betrieb des optoelektronischen Halbleiterchips in den p-leitenden Bereich einzuprägen.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips ist der aktive Bereich an einer der ersten Spiegelschicht abgewandten Seite der p-leitenden abgewandten Seite des p-leitenden Bereichs angeordnet und der n-leitende Bereich ist an einer p-leitenden abgewandten Seite des aktiven Bereichs angeordnet. Das heißt, der aktive Bereich ist zwischen p-leitendem Bereich und n-leitendem Bereich angeordnet, wobei an der dem n-leitenden Bereich abgewandten Unterseite des p-leitenden Bereichs die erste Spiegelschicht angeordnet ist.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips bedeckt die Verkapselungsschichtenfolge den Halbleiterkörper an seiner Außenfläche stellenweise. Das heißt, die Verkapselungsschichtenfolge erstreckt sich stellenweise entlang der Außenfläche des Halbleiterkörpers und kann zumindest bereichsweise mit dem Halbleiterkörper in direktem Kontakt stehen. Das heißt, die Verkapselungsschichtenfolge ist dann stellenweise direkt auf den Halbleiterkörper aufgebracht.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips erstreckt sich die Verkapselungsschichtenfolge an der Außenfläche des Halbleiterkörpers vom aktiven Bereich entlang dem p-leitenden Bereich bis unterhalb der ersten Spiegelschicht. Die Verkapselungsschichtenfolge ist in diesem Fall insbesondere am p-/n-Übergang des Halbleiterkörpers, also im Bereich des aktiven Bereichs, an der Außenfläche des Halbleiterkörpers angeordnet. Dabei ist es möglich, dass die Verkapselungsschichtenfolge an der Außenfläche des Halbleiterkörpers den aktiven Bereich vollständig bedeckt. Das heißt, der gesamte p-/n-Übergang des Halbleiterkörpers

ist von der Verkapselungsschichtenfolge bedeckt. Die Verkapselungsschichtenfolge umgibt den Halbleiterkörper dann zumindest am aktiven Bereich vollständig nach Art eines Rahmens oder eines Rings. Dabei kann sich die Verkapselungsschichtenfolge auch teilweise im n-leitenden Bereich an der Außenfläche des Halbleiterkörpers befinden. Vom aktiven Bereich aus erstreckt sich die Verkapselungsschichtenfolge entlang dem p-leitenden Bereich auf ein Niveau bis unterhalb der ersten Spiegelschicht. Dadurch ist es beispielsweise möglich, dass der Halbleiterkörper im p-leitenden Bereich an seiner Seitenfläche vollständig von der Verkapselungsschichtenfolge bedeckt ist. Die Seitenfläche ist dabei die Fläche des Halbleiterkörpers, die senkrecht oder quer zu den Hauptflächen verläuft, wobei eine der Hauptflächen durch die Unterseite des p-leitenden Bereichs gebildet ist, an der sich die erste Spiegelschicht befindet.

Die Verkapselungsschichtenfolge kann sich dann bis unterhalb der ersten Spiegelschicht erstrecken und dabei auch die Seitenfläche der Spiegelschicht, die sich an die Seitenfläche des Halbleiterkörpers, insbesondere die Seitenfläche im p-leitenden Bereich des Halbleiterkörpers anschließt. Die Verkapselungsschichtenfolge muss dabei nicht unterhalb der ersten Spiegelschicht verlaufen, es ist ausreichend, wenn sich die Verkapselungsschichtenfolge soweit erstreckt, dass sie stellenweise in vertikaler Richtung beabstandet zur Spiegelschicht angeordnet ist, sich also auf ein Niveau bis unterhalb der ersten Spiegelschicht erstreckt. Die vertikale Richtung ist dabei eine Richtung, die quer oder senkrecht zur Haupterstreckungsrichtung des Halbleiterkörpers verläuft.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips umfasst die Verkapselungsschichtenfolge zumindest eine Verkapselungsschicht, die eine ALD (Atomic Layer Deposition, Atom-Lagen-Abscheidung) -Schicht ist oder aus einer ALD-Schicht besteht. Das heißt, zumindest diese Verkapselungsschicht der Verkapselungsschichtenfolge ist mittels eines ALD-Verfahrens gebildet. Mittels eines ALD-Verfahrens können sehr dünne Schichten erzeugt werden, die eine polykristalline oder amorphe Struktur aufweisen. Da eine mittels ALD hergestellte Schicht proportional zur Zahl der Reaktionszyklen, mit denen die Schicht hergestellt wird, wächst, ist eine exakte Steuerung der Schichtdicke möglich. Mittels des ALD-Verfahrens lassen sich besonders gleichmäßige Schichten, das heißt Schichten besonders gleichmäßiger Dicke herstellen. Ferner erhält man durch das Monolagen-Wachstum mit dem ALD-Verfahren sehr dichte und kristallbaufehlerarme Schichten.

Mit anderen Worten ist zumindest eine Verkapselungsschicht der Verkapselungsschichtenfolge mithilfe eines ALD-Prozesses wie Flash-ALD, photoinduzierte ALD oder eines anderen ALD-Verfahrens abgeschieden. Dabei kann insbesondere auch ein Hochtemperatur-ALD-Verfahren Verwendung finden, bei dem die Verkapselungsschicht bei Temperaturen von 100 °C oder mehr abgeschieden wird.

Eine mittels eines ALD-Verfahrens hergestellte Verkapselungsschicht ist über elektromikroskopische Untersuchungen und andere Analysemethoden der Halbleitertechnik eindeutig von Schichten unterscheidbar, die über alternative Verfahren wie beispielsweise herkömmliche CVD (Chemical Vapor Deposition, chemische Dampfphasenabscheidung) hergestellt sind. Bei dem Merkmal,

wonach die Verkapselungsschicht eine ALD-Schicht ist, handelt es sich daher um ein gegenständliches Merkmal, das am fertigen optoelektronischen Halbleiterchip nachweisbar ist.

Die Verkapselungsschicht, die eine ALD-Schicht ist, ist mit einem elektrisch isolierenden Material gebildet und weist beispielsweise eine Dicke zwischen 0,05 nm und höchstens 500 nm, insbesondere zwischen wenigstens 30 nm und höchstens 50 nm, zum Beispiel eine Dicke von 40 nm auf. Die Verkapselungsschicht kann dabei eine Vielzahl von Unterschichten umfassen, die aufeinander angeordnet sind. Die Verkapselungsschicht enthält oder besteht beispielsweise aus einem der folgenden Materialien: Al_2O_3, SiO_2, SiN. Dabei ist es insbesondere auch möglich, dass die Verkapselungsschicht, die eine ALD-Schicht ist, eine Kombination dieser Materialien enthält.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips umfasst der Halbleiterchip einen Halbleiterkörper, der einen n-leitenden Bereich, einen zur Erzeugung von elektromagnetischer Strahlung vorgesehenen aktiven Bereich und einen p-leitenden Bereich umfasst. Der Halbleiterchip weist ferner eine erste Spiegelschicht auf, die zur Reflexion der elektromagnetischen Strahlung vorgesehen ist und eine Verkapselungsschichtenfolge, die mit einem elektrisch isolierenden Material gebildet ist. Dabei ist die erste Spiegelschicht an einer Unterseite des p-leitenden Bereichs angeordnet, der aktive Bereich ist an einer der ersten Spiegelschicht abgewandten Seite des p-leitenden Bereichs angeordnet und der n-leitende Bereich ist an einer dem p-leitenden Bereich abgewandten Seite des aktiven Bereichs angeordnet. Die Verkapselungsschichtenfolge bedeckt den Halbleiterkörper an seiner Außenfläche

stellenweise. Die Verkapselungsschichtenfolge erstreckt sich an der Außenfläche des Halbleiterkörpers vom aktiven Bereich entlang dem p-leitenden Bereich bis unterhalb der ersten Spiegelschicht und die Verkapselungsschichtenfolge umfasst zumindest eine Verkapselungsschicht, die eine ALD-Schicht ist oder die aus einer ALD-Schicht besteht.

Einem hier beschriebenen optoelektronischen Halbleiterchip liegen dabei unter anderem die folgenden Überlegungen zugrunde. Optoelektronische Halbleiterchips, insbesondere Leuchtdiodenchips, müssen für eine lange Haltbarkeit und damit eine lange Lebensdauer zuverlässig gegen die Einwirkung von Feuchtigkeit aus der Umgebung geschützt werden. Die optoelektronischen Halbleiterchips bestehen in der Regel aus verschiedenen Materialien. Insbesondere zur Bildung der ersten Spiegelschicht kommen Materialien wie Silber oder Aluminium zum Einsatz, die eine geringe Widerstandsfähigkeit gegen Feuchtigkeit aufweisen. Eine Möglichkeit zum Schutz der ersten Spiegelschicht würde darin bestehen, die Spiegelschicht metallisch, also zum Beispiel mit einer Metallschicht, zu kapseln. Materialien, die dafür in Frage kommen, absorbieren jedoch die im Betrieb erzeugte elektromagnetische Strahlung zu einem hohen Anteil und führen daher zu einer verringerten Effizienz des optoelektronischen Halbleiterchips.

Beim hier beschriebenen optoelektronischen Halbleiterchip kommt zur Kapselung der ersten Spiegelschicht eine Verkapselungsschichtenfolge zum Einsatz, die mit einem elektrisch isolierenden Material gebildet ist und die zumindest eine Verkapselungsschicht umfasst, die mit einem ALD-Verfahren hergestellt ist. Eine solche Verkapselungsschicht erweist sich als besonders vorteilhaft,

da sie zuverlässig gegen Feuchtigkeit schützt und gleichzeitig kaum oder keine absorbierenden Eigenschaften aufweist.

Ferner findet die Verkapselungsschicht gemäß einem hier beschriebenen optoelektronischen Halbleiterchip nicht nur zur Kapselung der ersten Spiegelschicht Verwendung, sondern sie bedeckt auch den p-/n-Übergang des Halbleiterkörpers auf der Außenfläche des Halbleiterkörpers. Es hat sich dabei herausgestellt, dass durch ein solches „Eingraben" des p-/n-Übergangs beziehungsweise des aktiven Bereichs das Kleinstromverhalten des optoelektronischen Halbleiterchips stark verbessert wird, so dass auch bei sehr geringen Stromstärken von 1 µA elektromagnetische Strahlung mit hoher Effizienz erzeugt werden kann. Die insbesondere nicht metallische Verkapselungsschichtenfolge führt damit zu einer Steigerung der Helligkeit im Vergleich zu einem optoelektronischen Halbleiterchip, bei dem die Spiegelschicht metallisch gekapselt ist, zu einem verbesserten Alterungsverhalten und zu einem verbesserten Kleinstromverhalten.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips erstreckt sich die Verkapselungsschichtenfolge entlang der dem p-leitenden Bereich abgewandten Unterseite der ersten Spiegelschicht, wobei die Verkapselungsschichtenfolge die erste Spiegelschicht vollständig überdeckt. Das heißt, in dieser Ausführungsform wird die Verkapselungsschichtenfolge nicht nur bis unterhalb der ersten Spiegelschicht geführt, sondern die Verkapselungsschichtenfolge verläuft weiter unterhalb der Spiegelschicht derart, dass die gesamte erste Spiegelschicht von der Verkapselungsschichtenfolge überdeckt ist.

„Überdeckt" heißt dabei nicht, dass sich die Verkapselungsschichtenfolge in direktem Kontakt mit der ersten Spiegelschicht an deren Unterseite befinden muss. Es ist vielmehr auch möglich, dass zumindest stellenweise ein p-Anschlussmetall zwischen der Verkapselungsschichtenfolge und der ersten Spiegelschicht angeordnet ist. Ferner ist es möglich, dass sich nicht sämtliche Schichten der Verkapselungsschichtenfolge unterhalb der ersten Spiegelschicht erstrecken, sondern manche Teilschichten der Verkapselungsschichtenfolge nicht unter die erste Spiegelschicht geführt werden.

Ferner ist es insbesondere möglich, dass die Verkapselungsschichtenfolge, oder Teilschichten der Verkapselungsschichtenfolge, abgesehen von Bereichen, in denen zumindest eine Durchkontaktierung zur Kontaktierung des n-leitenden Bereichs angeordnet ist, den gesamten Querschnitt des optoelektronischen Halbleiterchips bedeckt.

Insgesamt ermöglicht eine Verkapselungsschichtenfolge, die sich entlang der dem p-leitenden Bereich abgewandten Unterseite der ersten Spiegelschicht erstreckt, eine besonders gute Kapselung der ersten Spiegelschicht.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips umfasst der Halbleiterchip zumindest eine weitere Verkapselungsschicht, die eine ALD-Schicht ist, wobei die weitere Verkapselungsschicht die Außenfläche des Halbleiterkörpers zumindest am n-leitenden Bereich des Halbleiterkörpers vollständig bedeckt. Der Halbleiterkörper kann dabei an seinen nicht bedeckten Bereichen, die ohne die weitere Verkapselungsschicht freiliegen würden, von der weiteren Verkapselungsschicht vollständig bedeckt sein. Dabei

kann die weitere Verkapselungsschicht beispielsweise identisch zur Verkapselungsschicht ausgebildet sein, die Teil der Verkapselungsschichtenfolge ist.

Die Verkapselungsschicht und die weitere Verkapselungsschicht können dabei an zumindest einem Kontaktpunkt in direktem Kontakt miteinander stehen. Das heißt, an Stellen, an denen die Verkapselungsschicht der Verkapselungsschichtenfolge freiliegt, also dort, wo sie nicht von weiteren Schichten bedeckt ist, kann sich die Verkapselungsschicht mit der weiteren Verkapselungsschicht in direktem Kontakt befinden. Auf diese Weise bilden sich Kontaktpunkte (im Folgenden auch: Triplepunkte) aus, an denen ALD-Schichten direkt aneinander grenzen. Dadurch ist es beispielsweise möglich, dass der Halbleiterkörper möglichst vollständig von Verkapselungsschichten, die mit einem ALD-Verfahren hergestellt sind, umschlossen ist.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips umfasst der optoelektronische Halbleiterchip zumindest eine Durchkontaktierung, die sich durch den p-leitenden Bereich und den aktiven Bereich bis in den n-leitenden Bereich erstreckt, wobei die Durchkontaktierung ein insbesondere metallisches n-Kontaktmaterial umfasst, über das der n-leitende Bereich elektrisch kontaktierbar ist und der Halbleiterkörper abgesehen von der zumindest einen Durchkontaktierung vollständig von den Verkapselungsschichten, die ALD-Schichten sind, umschlossen ist. Die zumindest eine Durchkontaktierung kann dabei die Verkapselungsschichtenfolge beziehungsweise Teilschichten der Verkapselungsschichtenfolge, die erste Spiegelschicht, den p-leitenden Bereich des Halbleiterkörpers und den aktiven Bereich durchdringen. Dabei ist es möglich, dass der

optoelektronische Halbleiterchip eine Vielzahl gleichartiger Durchkontaktierungen umfasst.

Die Durchkontaktierung umfasst beispielsweise eine Ausnehmung im Halbleiterkörper, die mit dem n-Kontaktmaterial, beispielsweise einem Metall, gefüllt ist. Das n-Kontaktmaterial steht dann mit dem n-leitenden Bereich in direktem Kontakt und vermittelt eine elektrisch leitende Verbindung beispielsweise zu einer Anschlussstelle des optoelektronischen Halbleiterchips, die von außerhalb des Halbleiterchips kontaktierbar ist.

Dabei ist es möglich, dass die Verkapselungsschichtenfolge, oder Teilschichten der Verkapselungsschichtenfolge, stellenweise direkt an das n-Kontaktmaterial grenzen. Die Verkapselungsschichtenfolge kann dazu beispielsweise innerhalb der Durchkontaktierung ebenfalls ausgebildet sein. Das heißt, die Verkapselungsschichtenfolge dient auch dazu, das n-Kontaktmaterial beispielsweise von der ersten Spiegelschicht, dem p-leitenden Bereich des Halbleiterkörpers und dem aktiven Bereich elektrisch zu isolieren.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips umfasst der optoelektronische Halbleiterchip eine zweite Spiegelschicht, die an der dem n-leitenden Bereich abgewandten Unterseite des n-Kontaktmaterials angeordnet ist, wobei die Verkapselungsschichtenfolge stellenweise zwischen der ersten Spiegelschicht und der zweiten Spiegelschicht angeordnet ist. Die zweite Spiegelschicht kann mit dem gleichen Material wie die erste Spiegelschicht gebildet sein. Die zweite Spiegelschicht dient dazu, ansonsten lichtabsorbierende Bereiche des optoelektronischen Halbleiterchips reflektiver zu gestalten

und damit die Effizienz des optoelektronischen Halbleiterchips weiter zu erhöhen. Die zweite Spiegelschicht ist unterhalb des n-Kontaktmaterials angeordnet und reflektiert elektromagnetische Strahlung, die im Bereich der Durchkontaktierung auftrifft. Die zweite Spiegelschicht kann elektrisch leitend an das n-Kontaktmaterial angeschlossen sein und sich insbesondere in direktem Kontakt mit dem n-Kontaktmaterial befinden. Das heißt, die zweite Spiegelschicht ist beispielsweise mit dem n-leitenden Bereich des Halbleiterkörpers elektrisch leitend verbunden.

Die Verkapselungsschichtenfolge oder Teilschichten der Verkapselungsschichtenfolge können sich zumindest mittelbar zwischen der ersten Spiegelschicht und der zweiten Spiegelschicht befinden. Auf diese Weise kann die Verkapselungsschichtenfolge oder können Teile der Verkapselungsschichtenfolge eine elektrische Isolierung zwischen der ersten Spiegelschicht und der zweiten Spiegelschicht darstellen. Wenn die zweite Spiegelschicht beispielsweise mit dem n-leitenden Bereich des Halbleiterkörpers elektrisch leitend verbunden ist, so ist die erste Spiegelschicht mit dem p-leitenden Bereich des Halbleiterkörpers elektrisch leitend verbunden.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips überragt die zweite Spiegelschicht die Außenfläche des Halbleiterkörpers in einer lateralen Richtung. Die Verkapselungsschichtenfolge kann dabei zumindest stellenweise an der dem Halbleiterkörper zugewandten Seite der zweiten Spiegelschicht verlaufen. Die zweite Spiegelschicht ist zur Reflexion von dem Halbleiterkörper im Betrieb erzeugter elektromagnetischer Strahlung vorgesehen. Die zweite Spiegelschicht kann mit den

gleichen Materialien wie die erste Spiegelschicht gebildet sein.

Die zweite Spiegelschicht überragt den Halbleiterkörper in einer lateralen Richtung, die parallel zur Haupterstreckungsebene des Halbleiterkörpers verläuft. Die zweite Spiegelschicht steht also seitlich über den Halbleiterkörper über. Auf diese Weise kann die zweite Spiegelschicht auch elektromagnetische Strahlung, die aus den Seitenflächen des Halbleiterkörpers austritt und anschließend in Richtung der zweiten Spiegelschicht verläuft, reflektieren. Der Bereich der zweiten Spiegelschicht, der die Außenfläche des Halbleiterkörpers in einer lateralen Richtung überragt, muss dabei nicht mit dem Bereich der zweiten Spiegelschicht verbunden sein, der an der dem n-leitenden Bereich abgewandten Unterseite des n-Kontaktmaterials angeordnet ist. Die beiden Bereiche der zweiten Spiegelschicht können aber beispielsweise im gleichen Herstellungsschritt, beispielsweise unter Verwendung einer Maskentechnik, aufgetragen werden.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips erstreckt sich die zweite Spiegelschicht zumindest stellenweise unterhalb eines Kontaktbereichs des optoelektronischen Halbleiterchips, wobei die zweite Spiegelschicht vom Kontaktbereich elektrisch isoliert ist und der Kontaktbereich zum p-seitigen Anschluss des Halbleiterchips von außerhalb des Halbleiterchips vorgesehen ist. Beispielsweise handelt es sich bei dem Kontaktbereich um einen Kontaktbereich, der zur Drahtkontaktierung (auch Wire Bonding) geeignet ist. An diesem Kontaktbereich kann dann ein Kontaktdraht angebracht werden, über den der optoelektronische Halbleiterchip p-seitig elektrisch

kontaktierbar ist. Die zweite Spiegelschicht kann sich unterhalb des Kontaktbereichs erstrecken, so dass eine Reflexion auch in diesem Bereich des Halbleiterkörpers erhöht ist. Eine elektrische Isolation zwischen dem Kontaktbereich und der zweiten Spiegelschicht kann durch die Verkapselungsschichtenfolge oder einen Teil der Verkapselungsschichtenfolge erfolgen.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips sind der p-leitende Bereich und die erste Spiegelschicht an ihren Seitenflächen stellenweise von einer metallischen Verkapselungsschicht überdeckt, wobei sich die Verkapselungsschichtenfolge zwischen der metallischen Verkapselungsschicht und den Seitenflächen erstreckt. Das heißt, der p-leitende Bereich des Halbleiterkörpers ragt stellenweise in die Verkapselungsschicht hinein, die beispielsweise zu einem den Halbleiterkörper abgewandten Träger des optoelektronischen Halbleiterchips hin als Planarisierungsschicht wirkt. Die metallische Verkapselungsschicht kann also beispielsweise eine Topographie an der dem Träger zugewandten Seite des Halbleiterkörpers überformen und diese planarisieren. Bei der metallischen Verkapselungsschicht handelt es sich beispielsweise um eine Verkapselungsschicht, die eine Diffusion von Material aus den Spiegelschichten unterbindet. Die metallische Verkapselungsschicht kann dazu aus oder mit Metallen wie Platin, Gold, Wolfram und Titan gebildet sein. Das heißt, die metallische Verkapselungsschicht umfasst dann zumindest eines dieser Metalle oder ist durch eine Kombination dieser Metalle gebildet.

Es wird weiter ein Verfahren zur Herstellung eines optoelektronischen Halbleiterchips angegeben. Mit dem

Verfahren kann beispielsweise ein hier beschriebener optoelektronischer Halbleiterchip hergestellt werden. Das heißt, sämtliche für den Halbleiterchip beschriebenen Merkmale sind auch für das Verfahren offenbart und umgekehrt.

Gemäß dem Verfahren wird zunächst ein Aufwachssubstrat bereitgestellt. Bei dem Aufwachssubstrat kann es sich beispielsweise um einen Saphir-Wafer oder um einen Silizium-Wafer handeln. Anschließend wird der Halbleiterkörper auf das Aufwachssubstrat aufgebracht, wobei der n-leitende Bereich dem Aufwachssubstrat zugewandt ist und der p-leitende Bereich dem Aufwachssubstrat abgewandt ist. Das Aufbringen des Halbleiterkörpers erfolgt vorzugsweise epitaktisch.

In einem nächsten Verfahrensschritt wird der p-leitende Bereich stellenweise entfernt und dabei wird der n-leitende Bereich unterhalb des p-leitenden Bereichs stellenweise freigelegt.

Im nächsten Verfahrensschritt wird die Verkapselungsschichtenfolge oder es werden Teilschichten der Verkapselungsschichtenfolge auf freiliegende Außenflächen des p-leitenden Bereichs und freiliegende Außenflächen des n-leitenden Bereichs aufgebracht. Dies kann ganzflächig an der dem Aufwachssubstrat abgewandten Oberseite des Halbleiterkörpers erfolgen.

Im nächsten Verfahrensschritt wird die Verkapselungsschichtenfolge stellenweise an der dem n-leitenden Bereich abgewandten Unterseite des p-leitenden Bereichs entfernt und dabei wird der p-leitende Bereich stellenweise freigelegt.

Schließlich erfolgt ein Anordnen der ersten Spiegelschicht auf den freigelegten Stellen des p-leitenden Bereichs, beispielsweise durch Aufdampfen durch eine Maske hindurch.

Bei dem Verfahren erfolgt das Aufbringen der Verkapselungsschichtenfolge also zeitlich vor dem Anordnen der ersten Spiegelschicht. Das heißt, die Verkapselungsschichtenfolge schützt schon während des Herstellungsverfahrens den p-/n-Übergang des Halbleiterkörpers, also insbesondere die freiliegenden Außenflächen des aktiven Bereichs. Eine Reinigung des p-/n-Übergangs an den Mesaflanken des Halbleiterkörpers kann daher entfallen. Ferner wird der aktive Bereich, also der p-/n-Übergang, nicht durch Rückstände des Herstellungsverfahrens verschmutzt oder beschädigt. Es hat sich dabei gezeigt, dass das frühe Aufbringen einer Verkapselungsschichtenfolge, die im Halbleiterchip verbleibt und den p-/n-Übergang während des gesamten Herstellungsverfahrens schützen kann, zu einem optoelektronischen Halbleiterchip führt, der ein besonders gutes Kleinstromverhalten aufweist. Für einen solchen Halbleiterchip ist auch bei besonders kleinen Stromstärken von 1 µA Licht mit relativ hoher Intensität erzeugbar. Der optoelektronische Halbleiterchip eignet sich damit besonders gut für Anwendungen, bei denen ein Dimmen des vom Halbleiterchip erzeugten Lichts erfolgen soll.

Im Folgenden werden hier beschriebene optoelektronische Halbleiterchips sowie Verfahren zur Herstellung der optoelektronischen Halbleiterchips in Verbindung mit Ausführungsbeispielen und den dazugehörigen Figuren näher erläutert.

Die Figuren 1A bis 1Q zeigen Verfahrensschritte für ein Ausführungsbeispiel eines hier beschriebenen Verfahrens zur Erzeugung eines optoelektronischen Halbleiterchips.

Die Figuren 1Q, 2, 3 und 4 zeigen schematische Schnittdarstellungen zu Ausführungsbeispielen von hier beschriebenen optoelektronischen Halbleiterchips.

Gleiche, gleichartige oder gleich wirkende Elemente sind in den Figuren mit den gleichen Bezugszeichen versehen. Die Figuren und die Größenverhältnisse der in den Figuren dargestellten Elemente untereinander sind nicht als maßstäblich zu betrachten. Vielmehr können einzelne Elemente zur besseren Darstellbarkeit und/oder für eine bessere Verständlichkeit übertrieben groß dargestellt sein.

In Verbindung mit den schematischen Schnittdarstellungen der Figuren 1A bis 1Q ist ein Ausführungsbeispiel eines hier beschriebenen Verfahrens zur Herstellung eines optoelektronischen Halbleiterchips näher erläutert.

Die Figur 1A zeigt, wie zunächst ein Aufwachssubstrat 1, beispielsweise aus Saphir bereitgestellt wird, auf das der Halbleiterkörper 10 insbesondere epitaktisch abgeschieden wird. Der Halbleiterkörper 10 umfasst den n-leitenden Bereich 2, den p-leitenden Bereich 3 und dazwischen den aktiven Bereich 4. Das Aufwachssubstrat 1 wird dabei beispielsweise als Wafer bereitgestellt, wobei die gestrichelten Linien A, A’ das Chipraster des herzustellenden optoelektronischen Halbleiterchips vorgeben. Entlang der gestrichelten Linie B wird während des Herstellungsverfahrens eine

Durchkontaktierung erzeugt. Die gestrichelten Linien C, C' geben die Position eines Kontaktbereichs wieder, in dem während des Herstellungsverfahrens beispielsweise ein Bondpad zur Kontaktierung des optoelektronischen Halbleiterchips ausgebildet wird.

Der Halbleiterkörper 10 basiert vorliegend beispielsweise auf einem Nitrid-Verbindungshalbleitermaterial.

Im nachfolgenden Verfahrensschritt, Figur 1B, erfolgt eine Strukturierung des p-leitenden Bereichs 3, des aktiven Bereichs 4 und des n-leitenden Bereichs 2 beispielsweise durch Ätzung der epitaktisch abgeschiedenen Schichten des Halbleiterkörpers 10 zur Bildung einer Außenfläche des Halbleiterkörpers 10 sowie einer Durchkontaktierung. Dabei wird der n-leitende Bereich des Halbleiterkörpers stellenweise freigelegt.

Im nachfolgenden Verfahrensschritt 1C erfolgt eine ganzflächige Beschichtung der dem Aufwachssubstrat 1 abgewandten Außenfläche des Halbleiterkörpers 10 mit einer ersten Verkapselungsschicht 11, bei der es sich um eine elektrisch isolierende Schicht handelt, zum Beispiel um eine Schicht, die mittels eines CVD-Verfahrens hergestellt ist. Die erste Verkapselungsschicht 11 kann dabei als Verkapselungsschichtenfolge ausgebildet sein und umfasst beispielsweise Unterschichten, die mit SiO_2 und SiN gebildet sind. Die Unterschichten sind dabei in einer vertikalen Richtung, senkrecht zur lateralen Richtung übereinander angeordnet. Die laterale Richtung liegt dabei parallel zur Ebene der Haupterstreckungsrichtung beispielsweise des Aufwachssubstrats 1.

Beispielsweise weisen die mit SiO_2 gebildeten Unterschichten eine Dicke zwischen 130 nm und 170 nm, insbesondere von 150 nm auf. Die mit SiN gebildeten Unterschichten können eine Dicke zwischen 10 nm und 14 nm, insbesondere von 12 nm aufweisen. Insbesondere sind auf diese Weise Verkapselungsschichten gebildet, die auch gegen Materialien, die bei der Herstellung der ALD-Schichten, das heißt der ersten Verkapselungsschicht und der vierten Verkapselungsschicht, zum Einsatz kommen, besonders undurchlässig ausgeführt sind.

Die erste Verkapselungsschicht 11 bedeckt dabei die freiliegenden Seitenflächen des p-leitenden Bereichs 3 sowie des aktiven Bereichs 4 vollständig, so dass insbesondere der p-/n-Übergang des Halbleiterkörpers durch die erste Verkapselungsschicht 11 geschützt wird.

In einem nächsten Verfahrensschritt, Figur 1D, wird auf die dem Aufwachssubstrat 1 abgewandte Oberseite der ersten Verkapselungsschicht 11 eine zweite Verkapselungsschicht 12 aufgebracht. Bei der zweiten Verkapselungsschicht 12 handelt es sich um eine ALD-Schicht.

Die zweite Verkapselungsschicht 12, bei der es sich um eine ALD-Schicht handelt, wird dann mittels eines ALD-Verfahrens erzeugt, wobei die zweite Verkapselungsschicht 12 zumindest stellenweise zum Beispiel unter der Verwendung von Ozon als Precursor abgeschieden wird. Dabei ist es möglich, dass die gesamte zweite Verkapselungsschicht 12 unter der Verwendung von Ozon als Precursor abgeschieden wird. Ferner ist es möglich, dass die zweite Verkapselungsschicht 12 wenigstens zwei Unterschichten aufweist, die beispielsweise aufeinandergestapelt angeordnet sind, wobei zumindest eine

der Unterschichten mittels eines ALD-Verfahrens erzeugt wird, bei dem Ozon als Precursor Verwendung findet.

Es hat sich dabei herausgestellt, dass eine ALD-Schicht, bei der Ozon als Precursor verwendet wird, eine besonders hohe Dichtigkeit gegenüber Feuchtigkeit aufweist. Bei der Schicht oder Unterschicht, die mit Ozon als Precursor abgeschieden wird, handelt es sich beispielsweise um eine Al_2O_3-Schicht oder eine SiO_2-Schicht.

Ferner ist es möglich, dass die zweite Verkapselungsschicht 12 eine Unterschicht umfasst oder aus einer Unterschicht besteht, die unter Verwendung eines Precursors abgeschieden wird, der frei von Ozon ist. Beispielsweise kann in diesem Fall Wasser oder Sauerstoff als Precursor-Material Verwendung finden.

Die zweite Verkapselungsschicht 12 weist ferner eine weitere Unterschicht auf, die unter Verwendung eines Precursors abgeschieden wird, der Ozon umfasst, wobei die zweite Unterschicht direkt auf die Unterschicht abgeschieden wird. Die erste Unterschicht kann dabei beispielsweise eine Dicke zwischen 5 und 10 nm aufweisen. Die zweite Unterschicht kann dann beispielsweise eine Dicke zwischen 25 und 45 nm aufweisen.

Auch die zweite Verkapselungsschicht 12 bedeckt zumindest mittelbar die Außenflächen des p-leitenden Bereichs 3 sowie des aktiven Bereichs 4 des Halbleiterkörpers. Die erste Verkapselungsschicht und die zweite Verkapselungsschicht bilden gemeinsam die Verkapselungsschichtenfolge 20, die sich an der Außenfläche des Halbleiterkörpers 10 vom aktiven Bereich 4 entlang dem p-leitenden Bereich 3 erstreckt.

Im nächsten Verfahrensschritt, Figur 1E, wird unter Verwendung einer Fototechnik sowie einer Abhebetechnik die Verkapselungsschichtenfolge 20 geöffnet und die erste Spiegelschicht 21, die beispielsweise mit Silber gebildet ist, mit abgeschieden. Die Verkapselungsschichtenfolge 20 erstreckt sich auf diese Weise bis unterhalb der ersten Spiegelschicht 21.

Im nachfolgenden Verfahrensschritt, Figur 1F, wird unter Verwendung einer weiteren Phototechnik eine p-Anschlussschicht 31 auf die erste Spiegelschicht 21 abgeschieden, die sich bis in den Bereich C, C' des optoelektronischen Halbleiterchips erstreckt, in dem später ein Kontaktbereich 43 zur Kontaktierung des p-leitenden Bereichs 3 des optoelektronischen Halbleiterchips ausgebildet wird.

Ferner ist es möglich, dass in einem nächsten, nicht gezeigten Verfahrensschritt, die Verkapselungsschichtenfolge 20 über der ersten Spiegelschicht 21 und der p-Anschlussschicht 31 wieder geschlossen wird. Dazu können wie oben beschrieben erste und zweite Verkapselungsschichten 11, 12 zum Einsatz kommen.

Im nächsten Verfahrensschritt, Figur 1G, erfolgt das Aufbringen einer dritten Verkapselungsschicht 13, die beispielsweise identisch zur ersten Verkapselungsschicht 11 ausgebildet sein kann. Die dritte Verkapselungsschicht 13 erstreckt sich dabei über die gesamte dem Aufwachssubstrat 1 abgewandte Oberseite des Halbleiterkörpers 10 und bedeckt auf diese Weise auch die p-Anschlussschicht 31.

Im folgenden Verfahrensschritt, Figur 1H, wird eine Durchkontaktierung 40 im Bereich B durch Öffnen der Verkapselungsschichten 11, 12, 13 erzeugt. In der Durchkontaktierung 40 liegt der n-leitende Bereich 2 frei. Dazu kann eine Phototechnik Verwendung finden, die im Folgenden auch beim Einbringen des n-Kontaktmaterials 41 in die Durchkontaktierung 40 verwendet werden kann.

Im nächsten Verfahrensschritt, Figur 1J, wird die zweite Spiegelschicht 22, die beispielsweise identisch zur ersten Spiegelschicht 21 ausgebildet sein kann, ausgebildet. Die zweite Spiegelschicht wird dabei an der dem n-leitenden Bereich 2 abgewandten Unterseite des n-Kontaktmaterials 41 angeordnet, wobei die Verkapselungsschichtenfolge 20 stellenweise zwischen der ersten Spiegelschicht 21 und der zweiten Spiegelschicht 22 angeordnet ist. Ferner überragen die seitlichen Bereiche der zweiten Spiegelschicht 22 die Außenfläche des Halbleiterkörpers 10, insbesondere des p-leitenden Bereichs 3, in lateralen Richtungen.

Im nächsten Verfahrensschritt, Figur 1K, wird zunächst die metallische Verkapselungsschicht 42 aufgebracht, die die dem Aufwachssubstrat 1 abgewandte Topographie überformt und als Planarisierungsschicht wirkt. Die metallische Verkapselungsschicht 42 enthält beispielsweise eine Pt/Au/Ti-Schichtenfolge und dient als Diffusionssperre für Material aus der zweiten Spiegelschicht 22. Die metallische Verkapselungsschicht 42 kann als Saatschicht für ein nachfolgendes galvanisches Aufbringen eines Trägers 50 Verwendung finden. Der Träger 50 kann in diesem Fall beispielsweise aus Kupfer gebildet sein. Ferner ist es möglich, dass der Träger 50 aus Silizium oder Germanium oder einem anderen Halbleitermaterial gebildet ist. An der dem

Aufwachssubstrat 1 abgewandten Seite des Trägers 50 kann die Rückseitenmetallisierung 51 angeordnet sein, die eine Lötbarkeit des späteren optoelektronischen Halbleiterchips ermöglicht.

Im nächsten Verfahrensschritt, Figur 1L, wird das Aufwachssubstrat 1 abgelöst und die dem Aufwachssubstrat ursprünglich zugewandte Oberseite des n-leitenden Bereichs 2 wird aufgeraut. Das Ablösen des Aufwachssubstrats 1 kann dabei beispielsweise über ein Laserabhebeverfahren erfolgen, die Aufrauung erfolgt beispielsweise durch lithographisches Ätzen mit KOH.

Im nachfolgenden Verfahrensschritt, Figur 1M, wird eine Hartmaske, zum Beispiel aus Siliziumdioxid, mittels einer Phototechnik auf den n-leitenden Bereich 2 aufgebracht und es erfolgt eine Mesa-Ätzung, die beispielsweise auf der ersten Verkapselungsschicht 11 stoppt.

Im nächsten Verfahrensschritt, Figur 1N, erfolgt eine trockenchemische Ätzung der Maskenschicht 60 und der ersten Verkapselungsschicht 11, wobei die Dicke der Maskenschicht 60 und der ersten Verkapselungsschicht 11 gekoppelt sind, derart, dass eine Restdicke der ersten Verkapselungsschicht 11 verbleibt oder ein Ätzstopp auf der zweiten Verkapselungsschicht 12 beispielsweise durch Endpunktdetektion auf der Al_2O_3-Unterschicht der zweiten Verkapselungsschicht 12 erfolgt.

Aufgrund der Tatsache, dass der aktive Bereich 4 von der Verkapselungsschichtenfolge 20 dabei bedeckt bleibt, entfällt eine Reinigung des aktiven Bereichs 4 und damit des p-/n-Übergangs des Halbleiterkörpers 10.

Im nächsten Verfahrensschritt, Figur 1O, erfolgt das Aufbringen einer vierten Verkapselungsschicht 14, bei der es sich um eine ALD-Schicht handelt, die beispielsweise identisch zur zweiten Verkapselungsschicht 12 ausgebildet sein kann. Dabei bilden sich Kontaktpunkte 16 zwischen der zweiten und der vierten Verkapselungsschicht aus, in denen diese beiden Verkapselungsschichten in direktem Kontakt zueinander stehen.

Auf diese Weise ist es möglich, dass ein großer Bereich des Halbleiterkörpers 10 mit Verkapselungsschichten 12, 14, die ALD-Schichten sind, umschlossen wird.

Nachfolgend erfolgt das Aufbringen einer fünften Verkapselungsschicht 15, bei der es sich beispielsweise um eine Silizium-Dioxid-Schicht handelt. Diese stellt eine Abschlusspassivierung des Halbleiterkörpers dar.

Im Verfahrensschritt der Figur 1P wird die p-Anschlussschicht 31 freigelegt und im Verfahrensschritt der Figur 1Q wird auf die p-Anschlussschicht 31 der Kontaktbereich 43 abgeschieden, der beispielsweise mit einem drahtkontaktierbaren Material gebildet ist.

Im Unterschied zum Ausführungsbeispiel der Figur 1Q zeigt die Figur 2 einen optoelektronischen Halbleiterchip, bei dem die zweite Spiegelschicht 21 nicht unterhalb des Kontaktbereichs 43 gezogen ist, sondern dort eine Aussparung aufweist. In diesem Fall ist es auch möglich, dass die metallische Verkapselungsschicht 42 dünner ausgebildet wird als im Ausführungsbeispiel der Figur 1Q.

Beim Ausführungsbeispiel der Figur 3 erstreckt sich die Verkapselungsschichtenfolge 20 entlang der dem p-leitenden Bereich 3 abgewandten Unterseite der ersten Spiegelschicht 21, wobei die Verkapselungsschichtenfolge 20 die erste Spiegelschicht 21 vollständig überdeckt, ohne mit dieser in direktem Kontakt zu stehen.

Der Halbleiterkörper 10 ist in diesem Ausführungsbeispiel abgesehen von der zumindest einen Durchkontaktierung 40 vollständig von der zweiten und von der vierten Verkapselungsschicht umschlossen, bei der es sich um ALD-Schichten handelt.

Das Ausführungsbeispiel der Figur 4 stellt eine Kombination der Ausführungsbeispiele der Figuren 2 und 3 dar, bei dem die zweite Spiegelschicht 22 nicht unterhalb des Kontaktbereichs 43 geführt ist und der Halbleiterkörper 10 bis auf die Bereiche der Durchkontaktierung 40 vollständig durch die ALD-Schichten 12, 14 verkapselt ist.

Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung 102013103079.3, deren Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.

Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele auf diese beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen oder Ausführungsbeispielen angegeben ist.

Bezugszeichenliste

1	Aufwachssubstrat
2	n-leitender Bereich des Halbleiterkörpers
3	p-leitender Bereich des Halbleiterkörpers
4	aktiver Bereich
10	Halbleiterkörper
11	erste Verkapselungsschicht (Dual-Layer 1)
12	zweite Verkapselungsschicht (ALD-Schicht)
13	dritte Verkapselungsschicht (Dual-Layer 2)
14	vierte Verkapselungsschicht (ALD-Schicht)
15	fünfte Verkapselungsschicht (SiO2)
16	Kontaktpunkt zwischen zweiter und vierter Verkapselungsschicht
17	sechste Verkapselungsschicht
20	Verkapselungsschichtenfolge
21	erste Spiegelschicht
22	zweite Spiegelschicht
31	p-Anschlussschicht
40	Durchkontaktierung
41	n-Kontaktmaterial
42	metallische Verkapselungsschicht
43	Kontaktbereich
50	Trägerkörper
51	Rückseitenmetallisierung
60	Maskenschicht

Patentansprüche

1. Optoelektronischer Halbleiterchip mit
- einem Halbleiterkörper (10), der einen n-leitenden Bereich (2), einen zur Erzeugung von elektromagnetischer Strahlung vorgesehenen aktiven Bereich (4) und einen p-leitenden Bereich (3) umfasst,
- einer ersten Spiegelschicht (21), die zur Reflexion der elektromagnetischen Strahlung vorgesehen ist, und
- einer Verkapselungsschichtenfolge (20), die mit einem elektrisch isolierenden Material gebildet ist, wobei
- die erste Spiegelschicht (21) an einer Unterseite des p-leitenden Bereichs (3) angeordnet ist,
- der aktive Bereich (4) an einer der ersten Spiegelschicht (21) abgewandten Seite des p-leitenden Bereichs (3) angeordnet ist,
- der n-leitende Bereich (2) an einer dem p-leitenden Bereich (3) abgewandten Seite des aktiven Bereichs (4) angeordnet ist,
- die Verkapselungsschichtenfolge (20) den Halbleiterkörper (10) an seiner Außenfläche stellenweise bedeckt,
- sich die Verkapselungsschichtenfolge (20) an der Außenfläche des Halbleiterkörpers (10) vom aktiven Bereich (4) entlang dem p-leitenden Bereich (3) bis unterhalb der ersten Spiegelschicht (21) erstreckt und
- wobei die Verkapselungsschichtenfolge (20) zumindest eine Verkapselungsschicht (12) umfasst, die eine ALD-Schicht ist oder aus einer ALD-Schicht besteht.

2. Optoelektronischer Halbleiterchip nach dem vorherigen Anspruch,
bei dem sich die Verkapselungsschichtenfolge (20) entlang der dem p-leitenden Bereich (3) abgewandten Unterseite der ersten

Spiegelschicht (21) erstreckt, wobei die Verkapselungsschichtenfolge (20) die erste Spiegelschicht (21) zumindest stellenweise überdeckt.

3. Optoelektronischer Halbleiterchip nach dem vorherigen Anspruch,
bei dem sich die Verkapselungsschichtenfolge (20) entlang der dem p-leitenden Bereich (3) abgewandten Unterseite der ersten Spiegelschicht (21) erstreckt, wobei die Verkapselungsschichtenfolge (20) die erste Spiegelschicht (21) vollständig überdeckt.

4. Optoelektronischer Halbleiterchip nach einem der vorherigen Ansprüche
mit zumindest einer weiteren Verkapselungsschicht (14), die eine ALD-Schicht ist, wobei die weitere Verkapselungsschicht (14) die Außenfläche des Halbleiterkörpers (10) zumindest am n-leitenden Bereich (2) vollständig bedeckt.

5. Optoelektronischer Halbleiterchip nach einem der vorherigen Ansprüche
mit zumindest einer Durchkontaktierung (40), die sich durch den p-leitenden Bereich (3) und den aktiven Bereich (4) bis in den n-leitenden Bereich (2) erstreckt, wobei
- die Durchkontaktierung (40) ein n-Kontaktmaterial (41) umfasst, über das der n-leitende Bereich (2) elektrisch kontaktierbar ist, und
- der Halbleiterkörper (10) abgesehen von der zumindest einen Durchkontaktierung (40) vollständig von den Verkapselungsschichten (12, 14) umschlossen ist, die ALD-Schichten sind.

6. Optoelektronischer Halbleiterchip nach dem vorherigen Anspruch,
bei dem die Verkapselungsschichtenfolge (20) stellenweise direkt an das n-Kontaktmaterial (41) grenzt.

7. Optoelektronischer Halbleiterchip nach zumindest einem der vorherigen Ansprüche,
bei dem die Verkapselungsschicht (12) und die weitere Verkapselungsschicht (14) an zumindest einem Kontaktpunkt (16) in direktem Kontakt miteinander stehen.

8. Optoelektronischer Halbleiterchip nach einem der vorherigen Ansprüche
mit einer zweiten Spiegelschicht (22), die an der dem n-leitenden Bereich (2) abgewandten Unterseite des n-Kontaktmaterials (41) angeordnet ist, wobei die Verkapselungsschichtenfolge (20) stellenweise zwischen der ersten Spiegelschicht (21) und der zweiten Spiegelschicht (22) angeordnet ist.

9. Optoelektronischer Halbleiterchip nach dem vorherigen Anspruch,
bei dem die zweite Spiegelschicht (22) die Außenfläche des Halbleiterkörpers (10) in einer lateralen Richtung überragt.

10. Optoelektronischer Halbleiterchip nach einem der beiden vorherigen Ansprüche,
bei dem sich die zweite Spiegelschicht (22) zumindest stellenweise unterhalb eines Kontaktbereichs (43) erstreckt, wobei die zweite Spiegelschicht (22) vom Kontaktbereich (43) elektrisch isoliert ist und der Kontaktbereich (43) zum p-seitigen Anschluss des Halbleiterchips von außerhalb des Halbleiterchips vorgesehen ist.

11. Optoelektronischer Halbleiterchip nach einem der vorherigen Ansprüche,
bei dem der p-leitende Bereich (3) und die erste Spiegelschicht (21) an ihren Seitenflächen stellenweise von einer metallischen Verkapselungsschicht (42) überdeckt sind, wobei sich die Verkapselungsschichtenfolge (20) zwischen der metallischen Verkapselungsschicht (42) und den Seitenflächen erstreckt.

12. Verfahren zur Herstellung eines optoelektronischen Halbleiterchips nach einem der vorherigen Ansprüche mit den folgenden Schritten:
- Bereitstellen eines Aufwachssubstrats (1),
- Aufbringen des Halbleiterkörpers (10) auf das Aufwachssubstrat (1), wobei der n-leitende Bereich (2) dem Aufwachssubstrat (1) zugewandt ist und der p-leitende Bereich (3) dem Aufwachssubstrat (1) abgewandt ist,
- stellenweises Entfernen des p-leitenden Bereichs (3) und des aktiven Bereichs (4) und dabei stellenweises Freilegen des n-leitenden Bereichs (2),
- Aufbringen der Verkapselungsschichtenfolge (20) auf freiliegenden Außenflächen des p-leitenden Bereichs (3), des aktiven Bereichs (4) und des n-leitenden Bereichs (2),
- stellenweises Entfernen der Verkapselungsschichtenfolge (20) an der dem n-leitenden Bereich (2) abgewandten Unterseite des p-leitenden Bereichs (3) und dabei stellenweises Freilegen des p-leitenden Bereichs (3),
- Anordnen der ersten Spiegelschicht (21) auf den freigelegten Stellen des p-leitenden Bereichs (3), wobei das Aufbringen der Verkapselungsschichtenfolge (20) zeitlich vor dem Anordnen der ersten Spiegelschicht (21) erfolgt.

FIG 1A

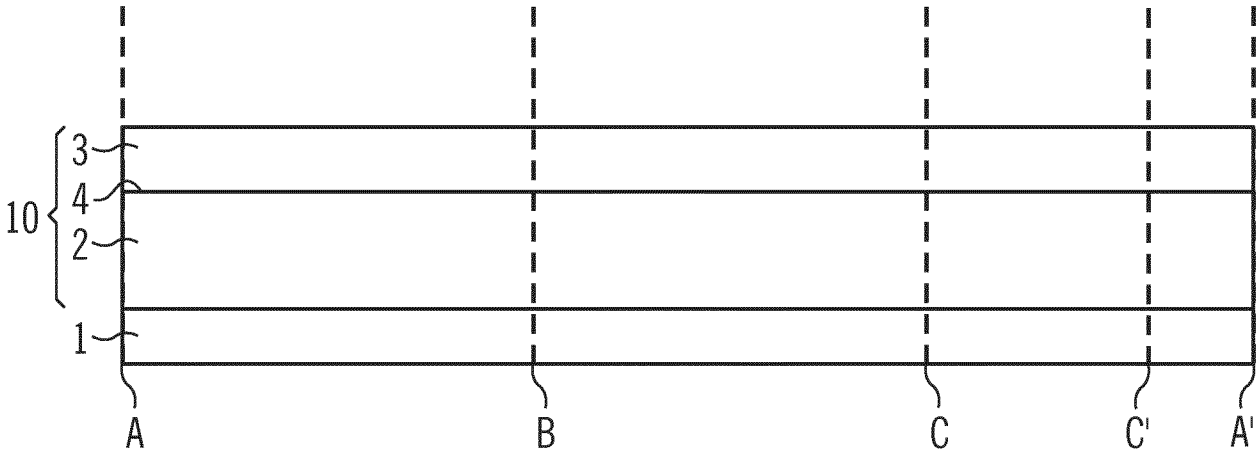


FIG 1B

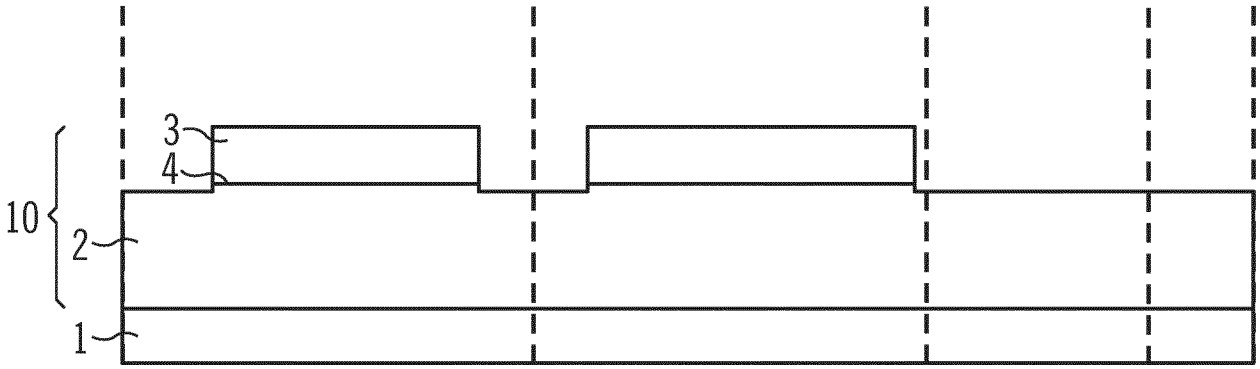


FIG 1C

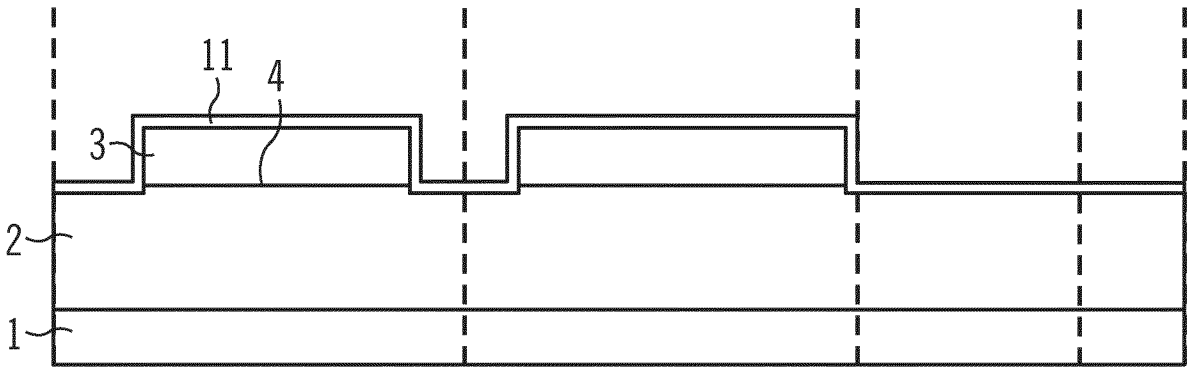


FIG 1D

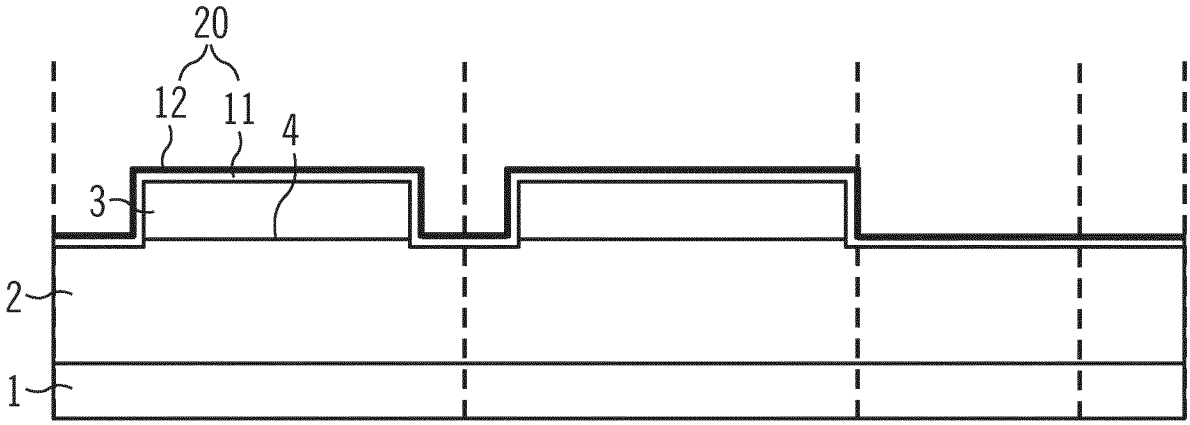


FIG 1E

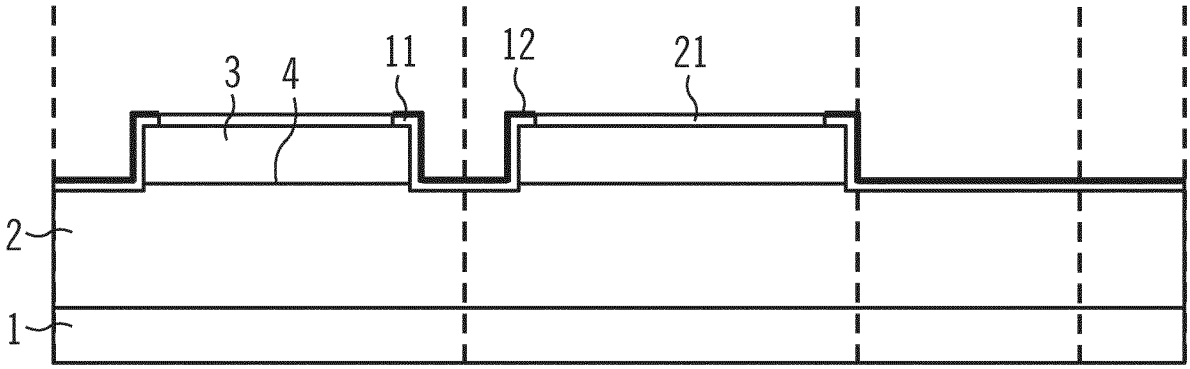


FIG 1F

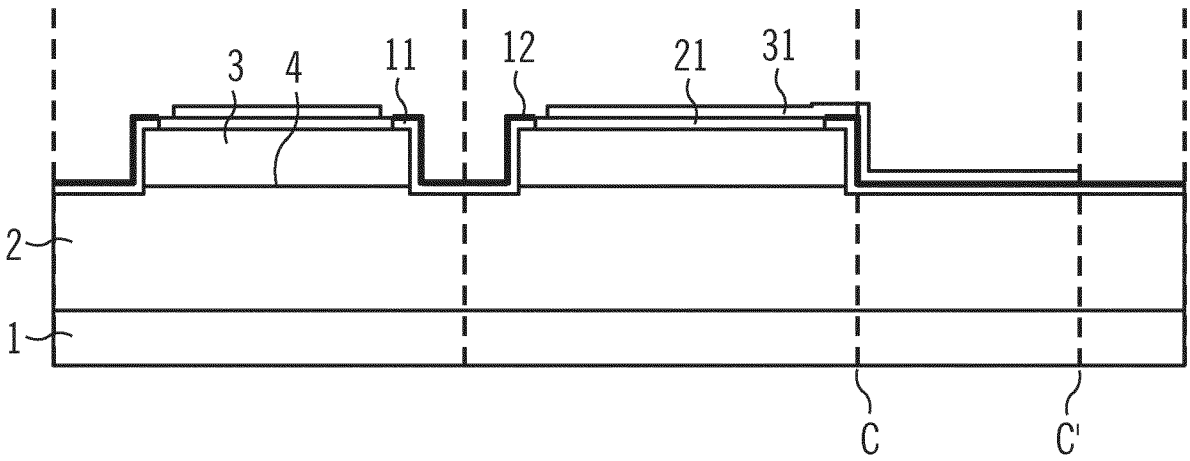


FIG 1G

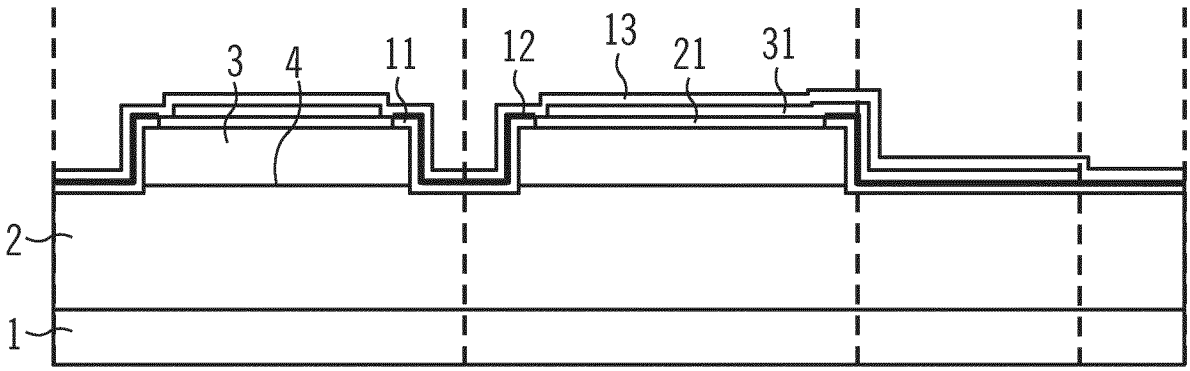


FIG 1H

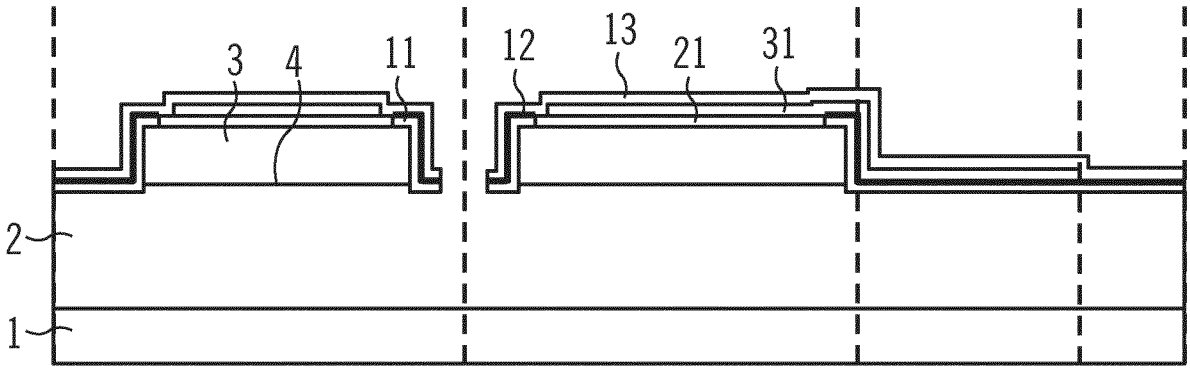


FIG 1I

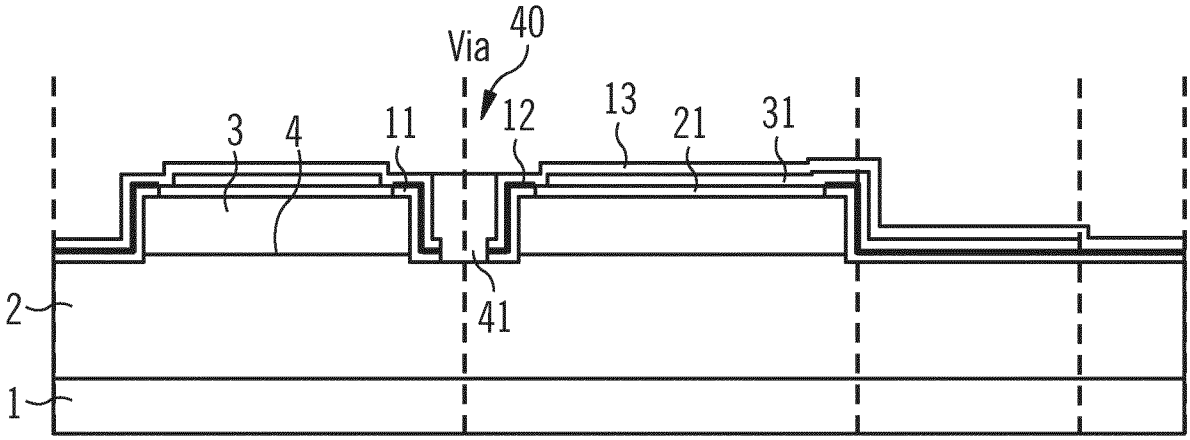

Via
40
3
4
11
12
13
21
31
41
2
1

FIG 1J

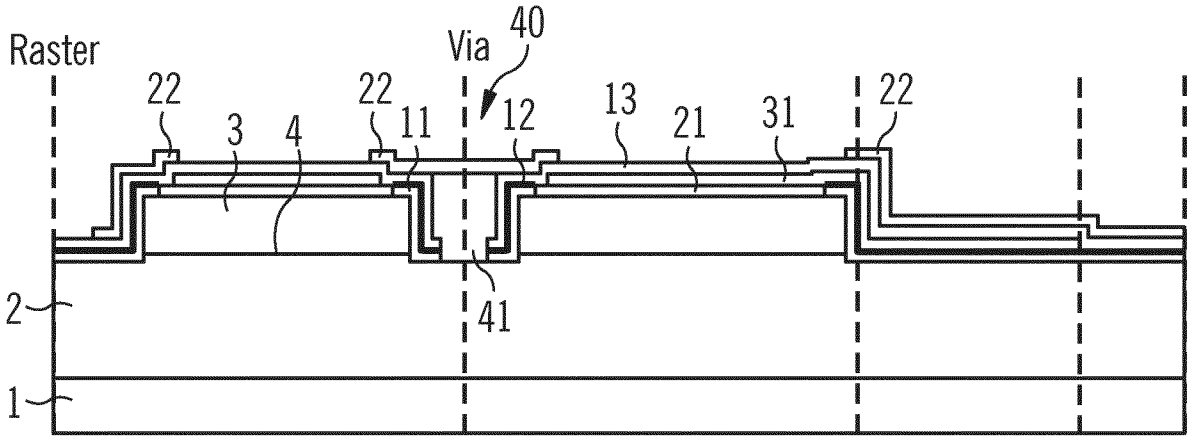

Raster
Via
40
22
3
4
22
11
12
13
21
31
22
41
2
1

FIG 1K

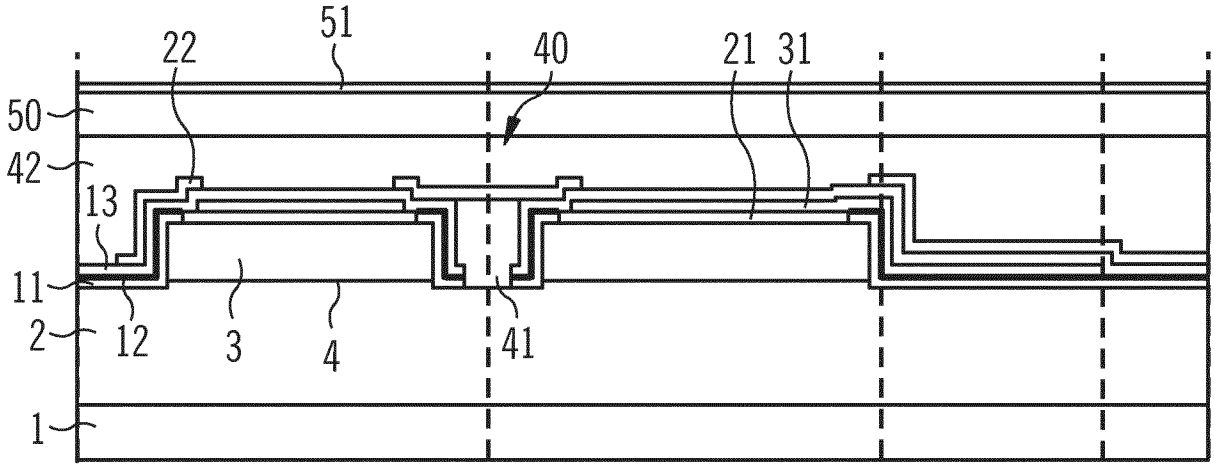

51
22
40
21
31
50
42
13
11
2
12
3
4
41
1

FIG 1L

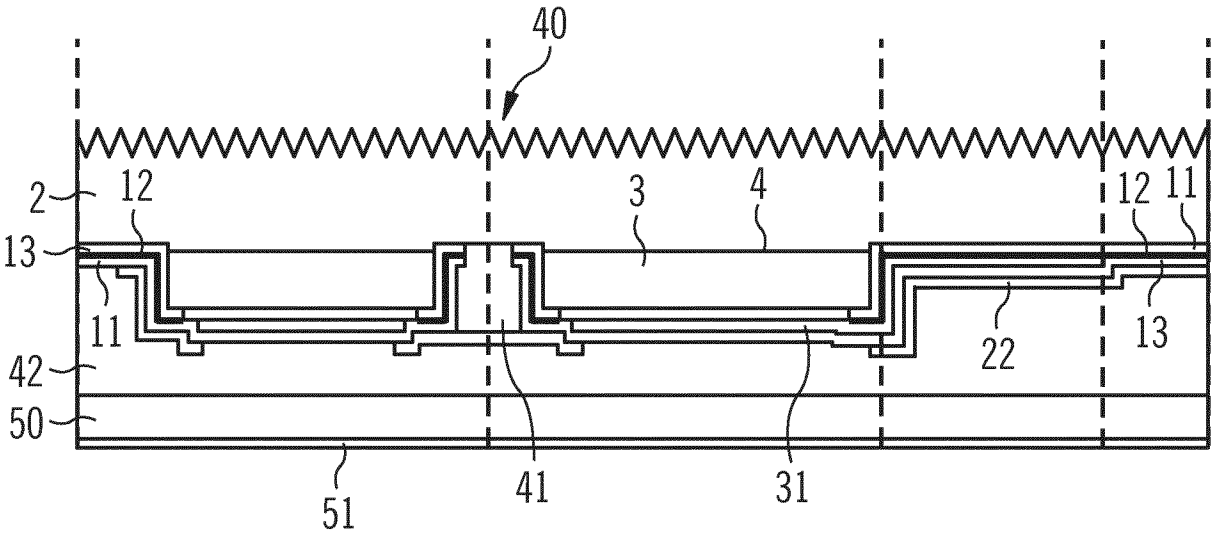

40
2
12
3
4
12
11
13
11
13
22
42
50
51
41
31

FIG 1M

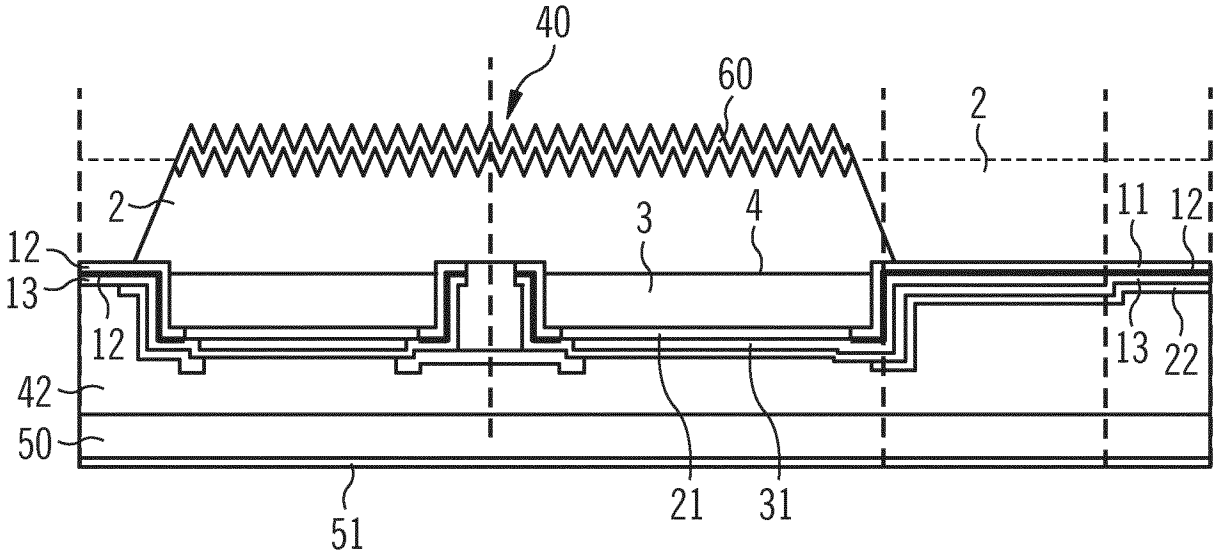

40
60
2
2
3
4
11
12
12
13
12
13
22
42
50
21
31
51

FIG 1N

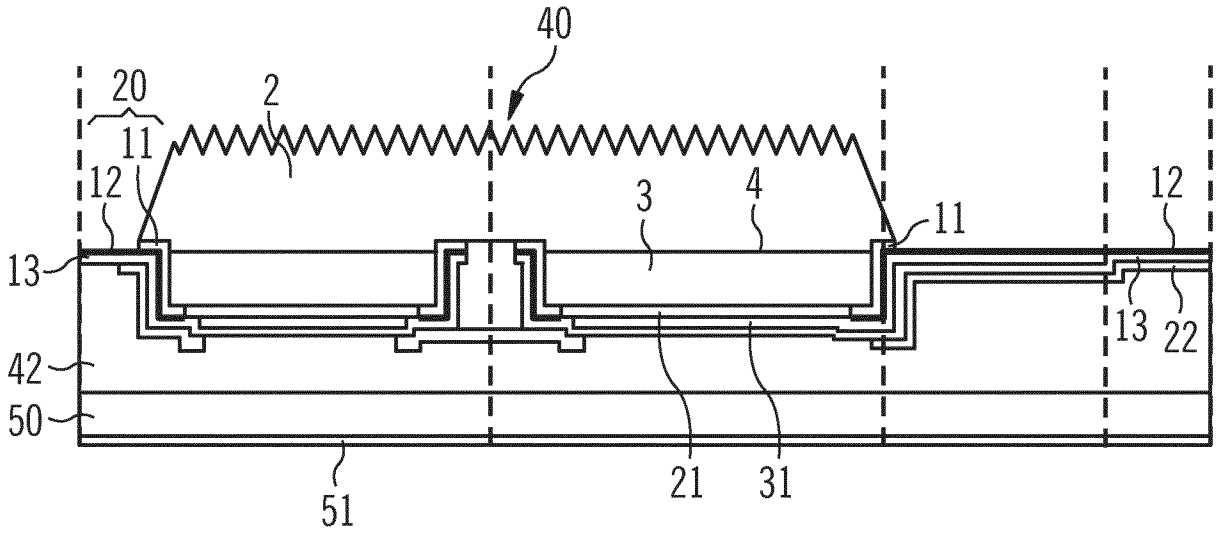

40
20
2
11
12
3
4
11
12
13
13
22
42
50
21
31
51

FIG 10

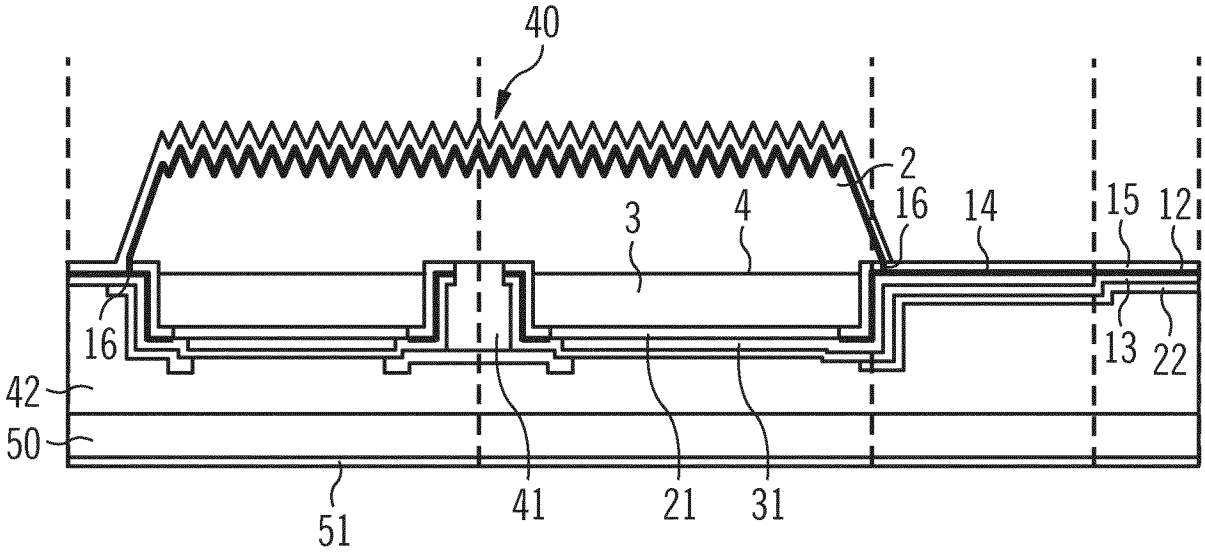

40
2
16
14
15
12
3
4
16
13
22
42
50
51
41
21
31

FIG 1P

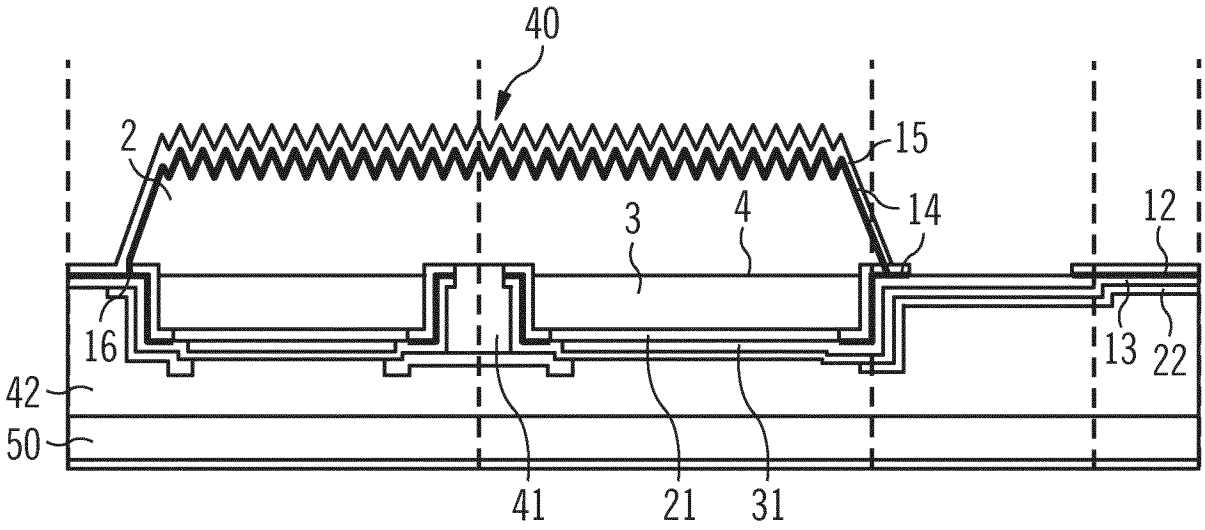

40
2
15
14
12
3
4
16
13
22
42
50
41
21
31

FIG 1Q

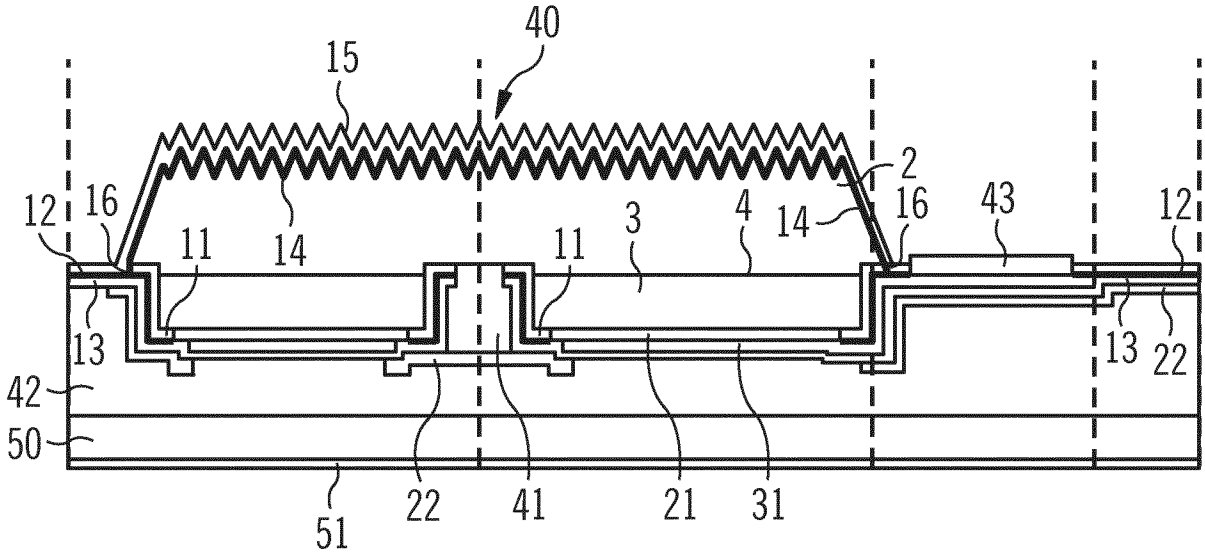

40
15
2
12
16
14
11
11
3
4
14
16
43
12
13
13
22
42
50
51
22
41
21
31

FIG 2

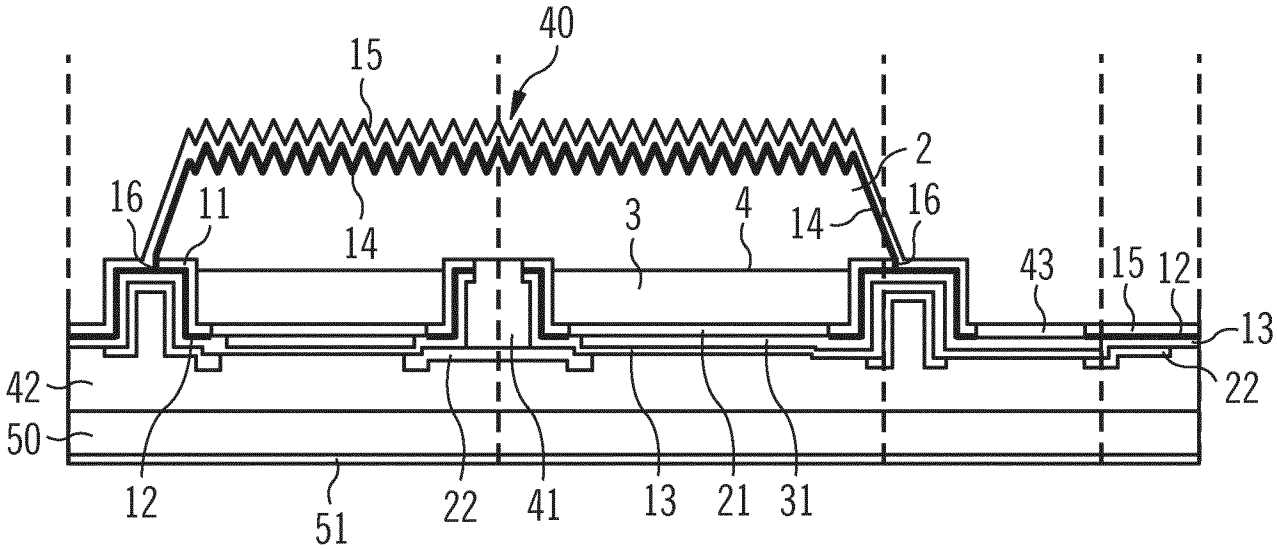

40
15
2
16
11
14
3
4
14
16
43
15
12
13
22
42
50
12
51
22
41
13
21
31

FIG 3

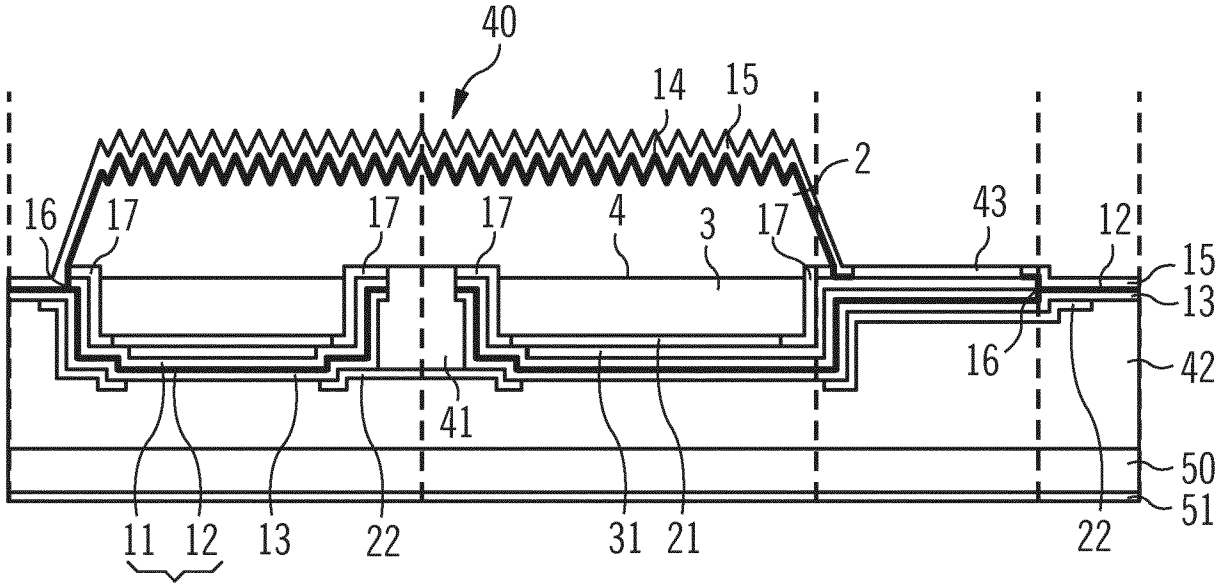
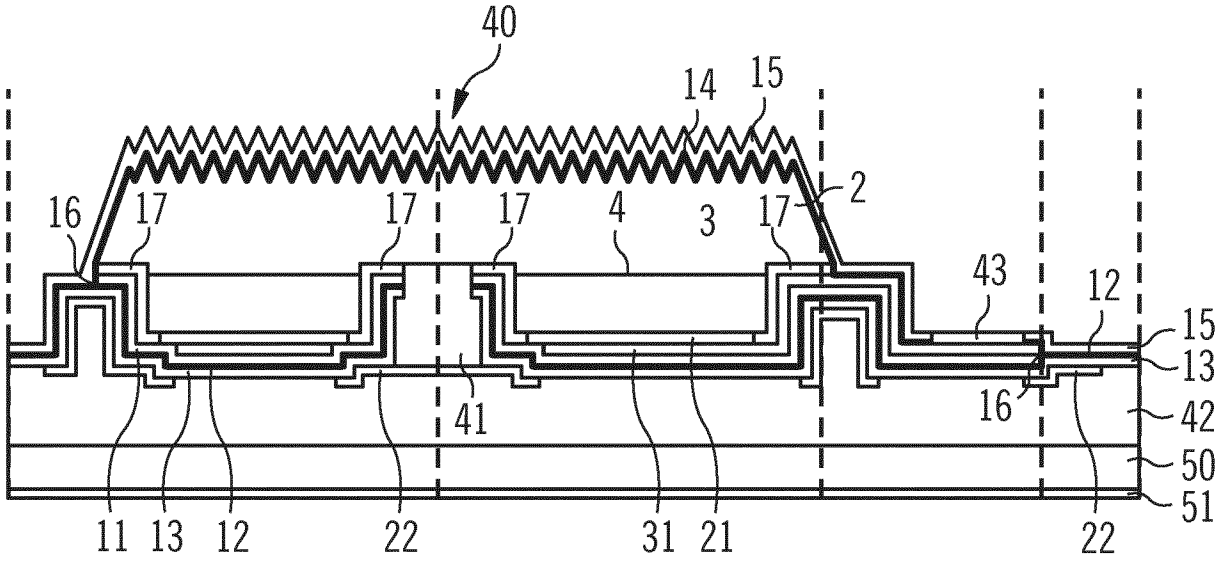

40
14
15
2
16
17
17
17
4
3
17
43
12
15
13
16
42
41
50
51
11
12
13
22
31
21
22

FIG 4


40
14
15
2
16
17
17
17
4
3
17
43
12
15
13
16
42
41
50
51
11
13
12
22
31
21
22

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2014/055110

A. CLASSIFICATION OF SUBJECT MATTER
INV. H01L33/40 H01L33/44
ADD. H01L33/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 10 2011 016302 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 11 October 2012 (2012-10-11) abstract; figure 1 paragraphs [0032], [0045]	1,4
Y	DE 10 2010 045784 A1 (OSRAM OPTO SEMICONDUCTORS GMBH) 22 March 2012 (2012-03-22) abstract; figures 2, 3 paragraphs [0037], [0042]	1-11
Y	WO 2009/061704 A2 (HCF PARTNERS L P [US]; GOUGH NEIL [US]; DAMERON ARRELAINE [US]) 14 May 2009 (2009-05-14) abstract	1-12

-/--

[X] Further documents are listed in the continuation of Box C.

[X] See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
7 April 2014	14/04/2014

Name and mailing address of the ISA/	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Heising, Stephan

1

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2014/055110

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP 2 405 491 A2 (SAMSUNG LED CO LTD [KR]) 11 January 2012 (2012-01-11) abstract; figure 3	12
A	DE 100 49 257 A1 (SAMSUNG ELECTRONICS CO LTD [KR]) 26 April 2001 (2001-04-26)	1-12
A	DE 10 2011 011140 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 16 August 2012 (2012-08-16)	1-12
A	US 2011/291141 A1 (SORIMACHI KAZUAKI [JP]) 1 December 2011 (2011-12-01)	1-12

1

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/EP2014/055110

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 102011016302 A1	11-10-2012	CN 103477452 A	25-12-2013
		DE 102011016302 A1	11-10-2012
		EP 2695207 A1	12-02-2014
		KR 20140021652 A	20-02-2014
		TW 201244176 A	01-11-2012
		US 2014061702 A1	06-03-2014
		WO 2012136460 A1	11-10-2012
DE 102010045784 A1	22-03-2012	CN 103109382 A	15-05-2013
		DE 102010045784 A1	22-03-2012
		EP 2617068 A1	24-07-2013
		JP 2013537369 A	30-09-2013
		KR 20130054416 A	24-05-2013
		TW 201230319 A	16-07-2012
		US 2013228819 A1	05-09-2013
		WO 2012034828 A1	22-03-2012
WO 2009061704 A2	14-05-2009	NONE	
EP 2405491 A2	11-01-2012	CN 102315352 A	11-01-2012
		EP 2405491 A2	11-01-2012
		EP 2405492 A2	11-01-2012
		EP 2405493 A2	11-01-2012
		JP 2012019217 A	26-01-2012
		KR 20120005385 A	16-01-2012
		KR 20120138725 A	26-12-2012
		US 2012007101 A1	12-01-2012
DE 10049257 A1	26-04-2001	CN 1292431 A	25-04-2001
		DE 10049257 A1	26-04-2001
		GB 2355727 A	02-05-2001
		JP 4700181 B2	15-06-2011
		JP 2001152339 A	05-06-2001
		TW 515032 B	21-12-2002
DE 102011011140 A1	16-08-2012	CN 103384923 A	06-11-2013
		DE 102011011140 A1	16-08-2012
		KR 20130105931 A	26-09-2013
		TW 201246626 A	16-11-2012
		US 2014021507 A1	23-01-2014
		WO 2012110364 A1	23-08-2012
US 2011291141 A1	01-12-2011	JP 2012009848 A	12-01-2012
		US 2011291141 A1	01-12-2011

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/EP2014/055110

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
INV. H01L33/40 H01L33/44
ADD. H01L33/00

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)
EPO-Internal

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 10 2011 016302 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 11. Oktober 2012 (2012-10-11) Zusammenfassung; Abbildung 1 Absätze [0032], [0045]	1,4
Y	DE 10 2010 045784 A1 (OSRAM OPTO SEMICONDUCTORS GMBH) 22. März 2012 (2012-03-22) Zusammenfassung; Abbildungen 2, 3 Absätze [0037], [0042]	1-11
Y	WO 2009/061704 A2 (HCF PARTNERS L P [US]; GOUGH NEIL [US]; DAMERON ARRELAINE [US]) 14. Mai 2009 (2009-05-14) Zusammenfassung	1-12

-/--

[X] Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen [X] Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :
"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist
"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts
7. April 2014	14/04/2014

Name und Postanschrift der Internationalen Recherchenbehörde	Bevollmächtigter Bediensteter
Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Heising, Stephan

1

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/EP2014/055110

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	EP 2 405 491 A2 (SAMSUNG LED CO LTD [KR]) 11. Januar 2012 (2012-01-11) Zusammenfassung; Abbildung 3	12
A	DE 100 49 257 A1 (SAMSUNG ELECTRONICS CO LTD [KR]) 26. April 2001 (2001-04-26)	1-12
A	DE 10 2011 011140 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 16. August 2012 (2012-08-16)	1-12
A	US 2011/291141 A1 (SORIMACHI KAZUAKI [JP]) 1. Dezember 2011 (2011-12-01)	1-12

1

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen
PCT/EP2014/055110

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 102011016302 A1	11-10-2012	CN 103477452 A	25-12-2013
		DE 102011016302 A1	11-10-2012
		EP 2695207 A1	12-02-2014
		KR 20140021652 A	20-02-2014
		TW 201244176 A	01-11-2012
		US 2014061702 A1	06-03-2014
		WO 2012136460 A1	11-10-2012
DE 102010045784 A1	22-03-2012	CN 103109382 A	15-05-2013
		DE 102010045784 A1	22-03-2012
		EP 2617068 A1	24-07-2013
		JP 2013537369 A	30-09-2013
		KR 20130054416 A	24-05-2013
		TW 201230319 A	16-07-2012
		US 2013228819 A1	05-09-2013
		WO 2012034828 A1	22-03-2012
WO 2009061704 A2	14-05-2009	KEINE	
EP 2405491 A2	11-01-2012	CN 102315352 A	11-01-2012
		EP 2405491 A2	11-01-2012
		EP 2405492 A2	11-01-2012
		EP 2405493 A2	11-01-2012
		JP 2012019217 A	26-01-2012
		KR 20120005385 A	16-01-2012
		KR 20120138725 A	26-12-2012
		US 2012007101 A1	12-01-2012
DE 10049257 A1	26-04-2001	CN 1292431 A	25-04-2001
		DE 10049257 A1	26-04-2001
		GB 2355727 A	02-05-2001
		JP 4700181 B2	15-06-2011
		JP 2001152339 A	05-06-2001
		TW 515032 B	21-12-2002
DE 102011011140 A1	16-08-2012	CN 103384923 A	06-11-2013
		DE 102011011140 A1	16-08-2012
		KR 20130105931 A	26-09-2013
		TW 201246626 A	16-11-2012
		US 2014021507 A1	23-01-2014
		WO 2012110364 A1	23-08-2012
US 2011291141 A1	01-12-2011	JP 2012009848 A	12-01-2012
		US 2011291141 A1	01-12-2011