



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년06월04일
(11) 등록번호 10-1271328
(24) 등록일자 2013년05월29일

(51) 국제특허분류(Int. C1.)
H01P 5/10 (2006.01) *H01P 1/205* (2006.01)
H01P 1/203 (2006.01)
(21) 출원번호 10-2011-7009688
(22) 출원일자(국제) 2009년09월28일
심사청구일자 2011년04월28일
(85) 번역문제출일자 2011년04월28일
(65) 공개번호 10-2011-0061647
(43) 공개일자 2011년06월09일
(86) 국제출원번호 PCT/JP2009/066783
(87) 국제공개번호 WO 2010/035830
국제공개일자 2010년04월01일

(30) 우선권주장
JP-P-2008-250086 2008년09월29일 일본(JP)

(56) 선행기술조사문헌

JP2000506344 A*

JP2005045447 A*

JP2007189563 A

*는 심사관에 의하여 인용된 문헌

전체 청구항 수 : 총 14 항

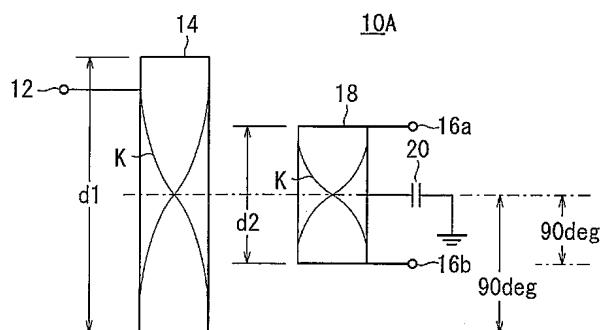
심사관 : 김상철

(54) 발명의 명칭 수동 부품

(57) 요 약

제1 수동 부품(10A)은, 하나의 불평형 입력 단자(12)를 갖는 하나의 불평형 선로(14)와, 불평형 선로(14)와 대향하여 설치되고, 2개의 평형 출력 단자[제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)]를 갖는 하나의 평형 선로(18)와, 평형 선로(18)와 고정 전위(예컨대, 접지 전위) 사이에 형성된 커패시터(20)를 갖는다. 또한, 불평형 선로(14)의 물리 길이를 d1, 평형 선로(18)의 물리 길이를 d2로 했을 때, 관계 d1>d2가 충족된다.

대 표 도 - 도1



특허청구의 범위

청구항 1

불평형 선로(14);

상기 불평형 선로(14)와 대향하여 배치된 평형 선로(18); 및

상기 평형 선로(18)와 고정 전위 사이에 형성된 커페시터(20)를 포함하고,

상기 불평형 선로(14)의 물리 길이는 d_1 이며, 상기 평형 선로(18)의 물리 길이는 d_2 이며, 상기 물리 길이(d_1 , d_2)는, 서로에 대하여

$d_1 > d_2$

로 관련되는 것인 수동 부품.

청구항 2

삭제

청구항 3

불평형 선로(14);

상기 불평형 선로(14)와 대향하여 배치된 평형 선로(18); 및

상기 평형 선로(18)와 고정 전위 사이에 형성된 커페시터(20)를 포함하고,

상기 불평형 선로(14)의 전기 길이는 $\lambda/4$ 이며,

상기 평형 선로(18)의 전기 길이는 $\lambda/2$ 인 것인 수동 부품.

청구항 4

제1항에 있어서, 상부 실드 전극(106a) 또는 하부 실드 전극(106b) 또는 양자 모두가 배치된 유전체 기판(102);

상기 유전체 기판(102)에 배치되어, 상기 불평형 선로(14)로서 기능하는 제1 스트립라인 전극(108);

상기 유전체 기판(102)에 배치되어, 상기 평형 선로(18)로서 기능하는 제2 스트립라인 전극(112); 및

상기 유전체 기판(102)에 배치되어, 상기 제2 스트립라인 전극(112)과의 사이에 상기 커페시터(20)를 형성하기 위한 커페시터 형성 전극(116)을 더 포함하며,

상기 커페시터 형성 전극(116)은, 평형 출력의 위상차 및 밸런스 특성을 위하여 조정된 위치에서 상기 제2 스트립라인 전극(112)에 접속되어 있는 것인 수동 부품.

청구항 5

제4항에 있어서, 상기 제1 스트립라인 전극(108)과 상기 제2 스트립라인 전극(112)은 각각 다른 면에 배치되는 것인 수동 부품.

청구항 6

제4항에 있어서, 상기 제1 스트립라인 전극(108)과 상기 제2 스트립라인 전극(112)은 하나의 면에 배치되는 것인 수동 부품.

청구항 7

제4항에 있어서, 상기 커페시터 형성 전극(116)은, 상기 제2 스트립라인 전극(112)과 상기 상부 실드 전극(106a) 또는 상기 하부 실드 전극(106b) 사이에, 상기 제2 스트립라인 전극(112) 및 상기 상부 실드 전극(106a) 또는 상기 하부 실드 전극(106b)과 대향하여 배치되고,

상기 고정 전위는 접지 전위를 포함하는 것인 수동 부품.

청구항 8

제4항에 있어서, 상기 커패시터 형성 전극(116)은, 상기 제2 스트립라인 전극(112)과 상기 상부 실드 전극(106a) 또는 상기 하부 실드 전극(106b) 사이에, 상기 제2 스트립라인 전극(112) 및 상기 상부 실드 전극(106a) 또는 상기 하부 실드 전극(106b)과 대향하여 배치되고, 접지 전위와는 다른 직류(DC) 전위에 고정(clamp)되며, 상기 고정 전위는 상기 DC 전위를 포함하는 것인 수동 부품.

청구항 9

하나 이상의 공진기(26)를 갖는 필터부(22);

적어도 상기 필터부(22)로부터의 불평형 출력 신호를 평형 출력 신호로 변환하는 불평형-평형 변환부(24)를 포함하며,

상기 불평형-평형 변환부(24)는,

상기 필터부(22)의 공진기(26);

상기 공진기(26)와 대향하여 배치된 평형 선로(18); 및

상기 평형 선로(18)와 고정 전위 사이에 형성된 커패시터(20)를 포함하고,

상기 공진기(26)는 물리 길이가 d_1 인 불평형 선로(14)를 포함하며, 상기 평형 선로(18)는 d_2 인 물리 길이를 가지며, 상기 물리 길이(d_1, d_2)는 서로에 대하여

$d_1 > d_2$

로 관련되는 것인 수동 부품.

청구항 10

삭제

청구항 11

하나 이상의 공진기(26)를 갖는 필터부(22);

적어도 상기 필터부(22)로부터의 불평형 출력 신호를 평형 출력 신호로 변환하는 불평형-평형 변환부(24)를 포함하며,

상기 불평형-평형 변환부(24)는,

상기 필터부(22)의 공진기(26);

상기 공진기(26)와 대향하여 배치된 평형 선로(18); 및

상기 평형 선로(18)와 고정 전위 사이에 형성된 커패시터(20)를 포함하고,

상기 공진기(26)는 전기 길이가 $\lambda/4$ 인 불평형 선로(14)를 포함하며, 상기 평형 선로(18)는 $\lambda/2$ 인 전기 길이를 가지는 것인 수동 부품.

청구항 12

제9항에 있어서, 상부 실드 전극(106a) 또는 하부 실드 전극(106b) 또는 양자 모두가 배치된 유전체 기판(102);

상기 유전체 기판(102)에 배치되는 상기 공진기(26)의 공진 전극(134b);

상기 유전체 기판(102)에 배치되어, 상기 평형 선로(18)로서 기능하는 스트립라인 전극(140); 및

상기 유전체 기판(102)에 배치되어, 상기 스트립라인 전극(140)과의 사이에 상기 커패시터(20)를 형성하기 위한 커패시터 형성 전극(116)을 더 포함하고,

상기 커패시터 형성 전극(116)은, 평형 출력의 위상차 및 밸런스 특성을 위하여 조정된 위치에서 상기 스트립라

인 전극(140)에 접속되어 있는 것인 수동 부품.

청구항 13

제12항에 있어서, 상기 공진 전극(134b)과 상기 스트립라인 전극(140)은 각각 다른 면에 배치되는 것인 수동 부품.

청구항 14

제12항에 있어서, 상기 공진 전극(134b)과 상기 스트립라인 전극(140)은 하나의 면에 배치되는 것인 수동 부품.

청구항 15

제12항에 있어서, 상기 커패시터 형성 전극(116)은, 상기 스트립라인 전극(140)과 상기 상부 실드 전극(106a) 또는 상기 하부 실드 전극(106b) 사이에, 상기 스트립라인 전극(140) 및 상기 상부 실드 전극(106a) 또는 상기 하부 실드 전극(106b)과 대향하여 배치되고,

상기 고정 전위는 접지 전위를 포함하는 것인 수동 부품.

청구항 16

제12항에 있어서, 상기 커패시터 형성 전극(116)은, 상기 스트립라인 전극(140)과 상기 상부 실드 전극(106a) 또는 상기 하부 실드 전극(106b) 사이에, 상기 스트립라인 전극(140) 및 상기 상부 실드 전극(106a) 또는 상기 하부 실드 전극(106b)과 대향하여 배치되고, 접지 전위와는 다른 직류(DC) 전위에 고정되며,

상기 고정 전위는 상기 DC 전위를 포함하는 것인 수동 부품.

명세서

기술 분야

[0001] 본 발명은, 수동 부품에 관한 것으로, 보다 상세하게는 불평형 입력 신호를 평형 출력 신호로 변환하는 불평형-평형 변환 회로나, 하나 이상의 공진기를 갖는 필터와 상기 불평형-평형 변환 회로를 갖는 복합 회로에 이용하기에 적합한 수동 부품에 관한 것이다.

배경기술

[0002] 일반적으로, 불평형 입력 신호를 평형 출력 신호로 변환하거나, 평형 입력 신호를 불평형 출력 신호로 변환하는 회로 부품으로서 발룬(balun) 트랜스포머(불평형-평형 변환기)가 알려져 있다.

[0003] 최근, 접적 회로(IC) 등의 반도체 부품이 고집적화되고 있고, 반도체 부품 자체 사이즈의 소형화도 급속히 진행되고 있다. 이에 따라, 상기 발룬 트랜스포머도 소형화가 진행되고 있다.

[0004] 하나의 종래의 발룬 트랜스포머는, 1/2 파장의 불평형 전송 선로와, 1/4 파장의 한 쌍의 평형 전송 선로를 갖는다(일본 특허 공개 제2002-299127호 공보 참조).

[0005] 불평형 전송 선로의 일단은, 발룬 트랜스포머의 불평형 입력 단자로서 기능하고, 타단은 개방단으로서 기능한다. 또한, 평형 전송 선로의 각 일단은, 발룬 트랜스포머의 평형 출력 단자로서 기능하고, 각 타단은 접지되어 있다.

[0006] 이러한 발룬 트랜스포머를 포함하는 종래의 수동 부품이, 일본 특허 공개 제2004-056745호 공보 및 일본 특허 공개 제2003-087008호 공보에 개시되어 있다.

[0007] 일본 특허 공개 제2004-056745호 공보에 개시된 수동 부품은, 발룬과 필터를 포함하는 고주파 부품이다. 평형 선로 신호를 불평형 선로 신호로 그리고 그 반대로 변환하는 발룬과, 발룬에 전기적으로 접속되어 정해진 주파수 성분을 통과 또는 감쇠시키는 필터를 포함한다. 개시된 수동 부품은 발룬 및 필터의 전극 패턴을 제공하는 전극층과, 유전체층을 가진다. 전극층과 유전체층은 적층되어 일체화된다.

[0008] 일본 특허 공개 제2003-087008호 공보에 개시된 수동 부품은, 유전체 기판 내에, 2개의 1/4 파장의 공진기의 입

력측 공진 전극 및 출력측 공진 전극을 갖는 필터부와, 복수의 스트립라인을 갖는 변환부와, 상기 필터부와 변환부를 서로 접속하기 위한 접속부를 포함한다.

- [0009] 일본 특허 공개 제2005-080248호 공보에 개시된 수동 부품은, 평형 신호를 출력할 수 있고, 소형이며, 조정이 용이한 적층형 밴드패스 필터이다. 개시된 수동 부품은 불평형 입력단과, 평형 출력단과, 불평형 입력단과 평형 출력단 사이에 접속된 밴드패스 필터부를 포함한다. 이 밴드패스 필터부는, 각각의 TEM 선로를 구비하는 복수의 공진기를 접속하기 위한 다층 기판을 가진다. 밴드패스 필터부는, 입력 공진기와, 양단 개방의 1/2 파장 공진기를 구비하는 평형 출력용 1/2 파장 공진기를 포함하는 공진기를 가진다. 불평형 입력단은 커패시터를 통해 입력 공진기에 접속되고, 평형 출력단은 커패시터를 통해 평형 출력용 1/2 파장 공진기에 접속된다.
- [0010] 일본 특허 공개 제2004-056745호 공보 및 일본 특허 공개 제2003-087008호 공보에 개시된 수동 부품이, 다층 기판 또는 유전체 기판에 의해 서로 일체화되어 있는 필터와 발룬을 가지더라도, 필터와 발룬은 별개의 회로로 되어 있기 때문에, 부품 개수가 많아져, 밴드패스 필터 및 발룬을 포함하는 회로의 손실 및 크기가 커진다.
- [0011] 한편, 일본 특허 공개 제2005-080248호 공보에 개시된 적층형 밴드패스 필터에서는, 양단 개방의 1/2 파장 공진기를 구비하는 평형 출력용 1/2 파장 공진기에, 2개의 평형 출력단이 접속된다. 따라서, 적층된 밴드패스 필터는, 발룬을 이용하지 않고 2개의 평형 출력단으로부터 평형 신호를 출력할 수 있다.

발명의 내용

해결하려는 과제

- [0012] 그러나, 일본 특허 공개 제2005-080248호 공보에 개시된 적층형 밴드패스 필터는, 설계의 자유도가 낮다는 문제가 있다.
- [0013] 구체적으로, 일본 특허 공개 제2005-080248호 공보의 도 1, 도 5, 도 8, 도 11, 도 15에서는, 출력용 공진기와 상기 출력용 공진기에 인접하는 공진기가 각각 $\lambda/2$ 공진기를 구비하고, 이러한 공진기들이 동일한 물리 길이를 갖는다는 것을 개시한다. 상기 공보의 도 13은, 출력용 공진기가 $\lambda/2$ 공진기를 구비하고, 상기 출력용 공진기에 인접하는 공진기가 $\lambda/4$ 공진기를 구비하고, 출력용 공진기의 물리 길이가 인접하는 공진기의 물리 길이의 2배라는 점을 개시한다. 상기 공보의 도 21, 도 24 내지 도 30에서는, 출력용 공진기가 2개의 $\lambda/4$ 공진기를 구비하고, 상기 출력용 공진기에 인접하는 공진기가 $\lambda/2$ 공진기를 구비한다는 점을 개시한다.
- [0014] 개시된 장치들로부터도 알 수 있듯이, 출력용 공진기의 전기 길이를 $\lambda/2$ 로 한 예에 따르면, 출력용 공진기에 인접하는 공진기의 전기 길이가 $\lambda/2$ 이면, 이들의 물리 길이를 서로 동일하게 하거나, 또는 출력용 공진기에 인접하는 공진기의 전기 길이가 $\lambda/4$ 이면, 출력용 공진기의 물리 길이는 인접하는 공진기의 물리 길이의 2배로 되어야 한다. 따라서, 설계의 자유도가 한정된다. 그러므로, 개시된 적층형 밴드패스 필터는 여러 가지 요구를 충족시킬 수 없다. 개시된 적층형 밴드패스 필터가 여러가지 요구를 충족시킬 수 있더라도, 손실이 커지고 크기가 커지는 문제가 있다.
- [0015] 또한, 일본 특허 공개 제2002-299127호 공보, 일본 특허 공개 제2004-056745호 공보 및 일본 특허 공개 제2003-087008호 공보에 개시된 바와 같이, 불평형 전송 선로와 한 쌍의 평형 전송 선로 사이의 전자기 결합은, 상기 평형 전송 선로 사이에는 전자기 결합이 제공될 수 없기 때문에, 특성이 열화될 우려가 있다.
- [0016] 본 발명은 이러한 문제점을 고려하여 이루어졌다. 본 발명은, 불평형 선로와 평형 선로의 각 전기 길이가 $\lambda/2$ 여도, 평형 선로의 물리 길이를, 불평형 선로의 물리 길이보다 더 짧게 할 수 있고, 또는 불평형 선로와 평형 선로의 전기 길이가 서로 다른 경우에도, 불평형 선로와 평형 선로의 물리 길이를 서로 동일하게 할 수 있어, 불평형-평형 변환부를 설계 자유도를 향상시킨 상태로 설계할 수 있는 수동 부품을 제공하는 것을 목적으로 한다.
- [0017] 본 발명의 다른 목적은, 공진 전극들 중 하나를 불평형-평형 변환부의 불평형 선로로서 겸용시킬 수 있고, 불평형 선로와 평형 선로의 각 전기 길이가 $\lambda/2$ 여도, 평형 선로의 물리 길이를, 불평형 선로의 물리 길이보다 더 짧게 할 수 있으며, 또는 불평형 선로와 평형 선로의 전기 길이가 서로 다른 경우에도, 불평형 선로와 평형 선로의 물리 길이를 서로 동일하게 할 수 있어, 필터부와 불평형-평형 변환부를 일체로 갖는 수동 부품을, 설계 자유도가 향상된 상태로 유효하게 설계할 수 있고, 유효하게 소형화시킬 수 있고, 이 수동 부품이 야기하는 손실을 유효하게 감소시킬 수 있는 수동 부품을 제공하는 것이다.

과제의 해결 수단

- [0018] 제1 발명에 따른 수동 부품은, 불평형 선로와, 상기 불평형 선로와 대향하여 배치된 평형 선로와, 상기 평형 선로와 고정 전위 사이에 형성된 커패시터를 포함한다.
- [0019] 수동 부품은 여러 가지 모드로 설계될 수 있다. 예를 들어, 불평형 선로와 평형 선로의 각 전기 길이가 $\lambda/2$ 여도, 평형 선로의 물리 길이를, 불평형 선로의 물리 길이보다 더 짧게 할 수 있다. 다른 방법으로, 불평형 선로와 평형 선로의 전기 길이가 다른 경우에도, 불평형 선로와 평형 선로의 물리 길이를 서로 동일하게 할 수 있다. 따라서, 불평형-평형 변환부의 설계의 자유도를 향상시킬 수 있다. 일본 특허 공개 제2002-299127호 공보, 일본 특허 공개 제2004-056745호 공보 및 일본 특허 공개 제2003-087008호 공보와는 달리, 하나의 불평형 선로에 대하여 하나의 평형 선로가 대향하여 배치되기 때문에, 평형 선로에 있어서 전자기 결합할 수 없는 부분은 존재하지 않는다. 따라서, 수동 부품은 특성의 열화가 없다.
- [0020] 제1 발명에 있어서, 상기 불평형 선로의 물리 길이가 d_1 이고, 상기 평형 선로의 물리 길이가 d_2 인 경우에, 물리 길이(d_1, d_2)는, 서로에 대하여
- [0021] $d_1 > d_2$
- [0022] 로 관련되어 진다.
- [0023] 다른 방법으로, 상기 불평형 선로의 전기 길이가 $\lambda/4$ 이고, 상기 평형 선로의 전기 길이가 $\lambda/2$ 로 될 수 있다.
- [0024] 제1 발명에 있어서, 수동 부품은, 상부 실드 전극 또는 하부 실드 전극 또는 양자 모두가 배치된 유전체 기판과, 상기 유전체 기판에 배치되어, 불평형 선로로서 기능하는 제1 스트립라인 전극과, 상기 유전체 기판에 배치되어, 평형 선로로서 기능하는 제2 스트립라인 전극과, 상기 유전체 기판에 배치되어 상기 제2 스트립라인 전극과의 사이에 상기 커패시터를 형성하기 위한 커패시터 형성 전극을 더 포함할 수 있고, 상기 커패시터 형성 전극은 평형 출력의 위상차 및 밸런스 특성을 위하여 조정된 위치에서 상기 제2 스트립라인 전극에 접속될 수 있다.
- [0025] 제1 발명에 있어서, 상기 제1 스트립라인 전극과 상기 제2 스트립라인 전극은 각각 다른 면에 배치될 수 있거나, 또는 하나의 면에 배치될 수 있다.
- [0026] 제1 발명에 있어서, 상기 커패시터 형성 전극은, 상기 제2 스트립라인 전극과 상기 상부 실드 전극 또는 상기 하부 실드 전극 사이에, 상기 제2 스트립라인 전극 및 상기 상부 실드 전극 또는 상기 하부 실드 전극과 대향하여 배치되고, 상기 고정 전위는 접지 전위를 포함할 수 있다.
- [0027] 제1 본 발명에 있어서, 상기 커패시터 형성 전극은, 상기 제2 스트립라인 전극과 상기 상부 실드 전극 또는 상기 하부 실드 전극 사이에, 상기 제2 스트립라인 전극 및 상기 상부 실드 전극 또는 상기 하부 실드 전극과 대향하여 배치될 수 있고, 접지 전위와는 다른 직류(DC) 전위에 고정될 수 있으며, 상기 고정 전위는 상기 DC 전위를 포함할 수 있다.
- [0028] 제2 발명에 따른 수동 부품은, 하나 이상의 공진기를 갖는 필터부와, 적어도 상기 필터부로부터의 불평형 출력 신호를 평형 출력 신호로 변환하는 불평형-평형 변환부를 포함하며, 상기 불평형-평형 변환부는, 상기 필터부의 공진기와, 상기 공진기와 대향하여 배치된 평형 선로와, 상기 평형 선로와 고정 전위 사이에 형성된 커패시터를 포함한다.
- [0029] 상기 배치에 대하여, 하나의 공진 전극은 불평형-평형 변환부의 불평형 선로로서도 기능할 수 있다. 수동 부품은 여러 가지 모드로 설계될 수 있다. 예를 들어, 불평형 선로와 평형 선로의 각 전기 길이가 $\lambda/2$ 여도, 평형 선로의 물리 길이를, 불평형 선로의 물리 길이보다 더 짧게 할 수 있다. 다른 방법으로는, 불평형 선로와 평형 선로가 다른 전기 길이를 가지더라도, 불평형 선로와 평형 선로의 물리 길이를 서로 동일하게 할 수 있다. 따라서, 필터부와 불평형-평형 변환부를 포함하는 수동 부품을, 설계 자유도가 향상된 상태로 설계할 수 있고, 소형화시킬 수 있고, 이 수동 부품이 야기하는 손실을 감소시킬 수 있다.
- [0030] 제2 본 발명에 있어서, 공진기는 물리 길이가 d_1 인 불평형 선로를 포함하며, 평형 선로는 d_2 인 물리 길이를 가지며, 상기 물리 길이(d_1, d_2)는, 서로에 대하여
- [0031] $d_1 > d_2$
- [0032] 로 관련되어 진다.

- [0033] 다른 방법으로, 공진기는 전기 길이가 $\lambda/4$ 인 불평형 선로를 포함하며, 평형 선로는 $\lambda/2$ 인 전기 길이를 가질 수 있다.
- [0034] 제2 발명에 있어서, 수동 부품은, 상부 실드 전극 또는 하부 실드 전극 또는 양자 모두가 배치된 유전체 기판과, 유전체 기판에 배치되는 공진기의 공진 전극과, 상기 유전체 기판에 배치되어 평형 선로로서 기능하는 스트립라인 전극과, 상기 유전체 기판에 배치되어, 상기 스트립라인 전극과의 사이에 상기 커페시터를 형성하기 위한 커페시터 형성 전극을 더 포함할 수 있고, 상기 커페시터 형성 전극은, 평형 출력의 위상차 및 밸런스 특성을 위하여 조정된 위치에서 상기 스트립라인 전극에 접속될 수 있다.
- [0035] 제2 발명에 있어서, 공진 전극과 스트립라인 전극은 각각 다른 면에 배치될 수 있거나, 또는 하나의 면에 배치될 수 있다.
- [0036] 제2 발명에 있어서, 상기 커페시터 형성 전극은, 상기 스트립라인 전극과 상기 상부 실드 전극 또는 상기 하부 실드 전극 사이에, 상기 스트립라인 전극 및 상기 상부 실드 전극 또는 상기 하부 실드 전극과 대향하여 배치되고, 상기 고정 전위는 접지 전위를 포함할 수 있다.
- [0037] 제2 발명에 있어서, 상기 커페시터 형성 전극은, 상기 스트립라인 전극과 상기 상부 실드 전극 또는 상기 하부 실드 전극 사이에, 상기 스트립라인 전극 및 상기 상부 실드 전극 또는 상기 하부 실드 전극과 대향하여 배치되고, 접지 전위와는 다른 직류(DC) 전위에 고정되며, 상기 고정 전위는 상기 DC 전위를 포함할 수 있다.

발명의 효과

- [0038] 전술한 바와 같이, 본 발명에 따른 수동 부품은, 여러 가지 모드로 설계될 수 있다. 예를 들어, 불평형 선로와 평형 선로의 각 전기 길이가 $\lambda/2$ 여도, 평형 선로의 물리 길이를, 불평형 선로의 물리 길이보다 더 짧게 할 수 있다. 다른 방법으로, 불평형 선로와 평형 선로가 다른 전기 길이를 가지는 경우에도, 불평형 선로와 평형 선로의 물리 길이를 서로 동일하게 할 수 있다. 따라서, 불평형-평형 변환부를 설계 자유도가 향상된 상태로 설계할 수 있다.
- [0039] 또한, 본 발명에 따른 수동 부품에 따르면, 하나의 공진 전극은 불평형-평형 변환부의 불평형 선로로서도 기능 할 수 있다. 수동 부품은 여러 가지 모드로 설계될 수 있다. 예를 들어, 불평형 선로와 평형 선로의 각 전기 길이가 $\lambda/2$ 여도, 평형 선로의 물리 길이를, 불평형 선로의 물리 길이보다 더 짧게 할 수 있다. 다른 방법으로는, 불평형 선로와 평형 선로가 다른 전기 길이를 가지는 경우에도, 불평형 선로와 평형 선로의 물리 길이를 서로 동일하게 할 수 있다. 따라서, 필터부와 불평형-평형 변환부를 포함하는 수동 부품을 설계의 자유도가 향상된 상태로 설계할 수 있고, 소형화시킬 수 있고, 이 수동 부품이 야기하는 손실을 감소시킬 수 있다.

도면의 간단한 설명

- [0040] 도 1은 제1 수동 부품을 도시하는 도면이다.
- 도 2a는 비교예에 따른 수동 부품을 도시하는 도면이다.
- 도 2b는 평형 선로의 길이를 짧게 한 경우의 비교예에 따른 수동 부품을 도시하는 도면이다.
- 도 3은 실시예와 비교예의 주파수에 대한 위상차의 변화를 도시하는 특성도이다.
- 도 4는 제2 수동 부품을 도시하는 도면이다.
- 도 5는 제3 수동 부품을 도시하는 도면이다.
- 도 6은 제4 수동 부품을 도시하는 도면이다.
- 도 7은 제5 수동 부품을 도시하는 도면이다.
- 도 8은 제6 수동 부품을 도시하는 도면이다.
- 도 9는 제1 발룬의 외관을 도시하는 사시도이다.
- 도 10은 제1 발룬의 구조를 도시하는 분해 사시도이다.
- 도 11은 제2 발룬의 외관을 도시하는 사시도이다.
- 도 12는 제2 발룬의 구조를 도시하는 분해 사시도이다.

- 도 13은 제3 발룬의 구조를 도시하는 분해 사시도이다.
- 도 14는 제4 발룬의 구조를 도시하는 분해 사시도이다.
- 도 15는 제1 필터(및 제2 필터)의 외관을 도시하는 사시도이다.
- 도 16은 제1 필터의 구조를 도시하는 분해 사시도이다.
- 도 17은 제2 필터의 구조를 도시하는 분해 사시도이다.
- 도 18은 제3 필터의 구조를 도시하는 분해 사시도이다.
- 도 19는 제4 필터의 구조를 도시하는 분해 사시도이다.

발명을 실시하기 위한 구체적인 내용

- [0041] 이하, 본 발명의 예시적인 실시형태들에 따른 수동 부품을 도 1 내지 도 19를 참조하여 설명한다.
- [0042] 도 1에 도시된 바와 같이, 제1 실시형태에 따른 수동 부품(이하, "제1 수동 부품(10A)"으로 지칭됨)은, 불평형 입력 단자(12)를 갖는 불평형 선로(14)와, 불평형 선로(14)와 대향하여 배치되고, 2개의 평형 출력 단자[제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)]를 갖는 평형 선로(18)와, 평형 선로(18)와 고정 전위(예컨대, 접지 전위) 사이에 형성된 커패시터(20)를 포함한다.
- [0043] 제1 수동 부품(10A)에서는, 불평형 선로(14)의 물리 길이를 d1, 평형 선로(18)의 물리 길이를 d2로 했을 때, 물리 길이 d1, d2는, 서로에 대하여 $d1 > d2$
- [0044] 로 관련되어 진다. 도 1에 도시된 예에서는, 고정 전위가 접지 전위로 표시된다. 그러나, 고정 전위는 임의의 원하는 DC 전위일 수 있다.
- [0045] 제1 수동 부품(10A)의 작용을, 비교예에 따른 수동 부품(300)과 대비하여 도 2a 내지 도 3을 참조하면서 설명한다.
- [0046] 비교예에 따른 수동 부품(300)은, 불평형 입력 단자(302)를 갖는 불평형 선로(304)와, 불평형 선로(304)와 대향하여 배치되고, 2개의 평형 출력 단자(306a 및 306b)를 갖는 평형 선로(308)를 포함한다. 불평형 선로(304)의 물리 길이를 d1, 평형 선로(308)의 물리 길이를 d2로 했을 때, 물리 길이 d1, d2는, 서로에 대하여 $d1 = d2$
- [0047] 로 관련되어 진다. 불평형 선로(304)와 평형 선로(308)의 각 전기 길이는 $\lambda/2$ 이다. 수동 부품(300)에는 제1 수동 부품(10A)에 나타내는 바와 같은 커패시터(20)가 존재하지 않는다.
- [0048] 특히, 비교예에 따르면, 불평형 선로(304)는, 불평형 선로(304)의 길이 방향 중앙에서의 전계가 제로가 되고, 불평형 선로(304)의 양단부에서의 전계가 최대가 되는 전계 분포(K)를 가진다. 평형 선로(308)가 동일한 전계 분포(K)를 가질 수 있도록, 평형 선로(308)의 물리 길이를 불평형 선로(304)의 물리 길이와 동일하게 한다. 이러한 배치에 대하여, 2개의 평형 출력 단자(306a 및 306b)는 위상차가 180 도(degree)인 신호를 출력한다.
- [0049] 도 2b에 도시하는 바와 같이, 평형 선로(308)의 물리 길이(d2)를, 불평형 선로(304)의 물리 길이(d1)보다 더 짧게 한 경우, 예컨대 평형 선로(308)의 양단부를, α 도(degree)의 위상만큼 짧게 함으로써, 평형 선로(308)의 전계 분포(K)는, 평형 선로(308)의 길이 방향 중앙에서의 전계가 제로가 되고, 평형 선로(308)의 양단부에서의 전계는 최대가 되지 않도록 되어 있다. 따라서, 2개의 평형 출력 단자(306a 및 306b)로부터 출력되는 신호 간의 위상차는 180 도가 되지 않고, $(180 - 2 \times \alpha)$ 도가 되어, 180 도의 규정 값으로부터 벗어난다.
- [0050] 비교예에 따르면, 2개의 평형 출력 단자(306a 및 306b)로부터 출력되는 신호 간의 위상차를 180 도로 하기 위해서는, 평형 선로(308)의 물리 길이(d2)를 불평형 선로(304)의 물리 길이(d1)와 동일하게 하는 것이 필수적이다. 따라서, 비교예에 따른 수동 부품(300)은 설계의 자유도가 거의 없는 것을 알 수 있다.
- [0051] 한편, 제1 수동 부품(10A)에서는, 평형 선로(18)와 고정 전위 사이에 형성된 커패시터(20)의 값을 적절하게 설정함으로써, 평형 선로(18)의 물리 길이(d2)가 불평형 선로(14)의 물리 길이(d1)보다 더 짧아도, 평형 선로(18)는, 평형 선로(18)의 길이 방향 중앙에서의 전계가 제로가 되고, 평형 선로(18)의 양단부에서의 전계가 최대가 되도록, 전계 분포(K)를 가진다. 특히, 커패시터(20)의 값을 적절하게 설정함으로써, 평형 선로(18)의 공진

주파수가 변화하고, 이에 따라, 위상도 변화하기 때문에, 제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)로부터 출력되는 신호 간의 위상차를 180 도로 할 수 있다.

[0054] 이하에, 하나의 실험예를 나타낸다. 이 실험예는, 비교예에 따른 수동 부품(300)과 실시예에 따른 수동 부품[제1 수동 부품(10A)]에 있어서, 평형 선로의 물리 길이(d2)를 더 짧게 한 경우에서의 주파수에 대한 위상차의 변화를 관찰하도록 수행된다. 실험예의 결과를 도 3에 도시한다.

[0055] 도 3에서, 곡선 A는, 도 2a에 도시되는 비교예에 따른 수동 부품(300)의 특성을 나타내고, 중심 주파수(fa)에 있어서 180 도의 규정된 위상차를 나타낸다. 곡선 B는, 도 2b에 도시되는 비교예에 따른 수동 부품(300)의 특성을 나타내고, 중심 주파수(fa)에서, 180 도의 규정된 위상차보다 더 작은 170 도의 위상차를 나타낸다. 170 도의 위상차는 평형 선로(308)의 물리 길이(d2)를 짧게 한 것에 기인한다.

[0056] 실시예에 따른 수동 부품[제1 수동 부품(10A)]에서는, 도 3에서 곡선 C로 나타내는 바와 같이, 평형 선로(18)의 물리 길이(d2)를 짧게 하더라도, 커패시터(20)의 값을 적절하게 설정함으로써, 중심 주파수(fa)에서의 위상차를 규정된 180 도로 조정할 수 있다.

[0057] 따라서, 제1 수동 부품(10A)에서는, 평형 선로(18)의 물리 길이(d2)를 불평형 선로(14)의 물리 길이(d1)보다 더 짧게 하더라도, 커패시터(20)의 값을 적절하게 설정함으로써, 평형 출력 신호의 밸런스 특성을 용이하게 제어할 수 있다. 그 결과, 제1 수동 부품(10A)의 설계의 자유도를 향상시킬 수 있다.

[0058] 도 4에 도시하는 바와 같이, 제2 실시형태에 따른 수동 부품[이하, "제2 수동 부품(10B)"로 지칭됨]은, 상기 제1 수동 부품(10A)과 거의 동일한 구조를 갖지만, 불평형 선로(14)의 전기 길이가 $\lambda/4$ 인 것과, 평형 선로(18)의 물리 길이(d2)가 불평형 선로(14)의 물리 길이(d1)와 거의 동일한 점에서 다르다.

[0059] 제2 수동 부품(10B)에 있어서, 불평형 선로(14)는 불평형 선로(14)의 단락단에서의 전계가 제로가 되고, 불평형 선로(14)의 개방단에서의 전계가 최대가 되는 전계 분포(K)를 가진다. 제2 수동 부품(10B)에서도, 평형 선로(18)와 고정 전위 사이에 형성된 커패시터(20)의 값을 적절하게 설정함으로써, 평형 선로(18)의 물리 길이(d2)가 불평형 선로(14)의 물리 길이(d1)와 거의 동일하더라도, 평형 선로(18)는 평형 선로(18)의 길이 방향 중앙에서의 전계가 제로가 되고, 평형 선로(18)의 양단부에서의 전계가 최대가 되는 전계 분포(K)를 가진다. 특히, 제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)로부터 출력되는 신호 간의 위상차를 180 도로 할 수 있다.

[0060] 또한, 설계에 있어서, 불평형 선로(14) 및 평형 선로(18)의 물리 길이를 서로 동일하게 한 경우에도, 실제로는, 제조 변동에 의해, 물리 길이가 서로 달라지게 되어, 평형 출력의 밸런스 특성이 열화된다. 즉, 위상차가 180 도가 되지 않을 수 있다. 이러한 경우에서도, 커패시터의 값을 적절하게 설정함으로써, 제조 변동을 흡수할 수 있어, 제2 수동 부품(10B)의 수율의 향상(생산성의 향상)을 도모할 수 있다. 이는 제2 수동 부품(10B)의 비용 감소로 이어진다.

[0061] 이하, 제3 실시형태에 따른 수동 부품[이하, "제3 수동 부품(10C)"으로 지칭됨]을 도 5를 참조하여 설명한다.

[0062] 도 5에 도시된 바와 같이, 제3 수동 부품(10C)은, 제1 수동 부품(10A)과 구조에 있어서 거의 동일하지만, 필터부(22)와 발룬(24)을 포함한다는 점에서 제1 수동 부품(10A)과는 다르다.

[0063] 필터부(22)는 불평형 입력 단자(12)를 갖는 공진기(26)를 포함한다. 공진기(26)는 전기 길이가 $\lambda/2$ 인 불평형 선로(14)를 구비한다.

[0064] 발룬(24)은 필터부(22)의 공진기(26)의 불평형 선로(14)와, 상기 불평형 선로(14)와 대향하여 배치된 평형 선로(18)와, 상기 평형 선로(18)와 고정 전위 사이에 형성된 커패시터(20)를 포함한다.

[0065] 제3 수동 부품(10C)에서는, 불평형 선로(14)의 물리 길이를 d1, 평형 선로(18)의 물리 길이를 d2로 했을 때, 물리 길이 d1, d2는, 서로에 대하여

[0066] $d1 > d2$

[0067] 로 관련지어 진다.

[0068] 제3 수동 부품(10C)에 있어서, 제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)로부터 출력되는 신호 간의 위상차를 180 도로 할 수 있다. 또한, 필터부(22)의 공진기(26)는, 발룬(24)의 불평형 선로(14)로서도 기능할 수 있으므로, 제3 수동 부품(10C)은 크기가 감소된다.

- [0069] 제3 수동 부품(10C)은, 필터부(22)와 발룬(24)을 일체로 포함하는 수동 부품의 설계의 자유도의 향상, 크기의 감소 및 손실의 감소를 유효하게 도모할 수 있다.
- [0070] 이하, 제4 실시형태에 따른 수동 부품[이하, "제4 수동 부품(10D)"으로 지칭됨]을 도 6을 참조하면서 설명한다.
- [0071] 도 6에 도시된 바와 같이, 제4 수동 부품(10D)은, 상기 제3 수동 부품(10C)과 구조에 있어서 거의 동일하지만, 필터부(22)가 입력측 공진기(26A)와 출력측 공진기(26B)를 갖는 점에서 상기 제3 수동 부품(10C)과는 다르다. 입력측 공진기(26A) 및 출력측 공진기(26B) 각각은, 전기 길이가 $\lambda/2$ 인 불평형 선로(14)를 구비한다.
- [0072] 발룬(24)은, 필터부(22)의 출력측 공진기(26B)의 불평형 선로(14)와, 상기 불평형 선로(14)와 대향하여 배치된 평형 선로(18)와, 상기 평형 선로(18)와 고정 전위 사이에 형성된 커패시터(20)를 포함한다.
- [0073] 제4 수동 부품(10D)에 있어서, 출력측 공진기(26B)의 불평형 선로(14)의 물리 길이를 d1, 평형 선로(18)의 물리 길이를 d2로 했을 때,
- [0074] 물리 길이 d1, d2는, 서로에 대하여
- [0075] $d1 > d2$
- [0076] 로 관련지어 진다.
- [0077] 제4 수동 부품(10D)에 있어서, 제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)로부터 출력되는 신호 간의 위상차를 180 도로 할 수 있다. 또한, 필터부(22)의 출력측 공진기(26B)를 발룬(24)의 불평형 선로(14)로서 겸용시킬 수 있기 때문에, 제4 수동 부품(10D)은 크기가 유효하게 감소될 수 있고, 상기 제4 수동 부품(10D)이 야기하는 손실을 유효하게 감소시킬 수 있다.
- [0078] 이하, 제5 실시형태에 따른 수동 부품[이하, "제5 수동 부품(10E)"으로 지칭됨]을 도 7을 참조하면서 설명한다.
- [0079] 도 7에 도시된 바와 같이, 제5 수동 부품(10E)은 상기 제3 수동 부품(10C)과 구조에 있어서 거의 동일하지만, 필터부(22)의 공진기(26)가 $\lambda/4$ 의 전기 길이를 갖는 불평형 선로(14)를 구비하고, 평형 선로(18)의 물리 길이(d2)가 불평형 선로(14)의 물리 길이(d1)와 거의 동일한 점에서 상기 제3 수동 부품(10C)과는 다르다.
- [0080] 제5 수동 부품(10E)에 있어서, 상기 제2 수동 부품(10B)과 마찬가지로, 제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)로부터 출력되는 신호 간의 위상차를 180 도로 할 수 있다. 또한, 커패시터(20)의 값을 적절하게 설정함으로써, 제5 수동 부품(10E)의 수율을 향상시킬 수 있고(생산성의 향상), 제5 수동 부품(10E)의 비용을 감소시킬 수 있다.
- [0081] 이하, 제6 실시형태에 따른 수동 부품[이하, "제6 수동 부품(10F)"으로 지칭됨]을 도 8을 참조하면서 설명한다.
- [0082] 도 8에 도시된 바와 같이, 제6 수동 부품(10F)은, 상기 제5 수동 부품(10E)과 구조에 있어서 거의 동일하지만, 필터부(22)가 입력측 공진기(26A)와 출력측 공진기(26B)를 갖는 점에서 상기 제5 수동 부품(10E)과는 다르다. 입력측 공진기(26A) 및 출력측 공진기(26B) 각각은, 전기 길이가 $\lambda/4$ 인 불평형 선로(14)를 구비한다.
- [0083] 발룬(24)은 필터부(22)의 출력측 공진기(26B)의 불평형 선로(14)와, 상기 불평형 선로(14)와 대향하여 배치된 평형 선로(18)와, 상기 평형 선로(18)와 고정 전위 사이에 형성된 커패시터(20)를 포함한다.
- [0084] 제6 수동 부품(10F)에서는, 제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)로부터 출력되는 신호 간의 위상차를 180 도로 할 수 있다. 또한, 필터부(22)의 출력측 공진기(26B)를 발룬(24)의 불평형 선로(14)로서 겸용시킬 수 있기 때문에, 제6 수동 부품(10F)은 크기가 유효하게 감소되며, 상기 제6 수동 부품(10F)이 야기하는 손실을 유효하게 감소시킬 수 있다.
- [0085] 상기 제4 수동 부품 및 제6 수동 부품에서는, 필터부의 공진기가, 입력측 공진기와 출력측 공진기를 포함한다. 그러나, 상기 필터부의 공진기는, 입력측 공진기와 출력측 공진기 사이에 하나 이상의 공진기를 더 포함할 수 있다.
- [0086] 이하, 상기 여러 가지 실시형태의 구체예(실시예)를 도 9 내지 도 19를 참조하면서 설명한다.
- [0087] [실시예 1]
- [0088] 실시예 1에 따른 발룬[이하, "제1 발룬(100A)"으로 지칭됨]은, 상기 제2 수동 부품(10B)의 제1 구체예를 나타낸다. 도 9에 도시된 바와 같이, 제1 발룬(100A)은 복수의 유전체층이 적층, 소성 일체화된 유전체 기판(102)을 갖는다. 유전체 기판(102)은, 제1 측면(102a)에 불평형 입력 단자(12)가 배치되고, 제2 측면(102b)[제1 측면

(102a)과 대향하는 측면]에 2개의 평형 출력 단자[제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)]가 배치되며, 제3 측면(102c) 및 제4 측면(102d)에 각각 실드 단자(104)가 배치되어 있는 외표면을 가진다.

[0089] 도 10에 도시하는 바와 같이, 유전체 기판(102)은, 위에서부터 순서대로 적층된, 제1 유전체층(S1) 내지 제5 유전체층(S5)을 구비한다. 제1 유전체층(S1) 내지 제5 유전체층(S5) 각각은, 1층 또는 복수의 층을 구비한다.

[0090] 제1 발룬(100A)은 유전체 기판(102)의 상부에 배치된 상부 실드 전극(106a) 및 유전체 기판(102)의 하부에 배치된 하부 실드 전극(106b)을 포함한다. 구체적으로는, 제1 유전체층(S1)의 주요면에 상부 실드 전극(106a)이 배치되고, 제5 유전체층(S5)의 주요면에 하부 실드 전극(106b)이 배치되어 있다. 상부 실드 전극(106a) 및 하부 실드 전극(106b)은 실드 단자(104)에 접속되어 있다.

[0091] 제1 발룬(100A)은 제2 유전체층(S2)의 주요면에 배치되어 불평형 선로(14)로서 기능하는 제1 스트립라인 전극(108)을 포함한다. 제1 스트립라인 전극(108)은, 그 일단(개방단) 부근의 위치에, 불평형 입력 단자(12)에 접속되는 리드 전극(110)을 포함하고, 실드 단자(104) 중 하나에 접속되어 있는 타단(단락단)을 가진다.

[0092] 제1 발룬(100A)은, 제1 스트립라인 전극(108)과 대향하는 위치에서 제3 유전체층(S3)의 주요면에 배치되어, 평형 선로(18)로서 기능하는 제2 스트립라인 전극(112)을 더 포함한다. 제2 스트립라인 전극(112)은, 그 일단 부근의 위치에서, 제1 평형 출력 단자(16a)에 접속되는 제1 리드 전극(114a)을 포함하고, 또한 그 타단 부근의 위치에서, 제2 평형 출력 단자(16b)에 접속되는 제2 리드 전극(114b)을 포함한다.

[0093] 또한, 제1 발룬(100A)은 제4 유전체층(S4)의 주요면에 배치되어, 제2 스트립라인 전극(112)과 하부 실드 전극(106b) 사이에 커패시터(20)를 형성하기 위한 커패시터 형성 전극(116)을 포함한다. 이 커패시터 형성 전극(116)은, 제2 스트립라인 전극(112)과 하부 실드 전극(106b)에 대향하도록 배치되고, 제3 유전체층(S3)에 형성된 비아홀(118)을 통해 제2 스트립라인 전극(112)의 길이 방향 중앙 부분에 접속되어 있다.

[0094] 제2 스트립라인 전극(112)과 하부 실드 전극(106b) 사이의 커패시터(20)의 값을 변경하는 경우에는, 제4 유전체층(S4)의 유전 상수 또는 두께를 변경하거나, 커패시터 형성 전극(116)의 면적을 변경하면 된다.

[0095] 제1 평형 출력 단자(16a)와 제2 평형 출력 단자(16b)로부터의 평형 출력 신호 간의 위상차 및 밸런스 특성을 변경하는 경우에는, 제3 유전체층(S3)에 형성된 비아홀(118)의 위치를 변경하면 된다.

[0096] [실시예 2]

[0097] 실시예 2에 따른 발룬[이하, "제2 발룬(100B)"으로 지칭됨]은, 상기 제2 수동 부품(10B)의 제2 구체예를 나타낸다. 제2 발룬(100B)은 상기 제1 발룬(100A)과 거의 동일한 구조를 갖지만, 이하의 점에서 다르다.

[0098] 도 11에 도시된 바와 같이, 제2 발룬(100B)은 유전체 기판(102)의 외표면 중, 제1 측면(102a)에 배치되는 불평형 입력 단자(12)와 직류(DC) 전압의 입력 단자[DC 입력 단자(120)]를 포함한다.

[0099] 도 12에 도시된 바와 같이, 용량 형성 전극(116)은 리드 전극(122)을 통해 DC 입력 단자(120)에 접속되고, 직류(DC) 전압이 인가되는 전극[DC 전극(124)]으로서도 기능한다. 따라서, 제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)는, DC 전극(124)에 인가된 DC 전압을 바이어스 전압으로서 포함하는 평형 출력 신호를 출력한다.

[0100] [실시예 3]

[0101] 실시예 3에 따른 발룬[이하, "제3 발룬(100C)"으로 지칭됨]은, 상기 제2 수동 부품의 제3 구체예를 나타낸다. 제3 발룬(100C)은 상기 제1 발룬(100A)과 거의 동일한 구조를 갖지만, 이하의 점에서 다르다.

[0102] 도 13에 도시된 바와 같이, 유전체 기판(102)은, 위에서부터 순서대로 적층된 제1 유전체층(S1) 내지 제6 유전체층(S6)을 구비한다.

[0103] 제3 유전체층(S3)의 주요면에 제2 스트립라인 전극(112)이 배치된다. 제4 유전체층(S4)의 주요면에, 출력 임피던스를 외부 회로의 입력 임피던스와 정합시키기 위한 제1 매칭 회로 소자(126A) 및 제2 매칭 회로 소자(126B)가 배치되어 있다.

[0104] 제1 매칭 회로 소자(126A)는, 소용돌이 형상을 가진 제1 인덕턴스 전극(128a)과, 상기 제1 인덕턴스 전극(128a)을 제1 평형 출력 단자(16a)에 접속하는 제1 리드 전극(114a)을 포함한다. 제1 인덕턴스 전극(128a)은 제3 유전체층(S3)에 형성된 제1 비아홀(130a)을 통해 제2 스트립라인 전극(112)에 접속되어 있다.

[0105] 이와 유사하게, 제2 매칭 회로 소자(126B)는, 소용돌이 형상을 가진 제2 인덕턴스 전극(128b)과, 상기 제2 인덕

턴스 전극(128b)을 제2 평형 출력 단자(16b)에 접속하는 제2 리드 전극(114b)을 포함한다. 제2 인덕턴스 전극(128b)은 제3 유전체층(S3)에 형성된 제2 비아홀(130b)을 통해 제2 스트립라인 전극(112)에 접속되어 있다.

[0106] 커패시터 형성 전극(116)은 제5 유전체층(S5)의 주요면에 배치된다. 하부 실드 전극(106b)은 제6 유전체층(S6)의 주요면에 배치되어 있다.

[0107] 제1 평형 출력 단자(16a)와 제2 평형 출력 단자(16b)로부터의 평형 출력의 위상차 및 밸런스 특성을 변경하는 경우에는, 제3 유전체층(S3) 및 제4 유전체층(S4)에 형성된 비아홀(118)의 위치를 변경하면 된다.

[0108] [실시예 4]

[0109] 실시예 4에 따른 발룬[이하, "제4 발룬(100D)"으로 지칭됨]은, 상기 제2 수동 부품(10B)의 제4 구체예를 나타낸다. 제4 발룬(100D)은 상기 제1 발룬(100A)과 거의 동일한 구조를 갖지만, 이하의 점에서 다르다.

[0110] 도 14에 도시된 바와 같이, 유전체 기판(102)은, 위에서부터 순서대로 적층된 제1 유전체층(S1) 내지 제4 유전체층(S4)을 구비한다.

[0111] 제2 유전체층(S2)의 주요면에, 제1 스트립라인 전극(108)과 제2 스트립라인 전극(112)이 배치된다. 제3 유전체층(S3)의 주요면에 커패시터 형성 전극(116)이 배치되며, 제4 유전체층(S4)의 주요면에 하부 실드 전극(106b)이 배치되어 있다.

[0112] 제4 발룬(100D)은, 제1 스트립라인 전극(108)과 제2 스트립라인 전극(112)이 동일면[제2 유전체층(S2)의 주요면]에 배치되어 있기 때문에, 스트립라인 전극 사이의 결합은 다소 약해지지만, 프로파일을 낮게 하는 데 있어서 유리한 구조로 되어 있다.

[0113] [실시예 5]

[0114] 실시예 5에 따른 필터[이하, "제1 필터(200A)"로 지칭됨]는, 상기 제6 수동 부품(10F)의 제1 구체예를 나타낸다. 도 15에 도시된 바와 같이, 유전체 기판(102)은, 불평형 입력 단자(12)와 제1 NC 단자(132a) 및 제2 NC 단자(132b)가 배치되는 제1 측면(102a), 2개의 평형 출력 단자[제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)]와 제3 NC 단자(132c)가 배치되는 제2 측면(102b)[제1 측면(102a)과 대향하는 측면], 각각에 실드 단자(104)가 배치되는 제3 측면(102c) 및 제4 측면(102d)을 포함하는, 외표면을 가진다.

[0115] 도 16에 도시된 바와 같이, 유전체 기판(102)은, 위에서부터 순서대로 적층된 제1 유전체층(S1) 내지 제6 유전체층(S6)을 구비한다.

[0116] 제1 유전체층(S1)의 주요면에 상부 실드 전극(106a)이 배치되고, 제6 유전체층(S6)의 주요면에 하부 실드 전극(106b)이 배치되어 있다. 상부 실드 전극(106a) 및 하부 실드 전극(106b)은 실드 단자(104)에 접속되어 있다.

[0117] 제3 유전체층(S3)의 주요면에, 필터부(22)의 입력측 공진기(26A)의 입력측 공진 전극(134a) 및 출력측 공진기(26B)의 출력측 공진 전극(134b)이 배치되어 있다. 입력측 공진 전극(134a)은, 그 일단(개방단) 부근의 위치에서, 불평형 입력 단자(12)에 접속되는 리드 전극(110)을 포함하며, 타단(단락단)은 실드 단자(104) 중 하나에 접속되어 있다. 출력측 공진 전극(134b)의 타단(단락단)은 동일 실드 단자(104)에 접속되어 있다.

[0118] 제2 유전체층(S2)의 주요면 중, 입력측 공진 전극(134a)의 개방단과 대향하는 위치에 제1 내층 실드 전극(136a)이 배치된다. 제2 유전체층(S2)의 주요면 중, 출력측 공진 전극(134b)의 개방단과 대향하는 위치에 제2 내층 실드 전극(136b)이 배치된다. 제2 유전체층(S2)의 주요면에, 입력측 공진기(26A)와 출력측 공진기(26B) 사이의 결합을 조정하기 위한 결합 조정 전극(138)이 배치되어 있다.

[0119] 제4 유전체층(S4)의 주요면 중, 출력측 공진 전극(134b)과 대향하는 위치에, 발룬(24)의 평형 선로(18)의 스트립라인 전극(140)이 배치되어 있다. 이 스트립라인 전극(140)은, 그 일단(개방단) 부근의 위치에, 제1 평형 출력 단자(16a)에 접속되는 제1 리드 전극(114a)을 포함하고, 또한 그 타단 부근의 위치에, 제2 평형 출력 단자(16b)에 접속되는 제2 리드 전극(114b)을 포함한다.

[0120] 또한, 제1 필터(200A)는 제5 유전체층(S5)의 주요면에 배치되어, 스트립라인 전극(140)과 하부 실드 전극(106b) 사이에 커패시터(20)를 형성하기 위한 커패시터 형성 전극(116)을 포함한다. 커패시터 형성 전극(116)은, 스트립라인 전극(140)과 하부 실드 전극(106b)에 대향하도록 배치되고, 제4 유전체층(S4)에 형성된 비아홀(118)을 통해 스트립라인 전극(140)의 길이 방향 중앙 부분에 접속되어 있다.

[0121] 스트립라인 전극(140)과 하부 실드 전극(106b) 사이의 커패시터(20)의 값을 변경하는 경우에는, 제5 유전체층

(S5)의 유전 상수 또는 두께를 변경하거나, 커패시터 형성 전극(116)의 면적을 변경하면 된다.

[0122] 제1 평형 출력 단자(16a)와 제2 평형 출력 단자(16b)로부터의 평형 출력 신호 간의 위상차 및 밸런스 특성을 변경하는 경우에는, 제4 유전체층(S4)에 형성된 비아홀(118)의 위치를 변경하면 된다.

[0123] [실시예 6]

[0124] 실시예 6에 따른 필터[이하, "제2 필터(200B)"로 지칭됨]는, 상기 제6 수동 부품(10F)의 제2 구체예를 나타낸다. 제2 필터(200B)는 상기 제1 필터(200A)와 거의 동일한 구조를 갖지만, 이하의 점에서 다르다.

[0125] 도 15에 도시된 바와 같이, 유전체 기판(102)의 외표면 중, 제1 측면(102a)에 형성된 제1 NC 단자(132a) 대신에, 직류(DC) 전압의 입력 단자[DC 입력 단자(120)]가 배치되어 있다.

[0126] 도 17에 도시된 바와 같이, 커패시터 형성 전극(116)은 리드 전극(122)을 통해 DC 입력 단자(120)에 접속되고, DC 전압이 인가되는 전극[DC 전극(124)]으로서도 가능한다. 따라서, 제1 평형 출력 단자(16a) 및 제2 평형 출력 단자(16b)는, DC 전극(124)에 인가된 DC 전압을 바이어스 전압으로서 포함하는 평형 출력 신호를 출력한다.

[0127] [실시예 7]

[0128] 실시예 7에 따른 필터[이하, "제3 필터(200C)"로 지칭됨]는, 상기 제6 수동 부품(10F)의 제3 구체예를 나타낸다. 제3 필터(200C)는 상기 제1 필터(200A)와 거의 동일한 구조를 갖지만, 이하의 점에서 다르다.

[0129] 도 18에 도시된 바와 같이, 유전체 기판(102)은, 위에서부터 순서대로 적층된 제1 유전체층(S1) 내지 제7 유전체층(S7)을 구비한다.

[0130] 제4 유전체층(S4)의 주요면에 스트립라인 전극(140)이 배치된다. 제5 유전체층(S5)의 주요면에, 출력 임피던스를 외부 회로의 입력 임피던스와 정합시키기 위한 제1 매칭 회로 소자(126A) 및 제2 매칭 회로 소자(126B)가 배치되어 있다. 제1 매칭 회로 소자(126A) 및 제2 매칭 회로 소자(126B)는, 그 구조를 위에서 이미 설명했기 때문에, 이하에서는 상세히 설명하지 않는다.

[0131] 커패시터 형성 전극(116)은 제6 유전체층(S6)의 주요면에 배치된다. 하부 실드 전극(106b)은 제7 유전체층(S7)의 주요면에 배치되어 있다.

[0132] 제1 평형 출력 단자(16a)와 제2 평형 출력 단자(16b)로부터의 평형 출력 신호 간의 위상차 및 밸런스 특성을 변경하는 경우에는, 제4 유전체층(S4) 및 제5 유전체층(S5)에 형성된 비아홀(118)의 위치를 변경하면 된다.

[0133] [실시예 8]

[0134] 실시예 8에 따른 필터[이하, "제4 필터(200D)"로 지칭됨]는, 상기 제5 수동 부품(10E)의 구체예를 나타낸다. 제4 필터(200D)는 상기 제1 필터(200A)와 거의 동일한 구조를 갖지만, 이하의 점에서 다르다.

[0135] 도 19에 도시된 바와 같이, 유전체 기판(102)은, 위에서부터 순서대로 적층된 제1 유전체층(S1) 내지 제5 유전체층(S5)을 구비한다.

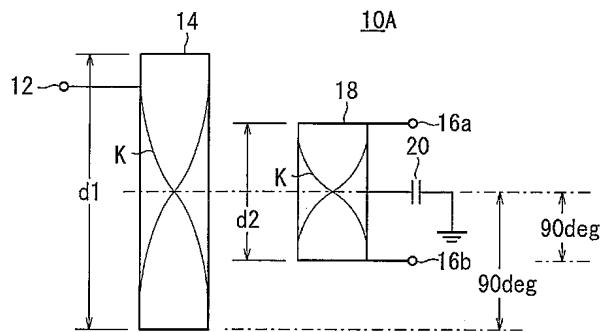
[0136] 제3 유전체층(S3)의 주요면에, 필터부(22)의 공진기(26)를 구성하는 공진 전극(134)과, 밸룬(24)의 평형 선로(18)의 스트립라인 전극(140)이 배치된다. 제2 유전체층(S2)의 주요면 중, 공진 전극(134)의 개방단과 대향하는 위치에, 내층 실드 전극(136)이 배치되어 있다. 제4 유전체층(S4)의 주요면에 커패시터 형성 전극(116)이 배치되고, 제5 유전체층(S5)의 주요면에 하부 실드 전극(106b)이 배치되어 있다.

[0137] 제4 필터(200D)는, 공진 전극(134)과 스트립라인 전극(140)이 동일면[제3 유전체층(S3)의 주요면]에 배치되어 있기 때문에, 공진 전극(134)과 스트립라인 전극(140) 사이의 결합이 다소 약해지지만, 프로파일을 낮게 하는 테 있어서 유리한 구조로 되어 있다.

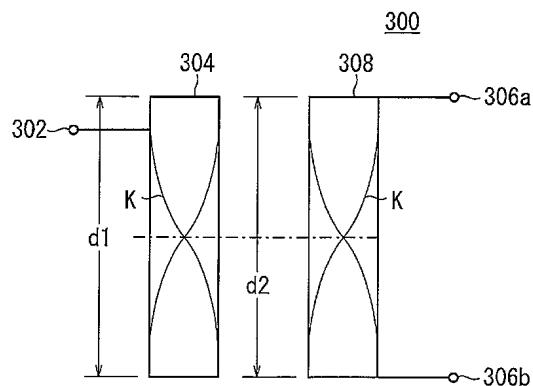
[0138] 본 발명에 따른 수동 부품은, 전술한 실시형태에 한정되지 않는다. 오히려, 수동 부품은 본 발명의 범위를 벗어나지 않고서, 여러 가지 구조적 세부사항을 포함할 수 있다.

도면

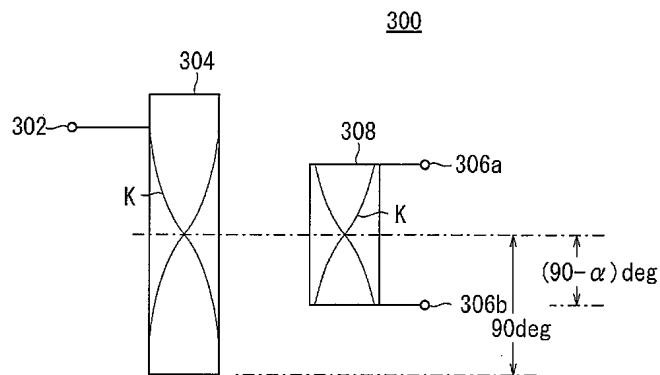
도면1



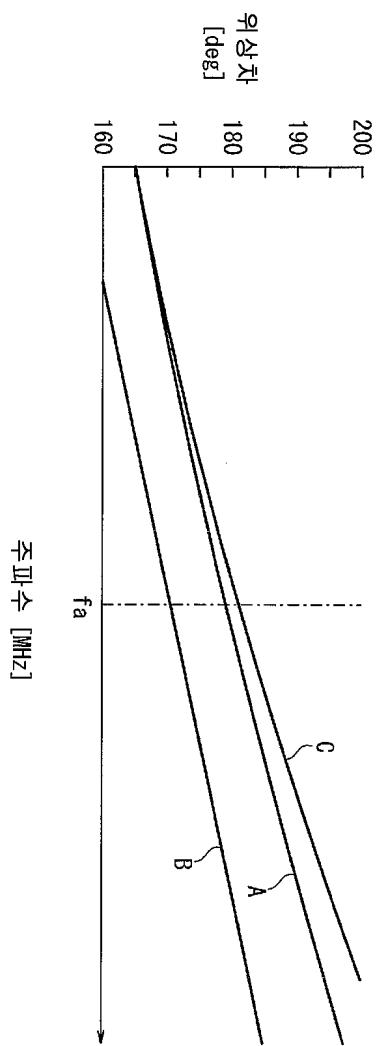
도면2a



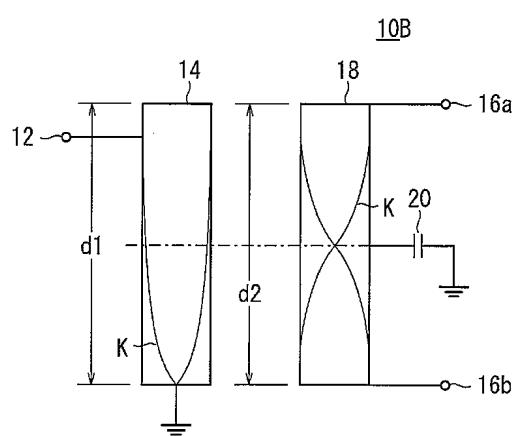
도면2b



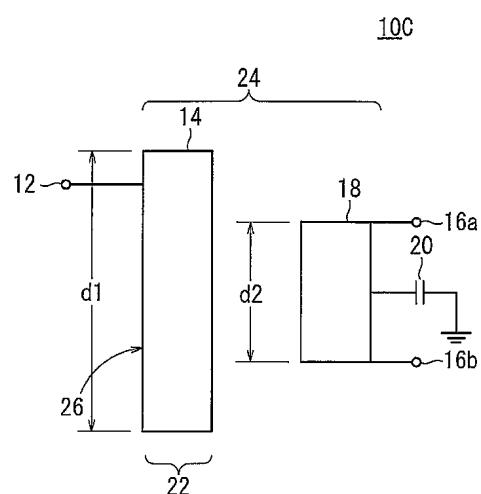
도면3



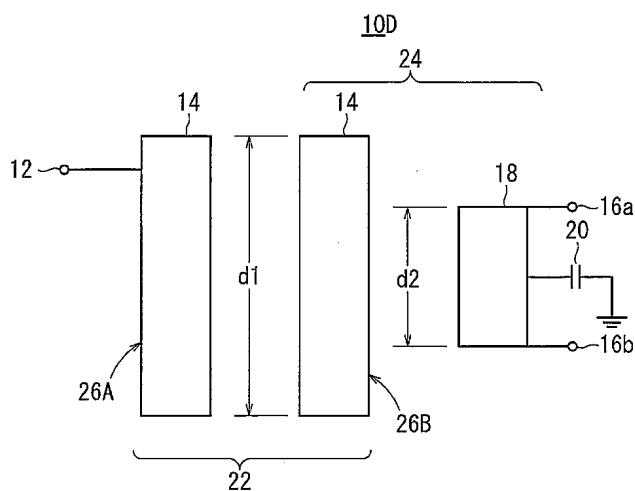
도면4



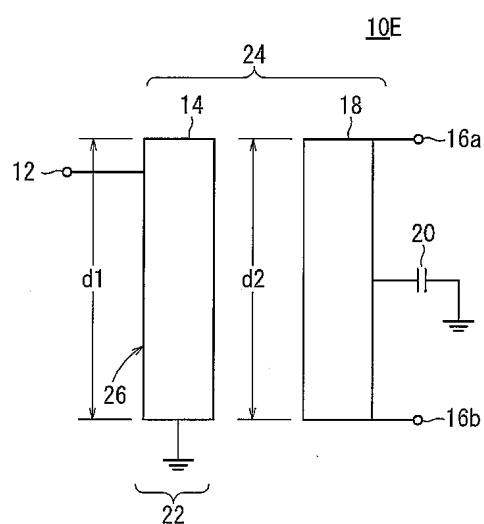
도면5



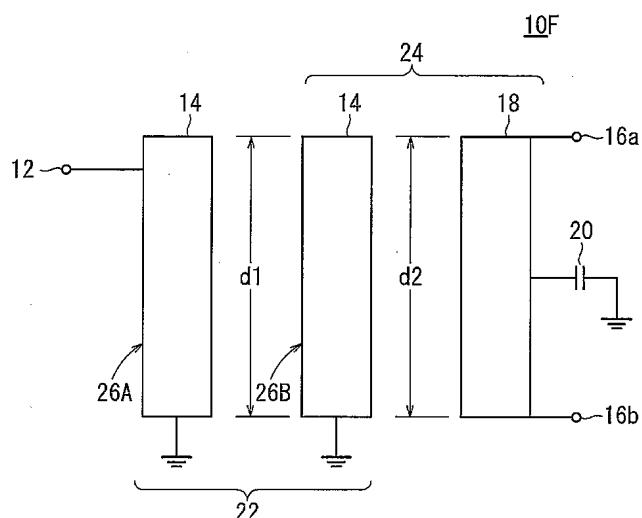
도면6



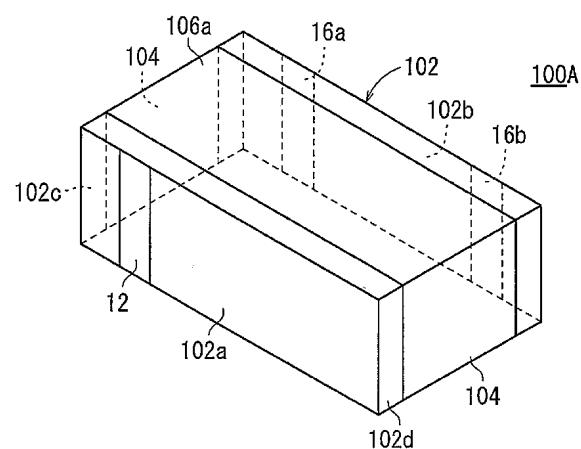
도면7



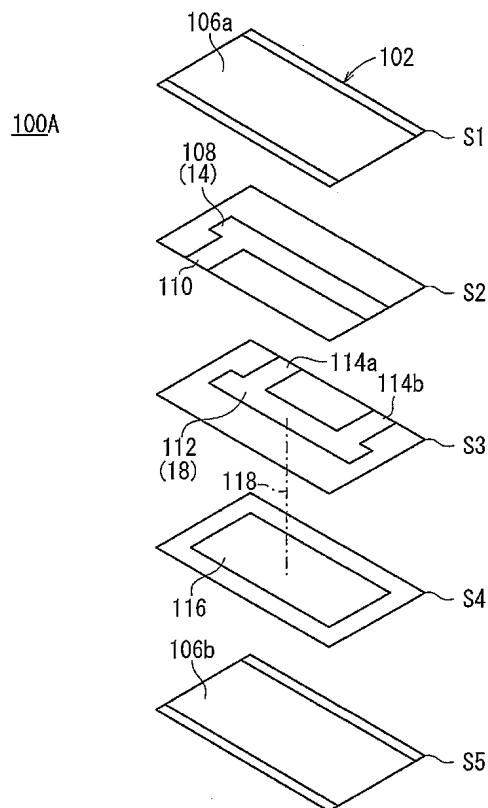
도면8



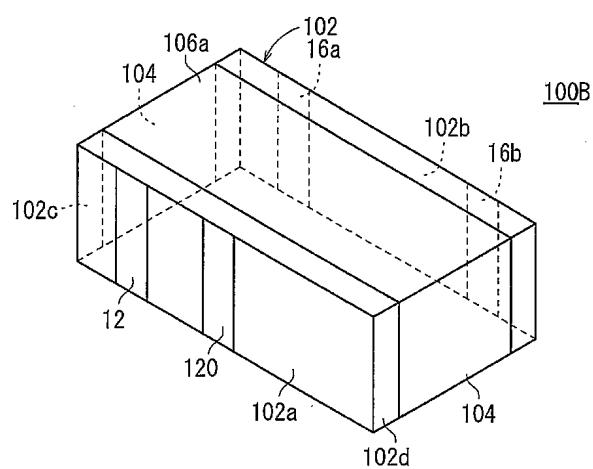
도면9



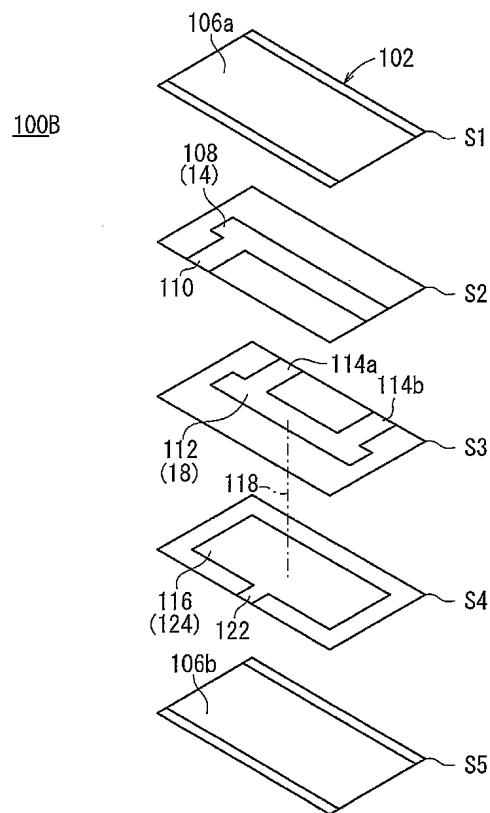
도면10



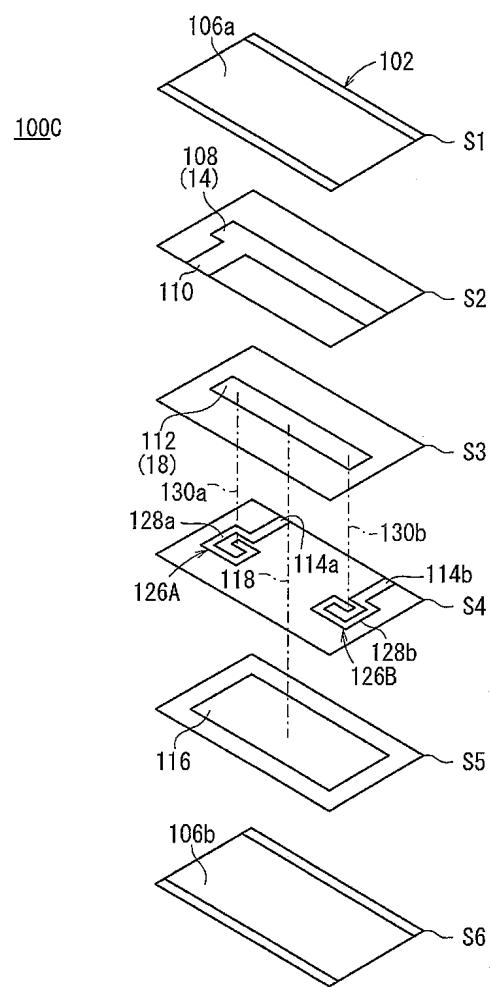
도면11



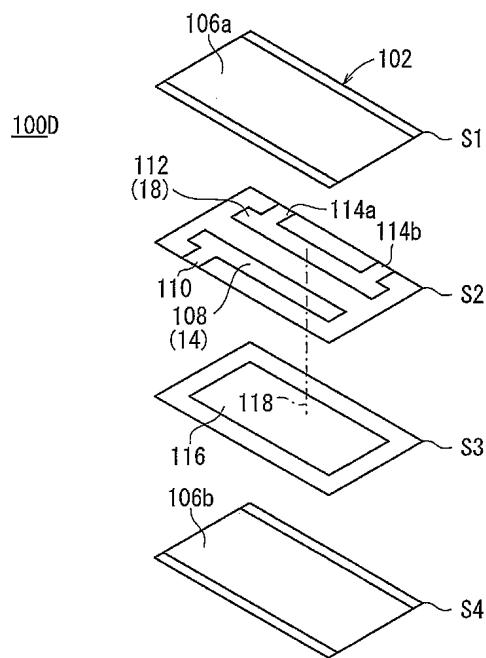
도면12



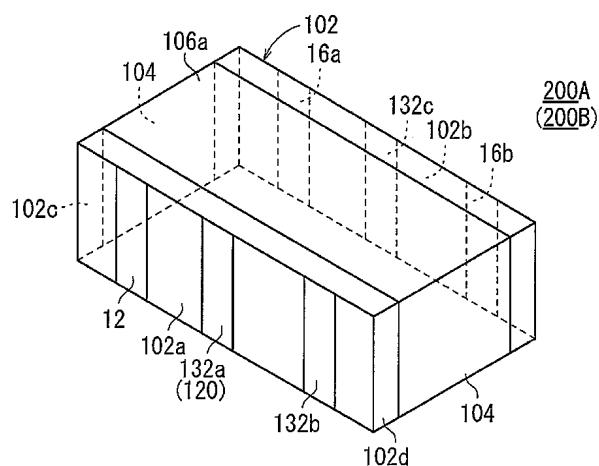
도면13



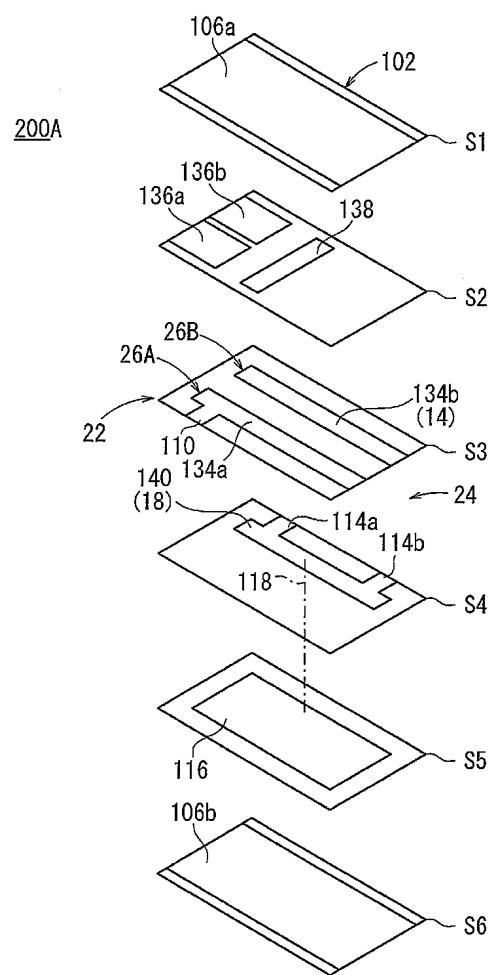
도면14



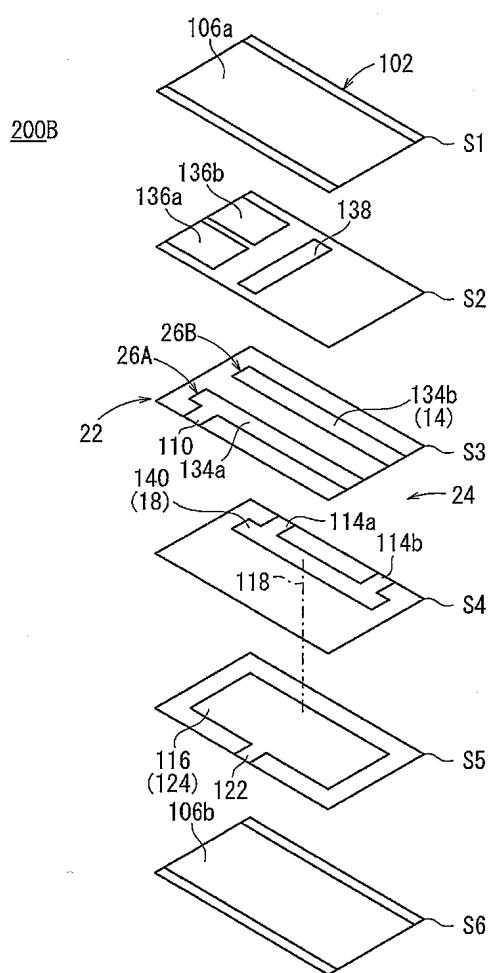
도면15



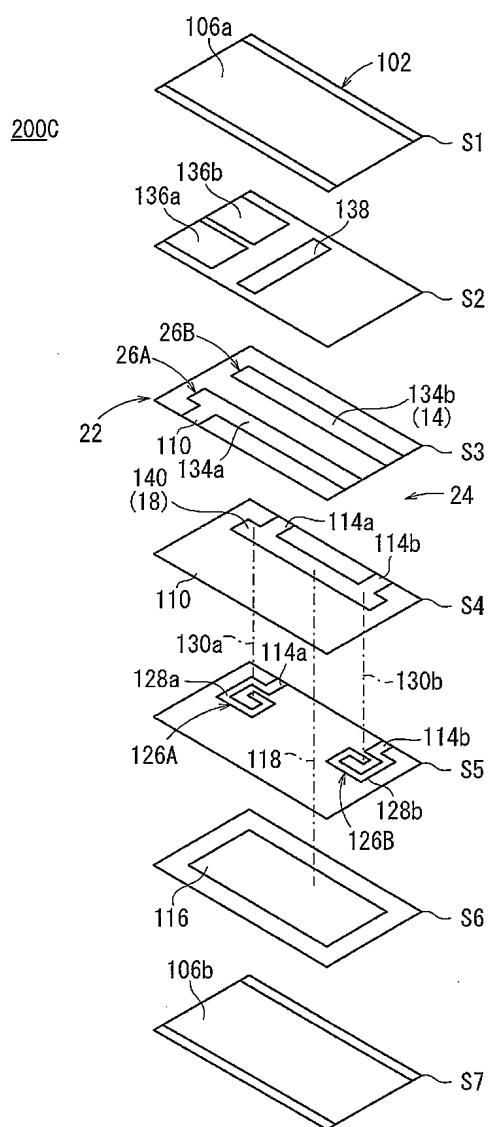
도면16



도면17



도면18



도면19

