

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-68630

(P2010-68630A)

(43) 公開日 平成22年3月25日(2010.3.25)

(51) Int.Cl. F I テーマコード (参考)
H02M 7/48 (2007.01) H02M 7/48 R 5H007
H02M 7/48 F

審査請求 未請求 請求項の数 5 O L (全 13 頁)

(21) 出願番号 特願2008-232838 (P2008-232838) (22) 出願日 平成20年9月11日 (2008.9.11)	(71) 出願人 000000262 株式会社ダイヘン 大阪府大阪市淀川区田川2丁目1番11号 (74) 代理人 100086380 弁理士 吉田 稔 (74) 代理人 100103078 弁理士 田中 達也 (74) 代理人 100115369 弁理士 仙波 司 (74) 代理人 100117178 弁理士 古澤 寛 (74) 代理人 100130650 弁理士 鈴木 泰光 (74) 代理人 100135389 弁理士 白井 尚
---	---

最終頁に続く

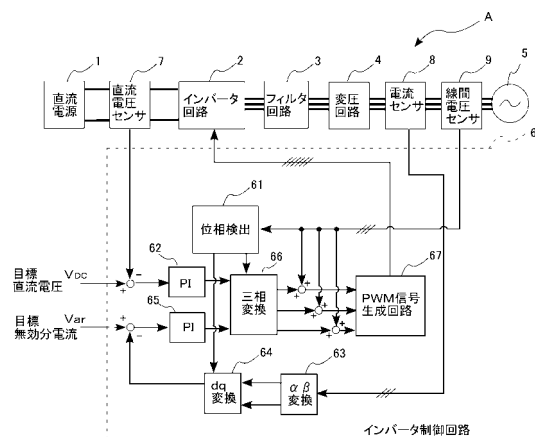
(54) 【発明の名称】 インバータ制御回路、このインバータ制御回路を備えた系統連系インバータシステム、このインバータ制御回路を実現するためのプログラム、及びこのプログラムを記録した記録媒体

(57) 【要約】

【課題】絶対値が最大であるパルス幅値が正の値であるか否かにかかわらず、また、他のパルス幅値の大きさに関係なく、各相電圧波形を決定しPWM信号を生成することができるインバータ制御回路を提供する。

【解決手段】三相インバータ回路が有する各相のスイッチング手段をPWM信号で制御するインバータ制御回路において、各サンプリング期間の三相インバータ回路が出力する各相の線間電圧波形をそれぞれ生成するための、絶対値がパルス幅を表し正負がパルス波形の極性を表す3つのパルス幅値を算出する算出手段67と、算出手段67により算出された3つのパルス幅値のうち絶対値が最大であるパルス幅値が0より大きいか否かを判別する判別手段67と、判別手段67による判別結果により異なる規則で当該サンプリング期間の各相の波形を決定し、PWM信号を生成するPWM信号生成手段67とを備えた。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

三相インバータ回路が有する各相のスイッチング手段を P W M 信号で制御するインバータ制御回路であって、

各サンプリング期間の前記三相インバータ回路が出力する各相の線間電圧波形をそれぞれ生成するための、絶対値がパルス幅を表し正負がパルス波形の極性を表す 3 つのパルス幅値を算出する算出手段と、

前記算出手段により算出された 3 つのパルス幅値のうち絶対値が最大であるパルス幅値が 0 より大きいかな否かを判別する判別手段と、

絶対値が最大であるパルス幅値が 0 より大きい場合は予め設定された第 1 の規則で当該サンプリング期間の各相の波形を決定し、絶対値が最大であるパルス幅値が 0 より小さい場合は予め設定された前記第 1 の規則とは異なる規則で当該サンプリング期間の各相の波形を決定して前記 P W M 信号を生成する P W M 信号生成手段と、

を備えていることを特徴とするインバータ制御回路。

【請求項 2】

前記 P W M 信号生成手段は、

絶対値が最大であるパルス幅値が 0 より大きい場合、

前記パルス幅値の絶対値が最大である第 1 の相の波形を、当該第 1 の相のパルス幅値の期間のオン状態が中央に配置されたパルス波形とし、

前記第 1 の相の次の第 2 の相の波形を、全区間がオフ状態の波形とし、

前記第 2 の相の次の第 3 の相の波形を、前記第 2 の相のパルス幅値の絶対値の期間のオン状態が中央に配置されたパルス波形とし、

絶対値が最大であるパルス幅値が 0 より小さい場合、

前記第 1 の相の波形を、全区間がオフ状態の波形とし、

前記第 2 の相の波形を、前記第 1 の相のパルス幅値の絶対値の期間のオン状態が中央に配置されたパルス波形とし、

前記第 3 の相の波形を、当該第 3 の相のパルス幅値の期間のオン状態が中央に配置されたパルス波形とする、

請求項 1 に記載のインバータ制御回路。

【請求項 3】

請求項 1 または 2 に記載のインバータ制御回路を備えている系統連系インバータシステム。

【請求項 4】

コンピュータを、

三相インバータ回路が有する各相のスイッチング手段を P W M 信号で制御するインバータ制御回路として機能させるためのプログラムであって、

前記コンピュータを、

各サンプリング期間の前記三相インバータ回路が出力する各相の線間電圧波形をそれぞれ生成するための、絶対値がパルス幅を表し正負がパルス波形の極性を表す 3 つのパルス幅値を算出する算出手段と、

前記算出手段により算出された 3 つのパルス幅値のうち絶対値が最大であるパルス幅値が 0 より大きいかな否かを判別する判別手段と、

絶対値が最大であるパルス幅値が 0 より大きい場合は予め設定された第 1 の規則で当該サンプリング期間の各相の波形を決定し、絶対値が最大であるパルス幅値が 0 より小さい場合は予め設定された前記第 1 の規則とは異なる規則で当該サンプリング期間の各相の波形を決定して前記 P W M 信号を生成する P W M 信号生成手段と、

して機能させるためのプログラム。

【請求項 5】

請求項 4 に記載のプログラムを記録したコンピュータ読み取り可能な記録媒体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、三相インバータ回路をPWM信号で制御するインバータ制御回路、このインバータ制御回路を備えた系統連系インバータシステム、このインバータ制御回路を実現するためのプログラム、及びこのプログラムを記録した記録媒体に関する。

【背景技術】

【0002】

従来、太陽電池などによって生成される直流電力を交流電力に変換して三相電力系統に供給する系統連系三相インバータシステムが開発されている。系統連系三相インバータシステムにおいては、三相インバータ回路が、それぞれ入力されるPWM信号に基づいて、U相、V相、W相に出力する相電圧を制御している。また、PWMホールド法により算出されたパルス幅値（絶対値がパルス幅を表し、正負がパルス波形の極性を表す値）を用いて、インバータ回路に入力されるPWM信号を生成する方法も開発されている。

【0003】

しかしながら、PWMホールド法により算出できるのは、三相の各線間電圧波形を生成するためのパルス幅値である。したがって、PWM信号を生成するための各相電圧波形を、各線間電圧波形を生成するためのパルス幅値から決定する必要がある。

【0004】

例えば、非特許文献1には、PWMホールド法により算出されたパルス幅値を用いて、各相電圧波形を決定する規則が記載されている。

【0005】

図5は、当該規則を説明するための、三相インバータ回路が出力する線間電圧波形と相電圧波形との関係を示した図である。同図(a)は、あるサンプリング期間($kT \sim (k+1)T$)におけるU相のV相に対する線間電圧 V_{uv} 、V相のW相に対する線間電圧 V_{vw} 、W相のU相に対する線間電圧 V_{wu} の波形を示している。この例では、線間電圧 V_{uv} に対するパルス幅値として算出されたU相のパルス幅値 $\Delta T_{uv}(k)$ 、線間電圧 V_{vw} に対するパルス幅値として算出されたV相のパルス幅値 $\Delta T_{vw}(k)$ 、線間電圧 V_{wu} に対するパルス幅値として算出されたW相のパルス幅値 $\Delta T_{wu}(k)$ が、 $|\Delta T_{uv}(k)| > |\Delta T_{wu}(k)| > |\Delta T_{vw}(k)|$ 、 $\Delta T_{uv}(k) > 0$ 、 $\Delta T_{vw}(k)$ 、 $\Delta T_{wu}(k) < 0$ の関係にある。また、線間電圧の合計($V_{uv} + V_{vw} + V_{wu}$)は、常にゼロとなっている。

【0006】

この場合、パルス幅値の絶対値が最大である線間電圧 V_{uv} の波形は、算出されたパルス幅値の絶対値 $|\Delta T_{uv}(k)|$ の期間のオン状態が中央に配置されたパルス波形となっている。なお、オン状態の電圧がE、オフ状態の電圧がゼロとされている。また、パルス幅値の絶対値が最小である線間電圧 V_{vw} の波形は、算出されたパルス幅値の絶対値 $|\Delta T_{vw}(k)|$ の期間の負の極性のオン状態が中央に配置されたパルス波形となっている。なお、負の極性のオン状態の電圧は $-E$ とされている。また、その他の線間電圧 V_{wu} の波形は、算出されたパルス幅値の絶対値 $|\Delta T_{wu}(k)|$ の $1/2$ の期間の負の極性のオン状態が線間電圧 V_{vw} のパルス波形のオン状態の両端の外側に相当する位置にそれぞれ配置されたパルス波形となっている。

【0007】

同図(b)は、同図(a)に示す各線間電圧波形から変換された、当該サンプリング期間のU相の相電圧 V_u 、V相の相電圧 V_v 、W相の相電圧 V_w の波形を示している。

【0008】

この例では、線間電圧 V_{uv} のパルス幅値の絶対値が最大なので、相電圧 V_u の波形が当該パルス幅値の絶対値 $|\Delta T_{uv}(k)|$ の期間のオン状態が中央に配置されたパルス波形となっている。なお、オン状態の電圧は $(1/2)E$ 、オフ状態の電圧は $-(1/2)E$ となっている。また、線間電圧 V_{vw} のパルス幅値の絶対値が最小なので、相電圧 V_v の波形が全区間オフ状態の波形となっている。なお、オフ状態の電圧は $-(1/2)E$ となっている。また、その他の相電圧 V_w の波形が、絶対値が最小であるパルス幅値の絶対値 $|\Delta$

10

20

30

40

50

$T_{vw}(k)$ | の期間のオン状態が中央に配置されたパルス波形となっている。なお、オン状態の電圧は $(1/2)E$ 、オフ状態の電圧は $-(1/2)E$ となっている。なお、これらの変換された各相電圧波形に基づいて、各線間電圧波形を容易に確認することができる。

【0009】

非特許文献1に記載の規則により決定された同図(b)の波形に基づいて、三相インバータ回路のスイッチング素子がオン/オフされることで、三相インバータ回路は同図(a)の線間電圧波形を出力する。

【0010】

【非特許文献1】河村篤男、「現代パワーエレクトロニクス」、数理工学社、2005年4月25日、第129ページ～第132ページ

10

【発明の開示】

【発明が解決しようとする課題】

【0011】

しかしながら、非特許文献1に記載された規則は、算出されたパルス幅値のうち絶対値が最大のものが正の値である場合、すなわち、当該パルス幅値から生成される線間電圧波形の極性が正の場合にしか使用できず、絶対値が最大であるパルス幅値が負の値である場合については考えられていなかった。また、非特許文献1に記載された規則は、絶対値が最大であるパルス幅値が正の値の場合でも、当該パルス幅値が算出された相の次の相のパルス幅値の絶対値が最小である場合しか使用できなかった。

【0012】

20

例えば、図5(a)において $|\Delta T_{wu}(k)| < |\Delta T_{vw}(k)|$ とした場合、各線間電圧波形は、同図(c)となる。このとき、各相電圧波形は同図(d)となる。同図(d)の各相電圧波形に基づいて各線間電圧波形を求めると、同図(c)の線間電圧波形に一致しない。例えば、 $V_{wu} = V_w - V_u$ より、同図(d)の V_w の波形から V_u の波形の引き算を行うと、 V_u が $E/2$ の期間では V_{wu} は $-E/2 - E/2 = -E$ となり、同図(c)の V_{wu} の波形とは一致しない。

【0013】

本発明は上記した事情のもとで考え出されたものであって、絶対値が最大であるパルス幅値が正の値であるか否かにかかわらず、また、他のパルス幅値の大きさに関係なく、各相電圧波形を決定しPWM信号を生成することができるインバータ制御回路を提供することをその目的としている。

30

【課題を解決するための手段】

【0014】

上記課題を解決するため、本発明では、次の技術的手段を講じている。

【0015】

本発明の第1の側面によって提供されるインバータ制御回路は、三相インバータ回路が有する各相のスイッチング手段をPWM信号で制御するインバータ制御回路であって、各サンプリング期間の前記三相インバータ回路が出力する各相の線間電圧波形をそれぞれ生成するための、絶対値がパルス幅を表し正負がパルス波形の極性を表す3つのパルス幅値を算出する算出手段と、前記算出手段により算出された3つのパルス幅値のうち絶対値が最大であるパルス幅値が0より大きい場合を判別する判別手段と、絶対値が最大であるパルス幅値が0より大きい場合は予め設定された第1の規則で当該サンプリング期間の各相の波形を決定し、絶対値が最大であるパルス幅値が0より小さい場合は予め設定された前記第1の規則とは異なる規則で当該サンプリング期間の各相の波形を決定して前記PWM信号を生成するPWM信号生成手段と、を備えている。

40

【0016】

この構成によると、算出手段により算出された3つのパルス幅値のうち絶対値が最大であるパルス幅値が0より大きい場合を分けて、異なる規則で当該サンプリング期間の波形を決定してPWM信号が生成される。したがって、絶対値が最大であるパルス幅値がゼロ以下の値の場合でも適切にPWM信号を生成することができる。

50

【 0 0 1 7 】

本発明の好ましい実施の形態においては、前記 P W M 信号生成手段は、絶対値が最大であるパルス幅値が 0 より大きい場合、前記パルス幅値の絶対値が最大である第 1 の相の波形を、当該第 1 の相のパルス幅値の期間のオン状態が中央に配置されたパルス波形とし、前記第 1 の相の次の第 2 の相の波形を、全区間がオフ状態の波形とし、前記第 2 の相の次の第 3 の相の波形を、前記第 2 の相のパルス幅値の絶対値の期間のオン状態が中央に配置されたパルス波形とし、絶対値が最大であるパルス幅値が 0 より小さい場合、前記第 1 の相の波形を、全区間がオフ状態の波形とし、前記第 2 の相の波形を、前記第 1 の相のパルス幅値の絶対値の期間のオン状態が中央に配置されたパルス波形とし、前記第 3 の相の波形を、当該第 3 の相のパルス幅値の期間のオン状態が中央に配置されたパルス波形とする。

10

【 0 0 1 8 】

この構成によると、各相の波形を適切に決定し P W M 信号を生成することができる。また、決定された各相の波形は常にオフ状態で開始される。したがって、P W M 信号の各サンプリング期間の開始時をオフ状態とすることができるので、サンプリング期間の開始時の後に各相の波形を決定する処理を行うことができる。また、決定された各相の波形は常にオフ状態で終了される。したがって、サンプリング期間の境目でスイッチングが起きないので、スイッチングロスを抑制することができる。

【 0 0 1 9 】

本発明の第 2 の側面によって提供される系統連系インバータシステムは、本発明の第 1 の側面によって提供されるインバータ制御回路を備えている。

20

【 0 0 2 0 】

本発明の第 3 の側面によって提供されるプログラムは、コンピュータを、三相インバータ回路が有する各相のスイッチング手段を P W M 信号で制御するインバータ制御回路として機能させるためのプログラムであって、前記コンピュータを、各サンプリング期間の前記三相インバータ回路が出力する各相の線間電圧波形をそれぞれ生成するための、絶対値がパルス幅を表し正負がパルス波形の極性を表す 3 つのパルス幅値を算出する算出手段と、前記算出手段により算出された 3 つのパルス幅値のうち絶対値が最大であるパルス幅値が 0 より大きい場合を判別する判別手段と、絶対値が最大であるパルス幅値が 0 より大きい場合は予め設定された第 1 の規則で当該サンプリング期間の各相の波形を決定し、絶対値が最大であるパルス幅値が 0 より小さい場合は予め設定された前記第 1 の規則とは異なる規則で当該サンプリング期間の各相の波形を決定して前記 P W M 信号を生成する P W M 信号生成手段と、して機能させる。

30

【 0 0 2 1 】

本発明の第 4 の側面によって提供される記録媒体は、本発明の第 3 の側面によって提供されるプログラムを記録したコンピュータ読み取り可能な記録媒体であることを特徴とする。

【 0 0 2 2 】

本発明のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなる。

40

【 発明を実施するための最良の形態 】

【 0 0 2 3 】

以下、本発明の好ましい実施の形態を、図面を参照して具体的に説明する。

【 0 0 2 4 】

図 1 は、本発明に係るインバータ制御回路を備えた系統連系インバータシステムの一例を説明するためのブロック図である。

【 0 0 2 5 】

系統連系インバータシステム A は、直流電源 1、インバータ回路 2、フィルタ回路 3、変圧回路 4、商用電力系統 5、インバータ制御回路 6、直流電圧センサ 7、電流センサ 8、線間電圧センサ 9 を備えている。直流電源 1 は、インバータ回路 2 と接続している。イ

50

ンバータ回路 2 は三相インバータであり、インバータ回路 2、フィルタ回路 3、変圧回路 4、及び、商用電力系統 5 は、この順で、U 相、V 相、W 相の出力電圧の出力ラインにより、直列に接続されている。インバータ回路 2 にはインバータ制御回路 6 が接続されている。系統連系インバータシステム A は、直流電源 1 により生成された直流電力を、インバータ回路 2 で交流電力に変換し、商用電力系統 5 に供給するものである。

【0026】

直流電源 1 は、直流電力を生成するものであり、太陽光エネルギーを電気エネルギーに変換する太陽電池を備えている。

【0027】

インバータ回路 2 は、三相インバータであり、図示しない 3 組 6 個のスイッチング素子を備えた PWM 制御型インバータ回路である。インバータ回路 2 は、インバータ制御回路 6 から入力される PWM 信号に基づいて各スイッチング素子をオンオフ動作させることで、直流電源 1 から入力される直流電力を交流電力に変換する。

10

【0028】

フィルタ回路 3 は、リアクトルとキャパシタとを備えたローパスフィルタである。フィルタ回路 3 は、インバータ回路 2 から出力される交流電圧に含まれるスイッチングノイズを除去する。変圧回路 4 は、フィルタ回路 3 から出力される交流電圧を系統電圧とほぼ同一のレベルに昇圧または降圧する。

【0029】

直流電圧センサ 7 は、直流電源 1 から出力される直流電圧を検出するものである。検出された直流電圧信号は、インバータ制御回路 6 に入力される。電流センサ 8 は、変圧回路 4 から出力される各相の電流を検出するものである。検出された電流信号は、インバータ制御回路 6 に入力される。線間電圧センサ 9 は、商用電力系統 5 の各相の線間電圧を検出するものである。検出された線間電圧信号は、インバータ制御回路 6 に入力される。

20

【0030】

インバータ制御回路 6 は、インバータ回路 2 のスイッチング素子のオンオフ動作を制御する PWM 信号を生成するものである。インバータ制御回路 6 は、直流電圧センサ 7 から直流電圧信号を、電流センサ 8 から電流信号を、線間電圧センサ 9 から線間電圧信号を入力され、インバータ回路 2 に PWM 信号を出力する。インバータ制御回路 6 は、位相検出回路 6 1、PI 制御回路 6 2、 $\alpha\beta$ 変換回路 6 3、 dq 変換回路 6 4、PI 制御回路 6 5、三相変換回路 6 6、および PWM 信号生成回路 6 7 を備えている。

30

【0031】

位相検出回路 6 1 は、線間電圧センサ 9 から入力される線間電圧信号から系統電圧の位相を検出し、 dq 変換回路 6 4 および三相変換回路 6 6 に出力する。PI 制御回路 6 2 は、PI 制御を行ない、直流電圧センサ 7 から入力される直流電圧信号と目標直流電圧との差分の補正値を出力する。 $\alpha\beta$ 変換回路 6 3 は、電流センサ 8 から入力される三相の電流信号を、二相の電流信号に変換して出力する。 dq 変換回路 6 4 は、 $\alpha\beta$ 変換回路 6 3 から二相の電流信号を入力され、位相検出回路 6 1 から系統電圧の位相を入力される。 dq 変換回路 6 4 は、二相の電流信号を系統電圧の位相に対する位相差成分と同相成分とに変換して出力する。 $\alpha\beta$ 変換および dq 変換も周知であるので、その詳細説明については省略する。

40

【0032】

PI 制御回路 6 5 は、PI 制御を行ない、 dq 変換回路 6 4 から出力される位相差成分である無効分電流信号と目標無効分電流との差分の補正値を出力する。三相変換回路 6 6 は、PI 制御回路 6 2 が出力する補正値を同相成分として入力され、PI 制御回路 6 5 が出力する補正値を位相差成分として入力され、位相検出回路 6 1 から系統電圧の位相を入力される。三相変換回路 6 6 は、これらの入力に対して逆 dq 変換および逆 $\alpha\beta$ 変換を行い、各相の補正値を出力する。

【0033】

PWM 信号生成回路 6 7 は、線間電圧センサ 9 が検出した各相の線間電圧に三相変換回

50

路 6 6 から出力された各相の補正值が加算された補正後の各線間電圧を入力される。P W M 信号生成回路 6 7 は、補正後の各線間電圧に基づいて、P W M ホールド法により各相の線間電圧波形を生成するためのパルス幅値を算出する。P W M ホールド法は周知であるので、その説明は省略する。P W M 信号生成回路 6 7 は、算出されたパルス幅値から U 相、V 相、W 相の各相電圧波形を決定し、P W M 信号を生成してインバータ回路 2 に出力する。インバータ回路 2 の U 相、V 相、W 相のスイッチング素子は、それぞれ U 相、V 相、W 相の P W M 信号に基づいてオンオフ動作する。なお、P W M 信号生成回路 6 7 は、U 相、V 相、W 相のパルス信号を反転したパルス信号も生成し、逆相の P W M 信号としてインバータ回路 2 に出力する。インバータ回路 2 の U 相、V 相、W 相の各スイッチング素子に直列接続されているスイッチング素子は、それぞれ逆相の P W M 信号に基づいて、U 相、V 相、W 相の各スイッチング素子とは反対にオンオフ動作する。

10

【 0 0 3 4 】

本発明は、P W M 信号生成回路 6 7 で算出された 3 つのパルス幅値のうち絶対値が最大のものが正の値であるか否かにより、各相電圧波形を決定する規則が異なる点に特徴がある。以下、図 2 ないし図 4 を参照して、各相電圧波形を決定する規則について説明する。

【 0 0 3 5 】

図 2 は、絶対値が最大であるパルス幅値が正の値の場合における、線間電圧波形と相電圧波形との関係を示した図である。同図 (a) は、あるサンプリング期間 ($k T \sim (k + 1) T$) における各線間電圧波形を示している。この例では、U 相、V 相、W 相のパルス幅値として、それぞれ $\Delta T_{uv}(k)$ 、 $\Delta T_{vw}(k)$ 、 $\Delta T_{wu}(k)$ が算出され、 $|\Delta T_{uv}(k)| > |\Delta T_{vw}(k)| > |\Delta T_{wu}(k)|$ 、 $\Delta T_{uv}(k) > 0$ 、 $\Delta T_{vw}(k)$ 、 $\Delta T_{wu}(k) < 0$ の関係がある。また、各線間電圧の合計は、常にゼロとなっている必要がある。

20

【 0 0 3 6 】

同図 (a) においては、上から順に、U 相の V 相に対する線間電圧 V_{uv} 、V 相の W 相に対する線間電圧 V_{vw} 、W 相の U 相に対する線間電圧 V_{wu} の波形を示している。パルス幅値の絶対値が最大である U 相の線間電圧 V_{uv} の波形は、算出されたパルス幅値の絶対値 $|\Delta T_{uv}(k)|$ の期間のオン状態が中央に配置されたパルス波形とされている。なお、オン状態の電圧が E、オフ状態の電圧がゼロとされている。また、U 相の次の相である V 相の線間電圧 V_{vw} の波形は、算出されたパルス幅値の絶対値 $|\Delta T_{vw}(k)|$ の期間の負の極性のオン状態が中央に配置されたパルス波形とされている。なお、負の極性のオン状態の電圧は - E とされている。また、V 相の次の相である W 相の線間電圧 V_{wu} の波形は、算出されたパルス幅値の絶対値 $|\Delta T_{wu}(k)|$ の 1 / 2 の期間の負の極性のオン状態が線間電圧 V_{vw} のパルス波形のオン状態の両端の外側に相当する位置にそれぞれ配置されたパルス波形とされている。この場合、各線間電圧の合計 ($= V_{uv} + V_{vw} + V_{wu}$) は、常にゼロとなっている。

30

【 0 0 3 7 】

同図 (b) は、同図 (a) に示す各線間電圧波形から変換された、当該サンプリング期間の各相電圧波形を示している。

【 0 0 3 8 】

同図 (b) においては、上から順に、U 相の相電圧 V_u 、V 相の相電圧 V_v 、W 相の相電圧 V_w の波形を示している。U 相のパルス幅値 $\Delta T_{uv}(k)$ の絶対値が最大なので、相電圧 V_u の波形は、当該パルス幅値の絶対値 $|\Delta T_{uv}(k)|$ の期間のオン状態が中央に配置されたパルス波形とされている。なお、オン状態の電圧は (1 / 2) E、オフ状態の電圧は - (1 / 2) E となっている。また、U 相の次の V 相の相電圧 V_v の波形は、全区間がオフ状態の波形とされている。なお、オフ状態の電圧は - (1 / 2) E となっている。また、V 相の次の W 相の相電圧 V_w の波形は、前の V 相のパルス幅値の絶対値 $|\Delta T_{vw}(k)|$ の期間のオン状態が中央に配置されたパルス波形とされている。なお、オン状態の電圧は (1 / 2) E、オフ状態の電圧は - (1 / 2) E となっている。

40

【 0 0 3 9 】

これらの変換された各相電圧波形に基づいて、各線間電圧波形を容易に確認することが

50

できる。例えば、 $V_{uv} = V_u - V_v$ より、図2 (b) の V_u の波形から V_v の波形の引き算を行うと、 V_u が $E/2$ の期間では V_{uv} は $E/2 - (-E/2) = E$ となり、 V_u が $-E/2$ の期間では V_{uv} は $-E/2 - (-E/2) = 0$ となり、同図 (a) の V_{uv} の波形と一致する。また、 $V_{vw} = V_v - V_w$ より、図2 (b) の V_v の波形から V_w の波形の引き算を行うと、 V_w が $E/2$ の期間では V_{vw} は $-E/2 - (+E/2) = -E$ となり、 V_w が $-E/2$ の期間では V_{vw} は $-E/2 - (-E/2) = 0$ となり、同図 (a) の V_{vw} の波形と一致する。また、 $V_{wu} = V_w - V_u$ より、図2 (b) の V_w の波形から V_u の波形の引き算を行うと、 V_w が $E/2$ の期間では V_{wu} は $E/2 - (+E/2) = 0$ となり、 V_u が $-E/2$ の期間では V_{wu} は $-E/2 - (-E/2) = 0$ となり、 V_w が $-E/2$ で V_u が $E/2$ の期間では V_{wu} は $-E/2 - (+E/2) = -E$ となり、同図 (a) の V_{wu} の波形と一致する。

10

【0040】

図3は、絶対値が最大であるパルス幅値が負の値の場合における、線間電圧波形と相電圧波形との関係を示した図である。同図 (a) は、図2と同じサンプリング期間 ($kT \sim (k+1)T$) における線間電圧 V_{uv} 、 V_{vw} 、 V_{wu} の波形を示している。この例では、パルス幅値 $\Delta T_{uv}(k)$ 、 $\Delta T_{vw}(k)$ 、 $\Delta T_{wu}(k)$ が、 $|\Delta T_{uv}(k)| > |\Delta T_{wu}(k)| > |\Delta T_{vw}(k)|$ 、 $\Delta T_{uv}(k) < 0$ 、 $\Delta T_{vw}(k)$ 、 $\Delta T_{wu}(k) > 0$ の関係にある。また、線間電圧の合計 ($= V_{uv} + V_{vw} + V_{wu}$) は、常にゼロとなっている必要がある。

【0041】

この場合、パルス幅値の絶対値が最大であるU相の線間電圧 V_{uv} の波形は、算出されたパルス幅値の絶対値 $|\Delta T_{uv}(k)|$ の期間の負の極性のオン状態が中央に配置されたパルス波形とされている。なお、オン状態の電圧が $-E$ 、オフ状態の電圧がゼロとされている。また、U相の次の相であるV相の線間電圧 V_{vw} の波形は、算出されたパルス幅値の絶対値 $|\Delta T_{vw}(k)|$ の $1/2$ の期間のオン状態が線間電圧 V_{uv} のパルス波形のオン状態の両端の内側に相当する位置にそれぞれ配置されたパルス波形とされている。なお、オン状態の電圧は E とされている。また、V相の次の相であるW相の線間電圧 V_{wu} の波形は、算出されたパルス幅値の絶対値 $|\Delta T_{wu}(k)|$ の期間のオン状態が中央に配置されたパルス波形とされている。この場合、各線間電圧の合計 ($= V_{uv} + V_{vw} + V_{wu}$) は、常にゼロとなっている。

20

【0042】

同図 (b) は、同図 (a) に示す各線間電圧波形から変換された、当該サンプリング期間の各相電圧 V_u 、 V_v 、 V_w の波形を示している。

30

【0043】

この例では、U相のパルス幅値 $\Delta T_{uv}(k)$ の絶対値が最大なので、相電圧 V_u の波形は、全区間がオフ状態の波形とされている。なお、オフ状態の電圧は $-(1/2)E$ となっている。また、U相の次のV相の相電圧 V_v の波形は、絶対値が最大であるパルス幅値の絶対値 $|\Delta T_{uv}(k)|$ の期間のオン状態が中央に配置されたパルス波形とされている。なお、オン状態の電圧は $(1/2)E$ 、オフ状態の電圧は $-(1/2)E$ となっている。また、V相の次のW相の相電圧 V_w の波形は、当該W相のパルス幅値の絶対値 $|\Delta T_{wu}(k)|$ の期間のオン状態が中央に配置されたパルス波形とされている。なお、オン状態の電圧は $(1/2)E$ 、オフ状態の電圧は $-(1/2)E$ となっている。

40

【0044】

絶対値が最大であるパルス幅値が負の値の場合でも、これらの変換された各相電圧波形に基づいて、各線間電圧波形を容易に確認することができる。例えば、図3 (b) の V_u の波形から V_v の波形の引き算を行うと、 V_v が $E/2$ の期間では V_{uv} は $-E/2 - (+E/2) = -E$ となり、 V_v が $-E/2$ の期間では V_{uv} は $-E/2 - (-E/2) = 0$ となり、同図 (a) の V_{uv} の波形と一致する。また、図3 (b) の V_v の波形から V_w の波形の引き算を行うと、 V_w が $E/2$ の期間では V_{vw} は $E/2 - (+E/2) = 0$ となり、 V_v が $-E/2$ の期間では V_{vw} は $-E/2 - (-E/2) = 0$ となり、 V_v が $E/2$ で V_w が $-E/2$ の期間では V_{vw} は $E/2 - (-E/2) = E$ となり、同図 (a) の V_{vw} の波形と一致する。また、図3 (b) の V_w の波形から V_u の波形の引き算を行うと、 V_w が $E/2$ の期

50

間では V_{wu} は $E / 2 - (- E / 2) = E$ となり、 V_w が $- E / 2$ の期間では V_{wu} は $- E / 2 - (- E / 2) = 0$ となり、同図 (a) の V_{wu} の波形と一致する。

【 0 0 4 5 】

図 4 は、P W M 信号生成回路 6 7 で行われる、各相電圧波形を決定する処理手順を示すフローチャートである。P W M 信号生成回路 6 7 は、各サンプリング期間の開始時 $k T$ にパルス幅値を算出する。当該処理は、P W M 信号生成回路 6 7 が各相のパルス幅値を算出したときに開始される。

【 0 0 4 6 】

まず、算出された 3 つのパルス幅値のうち、絶対値が最大のものを $\Delta T_{\max}$ とする (S 1)。また、 $\Delta T_{\max}$ が算出された相を第 1 の相とし、第 1 の相の次の相を第 2 の相とし、第 2 の相の次の相を第 3 の相とする。図 2 および図 3 の例では、 $\Delta T_{\max} = \Delta T_{uv} (k)$ となり、U 相、V 相、W 相がそれぞれ第 1 の相、第 2 の相、第 3 の相となる。次に、 $\Delta T_{\max}$ が正の値であるか否かが判別される (S 2)。なお、すべてのパルス幅値がゼロの場合は起こりえないので、 $\Delta T_{\max} = 0$ の場合は考慮しない。

【 0 0 4 7 】

$\Delta T_{\max}$ が正の値の場合 (S 2 : Y E S)、第 1 の相の相電圧波形が $|\Delta T_{\max}|$ の期間のオン状態が中央に配置されたパルス波形とされ (S 3)、第 2 の相の相電圧波形が全区間オフ状態の波形とされ (S 4)、第 3 の相の相電圧波形が第 2 の相のパルス幅値の絶対値の期間のオン状態が中央に配置されたパルス波形とされ (S 5)、処理が終了される。

【 0 0 4 8 】

図 2 の例では、 $\Delta T_{uv} (k) > 0$ なので、U 相の相電圧波形が $|\Delta T_{uv} (k)|$ の期間のオン状態が中央に配置されたパルス波形とされ、V 相の相電圧波形が全区間オフ状態の波形とされ、W 相の相電圧波形が $|\Delta T_{vw} (k)|$ の期間のオン状態が中央に配置されたパルス波形とされている。

【 0 0 4 9 】

$\Delta T_{\max}$ が負の値の場合 (S 2 : N O)、第 1 の相の相電圧波形が全区間オフ状態の波形とされ (S 6)、第 2 の相の相電圧波形が $\Delta T_{\max}$ の絶対値の期間のオン状態が中央に配置されたパルス波形とされ (S 7)、第 3 の相の相電圧波形が第 3 の相のパルス幅値の絶対値の期間のオン状態が中央に配置されたパルス波形とされ (S 8)、処理が終了される。

【 0 0 5 0 】

図 3 の例では、 $\Delta T_{uv} (k) < 0$ なので、U 相の相電圧波形が全区間オフ状態の波形とされ、V 相の相電圧波形が $|\Delta T_{uv} (k)|$ の期間のオン状態が中央に配置されたパルス波形とされ、W 相の相電圧波形が $|\Delta T_{wu} (k)|$ の期間のオン状態が中央に配置されたパルス波形とされている。

【 0 0 5 1 】

P W M 信号生成回路 6 7 は、決定された各相電圧波形のオフ状態をローレベル電圧とし、オン状態をハイレベル電圧とした P W M 信号をインバータ回路 2 に出力する。実際には、各サンプリング期間の開始時 $k T$ からローレベル電圧が P W M 信号として出力されており、ハイレベル電圧に切り替わるまでに上記の相電圧波形を決定する処理 (以下、「相電圧波形決定処理」という。) が行われ、決定された各相電圧波形に応じたタイミングでハイレベル電圧に切り替えられる。

【 0 0 5 2 】

なお、各サンプリング期間の開始時 $k T$ の前に、パルス幅値が算出され、相電圧波形決定処理が行われるようにしてもよい。この場合は、決定された各相電圧波形に応じて P W M 信号を出力する。

【 0 0 5 3 】

次に、インバータ制御回路 6 の作用について説明する。

【 0 0 5 4 】

本実施形態においては、算出されたパルス幅値のうち絶対値が最大のものが正の値であ

10

20

30

40

50

るか負の値であるかにより場合を分けて、それぞれ適切な規則で各相電圧波形を決定し P W M 信号を生成する。したがって、絶対値が最大であるパルス幅値が負の値の場合でも適切に各相電圧波形を決定することができる。また、本実施形態によると、図 4 に示すフローチャートの処理手順により各相電圧波形を適切に決定することができる。

【 0 0 5 5 】

さらに、本実施形態において、決定された相電圧波形は常にローレベルで開始される。したがって、サンプリング期間の開始時 $k T$ に相電圧波形が決定していなくてもよく、サンプリング期間の開始時 $k T$ の線間電圧信号に基づいて各パルス幅値を算出し相電圧波形を決定することができる。これによって、より精度のよい P W M 信号を生成することができる。また、決定された相電圧波形は常にローレベルで終了される。したがって、サンプリング期間の境目でスイッチングが起きないので、スイッチングロスを抑制することができる。

10

【 0 0 5 6 】

なお、上記実施形態のインバータ制御回路 6 のうち、P W M 信号生成回路 6 7 以外の構成は、上記に限定されない。例えば、各相の補正値を線間電圧に加算して P W M 信号生成装置に入力するのではなく、同相成分の補正値および位相差成分の補正値を $\alpha \beta$ 変換および $d q$ 変換した線間電圧の同相成分および位相差成分に加算し、これを三相変換回路 6 6 で各線間電圧に変換して P W M 信号生成装置に入力するようにしてもよい。

【 0 0 5 7 】

また、相電圧波形を決定する処理手順は、図 4 に示すフローチャートに限定されない。絶対値が最大であるパルス幅値が正の値か負の値かで場合を分けて、波形を決定する規則を変更するものであればよい。

20

【 0 0 5 8 】

なお、上記実施形態では、系統連系インバータシステムに本発明のインバータ制御回路を用いた場合について説明したが、これに限られない。従来のインバータ制御回路に上述した方法で P W M 信号を生成するプログラムをコンピュータ読み取り可能に記録した R O M などの記録媒体からコンピュータに読み込んで、そのプログラムを実行させることにより、本発明のインバータ制御回路を実現してもよい。

【 0 0 5 9 】

本発明に係るインバータ制御回路は、上述した実施形態に限定されるものではない。本発明に係るインバータ制御回路の各部の具体的な構成は、種々に設計変更自在である。

30

【 図面の簡単な説明 】

【 0 0 6 0 】

【 図 1 】 本発明に係るインバータ制御回路を備えた系統連系インバータシステムの一例を説明するためのブロック図である。

【 図 2 】 絶対値が最大であるパルス幅値が正の値の場合における、線間電圧波形と相電圧波形との関係を示した図である。

【 図 3 】 絶対値が最大であるパルス幅値が負の値の場合における、線間電圧波形と相電圧波形との関係を示した図である。

【 図 4 】 各相電圧波形を決定する処理手順を示すフローチャートである。

40

【 図 5 】 従来の各相電圧波形を決定する規則を説明するための、線間電圧波形と相電圧波形との関係を示した図である。

【 符号の説明 】

【 0 0 6 1 】

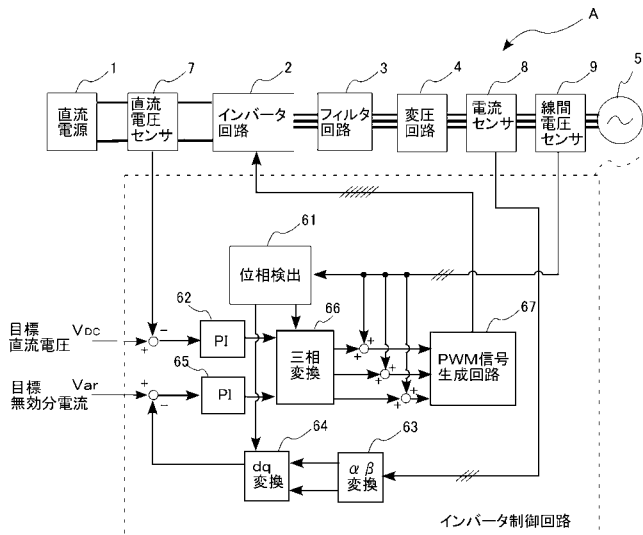
- A 系統連系インバータシステム
- 1 直流電源
- 2 インバータ回路
- 3 フィルタ回路
- 4 変圧回路
- 5 商用電力系統

50

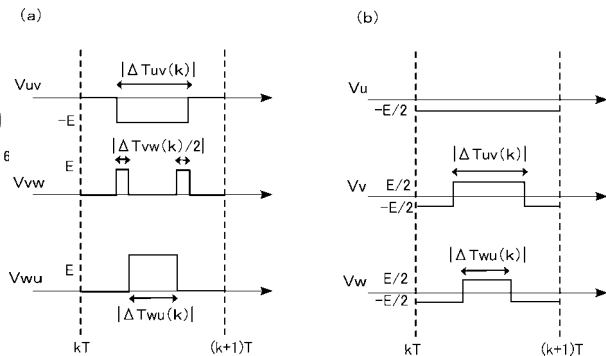
- 6 インバータ制御回路
- 6 1 位相検出回路
- 6 2 P I 制御回路
- 6 3 $\alpha \beta$ 変換回路
- 6 4 d q 変換回路
- 6 5 P I 制御回路
- 6 6 三相変換回路
- 6 7 P W M 信号生成回路 (算出手段、 判別手段、 P W M 信号生成手段)
- 7 直流電圧センサ
- 8 電流センサ
- 9 線間電圧センサ

10

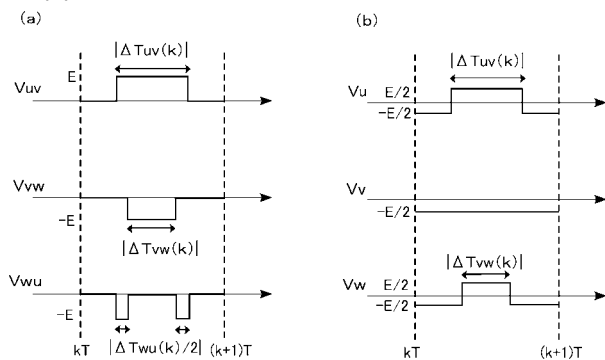
【 図 1 】



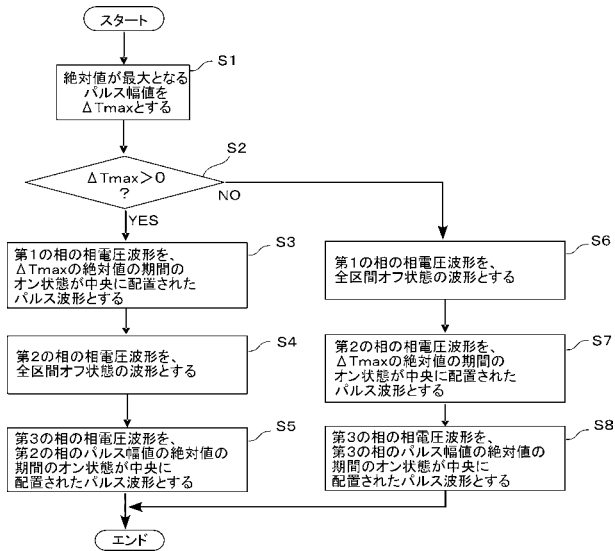
【 図 3 】



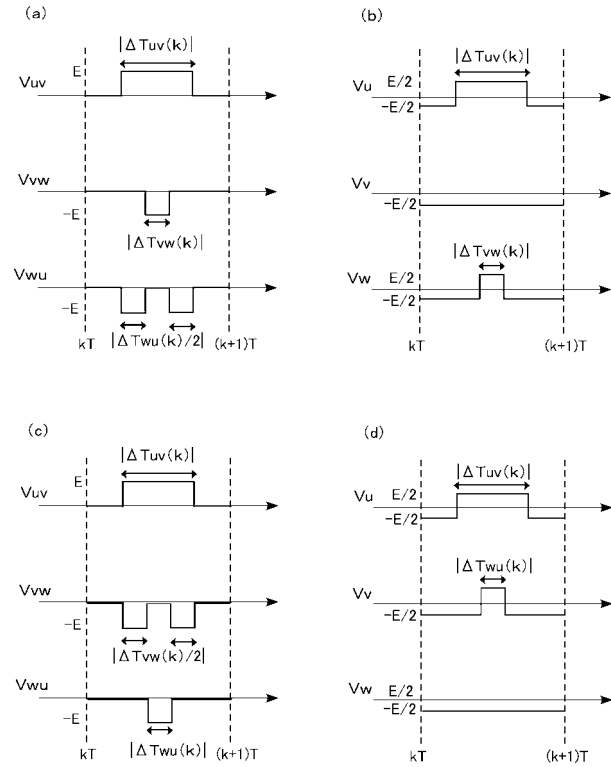
【 図 2 】



【図 4】



【図 5】



フロントページの続き

(72)発明者 服部 将之

大阪市淀川区田川 2 丁目 1 番 1 1 号 株式会社ダイヘン内

(72)発明者 諸富 徳行

大阪市淀川区田川 2 丁目 1 番 1 1 号 株式会社ダイヘン内

F ターム(参考) 5H007 AA06 BB05 CB02 CB05 DB01 DB07 DB12 DC02 DC04 DC05
EA02