

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 11 月 19 日(19.11.2015)



(10) 国際公開番号
WO 2015/174239 A1

- (51) 国際特許分類:
H01S 5/022 (2006.01) *G02B 6/42* (2006.01)
G02B 6/12 (2006.01) *H01L 31/0232* (2014.01)
- (21) 国際出願番号: PCT/JP2015/062355
- (22) 国際出願日: 2015 年 4 月 23 日(23.04.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-099695 2014 年 5 月 13 日(13.05.2014) JP
- (71) 出願人: ソニー株式会社 (SONY CORPORATION)
[JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 Tokyo (JP).
- (72) 発明者: 大鳥居 英(OOTORII, Hiizu); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 鬼木 一直(ONIKI, Kazunao); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 内野 浩基(UCHINO, Koki); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 鈴木 秀幸(SUZUKI, Hideyuki); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 尾崎 裕司(OZAKI, Hiroshi); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 佐野 和樹(SANO, Kazuki); 〒8691102 熊本県菊池郡菊陽町大字原水 4 〇 〇 〇 番地 1 ソニーセミ

コンダクタ株式会社内 Kumamoto (JP). 大谷 栄二(OTANI, Eiji); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 六波羅 眞二(ROKUHARA, Shinji); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 足立 研(ADACHI, Kiwamu); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 岡 修一(OKA, Shuichi); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 柳川 周作(YANAGAWA, Shusaku); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 森田 寛(MORITA, Hiroshi); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 小椋 剛(OGURA, Takeshi); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP).

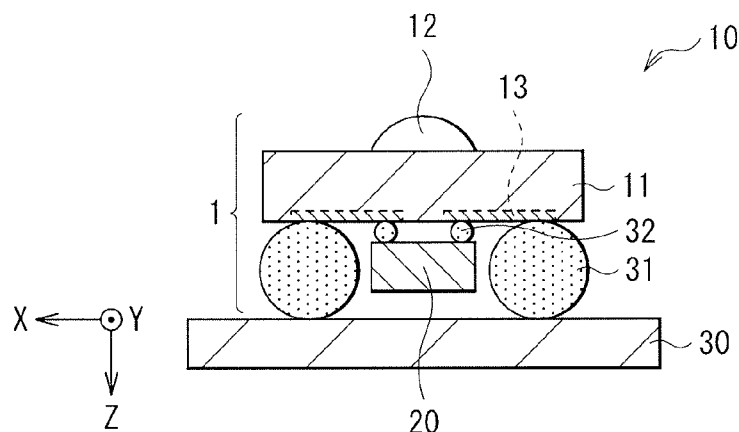
(74) 代理人: 特許業務法人つばさ国際特許事務所 (TSUBASA PATENT PROFESSIONAL CORPORATION); 〒1600022 東京都新宿区新宿 1 丁目 1 5 番 9 号さわだビル 3 階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,

[続葉有]

(54) Title: PHOTOELECTRIC MODULE AND OPTICAL ELEMENT

(54) 発明の名称: 光電モジュールおよび光素子



(57) Abstract: A photoelectric module according to the present disclosure is provided with an optical element that has optical function element arrays comprising a first base material and a plurality of light reception/emission elements comprising a second base material that is different from the first base material. The optical function element arrays have an optical substrate including a first surface and a second surface, and a plurality of optical function elements integrated with the optical substrate and arranged one- or two-dimensionally on the first surface. Each of the light reception/emission elements and each of the optical function elements are disposed so as to face each other across the optical substrate and so as to be positioned coaxially in the vertical direction with respect to the optical substrate. The light reception/emission elements are disposed at a distance from the second surface, separated into a number of units that is lesser than the number of arrays for the optical function element arrays.

(57) 要約:

[続葉有]

WO 2015/174239 A1



PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

本開示の光電モジュールは、第 1 の基材で構成された光学機能素子アレイと、前記第 1 の基材とは異なる第 2 の基材で構成された複数の受発光素子とを有する光素子を備え、前記光学機能素子アレイは、第 1 の面および第 2 の面を含む光学基板と、前記光学基板に一体化され、前記第 1 の面上において 1 次元もしくは 2 次元的に配列された複数の光学機能素子とを有し、前記複数の受発光素子のそれぞれと前記複数の光学機能素子のそれぞれとが前記光学基板に対して垂直方向の同軸に位置するように前記光学基板を介して互いに対向配置され、かつ、前記複数の受発光素子が、前記光学機能素子アレイのアレイ数よりも少ない単位数に分離された状態で、前記第 2 の面に対して間隔を空けて配置されている。

明 細 書

発明の名称： 光電モジュールおよび光素子

技術分野

[0001] 本開示は、光通信（光伝送）に用いられる光電モジュールおよび光素子に関する。

背景技術

[0002] 電気信号を光変調し、光によってデータの伝送を行う光通信技術が知られている。このような光伝送用の光電モジュールとして、レンズなどの光学機能素子と受発光素子（受光素子または発光素子）とを組み合わせた光素子を光コネクタによって光結合させる構造が知られている（例えば特許文献1ないし4参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2001-185752号公報

特許文献2：特開2001-36197号公報

特許文献3：特開2012-137765号公報

特許文献4：特開2013-142732号公報

非特許文献

[0004] 非特許文献1：Yehoshua Benjamin, Kobi Hasharoni, and Michael Mesh, “Assembly Development of 1.3 Tb/s Full Duplex Optical Module”, Electronic Components and Technology Conference (ECTC), 2013, pp. 292 - 296

発明の概要

[0005] 上記のような光電モジュールでは、大容量化に伴い、搭載する光素子のチャンネル数が増加する。このチャンネル数の増加に対応するため、例えば非特許文献1に記載の技術のように、光素子を2次元レイアウトにて配置することが提案されている。光素子を2次元配置するのに伴い、各々のチャンネルごとに、レンズなどの光学機能素子を設け、光コネクタとのカップリング

効率を高める必要がある。さらに、光素子自体の歩留まりが低いため、その対策も必要となる。

[0006] 従って、光伝送のチャンネル数の増加に対応可能な光電モジュールおよび光素子を提供することが望ましい。

[0007] 本開示の一実施の形態に係る光電モジュールは、第1の基材で構成された光学機能素子アレイと、第1の基材とは異なる第2の基材で構成された複数の受発光素子とを有する光素子を備え、光学機能素子アレイは、第1の面および第2の面を含む光学基板と、光学基板に一体化され、第1の面上において1次元のもしくは2次元に配列された複数の光学機能素子とを有し、複数の受発光素子のそれぞれと複数の光学機能素子のそれぞれとが光学基板に対して垂直方向の同軸に位置するように光学基板を介して互いに対向配置され、かつ、複数の受発光素子が、光学機能素子アレイのアレイ数よりも少ない単位数に分離された状態で、第2の面に対して間隔を空けて配置されているものである。

[0008] 本開示の一実施の形態に係る光素子は、第1の基材で構成された光学機能素子アレイと、第1の基材とは異なる第2の基材で構成された複数の受発光素子とを備え、光学機能素子アレイは、第1の面および第2の面を含む光学基板と、光学基板に一体化され、第1の面上において1次元のもしくは2次元に配列された複数の光学機能素子とを有し、複数の受発光素子のそれぞれと複数の光学機能素子のそれぞれとが光学基板に対して垂直方向の同軸に位置するように光学基板を介して互いに対向配置され、かつ、複数の受発光素子が、光学機能素子アレイのアレイ数よりも少ない単位数に分離された状態で、第2の面に対して間隔を空けて配置されているものである。

[0009] 本開示の一実施の形態に係る光電モジュールまたは光素子では、光学機能素子アレイにおいて、複数の光学機能素子が1次元のもしくは2次元に配列される。かつ、複数の受発光素子が、光学機能素子アレイのアレイ数よりも少ない単位数に分離された状態で、第2の面に対して間隔を空けて配置される。

[0010] 本開示の一実施の形態に係る光電モジュールまたは光素子によれば、光素子の構造を最適化するようにしたので、光伝送のチャンネル数の増加に対応可能となる。

なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれかの効果であってもよい。

図面の簡単な説明

[0011] [図1]本開示の第1の実施の形態に係る光素子の一構成例を示す断面図である。

[図2]光素子の一構成例を示す他の断面図である。

[図3]光素子の他の構成例を示す断面図である。

[図4]光素子の他の構成例を示す他の断面図である。

[図5]光素子の第1の面側の構成例を示す平面図である。

[図6]光素子の第2の面側の構成例を示す平面図である。

[図7]複数の光素子を配置した一例を示す平面図である。

[図8]F E回路と光素子との配置例を示す断面図である。

[図9]F E回路と光素子との配置例を示す斜視図である。

[図10]F E回路と光素子との配置を最適化した例を示す断面図である。

[図11]F E回路と光素子との配置を最適化した例を示す斜視図である。

[図12]第1の実施の形態の第1の変形例に係る光素子の第1の面側の構成例を示す平面図である。

[図13]第1の実施の形態の第1の変形例に係る光素子の第2の面側の構成例を示す平面図である。

[図14]第1の実施の形態の第2の変形例に係る光素子の第2の面側の構成例を示す平面図である。

[図15]第2の実施の形態に係る光電モジュールの一構成例を示す断面図である。

[図16]光電モジュールの製造工程の第1工程例を示す断面図である。

[図17]光電モジュールの製造工程の第2工程例を示す断面図および平面図で

ある。

[図18]光電モジュールの製造工程の第3工程例を示す断面図および平面図である。

[図19]光電モジュールの製造工程の第4工程例を示す断面図および平面図である。

[図20]光電モジュールをマザーボードに搭載する過程を示す断面図である。

[図21]光電モジュールをマザーボードに搭載した状態を示す断面図である。

[図22]光電モジュールに冷却モジュールを搭載した状態を示す共に、光電モジュールに光結合される光コネクタモジュールの一例を示す断面図である。

[図23]第3の実施の形態に係る光電モジュールの一構成例を示す断面図である。

[図24]第4の実施の形態に係る光電モジュールの一構成例を示す断面図である。

[図25]第4の実施の形態に係る光電モジュールの他の構成例を示す断面図である。

[図26]光電モジュールに第1の構成例の光コネクタモジュールを光結合する過程を示す断面図である。

[図27]光電モジュールに光結合される光コネクタモジュールの第1の構成例を示す断面図である。

[図28]光電モジュールに光結合される光コネクタモジュールの第2の構成例を示す断面図である。

[図29]光電モジュールに光結合される光コネクタモジュールの第3の構成例を示す断面図である。

[図30]光電モジュールに光結合される光コネクタモジュールの第4の構成例を示す断面図である。

[図31]光コネクタモジュールの最適化の第1の例を示す断面図である。

[図32]光コネクタモジュールの最適化の第2の例を示す断面図である。

[図33]垂直取り出し型の光コネクタモジュールの構成例を示す断面図である

。

[図34]反射ミラーを用いた横取り出し型の光コネクタモジュールの構成例を示す断面図である。

[図35]全反射ミラーを用いた横取り出し型の光コネクタモジュールの構成例を示す断面図である。

[図36]全反射ミラーを用いた横取り出し型の光コネクタモジュールの他の構成例を示す断面図である。

[図37]全反射ミラーを用いた横取り出し型の光コネクタモジュールを最適化した構成例を示す断面図である。

発明を実施するための形態

[0012] 以下、本開示の実施の形態について図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

<0. 光素子が2次元配置された光電モジュール>

[0. 1 課題]

<1. 第1の実施の形態> (光素子の構成例) (図1～図14)

[1. 1 光素子の構成例]

[1. 2 作用および効果]

[1. 3 変形例]

<2. 第2の実施の形態> (光電モジュールの第1の例) (図15～図22)

[2. 1 構成例]

[2. 2 製造工程]

[2. 3 作用および効果]

<3. 第3の実施の形態> (光電モジュールの第2の例) (図23)

[3. 1 構成例]

[3. 2 作用および効果]

<4. 第4の実施の形態> (光電モジュールの第3の例) (図24～図25)

[4. 1 構成例]

[4. 2 作用および効果]

< 5. 第 5 の実施の形態 > (光コネクタの最適化) (図 2 6 ~ 図 3 7)

[5. 1 光コネクタモジュールの構成例]

[5. 2 光コネクタモジュールの最適化]

(最適化された光コネクタモジュールの構成例)

(全反射ミラーを用いない場合の光学設計例)

(全反射ミラーを用いる場合の光学設計例)

[5. 3 作用および効果]

< 6. その他の実施の形態 >

[0013] < 0. 光素子が 2 次元配置された光電モジュール >

[0. 1 課題]

チャンネルごとに、レンズなどの光学機能が付加された光素子が 2 次元配置された光電モジュールにおける課題を以下に記す。なお、2 次元配置された光電モジュールとして知られている構造には、レンズなどの複数の光学機能素子が 2 次元配置された光学機能素子アレイに、光学機能素子に対応して 2 次元配置された複数の受発光素子（受光素子または発光素子）アレイを一体化した構造がある。この際、受発光素子アレイのアレイ数と光学機能素子アレイのアレイ数が同一となっている構造が知られている。

[0014] (課題 1)

・高伝送レート化に伴い、より光結合損失を低減させる必要がある。

光電モジュールの高速化に向けた取り組みとして、チャンネル数増加と併せ、4 値化伝送 (4 P A M) と伝送レート向上とがある。送信側、受信側、各々の回路の要求仕様から、双方をつなぐ光コネクタに必要とされる損失をシミュレーションしたところ、4 値化伝送では例えばロス量 3. 7 d B 以下が必要であり、また、伝送レートを 2 5 G b p s にすると例えばロス量 6. 0 d B 以下が必要であることが分かった。

[0015] (課題 2)

・光コネクタとのカップリング効率を高めるために、チャンネルごとに、できるだけ大面積の光学機能素子を設ける必要がある。

光素子と光コネクタとの間に位置ずれが生じると、光結合損失が増す。その影響をできるだけ抑えるため、レンズなど、できるだけ大口径の集光機能素子を設ける必要がある。一例として、ファイバー規格に則り、光素子のピッチを縦横：250 μm ピッチとした場合、例えばレンズ径： Φ 240 μm と、できるだけ大口径にすることが求められる。

[0016] (課題3)

・2次元配置された光素子と光コネクタ間の、全体としての光結合効率のばらつきを抑制するため、トータルの結合面積を小さくする必要がある。

また、上記課題2と同様に、すべてのチャンネルの光結合効率を高めるためには、光素子と光コネクタ間における、光結合領域を小面積化することが有効である。そこで、例えば、光素子として12×14チャンネルの一体型のものを適用した構造が提案されている。光素子を分割すると、各々の素子の実装のために、ある程度のクリアランスを設ける必要がある。それは例えば、200 μm であり、素子1チャンネル分の幅に近いものになってしまう。故に、従来では、全体の結合面積を小さくするために、発光素子および受光素子の素子数を増やしにくいという課題があった。

[0017] (課題4)

・歩留まりの低い発光受光素子の（低歩留まりの）影響を受けにくい構造にする必要がある。

10 Gbpsを超える伝送レートに対応する光素子、特にVCSEL（面発光レーザー）の歩留まりは低い。概ね90%以下であり、これらを、例えば100チャンネルアレイ化すると、一体構造の光素子アレイにおいては、良品がほとんど得られなくなる（例えば0.1%以下）。さらに、伝送レートが25 Gbpsなどになると、それに対応するVCSELの歩留まりは、例えば60%以下などの、非常に低いものになる。故に、今後は光素子を一体アレイ化した状態で適用する構成は、非現実的なものとなる。

[0018] (課題5)

・さらなる高レート化、および高集積化に伴い、素子ピッチを維持しつつ、送信側（発光側）素子と受信側（受光側）素子とを混載配置にする必要がある。

次世代の高機能 I/F（インタフェース）では、送信側素子（Tx）と受信側素子（Rx）とが、高密度で混載されている。例えば、Tx・Rx・Tx・Rxと交互配置であったり、TxTxTxTx・RxRxRxRxなどといった、4ヶずつの交互配置であったりもする。すなわち、前述のような送信側素子（Tx）と受信側素子（Rx）とをそれぞれアレイ化した従来構成は、ここでも非現実的なものとなる。

[0019] (その他の課題)

また、その他にも従来の光電モジュールには以下の課題がある。

[0020] 1. 超大容量光電伝送基板においては、放熱性を高めるため、IC（Integrated Circuit）とLED（リッド）基板とを接着する必要がある。しかし、LEDは同時にIP（インターポーザ）基板にも接着されるため、ICとIP基板間に発生する偏応力により、一番脆弱なIP基板の穴周りが、応力集中により破壊されてしまう。

[0021] 2. 光コネクタの位置決め精度を上げる必要がある。

光素子と光コネクタは、コリメート結合光学系により、数十 μm の位置ずれマージンを持っている。しかし、テラオーダーの伝送容量を持たせた場合、そのチャンネル数は100チャンネル前後の膨大な数となる。故に、コリメート結合させる述べ面積も増大する。現状の有機基板上ベースでの位置決めでは、精度、安定性が不足してくる。

[0022] 3. 構造上、光素子とマザーボードとの間で電気信号を伝送するため、IP基板の表面から裏面に高速電気信号を通す必要がある。その際、インピーダンス整合の取りにくい、貫通ビアを通す必要があるが、層ごとに存在するスタブにより、信号が劣化してしまう。

[0023] 4. 歩留まりの低い光素子を多数配置する必要があるため、光電パッケージ

としての歩留まりを確保することが困難である（他のシリコンＩＣなどと比して、光素子の歩留まりが低い）。

[0024] 以下、上記した課題を解決するための光素子および光電モジュールの実施形態を説明する。

[0025] < 1. 第 1 の実施の形態 >

[1. 1 光素子の構成例]

図 1 は、本開示の第 1 の実施の形態に係る光素子 1 の一断面構成例を示している。図 2 は、図 1 に示した光素子 1 の他の断面における構成例を示している。また、図 3 および図 4 は、光素子 1 の他の構成例を示している。図 5 および図 6 は、光素子 1 の平面構成例を示している。

なお、図 1 では、光素子 1 のレンズ基板 1 1 に垂直な方向を Z 軸方向、レンズ基板 1 1 の基板面に平行な面内において互いに直交する方向を X 軸方向および Y 軸方向としている。以降の他の図についても同様である。

[0026] 光素子 1 は、第 1 の基材で構成された光学機能素子アレイ（レンズアレイ）1 0 と、第 1 の基材とは異なる第 2 の基材で構成された複数の受発光素子（発光素子または受光素子）2 0 とを備えている。光学機能素子アレイ 1 0 は、第 1 の面および第 2 の面を含む光学基板（レンズ基板 1 1）と、レンズ基板 1 1 に一体化され、第 1 の面上において 1 次元もしくは 2 次元的に配列された複数の光学機能素子（レンズ 1 2）とを有している。ここで、第 1 の面とは例えば図 1 の例ではレンズ基板 1 1 の上側の面、第 2 の面とは例えば図 1 の例ではレンズ基板 1 1 の下側の面である。レンズ基板 1 1 の第 2 の面側には、配線層 1 3（図 1、図 2）または配線層 1 4（図 3、図 4）が形成されている。

[0027] 光素子 1 は、複数の受発光素子 2 0 のそれぞれと複数のレンズ 1 2 のそれぞれとがレンズ基板 1 1 に対して垂直方向の同軸に位置するように、レンズ基板 1 1 を介して互いに対向配置されている。また、複数の受発光素子 2 0 が、光学機能素子アレイ 1 0 のアレイ数よりも少ない単位数に分離された状態で、第 2 の面に対して間隔を空けて配置されている。

[0028] ここで、図2、図4、図5および図6に示した各構成例では、光素子1が4チャンネルの構成である場合を示している。各構成例では、4チャンネル分の4つのレンズ12が1列に配置され、レンズ基板11に一体成型されている。すなわち、光学機能素子アレイ10のレンズ12のアレイ数は4つである。一方、受発光素子20は、全体としては4つ配置されているが、構造的に個々の受発光素子20に分離されている。すなわち1つずつの単位に分離されている。

[0029] 光素子1は、また、レンズ基板11の第2の面に当接し、レンズ基板11に電氣的に接続されるはんだバンプ31（第1のはんだバンプ）と、複数の受発光素子20のそれぞれに対して設けられ、複数の受発光素子20のそれぞれに電氣的に接続されるはんだバンプ32（第2のはんだバンプ）とを備えている。

[0030] はんだバンプ31は、配線層13（図1、図2）または配線層14（図3、図4）を介してレンズ基板11に電氣的に接続される。レンズ基板11は、はんだバンプ31を介して下地基板30に実装される。下地基板30は、例えばIP基板（インターポーザ基板）などの基板であってもよいし、受発光素子20を駆動するFE（フロントエンド）回路を含むFECであってもよい。

[0031] ここで、図1および図2は、受発光素子20が、はんだバンプ32によってレンズ基板11の第2の面に取り付けられた構成例を示している。図3および図4は、受発光素子20が、はんだバンプ32によって下地基板30に取り付けられた構成例を示している。

[0032] [1. 2 作用および効果]

本実施の形態によれば、光素子1の構造を最適化するようにしたので、光伝送のチャンネル数の増加に対応可能となる。

なお、本明細書に記載された効果はあくまでも例示であって限定されるものではなく、また他の効果があってもよい。以降の他の実施の形態についても同様である。

[0033] 図7は、複数の光素子1を下地基板30に配置した例を示している。複数の光素子1の間には、チャンネルごとにバイパスコンデンサ22が配置されていてもよい。本実施の形態では、1つの光素子1のアレイが2列以下となっているので、チャンネルごとにバイパスコンデンサ22を配置することができる。このとき、バイパスコンデンサ22は、図示の表面実装型に限らず、基板内埋め込み型や、他の形態のものでも良い。

[0034] (光素子1の基材について)

本実施の形態では、光学機能素子アレイ10と受発光素子20とが異なる基材で構成されている。従来では、伝送光波長として、例えば約1000nm付近の光(例えば985nm)を採用している。これは、その帯域の光が、GaAs基板など、化合物の基板を透過することから採用されている。すなわち、光素子を裏面発光、裏面受光構造とし、さらに、基板裏面をドライエッチングなどでレンズ形状に加工すれば、裏面から入出力する光を集光し、低損失化することが可能となる。このメリットがあるため、従来では、受発光素子と光学機能素子(レンズ)とが同一素材、言い換えれば、受発光素子の基板がそのまま光学機能素子を兼ねている構造を取っている。ただし、この構造の場合、デメリットがある。985nm光源は、量産数量が少ないため高価である。そのため、本実施の形態では、例えば量産数量が多く安価な850nm波長を採用する。850nm帯の光は、GaAsなどの化合物基板を透過せず、ガラス、石英、サファイア、および透明樹脂などは透過する。そこで、光学機能素子アレイ10として、ガラス、石英、サファイア、および透明樹脂などの材料を採用することが好ましい。

[0035] (受発光素子20とレンズ12との位置関係について)

本実施の形態では、複数の受発光素子20のそれぞれと複数のレンズ12のそれぞれとがレンズ基板11に対して垂直方向の同軸に位置するように、レンズ基板11を介して互いに対向配置されている。

[0036] ここで、図1および図2に示したような、受発光素子20をはんだバンプ32によってレンズ基板11に取り付ける構造のメリットは、光素子1が直

接、光学機能素子アレイ 10 に実装されるため、受発光素子 20 とレンズ 12 との位置を、双方の電極パッド基準で高精度に合わせられるということである。すなわち、はんだバンプ 32 のセルフアライメント効果を利用し、例えば、双方の位置を $\pm 10 \mu\text{m}$ 以下のばらつきまで抑制することが可能である。はんだバンプ 32 のセルフアライメント効果は、溶解したはんだの表面張力を利用し、受発光素子 20 のパッドと光学機能素子アレイ 10 のパッドとの位置合わせを行うことによって得られる。ここでのはんだバンプ 32 の材料は、Sn、もしくは Sn-Ag 系、Sn-Ag-Cu 系、Sn-Bi 系など、一般的なリフロー装置で溶解し、かつ、はんだの溶解に伴い発生するはんだの高い表面張力を利用し、セルフアライメントの位置決めが行えるものを採用することが好ましい。Au-Au バンプなど超音波加振で接合させるものなどは含まない。

[0037] しかし一方で、図 1 および図 2 に示した構造の場合、受発光素子 20 から下地基板 30 までの配線長が長くなる。受発光素子 20 と下地基板 30 との間の配線経路に大径のはんだバンプ 31 が存在するため、配線容量が大きく、高速信号が送りにくい。例えば、 10 Gbps を超える伝送レート（帯域）になると、波形が悪化しやすいという欠点がある。その対策として、図 3 および図 4 に示した構成例のように、受発光素子 20 とレンズ基板 11 とをそれぞれ別個に、下地基板 30 に実装する構造にしてもよい。この構造を取ると、受発光素子 20 と下地基板 30 との間の配線長が短くなり、大径のはんだバンプ 31 が経路から省かれるため、高速伝送特性は向上するというメリットがある。伝送レートが、例えば、 16 Gbps を超えてくると、この構造への変更が必要となってくる可能性がある。この構造のデメリットとしては、光学機能素子アレイ 10 と受発光素子 20 とが、下地基板 30 に対しそれぞれはんだバンプ 31、32 でセルフアライメントの位置決めすることになる。すなわち、双方間の位置のばらつきが、例えば、図 1 および図 2 に示した構成例の 2 倍となる $\pm 20 \mu\text{m}$ まで悪化する可能性が出てくる。

[0038] （光素子 1 とフロントエンド回路との位置関係について）

ここで、本実施の形態に係る光素子 1 を光電モジュールとして、受発光素子 20 を駆動する F E 回路と組み合わせる場合の位置関係について説明する。

[0039] 例えば、図 8 および図 9、または図 10 および図 11 に示したように、光電モジュールとして、I P 基板 200 と F E 回路 301 とを備え、I P 基板 200 を介して受発光素子 20 と F E 回路 301 とを接続することができる。F E 回路 301 は例えば、受発光素子 20 が受光素子（P D（フォトダイオード））の場合は T I A（トランスインピータンスアンプ）、受発光素子 20 が発光素子（V C S E L）の場合は L D D（レーザダイオードドライバ）である。

[0040] I P 基板 200 と F E 回路 301 は、バンプ 211 を介して電氣的に接続されている。図 8 および図 9 の構成例では、複数の受発光素子 20 を F E 回路 301 に接続するための各々の配線として、配線長の異なる複数の配線 201, 202 が用いられている。図 10 および図 11 の構成例では、複数の受発光素子 20 を F E 回路 301 に接続するための各々の配線として、略同一の配線長の配線 203 が用いられている。

[0041] 受発光素子 20 と F E 回路 301 との配線長は、図 10 および図 11 の構成例のように、複数の受発光素子 20 のそれぞれについて略同一であることが好ましい。

[0042] F E 回路 301 と受発光素子 20 との間は、電気伝送のスキュー（伝送時差）を防ぐため、同等の長さの配線で接続する必要がある。伝送レートが、例えば 10 G b p s といった高速になると、その配線長の僅かな違いも光電パッケージの特性に悪影響を及ぼすようになる。このため、例えば、図 8 および図 9 の構成例のような接続は好ましくない。

[0043] そこで、図 10 および図 11 の構成例のように、I P 基板 200 を介して F E 回路 301 のチャンネルと受発光素子 20 のチャンネルとを例えば貫通ビアによって等長接続することが好ましい。そのために、F E 回路 301 のチャンネルと受発光素子 20 のチャンネルは縦横等ピッチで配置することが

好ましい。すなわち、複数の受発光素子 20 のそれぞれについて、基板垂直方向に受発光素子 20 と F E 回路 301 とが同位置関係にあることが好ましい。なお、構成として I P 基板 200 が無く、または、I P 基板 200 を介さずに受発光素子 20 を F E 回路 301 に接続する場合についても同様である。

[0044] [1. 4 変形例]

以上の説明では、光学機能素子アレイ 10 において、レンズ 12 が 1 列に配置された構成を図示したが、例えば、図 12 および図 13 に示したように、レンズ 12 および受発光素子 20 が 2 列、もしくはそれ以上に、全体として 2 次元的に配置された構成であってもよい。

[0045] また、以上の説明では、受発光素子 20 が 1 つずつの単位に分離された構成を図示したが、光学機能素子アレイ 10 のアレイ数よりも少ない単位数であれば、複数の受発光素子 20 が一体化されたアレイ構造であってもよい。例えば、図 14 に示したように、2 つの受発光素子 20 を一体化したアレイ構造であってもよい。図 14 の構成の場合、光学機能素子アレイ 10 のアレイ数は 4、受発光素子 20 のアレイ数は 2 となる。

[0046] <2. 第 2 の実施の形態> (光電モジュールの第 1 の例)

次に、本開示の第 2 の実施の形態に係る光電モジュールについて説明する。なお、以下では上記第 1 の実施の形態に係る光素子における構成要素と略同じ部分については、同一符号を付し、適宜説明を省略する。

[0047] [2. 1 構成例]

図 15 は、本開示の第 2 の実施の形態に係る光電モジュール 40 の一構成例を示している。図 16 は、光電モジュール 40 の製造工程の第 1 工程例を示している。図 17 は、光電モジュール 40 の製造工程の第 2 工程例を示す断面図および平面図である。図 18 は、光電モジュール 40 の製造工程の第 3 工程例を示す断面図および平面図である。図 19 は、光電モジュール 40 の製造工程の第 4 工程例を示す断面図および平面図である。図 20 は、光電モジュール 40 をマザーボード 4 に搭載する過程を示している。図 21 は、

光電モジュールをマザーボード4に搭載した状態を示している。図22は、光電モジュール40に冷却モジュール56を搭載した状態を示す共に、光電モジュール40に光結合される光コネクタモジュール100の一例を示している。

[0048] 本実施の形態に係る光電モジュール40は、一方の面に光素子1が搭載されたF E I C 2と、F E I C 2および光素子1が搭載され、F E I C 2をマザーボード4に電氣的に接続するI P基板とを備えている。I P基板は、第1の基板41と、第2の基板42と、第3の基板43とを含んでいる。光電モジュール40はさらに、光コネクタモジュール100（図22）を装着するための位置決め部材（位置決めピン51）を備えている。

[0049] 光素子1は、上記第1の実施の形態と同様の構成であってもよい。光素子1は複数、2次元的に配置されていてもよい。F E I C 2は、光素子1の受発光素子20を駆動する駆動回路を含んでいてもよい。例えば、光素子1の受発光素子20が受光素子（P D）の場合はT I A（トランスインピータンスアンプ）、受発光素子20が発光素子（V C S E L）の場合はL D D（レーザダイオードドライバ）を含んでいてもよい。

[0050] 第1の基板41は、銀ペーストなどの接合材45によってF E I C 2の他方の面に接合されている。第2の基板42は、第1の接合基板としての役割を有し、接着部44を介して第1の基板41に接合されている。第2の基板42は、F E I C 2を第1の基板41に搭載するための開口（I C搭載用開口）46を有している。第3の基板43は、第2の接合基板としての役割を有し、マザーボード4に当接することなく、F E I C 2とマザーボード4との間に配置されている。第3の基板43は、光素子1が光伝送を行うための開口（光入出力用開口）52を有している。

[0051] 第1の基板41は、補強基板および放熱基板としての役割を有し、第2の基板42よりも高い放熱性および高い剛性を有している。第1の基板41は例えばL I D（リッド）基板であってもよい。第1の基板41は、外部の冷却媒体によって温度管理がなされていてもよい。例えば、図22に示したよ

うに、第1の基板41における、F E I C 2の搭載側とは反対側の基板面に接合材57を介して、冷却媒体としての冷却モジュール56を配置してもよい。第1の基板41の1つの基板面に、位置決めピン51の一端面と、F E I C 2の他方の面と、第2の基板42の1つの基板面とが空隙なく全面的に接合されていることが好ましい。

[0052] 第2の基板42は、第3の基板43を介してF E I C 2に電氣的に接続されると共に、第3の基板43とマザーボード4との間を電氣的に接続する接続構造を有している。第3の基板43は、F E I C 2と第2の基板42との間を電氣的に接続する接続構造を有している。これら電氣的な接続のために、はんだバンプ33を介してF E I C 2と第3の基板43とが接続されている。また、はんだバンプ33を介して第2の基板42と第3の基板43とが接続されている。また、第2の基板42には電氣的な接続のための配線層53が設けられている。配線層53は、第2の基板42を貫通しないように基板表面付近に設けられている。これにより、第2の基板42、および第3の基板43を貫通することなく、第2の基板42、および第3の基板43の表層部を介してF E I C 2とマザーボード4との間の電氣的な接続が行われる。

[0053] [2. 2 製造工程]

図16ないし図22を参照して、光電モジュール40の製造工程を説明する。

[0054] まず、図16に示したように、ウエハーレベルで、F E I C 2に光素子1およびパッシブ（受動素子3）を実装する。その後、ダイシングでチップ化する。なお、光素子1は、後述の実施の形態における図24の構造のように保持基板80を介してF E I C 2に実装する形にしても良い。

[0055] 次に、図17に示したように、第2の基板42を第1の基板41に位置決め接着すると共に、第2の基板42に設けられた開口54を介してF E I C 2を第1の基板41に位置決め接着する。次に、図18に示したように、第1の基板41の位置決め孔55に、位置決めピン51を嵌め込み接着する。

なお、最初に位置決めピン 5 1 を接着してもよい。また、位置決め孔 5 5 を設けずに、位置決めピン 5 1 を接着固定しても良い。また、第 2 の基板 4 2 上に位置決めピン 5 1 を接着してもよい。

[0056] 次に、図 1 9 に示したように、第 3 の基板 4 3 と受動素子 5 8 とを実装する。

[0057] 次に、以上のように製造された光電モジュール 2 0 を、図 2 0 および図 2 1 に示したように、マザーボード 4 に搭載する。マザーボード 4 には、取り付け部 6 1 と、開口 6 2 とが設けられている。マザーボード 4 の取り付け部 6 1 に、第 2 の基板 4 2 の端部が当接するように搭載する。第 3 の基板 4 3 は、マザーボード 4 の開口 6 2 に位置するようにし、マザーボード 4 には直接触れない構造とする。また、第 2 の基板 4 2 が、マザーボード 4 に直接実装される形態を取っても良い。

[0058] 次に、図 2 2 に示したように、光電モジュール 4 0 の第 1 の基板 4 1 に接合材 5 7 を介して冷却モジュール 5 6 を搭載する。また、位置決めピン 5 1 を介して光電モジュール 4 0 に光コネクタモジュール 1 0 0 を接続する。

[0059] [2. 3 作用および効果]

本実施の形態の光電モジュール 4 0 によれば、以下の作用および効果が得られる。

[0060] (高速光伝送関連)

第 1 の基板 4 1 に、F E I C 2 と第 2 の基板 4 2 とを面接着したことで、見かけ上、F E I C 2 と I P 基板の剛性が増す。これにより、マザーボード 4 に実装しても第 2 の基板 4 2 が変形し難い。変形が発生したとしても、歪みの応力は第 2 の基板 4 2 のみで吸収することができる。また、第 1 の基板 4 1 に接着することで、F E I C 2 と第 2 の基板 4 2 とを一体化させる。これにより、F E I C 2 と第 2 の基板 4 2 とのバッド間の位置関係の変化を抑制することができる。

[0061] F E I C 2 と第 2 の基板 4 2 とを、独立した第 3 の基板 4 3 で接続する。第 3 の基板 4 3 は、第 1 の基板 4 1 に強固に固定された F E I C 2 と第 2 の

基板 4 2 のみを接続し、マザーボード 4 など、その他の部材には、一切触れない構成を取る。それにより、光信号取り出しのために第 3 の基板 4 3 に開口 5 2 を設けても、F E I C 2 のはんだバンプ 3 3 には、ほとんど偏応力が掛からない。

[0062] (光結合のための位置決め関連)

第 1 の基板 4 1 に、光コネクタモジュール 1 0 0 のための位置決めピン 5 1 を配置する。第 1 の基板 4 1 を例えば金属にすることで、高い位置精度でのピン配置が可能となる。高剛性な第 1 の基板 4 1 に、位置決めピン 5 1 を配置することにより、位置決めピン 5 1 の剛性が上がり、変形し難くなる。また、光コネクタモジュール 1 0 0 の装着により、位置決めピン 5 1 に偏応力が掛かったとしても、外力に対しデリケートな、はんだバンプ 3 3 などが形成された第 2 の基板 4 2 および第 3 の基板 4 3 に、偏応力の悪影響が及び難くなる。

[0063] また、放熱性の高い第 1 の基板 4 1 に、直接、位置決めピン 5 1 が配置された構造を取った場合、位置決めピン 5 1 も効率よく温度調整される。故に、F E I C 2 の熱が、F E I C 2 と光コネクタモジュール 1 0 0 との間の部材を通じ光コネクタモジュール 1 0 0 に伝わり難くなる。また、F E I C 2 の熱は、空間を通じ光コネクタモジュール 1 0 0 に伝わる可能性があるが、空気は熱伝導性が極めて低く、かつ、間に存在する第 3 の基板 4 3 が放射熱を遮断する効果を持つ。そのため、本実施の形態の構造により、光コネクタモジュール 1 0 0 の温度変形は、大幅に抑制される。

[0064] (高速電気伝送関連)

従来構造においては、I P 基板の表面から裏面に電気信号を通す必要がある。一方で、I P 基板は、F E I C 2 に大電力を供給する必要があるため、何重もの電源層が存在するようになる。そこに貫通ビアを設け、電気高速信号を通さなくてはならなくなるが、ただでさえインピータンス整合の取りにくい貫通ビアが、層ごとに存在する何重ものスタブなどにより、高速信号を通すには困難な状態になる。

[0065] これに対して、本実施の形態の構造では、ＩＰ基板の表面から裏面に電気信号を通す必要が無くなる。第２の基板４２、および第３の基板４３の表層部の配線のみで、ＦＥＩＣ２からマザーボード４まで信号を導くことが可能となる。故に、信号品位を高く保つことができる。また、高速電気伝送路のビア数が少なくなるため、インピータンスマッチングが取りやすくなり、ひいては配線設計が容易になる。また、第３の基板４３に電源安定化のためのキャパシタ機能を持たせることもできる。

[0066] ＜３．第３の実施の形態＞（光電モジュールの第２の例）

次に、本開示の第３の実施の形態に係る光電モジュールについて説明する。なお、以下では上記第１および第２の実施の形態に係る光素子または光電モジュールにおける構成要素と略同じ部分については、同一符号を付し、適宜説明を省略する。

[0067] [３．１ 構成例]

図２３は、本実施の形態に係る光電モジュールの一構成例を示している。本実施の形態に係る光電モジュールは、光素子１とＦＥＩＣ２とを電氣的に接続する多層構造のＩＰ基板７２（多層基板）を備えている。ＩＰ基板７２は、他の部分に比べて基板層数を少なくすることによって形成された窪み部分７６を有している。光素子１が窪み部分７６に収まるようにしてＩＰ基板７２に搭載されている。

[0068] 光素子１は、上記第１の実施の形態と同様の構成であってもよい。光素子１は複数、２次元的に配置されていてもよい。ＦＥＩＣ２は、光素子１の受発光素子２０を駆動する駆動回路を含んでいてもよい。

[0069] ＦＥＩＣ２はプロセッサ７１内に配置されている。なお、ＦＥＩＣ２は、図示したようにプロセッサ７１内に搭載されたものであってもよいし、プロセッサとは別にひとつのチップとして独立していてもよい。

[0070] ＩＰ基板７２は、多層構造の配線層８２を有している。ＩＰ基板７２とＦＥＩＣ２およびプロセッサ７１との間には、はんだバンプ８１を介して電氣的に接続される。ＩＰ基板７２の窪み部分７６には、光素子１とＦＥＩＣ２と

を電氣的に接続するための貫通ビア 8 3 が設けられている。I P 基板 7 2 は、位置決めピン 7 5 を介して光コネクタ 7 3 に接続される。光コネクタ 7 3 には、光素子 1 のレンズ 1 2 と光結合するレンズ部 7 4 が設けられている。

[0071] [3. 2 作用および効果]

本実施の形態の光電モジュールによれば、以下の作用および効果が得られる。

[0072] I P 基板 7 2 に光素子 1 を搭載するための貫通穴（開口）を設けていないので、応力集中の問題を回避することができる。I P 基板 7 2 に貫通穴がないため、I P 基板 7 2 の形状精度が悪化し難くなる。ひいては、光コネクタ 7 3 の位置決め精度が向上する。また、対光素子 1 向けの貫通ビア 8 3 を短くすることができるため、光素子 1 向けの高速電気信号が劣化し難くなる。

[0073] < 4. 第 4 の実施の形態 >（光電モジュールの第 3 の例）

次に、本開示の第 4 の実施の形態に係る光電モジュールについて説明する。なお、以下では上記第 1 ないし第 3 の実施の形態に係る光素子または光電モジュールにおける構成要素と略同じ部分については、同一符号を付し、適宜説明を省略する。

[0074] [4. 1 構成例]

図 2 4 は、本実施の形態に係る光電モジュールの一構成例を示している。図 2 4 に示した光電モジュールは、上記第 3 の実施の形態に係る光電モジュール（図 2 3）に対して、I P 基板 7 2 の窪み部分 7 6 に代えて、I P 基板 7 2 を貫通する開口部 7 7 を有している。また、光素子 1 を搭載する保持基板 8 0 を備えている。光素子 1 が、保持基板 8 0 に搭載された状態で開口部 7 7 に収まるようにして、はんだバンプ 8 1 を介して F E I C 2 に実装されている。I P 基板 7 2 を介さずに、光素子 1 と F E I C 2 とが保持基板 8 0 を介して電氣的に接続されている。保持基板 8 0 には、光素子 1 と F E I C 2 とを電氣的に接続するための貫通ビア 8 3 が設けられている。

[0075] 図 2 5 は、本実施の形態に係る光電モジュールの他の構成例を示している。図 2 5 の構成例では、I P 基板 7 2 を貫通する開口部 7 7 を設けずに、保

持基板 80 および I P 基板 72 を介して、光素子 1 と F E I C 2 とを電氣的に接続している。図 25 の構成例では、上記第 3 の実施の形態と同様に、I P 基板 72 に窪み部分 76 を設け、窪み部分 76 に光素子 1 が搭載された保持基板 80 を收容するようにしている。ただし、窪み部分 76 を設けずに、I P 基板 72 の基板面上に、光素子 1 が搭載された保持基板 80 を実装するようにしてもよい。

[0076] [4. 2 作用および効果]

本実施の形態の光電モジュールによれば、以下の作用および効果が得られる。

[0077] I P 基板 72 または F E I C 2 に実装する前に、保持基板 80 に搭載した状態で光素子 1 の検査が可能になるため、K G D (Known Good Die) の光素子 1 のみ光電パッケージに搭載することができる。これにより、光電パッケージとしての歩留まりを確保することが容易となる。

[0078] <5. 第 5 の実施の形態> (光コネクタの最適化)

次に、本開示の第 5 の実施の形態に係る光電モジュールについて説明する。なお、以下では上記第 1 ないし第 4 の実施の形態に係る光素子または光電モジュールにおける構成要素と略同じ部分については、同一符号を付し、適宜説明を省略する。

[0079] 本実施の形態は、光電モジュールに光結合される光コネクタの構造に関する。なお、以下では、上記第 1 および第 2 の実施の形態に係る光素子 1 および光電モジュール 40 を用いた場合を基本にして、光コネクタの構造を説明するが、上記第 3 および第 4 の実施の形態に係る光電モジュールを用いる場合についても同様である。

[0080] [5. 1 光コネクタモジュールの構成例]

図 26 および図 27 は、垂直取り出し型の光コネクタモジュール 100 の一例を示している。光電モジュール 40 は、位置決めピン 51 を介して光コネクタモジュール 100 に接続される。光コネクタモジュール 100 は、レンズ基板 110 とフェルルール 102 とを有している。レンズ基板 110 には

、光電モジュール40に搭載された光素子1に対応する位置にレンズ部111が設けられている。フェルルール102には、光伝送媒体としての光ファイバ101が取り付けられている。光ファイバ101は、レンズ基板110の基板面に対して垂直方向に配置されている。光ファイバ101には、レンズ部111を介して、垂直方向から光が入射される。または、外部から伝送されてきた光をレンズ部111に向けて出射する。

[0081] 図28は、ミラーによる横方向取り出し型の光コネクタモジュール100Aの一例を示している。光電モジュール40は、位置決めピン51を介して光コネクタモジュール100Aに接続される。光コネクタモジュール100Aは、レンズ基板110と、裏面に反射膜121が設けられた反射ミラー120とを有している。反射ミラー120は、光電モジュール40に搭載された光素子1に対応する位置に配置されている。レンズ基板110には、光伝送媒体としての光ファイバ101が取り付けられている。光ファイバ101は、レンズ基板110の基板面に対して横方向（平行な方向）に配置されている。光ファイバ101は、その一端面が反射ミラー120に対向するように配置されている。

[0082] 図29に、全反射ミラーによる横方向取り出し型の光コネクタモジュール100Bの一例を示している。光コネクタモジュール100Bは、図28に示した光コネクタモジュール100Aにおける反射ミラー120に代えて、全反射ミラー122を備えている。

[0083] 図30は、全反射ミラーを用いた導波路による横方向取り出し型の光コネクタモジュール100Cの一例を示している。光コネクタモジュール100Cは、図28に示した光コネクタモジュール100Aにおける反射ミラー120に代えて、全反射ミラー131を備えている。また、光ファイバ10に代えて導波路130を有している。全反射ミラー131は、導波路130の一部に切り込み132を入れることによって形成されている。

[0084] [5. 2 光コネクタモジュールの最適化]
(最適化された光コネクタモジュールの構成例)

上記した光コネクタモジュールの構成例のうち、全反射ミラーによる横方向取り出し型の光コネクタモジュール（図 29、図 30）は、図 31 または図 32 のような構造であることが好ましい。なお、ここでは、光伝送媒体として光ファイバを用いる場合（図 29）を例にするが、光導波路型（図 30）についても同様の構造で最適化することができる。

[0085] 以下では、光素子 1 として、受信用光素子 1 R と、送信用光素子 1 T とを有する場合を例に説明する。受信用光素子 1 R は、受発光素子 20 として受光素子 20 R を有している。送信用光素子 1 T は、受発光素子 20 として発光素子 20 T を有している。

[0086] 図 31 または図 32 に示した光コネクタモジュールは、送信用光素子 1 T に対応する送信用光学系 5 T と、受信用光素子 1 R に対応する受信用光学系 5 R とを含んでいる。

[0087] 送信用光学系 5 T は、発光素子 20 T から出射された送信光が平行光束で入射する送信用レンズ 111 T と、送信用レンズ 111 T に入射した送信光を反射する送信用全反射ミラー 122 T とを有している。また、送信用全反射ミラー 122 T で反射された送信光を伝送する送信用光伝送媒体としての送信用光ファイバ 101 T を有している。

[0088] 受信用光学系 5 R は、受信用光伝送媒体としての受信用光ファイバ 101 R と、受信用光ファイバ 101 R によって伝送された受信光を反射する受信用全反射ミラー 122 R とを有している。また、受信用全反射ミラー 122 R で反射された受信光を平行光束で受光素子 20 R に向けて出射する受信用レンズ 111 R を有している。

[0089] ここで、図 31 に示した光コネクタモジュールは、送信用レンズ 111 T および送信用全反射ミラー 122 T 間の距離 D_{2t} と、受信用レンズ 111 R および受信用全反射ミラー 122 R 間の距離 D_{2r} とが異なる構造とされている。かつ、送信用レンズ 111 T に入射する入射平行光束の光路長と、受信用レンズ 111 R が出射する出射平行光束の光路長とが異なる構造とされている。また、受光素子 20 R および受信用全反射ミラー 122 R 間の距

離と、発光素子 20T および送信用全反射ミラー 122T 間の距離とが略同一である構造とされている。または、受光素子 20R および受信用光ファイバ 101R 間の距離と、発光素子 20T および送信用光ファイバ 101T 間の距離とが略同一である構造とされている。

[0090] また、図 32 に示した光コネクタモジュールは、送信用光ファイバ 101T および受信用光ファイバ 101R が、レンズ基板 110 における送信用レンズ 111T および受信用レンズ 111R が形成された基板面に対して傾斜配置された構造とされている。

[0091] 図 32 に示した光コネクタモジュールはまた、送信用全反射ミラー 122T が、送信用レンズ 111T の光軸 C1 に対して送信光を反射する方向にオフセットされた位置に配置された構造とされている。かつ、光学機能素子アレイ 10 における光学基板 11 の第 1 の面と、レンズ基板 110 における送信用レンズ 111T が形成された基板面とが略平行である構造とされている。

[0092] 図 32 に示した光コネクタモジュールはまた、受信用全反射ミラー 122R が、受信用レンズ 111R の光軸 C2 に対して受信光が伝送されてくる方向にオフセットされた位置に配置された構造とされている。かつ、光学機能素子アレイ 10 における光学基板 11 の第 1 の面と、レンズ基板 110 における受信用レンズ 111R が形成された基板面とが略平行である構造とされている。

[0093] (全反射ミラーを用いない場合の光学設計例)

まず、図 33 を参照して、図 26 および図 27 に示した垂直取り出し型の光コネクタモジュール 100 に対応する光コネクタモジュールを用いる場合の、光素子 1 (受信用光素子 1R、送信用光素子 1T) と光コネクタモジュール間の光学設計の手順を示す。

[0094] まず、光素子 1 と光コネクタモジュール間の平行光束径 D1 を決定する。光束径 D1 を大きくすると、位置ずれ、傾き、およびゴミ付着に強くなる。光束径 D1 を小さくすると、光クロストークし難くなる。

[0095] 次に、光ファイバ101（受信用光ファイバ101R、送信用光ファイバ101T）の端面とレンズ111（受信用レンズ111R、送信用レンズ111T）との間隔D2を決定する。この際、垂直取り出し型の光コネクタモジュール100では、出射側、および入射側共に共通の設計で構わない。

[0096] また、図28に示した反射ミラー120による横方向取り出し型の光コネクタモジュール100Aの場合も同様の設計手法で構わない。図34に、図28に示した横方向取り出し型の光コネクタモジュール100Aに対応する光コネクタモジュールを用いる場合の、光素子1（受信用光素子1R、送信用光素子1T）と光コネクタモジュール間の光学設計の一例を示す。なお、図34の構成例では、反射ミラー120として、裏面に反射膜121が設けられた受信用反射ミラー120Rおよび送信用反射ミラー120Tを有している。

[0097] （全反射ミラーを用いる場合の光学設計例）

次に、図35～図37を参照して、全反射ミラーによる横方向取り出し型の光コネクタモジュールを用いる場合の、光素子1（受信用光素子1R、送信用光素子1T）と光コネクタモジュール間の光学設計例について述べる。

[0098] 図35に示したように、全反射ミラー122（受信用全反射ミラー122R、送信用全反射ミラー122T）を用いた横出し構造を適用した場合、送信用全反射ミラー122Tでは、送信用レンズ111Tの光軸C1に対して反射方向に例えば3.2°以遠の光成分Laは全反射せず、すべて損失となる。

[0099] そこで、図35に示したように、入射側の送信用レンズ111Tおよび送信用全反射ミラー122T間の距離D2tを長くとりNAを小さくする。これにより、光軸C1より反射方向に例えば3.2°以遠の成分Laを抑制した光学設計にする。この際、出射側の受信用レンズ111Rおよび受信用全反射ミラー122R間の距離D2rを長くしてしまうと、平行光径が大きくなり、光クロストーク耐性が悪化してしまう。よって、出射側の光学設計は変更させないことが好ましい。

[0100] また、コストアップを避けるため、受信用光ファイバ101Rと送信用光ファイバ101Tとの垂直方向の位置は、同一であることが望ましい。そこで、図31に示したように、平行光束の距離を変え、受光素子20Rおよび受信用光ファイバ101R間の距離と、発光素子20Tおよび送信用光ファイバ101T間の距離とを略同一にする。または、受光素子20Rおよび受信用全反射ミラー122R間の距離と、発光素子20Tおよび送信用全反射ミラー122T間の距離とを略同一にする。

[0101] もしくは、図37に示したように、少なくとも入射側に関して全反射ミラー122の位置をオフセットさせてもよい。すなわち、送信用全反射ミラー122Tの位置を、送信用レンズ111Tの光軸C1に対して送信光を反射する方向にオフセットした位置に配置してもよい。これにより、光のロス成分Laを抑制させる構造でもよい。

[0102] さらに、ファイバ側にも同様のロス領域が存在するため、図32に示したように、送信用レンズ111Tおよび受信用レンズ111Rをオフセットさせると共に、送信用光ファイバ101Tおよび受信用光ファイバ101Rを、レンズ基板110の基板面に対して傾斜配置させてもよい。これにより、光の損失をさらに抑制することができる。

[0103] [5. 3 作用および効果]

本実施の形態によれば、全反射ミラーによる横方向取り出し型の光コネクタモジュールの構成を最適化したことで、チャンネル間の光クロストークを抑制しつつ、全反射ロスを低減させることが可能となる。ひいては、システム全体の伝送損失が低減する。

[0104] <6. その他の実施の形態>

本開示による技術は、上記各実施の形態の説明に限定されず種々の変形実施が可能である。

[0105] 例えば、本技術は以下のような構成を取ることができる。

(1)

第1の基材で構成された光学機能素子アレイと、前記第1の基材とは異なる

る第2の基材で構成された複数の受発光素子とを有する光素子を備え、

前記光学機能素子アレイは、第1の面および第2の面を含む光学基板と、
前記光学基板に一体化され、前記第1の面上において1次元もしくは2次元に配列された複数の光学機能素子とを有し、

前記複数の受発光素子のそれぞれと前記複数の光学機能素子のそれぞれとが前記光学基板に対して垂直方向の同軸に位置するように前記光学基板を介して互いに対向配置され、かつ、前記複数の受発光素子が、前記光学機能素子アレイのアレイ数よりも少ない単位数に分離された状態で、前記第2の面に対して間隔を空けて配置されている

光電モジュール

(2)

前記複数の受発光素子のそれぞれを駆動するフロントエンド回路をさらに備え、

前記受発光素子と前記フロントエンド回路との配線長が、前記複数の受発光素子のそれぞれについて略同一である

上記(1)に記載の光電モジュール。

(3)

前記光学基板の前記第2の面に当接し、前記光学基板に電氣的に接続される第1のはんだバンプと、

前記複数の受発光素子のそれぞれに対して設けられ、前記複数の受発光素子のそれぞれに電氣的に接続される第2のはんだバンプと
をさらに備える

上記(1)または(2)に記載の光電モジュール。

(4)

一方の面に前記光素子が搭載されたフロントエンドICと、

前記フロントエンドICおよび前記光素子が搭載され、前記フロントエンドICをマザーボードに電氣的に接続するインターポーザ基板と

をさらに備え、

前記インターポーザ基板は、
前記フロントエンドＩＣの他方の面が接合された第１の基板と、
前記第１の基板に接合され、前記フロントエンドＩＣを前記第１の基板に搭載するためのＩＣ搭載用開口を有する第２の基板と、
前記マザーボードに当接することなく、前記フロントエンドＩＣと前記マザーボードとの間に配置され、前記光素子が光伝送を行うための光入出力用開口を有する第３の基板と
を含む
上記（１）ないし（３）のいずれか１つに記載の光電モジュール。

（５）

前記第１の基板は、前記第２の基板よりも高い放熱性および高い剛性を有し、

前記第２の基板は、前記第３の基板を介して前記フロントエンドＩＣに電氣的に接続されると共に、前記第３の基板と前記マザーボードとの間を電氣的に接続する接続構造を有し、

前記第３の基板は、前記フロントエンドＩＣと前記第２の基板との間を電氣的に接続する接続構造を有する

上記（４）に記載の光電モジュール。

（６）

光コネクタを装着するための位置決め部材をさらに備え、

前記第１の基板が、前記第２の基板よりも高い放熱性および高い剛性を有すると共に、外部の冷却媒体によって温度管理がなされており、

前記第１の基板の１つの基板面に、前記位置決め部材の一端面と、前記フロントエンドＩＣの前記他方の面と、前記第２の基板の１つの基板面とが空隙なく全面的に接合されている

上記（４）または（５）に記載の光電モジュール。

（７）

前記第２の基板、および前記第３の基板を貫通することなく、前記第２の

基板、および前記第3の基板の表層部を介して前記フロントエンドICと前記マザーボードとの間の電氣的な接続が行われる

上記(4)ないし(6)のいずれか1つに記載の光電モジュール。

(8)

前記光素子とフロントエンドICとを電氣的に接続する多層構造のインターポーザ基板をさらに備え、

前記インターポーザ基板が、他の部分に比べて基板層数を少なくすることによって形成された窪み部分を有し、

前記光素子が前記窪み部分に収まるようにして前記インターポーザ基板に搭載されている

上記(1)ないし(3)のいずれか1つに記載の光電モジュール。

(9)

インターポーザ基板と、

前記光素子に電氣的に接続されたフロントエンドICと、

前記光素子を搭載する保持基板と

をさらに備え、

前記光素子が、前記保持基板に搭載された状態で前記フロントエンドIC、または前記インターポーザ基板に実装されている

上記(1)ないし(3)のいずれか1つに記載の光電モジュール。

(10)

前記インターポーザ基板を貫通する開口部を有し、

前記光素子が、前記保持基板に搭載された状態で前記開口部に収まるようにして前記フロントエンドICに実装され、

前記インターポーザ基板を介さずに、前記光素子と前記フロントエンドICとが前記保持基板を介して電氣的に接続されている

上記(9)に記載の光電モジュール。

(11)

前記光素子が、前記保持基板に搭載された状態で前記インターポーザ基板

に実装され、

前記保持基板および前記インターポーザ基板を介して、前記光素子と前記フロントエンドICとが電氣的に接続されている

上記（９）に記載の光電モジュール。

（１２）

送信用光学系および受信用光学系を含み、前記光素子に光結合される光コネクタをさらに備え、

前記複数の受発光素子として、受光素子と発光素子とを含み、

前記送信用光学系は、前記発光素子から出射された送信光が平行光束で入射する送信用レンズと、前記送信用レンズに入射した前記送信光を反射する送信用全反射ミラーと、前記送信用全反射ミラーで反射された前記送信光を伝送する送信用光伝送媒体とを有し、

前記受信用光学系は、受信用光伝送媒体と、前記受信用光伝送媒体によって伝送された受信光を反射する受信用全反射ミラーと、前記受信用全反射ミラーで反射された前記受信光を平行光束で前記受光素子に向けて出射する受信用レンズとを有する

上記（１）ないし（１１）のいずれか１つに記載の光電モジュール。

（１３）

前記送信用レンズおよび前記送信用全反射ミラー間の距離と、前記受信用レンズおよび前記受信用全反射ミラー間の距離とが異なり、かつ、前記送信用レンズに入射する入射平行光束の光路長と、前記受信用レンズが出射する出射平行光束の光路長とが異なり、

前記受光素子および前記受信用全反射ミラー間の距離と前記発光素子および前記送信用全反射ミラー間の距離、もしくは、前記受光素子および前記受信用光伝送媒体間の距離と前記発光素子および前記送信用光伝送媒体間の距離とが略同一である

上記（１２）に記載の光電モジュール。

（１４）

前記送信用光学系は、前記送信用レンズが形成されたレンズ基板をさらに有し、

前記送信用全反射ミラーが、前記送信用レンズの光軸に対して前記送信光を反射する方向にオフセットされた位置に配置され、かつ、前記光学機能素子アレイにおける前記光学基板の前記第 1 の面と、前記レンズ基板における前記送信用レンズが形成された基板面とが略平行である

上記（12）に記載の光電モジュール。

（15）

前記光コネクタは、前記送信用レンズおよび前記受信用レンズが形成されたレンズ基板をさらに有し、

前記送信用光伝送媒体および前記受信用光伝送媒体が、前記レンズ基板における前記送信用レンズおよび前記受信用レンズが形成された基板面に対して傾斜配置されている

上記（12）または（14）に記載の光電モジュール。

（16）

第 1 の基材で構成された光学機能素子アレイと、

前記第 1 の基材とは異なる第 2 の基材で構成された複数の受発光素子とを備え、

前記光学機能素子アレイは、第 1 の面および第 2 の面を含む光学基板と、前記光学基板に一体化され、前記第 1 の面上において 1 次元もしくは 2 次元に配列された複数の光学機能素子とを有し、

前記複数の受発光素子のそれぞれと前記複数の光学機能素子のそれぞれとが前記光学基板に対して垂直方向の同軸に位置するように前記光学基板を介して互いに対向配置され、かつ、前記複数の受発光素子が、前記光学機能素子アレイのアレイ数よりも少ない単位数に分離された状態で、前記第 2 の面に対して間隔を空けて配置されている

光素子。

（17）

前記複数の受発光素子が、はんだバンプによって前記光学基板の前記第2の面に取り付けられている

上記（16）に記載の光素子。

[0106] 本出願は、日本国特許庁において2014年5月13日に出願された日本特許出願番号第2014-99695号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

[0107] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 第1の基材で構成された光学機能素子アレイと、前記第1の基材とは異なる第2の基材で構成された複数の受発光素子とを有する光素子を備え、
- 前記光学機能素子アレイは、第1の面および第2の面を含む光学基板と、前記光学基板に一体化され、前記第1の面上において1次元のもしくは2次元に配列された複数の光学機能素子とを有し、
- 前記複数の受発光素子のそれぞれと前記複数の光学機能素子のそれぞれとが前記光学基板に対して垂直方向の同軸に位置するように前記光学基板を介して互いに対向配置され、かつ、前記複数の受発光素子が、前記光学機能素子アレイのアレイ数よりも少ない単位数に分離された状態で、前記第2の面に対して間隔を空けて配置されている
- 光電モジュール。
- [請求項2] 前記複数の受発光素子のそれぞれを駆動するフロントエンド回路をさらに備え、
- 前記受発光素子と前記フロントエンド回路との配線長が、前記複数の受発光素子のそれぞれについて略同一である
- 請求項1に記載の光電モジュール。
- [請求項3] 前記光学基板の前記第2の面に当接し、前記光学基板に電氣的に接続される第1のはんだバンプと、
- 前記複数の受発光素子のそれぞれに対して設けられ、前記複数の受発光素子のそれぞれに電氣的に接続される第2のはんだバンプと
- をさらに備える
- 請求項1に記載の光電モジュール。
- [請求項4] 一方の面に前記光素子が搭載されたフロントエンドICと、
- 前記フロントエンドICおよび前記光素子が搭載され、前記フロントエンドICをマザーボードに電氣的に接続するインターポーザ基板と

をさらに備え、
前記インターポーザ基板は、
前記フロントエンドＩＣの他方の面が接合された第１の基板と、
前記第１の基板に接合され、前記フロントエンドＩＣを前記第１の基板に搭載するためのＩＣ搭載用開口を有する第２の基板と、
前記マザーボードに当接することなく、前記フロントエンドＩＣと前記マザーボードとの間に配置され、前記光素子が光伝送を行うための光入出力用開口を有する第３の基板と
を含む
請求項１に記載の光電モジュール。

[請求項５] 前記第１の基板は、前記第２の基板よりも高い放熱性および高い剛性を有し、
前記第２の基板は、前記第３の基板を介して前記フロントエンドＩＣに電氣的に接続されると共に、前記第３の基板と前記マザーボードとの間を電氣的に接続する接続構造を有し、
前記第３の基板は、前記フロントエンドＩＣと前記第２の基板との間を電氣的に接続する接続構造を有する
請求項４に記載の光電モジュール。

[請求項６] 光コネクタを装着するための位置決め部材をさらに備え、
前記第１の基板が、前記第２の基板よりも高い放熱性および高い剛性を有すると共に、外部の冷却媒体によって温度管理がなされており、
前記第１の基板の１つの基板面に、前記位置決め部材の一端面と、前記フロントエンドＩＣの前記他方の面と、前記第２の基板の１つの基板面とが空隙なく全面的に接合されている
請求項４に記載の光電モジュール。

[請求項７] 前記第２の基板、および前記第３の基板を貫通することなく、前記第２の基板、および前記第３の基板の表層部を介して前記フロントエ

ンドＩＣと前記マザーボードとの間の電氣的な接続が行われる

請求項４に記載の光電モジュール。

[請求項８] 前記光素子とフロントエンドＩＣとを電氣的に接続する多層構造のインターポーザ基板をさらに備え、

前記インターポーザ基板が、他の部分に比べて基板層数を少なくすることによって形成された窪み部分を有し、

前記光素子が前記窪み部分に収まるようにして前記インターポーザ基板に搭載されている

請求項１に記載の光電モジュール。

[請求項９] インターポーザ基板と、

前記光素子に電氣的に接続されたフロントエンドＩＣと、

前記光素子を搭載する保持基板と

をさらに備え、

前記光素子が、前記保持基板に搭載された状態で前記フロントエンドＩＣ、または前記インターポーザ基板に実装されている

請求項１に記載の光電モジュール。

[請求項１０] 前記インターポーザ基板を貫通する開口部を有し、

前記光素子が、前記保持基板に搭載された状態で前記開口部に収まるようにして前記フロントエンドＩＣに実装され、

前記インターポーザ基板を介さずに、前記光素子と前記フロントエンドＩＣとが前記保持基板を介して電氣的に接続されている

請求項９に記載の光電モジュール。

[請求項１１] 前記光素子が、前記保持基板に搭載された状態で前記インターポーザ基板に実装され、

前記保持基板および前記インターポーザ基板を介して、前記光素子と前記フロントエンドＩＣとが電氣的に接続されている

請求項９に記載の光電モジュール。

[請求項１２] 送信用光学系および受信用光学系を含み、前記光素子に光結合され

る光コネクタをさらに備え、

前記複数の受発光素子として、受光素子と発光素子とを含み、

前記送信用光学系は、前記発光素子から出射された送信光が平行光束で入射する送信用レンズと、前記送信用レンズに入射した前記送信光を反射する送信用全反射ミラーと、前記送信用全反射ミラーで反射された前記送信光を伝送する送信用光伝送媒体とを有し、

前記受信用光学系は、受信用光伝送媒体と、前記受信用光伝送媒体によって伝送された受信光を反射する受信用全反射ミラーと、前記受信用全反射ミラーで反射された前記受信光を平行光束で前記受光素子に向けて出射する受信用レンズとを有する

請求項 1 に記載の光電モジュール。

[請求項13]

前記送信用レンズおよび前記送信用全反射ミラー間の距離と、前記受信用レンズおよび前記受信用全反射ミラー間の距離とが異なり、かつ、前記送信用レンズに入射する入射平行光束の光路長と、前記受信用レンズが出射する出射平行光束の光路長とが異なり、

前記受光素子および前記受信用全反射ミラー間の距離と前記発光素子および前記送信用全反射ミラー間の距離、もしくは、前記受光素子および前記受信用光伝送媒体間の距離と前記発光素子および前記送信用光伝送媒体間の距離とが略同一である

請求項 1 2 に記載の光電モジュール。

[請求項14]

前記送信用光学系は、前記送信用レンズが形成されたレンズ基板をさらに有し、

前記送信用全反射ミラーが、前記送信用レンズの光軸に対して前記送信光を反射する方向にオフセットされた位置に配置され、かつ、前記光学機能素子アレイにおける前記光学基板の前記第 1 の面と、前記レンズ基板における前記送信用レンズが形成された基板面とが略平行である

請求項 1 2 に記載の光電モジュール。

[請求項15] 前記光コネクタは、前記送信用レンズおよび前記受信用レンズが形成されたレンズ基板をさらに有し、

前記送信用光伝送媒体および前記受信用光伝送媒体が、前記レンズ基板における前記送信用レンズおよび前記受信用レンズが形成された基板面に対して傾斜配置されている

請求項 1 2 に記載の光電モジュール。

[請求項16] 第 1 の基材で構成された光学機能素子アレイと、

前記第 1 の基材とは異なる第 2 の基材で構成された複数の受発光素子と

を備え、

前記光学機能素子アレイは、第 1 の面および第 2 の面を含む光学基板と、前記光学基板に一体化され、前記第 1 の面上において 1 次元的もしくは 2 次元的に配列された複数の光学機能素子とを有し、

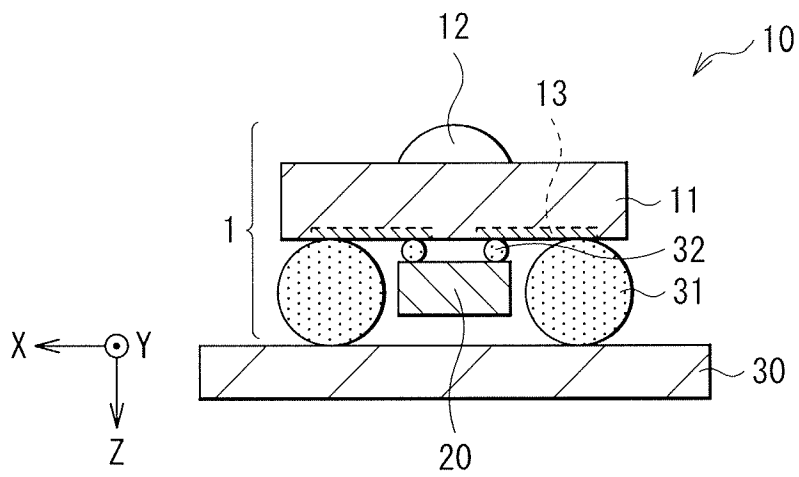
前記複数の受発光素子のそれぞれと前記複数の光学機能素子のそれぞれとが前記光学基板に対して垂直方向の同軸に位置するように前記光学基板を介して互いに対向配置され、かつ、前記複数の受発光素子が、前記光学機能素子アレイのアレイ数よりも少ない単位数に分離された状態で、前記第 2 の面に対して間隔を空けて配置されている

光素子。

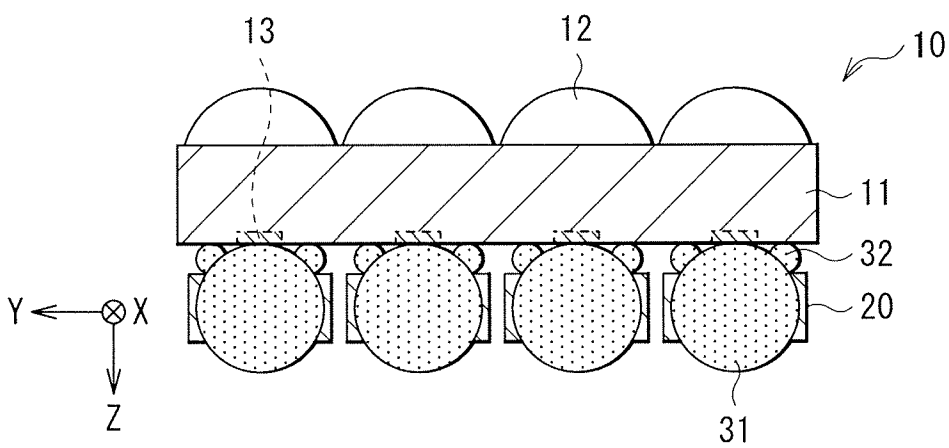
[請求項17] 前記複数の受発光素子が、はんだバンプによって前記光学基板の前記第 2 の面に取り付けられている

請求項 1 6 に記載の光素子。

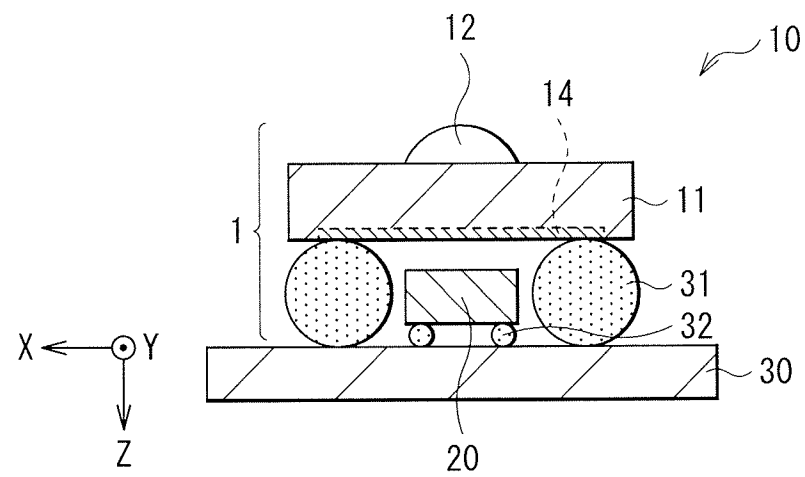
[図1]



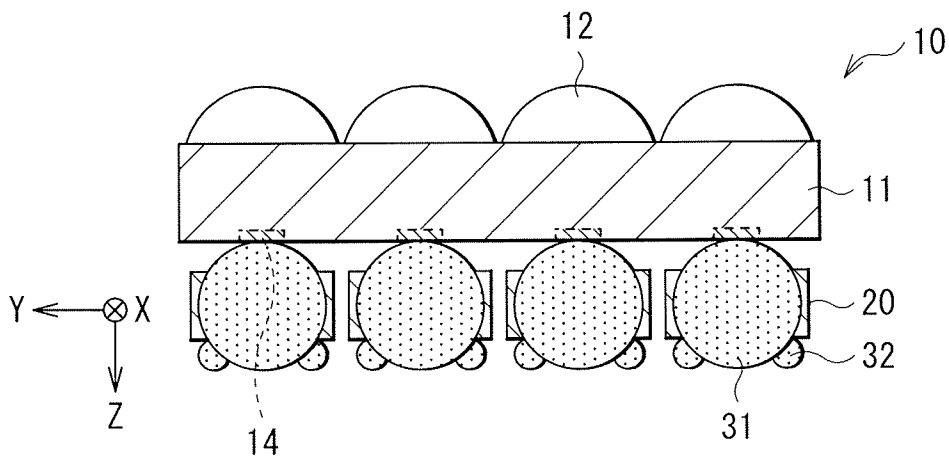
[図2]



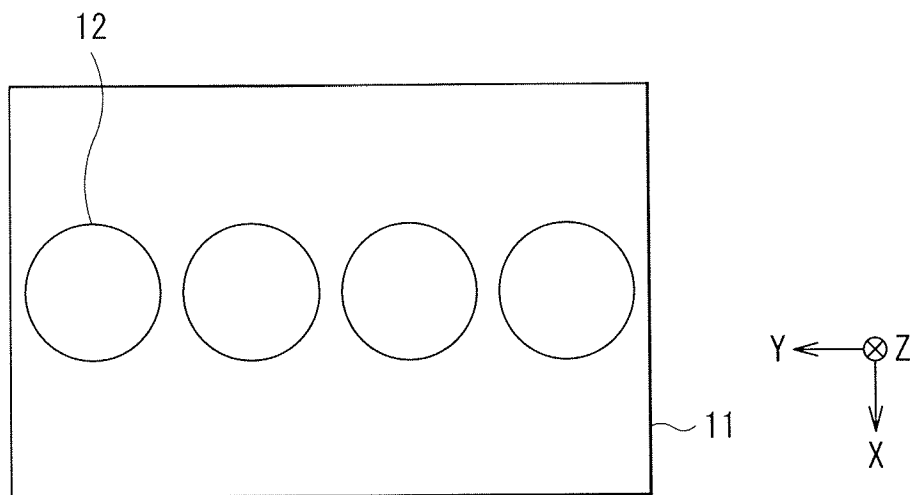
[図3]



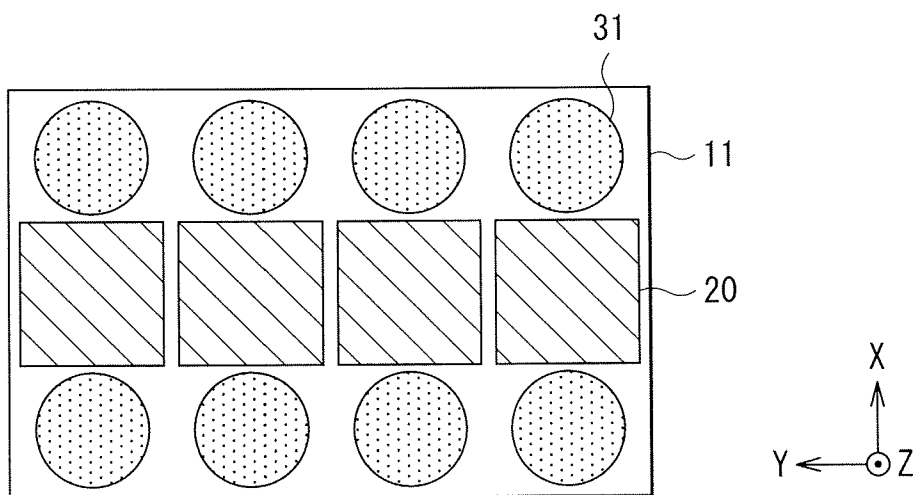
[図4]



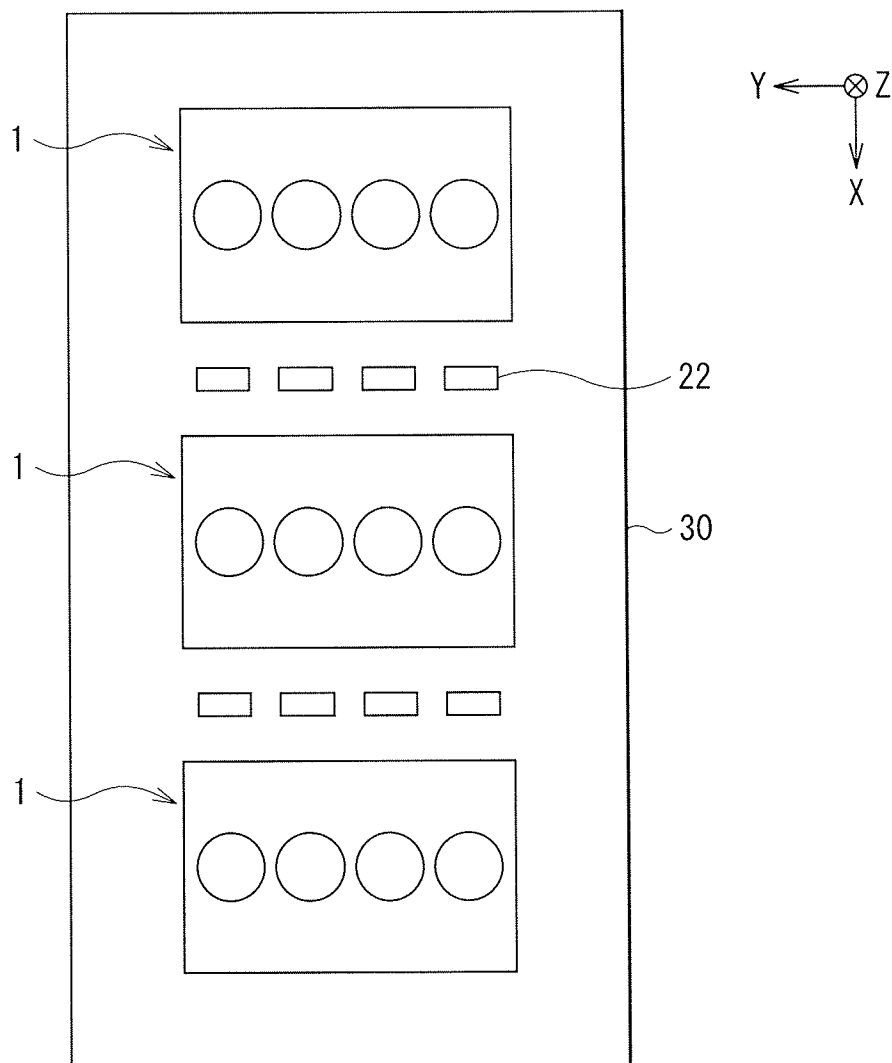
[図5]



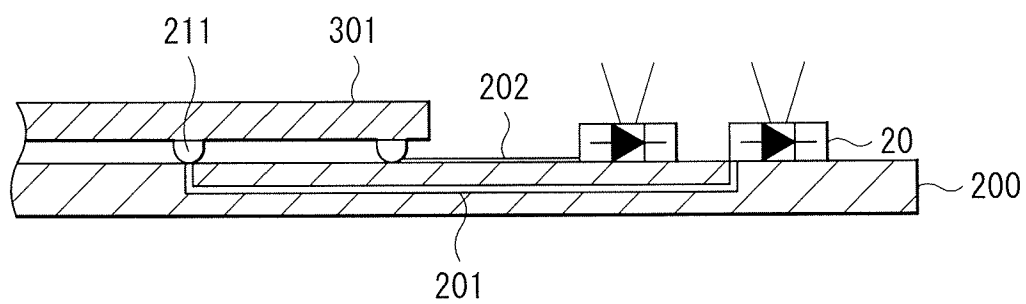
[図6]



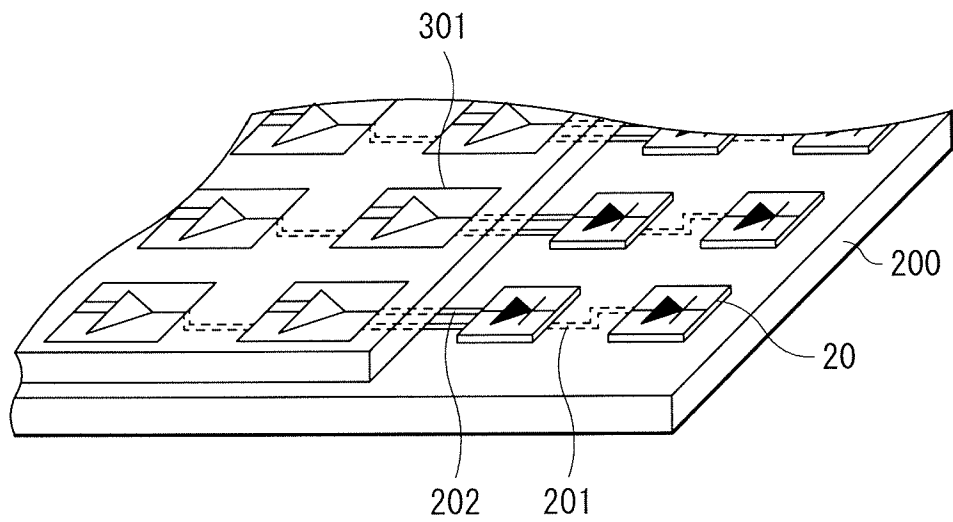
[図7]



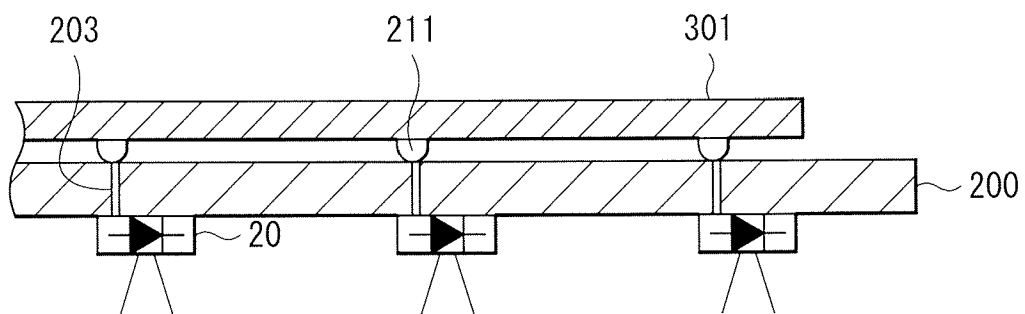
[図8]



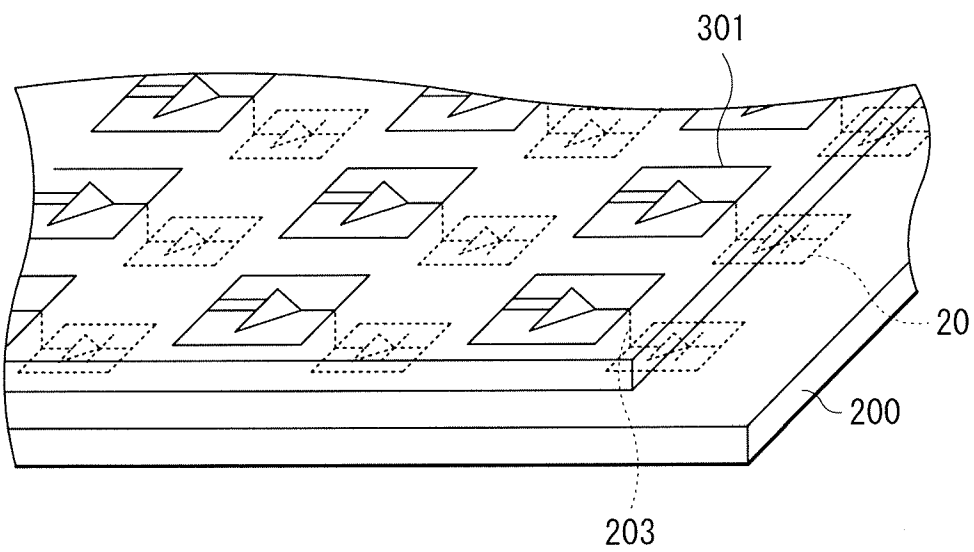
[図9]



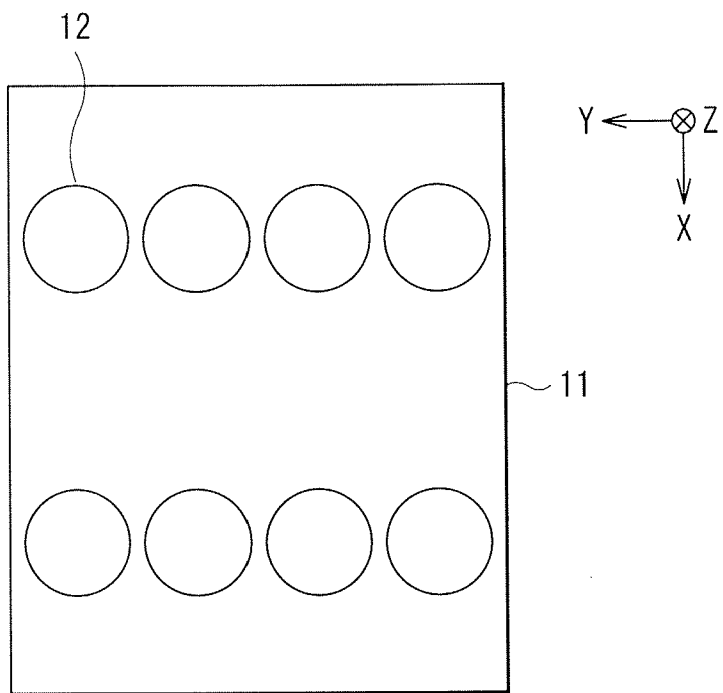
[図10]



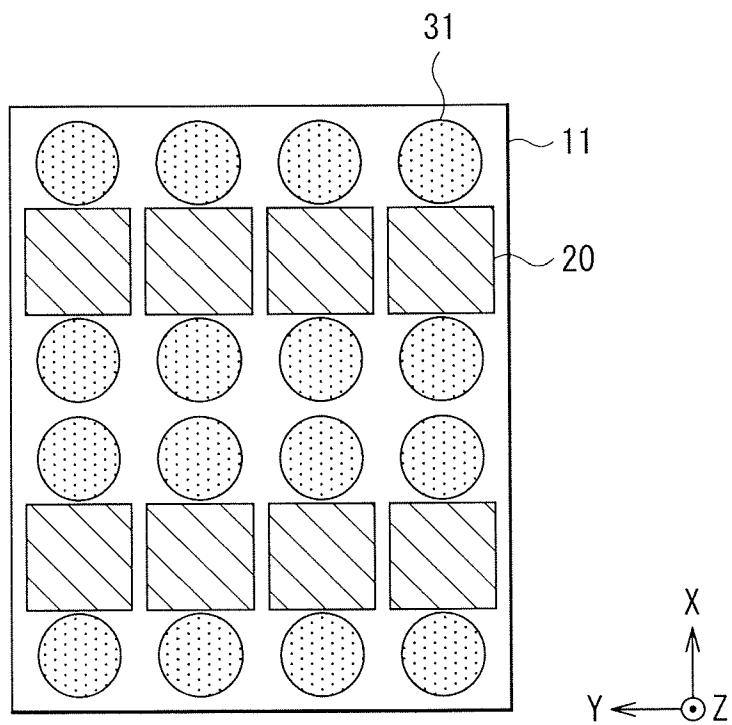
[図11]



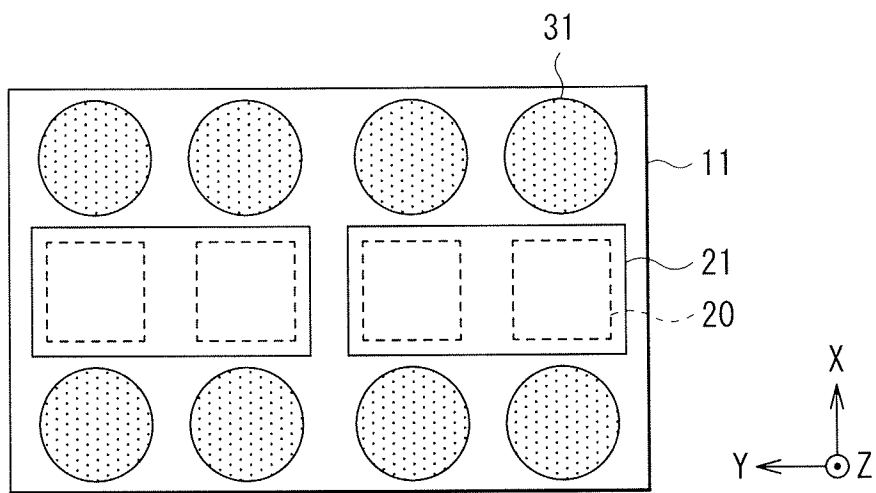
[図12]



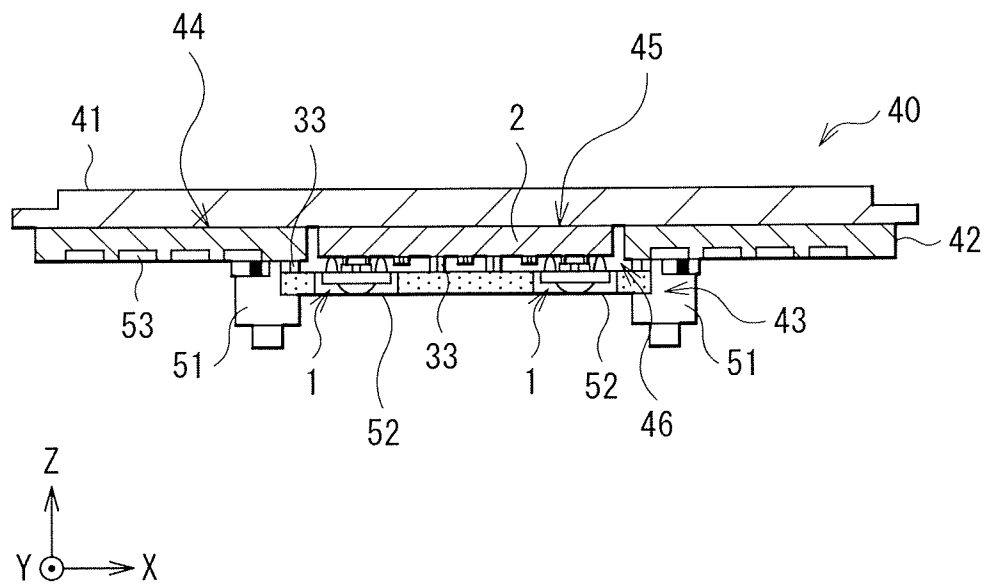
[図13]



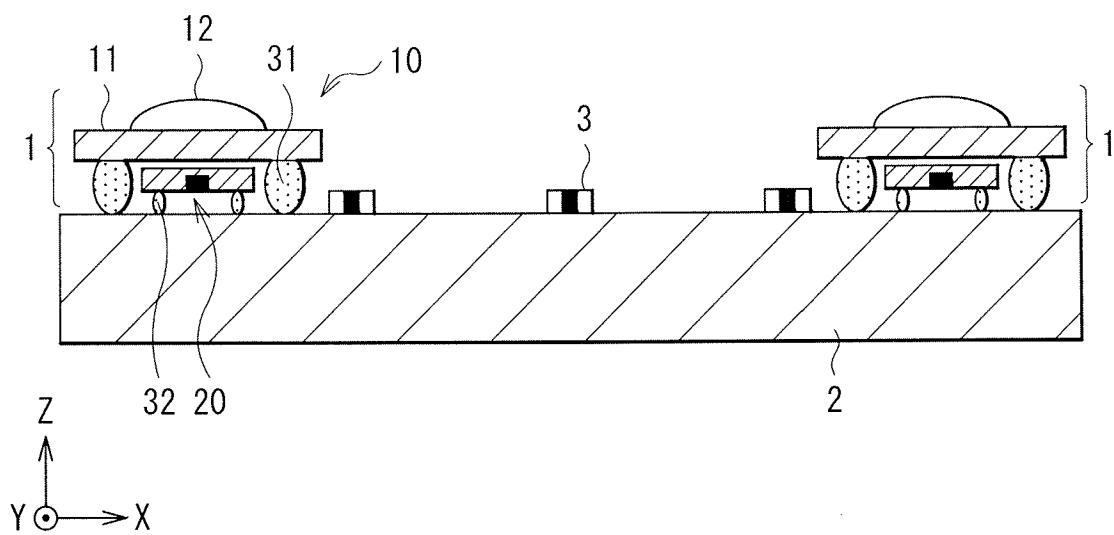
[図14]



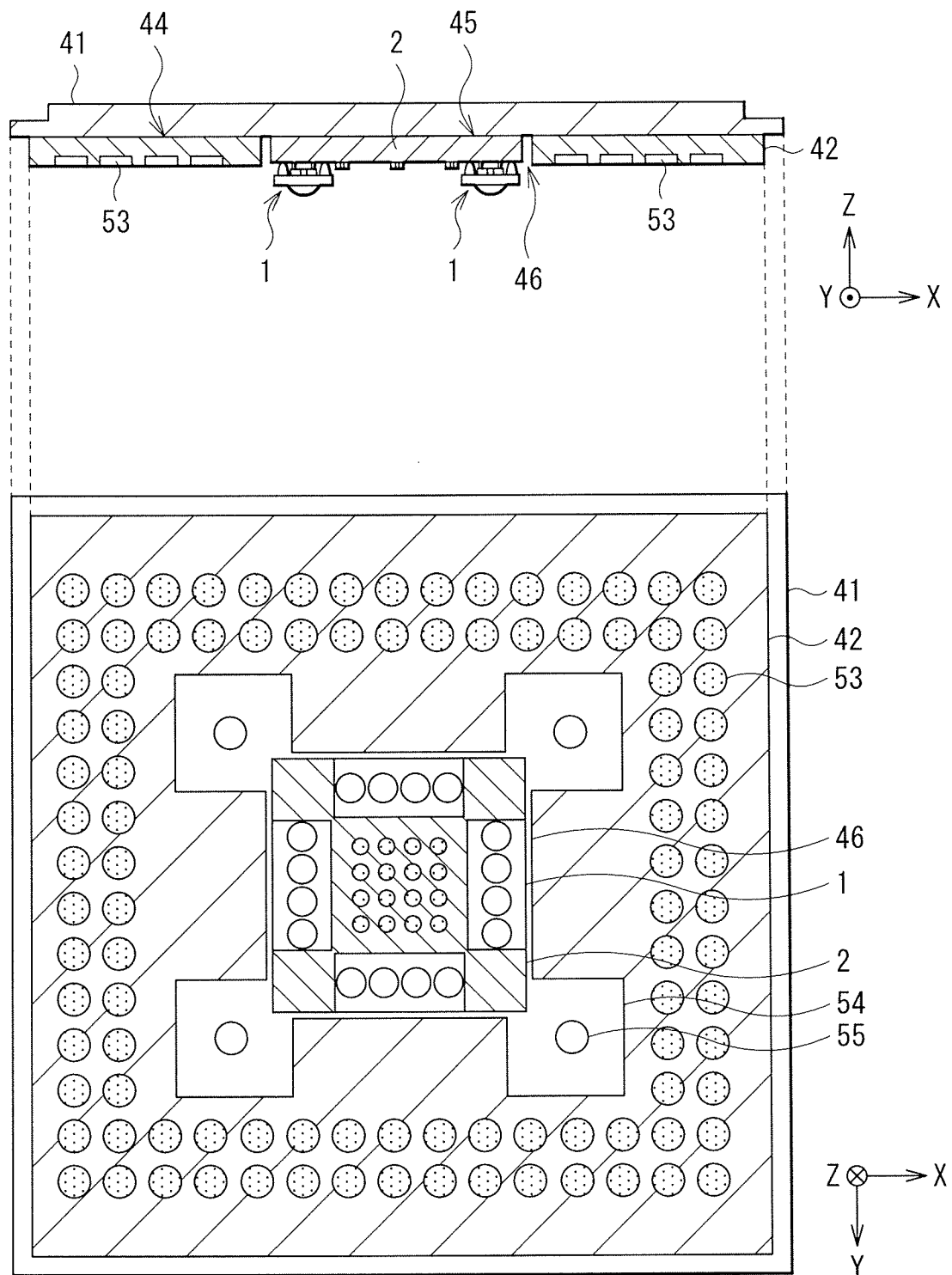
[図15]



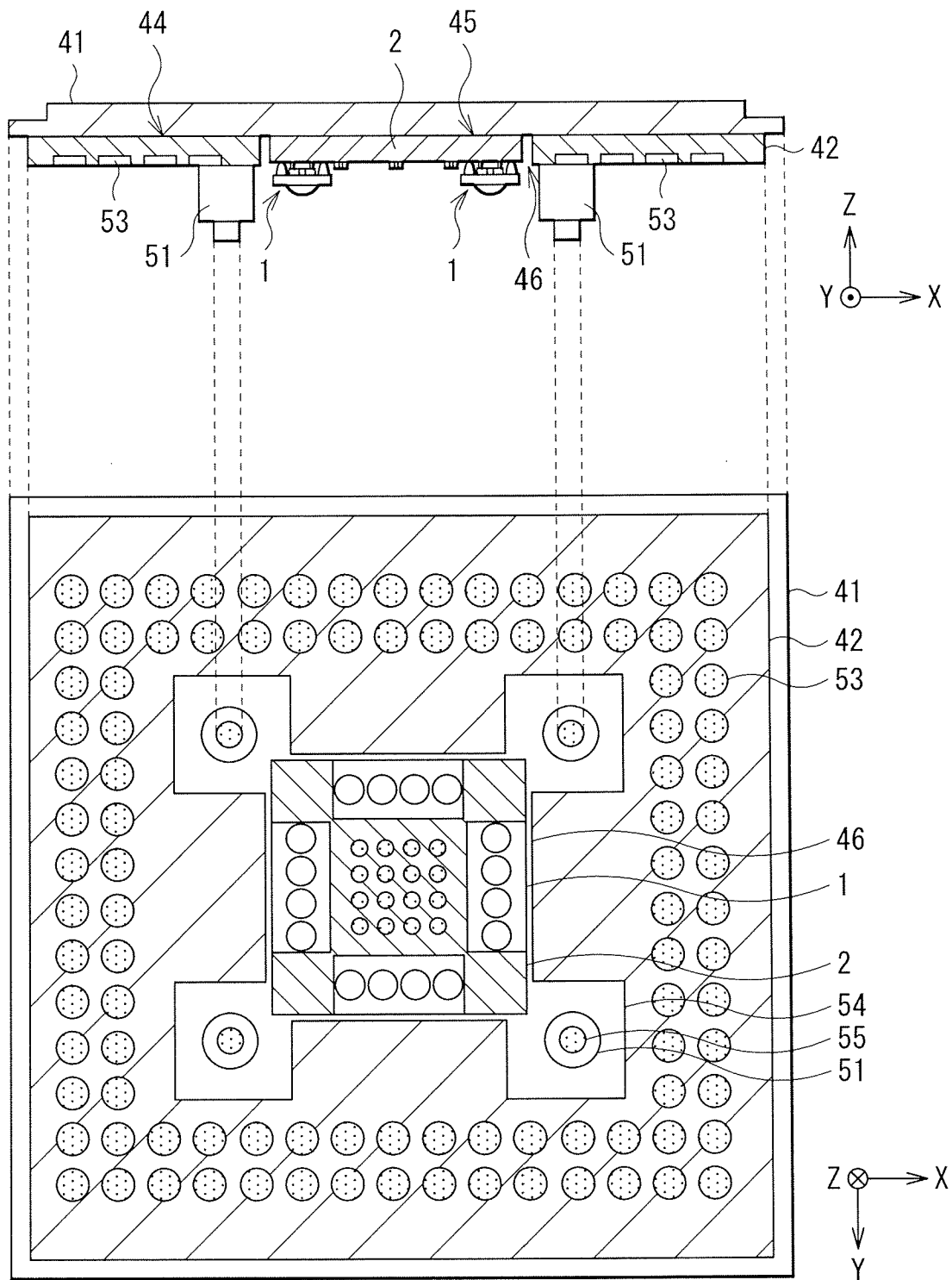
[図16]



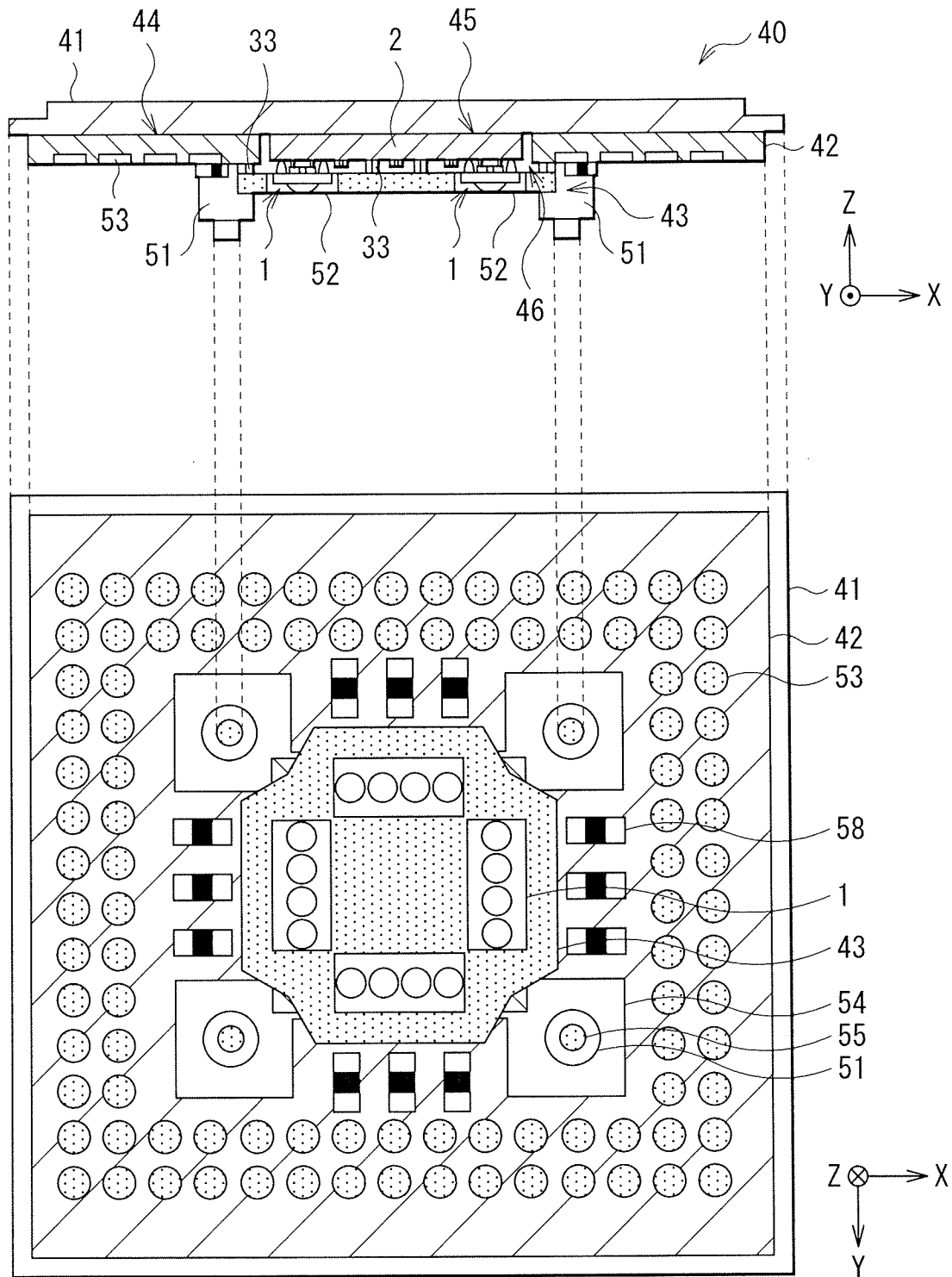
[図17]



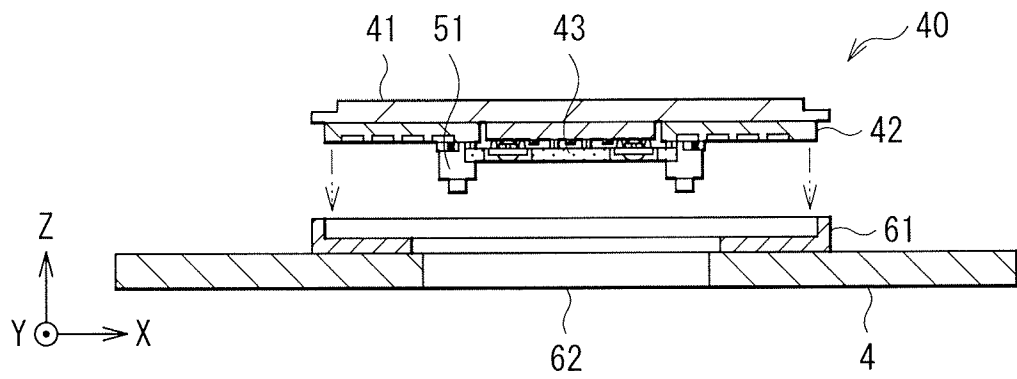
[図18]



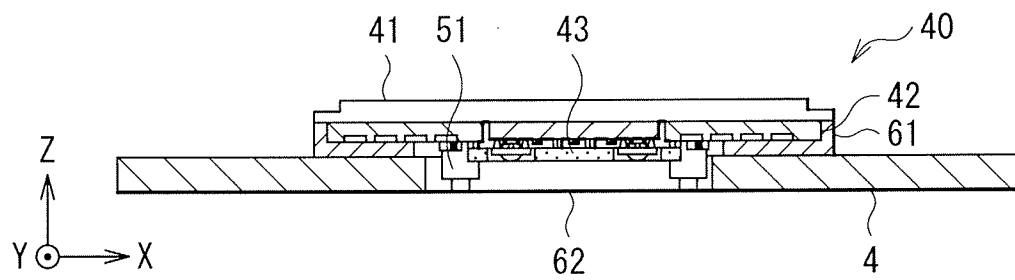
[図19]



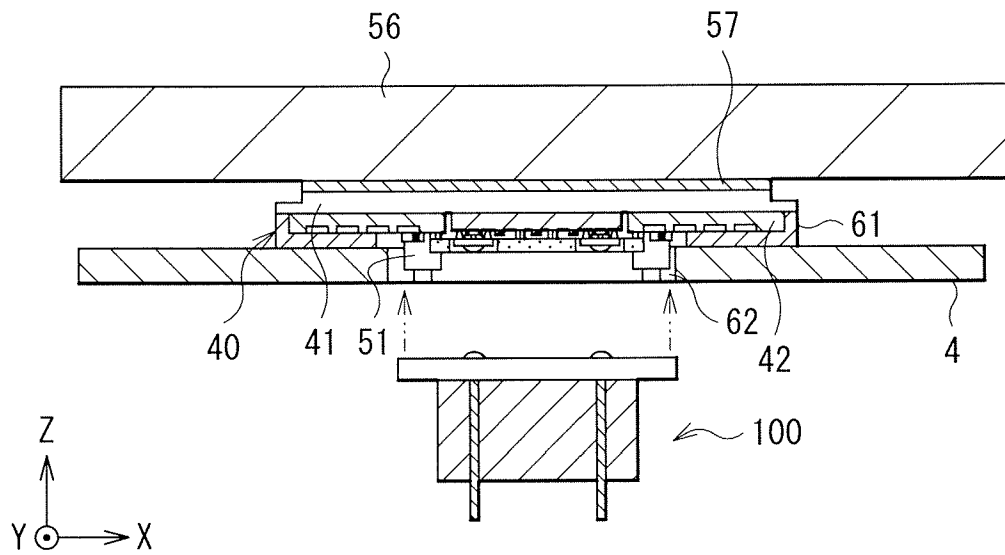
[図20]



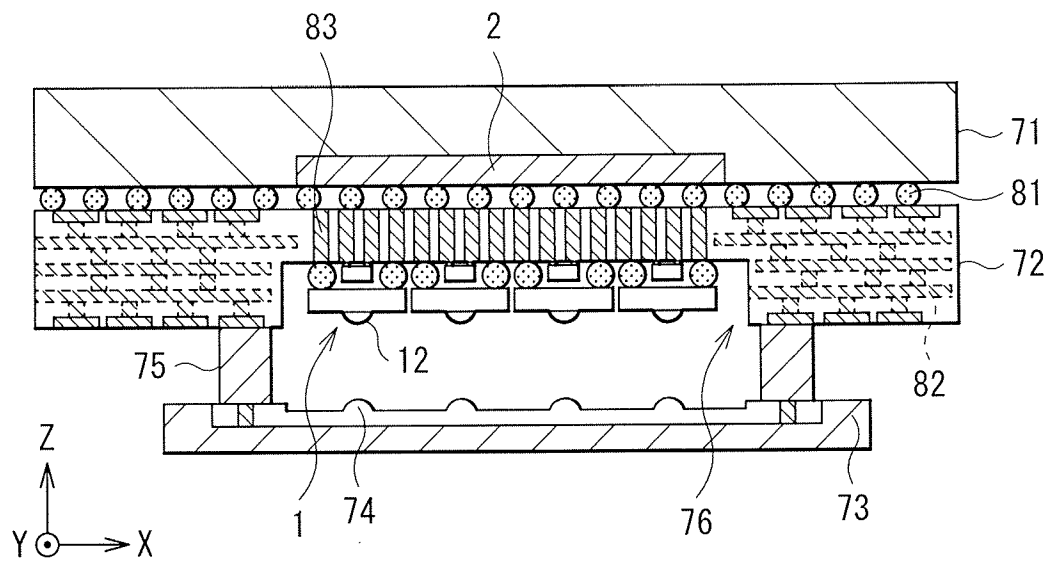
[図21]



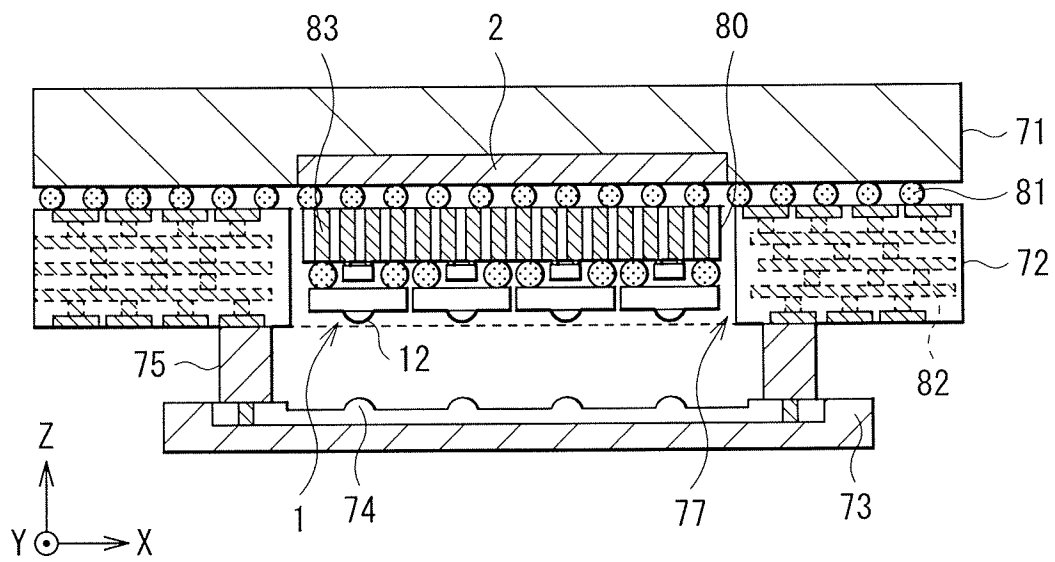
[図22]



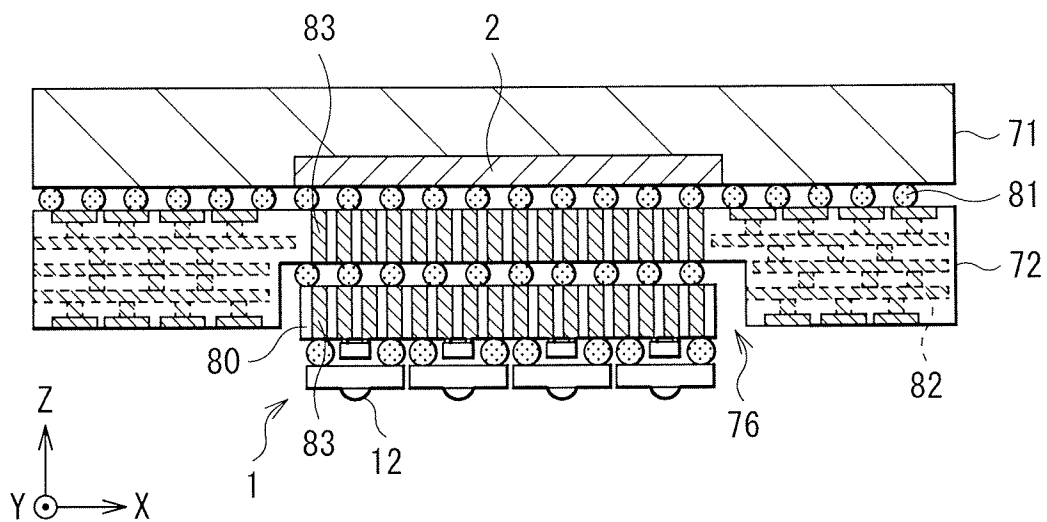
[図23]



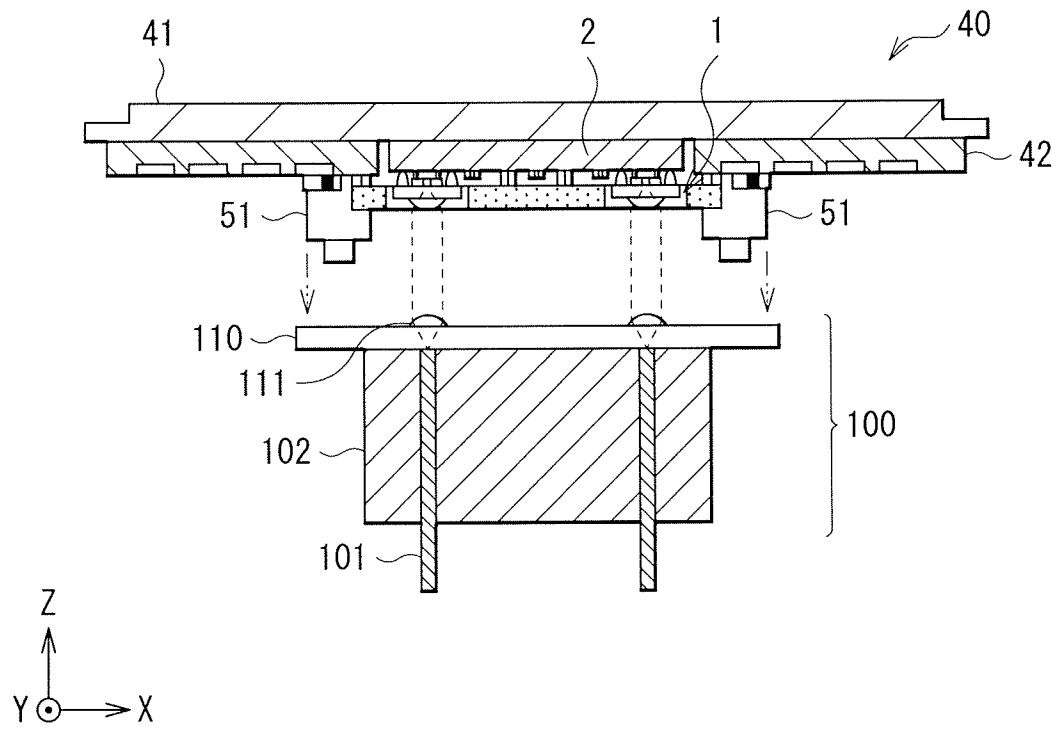
[図24]



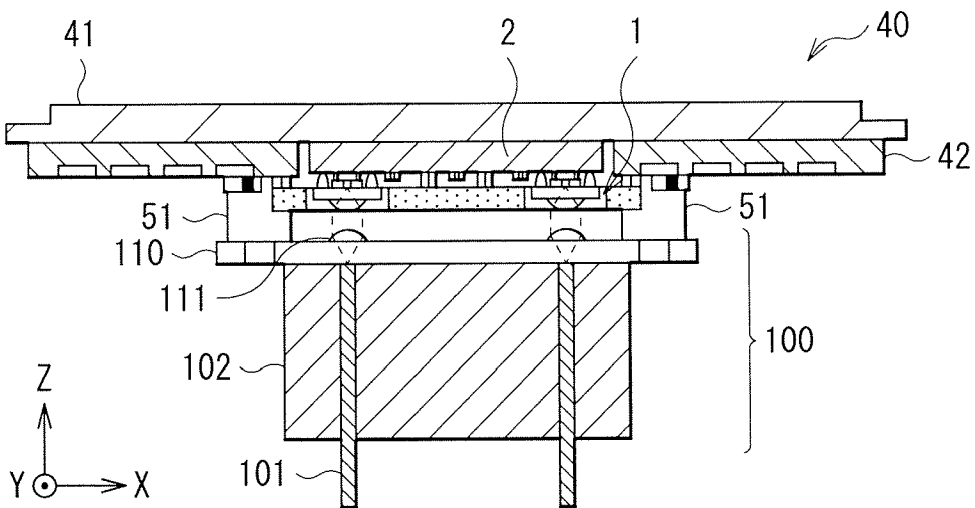
[図25]



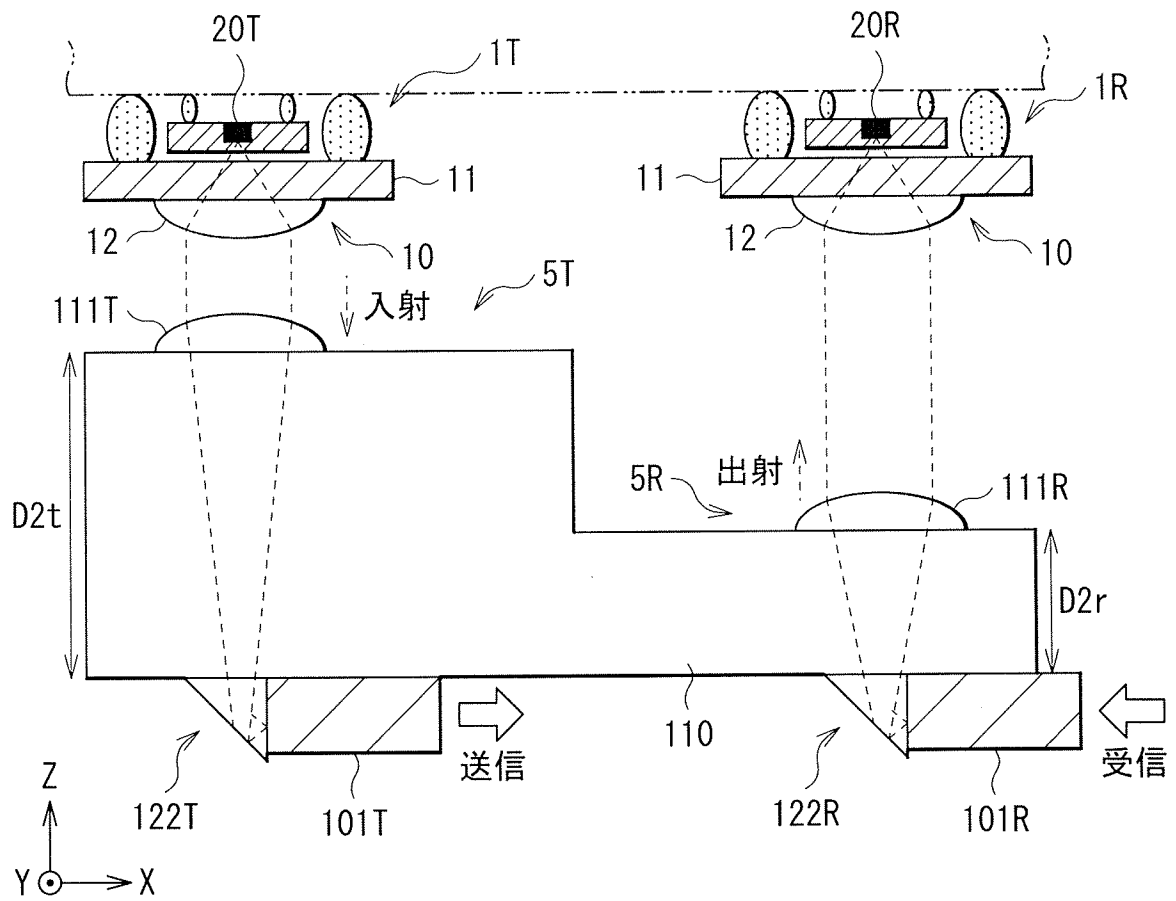
[図26]



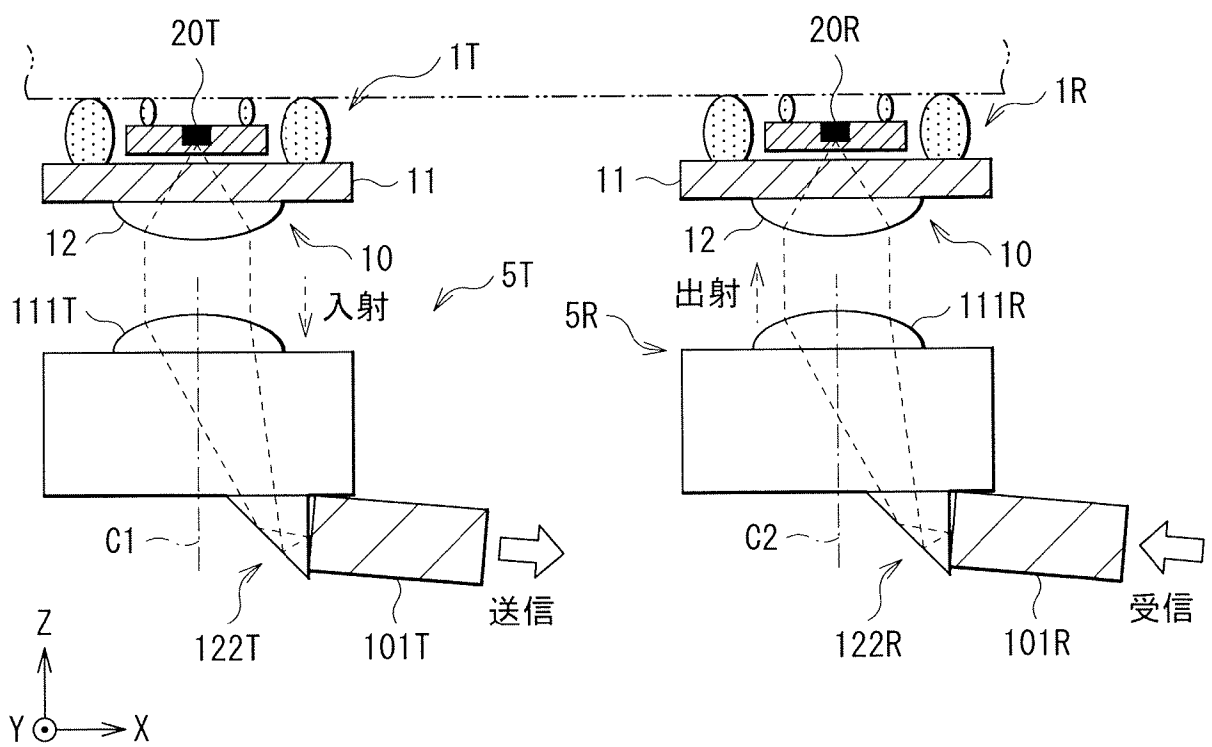
[図27]



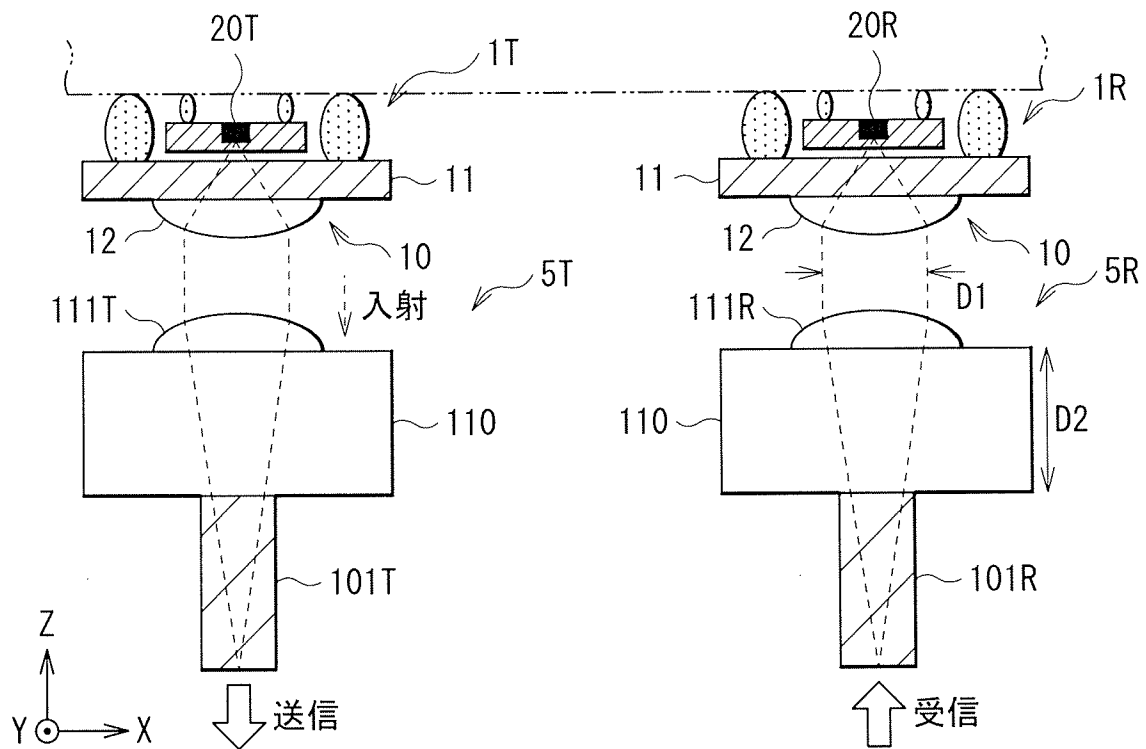
[図31]



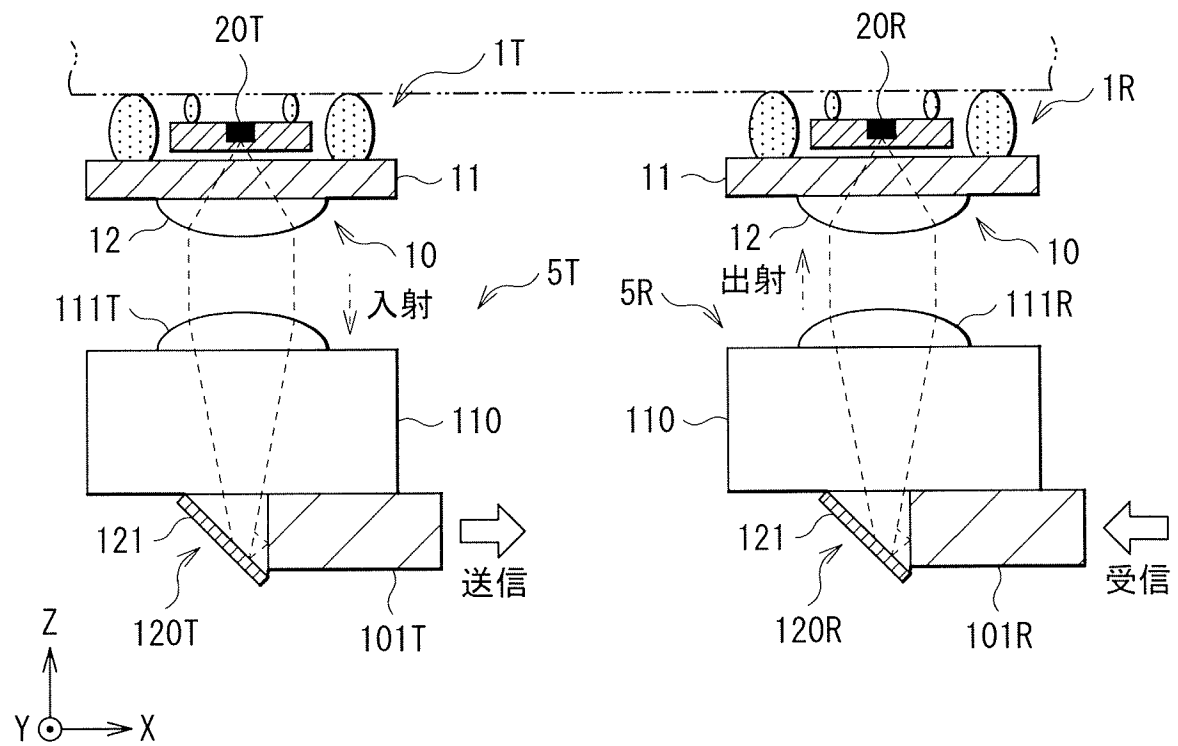
[図32]



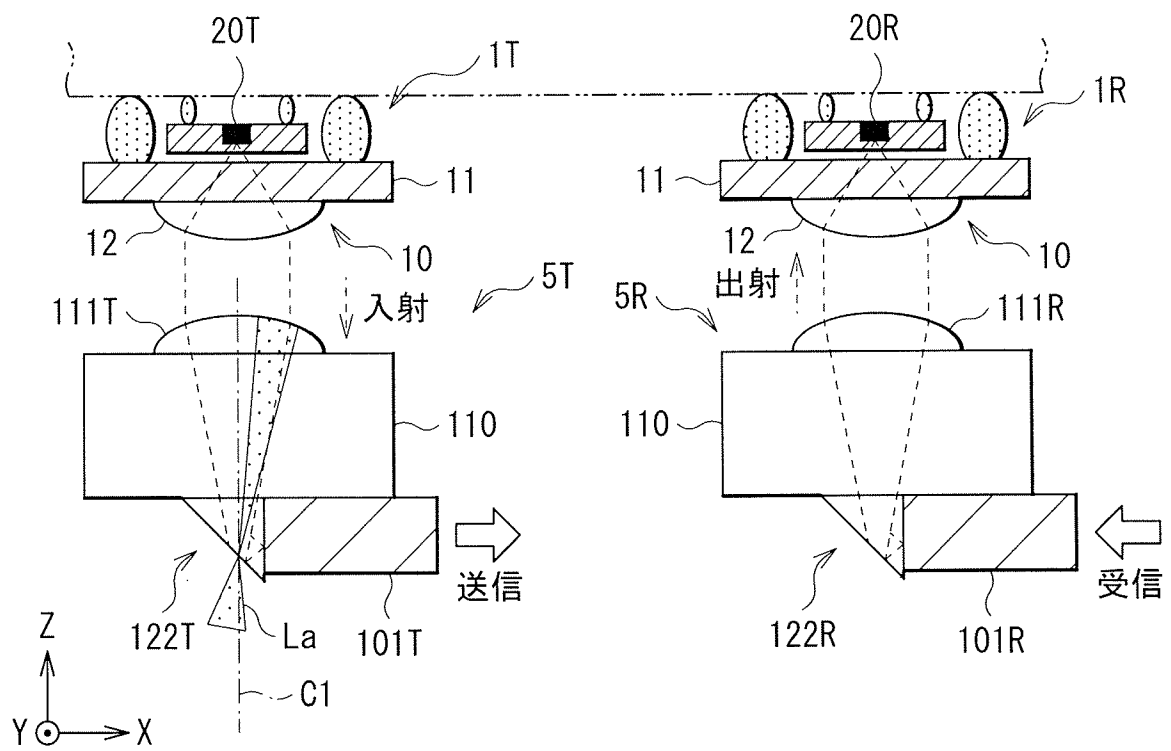
[図33]



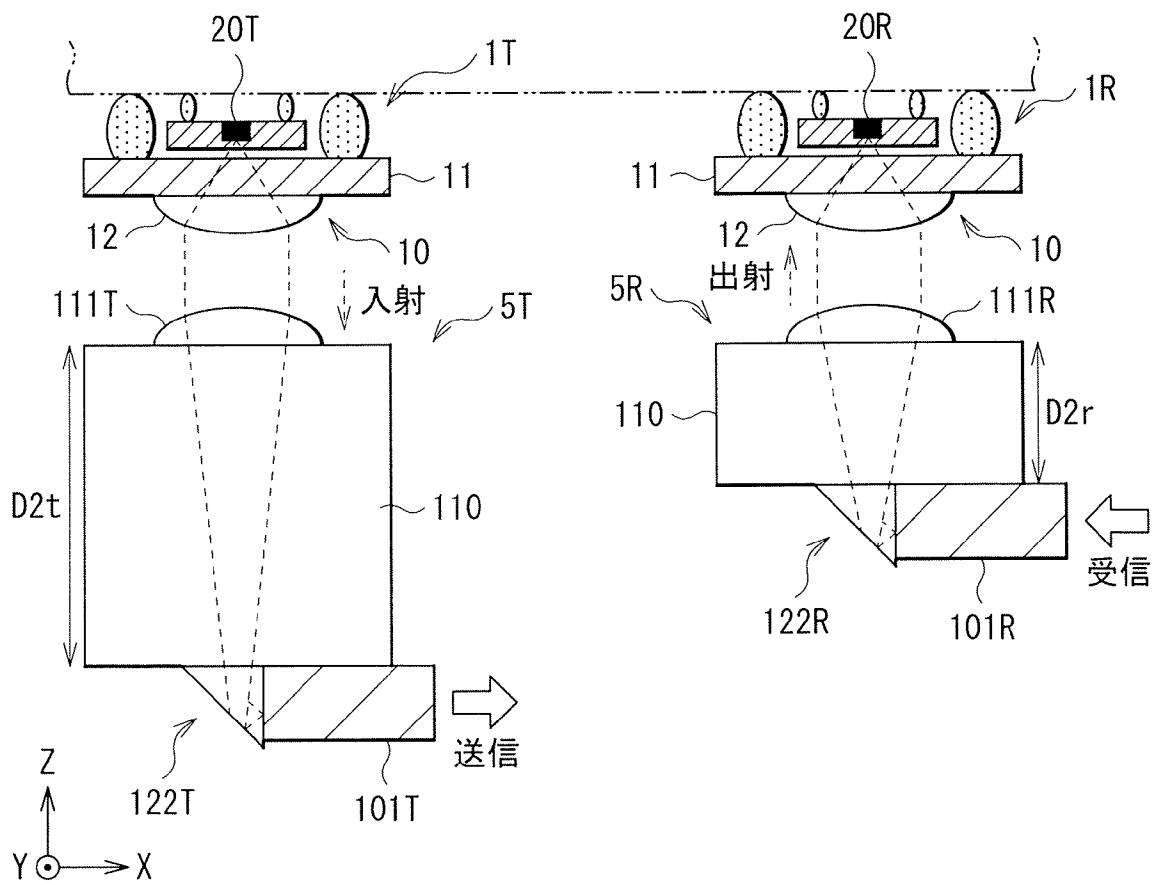
[図34]



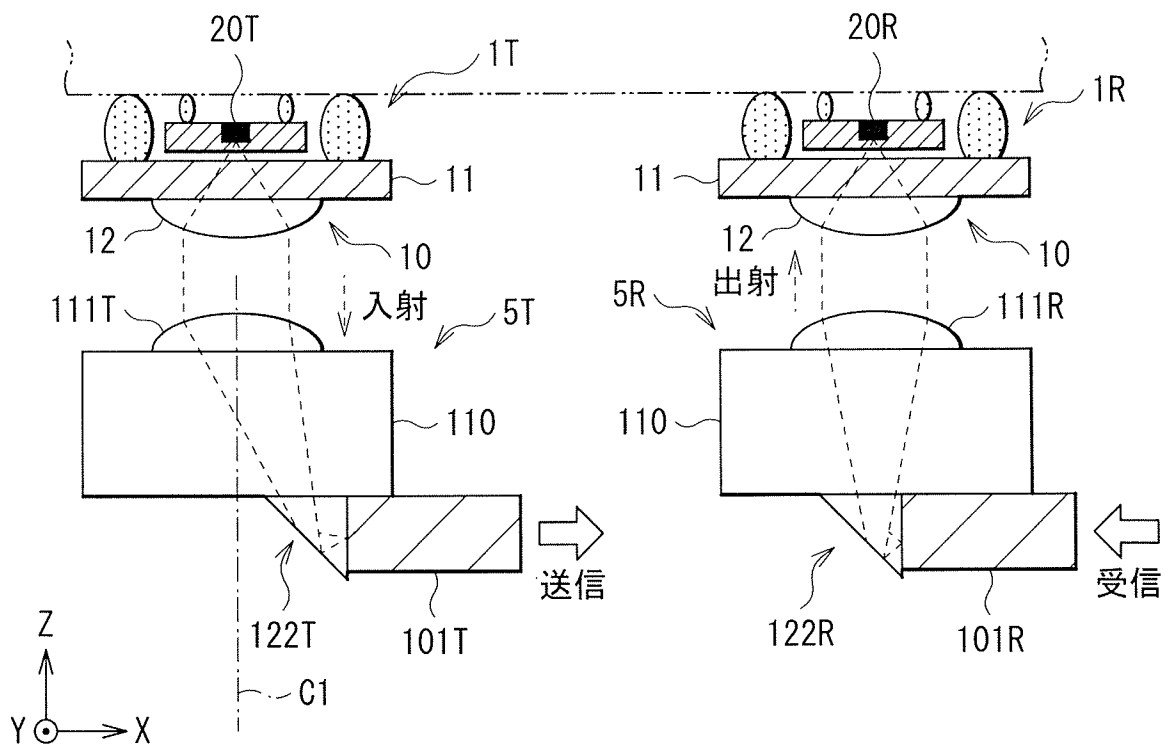
[図35]



[図36]



[図37]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/062355

A. CLASSIFICATION OF SUBJECT MATTER

H01S5/022(2006.01)i, G02B6/12(2006.01)i, G02B6/42(2006.01)i, H01L31/0232(2014.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01S5/02-5/028, G02B6/12-6/14, G02B6/42-6/43, H01L31/0232

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2009-265676 A (Gwangju Institute of Science and Technology), 12 November 2009 (12.11.2009), paragraphs [0051] to [0053]; fig. 13 & JP 2012-103720 A & US 2009/0290836 A1 & US 8340483 B2 & WO 2009/131426 A2 & EP 2112537 A1 & EP 2112537 B1 & KR 10-2009-0113147 A & KR 101251028 B1	1-3, 16, 17 4-15
Y	WO 2013/115780 A1 (HEWLETT-PACKARD DEVELOPMENT CO., L.P.), 08 August 2013 (08.08.2013), entire text; all drawings & US 2015/0003841 A1 & TW 201337372 A	4-11

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
14 July 2015 (14.07.15)

Date of mailing of the international search report
28 July 2015 (28.07.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/062355

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-252777 A (Nippon Telegraph and Telephone Corp.), 29 October 2009 (29.10.2009), entire text; all drawings & JP 4984170 B2	8-11
Y	WO 2013/100995 A1 (INTEL CORP.), 04 July 2013 (04.07.2013), entire text; all drawings & US 2014/0029639 A1	9-11
Y	JP 2006-235115 A (Sony Corp.), 07 September 2006 (07.09.2006), entire text; all drawings & US 2006/0187798 A1 & US 7379639 B2 & CN 1825150 A & CN 100397122 C	9-15

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01S5/022(2006.01)i, G02B6/12(2006.01)i, G02B6/42(2006.01)i, H01L31/0232(2014.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01S5/02-5/028, G02B6/12-6/14, G02B6/42-6/43, H01L31/0232

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2009-265676 A（クワンジュ・インスティテュート・オブ・サイエンス・アンド・テクノロジー）2009.11.12, [0051]-[0053][図13] & JP 2012-103720 A & US 2009/0290836 A1 & US 8340483 B2 & WO 2009/131426 A2 & EP 2112537 A1 & EP 2112537 B1 & KR 10-2009-0113147 A & KR 101251028 B1	1-3, 16, 17 4-15
Y	WO 2013/115780 A1（HEWLETT-PACKARD DEVELOPMENT COMPANY, L.P.）2013.08.08, 全文、全図 & US 2015/0003841 A1 & TW 201337372 A	4-11

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 4 . 0 7 . 2 0 1 5

国際調査報告の発送日

2 8 . 0 7 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

佐藤 宙子

2 X

9 3 1 6

電話番号 03-3581-1101 内線 3294

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-252777 A (日本電信電話株式会社) 2009. 10. 29, 全文、全図 & JP 4984170 B2	8-11
Y	WO 2013/100995 A1 (INTEL CORPORATION) 2013. 07. 04, 全文、全図 & US 2014/0029639 A1	9-11
Y	JP 2006-235115 A (ソニー株式会社) 2006. 09. 07, 全文、全図 & US 2006/0187798 A1 & US 7379639 B2 & CN 1825150 A & CN 100397122 C	9-15