



## (12) 发明专利申请

(10) 申请公布号 CN 113169546 A

(43) 申请公布日 2021.07.23

(21) 申请号 201980081413.8

(22) 申请日 2019.12.05

### (30) 优先权数据

2018-237087 2018.12.19 JP

2018-240100 2018.12.21 JP

(85) PCT国际申请进入国家阶段日

2021.06.09

(86) PCT国际申请的申请数据

PCT/IB2019/060459 2019.12.05

### (87) PCT国际申请的公布数据

W02020/128702 JA 2020.06.25

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 上妻宗广 池田隆之

(74) 专利代理机构 中国贸促会专利商标事务所  
有限公司 11038

代理人 秦晨

(51) Int.Cl.

H02H 7/18 (2006.01)

H01M 10/44 (2006.01)

H01M 10/48 (2006.01)

H02J 7/00 (2006.01)

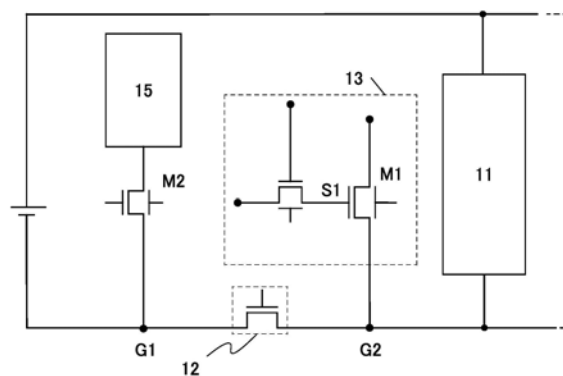
权利要求书1页 说明书25页 附图16页

(54) 发明名称

二次电池的过放电防止电路及二次电池模  
块

(57) 摘要

防止在过放电状态下因关态泄漏电流导致的急速劣化。为了避免电池成为过放电状态,利用使用氧化物半导体的晶体管构成低泄漏电流的控制电路,从而保持二次电池的特性。另外,构成控制信号生成电路也一体化的系统。通过该系统结构,根据过放电检测后的电路工作使控制电路进入低功耗模式。此外,当从过放电状态恢复时,根据充电开始时的电压上升使控制电路进入通常工作模式。



1. 一种二次电池的过放电防止电路,包括:  
与二次电池电连接的充电控制电路;  
所述二次电池和所述充电控制电路之间的遮断晶体管;  
其源极与连接所述二次电池和所述遮断晶体管的布线电连接的第一晶体管  
与连接所述遮断晶体管和所述充电控制电路的布线连接的第二晶体管;以及  
具有与所述第二晶体管的栅极连接的漏极或源极的第三晶体管。
2. 根据权利要求1所述的过放电防止电路,还包括反相器,  
其中所述反相器的输入与所述第二晶体管的漏极连接,  
并且所述反相器的输出与所述第一晶体管的栅极连接。
3. 根据权利要求2所述的过放电防止电路,  
其中使用所述第二晶体管、所述第三晶体管及所述反相器进行充电检测。
4. 根据权利要求1至3中任一项所述的过放电防止电路,  
其中所述过放电防止电路所包括的充电检测电路驱动所述遮断晶体管并遮断所述第一晶体管和所述第二晶体管的电连接。
5. 根据权利要求1至4中任一项所述的过放电防止电路,  
其中所述第一晶体管的半导体层为氧化物半导体层。
6. 一种包括权利要求1至5中任一项所述的过放电防止电路的电子设备。
7. 一种二次电池模块,包括:  
二次电池;  
与所述二次电池电连接的充电控制电路;  
所述二次电池和所述电控制电路之间的遮断晶体管;  
其源极与连接所述二次电池和所述遮断晶体管的布线电连接的第一晶体管;  
与连接所述遮断晶体管和所述充电控制电路的布线连接的第二晶体管;以及  
具有与所述第二晶体管的栅极连接的漏极或源极的第三晶体管。

## 二次电池的过放电防止电路及二次电池模块

### 技术领域

[0001] 本发明的一个方式涉及一种物品、方法或者制造方法。另外,本发明涉及一种工序(process)、机器(machine)、产品(manufacture)或者组合物(composition of matter)。本发明的一个方式涉及一种半导体装置、显示装置、发光装置、蓄电装置、照明装置、电子设备或它们的制造方法。尤其是,涉及一种包括充电控制系统、充电控制方法及包括二次电池的电子器件。本发明的一个方式涉及一种车辆或设置在车辆的车辆电子器件。

[0002] 注意,在本说明书中,蓄电装置是指具有蓄电功能的所有元件以及装置。例如,蓄电装置包括锂离子二次电池等蓄电装置(也称为二次电池)、锂离子电容器、全固态电池及双电层电容器等。

### 背景技术

[0003] 近年来,对锂离子二次电池、锂离子电容器及空气电池等各种蓄电装置的研究开发日益火热。尤其是,随着移动电话、智能手机、平板电脑及笔记本个人计算机等便携式信息终端、便携式音乐播放机、数码相机、医疗设备、或者混合动力汽车(HEV)、电动汽车(EV)、插电式混合动力汽车(PHEV)等新一代清洁能源汽车等的半导体产业的发展,高输出、高能量密度的锂离子二次电池的需求量剧增。作为能够充电的能量供应源,锂离子二次电池成为现代信息化社会的必需品。

[0004] 当长时间不使用电动汽车时,制造商的注意事项之一是:建议应每三个月进行一次充电,如果在电池剩余电量为零的状态下放置两个星期则有可能导致电池损坏。过放电状态被认为是这些问题的主要原因。

[0005] 另外,在外出时智能手机、平板电脑等的电力不足的情况下,用来补充电力的便携式二次电池(也称为移动电源)也得到普及。作为便携式设备的设计,不能将电池拆卸而进行交换的一体型设计增加,因此产生了对移动电源的需求。

[0006] 智能手机、平板电脑或笔记本式计算机等除了主二次电池之外,还包括用来保持日期、时间信息的小型二次电池。

[0007] 此外,便携式信息终端等的二次电池通过保护电路监视控制以维持能够正常供应电压的状态。专利文献1公开了将氧化物半导体用于保护电路的控制的晶体管。

[0008] [先行技术文献]

[0009] [专利文献]

[0010] [专利文献1]

[0011] 美国专利申请公开第2013/0265010号公报

### 发明内容

[0012] 发明所要解决的技术问题

[0013] 随着使用电动汽车或便携式信息终端等的二次电池,电容最终会减少并达到保护电路等所设定的电压下限。当达到电压下限时,将其视为过放电状态,而连接二次电池和便

携式信息终端(除了二次电池)的部分的电源遮断开关被关闭。

[0014] 即使通过该电源遮断开关(晶体管等)关闭电流路径,由于开关不具有完全的绝缘性,所以会产生关态泄漏电流。尤其是在过放电状态下且关态泄漏电流高时,电池的电压会持续下降。如果持续该状态,电池的电压则有可能低于电压下限而电池急速劣化并失去作为二次电池的功能。

[0015] 另外,如果长时间放置剩余电量少的便携式信息终端,因相同的理由导致电池的电压低于电压下限,在尝试使用时,需要直到达到电压下限为止的充电期间和直到超过电压下限并且成为有剩余电量的状态为止进行充电的充电时间,在能够再次使用之前将上述充电期间和上述充电时间相加从而可推测需要长时间的充电时间。

[0016] 另外,当用来保持日期、时间信息的小型二次电池没有剩余电量并长时间放置时,所保持的日期数据或时间数据消失,因此在充电后需要重新进行日期、时间的设定。

[0017] 此外,一旦成为过放电状态的电池有时在充电后再次使用时变为容易成为过放电状态的电池并大幅度劣化。

[0018] 解决技术问题的手段

[0019] 为了避免电池成为过放电状态,利用使用氧化物半导体的晶体管构成低泄漏电流的控制电路,从而保持二次电池的特性。另外,构成控制信号生成电路也一体化的系统。通过该系统结构,根据过放电检测后的电路工作使控制电路进入低功耗模式。此外,当从过放电状态恢复时,根据充电开始时的电压上升使控制电路进入通常工作模式。

[0020] 本说明书所公开的发明结构为一种二次电池的过放电防止电路,包括与二次电池电连接的充电控制电路、二次电池和充电控制电路之间的遮断晶体管、其源极与连接二次电池和遮断晶体管的布线电连接的第一晶体管、与连接遮断晶体管和上述充电控制电路的布线连接的第二晶体管以及具有与第二晶体管的栅极连接的漏极或源极的第三晶体管。

[0021] 另外,在上述结构中,也可以是一种还包括反相器的过放电防止电路,其中反相器的输入与第二晶体管的漏极连接,并且反相器的输出与第一晶体管的栅极连接。注意,可以使用第二晶体管、第三晶体管及反相器进行充电检测。

[0022] 另外,在上述结构中,过放电防止电路所包括的充电检测电路可以驱动遮断晶体管并遮断第一晶体管和第二晶体管的电连接。

[0023] 此外,在上述结构中,至少第一晶体管的半导体层为氧化物半导体层。通过使用氧化物半导体层,可以使第一晶体管的泄漏电流为极低。就是说,由于可以利用第一晶体管长时间保持写入的数据,所以可以降低存储器单元的刷新频率。另外,可以省略存储器单元的刷新工作。另外,由于泄漏电流极低,可以在存储器单元保持模拟数据。

[0024] 另外,也可以称之为防止因二次电池的过放电导致充电性能劣化的电路。

[0025] 此外,可以将上述过放电防止电路和二次电池的组合作为二次电池模块,该结构也是本发明之一。该结构为一种二次电池模块,包括二次电池、与二次电池电连接的充电控制电路、二次电池和电控制电路之间的遮断晶体管、其源极与连接二次电池和遮断晶体管的布线电连接的第一晶体管、与连接遮断晶体管和充电控制电路的布线连接的第二晶体管以及具有与第二晶体管的栅极连接的漏极或源极的第三晶体管。

[0026] 另外,在上述结构中,也可以是一种还包括反相器的过放电防止电路,其中反相器的输入与第二晶体管的漏极连接,并且反相器的输出与第一晶体管的栅极连接。注意,可以

使用第二晶体管、第三晶体管及反相器进行充电检测。

[0027] 另外,在上述结构中,过放电防止电路所包括的充电检测电路可以驱动遮断晶体管并遮断第一晶体管和第二晶体管的电连接。

[0028] 另外,有时将电池模块称为电池组。另外,也可以在多个二次电池各自设置过放电防止电路并将其组合从而构成一个电池组。另外,也可以在多个二次电池设置一个过放电防止电路从而构成一个电池组。

[0029] 此外,作为二次电池,不局限于锂离子二次电池,也可以将本发明有效地应用于镍氢二次电池、钠离子二次电池、锌空气电池及全固态二次电池等。

[0030] 发明效果

[0031] 由于包括使用氧化物半导体的晶体管的控制电路可以与用来进行低功耗控制的信号生成电路一体化,所以可以减少过放电检测后的系统整体的关态泄漏电流。此外,通过减少在关闭状态下的系统整体的泄漏电流量,可以长期维持蓄电状态并实现能够恢复正常充电的电池系统。

## 附图说明

[0032] 图1是示出本发明的一个方式的电路图的一个例子。

[0033] 图2是示出本发明的一个方式的电路图的一个例子。

[0034] 图3A、图3B、图3C、图3D、图3E、图3F、图3G是说明存储器的电路结构例子的图。

[0035] 图4是说明半导体装置的结构例子的截面示意图。

[0036] 图5是说明半导体装置的结构例子的截面示意图。

[0037] 图6A、图6B、图6C是说明晶体管的结构例子的截面示意图。

[0038] 图7A、图7B是说明晶体管的结构例子的截面示意图。

[0039] 图8是说明半导体装置的结构例子的截面示意图。

[0040] 图9A、图9B是说明晶体管的结构例子的截面示意图。

[0041] 图10是说明半导体装置的结构例子的截面示意图。

[0042] 图11A、图11B、图11C是示出移动体的一个例子的图。

[0043] 图12A、图12B是示出二次电池的一个例子的立体图,图12C是二次电池充电时的模型图。

[0044] 图13是示出本发明的一个方式的电路图的一个例子。

## 具体实施方式

[0045] 下面,参照附图对本发明的实施方式进行详细说明。注意,本发明不局限于以下说明,所属技术领域的普通技术人员可以很容易地理解一个事实就是其方式和详细内容可以被变换为各种形式。此外,本发明不应该被解释为仅限定在下面的实施方式所记载的内容中。

[0046] (实施方式1)

[0047] 图1示出用来说明关闭时的泄漏电流措施的工作的一个例子的电路图。

[0048] 与二次电池连接的电路15的低电位一侧如晶体管M2那样与低电位一侧G1连接。注意,虽然示出图1的晶体管为包括背栅极的晶体管的例子,但是没有特别的限制,也可以使

用不包括背栅极的晶体管。

[0049] 此外,充电检测电路与低电位一侧G2连接。在低电位一侧G1和低电位一侧G2之间设置遮断开关12。在本实施方式中,将电源的连接对象在充电检测电路13和除了其之外的电路15分开。当遮断开关12遮断电源供应导致电路15成为完全停止状态时,再次充电时不能识别到电压的上升,因此将电源的连接对象在充电检测电路13和除了其之外的电路15分开的特征是新颖的。

[0050] 当因使用二次电池引起的电力消耗导致二次电池的供应电压下降而成为过放电状态时,通过电路15的过放电检测工作遮断开关12使G1和G2分离。与此同时,通过也降低晶体管M2的栅极电位使晶体管M2成为关闭状态。电路15包括过放电检测电路。

[0051] 晶体管M2被用作控制二次电池的低电位一侧G1的供应的功率开关,因此通过晶体管M2成为关闭状态,对除了充电检测电路以外的所有电路的电源供应被遮断。另一方面,G2的电位最大会上升到与二次电池的高电位一侧相同的电位(VDD)。由于相对于G2晶体管M1的栅极S1的电位相对地下降(晶体管M1的 $V_{gs}$ 下降),所以晶体管M1成为关闭状态。晶体管M1被用作控制充电控制电路11的低电位一侧G2的供应的功率开关,因此通过晶体管M1成为关闭状态,对充电检测电路的电源供应被遮断。此时,电路15为减少关态泄漏电流的状态(低功耗模式)。

[0052] 当二次电池开始充电时,由于被供应充电控制电路11的低电位,所以G2的电位再次下降(晶体管M1的 $V_{gs}$ 上升)而晶体管M1成为开启状态。此后,当充电检测电路检测出二次电池为充电状态时,提高晶体管M2的栅极电位并使除了充电检测电路以外的电路15为开启状态(通常工作模式)。

[0053] 如上所述,通过电路15内部的0S晶体管(在形成沟道的半导体层中使用金属氧化物之一的氧化物半导体的晶体管)根据自身的工作状态而成为关闭状态,即自动成为关闭状态,可以减少在过放电状态下的系统整体的关态泄漏电流。此外,本结构不仅可以自动关闭,还可以自动恢复,即自动成为开启状态。

[0054] 使用包含铟、镓及锌的氧化物半导体的0S晶体管具有关态电流极低的特性。通过作为晶体管M1使用0S晶体管,可以使晶体管M1的泄漏电流极低。就是说,由于可以利用晶体管M1长时间保持写入的数据,所以可以降低存储器单元的刷新频率。另外,可以无需进行存储器单元的刷新工作。另外,由于泄漏电流极低,可以在存储器单元保持模拟数据。0S晶体管可以实现低于SiFET约15位数的关态电流。

[0055] 电路15是包括存储器电路的充电控制电路,该充电控制电路包含使用氧化物半导体的晶体管,有时将该充电控制电路或电池控制系统称为BTOS (Batteryoperatingsystem或Batteryoxidesemiconductor)。

[0056] (实施方式2)

[0057] 在本实施方式中,参照图2示出具体电路结构的例子。注意,与图1相同的部分使用相同的符号。

[0058] 在图2中,充电检测电路13由晶体管M1、晶体管M3、上拉电阻器R1及反相器X1构成。另外,经由可称之为功率开关的晶体管M2对电路15的低电位电源供应电池的低电位电源(VSS)。

[0059] 电路15是指比较器、延迟检测逻辑电路、振荡器电路、电池电量计电路、微短路发

生预测电路等中的任一个或多个。

[0060] 晶体管M3具有极低的关态泄漏电流特性以实现S1的电位保持。在图2中,虽然示出各晶体管不包括背栅极的例子,但是不局限于此,也可以包括背栅极。

[0061] 在系统为开启状态时,由于S1为High (VDD),所以反相器X1的输入电位成为Low而晶体管M2的栅极电位(反相器X1的输出电位)成为High。也就是说,晶体管为开启状态,因此电路15成为被供应VSS的状态。

[0062] 另一方面,当系统为关闭状态时,由于S1为Low (VSS),所以反相器X1的输入电位成为High而晶体管M2的栅极电位(反相器X1的输出电位)成为Low。也就是说,晶体管M2为关闭状态,因此电路15成为不被供应VSS的状态(电源门控状态)。因此,通过将具有极低的关态泄漏电流特性的开关(例如0S晶体管)用作晶体管M2,可以减少电路15的关态泄漏电流。作为0S晶体管的半导体层,优选使用由铟、镓及锌形成的氧化物半导体。

[0063] 此外,当尤其需要抑制关态泄漏电流的过放电状态时,由于G2的电位上升到VDD,所以通过S1-G2的电位差的晶体管M1的电压 $V_{gs}$ 接近0V而晶体管M1成为关闭状态。此时,通过上拉电阻器R1反相器X1的输入电位成为High,而晶体管M2的栅极电位(反相器X1的输出电位)成为Low。也就是说,晶体管M2为关闭状态,因此电路15成为不被供应电压VSS的状态(电源门控状态)。因此,通过将具有极低的关态泄漏电流特性的开关(例如0S晶体管)用作晶体管M2,可以减少电路15的关态泄漏电流。在此之后,当开始充电时,通过G2的电位恢复为VSS,系统恢复为与开启状态时相同的电路状态并开始对电路15供应电源。

[0064] 晶体管M3的栅极控制信号的目的是保持S1的节点。虽然从电路15对S1供应电位,但是由于当电路15在关闭状态下没有输出信号的供应源,所以变为不定值。通过将S1用作存储器,可以使电路15在关闭状态下也能正确地进行充电检测。

[0065] 晶体管M1和上拉电阻器R1的电流供应能力决定反相器X1的输入电位,因此与上拉电阻器R1相比,晶体管M1的通态电流需要充分大而关态电流需要充分小。另外,上拉电阻器R1也可以由使用晶体管的上拉晶体管构成。如果采用与晶体管M1+M3相同的连接结构实现上拉电阻器,则可以根据写入电位的值而调节上拉电流的量。

[0066] 此外,作为充电检测电路,也可以使用过放电检测比较器。在此情况下,调节比较器的输出逻辑,使得可以控制晶体管M2的开启/关闭。

[0067] 本实施方式可以与实施方式1自由地组合。

[0068] (实施方式3)

[0069] 在本实施方式中,图3A至图3G示出存储单元的电路结构例子。图3A至图3G各自被用作存储元件。图3A所示的存储元件410包括晶体管M1及电容器CA。存储元件410是包括一个晶体管和一个电容器的存储元件。

[0070] 晶体管M1的第一端子与电容器CA的第一端子连接,晶体管M1的第二端子与布线BL连接,晶体管M1的栅极与布线WL连接,晶体管M1的背栅极与布线BGL连接。电容器CA的第二端子与布线CAL连接。将电连接有晶体管M1的第一端子与电容器CA的第一端子的节点称为节点ND。

[0071] 在实际的晶体管中,栅极和背栅极隔着半导体层的沟道形成区域彼此重叠。栅极和背栅极都可以用作栅极。因此,有时将其中一个称为“背栅极”并将另一个称为“栅极”或“前栅极”。此外,有时将其中一个称为“第一栅极”并将另一个称为“第二栅极”。

[0072] 背栅极的电位可以与栅极相等,也可以为接地电位或任意电位。此外,通过使背栅极的电位不与栅极联动而独立地变化,可以改变晶体管的阈值电压。

[0073] 通过设置背栅极并将栅极及背栅极的电位设定为相等,半导体层中的载流子流过的区域在膜厚度方向上进一步扩大,所以载流子的迁移量增加。其结果是,晶体管的通态电流增大,并且场效应迁移率也增高。

[0074] 因此,可以制造相对于其占有面积具有较大的通态电流的晶体管。即,可以缩小相对于所要求的通态电流的晶体管占有面积。因此,可以实现集成度高的半导体装置。

[0075] 布线BGL用作对晶体管M1的背栅极供应电位的布线。通过对布线BGL供应任意电位可以增减晶体管M1的阈值电压。

[0076] 数据的写入及读出通过对布线WL供应高电平电位使晶体管M1成为导通状态而使布线BL与节点ND电连接来进行。

[0077] 布线CAL用作对电容器CA的第二端子供应预定电位的布线。布线CAL优选被供应固定电位。

[0078] 图3B所示的存储元件420是存储元件410的变形例子。在存储元件420中,晶体管M1的背栅极与布线WL电连接。通过具有这种结构,可以对晶体管M1的背栅极施加与晶体管M1的栅极相同的电位。因此,可以增大在晶体管M1处于导通状态时流过晶体管M1的电流。

[0079] 此外,如图3C中的存储元件430所示,晶体管M1也可以为单栅结构的晶体管(不包括背栅极的晶体管)。存储元件430具有从存储元件410及存储元件420的晶体管M1去除了背栅极的结构。因此,存储元件430能够与存储元件410及存储元件420相比缩短制造工序。

[0080] 存储元件410、存储元件420及存储元件430是DRAM型存储元件。

[0081] 优选在晶体管M1的形成沟道的半导体层中使用氧化物半导体。在本说明书等中,将在形成沟道的半导体层中包含氧化物半导体的晶体管也称为“OS晶体管”。

[0082] 例如,作为氧化物半导体,可以使用包含铟、元素M(元素M为选自铝、镓、铋、铜、钒、铍、硼、钛、铁、镍、锗、锆、钼、镧、铈、钕、钐、铈、钆、铽、钨和镁等中的一种或多种)和锌中的任一个的氧化物半导体。尤其是,氧化物半导体优选为包含铟、镓、锌的氧化物半导体。

[0083] OS晶体管具有关态电流极小的特性。通过作为晶体管M1使用OS晶体管,可以使晶体管M1的泄漏电流非常低。也就是说,可以利用晶体管M1长时间地保持写入数据。由此,可以降低存储元件的刷新频率。另外,可以省略存储元件的刷新工作。另外,由于泄漏电流非常低,所以可以在存储元件410、存储元件420、存储元件430中保持多值数据或模拟数据。

[0084] 在本说明书等中,将使用OS晶体管的DRAM称为DOSRAM(Dynamic Oxide Semiconductor Random Access Memory:氧化物半导体动态随机存取存储器)。

[0085] 图3D示出由两个晶体管和一个电容器构成的增益单元型存储元件的电路结构例子。存储元件440包括晶体管M1、晶体管M2和电容器CA。

[0086] 晶体管M1的第一端子与电容器CA的第一端子连接,晶体管M1的第二端子与布线WBL连接,晶体管M1的栅极与布线WWL连接。电容器CA的第二端子与布线CAL连接。晶体管M2的第一端子与布线RBL连接,晶体管M2的第二端子与布线RWL连接,晶体管M2的栅极与电容器CA的第一端子连接。将电连接有晶体管M1的第一端子、电容器CA的第一端子及晶体管M2的栅极的节点称为节点ND。

[0087] 位线WBL用作写入位线,位线RBL用作读出位线,字线WWL用作写入字线,字线RWL用



作读出字线。晶体管M1用作使节点ND与位线WBL导通或者非导通的开关。

[0088] 作为晶体管M1优选使用OS晶体管。如上所述,OS晶体管的关态电流非常少,所以通过作为晶体管M1使用OS晶体管,可以长时间保持写入到节点ND的电位。也就是说,可以长时间保持写入到存储元件的数据。

[0089] 对用作晶体管M2的晶体管没有特别的限制。作为晶体管M2,也可以使用OS晶体管、Si晶体管(在半导体层中使用硅的晶体管)或其他晶体管。

[0090] 此外,在晶体管M2使用Si晶体管的情况下,用于半导体层的硅为非晶硅、多晶硅、低温多晶硅(LTPS:Low Temperature Poly-Silicon)或单晶硅即可。由于Si晶体管的场效应迁移率有时比OS晶体管高,所以当作为读出晶体管使用Si晶体管时可以提高读出时的工作速度。

[0091] 在晶体管M1使用OS晶体管且晶体管M2使用Si晶体管的情况下,也可以将它们分别设置在不同的层中。OS晶体管可以使用与Si晶体管同样的制造设备及工艺而制成。因此,容易混合安装OS晶体管和Si晶体管(混合化),容易实现高集成化。

[0092] 此外,在晶体管M2使用OS晶体管的情况下,可以使非选择时的泄漏电流极少,由此可以提高读出精确度。通过作为晶体管M1及晶体管M2的双方使用OS晶体管,可以减少半导体装置的制造工序并提高生产率。例如,也可以在400℃以下的工艺温度下制造半导体装置。

[0093] 图3E至图3G示出晶体管M1及晶体管M2使用包括背栅极的晶体管(4端子型晶体管,也称为“4端子元件”)的电路结构例子。图3E所示的存储元件450、图3F所示的存储元件460及图3G所示的存储元件470是存储元件440的变形例子。

[0094] 在图3E所示的存储元件450中,晶体管M1的栅极与背栅极电连接。此外,晶体管M2的栅极与背栅极电连接。

[0095] 在图3F所示的存储元件460中,晶体管M1的背栅极及晶体管M2的背栅极与布线BGL电连接。通过布线BGL,可以对晶体管M1及晶体管M2的背栅极施加规定电位。

[0096] 在图3G所示的存储元件470中,晶体管M1的背栅极与布线WBGL电连接,晶体管M2的背栅极与布线RBGL电连接。通过将晶体管M1的背栅极和晶体管M2的背栅极分别连接到不同的布线,可以分别独立地改变阈值电压。

[0097] 存储元件440至存储元件470是2Tr1C型存储单元。在本说明书等中,将作为晶体管M1使用OS晶体管来构成2Tr1C型存储单元的存储装置称为NOSRAM(Non-volatile Oxide Semiconductor Random Access Memory:氧化物半导体非易失性随机存取存储器)。此外,存储元件440至存储元件470可以在晶体管M2中放大节点ND的电位并读出该电位。此外,由于OS晶体管的关态电流非常小,所以可以长期保持节点ND的电位。此外,可以进行即使在在进行读出工作的情况下也保持节点ND的电位的非破坏读出。

[0098] 存储元件所保持的信息是改写频率较少的信息。因此,作为存储元件,优选使用可以进行信息的非破坏读出及长期保持的NOSRAM。

[0099] 此外,图3A、图3B、图3E至图3G所示的晶体管为4端子元件,由此具有与以利用MTJ(Magnetic Tunnel Junction:磁隧道结)特性的MRAM(Magnetoresistive Random Access Memory:磁阻随机存取存储器)、ReRAM(Resistive Random Access Memory:电阻随机存取存储器)、相变存储器(Phase-change memory)等为代表的2端子元件相比能够容易独立控

制输入输出等的特征。

[0100] 此外,有时MRAM、ReRAM、相变存储器在改写信息时产生原子级的结构变化。另一方面,本发明的一个方式的存储装置在改写信息时通过晶体管进行电荷的充电或放电而工作,所以具有良好的改写耐久性,且其结构变化也少。

[0101] (实施方式4)

[0102] 在本实施方式中,说明可应用于在上述实施方式中说明的存储元件的结构的晶体管的结构,具体而言为层叠设置具有不同电特性的晶体管的结构。尤其是,在本实施方式中说明构成半导体装置的存储电路所包括的各晶体管的结构。通过采用上述结构,可以提高半导体装置的设计自由度。此外,通过层叠设置具有不同电特性的晶体管,可以提高半导体装置的集成度。

[0103] 图4所示的半导体装置包括晶体管300、晶体管500及电容器600。图6A是晶体管500的沟道长度方向上的截面图,图6B是晶体管500的沟道宽度方向上的截面图,图6C是晶体管300的沟道宽度方向上的截面图。

[0104] 晶体管500是0S晶体管。晶体管500的关态电流小。因此,例如通过作为在上述实施方式中说明的晶体管M2的结构采用与晶体管500相同的结构,可以在节点ND长期间保持电位。由此,由于对节点ND写入电位的频率变少,所以可以降低半导体装置的功耗。

[0105] 本实施方式中说明的半导体装置如图4所示包括晶体管300、晶体管500及电容器600。晶体管500设置在晶体管300的上方,电容器600设置在晶体管300及晶体管500的上方。例如,作为在上述实施方式中说明的晶体管M1的结构可以采用与晶体管300相同的结构,作为电容器CA的结构可以采用与电容器600相同的结构。

[0106] 晶体管300设置在衬底311上,并包括:由导电体316、绝缘体315、衬底311的一部分构成的半导体区域313;以及被用作源区域和漏区域的低电阻区域314a及低电阻区域314b。

[0107] 如图6C所示,在晶体管300中,导电体316隔着绝缘体315覆盖半导体区域313的顶面及沟道宽度方向的侧面。如此,通过使晶体管300具有Fin型结构,实效上的沟道宽度增加。由此,可以改善晶体管300的通态特性。此外,由于可以增加栅电极的电场的影响,所以可以改善晶体管300的关闭特性。

[0108] 另外,晶体管300可以为p沟道型晶体管或n沟道型晶体管。

[0109] 半导体区域313的沟道形成区域、其附近的区域、被用作源区域或漏区域的低电阻区域314a及低电阻区域314b等优选包含硅类半导体等半导体,更优选包含单晶硅。此外,也可以使用包含Ge(锗)、SiGe(硅锗)、GaAs(砷化镓)、GaAlAs(镓铝砷)等的材料形成。可以使用对晶格施加应力,改变晶面间距而控制有效质量的硅。此外,晶体管300也可以是使用GaAs和GaAlAs等的HEMT(High Electron Mobility Transistor:高电子迁移率晶体管)。

[0110] 在低电阻区域314a及低电阻区域314b中,除了应用于半导体区域313的半导体材料之外,还包含砷、磷等赋予n型导电性的元素或硼等赋予p型导电性的元素。

[0111] 作为被用作栅电极的导电体316,可以使用包含砷、磷等赋予n型导电性的元素或硼等赋予p型导电性的元素的硅等半导体材料、金属材料、合金材料或金属氧化物材料等导电材料。

[0112] 此外,由于导电体的材料决定功函数,所以通过选择该导电体的材料,可以调整晶体管的阈值电压。具体而言,作为导电体优选使用氮化钛或氮化钽等材料。再者,为了兼具

导电性和埋入性,作为导电体优选使用钨或铝等金属材料的叠层,尤其在耐热性方面上优选使用钨。

[0113] 注意,图4所示的晶体管300的结构只是一个例子,不局限于上述结构,根据电路结构或驱动方法使用适当的晶体管即可。例如,当在半导体装置中使用只有OS晶体管的单极性电路时,如图5所示,作为晶体管300的结构采用与作为OS晶体管的晶体管500相同的结构即可。在后面说明晶体管500的结构。

[0114] 在本说明书等中,单极性电路是指例如所有的晶体管都为相同极性的晶体管的电路。例如,可将所有的晶体管都为n沟道型晶体管的电路称为单极性电路。

[0115] 以覆盖晶体管300的方式依次层叠有绝缘体320、绝缘体322、绝缘体324及绝缘体326。

[0116] 作为绝缘体320、绝缘体322、绝缘体324及绝缘体326,例如可以使用氧化硅、氧氮化硅、氮氧化硅、氮化硅、氧化铝、氧氮化铝、氮氧化铝及氮化铝等。

[0117] 注意,在本说明书等中,“氧氮化硅”是指在其组成中氧含量多于氮含量的材料,而“氮氧化硅”是指在其组成中氮含量多于氧含量的材料。注意,在本说明书等中,“氧氮化铝”是指氧含量多于氮含量的材料,“氮氧化铝”是指氮含量多于氧含量的材料。

[0118] 绝缘体322也可以被用作使因设置在其下方的晶体管300等而产生的台阶平坦化的平坦化膜。例如,为了提高绝缘体322的顶面的平坦性,其顶面也可以通过利用化学机械抛光(CMP)法等平坦化处理被平坦化。

[0119] 作为绝缘体324,优选使用能够防止氢或杂质从衬底311或晶体管300等扩散到设置有晶体管500的区域中的具有阻挡性的膜。

[0120] 作为对氢具有阻挡性的膜的一个例子,例如可以使用通过CVD法形成的氮化硅。在此,有时氢扩散到晶体管500等具有氧化物半导体的半导体元件中,导致该半导体元件的特性下降。因此,优选在晶体管500与晶体管300之间设置抑制氢的扩散的膜。具体而言,抑制氢的扩散的膜是指氢的脱离量少的膜。

[0121] 氢的脱离量例如可以利用热脱附谱分析法(TDS)等测量。例如,在TDS分析中的膜表面温度为50℃至500℃的范围内,当将换算为氢原子的脱离量换算为绝缘体324的每单位面积的量时,绝缘体324中的氢的脱离量为 $10 \times 10^{15} \text{ atoms/cm}^2$ 以下,优选为 $5 \times 10^{15} \text{ atoms/cm}^2$ 以下,即可。

[0122] 注意,绝缘体326的相对介电常数优选比绝缘体324低。例如,绝缘体326的相对介电常数优选低于4,更优选低于3。例如,绝缘体326的相对介电常数优选为绝缘体324的相对介电常数的0.7倍以下,更优选为0.6倍以下。通过将相对介电常数低材料用于层间膜,可以减少产生在布线之间的寄生电容。

[0123] 此外,在绝缘体320、绝缘体322、绝缘体324及绝缘体326中埋入与电容器600或晶体管500连接的导电体328及导电体330等。此外,导电体328及导电体330具有插头或布线的功能。注意,有时使用同一附图标记表示具有插头或布线的功能的多个导电体。此外,在本说明书等中,布线、与布线连接的插头也可以是一个构成要素。就是说,导电体的一部分有时被用作布线,并且导电体的一部分有时也被用作插头。

[0124] 作为各插头及布线(导电体328及导电体330等)的材料,可以使用金属材料、合金材料、金属氮化物材料或金属氧化物材料等导电材料的单层或叠层。优选使用兼具耐热性

和导电性的钨或钼等高熔点材料,尤其优选使用钨。或者,优选使用铝或铜等低电阻导电材料。通过使用低电阻导电材料可以降低布线电阻。

[0125] 另外,也可以在绝缘体326及导电体330上形成布线层。例如,在图4中,依次层叠有绝缘体350、绝缘体352及绝缘体354。此外,在绝缘体350、绝缘体352及绝缘体354中形成有导电体356。导电体356具有与晶体管300连接的插头或布线的功能。此外,导电体356可以使用与导电体328或导电体330同样的材料形成。

[0126] 此外,与绝缘体324同样,绝缘体350例如优选使用对氢具有阻挡性的绝缘体。此外,导电体356优选包含对氢具有阻挡性的导电体。尤其是,在设置于对氢具有阻挡性的绝缘体350中的开口形成对氢具有阻挡性的导电体。通过采用该结构,可以使用阻挡层将晶体管300与晶体管500分离,从而可以抑制氢从晶体管300扩散到晶体管500中。

[0127] 注意,作为对氢具有阻挡性的导电体,例如优选使用氮化钽等。此外,通过层叠氮化钽和导电性高的钨,不但可以保持作为布线的导电性而且可以抑制氢从晶体管300扩散。此时,对氢具有阻挡性的氮化钽层优选与对氢具有阻挡性的绝缘体350接触。

[0128] 此外,也可以在绝缘体354及导电体356上形成布线层。例如,在图4中,依次层叠有绝缘体360、绝缘体362及绝缘体364。此外,绝缘体360、绝缘体362及绝缘体364中形成有导电体366。导电体366具有插头或布线的功能。此外,导电体366可以使用与导电体328或导电体330同样的材料形成。

[0129] 此外,与绝缘体324同样,绝缘体360例如优选使用对氢具有阻挡性的绝缘体。此外,导电体366优选包含对氢具有阻挡性的导电体。尤其是,在设置于对氢具有阻挡性的绝缘体360中的开口形成对氢具有阻挡性的导电体。通过采用该结构,可以使用阻挡层将晶体管300与晶体管500分离,从而可以抑制氢从晶体管300扩散到晶体管500中。

[0130] 此外,也可以在绝缘体364及导电体366上形成布线层。例如,在图4中,依次层叠有绝缘体370、绝缘体372及绝缘体374。此外,绝缘体370、绝缘体372及绝缘体374中形成有导电体376。导电体376具有插头或布线的功能。此外,导电体376可以使用与导电体328或导电体330同样的材料形成。

[0131] 此外,与绝缘体324同样,绝缘体370例如优选使用对氢具有阻挡性的绝缘体。此外,导电体376优选包含对氢具有阻挡性的导电体。尤其是,在设置于对氢具有阻挡性的绝缘体370中的开口形成对氢具有阻挡性的导电体。通过采用该结构,可以使用阻挡层将晶体管300与晶体管500分离,从而可以抑制氢从晶体管300扩散到晶体管500中。

[0132] 此外,也可以在绝缘体374及导电体376上形成布线层。例如,在图4中,依次层叠有绝缘体380、绝缘体382及绝缘体384。此外,绝缘体380、绝缘体382及绝缘体384中形成有导电体386。导电体386具有插头或布线的功能。此外,导电体386可以使用与导电体328或导电体330同样的材料形成。

[0133] 此外,与绝缘体324同样,绝缘体380例如优选使用对氢具有阻挡性的绝缘体。此外,导电体386优选包含对氢具有阻挡性的导电体。尤其是,在设置于对氢具有阻挡性的绝缘体380中的开口形成对氢具有阻挡性的导电体。通过采用该结构,可以使用阻挡层将晶体管300与晶体管500分离,从而可以抑制氢从晶体管300扩散到晶体管500中。

[0134] 在上面说明包括导电体356的布线层、包括导电体366的布线层、包括导电体376的布线层及包括导电体386的布线层,但是本实施方式的半导体装置不局限于此。与包括导电

体356的布线层同样的布线层既可以为三层以下,与包括导电体356的布线层同样的布线层也可以为五层以上。

[0135] 在绝缘体384上依次层叠有绝缘体510、绝缘体512、绝缘体514及绝缘体516。作为绝缘体510、绝缘体512、绝缘体514及绝缘体516中的一个,优选使用对氧或氢具有阻挡性的物质。

[0136] 例如,作为绝缘体510及绝缘体514,优选使用能够防止氢或杂质从衬底311等或设置有晶体管300的区域等扩散到设置有晶体管500的区域中的具有阻挡性的膜。因此,绝缘体510及绝缘体514优选使用与绝缘体324同样的材料。

[0137] 作为对氢具有阻挡性的膜的一个例子,可以使用通过CVD法形成的氮化硅。在此,有时氢扩散到晶体管500等具有氧化物半导体的半导体元件中,导致该半导体元件的特性下降。因此,优选在晶体管300与晶体管500之间设置抑制氢的扩散的膜。具体而言,抑制氢的扩散的膜是指氢的脱离量少的膜。

[0138] 例如,作为对氢具有阻挡性的膜,例如绝缘体510及绝缘体514优选使用氧化铝、氧化钪、氧化铪等金属氧化物。

[0139] 尤其是,氧化铝的不使氧及导致晶体管的电特性变动的氢、水分等杂质透过的阻挡效果高。因此,在晶体管的制造工序中及制造工序之后,氧化铝可以防止氢、水分等杂质进入晶体管500中。此外,氧化铝可以抑制氧从构成晶体管500的金属氧化物释放。因此,氧化铝适合用于晶体管500的保护膜。

[0140] 例如,作为绝缘体512及绝缘体516,例如可以使用与绝缘体320同样的材料。此外,通过作为上述绝缘体使用介电常数较低的材料,可以减少产生在布线之间的寄生电容。例如,作为绝缘体512及绝缘体516,可以使用氧化硅膜和氧氮化硅膜等。

[0141] 此外,在绝缘体510、绝缘体512、绝缘体514及绝缘体516中例如埋入有导电体518、构成晶体管500的导电体(例如,导电体503)等。此外,导电体518被用作与电容器600或晶体管300连接的插头或布线。导电体518可以使用与导电体328或导电体330同样的材料形成。

[0142] 尤其是,与绝缘体510及绝缘体514接触的区域导电体518优选为对氧、氢及水具有阻挡性的导电体。通过采用该结构,可以利用对氧、氢及水具有阻挡性的层将晶体管300与晶体管500分离,从而可以抑制氢从晶体管300扩散到晶体管500中。

[0143] 绝缘体516的上方设置有晶体管500。

[0144] 如图6A和图6B所示,晶体管500包括:嵌入在绝缘体514及绝缘体516中的导电体503;配置在绝缘体516及导电体503上的绝缘体520;配置在绝缘体520上的绝缘体522;配置在绝缘体522上的绝缘体524;配置在绝缘体524上的氧化物530a;配置在氧化物530a上的氧化物530b;配置在氧化物530b上且彼此隔开的导电体542a及导电体542b;配置在导电体542a及导电体542b上且形成有与导电体542a和导电体542b之间重叠的开口的绝缘体580;配置在开口的底面及侧面上的氧化物530c;配置在氧化物530c的形成面的绝缘体550;以及配置在绝缘体550的形成面上的导电体560。

[0145] 另外,如图6A和图6B所示,氧化物530a、氧化物530b、导电体542a及导电体542b与绝缘体580之间优选配置有绝缘体544。此外,如图6A和图6B所示,导电体560优选包括设置在绝缘体550的内侧的导电体560a及嵌入在导电体560a的内侧的导电体560b。此外,如图6A和图6B所示,绝缘体580、导电体560及绝缘体550上优选配置有绝缘体574。

[0146] 注意,下面有时将氧化物530a、氧化物530b及氧化物530c总称为氧化物530。

[0147] 在晶体管500中,形成沟道的区域及其附近层叠有氧化物530a、氧化物530b及氧化物530c的三层,但是本发明不局限于此。例如,可以设置氧化物530b的单层、氧化物530b与氧化物530a的两层结构、氧化物530b与氧化物530c的两层结构或者四层以上的叠层结构。另外,在晶体管500中,导电体560具有两层结构,但是本发明不局限于此。例如,导电体560也可以具有单层结构或三层以上的叠层结构。注意,图4、图5、图6A及图6B所示的晶体管500的结构只是一个例子而不局限于上述结构,根据电路结构或驱动方法使用适当的晶体管即可。

[0148] 在此,导电体560被用作晶体管500的栅电极,导电体542a及导电体542b被用作源电极或漏电极。如上所述,导电体560填埋于绝缘体580的开口中及夹在导电体542a与导电体542b之间的区域。导电体560、导电体542a及导电体542b相对于绝缘体580的开口的配置是自对准地被选择。换言之,在晶体管500中,可以在源电极与漏电极之间自对准地配置栅电极。由此,可以在不设置用于对准的余地的方式形成导电体560,所以可以实现晶体管500的占有面积的缩小。由此,可以实现半导体装置的微型化及高集成化。

[0149] 再者,导电体560自对准地形成在导电体542a与导电体542b之间的区域,所以导电体560不包括与导电体542a及导电体542b重叠的区域。由此,可以减少形成在导电体560与导电体542a及导电体542b之间的寄生电容。因此,可以提高晶体管500的开关速度,从而晶体管500可以具有高频率特性。

[0150] 导电体560有时被用作第一栅(也称为顶栅极)电极。导电体503有时被用作第二栅(也称为底栅极)电极。在此情况下,通过独立地改变供应到导电体503的电位而不使其与供应到导电体560的电位联动,可以控制晶体管500的阈值电压。尤其是,通过对导电体503供应负电位,可以使晶体管500的阈值电压大于0V且可以减少关态电流。因此,与不对导电体503施加负电位时相比,在对导电体503施加负电位的情况下,可以减少对导电体560供应的电位为0V时的漏极电流。

[0151] 导电体503以具有与氧化物530及导电体560重叠的区域的方式配置。由此,在对导电体560及导电体503供应电位的情况下,从导电体560产生的电场和从导电体503产生的电场连接,可以覆盖形成在氧化物530中的沟道形成区域。在本说明书等中,将由第一栅电极的电场和第二栅电极的电场电围绕沟道形成区域的晶体管的结构称为surrounded channel(s-channel:围绕沟道)结构。

[0152] 另外,导电体503具有与导电体518相同的结构,以与绝缘体514及绝缘体516的开口的内壁接触的方式形成有导电体503a,其内侧形成有导电体503b。另外,在晶体管500中,层叠有导电体503a与导电体503b,但是本发明不局限于此。例如,导电体503可以具有单层结构,也可以具有三层以上的叠层结构。

[0153] 在此,作为导电体503a优选使用具有抑制氢原子、氢分子、水分子、铜原子等杂质的扩散的功能(不容易使上述杂质透过)的导电材料。另外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能(不容易使上述氧透过)的导电材料。在本说明书等中,“抑制杂质或氧的扩散的功能”是指抑制上述杂质和上述氧中的任一个或全部的扩散的功能。

[0154] 例如,通过使导电体503a具有抑制氧的扩散的功能,可以抑制因导电体503b氧化

而导致导电率的下降。

[0155] 另外,在导电体503还具有布线的功能的情况下,作为导电体503b,优选使用以钨、铜或铝为主要成分的导电性高的导电材料。在此情况下,不一定必须设置导电体503a。在附图中,导电体503b具有单层结构,但是也可以具有叠层结构,例如,可以采用钛或氮化钛和上述导电材料的叠层结构。

[0156] 绝缘体520、绝缘体522及绝缘体524被用作第二栅极绝缘膜。

[0157] 在此,与氧化物530接触的绝缘体524优选使用包含超过化学计量组成的氧的绝缘体。换言之,绝缘体524中优选形成有过剩氧区域。通过以与氧化物530接触的方式设置上述包含过剩氧的绝缘体,可以减少氧化物530中的氧缺陷,从而可以提高晶体管500的可靠性。

[0158] 具体而言,作为具有过剩氧区域的绝缘体,优选使用通过加热使一部分的氧脱离的氧化物材料。通过加热使氧脱离的氧化物是指在TDS (Thermal Desorption Spectroscopy:热脱附谱)分析中换算为氧原子的氧的脱离量为 $1.0 \times 10^{18}$  atoms/cm<sup>3</sup>以上,优选为 $1.0 \times 10^{19}$  atoms/cm<sup>3</sup>以上,进一步优选为 $2.0 \times 10^{19}$  atoms/cm<sup>3</sup>以上,或者 $3.0 \times 10^{20}$  atoms/cm<sup>3</sup>以上的氧化物膜。另外,进行上述TDS分析时的膜的表面温度优选在100℃以上且700℃以下,或者100℃以上且400℃以下的范围内。

[0159] 另外,也可以将具有上述过剩氧区域的绝缘体与氧化物530接触而进行加热处理、微波处理和RF处理中的一个或多个处理。通过进行该处理,可以去除氧化物530中的水或氢。例如,在氧化物530中,发生VoH的键合切断的反应,换言之,通过发生“ $V_0H \rightarrow V_0 + H$ ”的反应而可以实现脱氢化。在此产生的氢的一部分有时与氧键合而作为H<sub>2</sub>O从氧化物530或氧化物530附近的绝缘体被去除。

[0160] 另外,上述微波处理例如优选使用具有产生高密度等离子体的功率的装置或对衬底一侧施加RF的功率的装置。例如,通过使用包含氧的气体且使用高密度等离子体,可以产生高密度的氧自由基。另外,通过对衬底一侧施加RF,可以将由高密度等离子体产生的氧自由基有效地导入到氧化物530或氧化物530附近的绝缘体中。另外,在上述微波处理中,压力为133Pa以上,优选为200Pa以上,更优选为400Pa以上即可。另外,作为向进行微波处理的装置内导入的气体例如使用氧及氩,并且该微波处理在氧流量比( $O_2/(O_2+Ar)$ )为50%以下,优选为10%以上且30%以下的条件下进行。

[0161] 另外,在晶体管500的制造工序中,优选以氧化物530的表面露出的状态进行加热处理。该加热处理例如优选以100℃以上且450℃以下,更优选以350℃以上且400℃以下进行。加热处理在氮气体或惰性气体气氛或者包含10ppm以上、1%以上或10%以上的氧化性气体的气氛下进行。例如,加热处理优选在氧气氛下进行。由此,可以对氧化物530供应氧而可以减少氧缺陷( $V_0$ )。另外,加热处理也可以在减压状态下进行。或者,也可以在氮气体或惰性气体气氛下进行加热处理,然后为了填补脱离了的氧在包含10ppm以上、1%以上或10%以上的氧化性气体的气氛下进行加热处理。或者,也可以在包含10ppm以上、1%以上或10%以上的氧化性气体的气氛下进行加热处理之后,在氮气体或惰性气体气氛下连续进行加热处理。

[0162] 另外,通过对氧化物530进行加氧化处理,可以将氧化物530中的氧缺陷由所供应的氧填补,换言之,可以促进“ $V_0 + O \rightarrow \text{null}$ ”的反应。再者,通过残留在氧化物530中的氢与供应到氧化物530的氧起反应,可以将该氢作为H<sub>2</sub>O去除(进行脱水化)。由此,可以抑制残留在

氧化物530中的氢再键合于氧缺陷而形成 $V_OH$ 。

[0163] 当绝缘体524具有过剩氧区域时,绝缘体522优选具有抑制氧(例如,氧原子、氧分子等)的扩散的功能(不容易使上述氧透过)。

[0164] 当绝缘体522具有抑制氧或杂质的扩散的功能时,氧化物530所包含的氧不扩散到绝缘体520一侧,所以是优选的。另外,可以抑制导电体503与绝缘体524或氧化物530所包含的氧起反应。

[0165] 作为绝缘体522,例如优选使用包含氧化铝、氧化铪、含有铝及铪的氧化物(铝酸铪)、氧化钽、氧化锆、锆钛酸铅(PZT)、钛酸锶( $SrTiO_3$ )或 $(Ba,Sr)TiO_3$ (BST)等所谓的high-k材料的绝缘体的单层或叠层。当进行晶体管的微型化及高集成化时,由于栅极绝缘膜的薄膜化,有时发生泄漏电流等问题。通过作为被用作栅极绝缘膜的绝缘体使用high-k材料,可以在保持物理厚度的同时降低晶体管工作时的栅极电位。

[0166] 尤其是,优选使用作为具有抑制杂质及氧等的扩散的功能(不容易使上述氧透过)的绝缘材料的包含铝和铪中的一方或双方的氧化物的绝缘体。作为包含铝和铪中的一方或双方的氧化物的绝缘体,优选使用氧化铝、氧化铪或包含铝及铪的氧化物(铝酸铪)等。当使用这种材料形成绝缘体522时,绝缘体522被用作抑制氧从氧化物530释放或氢等杂质从晶体管500的周围部进入氧化物530的层。

[0167] 或者,例如也可以对上述绝缘体添加氧化铝、氧化铍、氧化锆、氧化铌、氧化硅、氧化钛、氧化钨、氧化钇、氧化锆。此外,也可以对上述绝缘体进行氮化处理。还可以在上述绝缘体上层叠氧化硅、氧氮化硅或氮化硅。

[0168] 绝缘体520优选具有热稳定性。例如,因为氧化硅及氧氮化硅具有热稳定性,所以是优选的。另外,通过将high-k材料的绝缘体与氧化硅或氧氮化硅组合,可以形成具有热稳定性且相对介电常数高的叠层结构的绝缘体520。

[0169] 在图6A及图6B的晶体管500中,作为由三层叠层结构构成的第二栅极绝缘膜使用绝缘体520、绝缘体522及绝缘体524,但是第二栅极绝缘膜也可以具有单层、两层或四层以上的叠层结构。此时,不局限于使用相同材料构成的叠层结构,也可以是使用不同材料形成的叠层结构。

[0170] 在晶体管500中,优选将被用作氧化物半导体的金属氧化物用于包含沟道形成区域的氧化物530。例如,作为氧化物530优选使用In-M-Zn氧化物(元素M为选自铝、镓、铟、铜、钒、铍、硼、钛、铁、镍、锆、钼、镧、铈、钕、钐、钆和镁等中的一种或多种)等金属氧化物。尤其是,能够应用于氧化物530的In-M-Zn氧化物优选为CAAC-OS(C-Axis Aligned Crystal Oxide Semiconductor)或CAC-OS(Cloud-Aligned Composite Oxide Semiconductor)。此外,作为氧化物530,也可以使用In-Ga氧化物、In-Zn氧化物。将在后面说明CAAC-OS及CAC-OS。

[0171] 另外,作为晶体管500优选使用载流子浓度低的金属氧化物。在降低金属氧化物的载流子浓度的情况下,降低金属氧化物中的杂质浓度而降低缺陷态密度即可。在本说明书等中,将杂质浓度低且缺陷态密度低的状态称为“高纯度本征”或“实质上高纯度本征”。作为金属氧化物中的杂质例如有氢、氮、碱金属、碱土金属、铁、镍、硅等。

[0172] 尤其是,包含在金属氧化物中的氢与键合于金属原子的氧起反应生成水,因此有时在金属氧化物中形成氧缺陷。另外,在氢进入氧化物530的氧缺陷时,有时氧缺陷与氢键



合而形成 $V_0H$ 。 $V_0H$ 有时被用作供体且生成作为载流子的电子。另外,有时由于氢的一部分与键合于金属原子的氧键合,产生作为载流子的电子。因此,使用包含较多的氢的金属氧化物的晶体管容易具有常开启特性。另外,金属氧化物中的氢受热、电场等的作用容易移动,所以在金属氧化物包含较多的氢时,晶体管的可靠性有可能降低。在本发明的一个方式中,优选尽量降低氧化物530中的 $V_0H$ 而成为高纯度本征或实质上高纯度本征。为了获得如此那样的 $V_0H$ 十分降低的金属氧化物,重要的是:去除金属氧化物中的水分、氢等杂质(有时记为脱水、脱氢化处理);以及对金属氧化物供应氧而填补氧缺陷(有时记为加氧化处理)。通过将 $V_0H$ 等杂质十分降低的金属氧化物用于晶体管的沟道形成区域,可以赋予稳定电特性。

[0173] 氢进入氧缺陷的缺陷会用作金属氧化物的供体。然而,难以定量地评价该缺陷。于是,在金属氧化物中,有时不是使用供体浓度而是使用载流子浓度进行评价。因此,在本说明书等中,作为金属氧化物的参数,有时不是使用供体浓度而是使用假定不施加电场的状态下的载流子浓度。换言之,本说明书等所记载的“载流子浓度”有时也可以称为“供体浓度”。

[0174] 因此,在将金属氧化物用于氧化物530时,优选尽量减少金属氧化物中的氢。具体而言,在金属氧化物中,利用二次离子质谱(SIMS:Secondary Ion Mass Spectrometry)测得的氢浓度低于 $1 \times 10^{20}$  atoms/cm<sup>3</sup>,优选低于 $1 \times 10^{19}$  atoms/cm<sup>3</sup>,更优选低于 $5 \times 10^{18}$  atoms/cm<sup>3</sup>,进一步优选低于 $1 \times 10^{18}$  atoms/cm<sup>3</sup>。通过将氢等杂质被充分降低的金属氧化物用于晶体管的沟道形成区域,可以使晶体管具有稳定的电特性。

[0175] 此外,当在氧化物530中使用金属氧化物时,沟道形成区域的金属氧化物的载流子浓度优选为 $1 \times 10^{18}$  cm<sup>-3</sup>以下,更优选低于 $1 \times 10^{17}$  cm<sup>-3</sup>,进一步低于 $1 \times 10^{16}$  cm<sup>-3</sup>,进一步低于 $1 \times 10^{13}$  cm<sup>-3</sup>,进一步低于 $1 \times 10^{12}$  cm<sup>-3</sup>。注意,对沟道形成区域的金属氧化物的载流子浓度的下限值没有特别的限制,例如可以设定为 $1 \times 10^{-9}$  cm<sup>-3</sup>。

[0176] 此外,在氧化物530使用金属氧化物时,因导电体542(导电体542a及导电体542b)与氧化物530接触而氧化物530中的氧扩散到导电体542中,由此导电体542有时被氧化。导电体542的导电率因导电体542的氧化而下降的可能性变高。注意,也可以将氧化物530中的氧向导电体542扩散的情况称为导电体542吸收氧化物530中的氧。

[0177] 此外,在氧化物530中的氧扩散到导电体542(导电体542a及导电体542b)时,在导电体542a与氧化物530b之间及导电体542b与氧化物530b之间有可能形成另一层。因为该另一层包含比导电体542多的氧,所以推测该另一层具有绝缘性。此时,可以认为导电体542、该另一层和氧化物530b的三层结构是由金属-绝缘体-半导体构成的三层结构,有时也将其称为MIS(Metal-Insulator-Semiconductor)结构或以MIS结构为主的二极管连接结构。

[0178] 注意,上述另一层不局限于形成在导电体542与氧化物530b之间。例如,另一层有时形成在导电体542与氧化物530c之间。此外,有时形成在导电体542与氧化物530b之间及导电体542与氧化物530c之间。

[0179] 另外,作为在氧化物530中被用作沟道形成区域的金属氧化物,优选使用其带隙为2eV以上,优选为2.5eV以上的金属氧化物。如此,通过使用带隙较宽的金属氧化物,可以减小晶体管的关态电流。

[0180] 在氧化物530中,当氧化物530b之下设置有氧化物530a时,可以防止杂质从形成在氧化物530a下的结构物扩散到氧化物530b。当氧化物530b之上设置有氧化物530c时,可以

防止杂质从形成在氧化物530c的上方的结构物扩散到氧化物530b。

[0181] 另外,氧化物530优选具有各金属原子的原子个数比互不相同的多个氧化物层的叠层结构。具体而言,用于氧化物530a的金属氧化物的构成元素中的元素M的原子个数比优选大于用于氧化物530b的金属氧化物的构成元素中的元素M的原子个数比。另外,用于氧化物530a的金属氧化物中的相对于In的元素M的原子个数比优选大于用于氧化物530b的金属氧化物中的相对于In的元素M的原子个数比。另外,用于氧化物530b的金属氧化物中的相对于元素M的In的原子个数比优选大于用于氧化物530a的金属氧化物中的相对于元素M的In的原子个数比。另外,氧化物530c可以使用可用于氧化物530a或氧化物530b的金属氧化物。

[0182] 具体而言,作为氧化物530a使用In:Ga:Zn=1:3:4[原子个数比]或1:1:0.5[原子个数比]的金属氧化物即可。作为氧化物530b使用In:Ga:Zn=4:2:3[原子个数比]或1:1:1[原子个数比]的金属氧化物即可。作为氧化物530c使用In:Ga:Zn=1:3:4[原子个数比]、Ga:Zn=2:1[原子个数比]或者Ga:Zn=2:5[原子个数比]的金属氧化物。作为氧化物530c具有叠层结构的情况的具体例子,可以举出:In:Ga:Zn=4:2:3[原子个数比]、In:Ga:Zn=1:3:4[原子个数比]的叠层结构;Ga:Zn=2:1[原子个数比]、In:Ga:Zn=4:2:3[原子个数比]的叠层结构;Ga:Zn=2:5[原子个数比]、In:Ga:Zn=4:2:3[原子个数比]的叠层结构;氧化镓、In:Ga:Zn=4:2:3[原子个数比]的叠层结构等。

[0183] 优选的是,使氧化物530a及氧化物530c的导带底的能量高于氧化物530b的导带底的能量。换言之,氧化物530a及氧化物530c的电子亲和势优选小于氧化物530b的电子亲和势。

[0184] 在此,在氧化物530a、氧化物530b及氧化物530c的接合部中,导带底的能级平缓地变化。换言之,也可以将上述情况表达为氧化物530a、氧化物530b及氧化物530c的接合部的导带底的能级连续地变化或者连续地接合。为此,优选降低形成在氧化物530a与氧化物530b的界面以及氧化物530b与氧化物530c的界面的混合层的缺陷态密度。

[0185] 具体而言,通过使氧化物530a与氧化物530b以及氧化物530b与氧化物530c除了氧之外包含共同元素(为主要成分),可以形成缺陷态密度低的混合层。例如,在氧化物530b为In-Ga-Zn氧化物的情况下,作为氧化物530a及氧化物530c优选使用In-Ga-Zn氧化物、Ga-Zn氧化物及氧化镓等。

[0186] 此时,载流子的主要路径为氧化物530b。通过使氧化物530a及氧化物530c具有上述结构,可以降低氧化物530a与氧化物530b的界面及氧化物530b与氧化物530c的界面的缺陷态密度。因此,界面散射对载流子传导的影响减少,可以提高晶体管500的通态电流。

[0187] 注意,能够用于氧化物530的半导体材料不局限于上述金属氧化物。氧化物530也可以使用具有带隙的半导体材料(不是零带隙半导体的半导体材料)。例如,优选将硅等单个元素的半导体、砷化镓等化合物半导体、被用作半导体的层状物质(也称为原子层物质、二维材料等)等用于半导体材料。特别是,优选将被用作半导体的层状物质用于半导体材料。

[0188] 在此,在本说明书等中,层状物质是具有层状结晶结构的材料群的总称。层状结晶结构是由共价键或离子键形成的层通过如范德华力那样的比共价键或离子键弱的键合层叠的结构。层状物质在每单位层中具有高导电性,即,具有高二维导电性。通过将被用作半导体并具有高二维导电性的材料用于沟道形成区域,可以提供通态电流大的晶体管。

[0189] 作为层状物质,有石墨烯、硅烯、硫族化物等。硫族化物是包含硫族元素的化合物。此外,硫族元素是属于第十六族的元素的总称,其中包括氧、硫、硒、碲、钋、釷。另外,作为硫族化物,可以举出过渡金属硫族化物、第十三族硫族化物等。

[0190] 作为氧化物530,例如优选使用被用作半导体的过渡金属硫族化物。作为能够被用作氧化物530的过渡金属硫族化物,具体地可以举出硫化钼(典型的是 $\text{MoS}_2$ )、硒化钼(典型的是 $\text{MoSe}_2$ )、碲化钼(典型的是 $\text{MoTe}_2$ )、硫化钨(典型的是 $\text{WS}_2$ )、硒化钨(典型的是 $\text{WSe}_2$ )、碲化钨(典型的是 $\text{WTe}_2$ )、硫化铪(典型的是 $\text{HfS}_2$ )、硒化铪(典型的是 $\text{HfSe}_2$ )、硫化锆(典型的是 $\text{ZrS}_2$ )、硒化锆(典型的是 $\text{ZrSe}_2$ )等。

[0191] 氧化物530b上设置有被用作源电极及漏电极的导电体542a及导电体542b。作为导电体542a及导电体542b,优选使用选自铝、铬、铜、银、金、铂、钽、镍、钛、钼、钨、钎、钒、铌、锰、镁、锆、铍、铟、钇、铈和镧中的金属元素、以上述金属元素为成分的合金或者组合上述金属元素的合金等。例如,优选使用氮化钽、氮化钛、钨、包含钛和铝的氮化物、包含钽和铝的氮化物、氧化钇、氮化钇、包含铈和钇的氧化物、包含镧和镍的氧化物等。另外,氮化钽、氮化钛、包含钛和铝的氮化物、包含钽和铝的氮化物、氧化钇、氮化钇、包含铈和钇的氧化物、包含镧和镍的氧化物是不容易氧化的导电材料或者吸收氧也维持导电性的材料,所以是优选的。再者,氮化钽等金属氮化物膜对氢或氧具有阻挡性,所以是优选的。

[0192] 此外,虽然在图6中示出单层结构的导电体542a及导电体542b,但是也可以采用两层以上的叠层结构。例如,优选层叠氮化钽膜及钨膜。另外,也可以层叠钛膜及铝膜。另外,也可以采用在钨膜上层叠铝膜的两层结构、在铜-镁-铝合金膜上层叠铜膜的两层结构、在钛膜上层叠铜膜的两层结构、在钨膜上层叠铜膜的两层结构。

[0193] 另外,也可以使用:在钛膜或氮化钛膜上层叠铝膜或铜膜并在其上形成钛膜或氮化钛膜的三层结构、在钼膜或氮化钼膜上层叠铝膜或铜膜并在其上形成钼膜或氮化钼膜的三层结构等。另外,也可以使用包含氧化铟、氧化锡或氧化锌的透明导电材料。

[0194] 另外,如图6A所示,有时在氧化物530与导电体542a(导电体542b)的界面及其附近作为低电阻区域形成有区域543a及区域543b。此时,区域543a被用作源区域和漏区域的一个,区域543b被用作源区域和漏区域的另一个。此外,沟道形成区域形成在夹在区域543a和区域543b之间的区域中。

[0195] 通过以与氧化物530接触的方式形成上述导电体542a(导电体542b),区域543a(区域543b)的氧浓度有时降低。另外,在区域543a(区域543b)中有时形成包括包含在导电体542a(导电体542b)中的金属及氧化物530的组成的金属化合物层。在此情况下,区域543a(区域543b)的载流子浓度增加,区域543a(区域543b)成为低电阻区域。

[0196] 绝缘体544以覆盖导电体542a及导电体542b的方式设置,抑制导电体542a及导电体542b的氧化。此时,绝缘体544也可以以覆盖氧化物530的侧面且与绝缘体524接触的方式设置。

[0197] 作为绝缘体544,可以使用包含选自铅、铝、镓、铋、锗、钨、钛、钽、镍、锆、钨、钨和镁等中的一种或两种以上的金属氧化物。另外,作为绝缘体544也可以使用氮氧化硅或氮化硅等。

[0198] 尤其是,作为绝缘体544,优选使用作为包含铝和铅中的一方或双方的氧化物的绝缘体的氧化铝、氧化铅、包含铝及铅的氧化物(铝酸铅)等。尤其是,铝酸铅的耐热性比氧化

铪膜高。因此,在后面的工序的热处理中不容易晶化,所以是优选的。另外,在导电体542a及导电体542b是具有耐氧化性的材料或者吸收氧也其导电性不会显著降低的情况下,不需要必须设置绝缘体544。根据所需要的晶体管特性,适当地设计即可。

[0199] 通过包括绝缘体544,可以抑制绝缘体580所包含的水及氢等杂质经过氧化物530c及绝缘体550扩散到氧化物530b。此外,可以抑制绝缘体580所包含的过剩氧使导电体560氧化。

[0200] 另外,绝缘体550被用作第一栅极绝缘膜。绝缘体550优选以与氧化物530c的内侧(顶面及侧面)接触的方式配置。与上述绝缘体524同样,绝缘体550优选使用包含过量氧且通过加热释放氧的绝缘体形成。

[0201] 具体而言,可以使用包含过剩氧的氧化硅、氧氮化硅、氮氧化硅、氮化硅、添加有氟的氧化硅、添加有碳的氧化硅、添加有碳及氮的氧化硅、具有空孔的氧化硅。尤其是,氧化硅及氧氮化硅具有热稳定性,所以是优选的。

[0202] 通过作为绝缘体550以与氧化物530c的顶面接触的方式设置通过加热而释放氧的绝缘体,可以有效地从绝缘体550通过氧化物530c对氧化物530b的沟道形成区域供应氧。此外,与绝缘体524同样,优选降低绝缘体550中的水或氢等杂质的浓度。绝缘体550的厚度优选为1nm以上且20nm以下。

[0203] 另外,为了将绝缘体550所包含的过剩氧高效地供应到氧化物530,也可以在绝缘体550与导电体560之间设置金属氧化物。该金属氧化物优选具有抑制从绝缘体550到导电体560的氧扩散的功能。通过设置具有抑制氧的扩散的功能的金属氧化物,从绝缘体550到导电体560的过剩氧的扩散得到抑制。换言之,可以抑制供应到氧化物530的过剩氧的减少。另外,可以抑制因过剩氧导致的导电体560的氧化。作为该金属氧化物,可以使用可用于绝缘体544的材料。

[0204] 另外,与第二栅极绝缘膜同样,绝缘体550也可以具有叠层结构。当进行晶体管的微型化及高集成化时,由于栅极绝缘膜的薄膜化,有时发生泄漏电流等问题。因此,通过使被用作栅极绝缘膜的绝缘体具有high-k材料与具有热稳定性的材料的叠层结构,可以在保持物理厚度的同时降低晶体管工作时的栅极电位。此外,可以实现具有热稳定性及高相对介电常数的叠层结构。

[0205] 在图6A及图6B中,被用作第一栅电极的导电体560具有两层结构,但是也可以具有单层结构或三层以上的叠层结构。

[0206] 作为导电体560a,优选使用具有抑制氢原子、氢分子、水分子、氮原子、氮分子、氧化氮分子( $N_2O$ 、 $NO$ 、 $NO_2$ 等)、铜原子等杂质的扩散的功能的导电材料。另外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能的导电材料。通过使导电体560a具有抑制氧的扩散的功能,可以抑制因绝缘体550所包含的氧导致导电体560b氧化而导电率下降。作为具有抑制氧的扩散的功能的导电材料,例如,优选使用钽、氮化钽、钇或氧化钇等。另外,作为导电体560a可以使用能够应用于氧化物530的氧化物半导体。此时,通过使用溅射法形成导电体560a,可以降低导电体560b的电阻值而使其成为导电体。可以将该导电体称为OC(OxideConductor)电极。

[0207] 作为导电体560b,优选使用以钨、铜或铝为主要成分的导电材料。由于导电体560b还被用作布线,所以优选使用导电性高的导电体。例如,可以使用以钨、铜或铝为主要成分

的导电材料。导电体560b也可以具有叠层结构,例如,可以采用钛或氮化钛和上述导电材料的叠层结构。

[0208] 绝缘体580优选隔着绝缘体544设置在导电体542a及导电体542b上。绝缘体580优选具有过剩氧区域。例如,绝缘体580优选包含氧化硅、氧氮化硅、氮氧化硅、氮化硅、添加有氟的氧化硅、添加有碳的氧化硅、添加有碳及氮的氧化硅、具有空孔的氧化硅或树脂等。尤其是,氧化硅及氧氮化硅具有热稳定性,所以是优选的。尤其是,氧化硅和具有空孔的氧化硅容易在后面的工序中形成过剩氧区域,所以是优选的。

[0209] 绝缘体580优选具有过剩氧区域。通过以具有与氧化物530c接触的区域的方式设置通过加热而释放氧的绝缘体580,可以将绝缘体580中的氧通过氧化物530c高效地供应给氧化物530a及氧化物530b。另外,优选降低绝缘体580中的水或氢等杂质的浓度。

[0210] 绝缘体580的开口以与导电体542a和导电体542b之间的区域重叠的方式形成。由此,导电体560填埋于绝缘体580的开口中及夹在导电体542a与导电体542b之间的区域。

[0211] 在进行半导体装置的微型化时,需要缩短栅极长度,但是需要防止导电体560的导电性的下降。为此,在增大导电体560的厚度的情况下,导电体560有可能具有纵横比高的形状。在本实施方式中,由于将导电体560填埋于绝缘体580的开口,所以即使导电体560具有纵横比高的形状,也可以在工序中不发生导电体560的倒塌的情况下形成导电体560。

[0212] 绝缘体574优选以与绝缘体580的顶面、导电体560的顶面及绝缘体550的顶面接触的方式设置。通过利用溅射法形成绝缘体574,可以在绝缘体550及绝缘体580中形成过剩氧区域。由此,可以将氧从该过剩氧区域供应到氧化物530中。

[0213] 例如,作为绝缘体574,可以使用包含选自铅、铝、镓、铋、锗、钨、钛、钽、镍、锆和镁等中的一种或两种以上的金属氧化物。

[0214] 尤其是,氧化铝具有高阻挡性,即使是0.5nm以上且3.0nm以下的薄膜,也可以抑制氢及氮的扩散。由此,通过利用溅射法形成的氧化铝可以在被用作氧供应源的同时还具有氢等杂质的阻挡膜的功能。

[0215] 另外,优选在绝缘体574上设置被用作层间膜的绝缘体581。与绝缘体524等同样,优选降低绝缘体581中的水或氢等杂质的浓度。

[0216] 另外,在形成于绝缘体581、绝缘体574、绝缘体580及绝缘体544中的开口配置导电体540a及导电体540b。导电体540a及导电体540b以隔着导电体560彼此对置的方式设置。导电体540a及导电体540b具有与后面说明的导电体546及导电体548同样的结构。

[0217] 在绝缘体581上设置有绝缘体582。绝缘体582优选使用对氧或氢具有阻挡性的物质。因此,作为绝缘体582可以使用与绝缘体514同样的材料。例如,作为绝缘体582优选使用氧化铝、氧化铅、氧化钽等金属氧化物。

[0218] 尤其是,氧化铝的不使氧及导致晶体管的电特性变动的氢、水分等杂质透过的阻挡效果高。因此,在晶体管的制造工序中及制造工序之后,氧化铝可以防止氢、水分等杂质进入晶体管500中。此外,氧化铝可以抑制氧从构成晶体管500的氧化物释放。因此,氧化铝适合用于晶体管500的保护膜。

[0219] 此外,在绝缘体582上设置有绝缘体586。作为绝缘体586可以使用与绝缘体320同样的材料。此外,通过将介电常数较低的材料用于上述绝缘体,可以减少产生在布线之间的寄生电容。例如,作为绝缘体586,可以使用氧化硅膜及氧氮化硅膜等。

[0220] 此外,在绝缘体520、绝缘体522、绝缘体524、绝缘体544、绝缘体580、绝缘体574、绝缘体581、绝缘体582及绝缘体586中埋入导电体546及导电体548等。

[0221] 导电体546及导电体548被用作与电容器600、晶体管500或晶体管300连接的插头或布线。导电体546及导电体548可以使用与导电体328或导电体330同样的材料形成。

[0222] 另外,也可以在形成晶体管500之后以围绕晶体管500的方式形成开口,并且以围绕该开口的方式形成对氢或水具有高阻挡性的绝缘体。通过由上述阻挡性高的绝缘体围绕晶体管500,可以防止水及氢从外方侵入。或者,也可以将多个晶体管500组合为一个而被对氢或水具有高阻挡性的绝缘体围绕。在以围绕晶体管500的方式形成开口时,因为可以兼作晶体管500的制造工序的一部分,所以例如优选形成到达绝缘体514或绝缘体522的开口而以与绝缘体514或绝缘体522接触的方式形成上述阻挡性高的绝缘体。作为对氢或水具有高阻挡性的绝缘体,例如可以使用与绝缘体522同样的材料。

[0223] 接着,在晶体管500的上方设置有电容器600。电容器600包括导电体610、导电体620及绝缘体630。

[0224] 此外,也可以在导电体546及导电体548上设置导电体612。导电体612被用作与晶体管500连接的插头或者布线。导电体610被用作电容器600的电极。此外,可以同时形成导电体612及导电体610。

[0225] 作为导电体612及导电体610可以使用包含选自钼、钛、钽、钨、铝、铜、铬、钕、铈中的元素的金属膜或以上述元素为成分的金属氮化物膜(氮化钼膜、氮化钛膜、氮化钽膜、氮化钨膜)等。或者,也可以使用铟锡氧化物、包含氧化钨的铟氧化物、包含氧化钨的铟锡氧化物、包含氧化钛的铟氧化物、包含氧化钛的铟锡氧化物、铟锡氧化物、添加有氧化硅的铟锡氧化物等导电材料。

[0226] 在图4中,导电体612及导电体610具有单层结构,但是不局限于此,也可以具有两层以上的叠层结构。例如,也可以在具有阻挡性的导电体与导电性高的导电体之间形成与具有阻挡性的导电体以及导电性高的导电体紧密性高的导电体。

[0227] 以隔着绝缘体630重叠于导电体610的方式设置导电体620。作为导电体620可以使用金属材料、合金材料、金属氧化物材料等导电材料。优选使用兼具耐热性和导电性的钨或钼等高熔点材料,尤其优选使用钨。当与导电体等其他构成要素同时形成导电体620时,使用低电阻金属材料的Cu(铜)或Al(铝)等即可。

[0228] 导电体620及绝缘体630上设置有绝缘体640。绝缘体640可以使用与绝缘体320同样的材料形成。此外,绝缘体640可以被用作覆盖其下方的凹凸形状的平坦化膜。

[0229] 通过采用本结构,在使用包含氧化物半导体的晶体管的半导体装置中,可以实现微型化或高集成化。

[0230] 图7A及图7B是图6A及图6B所示的晶体管500的变形例子,图6A是晶体管500的沟道长度方向的截面图,图6B是晶体管500的沟道宽度方向的截面图。注意,图7A及图7B所示的结构也可以用于晶体管300等的本发明的一个方式的半导体装置所包括的其他晶体管。

[0231] 图7A是晶体管500的沟道长度方向的截面图,图7B是晶体管500的沟道宽度方向的截面图。图7A及图7B所示的晶体管500与图6A及图6B所示的晶体管500的不同之处在于包括绝缘体402及绝缘体404。此外,与图6A及图6B所示的晶体管500的不同之处在于与导电体540a的侧面接触地设置绝缘体552,且与导电体540b的侧面接触地设置绝缘体552。再者,与

图6A及图6B所示的晶体管500的不同之处在于不包括绝缘体520。

[0232] 在图7A及图7B所示的晶体管500中,绝缘体512上设置有绝缘体402。此外,绝缘体574上及绝缘体402上设置有绝缘体404。

[0233] 在图7A及图7B所示的晶体管500中,绝缘体514、绝缘体516、绝缘体522、绝缘体524、绝缘体544、绝缘体580及绝缘体574被图案化,绝缘体404覆盖它们。也就是说,绝缘体404分别与绝缘体574的顶面、绝缘体574的侧面、绝缘体580的侧面、绝缘体544的侧面、绝缘体524的侧面、绝缘体522的侧面、绝缘体516的侧面、绝缘体514的侧面、绝缘体402的顶面接触。由此,氧化物530等被绝缘体404及绝缘体402与外部隔开。

[0234] 绝缘体402及绝缘体404优选高效地抑制氢(例如,氢原子、氢分子等中的至少一个)或水分子的扩散。例如,作为绝缘体402及绝缘体404,优选使用氢阻挡性较高的材料的氮化硅或氮氧化硅。由此,由于可以抑制氢等扩散到氧化物530中,因此可以抑制晶体管500的特性下降。因此,可以提高本发明的一个方式的半导体装置的可靠性。

[0235] 绝缘体552以与绝缘体581、绝缘体404、绝缘体574、绝缘体580及绝缘体544接触的方式设置。绝缘体552优选具有抑制氢或水分子的扩散的功能。例如,作为绝缘体552优选使用氢阻挡性较高的材料的氮化硅、氧化铝或氮氧化硅等的绝缘体。尤其是,氮化硅为氢阻挡性较高的材料,因此优选用于绝缘体552。通过作为绝缘体552使用氢阻挡性较高的材料,可以抑制水或氢等的杂质从绝缘体580等通过导电体540a及导电体540b扩散到氧化物530。另外,可以抑制包含在绝缘体580中的氧被导电体540a及导电体540b吸收。如此,可以提高本发明的一个方式的半导体装置的可靠性。

[0236] 图8是示出晶体管500及晶体管300为图7A及图7B所示的结构的情况的半导体装置的结构例子的截面图。导电体546的侧面设置有绝缘体552。

[0237] 图9A及图9B是图7A及图7B所示的晶体管的变形例子。图9A是晶体管的沟道长度方向的截面图,图9B是晶体管的沟道宽度方向的截面图。图9A及图9B所示的晶体管与图7A及图7B所示的晶体管的不同之处在于氧化物530c具有氧化物530c1及氧化物530c2的两层结构。

[0238] 氧化物530c1与绝缘体524的顶面、氧化物530a的侧面、氧化物530b的顶面及侧面、导电体542a及导电体542b的侧面、绝缘体544的侧面及绝缘体580的侧面接触。氧化物530c2与绝缘体550接触。

[0239] 作为氧化物530c1,例如可以使用In-Zn氧化物。此外,作为氧化物530c2,可以使用与氧化物530c具有单层结构时能够用于氧化物530c的材料相同的材料。例如,作为氧化物530c2,可以使用In:Ga:Zn=1:3:4[原子个数比]、Ga:Zn=2:1[原子个数比]或Ga:Zn=2:5[原子个数比]的金属氧化物。

[0240] 通过氧化物530c具有氧化物530c1及氧化物530c2的两层结构,与氧化物530c具有单层结构的情况相比,可以提高晶体管的通态电流。因此,例如可以将晶体管用作功率MOS晶体管。注意,图6A及图6B所示的结构的晶体管所包括的氧化物530c也可以具有氧化物530c1及氧化物530c2的两层结构。

[0241] 例如可以将图9A及图9B所示的结构的晶体管用于晶体管300。如上所述,晶体管300可以用于上述实施方式的图3所示的晶体管M1。因此,可以提高被用作输出晶体管的晶体管M1的通态电流,并且可以提高从本发明的一个方式的半导体装置所输出的电位的精

度。注意,图9A及图9B所示的结构也可以用于晶体管500等本发明的一个方式的半导体装置所包括的晶体管300以外的晶体管。

[0242] 图10是示出作为晶体管500采用图6A及图6B所示的结构而作为晶体管300采用图9A及图9B所示的结构的情况的半导体装置的结构例子的截面图。注意,与图8相同,在导电体546的侧面设置绝缘体552。如图10所示,在本发明的一个方式的半导体装置中,晶体管300及晶体管500可以都是OS晶体管,且晶体管300及晶体管500可以具有彼此不同的结构。

[0243] 本实施方式可以与其他实施方式等所记载的结构适当地组合而实施。

[0244] (实施方式5)

[0245] 参照图12A及图12B说明圆筒型二次电池的例子。如图12B所示,圆筒型二次电池616的顶面包括正极盖(电池盖)601,其侧面及底面包括电池罐(外包装罐)602。这些正极盖和电池罐(外包装罐)602通过垫片(绝缘垫片)619绝缘。

[0246] 图12B是示意性地示出圆筒型二次电池的截面的图。在中空圆柱状电池罐602的内侧设置有带状正极604和带状负极606夹着隔离体605被卷绕的电池元件。虽然未图示,但是电池元件以中心销为中心被卷绕。电池罐602的一端关闭且另一端开着。作为电池罐602可以使用对电解液具有抗腐蚀性的镍、铝、钛等金属、它们的合金或者它们和其他金属的合金(例如不锈钢等)。另外,为了防止电解液所引起的腐蚀,电池罐602优选被镍或铝等覆盖。在电池罐602的内侧,正极、负极及隔离体被卷绕的电池元件由对置的一对绝缘板608和绝缘板609夹着。另外,在设置有电池元件的电池罐602的内部中注入有非水电解液(未图示)。二次电池由包括钴酸锂( $\text{LiCoO}_2$ )及磷酸铁锂( $\text{LiFePO}_4$ )等的活性物质的正极、由能够进行锂离子的吸留及释放的石墨等碳材料构成的负极、以及将由 $\text{LiBF}_4$ 、 $\text{LiPF}_6$ 等锂盐构成的支持电解质溶解于碳酸亚乙酯或碳酸二乙酯等有机溶剂中的非水电解液等构成。

[0247] 因为用于圆筒型蓄电池的正极及负极被卷绕,从而活性物质优选形成在集流体的两个表面。正极604连接有正极端子(正极集电引线)603,而负极606与负极端子(负极集电引线)607连接。正极端子603及负极端子607都可以使用铝等金属材料。将正极端子603电阻焊接到安全阀机构617,而将负极端子607电阻焊接到电池罐602底。安全阀机构617与正极盖601通过PTC(Positive Temperature Coefficient:正温度系数)元件611电连接。当电池的内压上升到超过指定的阈值时,安全阀机构617切断正极盖601与正极604的电连接。另外,PTC元件611是在温度上升时其电阻增大的热敏感电阻器,并通过电阻的增大来限制电流量以防止异常发热。PTC元件可以使用钛酸钡( $\text{BaTiO}_3$ )类半导体陶瓷等。

[0248] 使用电解液的锂离子二次电池包括正极、负极、隔离体、电解液以及外包装体。注意,在锂离子二次电池中,由于阳极及阴极根据充电或放电调换,氧化反应及还原反应调换,所以将反应电位高的电极称为正极,而将反应电位低的电极称为负极。由此,在本说明书中,即使在充电、放电、反向脉冲电流流过以及充电电流流过时也将正极称为“正极”或“+极”,而将负极称为“负极”或“-极”。如果使用与氧化反应及还原反应有关的阳极及阴极的术语,则充电时和放电时的阳极与阴极是相反的,这有可能引起混乱。因此,在本说明书中,不使用阳极及阴极的术语。当使用阳极及阴极的术语时,明确表示是充电时还是放电时,并示出是对应正极(+极)还是负极(-极)。

[0249] 图12C所示的两个端子连接到充电器,对蓄电池1400进行充电。随着蓄电池1400的充电,电极间的电位差变大。在图12C中,电流的正方向为如下:从蓄电池1400外部的端子向



正极1402流过而在蓄电池1400中从正极1402向负极1404一侧流过,从负极向蓄电池1400外部的端子一侧流过的电流的方向。换言之,将充电电流流过的方向设定为电流的方向。

[0250] 在本实施方式中,示出锂离子二次电池的例子,但是不局限于锂离子二次电池,作为二次电池的正极材料,例如可以使用包含元素A、元素X及氧的材料。元素A优选为选自第一族元素及第二族元素中的一个以上的元素。作为第一族元素,例如可以使用锂、钠、钾等碱金属。另外,作为第二族元素,例如可以使用钙、铍、镁等。作为元素X,例如可以使用选自金属元素、硅和磷中的一个以上的元素。另外,元素X优选为选自钴、镍、锰、铁和钒中的一个以上的元素。典型地,可以举出锂钴复合氧化物( $\text{LiCoO}_2$ )和磷酸铁锂( $\text{LiFePO}_4$ )。

[0251] 负极包括负极活性物质层及负极集流体。此外,负极活性物质层也可以包含导电助剂及粘合剂。

[0252] 作为负极活性物质,可以使用能够通过与锂的合金化/脱合金化反应进行充放电反应的元素。例如,可以使用包含硅、锡、镓、铝、锗、铅、铋、银、锌、镉和铟等中的至少一个的材料。这种元素的电容比碳大,尤其是硅的理论电容大,为4200mAh/g。

[0253] 另外,二次电池优选包括隔离体。作为隔离体,例如可以使用由纸等具有纤维素的纤维、无纺布、玻璃纤维、陶瓷或包含尼龙(聚酰胺)、维尼纶(聚乙烯醇类纤维)、聚酯、丙烯酸树脂、聚烯烃、聚氨酯的合成纤维等形成的隔离体。

[0254] 在图11中例示使用作为本发明的一个方式的二次电池的过放电减少系统的车辆。图11A所示的汽车8400的二次电池模块8024不但驱动电发动机8406,而且还可以对车头灯8401或室内灯(未图示)等发光装置供应电力。作为汽车8400的二次电池模块8024,也可以使用排列多个图12B所示的圆筒型二次电池616并将其夹在第一导电板和第二导电板之间而成的电池组。

[0255] 多个二次电池616既可以并联连接也可以串联连接,还可以在并联连接之后再串联连接。通过构成包括多个二次电池616的电池模块8024,可以获取大电力。此外,既可以在多个二次电池616的每一个都设置实施方式1或实施方式2所示的过放电防止电路,也可以在多个二次电池616设置一个过放电防止电路。

[0256] 为了遮断来自多个二次电池的电力,车载二次电池包括可以不使用工具就遮断高电压的充电用插头或断路器。例如,在将包括2个至10个单元的48个电池模块串联连接的情况下,在第24个和第25个电池模块之间包括充电用插头或断路器。

[0257] 在图11B所示的汽车8500中,可以通过利用插电方式或非接触供电方式等从外部的充电设备接收电力,来对汽车8500所具有的二次电池进行充电。图11B示出从地上设置型的充电装置8021通过电缆8022对安装在汽车8500中的二次电池模块8024进行充电的情况。当进行充电时,作为充电方法或连接器的规格等,可以根据CHAdemo(注册商标)或联合充电系统等规定的方式而适当地进行。作为充电装置8021,也可以使用设置在商业设施的充电站或家庭的电源。例如,通过利用插电技术从外部供应电力,可以对安装在汽车8500中的二次电池模块8024进行充电。可以通过ACDC转换器等转换装置将交流电力转换成直流电力来进行充电。

[0258] 另外,虽然未图示,但是也可以将受电装置安装在车辆中并从地上的送电装置非接触地供应电力来进行充电。当利用非接触供电方式时,通过在公路或外壁中组装送电装置,不但停车中而且行驶中也可以进行充电。此外,也可以利用该非接触供电方式,在车辆

之间进行电力的发送及接收。再者,还可以在车辆的外部设置太阳能电池,在停车时或行驶时进行二次电池的充电。可以利用电磁感应方式或磁场共振方式实现这样的非接触供电。

[0259] 图11C是使用本发明的一个方式的二次电池的两轮车的例子。图11C所示的小型摩托车8600包括二次电池8602、后视镜8601及方向灯8603。二次电池8602可以对方向灯8603供电。

[0260] 此外,在图11C所示的小型摩托车8600中,可以将二次电池8602收纳在座位下收纳箱8604中。即使座位下收纳箱8604为小型,也可以将二次电池8602收纳在座位下收纳箱8604中。另外,本实施方式也可以应用于作为雪地摩托车或水上摩托车的动力源代替小型摩托车。

[0261] 本实施方式可以与其他实施方式的记载适当地组合。

[0262] (实施方式6)

[0263] 图13示出与实施方式1不同的关闭时的泄漏电流措施的工作的一个例子的电路图。

[0264] 保护电路14与低电位一侧G2连接。在低电位一侧G1和低电位一侧G2之间设置遮断开关12。与G2电连接的晶体管M1的栅极S1与电容器连接,一个端子与G1连接。遮断开关12也可以由OS晶体管构成,在该情况下,还可以减少负载的泄漏。

[0265] 当因使用二次电池引起的电力消耗导致二次电池的供应电压下降而成为过放电状态时,检测出过放电由遮断开关12使G1和G2分离。另一方面,G2的电位最大会上升到与二次电池的高电位一侧相同的电位(VDD)。

[0266] 相对于成为上升电位的G2,栅极S1的电位相对地下降,晶体管M1成为自动关闭状态。晶体管M1被用作控制充电控制电路11的低电位一侧G2的供应的功率开关,因此通过晶体管M1成为关闭状态,对充电检测电路的电源供应被遮断。

[0267] 当二次电池开始充电时,由于被供应充电控制电路11的低电位,所以G2的电位再次下降(晶体管M1的V<sub>gs</sub>上升)而晶体管M1成为开启状态,可以成为自动恢复,即自动开启状态。

[0268] 注意,虽然示出图13的各晶体管为包括背栅极的晶体管的例子,但是没有特别的限制,也可以使用不包括背栅极的晶体管。

[0269] 在检测出过放电之后,需要使用来保护二次电池的保护电路14也成为接近完全关闭的状态。通过采用图13所示的保护电路14结构,可以使其成为自动关闭状态,从而能够减少过放电状态下的系统整体的关态泄漏电流。此外,本结构不仅可以自动关闭,还可以自动恢复,即自动成为开启状态。

[0270] 本实施方式可以与其他实施方式自由地组合。

[0271] [符号说明]

[0272] 12:遮断开关、13:充电检测电路、14:保护电路、15:电路、300:晶体管、311:衬底、313:半导体区域、314a:低电阻区域、314b:低电阻区域、315:绝缘体、316:导电体、320:绝缘体、322:绝缘体、324:绝缘体、326:绝缘体、328:导电体、330:导电体、350:绝缘体、352:绝缘体、354:绝缘体、356:导电体、360:绝缘体、362:绝缘体、364:绝缘体、366:导电体、370:绝缘体、372:绝缘体、374:绝缘体、376:导电体、380:绝缘体、382:绝缘体、384:绝缘体、386:导电体、402:绝缘体、404:绝缘体、410:存储元件、420:存储元件、430:存储元件、440:存储元件、

450:存储元件、460:存储元件、470:存储元件、500:晶体管、503:导电体、503a:导电体、503b:导电体、510:绝缘体、512:绝缘体、514:绝缘体、516:绝缘体、518:导电体、520:绝缘体、522:绝缘体、524:绝缘体、530:氧化物、530a:氧化物、530b:氧化物、530c:氧化物、530c1:氧化物、530c2:氧化物、540a:导电体、540b:导电体、542:导电体、542a:导电体、542b:导电体、543a:区域、543b:区域、544:绝缘体、546:导电体、548:导电体、550:绝缘体、552:绝缘体、560:导电体、560a:导电体、560b:导电体、574:绝缘体、580:绝缘体、581:绝缘体、582:绝缘体、586:绝缘体、600:电容器、601:正极盖、602:电池罐、603:正极端子、604:正极、605:隔离体、606:负极、607:负极端子、608:绝缘板、609:绝缘板、610:导电体、611:PTC元件、612:导电体、616:二次电池、617:安全阀机构、619:垫片、620:导电体、630:绝缘体、640:绝缘体、1400:蓄电池、1402:正极、1404:负极、8021:充电装置、8022:电缆、8024:二次电池模块、8400:汽车、8401:车头灯、8406:电发动机、8500:汽车、8600:小型摩托车、8601:后视镜、8602:二次电池、8603:方向灯、8604:座位下收纳箱。

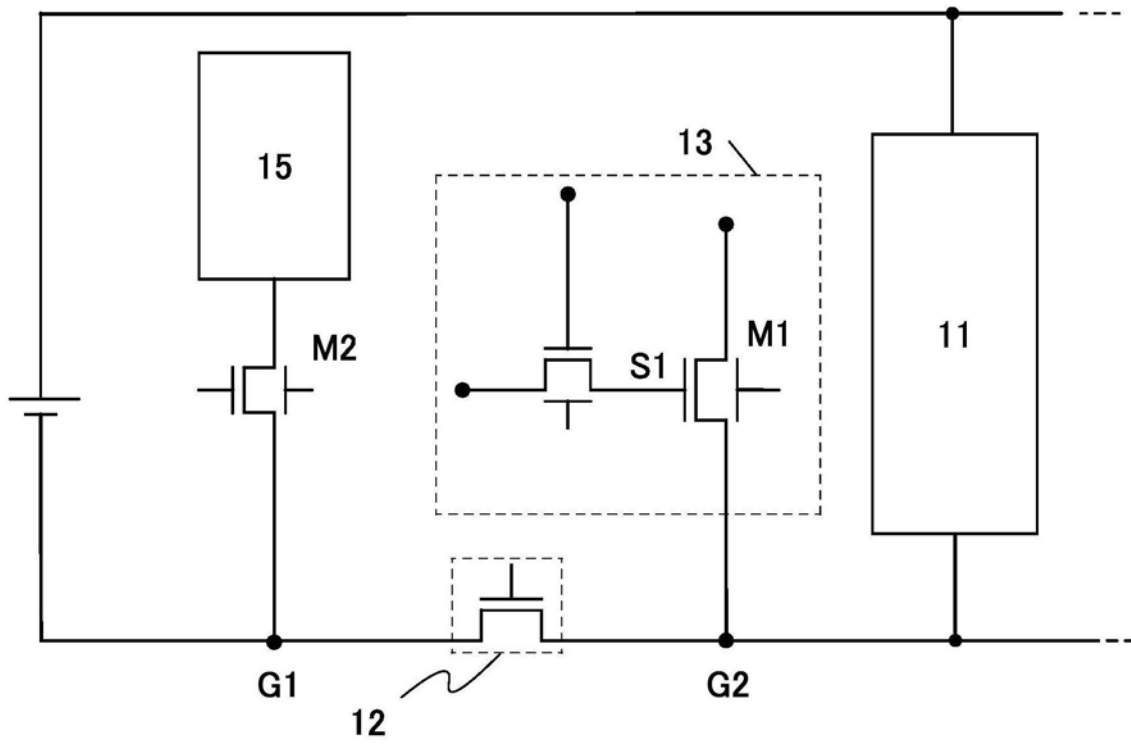


图1

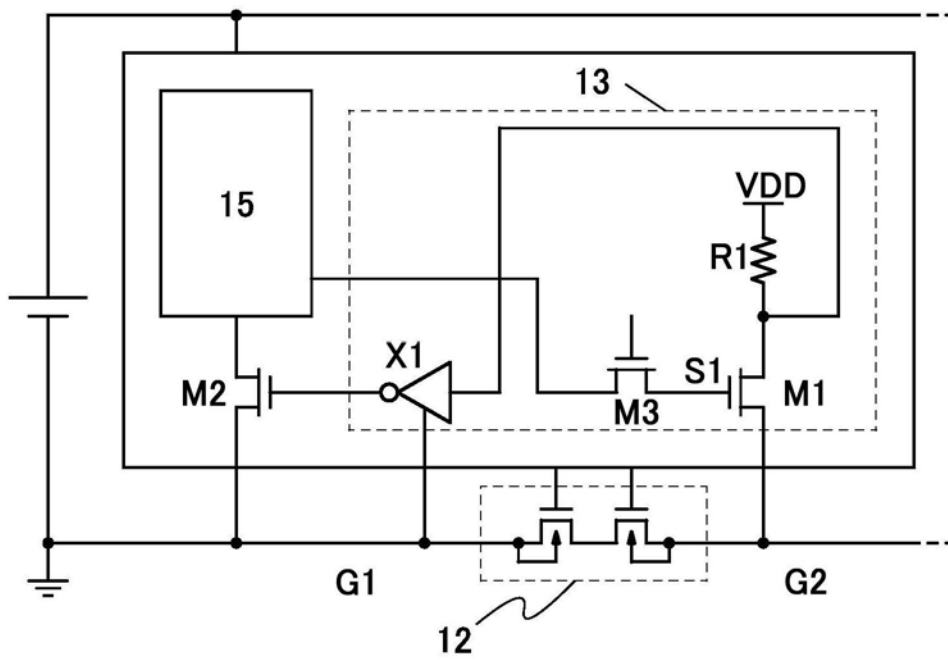


图2

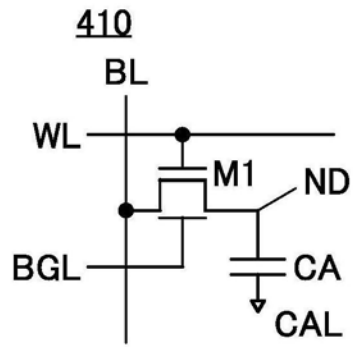


图3A

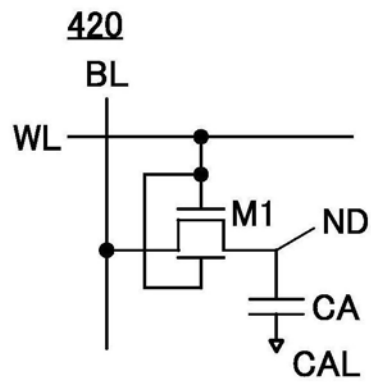


图3B

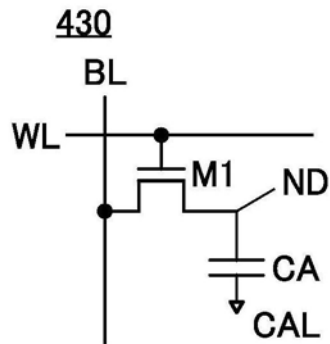


图3C

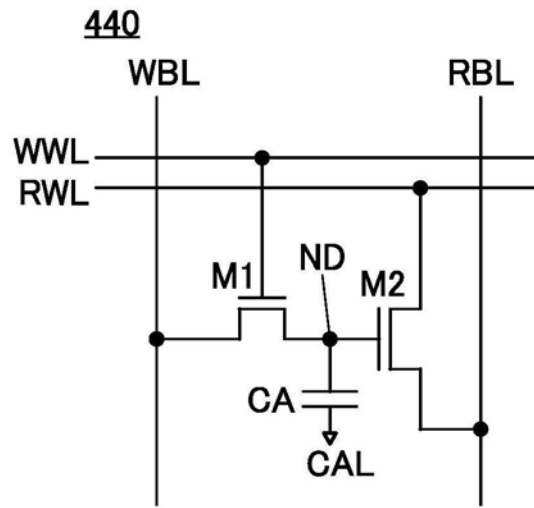


图3D

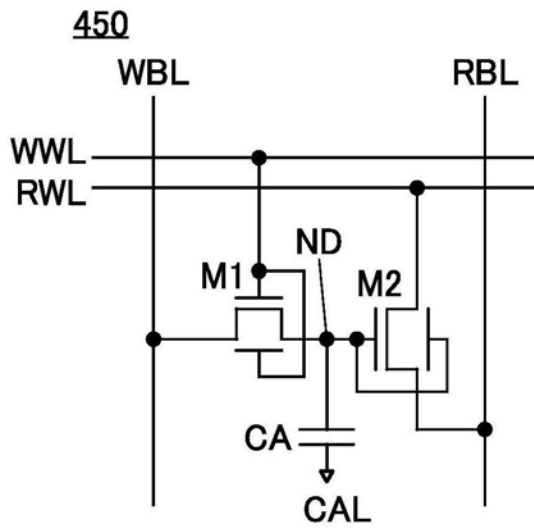


图3E

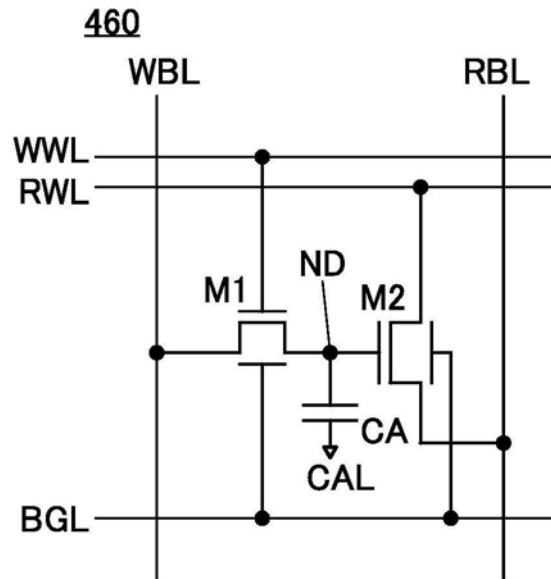


图3F

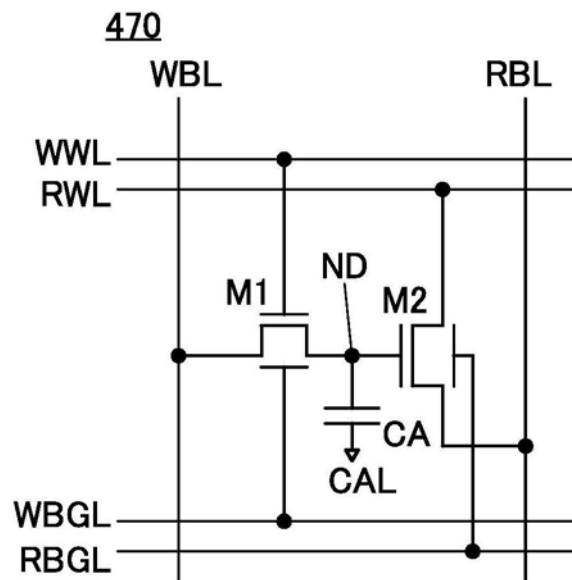


图3G

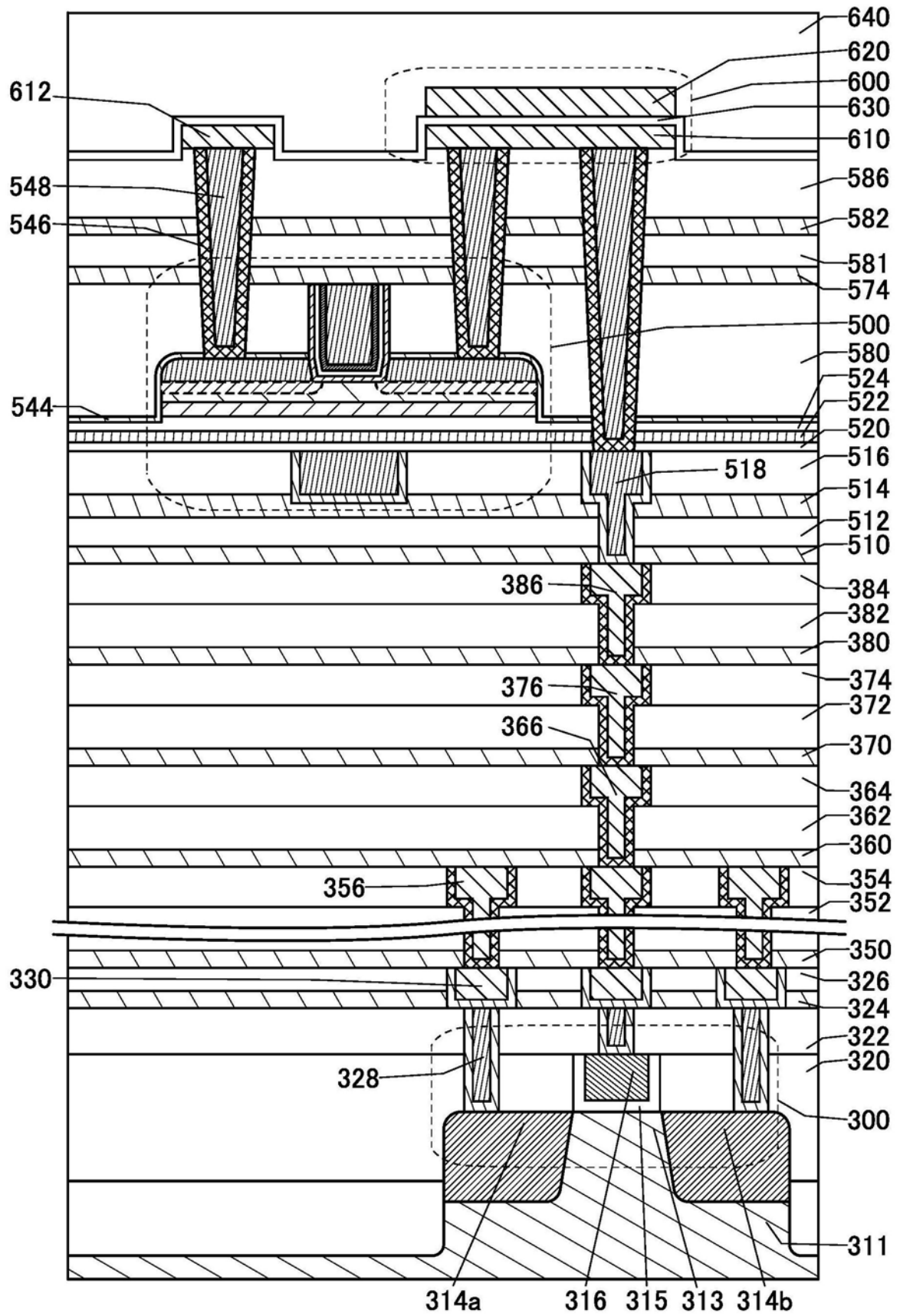


图4



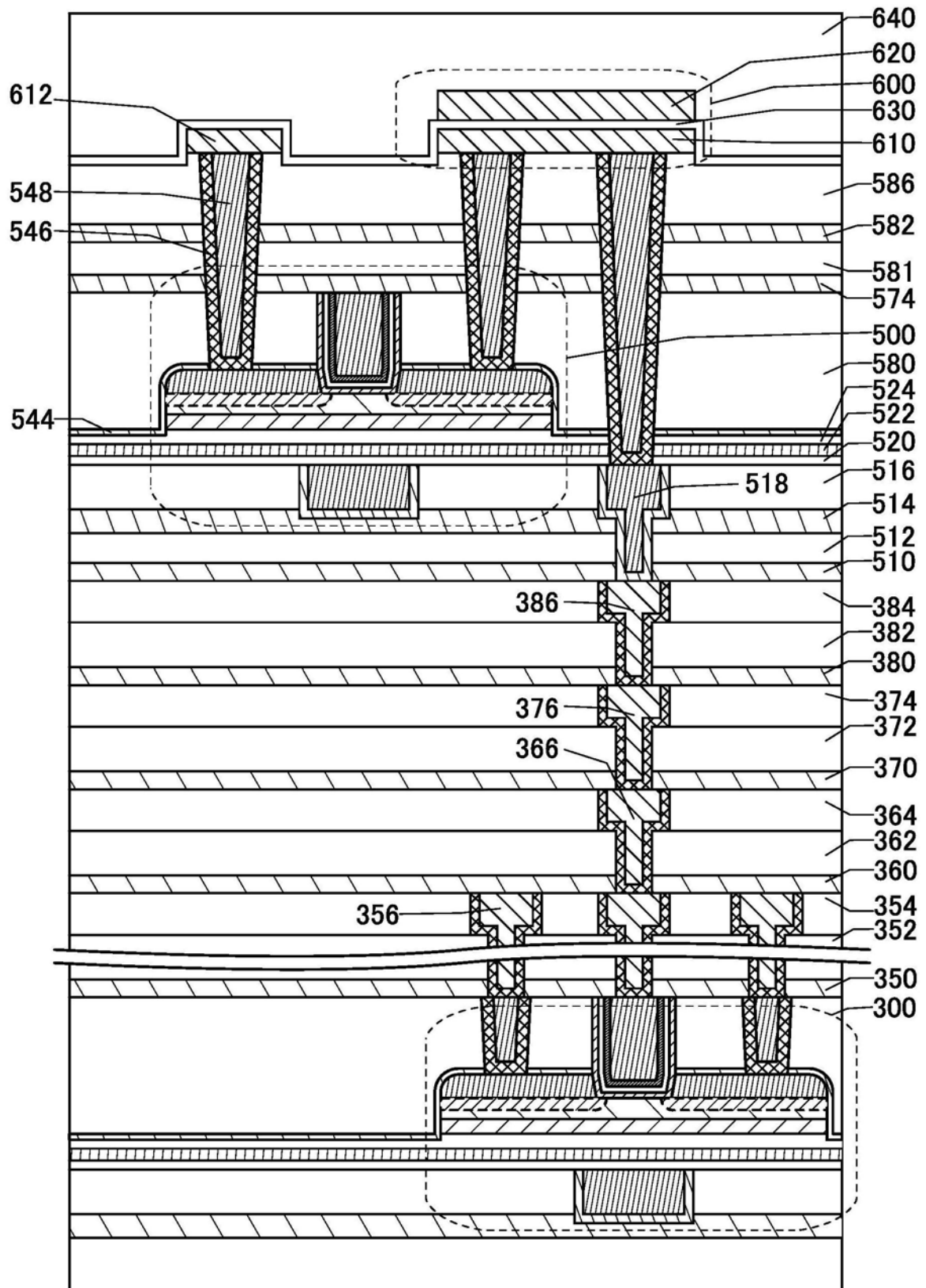


图5

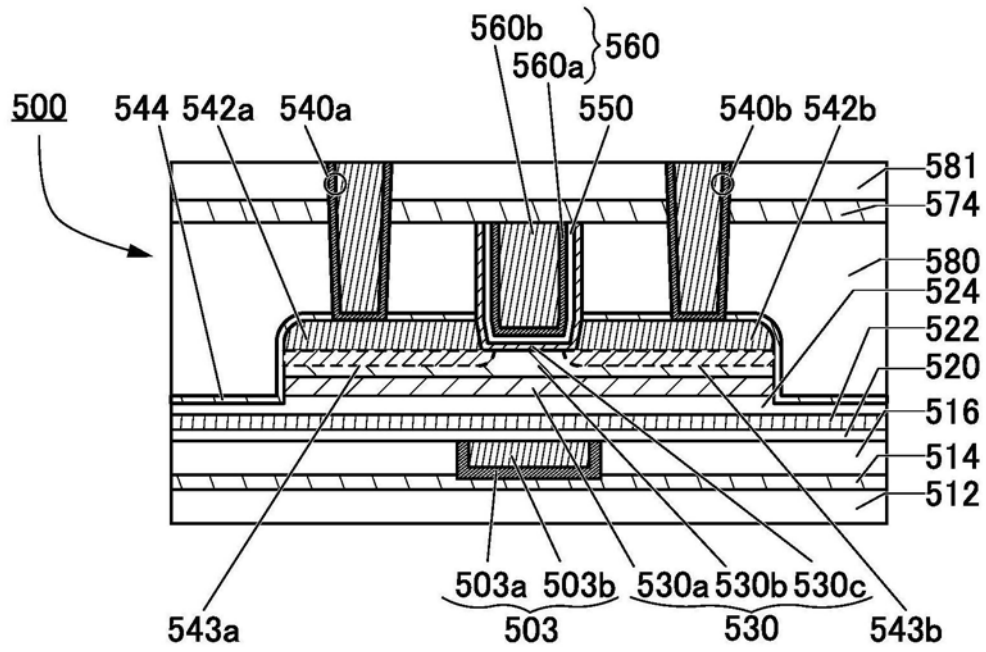


图6A

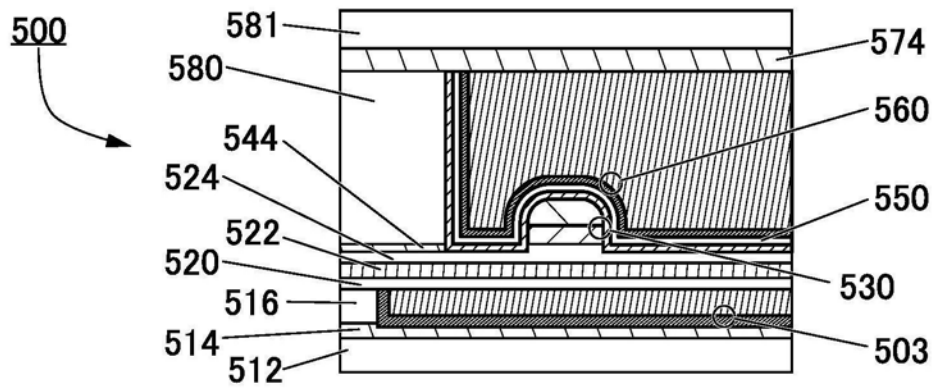


图6B

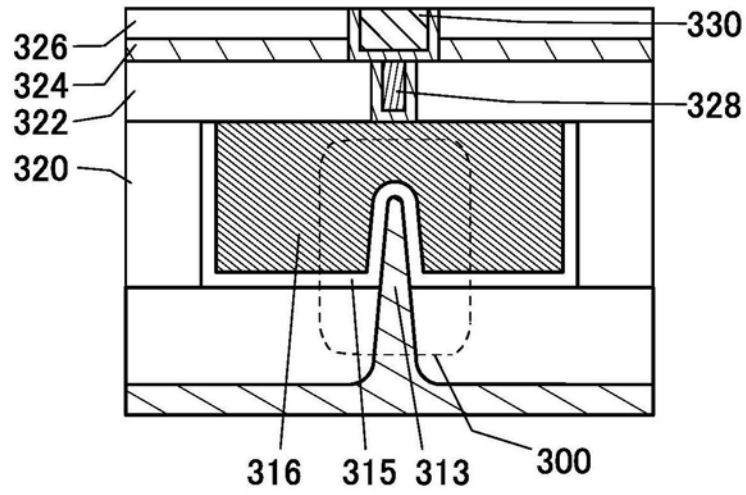


图6C

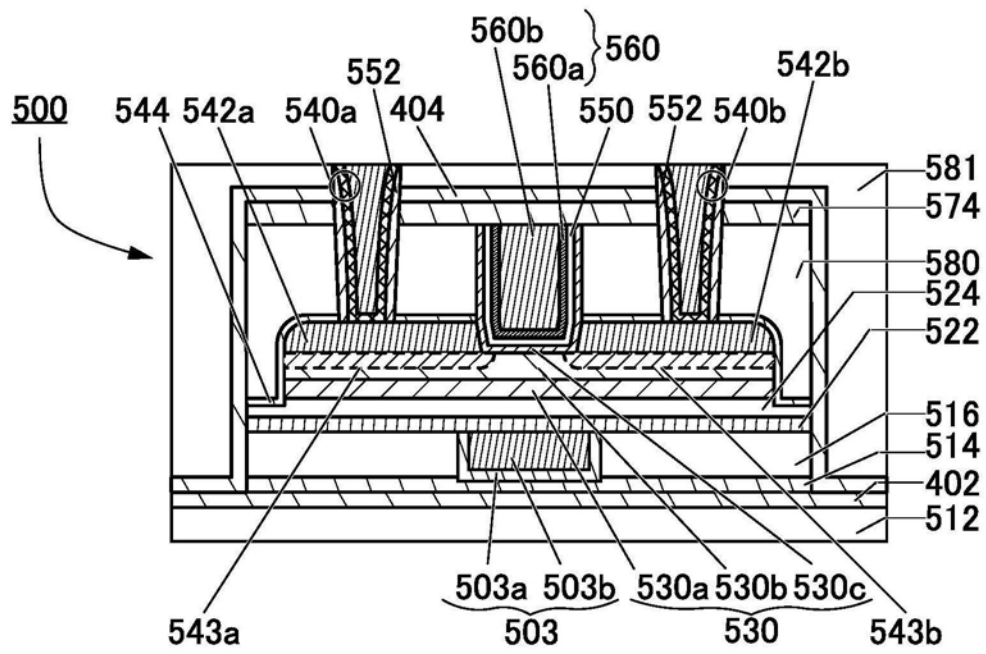


图7A

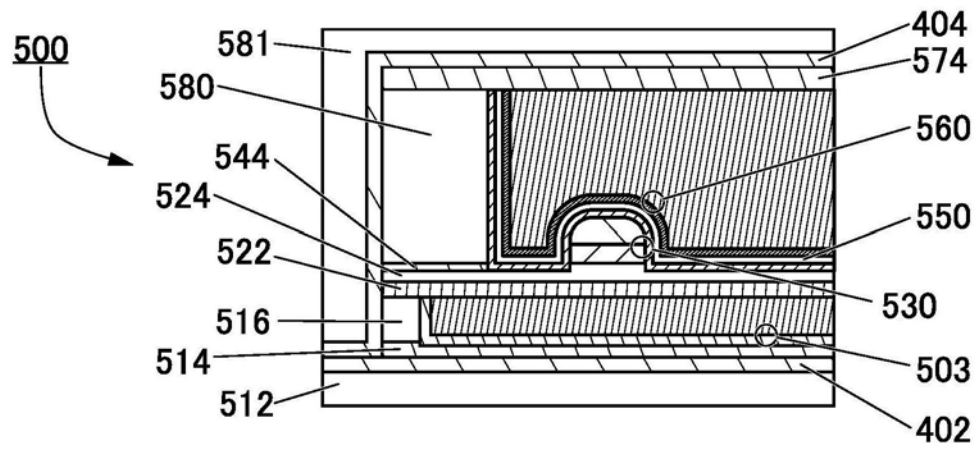


图7B

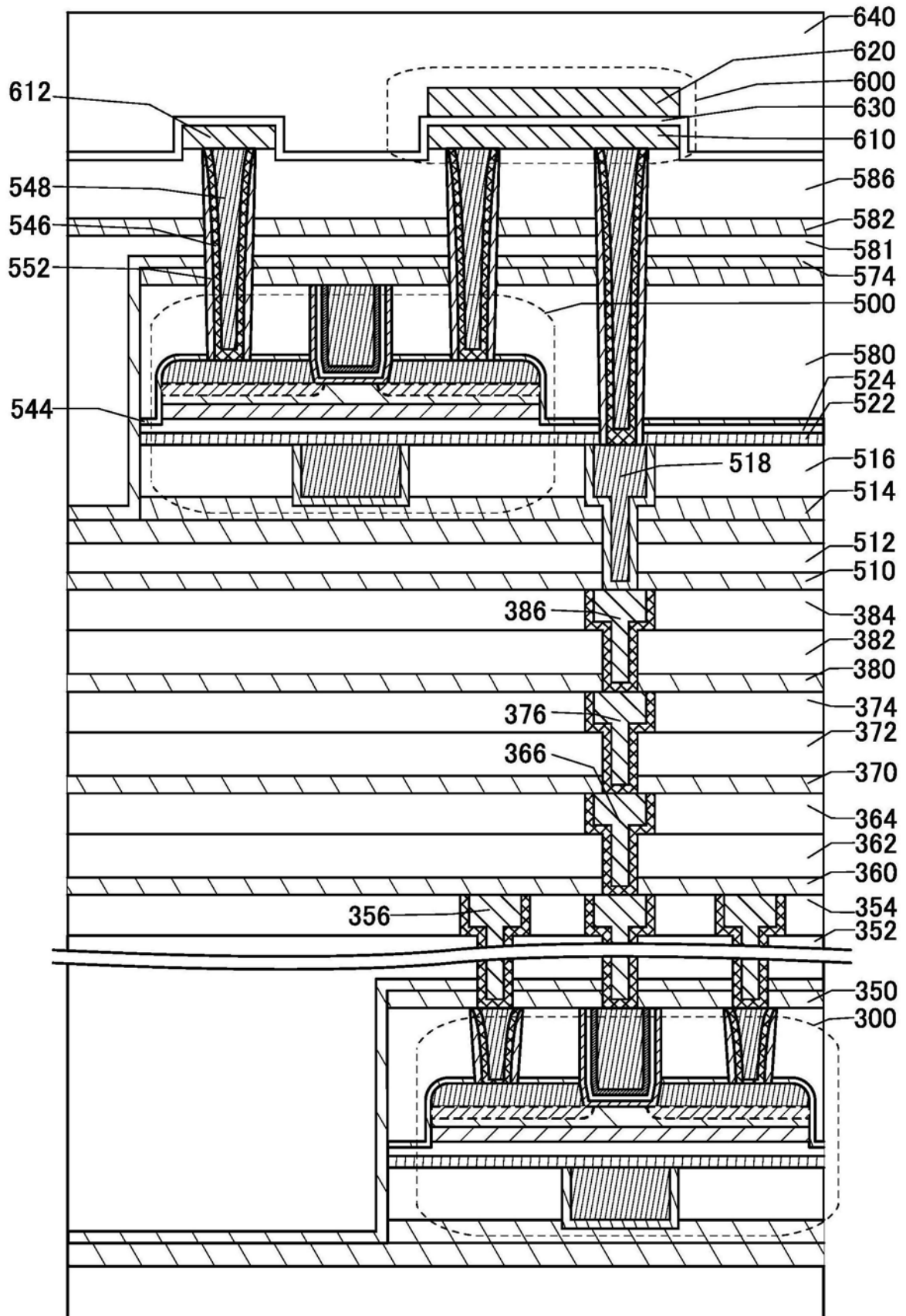


图8

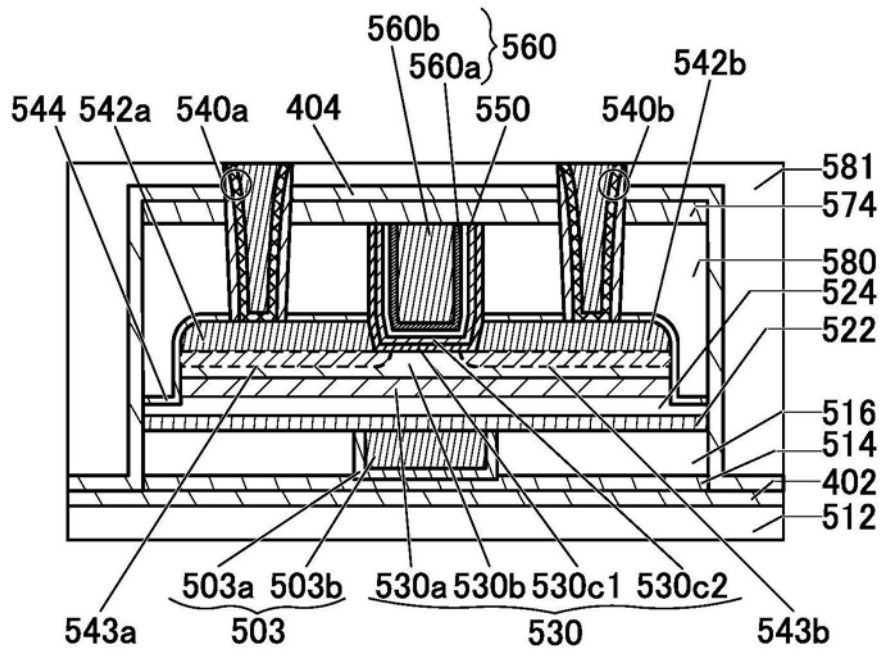


图9A

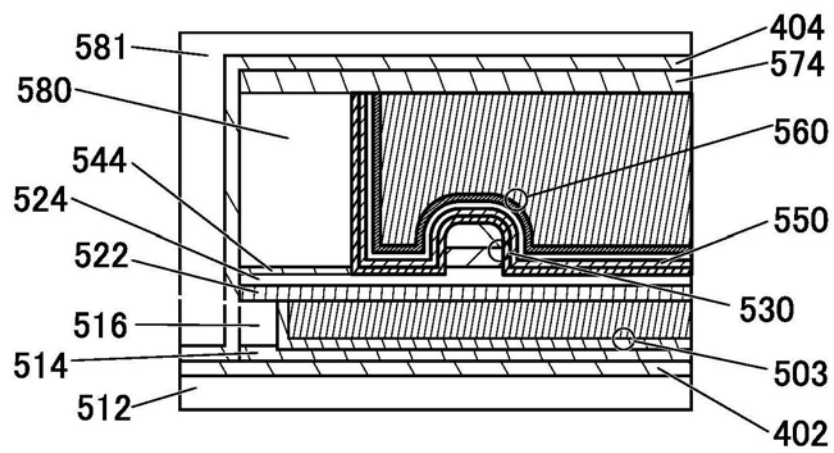


图9B

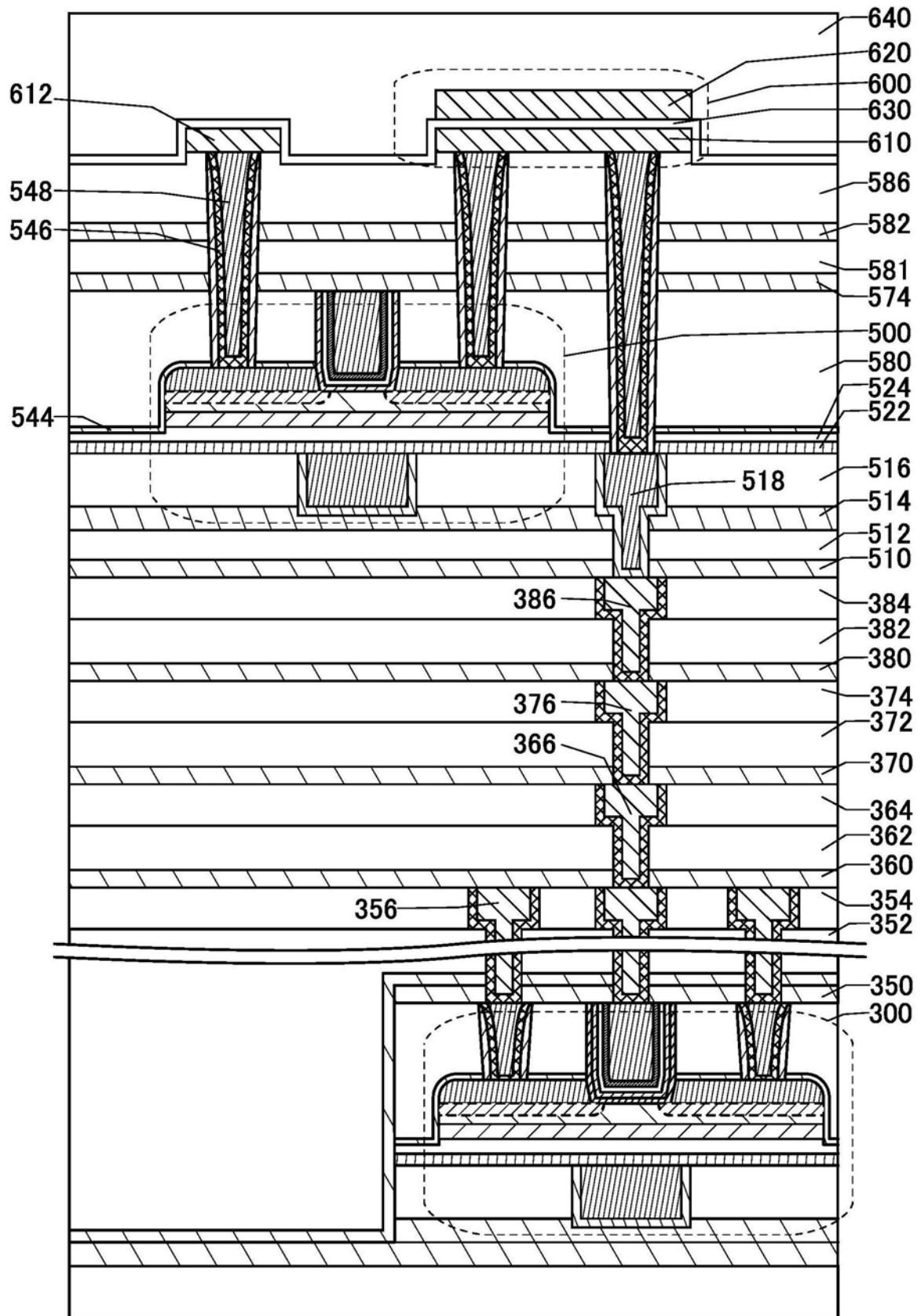


图10

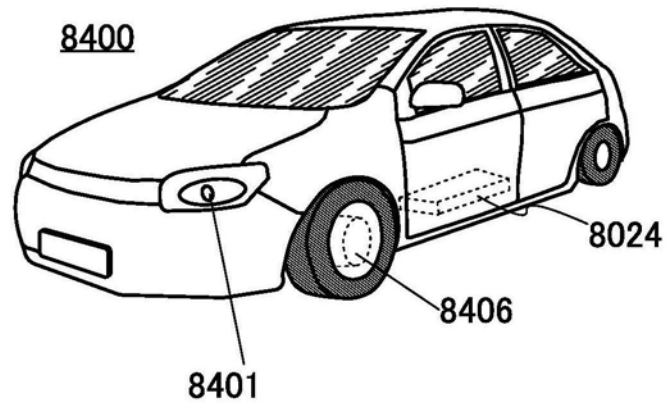


图11A

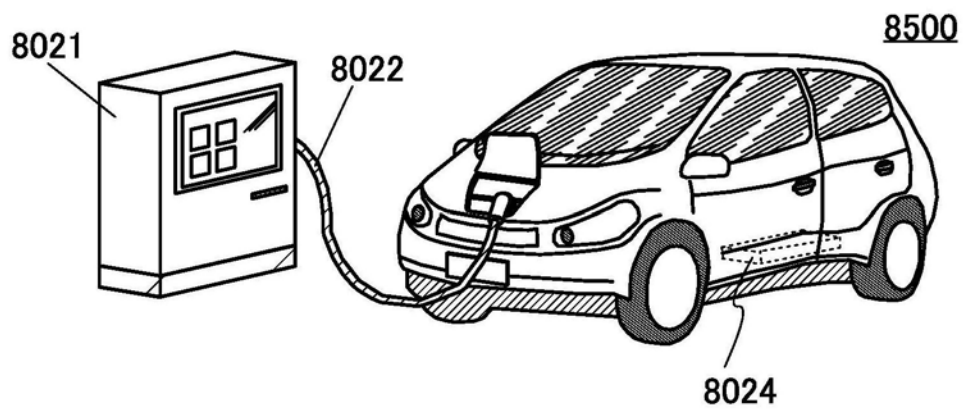


图11B



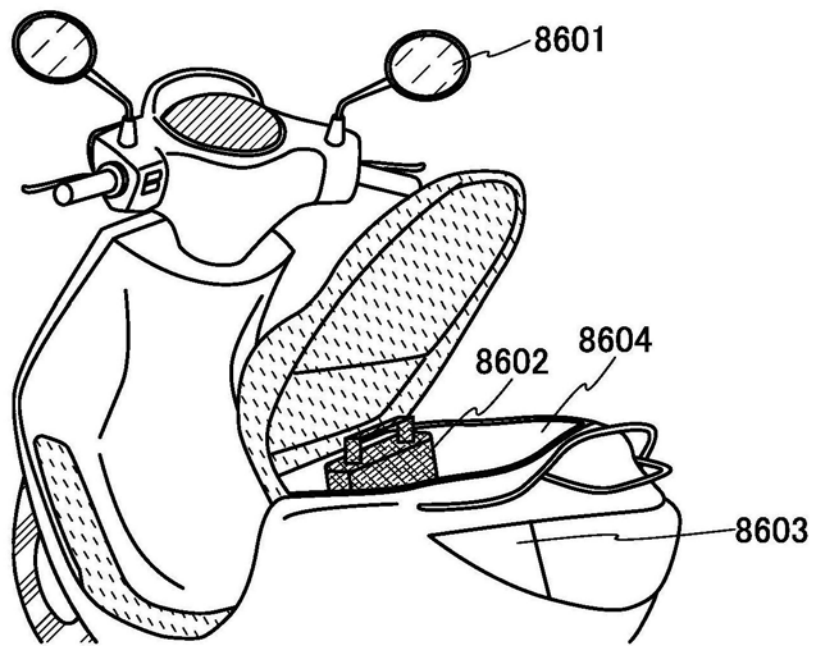
**8600**

图11C

**616**

图12A



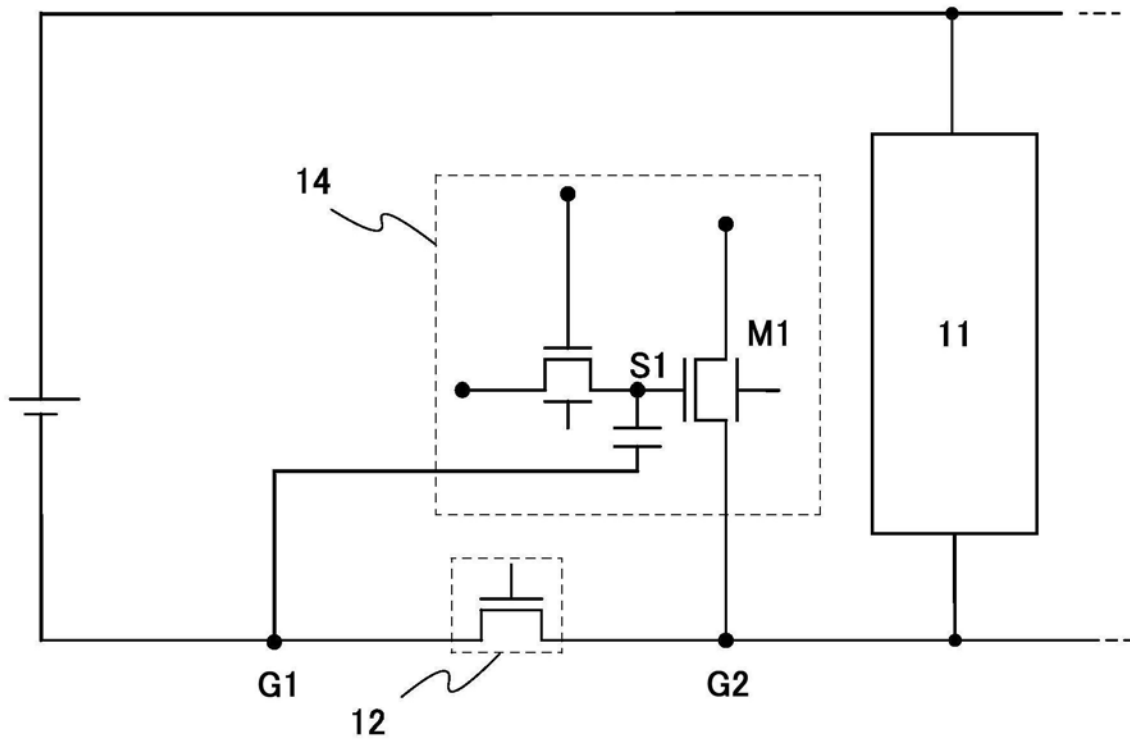


图13