

República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial.

(21) **PI0710525-8 A2**

(22) Data de Depósito: 30/03/2007
(43) Data da Publicação: 16/08/2011
(RPI 2119)



★ B R P I 0 7 1 0 5 2 5 A 2 ★

(51) *Int.Cl.:*
H04N 7/12 2006.01

(54) Título: **DISPOSITIVO GERADOR DE FLUXO DE TRANSMISSÃO DUAL E MÉTODO**

(30) Prioridade Unionista: 19/07/2006 KR 10-2006-0067662, 18/08/2006 US 11/505,894, 04/04/2006 US 60/788,707, 19/07/2006 KR 10-2006-0067662, 04/04/2006 US 60/788,707, 18/08/2006 US 11/505,894

(73) Titular(es): Samsung Electronics CO., LTD.

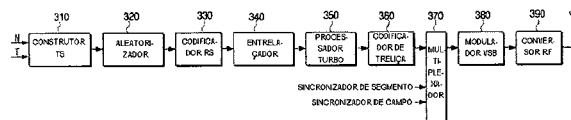
(72) Inventor(es): Eui-jum Park, Jung-Pil Yu, Yong-Sik Kwon

(74) Procurador(es): Orlando de Souza

(86) Pedido Internacional: PCT KR2007001562 de 30/03/2007

(87) Publicação Internacional: WO 2007/114596 de 11/10/2007

(57) Resumo: DISPOSITIVO GERADOR DE FLUXO DE TRANSMISSÃO DUAL E MÉTODO. Um dispositivo de geração de fluxo de transmissão dual inclui um pré-processador turbo que recebe um fluxo turbo, codifica o fluxo turbo para obter um fluxo turbo codificado, e expande o fluxo turbo codificado para obter um fluxo turbo expandido, e um enchedor de pacote turbo que recebe um fluxo normal e o fluxo turbo expandido, e gera um fluxo de transmissão dual ao encher o fluxo turbo codificado dentro de uma área especificada do fluxo normal.





DISPOSITIVO GERADOR DE FLUXO DE TRANSMISSÃO DUAL E MÉTODO
CAMPO TÉCNICO

Um aspecto da invenção relaciona-se genericamente a um dispositivo gerador de fluxo de transmissão dual e um método de gerar um fluxo de transmissão dual que inclui um
5 fluxo normal e um fluxo turbo para a difusão digital. Mais particularmente, um aspecto da invenção relaciona-se a um dispositivo gerador de fluxo de transmissão dual e a um método de gerar um fluxo de transmissão dual que inclui um
10 fluxo normal e um fluxo turbo processado robustamente para aprimorar o desempenho de recepção em um sistema Advanced Television Systems Committee (ATSC - Comitê de Sistemas Avançados de Televisão) Vestigial Sideband (VSB - Banda Lateral Vestigial) Digital Television (DTV - Televisão
15 Digital) que é um tipo americano de sistema de difusão terrestre digital.

HISTÓRICO DA TECNOLOGIA

O sistema ATSC VSB DTV que é um tipo americano de sistema de difusão terrestre digital é um sistema de
20 portadora única e fornece um sinal sincronizado de campo para cada unidade de 312 segmentos de dados. Assim, este sistema exibe fraco desempenho de recepção por um canal inferior, particularmente por um canal de desvanecimento Doppler.

25 A Figura 1 é um diagrama de blocos de um exemplo de um transmissor e um receptor de um sistema de difusão terrestre digital do tipo americano que satisfaz a norma ATSC Enhanced VSB (EVSb) DTV que foi proposta pela Philips Electronics. Este sistema gera e transmite um fluxo de
30 transmissão dual ao acrescentar um fluxo robusto a um fluxo

normal do sistema ATSC VSB DTV convencional. O fluxo robusto é um fluxo que foi submetido a um processo de dados robusto para fornecer desempenho de recepção melhorado comparado a um fluxo normal por um canal inferior, particularmente por um canal de desvanecimento Doppler.

Como é mostrado na Figura 1, o transmissor de difusão digital inclui um aleatorizador 110 que aleatoriza um fluxo de transmissão dual, um codificador Reed-Solomon (RS) 120 na forma de um codificador concatenado que acrescenta bytes de paridade ao fluxo de transmissão dual para corrigir erros que ocorrem devido às características de canal durante a transmissão, um entrelaçador 130 que entrelaça os dados codificados por RS de acordo com um padrão de entrelaçamento especificado, e um codificador de treliça de taxa de 2/3 140 que mapeia os dados entrelaçados em símbolos de dados de 8 níveis ao efetuar a codificação de treliça de taxa de 2/3 dos dados entrelaçados. O fluxo de transmissão dual recebido pelo aleatorizador 110 é um fluxo de transmissão MPEG-2, e assim o transmissor de difusão digital da Figura 1 efetua uma codificação de correção de erro do fluxo de transmissão MPEG-2. O transmissor de difusão digital da Figura 1 é um sistema 8-VSB, pois o codificador de treliça 140 mapeia os dados entrelaçados em símbolos de dados de 8 níveis.

O transmissor de difusão digital ainda inclui um multiplexador (MUX) 150 que multiplexa um sinal de sincronização de campo e um sinal de sincronização de segmento com os símbolos de dados do codificador de treliça 140 para obter um quadro de dados ATSC VSB DTV tendo a configuração mostrada na Figura 2, e um modulador VSB 160

que insere um piloto dentro dos símbolos de dados que foram multiplexados com o sinal de sincronização de campo e o sinal de sincronização de segmento ao acrescentar um valor DC especificado aos símbolos de dados, efetuar a modulação VSB dos símbolos de dados ao formatar por pulso os símbolos de dados [0002] e obter um sinal modulado VSB e fazer a conversão ascendente do sinal modulado VSB em um sinal de banda de canal RF que é então transmitido por um canal.

Assim, no transmissor de difusão digital da Figura 1, o multiplexador (não mostrado) multiplexa o fluxo normal e o fluxo robusto para obter um fluxo de transmissão dual a ser transmitido por um canal, e emite o fluxo de transmissão dual para o aleatorizador 110. Os dados de entrada são aleatorizados pelo aleatorizador 110, os dados aleatorizados são codificados externos pelo codificador RS 120 que serve como o codificador externo, e os dados codificados externos são entrelaçados pelo entrelaçador 130 de acordo com um padrão de entrelaçamento especificado. Os dados entrelaçados são codificados interior em unidades de 12 símbolos e mapeados em símbolos de dados de 8 níveis pelo codificador de treliça 140. Um sinal de sincronização de campo e um sinal de sincronização de segmento são multiplexados com os símbolos de dados do codificador de treliça 140 pelo multiplexador 150. Um piloto é inserido nos símbolos de dados que foram multiplexados com o sinal de sincronização de campo e o sinal de sincronização de segmento pelo modulador VSB 160, os símbolos de dados com o piloto inserido são modulados VSB pelo modulador VSB 160 para obter um sinal modulado VSB, e o sinal modulado VSB recebe conversão ascendente para um canal de sinal RF que é

então transmitido pelo canal.

O receptor de difusão digital da Figura 1 inclui um sintonizador (não mostrado) que faz a conversão descendente do sinal de banda de canal RF recebida através do canal para um sinal de banda base, um demodulador VSB 210 efetuando uma detecção de sincronização e demodulação no sinal de banda base, um equalizador 220 compensa o sinal demodulado pelas distorções de canal como a multivisão, um decodificador Viterbi 230 corrige os erros no sinal equalizado para obter símbolos de dados e decodificar os símbolos de dados para obter dados decodificados, um desentrelaçador 240 desentrelaça os dados decodificados de acordo com o padrão de entrelaçamento especificado utilizado pelo entrelaçador 130 do transmissor de difusão digital, o decodificador RS 250 corrige erros nos dados desentrelaçados, e um desaleatorizador 260 desaleatoriza os dados corrigidos de erros do decodificador RS 250 e emite um fluxo de transmissão dual MPEG-2.

Assim, o receptor de difusão digital da Figura 1 recupera o sinal original entrado para o aleatorizador 110 do transmissor de difusão digital da Figura 1 ao inverter as operações efetuadas pelo transmissor de difusão digital da Figura 1 ao fazer a conversão descendente do sinal RF [0002] para o sinal de banda base, demodular e equalizar o sinal de banda base, e efetuar uma operação de decodificação de canal no sinal de banda base.

A Figura 2 mostra um quadro de dados ATSC VSB DTV tendo o sinal de sincronização de campo e o sinal de sincronização de segmento que é utilizado no sistema de difusão terrestre digital do tipo americano. Como é

mostrado na Figura 2, um quadro consiste de dois campos, e um campo consiste de um segmento de sincronização de campo como o primeiro segmento, e 312 segmentos de dados. No quadro de dados ATSC VSB DTV, um segmento de dados
5 corresponde a um pacote MPEG-2, e consiste de um sinal de sincronização de segmento de 4 símbolos e 828 símbolos de dados.

O sinal de sincronização de segmento q o sinal de sincronização de campo mostrados na Figura 2 são utilizados
10 para sincronização e equalização no demodulador VSB 210 e no equalizador 220 no receptor de difusão digital da Figura 1. Isto é, o sinal de sincronização de campo e o sinal de sincronização de segmento são dados conhecidos, conhecidos tanto para o transmissor de difusão digital como o receptor
15 de difusão digital da Figura 1, que são utilizados como um sinal de referência para a equalização efetuada pelo equalizador 220 no receptor de difusão digital da Figura 1.

Como foi discutido acima, o sistema de difusão terrestre digital da Figura 1 gera e transmite um fluxo de
20 transmissão dual ao acrescentar o fluxo robusto ao fluxo normal do sistema ATSC VSB DTV convencional de modo que o fluxo robusto é transmitido junto com o fluxo normal convencional.

No entanto, o sistema de difusão terrestre digital da
25 Figura 1 não pode resolver o desempenho de recepção fraco do fluxo normal convencional por um canal multivia mesmo quando o fluxo de transmissão dual com o fluxo robusto for transmitido. Isto é, o desempenho de recepção para o fluxo normal não é em nada melhorado mesmo quando o fluxo de
30 transmissão dual é transmitido. Além disso, o desempenho de

recepção para o fluxo turbo pelo canal multivia não mostra qualquer grande melhoramento. Portanto, seria desejável aumentar a robustez do processo de dados robustos utilizado para processar o fluxo robusto para aprimorar o desempenho
5 de recepção do fluxo robusto.

REVELAÇÃO DA INVENÇÃO

PROBLEMA TÉCNICO

Um aspecto da invenção é resolver os problemas acima mencionados e outros problemas e desvantagens ao fornecer
10 um dispositivo gerador de fluxo de transmissão dual e método que gera um fluxo de transmissão dual ao inserir um fluxo turbo fornecido com uma área de inserção de paridade dentro de um fluxo normal para aprimorar o desempenho de recepção do sistema ATSC VSB DTV que é o sistema de difusão
15 terrestre digital do tipo americano.

SOLUÇÃO TÉCNICA

De acordo com um aspecto da invenção, um dispositivo gerador de fluxo de transmissão dual inclui um pré-processador turbo que recebe um fluxo turbo, codifica o
20 fluxo turbo para obter um fluxo turbo codificado, e expande o fluxo turbo codificado para obter um fluxo turbo expandido; e um enchedor de pacote turbo que recebe um fluxo normal e o fluxo turbo expandido, segmenta o fluxo turbo expandido em fragmentos tendo um tamanho
25 especificado, e gera um fluxo de transmissão dual ao encher os fragmentos do fluxo turbo expandido dentro de uma área especificada do fluxo normal.

O dispositivo gerador de fluxo de transmissão dual poderá ainda incluir um adaptador de transmissão que recebe
30 o fluxo normal, re-pacotiza o fluxo normal para obter um

fluxo normal re-pacotizado que inclui campos de adaptação preenchidos com bytes de enchimento na área especificada do fluxo normal, e emite o fluxo normal re-pacotizado para o enchedor de pacote turbo; em que o enchedor do pacote turbo
5 recebe o fluxo normal re-pacotizado como o fluxo normal, e gera o fluxo de transmissão dual ao encher os fragmentos do fluxo turbo expandido dentro dos bytes de enchimento dos campos de adaptação do fluxo normal re-pacotizado.

O fluxo normal e o fluxo de transmissão dual poderão,
10 cada um deles, incluir uma pluralidade de campos; o fluxo turbo expandido poderá incluir uma pluralidade de pacotes turbo; e o enchedor de pacote turbo poderá segmentar cada um dos pacotes turbo em uma pluralidade de fragmentos de pacote turbo tendo o tamanho especificado, e gerar o fluxo
15 de transmissão dual ao encher os fragmentos do pacote turbo dentro da área especificada do fluxo normal campo a campo de modo que o primeiro fragmento de pacote turbo em cada um dos campos do fluxo de transmissão dual é sempre o primeiro fragmento de pacote turbo de um dos novos pacotes turbo.

20 A área especificada do fluxo normal poderá incluir uma pluralidade de áreas de byte de enchimento do fluxo normal, e um comprimento de cada um dos fragmentos do fluxo turbo expandido poderá ser igual ao comprimento de cada uma das áreas de byte de enchimento.

25 O fluxo de transmissão dual poderá incluir uma pluralidade de campos, cada um deles incluindo uma pluralidade de pacotes, e o enchedor de pacote turbo poderá encher os fragmentos do fluxo turbo expandido dentro de um dos pacotes que aparecem a intervalos prefixados em cada um
30 dos campos.

O pré-processador turbo poderá incluir um codificador Reed-Solomon que recebe o fluxo turbo, codifica o fluxo turbo utilizando um processo de codificação Reed-Solomon para obter dados de paridade, e apensa os dados de paridade
5 ao fluxo turbo para obter o fluxo turbo codificado; e um marcador de lugar que recebe o fluxo turbo codificado, e insere uma área de inserção de paridade dentro do fluxo turbo codificado para obter o fluxo turbo expandido.

O fluxo turbo codificado e o fluxo turbo expandido
10 poderão, cada um deles, incluir uma pluralidade de bytes; e o marcador de lugar poderá efetuar uma conversão à taxa de $1/2$ do fluxo turbo codificado ao converter cada um dos bytes do fluxo turbo codificado em 2 bytes do fluxo de dados expandido.

O fluxo turbo codificado e o fluxo turbo expandido
15 poderão, cada um, incluir uma pluralidade de bytes; e o marcador de lugar poderá efetuar uma conversão à taxa de $1/4$ do fluxo turbo codificado ao converter cada um dos bytes do fluxo turbo codificado em 4 bytes do fluxo de
20 dados expandido.

De acordo co outro aspecto da invenção, um método gerador de fluxo de transmissão inclui receber um fluxo turbo; codificar o fluxo turbo para obter um fluxo turbo expandido; expandir o fluxo turbo codificado para obter um
25 fluxo turbo expandido; receber um fluxo normal; segmentar o fluxo turbo expandido em fragmentos tendo um tamanho especificado; e gerar um fluxo de transmissão dual ao encher os fragmentos do fluxo turbo expandido dentro de uma área especificada do fluxo normal.

30 Aspectos e/ou vantagens adicionais da invenção serão

apresentadas em parte na descrição que segue e, em parte, serão óbvias da descrição, ou poderão ser aprendidas pela prática da invenção.

EFEITOS VANTAJOSOS

5 À luz do que antecede, é possível gerar um fluxo de transmissão dual incluindo um fluxo normal e um fluxo turbo para aprimorar o desempenho de recepção do sistema ATSC VSB DTV que é um sistema de difusão terrestre digital do tipo americano. Em particular, de acordo com um aspecto da
10 invenção, o fluxo turbo pode ser submetido a um processamento turbo que é um processo de dados robustos utilizando o processo de codificação turbo ao inserir áreas de byte de enchimento dentro do fluxo normal, inserir áreas de inserção de paridade dentro do fluxo turbo, encher o
15 fluxo turbo com as áreas de inserção de paridade dentro das áreas de byte de enchimento do fluxo normal, inserir informação de paridade calculada pelo processamento turbo dentro das áreas de inserção de paridade do fluxo turbo, e corrigir erros nos bytes de paridade causados pelo
20 processamento turbo. Adicionalmente, um sistema de fluxo de transmissão dual de acordo com um aspecto da invenção pode fornecer um desempenho de recepção melhorado para o fluxo turbo em ambientes de recepção variados comparados com o fluxo normal com um sistema simples enquanto mantém
25 compatibilidade com o sistema de transmissão de fluxo normal convencional.

BREVE DESCRIÇÃO DOS DESENHOS

A Figura 1 é um diagrama de blocos de um exemplo de um sistema de difusão digital ATSC VSB DTV convencional que
30 inclui um transmissor de difusão digital e um receptor de

difusão digital.

A Figura 2 é um diagrama de um quadro de dados ATSC VSB DTV convencional.

A Figura 3 é um diagrama de blocos de um exemplo de um transmissor de difusão digital que inclui um dispositivo gerador de fluxo de transmissão dual de acordo com um aspecto da invenção.

A Figura 4 é um diagrama de blocos de um exemplo de um dispositivo gerador de fluxo de transmissão dual de acordo com um aspecto da invenção que é o construtor TS 310 da Figura 3.

A Figura 5 é um diagrama de um exemplo de um fluxo de transmissão MPEG-2 convencional.

A Figura 6 é um diagrama de um exemplo de um fluxo de transmissão MPEG-2 que inclui um campo de adaptação de acordo com um aspecto da invenção.

A Figura 7 é um diagrama de um exemplo do fluxo normal re-pacotizado emitido do adaptador de transmissão 410 da Figura 4, de acordo com um aspecto da invenção.

A Figura 8 é um diagrama de blocos de um exemplo do pré-processador turbo 420 da Figura 4, de acordo com um aspecto da invenção.

A Figura 9 é um diagrama do exemplo de um fluxo turbo de entrada emitido para o pré-processador turbo 420 da Figura 4, de acordo com um aspecto da invenção.

A Figura 10 é um diagrama de um exemplo de um fluxo turbo codificado emitido do codificador RS 710 da Figura 8, de acordo com um aspecto da invenção.

A Figura 11 é um diagrama de um exemplo de um processo de inserir uma área de inserção de paridade em um fluxo

turbo codificado durante a conversão de taxa de $1/2$ do fluxo turbo codificado efetuada pelo marcador de lugar 720 da Figura 8, de acordo com um aspecto da invenção.

5 A Figura 12 é um diagrama de um exemplo de um processo de inserir uma área de inserção de paridade em um fluxo turbo codificado durante a conversão de taxa de $1/4$ do fluxo turbo codificado efetuada pelo marcador de lugar 720 da Figura 8, de acordo com um aspecto da invenção.

10 A Figura 13 é um diagrama de um exemplo de um fluxo turbo expandido emitido do marcador de lugar 720 da Figura 8, de acordo com um aspecto da invenção.

A Figura 14 é um diagrama de um exemplo de um fluxo de transmissão dual emitido do enchedor de pacote turbo 430 da Figura 4, de acordo com um aspecto da invenção. E

15 A Figura 15 é um fluxograma de um exemplo de um método gerador de fluxo de transmissão dual, de acordo com um aspecto da invenção.

MELHOR MODO PARA REALIZAR A INVENÇÃO

20 Será feita referência agora em detalhe a versões da invenção, exemplos dos quais são mostrados nos desenhos acompanhantes, em que números de referência iguais referem-se a elementos iguais no todo. As versões são descritas abaixo para explicar a invenção ao referir às Figuras.

25 A Figura 3 é um diagrama de blocos de um exemplo de um transmissor de difusão digital que inclui um dispositivo gerador de fluxo de transmissão dual, de acordo com um aspecto da invenção. Com referência à Figura 3, o transmissor de difusão digital inclui um construtor de fluxo de transmissão (TS) 310, um aleatorizador 320, um
30 codificador Reed-Solomon (RS) 330, um entrelaçador 340, um

processador turbo 350, um codificador de treliça 360, um multiplexador (MUX) 370, um modulador VSB 380, e um conversor RF 390.

O construtor TS 310, que é um exemplo de um
5 dispositivo gerador de fluxo de transmissão dual de acordo com um aspecto da invenção, recebe um fluxo normal N e um fluxo turbo T e gera um TS dual ao multiplexar o fluxo normal e o fluxo turbo. O fluxo normal e o fluxo turbo podem ser recebidos de um módulo externo como uma câmara de
10 difusão, ou vários módulos internos como o módulo de processamento de compressão (por exemplo, um módulo MPEG-2), um codificador de vídeo, e um codificador de áudio. O construtor TS 310 será explicado abaixo em maior detalhe.

O aleatorizador 320 aleatoriza a saída TS dual do
15 construtor TS 310 para fazer uso mais eficaz do espaço de canal alocado.

O codificador RS 330 apensa bytes de paridade ao TS dual aleatorizado ao efetuar uma operação de codificação RS para permitir a correção de erros que ocorrem devido a
20 variações e perturbações no canal.

O entrelaçador 340 entrelaça o TS dual codificado de acordo com um padrão de entrelaçamento especificado.

O processador turbo 350 efetua o processamento turbo no fluxo turbo do TS dual entrelaçado, e corrige erros nos
25 bytes de paridade apensados ao fluxo turbo pelo codificador RS 330 causados pelo processamento turbo. O processamento turbo é um processo de dados robusto que utiliza um processo de codificação turbo para fornecer desempenho de recepção melhorado para o fluxo turbo comparado ao fluxo
30 normal por um canal inferior, particularmente por um canal

de desvanecimento de Doppler.

O codificador de treliça 360 codifica por treliça o TS dual processado por turbo.

O multiplexador 370 multiplexa símbolos de dados do TS dual codificado por treliça com um sinal de sincronização de campo e um sinal de sincronização de segmento para produzir um quadro de dados Advanced Vestigial Sideband DTV (AVSB - DTV de banda lateral vestigial avançada) de acordo com um aspecto da invenção tendo a mesma configuração que o quadro de dados ATSC VSB DTV mostrado na Figura 2, exceto que o conteúdo dos segmentos de dados no quadro de dados AVSB DTV de acordo com um aspecto da invenção são diferentes do conteúdo dos segmentos de dados no quadro de dados ATSC VSB DTV mostrado na Figura 2.

O modulador VSB 380 insere um piloto dentro dos símbolos de dados multiplexados com o sinal de sincronização de campo e o sinal de sincronização de segmento ao acrescentar um valor DC especificado aos símbolos de dados, e efetua a modulação VSB dos símbolos de dados ao formatar por pulso os símbolos de dados.

O conversor RF 390 faz a conversão ascendente do TS dual modulado por VSB em um sinal de banda de canal RF que é então transmitido pelo canal.

A Figura 4 é um diagrama de blocos de um exemplo de um dispositivo gerador de fluxo de transmissão dual de acordo com um aspecto da invenção que é o construtor TS da Figura 3. Com referência à Figura 4, o construtor TS (isto é, o dispositivo gerador de fluxo de transmissão dual) 310 inclui um adaptador de transmissão 410, um pré-processador turbo 420, e um enchedor de pacote turbo 430. O adaptador

de transmissão 410 extrai todos os fluxos elementares do TS normal entrado para o construtor TS 310 e re-pacotiza o TS normal para incluir campos de adaptação enchidos com bytes de enchimento. Os bytes de enchimento em cada campo de adaptação formam uma área de byte de enchimento a ser enchida com fragmentos do pacote turbo expandido conforme descrito abaixo.

A construção do fluxo normal incluindo os campos de adaptação enchidos com bytes de enchimento é descrita em maior detalhe abaixo com referência às Figuras 5, 6 e 7.

A Figura 5 é um diagrama de um exemplo de um pacote TS MPEG-2 convencional. Com referência à Figura 5, o pacote TS MPEG-2 convencional consiste de um cabeçalho TS de 4 bytes e um campo de 184 bytes que poderá ser um campo de adaptação, ou dados de carga, ou uma combinação de um campo de adaptação e dados de carga. Os vários elementos do pacote TS MPEG-2 convencional mostrados na Figura 5 são bem conhecidos na tecnologia, e assim não serão explicados em detalhe aqui.

A Figura 6 é um diagrama de um exemplo de um pacote TS MPEG-2 que inclui um campo de adaptação enchido com bytes de enchimento de acordo com um aspecto da invenção. Com referência à Figura 6, o pacote TS MPEG-2 consiste de um cabeçalho de 4 bytes, um campo de adaptação de $(2+n)$ bytes, e dados de carga de $(182-n)$ bytes. Os primeiros dois bytes do campo de adaptação são um cabeçalho do campo de adaptação (AF). O primeiro byte (8 bits) do cabeçalho AF é uma área de comprimento do campo de adaptação que contém informação sobre o comprimento do campo de adaptação. O segundo byte (8 bits) do cabeçalho AF é uma área de etc que

contem indicadores e sinalizadores conforme será descrito abaixo. O cabeçalho AF é seguido por n bytes de enchimento que meramente ocupam espaço sem qualquer transporte de qualquer informação. Por exemplo, os bytes de enchimento
5 poderão ter o valor de 0 ou qualquer outro valor adequado que seja definido como sendo um byte de enchimento. A presença ou a ausência do campo de adaptação é determinado por um valor do bit de controle do campo de adaptação no cabeçalho TS MPEG-2.

10 A área de etc do cabeçalho AF mostrado na Figura 6 contém indicadores e sinalizadores especificados pela norma de fluxo de transporte MPEG-2. O primeiro bit da área de etc é um indicador de descontinuidade. O segundo bit da área de etc é um indicador de acesso aleatório. O terceiro
15 bit da área de etc é um indicador de prioridade do fluxo elementar. O quarto bit da área de etc é um sinalizador Program Clock Reference (PCR - Referência de Cronômetro de Programa) que, quando fixado em 1 indica que dados PCR (42 bits) aparecem no campo de adaptação. O quinto bit da área
20 de etc é um sinalizador Original Program Clock Reference (OPCR - Referência de Cronômetro de Programa Original) que, quando fixado em 1 indica que dados OPCR (42 bits) aparecem no campo de adaptação. O sexto bit da área de etc é um sinalizador de ponto de separação que, quando fixado em 1,
25 indica que dados de contagem regressiva de separação (8 bits) aparecem no campo de adaptação. O sétimo bit da área de etc é um sinalizador de dados privados de transporte que indica se o campo de adaptação contém dados privados. O oitavo bit da área de etc é um sinalizador de extensão do
30 campo de adaptação que indica se um campo de extensão do

campo de adaptação aparece no campo de adaptação. Como esses indicadores e sinalizadores são parte da norma de fluxo de transporte MPEG-2, são bem conhecidos na tecnologia e não serão mais aqui descritos.

5 Se qualquer um dos cinco sinalizadores discutidos acima (correspondentes ao quarto, quinto, sexto, sétimo e oitavo bits da área de etc mostrada na Figura 6) indicarem que os dados relevantes aparecem no campo de adaptação, os dados relevantes são colocados no início do campo de
10 adaptação e os n bytes de enchimento são reduzidos pelo número de bytes dos dados relevantes. Por exemplo, se o sinalizador PCR (correspondente ao quarto bit da área de etc mostrada na Figura 6) for fixado em 1, os dados PCR de 42 bits são colocados nos primeiros 6 bytes (48 bits) do
15 campo de adaptação, e seguidos de n-6 bytes de enchimento como é mostrado na Figura 6.

O adaptador de transmissão 410 da Figura 4 recebe um pacote TS MPEG-2 convencional como um fluxo normal e gera os pacotes TS MPEG-22 que inclui os campos de adaptação
20 enchidos com os bytes de enchimento, de acordo com um aspecto da invenção, como é mostrado na Figura 6.

A Figura 7 é um diagrama de um exemplo do fluxo normal re-pacotizado emitido do adaptador de transmissão 410 da Figura 4, de acordo com um aspecto da invenção. Com
25 referência à Figura 7, o fluxo normal re-pacotizado inclui uma pluralidade de pacotes consecutivos. Um campo de fluxo normal consiste de 312 pacotes consecutivos. Cada pacote do fluxo normal re-pacotizado consiste de 188 bytes, incluindo um sinal de sincronização de um byte, uma identidade de
30 pacote (PID) de 3 bytes, e uma área de dados de 184 bytes.

Como é mostrado na Figura 7, um cabeçalho AF de 2 bytes e uma área de byte de enchimento de N bytes são fornecidas na área de dados de 184 bytes uma vez a cada quatro pacotes, com os restantes 182-N bytes da área de dados de 184 bytes sendo uma área de dados de carga que portam dados do fluxo normal. Em cada um dos três pacotes que seguem cada um dos pacotes que contêm a área de byte de enchimento de N bytes, toda a área de dados de 184 bytes é uma área de dados de carga que porta dados de fluxo normal. Como pode ser observado da Figura 7, quando a área de bytes de enchimento de N bytes é fornecida uma vez a cada quatro pacotes, 78 N bytes de áreas de byte de enchimento são fornecidas nos 312 pacotes de um campo de fluxo normal. Observe que a posição e/ou o comprimento da área de byte de enchimento de N bytes no fluxo normal re-pacotizado poderá diferir de acordo com vários aspectos da invenção. Por exemplo, a área de byte de enchimento de N bytes poderá ser fornecida no segundo, sexto, décimo, etc., pacotes em um campo conforme é mostrado na Figura 7, e N poderá ser 86, 128 ou qualquer outro valor adequado. Outrossim, a área de byte de enchimento de N bytes poderá ser fornecida duas vezes a cada quatro pacotes, três vezes a cada quatro pacotes, ou quatro vezes a cada quatro pacotes (isto é, em cada pacote).

Ademais, um pacote inteiro no TS dual pode ser dedicado à transmissão de dados de fluxo turbo ao fornecer um pacote nulo no TS dual e encher o pacote nulo com dados de fluxo turbo. Tal pacote nulo pode portar 184 bytes de dados de fluxo turbo. Por exemplo, se cada quatro pacotes do TS dual incluir dois desses pacotes nulos, um pacote TS

MPEG-2 que inclui um campo de adaptação cheio de bytes de enchimento de acordo com um aspecto da invenção como é mostrado na Figura 6, em que $N=16$ bytes de enchimento, e um pacote TS MPEG-2 convencional como é mostrado na Figura 5, cada quatro pacotes do TS dual pode portar 384 bytes de dados de fluxo turbo (184 bytes no primeiro pacote nulo, 184 bytes no segundo pacote nulo, e 16 bytes no pacote com um campo de adaptação cheio com 16 bytes de enchimento). No entanto, a invenção não é limitada a este exemplo, e qualquer combinação adequada dos três tipos de pacotes poderá ser utilizada para portar qualquer número adequado de bytes de dados de fluxo turbo.

A Figura 8 é um diagrama de blocos de um exemplo do pré-processador turbo 420 da Figura 4, de acordo com um aspecto da invenção. Como é mostrado na Figura 8, o pré-processador turbo 420 inclui um codificador RS 710 e um marcador de lugar 720. O codificador RS 710 codifica um fluxo turbo que é entrada no codificador RS 710 de um multiplexador de serviço (não mostrado).

A Figura 9 é um diagrama de um exemplo de um fluxo turbo de entrada emitido ao codificador RS 710 da Figura 8 de acordo com um aspecto da invenção. Com referência à Figura 9, o fluxo turbo de entrada inclui uma pluralidade de pacotes consecutivos. Cada pacote do fluxo turbo de entrada consiste de 188 bytes, incluindo um byte de sinal de sincronização, 3 bytes PID, e 184 bytes de carga turbo. O codificador RS 710 remove o sinal de sincronização de um byte de cada um dos pacotes no fluxo turbo de entrada, calcula 20 bytes de paridade para os restantes 187 bytes em cada um dos pacotes utilizando um código RS (207, 187), e

apensa os 20 bytes de paridade a cada um dos pacotes para obter um fluxo turbo codificado.

A Figura 10 é um diagrama de um exemplo do fluxo turbo codificado emitido do codificador RS 710 de acordo com um aspecto da invenção que inclui os 20 bytes de paridade apensados aos pacotes durante a codificação RS (207, 187). Como resultado, cada pacote do fluxo turbo codificado consiste de 207 bytes, incluindo 3 bytes de PID, 184 bytes de carga turbo, e 20 bytes de paridade.

O marcador de lugar 720 insere uma área de inserção de paridade no fluxo turbo codificado emitido do codificador RS 710. O processo de inserir a área de inserção de paridade será descrito agora. A unidade constituinte do fluxo turbo codificado é o byte, e cada byte do fluxo turbo codificado é expandido para 2 ou 4 bytes para obter um fluxo turbo expandido. Cada um dos 2 ou 4 bytes é enchido com alguns dos valores de bit do byte original e dados nulos (por exemplo, 0). A área de 2 ou 4 bytes enchidos com os dados nulos é a área de inserção de paridade. Expandir cada byte do fluxo turbo codificado para 2 bytes é a conversão à taxa de 1/2. Expandir cada byte do fluxo turbo codificado para 4 bytes é a conversão à taxa de 1/4.

A Figura 11 é um diagrama de um exemplo do processo de inserir a área de inserção de paridade no fluxo turbo codificado durante a conversão à taxa de 1/2 efetuada pelo marcador de lugar 720 da Figura 8, de acordo com um aspecto da invenção. O marcador de lugar 720 gera dois bytes de cada byte do fluxo turbo codificado ao efetuar a conversão à taxa de 1/2 em cada byte do fluxo turbo codificado. Como é mostrado na Figura 11, um byte do fluxo turbo codificado

que inclui os bits D0 a D7 é dividido em dois grupos de 4 bits, um dos quais inclui os bits D0 a D3 e o outro dos quais inclui os bits D4 a D7. A seguir, cada um dos dois grupos de 4 bits é expandido para um byte de 8 bits ao
 5 inserir um bit nulo após cada bit para obter o primeiro byte (D7,0,D6,0,D5,0,D4,0) que inclui os bits D4 a D7 e um segundo byte (D3,0,D2,0,D1,0,D0,0) incluindo os bits D0 a D3. Os bits 0 no primeiro e no segundo bytes são os bits nulos e são utilizados como a área de inserção de paridade.

10 No exemplo mostrado na Figura 11, o segundo, o quarto, o sexto e o oitavo bits no primeiro e no segundo bytes são utilizados como a área de inserção de paridade. No entanto, a invenção não é limitada a estes exemplos, e a posição da área de inserção de paridade poderá variar. Por exemplo, a
 15 área de inserção de paridade poderá ser o segundo, terceiro, sexto, e sétimo bits, ou o terceiro, quarto, quinto, e sexto bits, ou qualquer outra combinação adequada de quatro dos oito bits. Ademais, a combinação de bits utilizada como a área de inserção de paridade poderá ser
 20 diferente em cada um do primeiro e do segundo bytes. Embora 0 bits sejam utilizados como os bits nulos na Figura 11, a invenção não é limitada a este exemplo, e bits 1 ou combinação de bits 0 e de bits 1 pode ser utilizada como os bits nulos.

25 A Figura 12 é um diagrama de um exemplo do processo de inserir a área de inserção de paridade no fluxo turbo codificado durante uma conversão à taxa de 1/4 efetuada pelo marcador de lugar 720 da Figura 8, de acordo com um aspecto da invenção. O marcador de lugar 720 gera quatro
 30 bytes de cada byte do fluxo turbo codificado ao efetuar a

conversão à taxa de 1/4 em cada byte do fluxo turbo codificado. Como é mostrado na Figura 12, um byte do fluxo turbo codificado incluindo os bits D0 a D7 é dividido em quatro grupos de dois bits, um dos quais inclui os bits D0 e D1, outro dos quais inclui os bits D2 e D3, outro dos quais inclui os bits D4 e D5, e outro dos quais inclui os bits D6 e D7. A seguir, cada um dos quatro grupos de dois bits é expandido para um byte de 8 bits ao inserir três bits nulos após cada bit para obter um primeiro byte (D7,0,0,0,D6,0,0,0) que inclui os bits D6 e D7, um segundo byte (D5,0,0,0,D4,0,0,0) que inclui os bits D4 e D5, um terceiro byte (D3,0,0,0,D2,0,0,0) que inclui os bits D2 e D3, e um quarto byte (D1,0,0,0,D0,0,0,0) que inclui os bits D0 e D1. Os 0 bits no primeiro, no segundo, no terceiro, e no quarto bytes são os bits nulos e são utilizados como a área de inserção de paridade. No exemplo mostrado na Figura 12, o segundo, o terceiro, o quarto, o sexto, o sétimo, e o oitavo bits no primeiro, no segundo, no terceiro e no quarto bytes são utilizados como a área de inserção de paridade. Entretanto, a invenção não é limitada a este exemplo, e a posição da área de inserção de paridade poderá variar. Por exemplo, a área de inserção de paridade poderá ser o primeiro, o terceiro, o quarto, o quinto, o sétimo e o oitavo bits, ou o primeiro, o segundo, o quarto, o quinto, o sexto, e o oitavo bits, ou qualquer outra combinação adequada de seis dos oito bits. Ademais, a combinação de bits utilizada como a área de inserção de paridade poderá ser diferente em dois ou mais do primeiro, do segundo, do terceiro e do quarto bytes. Embora 0 bits fossem utilizados como os bits nulos na Figura 12, a

invenção não é limitada a este exemplo, e bits 1 ou uma combinação de bits 0 e de bits 1 pode ser utilizada como os bits nulos.

A Figura 13 é um exemplo do fluxo turbo expandido emitido do pré-processador turbo 420 após a codificação RS e a expansão de dados terem sido efetuadas no fluxo turbo de entrada no pré-processador turbo 420 das Figuras 4 e 8, de acordo com um aspecto da invenção. No fluxo turbo expandido mostrado na Figura 13, os 20 bytes de paridade foram apensados durante a codificação RS. Cada um dos bytes PID, os bytes de carga turbo, e o byte de paridade foram expandidos para dois ou quatro bytes durante a conversão à taxa de 1/2 ou de 1/4 efetuada durante a expansão de dados. Se a conversão à taxa de 1/2 foi efetuada, cada pacote do fluxo turbo expandido consiste de 414 bytes, incluindo 6 bytes PID, 368 bytes de carga turbo, e 40 bytes de paridade. Se a conversão à taxa de 1/4 foi efetuada, cada pacote do fluxo turbo expandido consiste de 828 bytes, incluindo 12 bytes PID, 736 bytes de carga turbo, e 80 bytes de paridade.

Com referência novamente à Figura 4, o enchedor de pacote turbo 430 da Figura 4 multiplexa o fluxo normal re-pacotizado emitido do adaptador de transmissão 410 e o fluxo turbo expandido emitido do marcador de lugar 720 da Figura 8, que é a saída do pré-processador turbo das Figuras 4 e 8 para gerar um fluxo de transmissão dual em que o fluxo normal re-pacotizado e o fluxo turbo expandido são combinados.

Por meio de exemplo, o enchedor de pacote turbo 430 segmenta os pacotes do fluxo turbo expandido emitidos do

pré-processador turbo 420 em fragmentos de pacote turbo de N-bytes, em que N é o número de bytes de enchimento em cada um dos campos de adaptação, e enche os fragmentos do pacote turbo dentro das áreas de bytes de enchimento dos campos de adaptação do fluxo normal re-pacotizado em sequência. Isto é, o comprimento de cada um dos fragmentos de pacote turbo é igual ao comprimento da área de byte de enchimento do campo de adaptação. Em outras palavras, o número de bytes em cada um dos fragmentos do pacote turbo é igual ao número N de bytes de enchimento no campo de adaptação.

A Figura 14 é um diagrama de um exemplo do fluxo de transmissão dual emitido do enchedor de pacote turbo 430 da Figura 4 que é a saída de um dispositivo gerador de fluxo de transmissão dual de acordo com um aspecto da invenção. Na Figura 14, "Turbo PPS" é uma abreviação de "fluxo pré-processado turbo" que é a saída do pré-processador turbo 420 das Figuras 4 e 8 e é referido acima como o "fluxo turbo expandido". A Figura 14 mostra um exemplo de um fluxo de transmissão dual em que $N=128$ bytes de enchimento, $M=12$ pacotes PPS turbo, um residual=48 bytes de enchimento não utilizados, e a taxa de conversão do marcador de lugar na Figura 8 é de $1/4$. N é o número de bytes de enchimento em cada um dos campos de adaptação do fluxo normal re-pacotizado, e também é o comprimento de cada um dos fragmentos do pacote PPS turbo. M é o número de pacotes PPS turbo que podem ser enchidos em um campo do fluxo normal re-pacotizado. No exemplo mostrado na Figura 14, quando um fragmento de pacote PPS turbo tendo um comprimento de 128 bytes é enchido dentro de cada quarto pacote do fluxo normal re-pacotizado, isto é, dentro de 78 dos 312 pacotes

em um campo, e o número N de bytes de enchimento em cada um dos campos de adaptação é de 128 bytes, o número máximo de bytes de fragmento de pacote PPS turbo que pode ser enchido dentro de um campo é de $128 \times 78 = 9984$ bytes. Quando a taxa de conversão do marcador de ligar 720 na Figura 8 é uma taxa de 1/4, o comprimento de um pacote PPS turbo é de $207 \times 4 = 828$ bytes, e assim 12 pacotes PPS turbo ($12 \times 828 = 9936$) bytes podem ser enchidos dentro de um campo. Isto deixa um residual de 48 bytes de enchimento não utilizados ($9984 - 9936 = 48$ bytes) no último pacote tendo um campo de adaptação em cada campo do fluxo de transmissão dual mostrado na Figura 14.

Como o residual de 48 bytes de enchimento não utilizados é menor que os 128 bytes de um fragmento do pacote PPS turbo, o fragmento de pacote PPS turbo seguinte, que é o primeiro fragmento de pacote turbo de um novo pacote PPS turbo (isto é, o 13º pacote PPS turbo em relação aos 12 pacotes PPS turbo no campo anterior) será enchido dentro do primeiro pacote que tiver um campo de adaptação no campo seguinte do fluxo normal re-pacotizado. Assim, como o PPS turbo é enchido dentro do fluxo normal re-pacotizado campo a campo, o primeiro fragmento de pacote PPS turbo em cada campo do TS dual sempre será o primeiro fragmento de pacote PPS turbo de um novo pacote PPS. No entanto, a invenção não é limitada a este exemplo, e N pode ter um valor que não 128 bytes e/ou a taxa de conversão pode ter um valor diferente de 1/4 ou 1/2 de modo que o primeiro fragmento de pacote PPS turbo em cada campo do TS dual poderá não necessariamente ser sempre o primeiro fragmento de pacote PPS turbo de um novo pacote PPS.

O fluxo de transmissão dual mostrado na Figura 14 que é gerado pelo construtor TS 310 da Figura 3 que é um exemplo de um dispositivo gerador de fluxo de transmissão dual de acordo com um aspecto da invenção é transmitido para um receptor após passar através do aleatorizador 320, do codificador RS 330, do entrelaçador 340, do processador turbo 350, do codificador de treliça 360, do multiplexador 370, do modulador VSB 380, e do conversor RF 390 mostrado na Figura 3. O processador turbo 350 extrai apenas o fluxo turbo do fluxo de transmissão dual, e efetua o processamento turbo apenas no fluxo turbo para tornar o fluxo turbo um fluxo de dados mais robusto ao calcular a informação de paridade para o fluxo turbo utilizando um processo de codificação turbo e inserir a informação de paridade dentro da área de inserção de paridade no fluxo turbo, isto é, dentro da área de inserção de paridade inserida pelo marcador de lugar 720 da Figura 8, e corrigir erros nos bytes de paridade apensados ao fluxo turbo pelo codificador RS 330 causado pelo processamento turbo. O processamento turbo é um processo de dados robusto que fornece desempenho de recepção melhorado para o fluxo turbo comparado com o fluxo normal por um canal inferior, particularmente por um canal de desvanecimento de Doppler. O hardware para processar e transmitir o TS dual gerado pode ser implementado utilizando várias técnicas conhecidas da tecnologia, e assim mais explicação de tal hardware será omitido por questão de concisão.

A Figura 15 é um fluxograma de um exemplo de um método gerador de fluxo de transmissão dual de acordo com um aspecto da invenção. O adaptador de transmissão 410 da

Figura 4 re-pacotiza um fluxo normal para incluir campos de adaptação encheidos com bytes de enchimento (bloco S110). O codificador RS 710 da Figura 8 calcula bytes de paridade para um fluxo turbo e apenas os bytes de paridade no fluxo turbo para obter um fluxo turbo codificado (bloco S120). O marcador de lugar 720 da Figura 8 expande o fluxo turbo codificado ao inserir uma área de inserção de paridade no fluxo turbo codificado enquanto efetua uma conversão à taxa de 1/2 ou de 1/4 para obter um fluxo turbo expandido (bloco S130). O enchedor de pacote turbo 430 da Figura 4 gera um fluxo de transmissão dual ao segmentar pacotes turbo do fluxo turbo expandido em fragmentos de pacote turbo de N bytes, em que N é o número de bytes de enchimento em cada um dos campos de adaptação, e encher seqüencialmente os fragmentos do pacote turbo dentro das áreas de byte de enchimento dos campos de adaptação do fluxo normal re-pacotizado (bloco S140).

Embora várias versões da invenção tenham sido mostradas e descritas, será apreciado por aqueles habilitados na tecnologia que mudanças poderão ser feitas nestas versões sem desviar dos princípios e espírito da invenção o escopo da qual é definido nas reivindicações apensas e seus equivalentes.

REIVINDICAÇÕES

1. Dispositivo gerador de fluxo de transmissão dual, caracterizado pelo fato de compreender:

um pré-processador turbo que recebe um fluxo turbo,
5 codifica o fluxo turbo para obter um fluxo turbo
codificado, e expande o fluxo turbo codificado para obter
um fluxo turbo expandido; e

um enchedor de pacote turbo que recebe um fluxo normal
e o fluxo turbo expandido, segmenta o fluxo turbo expandido
10 dentro de fragmentos tendo uma dimensão especificada, e
gera um fluxo de transmissão dual ao encher os fragmentos
do fluxo turbo expandido dentro de uma área especificada do
fluxo normal.

2. Dispositivo gerador de fluxo de transmissão dual da
15 reivindicação 1, caracterizado por compreender ainda um
adaptador de transmissão que recebe o fluxo normal, re-
pacotiza o fluxo normal para obter um fluxo normal re-
pacotizado que compreende campos de adaptação enchidos com
bytes de enchimento na área especificada do fluxo normal, e
20 emite o fluxo normal re-pacotizado para o enchedor de
pacote turbo;

em que o enchedor de pacote turbo recebe o fluxo
normal re-pacotizado como o fluxo normal, e gera o fluxo de
transmissão dual ao encher os fragmentos do fluxo turbo
25 expandido dentro dos bytes de enchimento dos campos de
adaptação do fluxo normal re-pacotizado.

3. Dispositivo gerador de fluxo de transmissão dual da
reivindicação 1, caracterizado pelo fato do fluxo normal e
do fluxo de transmissão dual compreender, cada um deles,
30 uma pluralidade de campos;

em que o fluxo turbo expandido compreende uma pluralidade de pacotes turbo; e

em que o enchedor de pacote turbo segmenta cada um dos pacotes turbo dentro de uma pluralidade de fragmentos de pacote turbo tendo a dimensão especificada, e gera o fluxo de transmissão dual ao encher os fragmentos de pacote turbo dentro da área especificada do fluxo normal campo a campo de modo que o primeiro fragmento de pacote turbo em cada um dos campos do fluxo de transmissão dual é sempre o primeiro
10 fragmento de pacote turbo de um pacote turbo novo.

4. Dispositivo gerador de fluxo de transmissão dual, de acordo a reivindicação 3, caracterizado pelo fato de M pacotes turbo completos serem enchidos dentro de cada um dos campos do fluxo normal, em que M é um inteiro maior ou
15 igual a 1; e

em que a diferença entre o tamanho total da área especificada do fluxo normal em cada um dos campos do fluxo normal e o tamanho total de M pacotes turbo completos enchidos dentro de cada um dos campos do fluxo normal é
20 inferior ao tamanho de cada um dos fragmentos de pacote turbo.

5. Dispositivo gerador de fluxo de transmissão dual, de acordo a reivindicação 1, caracterizado pelo fato da área especificada do fluxo normal compreender uma
25 pluralidade de áreas de bytes de enchimento do fluxo normal; e

em que o comprimento de cada um dos fragmentos do fluxo turbo expandido ser igual ao comprimento de cada uma das áreas de bytes de enchimento.

30 6. Dispositivo gerador de fluxo de transmissão dual,

de acordo a reivindicação 1, caracterizado pelo fato do fluxo de transmissão dual compreender uma pluralidade de campos, cada um deles compreendendo uma pluralidade de pacotes; e

5 em que o enchedor de pacote turbo enche os fragmentos do fluxo turbo expandido dentro de uns dos pacotes que aparecem a intervalos prefixados em cada um dos campos.

7. Dispositivo gerador de fluxo de transmissão dual, de acordo a reivindicação 1, caracterizado pelo fato do
10 pré-processador turbo compreender:

um codificador Reed-Solomon que recebe o fluxo turbo, codifica o fluxo turbo utilizando um processo de codificação Reed-Solomon para obter dados de paridade, e apenas os dados de paridade ao fluxo turbo para obter o
15 fluxo turbo codificado; e

um marcador de lugar que recebe o fluxo turbo codificado, e insere uma área de inserção de paridade dentro do fluxo turbo codificado para obter o fluxo turbo expandido.

20 8. Dispositivo gerador de fluxo de transmissão dual, de acordo a reivindicação 7, caracterizado pelo fato do fluxo turbo codificado e do fluxo turbo expandido compreender, cada um deles, uma pluralidade de bytes; e

em que o marcador de lugar efetua uma conversão à taxa
25 de 1/2 do fluxo turbo codificado ao converter cada um dos bytes do fluxo turbo codificado em 2 bytes do fluxo turbo expandido.

9. Dispositivo gerador de fluxo de transmissão dual, de acordo a reivindicação 8, caracterizado pelo fato de
30 cada um dos bytes do fluxo turbo codificado consistir de 8

bits dispostos na ordem D7, D6, D5, D4, D3, D2, D1, D0;

em que o primeiro byte dos 2 bytes do fluxo turbo expandido consistir de 8 bits dispostos na ordem D7, 0, D6, 0, D5, 0, D4, 0;

5 em que um segundo byte dos 2 bytes do fluxo turbo expandido consistir de 8 bits dispostos na ordem D3, 0, D2, 0, D1, 0, D0, 0; e

em que os bits 0 no primeiro e no segundo bytes serem parte da área de inserção de paridade.

10 10. Dispositivo gerador de fluxo de transmissão dual, de acordo a reivindicação 7, caracterizado pelo fato do fluxo turbo codificado e do fluxo turbo expandido compreenderem, cada um, uma pluralidade de bytes; e

em que o marcador de lugar efetua uma conversão à taxa
15 de 1/4 do fluxo turbo codificado ao converter cada um dos bytes do fluxo turbo codificado em 4 bytes do fluxo turbo expandido.

11. Dispositivo gerador de fluxo de transmissão dual, de acordo a reivindicação 10, caracterizado pelo fato de
20 cada um dos bytes do fluxo turbo codificado consistir de 8 bits dispostos na ordem D7, D6, D5, D4, D3, D2, D1, D0;

em que o primeiro byte dos 4 bytes do fluxo turbo expandido consistir de 8 bits dispostos na ordem de D7, 0, 0, 0, D6, 0, 0, 0;

25 em que o segundo byte dos 4 bytes do fluxo turbo expandido consistir de 8 bits dispostos na ordem D5, 0, 0, 0, D4, 0, 0, 0;

em que o terceiro byte dos 4 bytes do fluxo turbo expandido consistir de 8 bits dispostos na ordem D3, 0, 0,
30 0, D2, 0, 0, 0;

em que o quarto byte dos 4 bytes do fluxo turbo expandido consistir de 8 bits dispostos na ordem D1, 0, 0, 0, D0, 0, 0, 0; e

em que os bits 0 no primeiro, no segundo, no terceiro,
5 e no quarto bytes serem parte da área de inserção de paridade.

12. Método gerador de fluxo de transmissão dual, caracterizado por compreender:

receber um fluxo turbo;

10 codificar o fluxo turbo para obter um fluxo turbo codificado;

expandir o fluxo turbo codificado para obter um fluxo turbo expandido;

receber um fluxo normal;

15 segmentar o fluxo turbo expandido em fragmentos tendo um tamanho especificado; e

gerar um fluxo de transmissão dual ao encher os fragmentos do fluxo turbo expandido dentro de uma área especificada do fluxo normal.

20 13. Método gerador de fluxo de transmissão dual, de acordo com a reivindicação 12, caracterizado por compreender ainda re-pacotizar o fluxo normal para obter um fluxo normal re-pacotizado que compreende campos de adaptação enchidos com bytes de enchimento na área
25 especificada do fluxo normal;

em que o gerar o fluxo de transmissão dual compreender encher os fragmentos do fluxo turbo expandido dentro dos bytes de enchimento dos campos de adaptação do fluxo normal re-pacotizado.

30 14. Método gerador de fluxo de transmissão dual, de

acordo com a reivindicação 12, caracterizado pelo fato do fluxo normal e do fluxo de transmissão dual compreenderem, cada um, uma pluralidade de campos;

em que o fluxo turbo expandido compreender uma pluralidade de pacotes turbo;

em que a segmentação do fluxo turbo expandido compreender segmentar cada um dos pacotes turbo dentro de uma pluralidade de fragmentos de pacote turbo tendo o tamanho especificado; e

em que a geração do fluxo de transmissão dual compreender encher os fragmentos do pacote turbo dentro da área especificada do fluxo turbo campo a campo de modo que um primeiro fragmento de pacote turbo em cada um dos campos da transmissão dual é sempre o primeiro fragmento de pacote turbo de um novo pacote turbo.

15. Método gerador de fluxo de transmissão dual, de acordo com a reivindicação 14, caracterizado pelo fato de M pacotes turbo completos serem enchidos dentro de cada um dos campos do fluxo normal,

em que M é um inteiro maior ou igual a 1; e

em que a diferença entre o tamanho total da área especificada do fluxo normal em cada um dos campos do fluxo normal e o tamanho total de M pacotes turbo completos enchidos dentro de cada um dos campos do fluxo normal é inferior ao tamanho de cada um dos fragmentos do pacote turbo.

16. Método gerador de fluxo de transmissão dual, de acordo com a reivindicação 12, caracterizado pelo fato da área especificada do fluxo normal compreender uma pluralidade de áreas de byte de enchimento do fluxo normal;

e

em que o comprimento de cada um dos fragmentos do fluxo turbo expandido ser igual ao comprimento de cada uma das áreas de bytes de enchimento.

5 17. Método gerador de fluxo de transmissão dual, de acordo com a reivindicação 12, caracterizado pelo fato do fluxo de transmissão dual compreender uma pluralidade de campos, cada um deles compreendendo uma pluralidade de pacotes; e

10 em que a geração do fluxo de transmissão dual compreende encher os fragmentos do fluxo turbo expandido em um dos pacotes que aparecem a intervalos prefixados em cada um dos campos.

15 18. Método gerador de fluxo de transmissão dual, de acordo com a reivindicação 12, caracterizado pelo fato da codificação do fluxo turbo compreender:

codificar o fluxo turbo utilizando um processo de codificação Reed-Solomon para obter dados de paridade; e

20 anexar os dados de paridade ao fluxo turbo para obter o fluxo turbo codificado; e

em que o expandir o fluxo turbo codificado compreender inserir uma área de inserção de paridade dentro do fluxo turbo codificado para obter o fluxo turbo expandido.

25 19. Método gerador de fluxo de transmissão dual, de acordo com a reivindicação 18, caracterizado pelo fato do fluxo turbo codificado e do fluxo turbo expandido compreenderem, cada um deles, uma pluralidade de bytes; e

em que o inserir a área de inserção de paridade compreender efetuar uma conversão à taxa de 1/2 do fluxo turbo codificado ao converter cada um dos bytes do fluxo

30

turbo codificado em 2 bytes do fluxo turbo expandido.

20. Método gerador de fluxo de transmissão dual, de acordo com a reivindicação 19, caracterizado pelo fato de cada um dos bytes do fluxo turbo codificado consistir de 8
5 bits dispostos na ordem D7, D6, D5, D4, D3, D2, D1, D0;

em que o primeiro byte dos 2 bytes do fluxo turbo expandido consistir de 8 bits dispostos na ordem D7, 0, D6, 0, D5, 0, D4, 0;

em que um segundo byte dos 2 bytes do fluxo turbo
10 expandido consistir de 8 bits dispostos na ordem D3, 0, D2, 0, D1, 0, D0, 0; e

em que os bits 0 no primeiro e no segundo bytes serem parte da área de inserção de paridade.

21. Método gerador de fluxo de transmissão dual, de
15 acordo com a reivindicação 18, caracterizado pelo fato do fluxo turbo codificado e do fluxo turbo expandido compreenderem, cada um, uma pluralidade de bytes; e

em que o inserir a área de inserção de paridade compreender efetuar a conversão à taxa de 1/4 do fluxo
20 turbo codificado ao converter cada um dos bytes do fluxo turbo codificado em 2 bytes do fluxo turbo expandido.

22. Método gerador de fluxo de transmissão dual, de acordo com a reivindicação 21, caracterizado pelo fato de cada um dos bytes do fluxo turbo codificado consistir de 8
25 bits dispostos na ordem D7, D6, D5, D4, D3, D2, D1, D0;

em que o primeiro byte dos 4 bytes do fluxo turbo expandido consistir de 8 bits dispostos na ordem de D7, 0, 0, 0, D6, 0, 0, 0;

em que o segundo byte dos 4 bytes do fluxo turbo
30 expandido consistir de 8 bits dispostos na ordem D5, 0, 0,

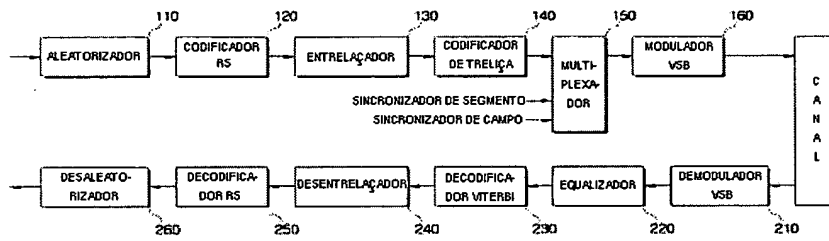
0, D4, 0, 0, 0;

em que o terceiro byte dos 4 bytes do fluxo turbo
expandido consistir de 8 bits dispostos na ordem D3, 0, 0,
0, D2, 0, 0, 0;

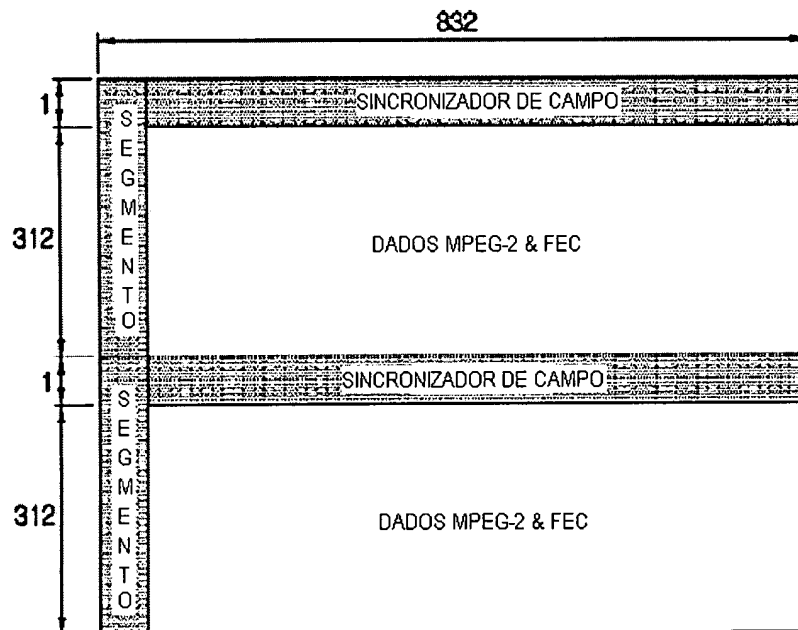
5 em que o quarto byte dos 4 bytes do fluxo turbo
expandido consistir de 8 bits dispostos na ordem D1, 0, 0,
0, D0, 0, 0, 0; e

em que os bits 0 no primeiro, no segundo, no terceiro,
e no quarto bytes serem parte da área de inserção de
10 paridade.

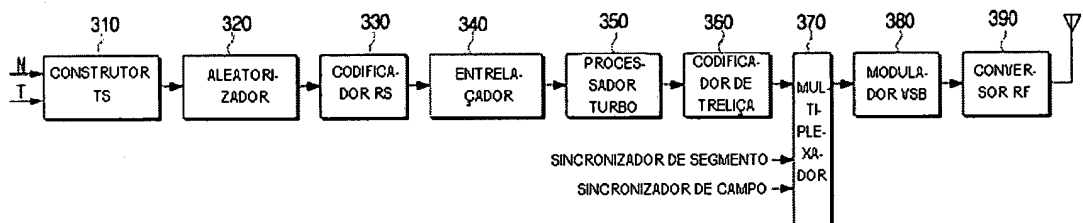
[Fig. 1]



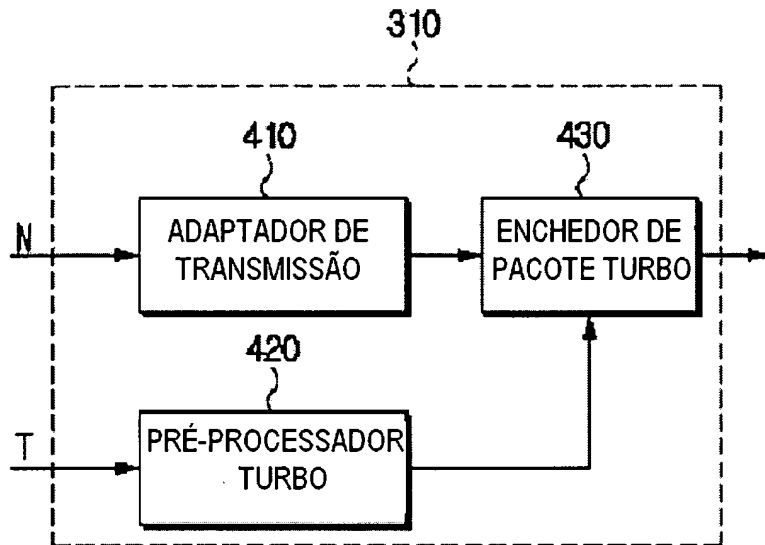
[Fig. 2]



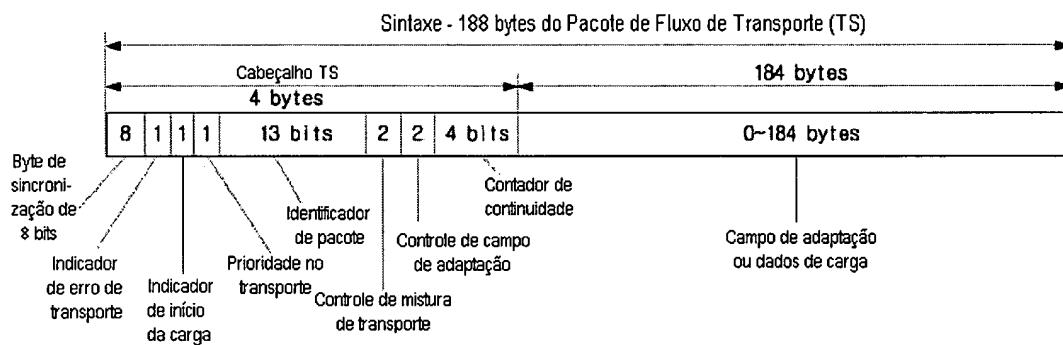
[Fig. 3]



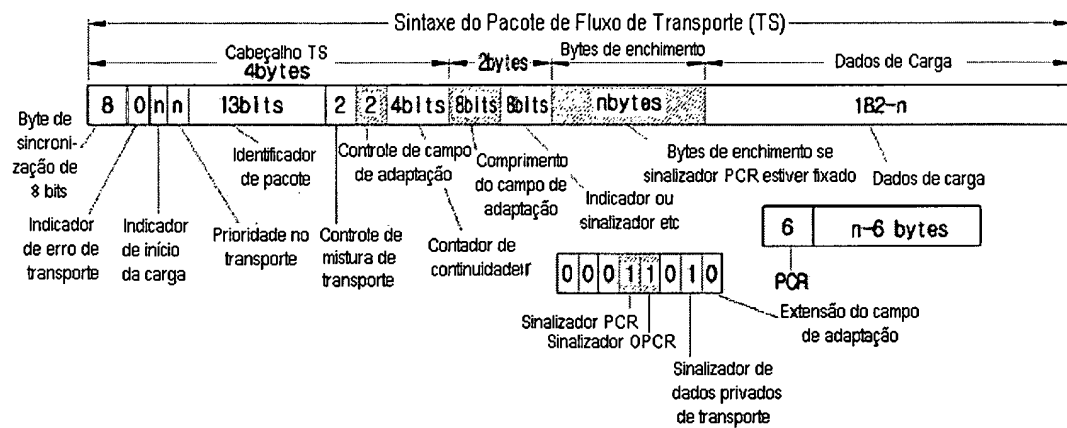
[Fig. 4]



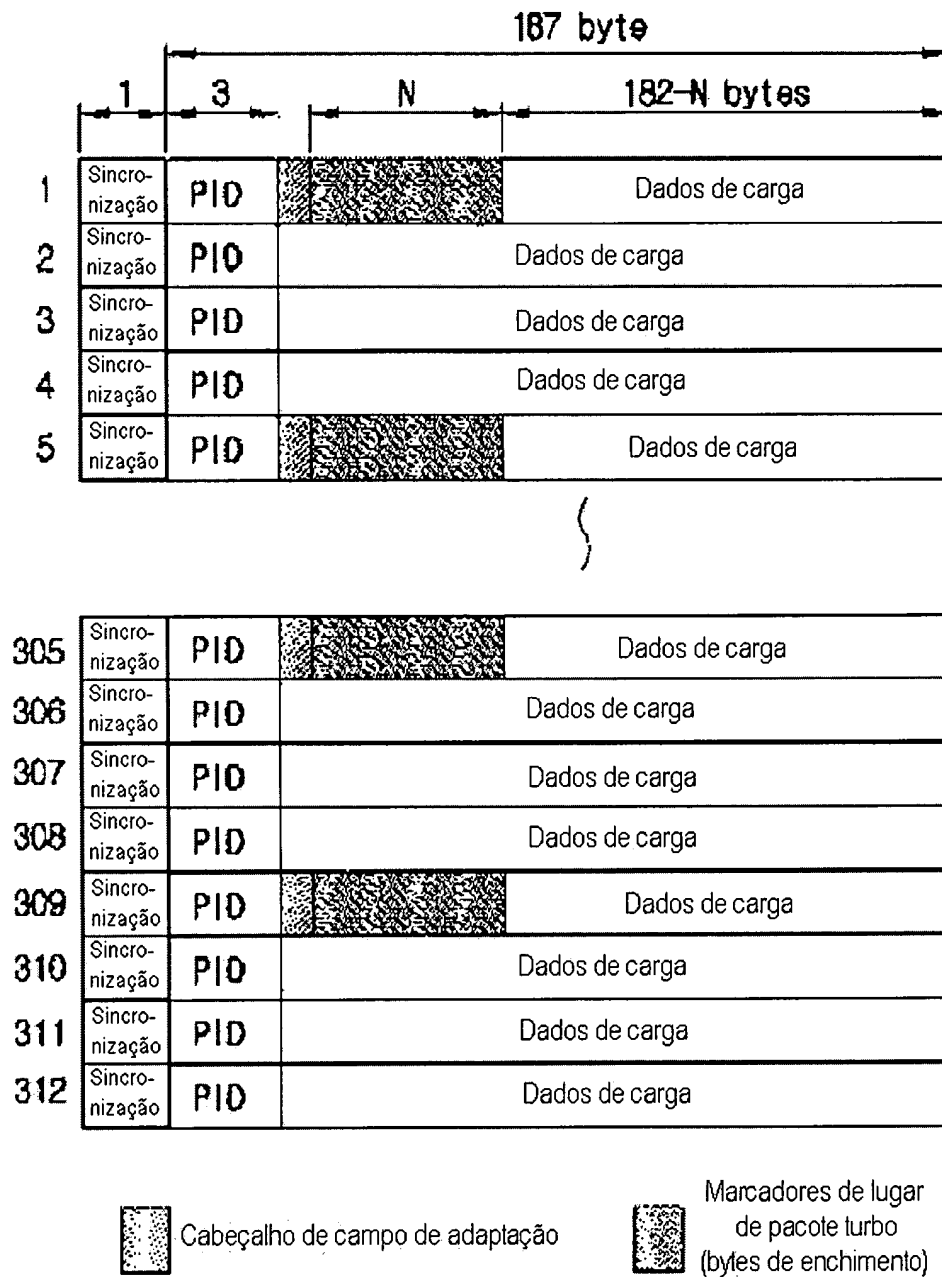
[Fig. 5]



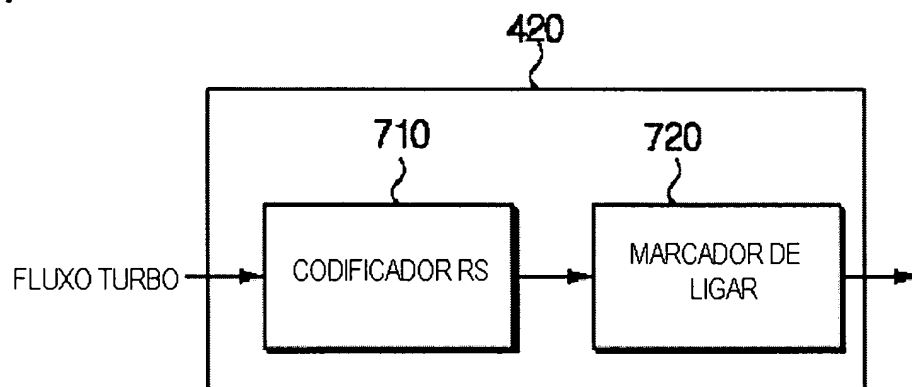
[Fig. 6]



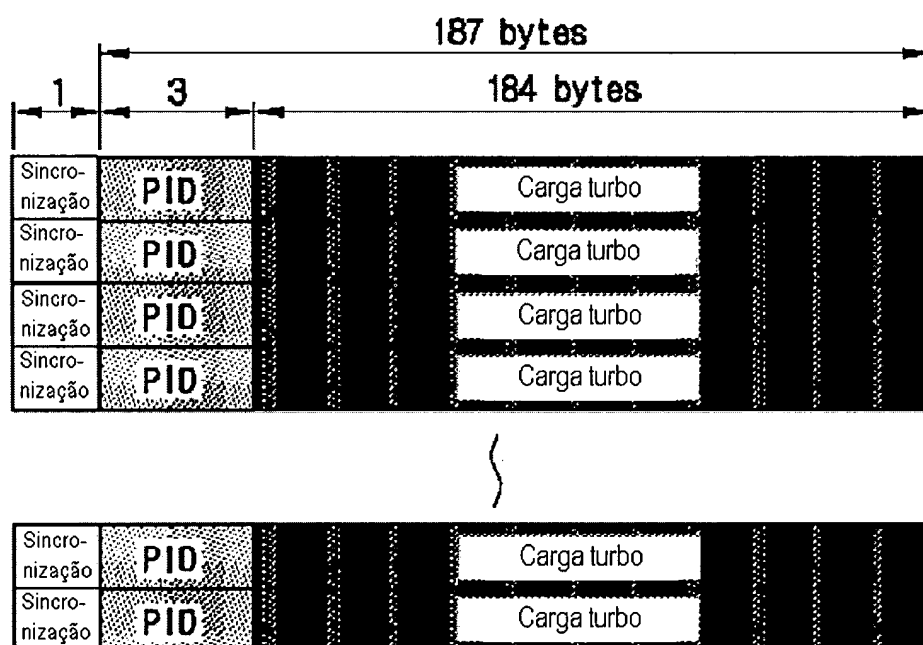
[Fig. 7]

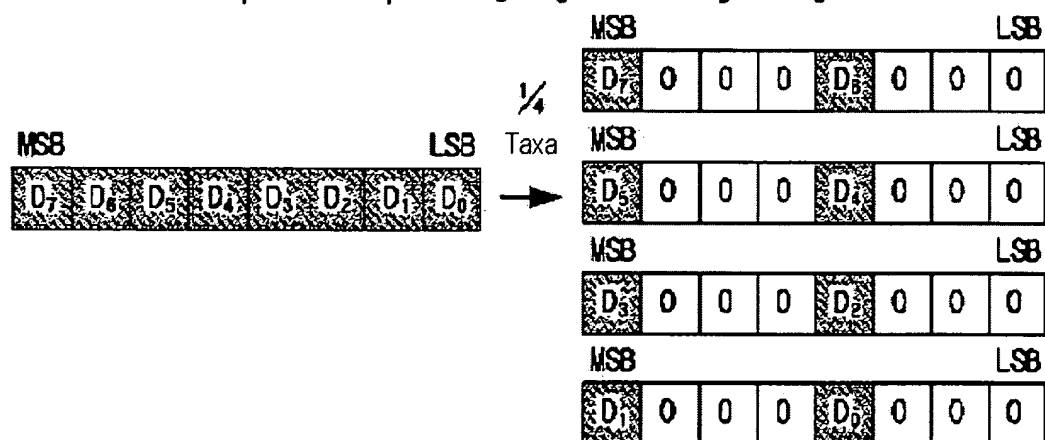


[Fig. 8]

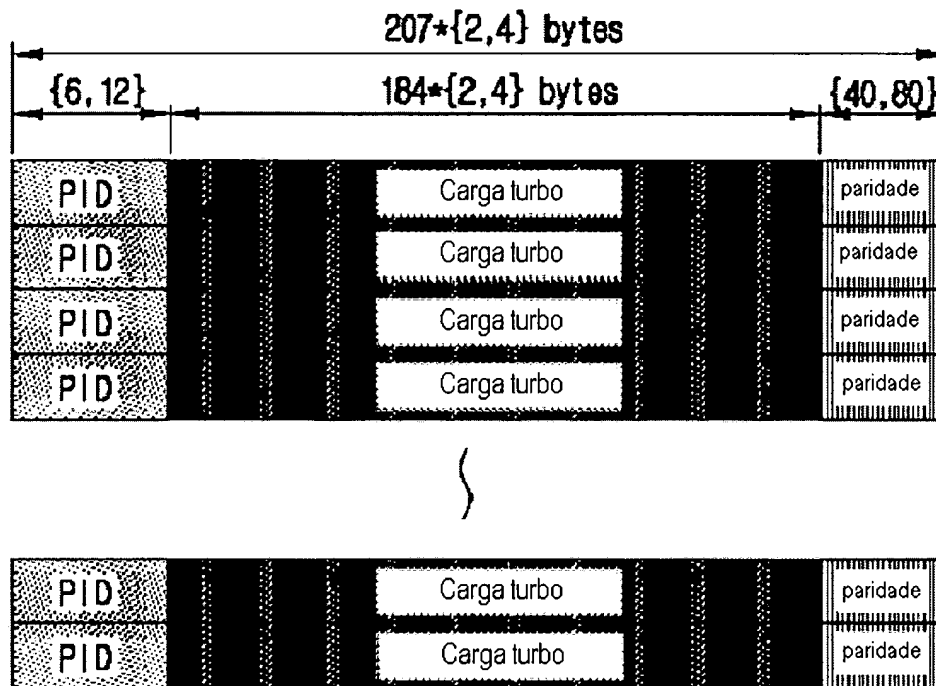


[Fig. 9]

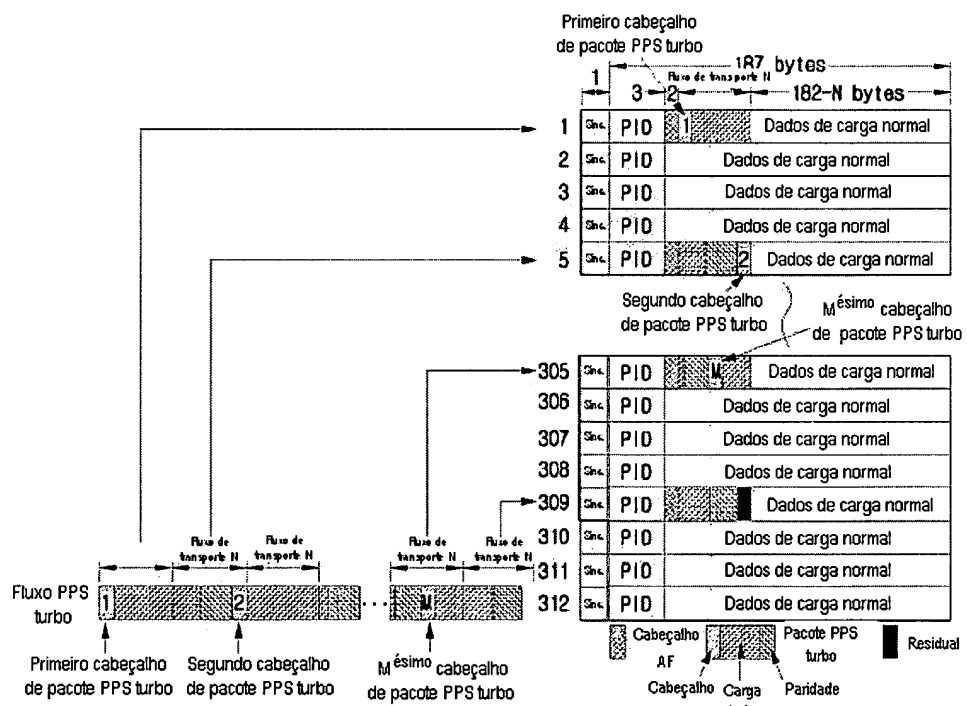




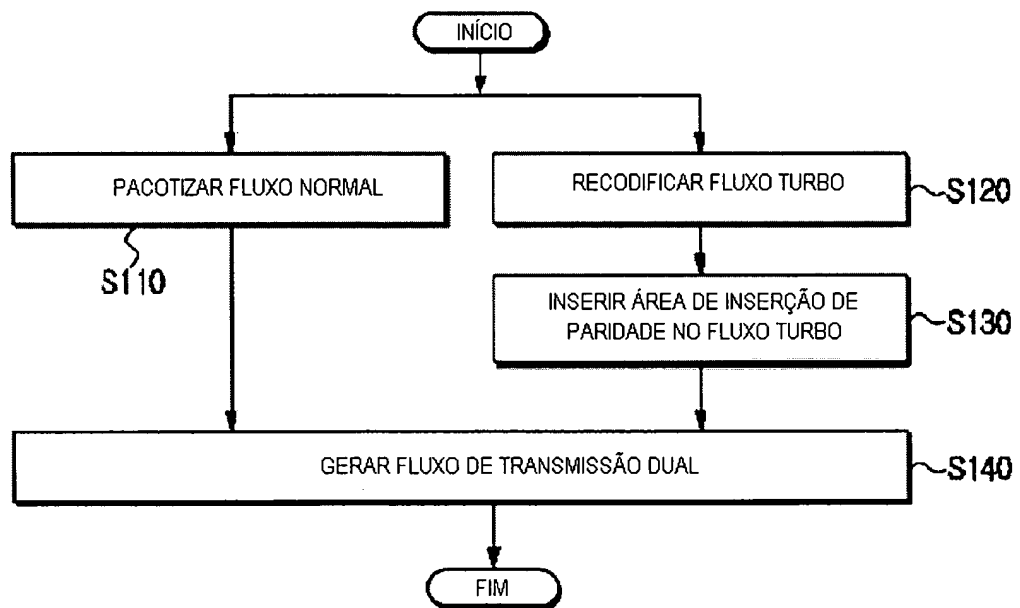
[Fig. 13]



[Fig. 14]



[Fig. 15]



DISPOSITIVO GERADOR DE FLUXO DE TRANSMISSÃO DUAL E MÉTODO

Um dispositivo de geração de fluxo de transmissão dual inclui um pré-processador turbo q UE recebe um fluxo turbo, codifica o fluxo turbo para obter um fluxo turbo
5 codificado, e expande o fluxo turbo codificado para obter um fluxo turbo expandido, e um enchedor de pacote turbo que recebe um fluxo normal e o fluxo turbo expandido, e gera um fluxo de transmissão dual ao encher o fluxo turbo codificado dentro de uma área especificada do fluxo normal.