

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 19 年 4 月 19 日 (2007.4.19)

【公開番号】特開 2005-303483 (P2005-303483A)
 【公開日】平成 17 年 10 月 27 日 (2005.10.27)
 【年通号数】公開・登録公報 2005-042
 【出願番号】特願 2004-113725 (P2004-113725)
 【国際特許分類】

H 0 3 L 7/095 (2006.01)

H 0 3 B 5/12 (2006.01)

H 0 3 L 7/099 (2006.01)

【F I】

H 0 3 L 7/08 B

H 0 3 B 5/12 B

H 0 3 B 5/12 E

H 0 3 L 7/08 F

【手続補正書】
 【提出日】平成 19 年 3 月 6 日 (2007.3.6)
 【手続補正 1】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 0 5
 【補正方法】変更
 【補正の内容】
 【0 0 0 5】

図 1 0 は先行技術 1 の F i g . 1 6 に示された P L L 回路のブロック図、図 1 1 はその F i g . 1 5 に示された電圧制御発振器回路の内部容量部（キャパシタ）の構成を示す。この先行技術 1 の P L L 回路は、初期動作時にデジタル周波数検波器 (Digital Frequency Detector)、状態モニタ回路 (State Machine)、カウンタ・デコーダ (Counter & Decoder) を含むデジタル制御回路によるデジタル制御信号 (Digital Control) の各ビット B i t 0、B i t 1、B i t 2、・・・にて電圧制御発振器 V C O の周波数補正の粗調整を行ない、その後、位相周波数検出器 P F D、チャージポンプ C P、ループフィルタ (Loop Filter) を含むアナログ制御回路によるアナログ制御電圧 (Vcntrl) にて電圧制御発振器 V C O の周波数補正の微調整を行なう。

【手続補正 2】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 2 4
 【補正方法】変更
 【補正の内容】
 【0 0 2 4】

アナログ制御回路 A C C のアナログ制御電圧 (Vcntrl) に基づくトータル容量 (C total) はバラクタ V A の最大容量 C effect において最大の調整単位となり、デジタル制御容量部 C D における調整単位 1 C よりも大きく設定される。すなわち、次の (式 2) を満足するように、トータル容量値 (C total) が設定される。

$C_{total} > 1C$ (式 2)

【手続補正 3】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 2 5
 【補正方法】変更

【補正の内容】

【0025】

アナログ制御回路ACCは、位相周波数検出器PFDと、チャージポンプCPと、ループフィルタ(Loop Filter)とを含む。位相周波数検出器PFDには、基準クロックREFCLKと、フィードバッククロックFBCLKが供給され、位相周波数検出器PFDは、これらの基準クロックREFCLKとフィードバッククロックFBCLKとの位相差に応じた検出出力を発生し、それをチャージポンプCPに供給する。このチャージポンプCPは、ループフィルタ(Loop Filter)を介して電圧制御発振器VCOにアナログ制御電圧(Vcntrl)を供給する。フィードバッククロックFBCLKは、電圧制御発振器VCOの発振出力を、1/N分周器により分周することによって作られる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

実施の形態1では、アナログ制御回路ACCのアナログ制御電圧(Vcntrl)に基づくトータル容量(Ctotal)の最大の調整単位は、(式2)のように、デジタル制御容量部CDにおける調整単位1Cよりも大きく設定されており、電圧制御発振器VCOのオフセット周波数の調整は、最初にアナログ制御回路ACCにより行なわれる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正の内容】

【0039】

ステート(b): ステップS3bに示すように、デジタルコード(H-limit)がハイ(High)、デジタルコード(L-limit)がロウ(Low)。この状態は、アナログ制御電圧(Vcntrl)が上限値、すなわちハイ(High)側閾値VH1を超え、また下限値、すなわちロウ側閾値VL1を超えた状態を意味し、この状態は次の(式3)で表わされる。

$$Vcntrl > VH1, Vcntrl > VL1 \quad (\text{式3})$$

この状態は、オフセット周波数の上昇が必要な状態を意味する。この状態では、状態モニタ回路(State Machine)は、ステップS4でアップ信号(Up signal)をハイ(High)とし、このアップ信号(Up signal)により、カウンタ・デコーダ(Counter & Decoder)のデジタル制御信号(Digital Control)が電圧制御発振器VCOのオフセット周波数を上昇させる。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0041

【補正方法】変更

【補正の内容】

【0041】

ステート(d): ステップS3dに示すように、デジタルコード(H-limit)がロウ(Low)、デジタルコード(L-limit)もロウ(Low)。この状態は、アナログ制御電圧(Vcntrl)が上限値と下限値の間に納まっている状態を意味し、次の(式5)で表わされる。

$$VH1 > Vcntrl > VL1 \quad (\text{式5})$$

この状態は、オフセット調整完了を意味する。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0042

【補正方法】変更

【補正の内容】

【0042】

ステート (a) では、カウンタスタートアップ信号 (Counter start-up) により、またステップ (b) (c) では、アップ信号 (Up signal)、ダウン信号 (down signal) がハイ (High) となった後に、カウンタスタートアップ信号をハイにすることにより、それぞれステップ S 2 に返り、改めてステップ S 3 によるデジタルコードのモニタを行なう。この動作は、デジタルコードがステート (d) になるまで繰り返され、すべてステート (d) の状態に制御される。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0053

【補正方法】変更

【補正の内容】

【0053】

ステート (b) では、ステップ S 5 によりダウン信号 (down signal) がハイ (High) となった後に、カウンタスタートアップ信号をハイにすることにより、ステップ S 2 に返り、改めてステップ S 3 によるデジタルコード (L-limit) のモニタを行なう。この動作は、デジタルコード (L-limit) がステート (b) になるまで繰り返され、電圧制御発振器 VCO はステート (b) の状態に制御される。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0057

【補正方法】変更

【補正の内容】

【0057】

実施の形態 2 は、ハイ側コンパレータ HC にハイ側固定閾値 V_{H2} を与え、ロウ側コンパレータ LC に、ロウ側閾値切替え回路 SW_L を設け、ロウ側閾値 V_{L1}、V_{L2} を選択的に与えるものであるが、ハイ側コンパレータ HC に対し、ハイ側閾値切替え回路 SW_H を設け、ハイ側閾値 V_{H1}、V_{H2} を選択的に与えるようにし、ロウ側コンパレータ LC に対し、ロウ側閾値 V_{L2} を固定的に与えるようにしても、同様の効果を得ることができる。この場合、ステップ S 11 のリセット動作で、電圧制御発振器 VCO のオフセット周波数を最小値 Min に設定し、状態モニタ回路 (State Machine) は、ハイ側コンパレータ HC からのデジタルコード (H-limit) だけをモニタし、ダウン信号 (Down signal) に代えて、アップ信号 (Up signal) だけをカウンタ・デコーダ (Counter & Decoder) に与えるように構成される。