

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成19年4月19日(2007.4.19)

【公開番号】特開2005-303483(P2005-303483A)

【公開日】平成17年10月27日(2005.10.27)

【年通号数】公開・登録公報2005-042

【出願番号】特願2004-113725(P2004-113725)

【国際特許分類】

H 03L 7/095 (2006.01)

H 03B 5/12 (2006.01)

H 03L 7/099 (2006.01)

【F I】

H 03L 7/08 B

H 03B 5/12 B

H 03B 5/12 E

H 03L 7/08 F

【手続補正書】

【提出日】平成19年3月6日(2007.3.6)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

図10は先行技術1のFig. 16に示されたPLL回路のブロック図、図11はそのFig. 15に示された電圧制御発振器回路の内部容量部(キャパシタ)の構成を示す。この先行技術1のPLL回路は、初期動作時にディジタル周波数検波器(Digital Frequency Detector)、状態モニタ回路(State Machine)、カウンタ・デコーダ(Counter & Decoder)を含むディジタル制御回路によるディジタル制御信号(Digital Control)の各ビットBit0、Bit1、Bit2、・・・にて電圧制御発振器VCOの周波数補正の粗調整を行ない、その後に、位相周波数検出器PFD、チャージポンプCP、ループフィルタ(Loop Filter)を含むアナログ制御回路によるアナログ制御電圧(Vctrl)にて電圧制御発振器VCOの周波数補正の微調整を行なう。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

【0024】

アナログ制御回路ACCのアナログ制御電圧(Vctrl)に基づくトータル容量(Ctotal)はバラクタVAの最大容量Ceffectにおいて最大の調整単位となり、ディジタル制御容量部CDにおける調整単位1Cよりも大きく設定される。すなわち、次の(式2)を満足するように、トータル容量値(Ctotal)が設定される。

$C_{total} > 1C$ (式2)

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正の内容】

【0025】

アナログ制御回路ACCは、位相周波数検出器PFDと、チャージポンプCPと、ループフィルタ(Loop Filter)とを含む。位相周波数検出器PFDには、基準クロックREFCLKと、フィードバッククロックFBCLKが供給され、位相周波数検出器PFDは、これらの基準クロックREFCLKとフィードバッククロックFBCLKとの位相差に応じた検出出力を発生し、それをチャージポンプCPに供給する。このチャージポンプCPは、ループフィルタ(Loop Filter)を介して電圧制御発振器VCOにアナログ制御電圧(Vctrl)を供給する。フィードバッククロックFBCLKは、電圧制御発振器VCOの発振出力を、1/N分周器により分周することによって作られる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

実施の形態1では、アナログ制御回路ACCのアナログ制御電圧(Vctrl)に基づくトータル容量(Ctotal)の最大の調整単位は、(式2)のように、デジタル制御容量部CDにおける調整単位1Cよりも大きく設定されており、電圧制御発振器VCOのオフセット周波数の調整は、最初にアナログ制御回路ACCにより行なわれる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正の内容】

【0039】

ステート(b)：ステップS3bに示すように、デジタルコード(H-limit)がハイ(High)、デジタルコード(L-limit)がロウ(Low)。この状態は、アナログ制御電圧(Vctrl)が上限値、すなわちハイ(High)側閾値VH1を超え、また下限値、すなわちロウ側閾値VL1を超えた状態を意味し、この状態は次の(式3)で表わされる。

$$Vctrl > VH1, Vctrl > VL1 \quad (\text{式3})$$

この状態は、オフセット周波数の上昇が必要な状態を意味する。この状態では、状態モニタ回路(State Machine)は、ステップS4でアップ信号(Up signal)をハイ(High)とし、このアップ信号(Up signal)により、カウンタ・デコーダ(Counter & Decoder)のデジタル制御信号(Digital Control)が電圧制御発振器VCOのオフセット周波数を上昇させる。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0041

【補正方法】変更

【補正の内容】

【0041】

ステート(d)：ステップS3dに示すように、デジタルコード(H-limit)がロウ(Low)、デジタルコード(L-limit)もロウ(Low)。この状態は、アナログ制御電圧(Vctrl)が上限値と下限値の間に納まっている状態を意味し、次の(式5)で表わされる。

$$VH1 < Vctrl < VL1 \quad (\text{式5})$$

この状態は、オフセット調整完了を意味する。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0042

【補正方法】変更

【補正の内容】**【0042】**

ステート(a)では、カウンタスタートアップ信号(Counter start-up)により、またステップ(b)(c)では、アップ信号(Up signal)、ダウン信号(down signal)がハイ(High)となった後に、カウンタスタートアップ信号をハイにすることにより、それぞれステップS2に返り、改めてステップS3によるディジタルコードのモニタを行なう。この動作は、ディジタルコードがステート(d)になるまで繰り返され、すべてステート(d)の状態に制御される。

【手続補正8】**【補正対象書類名】明細書****【補正対象項目名】0053****【補正方法】変更****【補正の内容】****【0053】**

ステート(b)では、ステップS5によりダウン信号(down signal)がハイ(High)となった後に、カウンタスタートアップ信号をハイにすることにより、ステップS2に返り、改めてステップS3によるディジタルコード(L-limit)のモニタを行なう。この動作は、ディジタルコード(L-limit)がステート(b)になるまで繰り返され、電圧制御発振器VC0はステート(b)の状態に制御される。

【手続補正9】**【補正対象書類名】明細書****【補正対象項目名】0057****【補正方法】変更****【補正の内容】****【0057】**

実施の形態2は、ハイ側コンパレータHCにハイ側固定閾値VH2を与え、ロウ側コンパレータLCに、ロウ側閾値切替え回路SWLを設け、ロウ側閾値VL1、VL2を選択的に与えるものであるが、ハイ側コンパレータHCに対し、ハイ側閾値切替え回路SWHを設け、ハイ側閾値VH1、VH2を選択的に与えるようにし、ロウ側コンパレータLCに対し、ロウ側閾値VL2を固定的に与えるようにしても、同様の効果を得ることができる。この場合、ステップS11のリセット動作で、電圧制御発振器VC0のオフセット周波数を最小値Minに設定し、状態モニタ回路(State Machine)は、ハイ側コンパレータHCからのディジタルコード(H-limit)だけをモニタし、ダウン信号(Down signal)に代えて、アップ信号(Up signal)だけをカウンタ・デコーダ(Counter & Decoder)に与えるように構成される。