



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I738712 B

(45)公告日：中華民國 110 (2021) 年 09 月 11 日

(21)申請案號：106103724

(22)申請日：中華民國 106 (2017) 年 02 月 03 日

(51)Int. Cl. : *H01L23/12 (2006.01)*
H01L21/768 (2006.01)
H05K3/40 (2006.01)

H01L23/52 (2006.01)
H05K1/11 (2006.01)

(30)優先權：2016/02/05 日本

2016-021288

(71)申請人：日商大日本印刷股份有限公司 (日本) DAI NIPPON PRINTING CO., LTD. (JP)
 日本

(72)發明人：前川慎志 MAEKAWA, SHINJI (JP)；馬渡宏 MAWATARI, HIROSHI (JP)

(74)代理人：林志剛

(56)參考文獻：

JP 2004-31812A

JP 2015-170784A

JP 2015-211147A

審查人員：陳忠智

申請專利範圍項數：7 項 圖式數：24 共 67 頁

(54)名稱

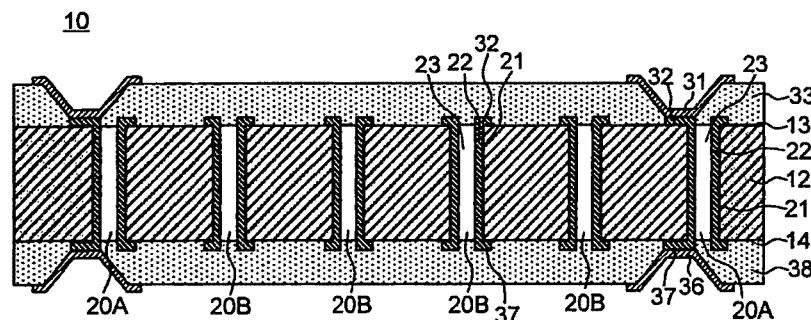
貫通電極基板及其製造方法

(57)摘要

貫通電極基板係具備基板、設置於基板的複數孔、設置於孔的內部的孔電極部、設置於基板之第 1 面側的第 1 電極部、及設置於基板之第 2 面側的第 2 電極部。複數孔，係包含孔電極部於基板的第 1 面側中電性連接於第 1 電極部，且孔電極部於基板的第 2 面側中電性連接於第 2 電極部的複數第 1 孔，與孔電極部於基板的第 1 面側中從第 1 電極部電性絕緣，或者孔電極部於基板的第 2 面側中從第 2 電極部電性絕緣的複數第 2 孔。

指定代表圖：

圖 2A



符號簡單說明：

10 . . . 貫通電極基板

12 . . . 基板

13 . . . 第 1 面

14 . . . 第 2 面

20A . . . 第 1 孔

20B . . . 第 2 孔

21 . . . 側壁

22 . . . 孔電極部

23 . . . 中空部

31 . . . 第 1 電極部

- 32 . . . 第 1 配線
- 33 . . . 第 1 絶縁層
- 36 . . . 第 2 電極部
- 37 . . . 第 2 配線
- 38 . . . 第 2 絶縁層

公告本
發明摘要

※申請案號：106103724

H01L 23/12 (2006.01)

H01L 23/52 (2006.01)

※申請日：106 年 02 月 03 日

※IPC 分類：*H01L 21/768* (2006.01)

H05K 1/11 (2006.01)

H05K 3/40 (2006.01)

【發明名稱】(中文/英文)

貫通電極基板及其製造方法

【中文】

貫通電極基板係具備基板、設置於基板的複數孔、設置於孔的內部的孔電極部、設置於基板之第 1 面側的第 1 電極部、及設置於基板之第 2 面側的第 2 電極部。複數孔，係包含孔電極部於基板的第 1 面側中電性連接於第 1 電極部，且孔電極部於基板的第 2 面側中電性連接於第 2 電極部的複數第 1 孔，與孔電極部於基板的第 1 面側中從第 1 電極部電性絕緣，或者孔電極部於基板的第 2 面側中從第 2 電極部電性絕緣的複數第 2 孔。

【英文】

【代表圖】

【本案指定代表圖】：第(2A)圖。

【本代表圖之符號簡單說明】：

10：貫通電極基板	12：基板
13：第 1 面	14：第 2 面
20A：第 1 孔	20B：第 2 孔
21：側壁	22：孔電極部
23：中空部	31：第 1 電極部
32：第 1 配線	33：第 1 絕緣層
36：第 2 電極部	37：第 2 配線
38：第 2 絕緣層	

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

貫通電極基板及其製造方法

【技術領域】

[0001] 本發明的實施形態係關於貫通電極基板及其製造方法。

【先前技術】

[0002] 具備包含第 1 面及第 2 面的基板、設置於基板的複數孔、及以從基板的第 1 面側到第 2 面側之方式設置於孔的內部的電極部的構件即所謂貫通電極基板，在各種用途中被利用。例如專利文獻 1 係揭示將貫通電極基板利用來作為為了提升 LSI 的安裝密度而層積複數 LSI 晶片時介於兩個 LSI 晶片之間的互連體的範例。又，貫通電極基板也有介於 LSI 晶片等的元件與主板等的安裝基板之間之狀況。再者，於以下記載中，有將設置於孔的內部的電極部稱為孔電極部之狀況。

[先前技術文獻]

[專利文獻]

[0003]

[專利文獻 1]日本特開 2011-3925 號公報

【發明內容】

[0004] 於基板設置孔的話，於設置孔的區域中基板的剛性會降低，結果，於設置孔的區域中基板容易變形。換句話說，在基板中設置孔的區域與未設置孔的區域中，剛性及變形的容易度等不同。基板的剛性及變形容易度因為場所而不同時，基板容易發生翹曲及歪曲等。所以，於基板設置複數孔時，以基板的面內之孔的分布密度成為均勻之方式配置孔為佳。

[0005] 一方，貫通電極基板的孔是因應 LSI 晶片等的元件之端子的佈局而設置。因此，在元件之端子的佈局存在偏頗不均時，貫通電極基板之孔的佈局也會偏頗不均。例如，貫通電極基板之孔的分部密部會變成不均勻。結果，貫通電極基板會發生翹曲及歪曲等的問題。

[0006] 本發明的實施形態，係考慮此種問題點所發明者，目的為提供可抑制翹曲及歪曲等發生的貫通電極基板及其製造方法。

[0007] 本發明的一實施形態是一種貫通電極基板，係具備：基板，係包含第 1 面及位於前述第 1 面之相反側的第 2 面，且設置有複數孔；孔電極部，係設置於前述基板之前述孔的內部；第 1 電極部，係設置於前述基板的前述第 1 面側；及第 2 電極部，係設置於前述基板的前述第 2 面側；前述複數孔，係包含：複數第 1 孔，係前述孔電極部於前述基板的前述第 1 面側中電性連接前述第 1 電極部，且前述孔電極部於前述基板的前述第 2 面側中電性連

接於前述第 2 電極部；及複數第 2 孔，係前述孔電極部於前述基板的前述第 1 面側中從前述第 1 電極部電性絕緣，或者前述孔電極部於前述基板的前述第 2 面側中從前述第 2 電極部電性絕緣。

[0008] 於本發明的一實施形態所致之貫通電極基板中，前述第 2 孔，係前述孔電極部於前述基板的前述第 1 面側中從前述第 1 電極部電性絕緣，且前述孔電極部於前述基板的前述第 2 面側中從前述第 2 電極部電性絕緣亦可。

[0009] 本發明的一實施形態所致之貫通電極基板，係具備設置於前述基板之前述第 1 面側的第 1 絕緣層，與設置於前述基板之前述第 2 面側的第 2 絕緣層；前述第 2 孔，係於前述基板的前述第 1 面側中藉由前述第 1 絕緣層覆蓋，或者於前述基板的前述第 2 面側中藉由前述第 2 絕緣層覆蓋亦可。

[0010] 本發明的一實施形態所致貫通電極基板中，前述孔電極部，係包含設置於前述孔的側壁上的導電層；前述貫通電極基板，係更具備於前述孔的內部中比前述孔電極部更靠前述孔的中心側的填充構件亦可。

[0011] 本發明的一實施形態所致之貫通電極基板，係具備設置於前述基板之前述第 1 面側的第 1 絕緣層，與設置於前述基板之前述第 2 面側的第 2 絕緣層；前述填充構件中設置於前述複數第 2 孔之前述填充構件的至少一部分，係連接於前述第 1 絕緣層或前述第 2 絕緣層亦可。

[0012] 本發明的一實施形態是一種貫通電極基板的製造方法，係搭載具有複數端子的元件之貫通電極基板的製造方法，具備：準備包含第 1 面及位於前述第 1 面之相反側的第 2 面之基板的工程；決定形成於前述基板之複數孔的配置的配置工程；依據前述配置工程中決定的配置，於前述基板形成前述複數孔的孔形成工程；及於前述複數孔的內部形成孔電極部的孔電極部形成工程；前述配置工程，係具有決定電性連接於前述元件的前述端子之複數第 1 孔的配置的第 1 配置工程，與決定未連接於前述元件的前述端子之複數第 2 孔的配置的第 2 配置工程。

[0013] 依據本發明的實施形態，可提供可抑制翹曲及歪曲發生的貫通電極基板。

【圖式簡單說明】

[0014]

[圖 1]揭示第 1 實施形態相關之貫通電極基板的俯視圖。

[圖 2A]從 IIA-IIA 方向觀看圖 1 之貫通電極基板的剖面圖。

[圖 2B]放大揭示圖 2A 之貫通電極基板的孔電極部的剖面圖。

[圖 3A]揭示於基板形成孔之工程的圖。

[圖 3B]揭示於基板的第 1 面及第 2 面以及孔的側壁，形成種子層之工程的圖。

[圖 3C]揭示於基板的第 1 面及第 2 面，部分地形成光阻層之工程的圖。

[圖 3D]揭示於種子層上形成電鍍層之工程的圖。

[圖 3E]揭示去除光阻層及種子層的一部分之工程的圖。

[圖 3F]揭示於基板的第 1 面及第 2 面形成絕緣層之工程的圖。

[圖 3G]揭示於基板的第 1 面及第 2 面形成電極部之工程的圖。

[圖 4A]揭示第 1 實施形態的第 1 變形例相關之貫通電極基板的剖面圖。

[圖 4B]揭示第 1 實施形態的第 1 變形例相關之貫通電極基板的剖面圖。

[圖 5A]揭示於第 1 實施形態的第 2 變形例中，於孔的內部形成孔電極部之工程的圖。

[圖 5B]揭示於第 1 實施形態的第 2 變形例中，於基板的第 1 面及第 2 面形成絕緣層之工程的圖。

[圖 5C]揭示於第 1 實施形態的第 2 變形例中，於基板的第 1 面及第 2 面形成配線之工程的圖。

[圖 5D]揭示於第 1 實施形態的第 2 變形例中，於基板的第 1 面及第 2 面形成電極部之工程的圖。

[圖 6A]揭示於第 1 實施形態的第 3 變形例中，於基板的第 1 面及第 2 面形成配線之工程的圖。

[圖 6B]揭示於第 1 實施形態的第 3 變形例中，於基板

的第 1 面及第 2 面形成絕緣層之工程的圖。

[圖 6C]揭示於第 1 實施形態的第 3 變形例中，於基板的第 1 面及第 2 面形成電極部之工程的圖。

[圖 7]揭示第 2 實施形態相關之貫通電極基板的剖面圖。

[圖 8A]揭示於基板的第 1 面及第 2 面，形成絕緣層之工程的圖。

[圖 8B]揭示於孔的內部，設置填充構件之工程的圖。

[圖 9]揭示第 2 實施形態的第 1 變形例相關之貫通電極基板的剖面圖。

[圖 10]揭示第 3 實施形態相關之貫通電極基板的剖面圖。

[圖 11A]揭示於基板的第 2 面側，形成第 1 種子層之工程的圖。

[圖 11B]揭示於基板的第 2 面側，形成第 1 電鍍層之工程的圖。

[圖 11C]揭示從基板的第 1 面側，於基板的第 1 面及孔的側壁，形成第 2 種子層之工程的圖。

[圖 11D]揭示從基板的第 1 面側，於第 2 種子層上，形成第 2 電鍍層之工程的圖。

[圖 11E]揭示去除基板的第 1 面上及第 2 面上的電鍍層及種子層之工程的圖。

[圖 12A]揭示第 4 實施形態相關之貫通電極基板的剖面圖。

[圖 12B]揭示第 4 實施形態的一變形例相關之貫通電極基板的剖面圖。

[圖 12C]揭示第 4 實施形態的一變形例相關之貫通電極基板的剖面圖。

[圖 13A]揭示第 5 實施形態相關之貫通電極基板的剖面圖。

[圖 13B]揭示第 5 實施形態的一變形例相關之貫通電極基板的剖面圖。

[圖 13C]揭示第 5 實施形態的一變形例相關之貫通電極基板的剖面圖。

[圖 14]揭示第 6 實施形態相關之貫通電極基板的剖面圖。

[圖 15]總括揭示各實施形態中所說明之孔的變化的圖。

[圖 16]揭示複數孔的配置之第 1 變形例的俯視圖。

[圖 17]揭示複數孔的配置之第 2 變形例的俯視圖。

[圖 18]揭示複數孔的配置之第 3 變形例的俯視圖。

[圖 19]揭示圖 18 所示之貫通電極基板的一應用例的圖。

[圖 20]揭示形成有開口部的貫通電極基板之一例的圖。

[圖 21]揭示複數孔的配置之第 3 變形例的俯視圖。

[圖 22]揭示於晶圓編排複數貫通電極基板之例的俯視圖。

[圖 23]揭示將本發明的實施形態相關之貫通電極基板，利用來作為互連體之一例的圖。

[圖 24]揭示搭載本發明的實施形態相關之貫通電極基板的產品之例的圖。

【實施方式】

[0015] 以下，針對本發明的實施形態相關之貫通電極基板的構造及其製造方法，一邊參照圖面一邊詳細說明。再者，以下所示之實施形態為本發明的實施形態之一例，本發明並不是限定於該等實施形態來解釋者。又，於本說明書中，「基板」、「基材」、「薄片」及「薄膜」等用語，僅依據稱呼的不同，並不是相互區別者。例如，「基板」及「基材」是也包含可稱為薄片及薄膜的構件的概念。進而，關於本說明書中所用，特定形狀及幾何學的條件以及該等程度，例如「平行」及「正交」等的用語及長度及角度之值等，並不限定於嚴密的意義上，可包含解釋為可期待相同功能之程度的範圍。又，於本實施形態所參照的圖面中，對於相同部分或具有相同功能的部分附加相同的符號或類似的符號，有省略其重複說明的狀況。又，圖面的尺寸比率，在說明的便利上有與實際比率不同之狀況，及從圖面省略構造的一部分之狀況。

[0016]

[第 1 實施形態]

以下，參照圖 1 乃至圖 3G，針對第 1 實施形態進行

說明。

[0017]

貫通電極基板

首先，參照圖 1 及圖 2A，針對本實施形態相關的貫通電極基板 10 進行說明。圖 1 係揭示貫通電極基板 10 的俯視圖。又，圖 2A 係從 IIA-IIA 方向觀看沿著一點鏈線切斷的圖 1 之貫通電極基板 10 的剖面圖。

[0018] 貫通電極基板 10 係具備基板 12、設置於基板 12 的複數孔、及設置於孔的內部的孔電極部 22。再者，如後述般，孔至少包含第 1 孔 20A 及第 2 孔 20B 之兩種類的孔。於以下的說明中，在說明適合孔的構造中第 1 孔 20A 及第 2 孔 20B 雙方的構造時，將第 1 孔 20A 及第 2 孔 20B 雙方總稱為孔 20。

[0019] 又，貫通電極基板 10 係更具備設置於基板 12 的第 1 面 13 側的第 1 電極部 31、第 1 配線 32 及第 1 絕緣層 33、以及設置於基板 12 的第 2 面 14 側的第 2 電極部 36、第 2 配線 37 及第 2 絕緣層 38。

[0020] 以下，針對貫通電極基板 10 的各構成要素進行說明。

[0021]

(基板)

基板 12 係包含第 1 面 13 及位於第 1 面 13 之相反側的第 2 面 14。基板 12 由具有一定絕緣性的材料所構成。例如，基板 12 係玻璃基板、石英基板、藍寶石基板、樹

脂基體、矽基板、碳化矽基板、氧化鋁(Al_2O_3)基板、氮化鋁(AlN)基板、氧化鋯(ZrO_2)基板等，或層積該等基板者。基板 12 係包含鋁基板、不鏽鋼基板等，由具有導電性的材料所構成的基板亦可。

[0022] 基板 12 的厚度並未特別限制，但例如使用 $100\mu\text{m}$ 以上且 $800\mu\text{m}$ 以下之厚度的基板 12 為佳。更理想為基板 12 具有 $200\mu\text{m}$ 以上且 $600\mu\text{m}$ 以下的厚度。藉由將基板 12 的厚度設為 $100\mu\text{m}$ 以上，可抑制基板 12 的彎曲變大。因此，可抑制製造工程之基板 12 的處理變得困難，或起因於形成在基板 12 上之薄膜等的內部應力而基板 12 翹曲之狀況。又，藉由將基板 12 的厚度設為 $800\mu\text{m}$ 以下，可抑制於基板 12 形成孔 20 的工程所需時間變長，貫通電極基板 10 的製造成本提高之狀況。

[0023]

(孔)

孔 20 係以從基板 12 的第 1 面 13 到第 2 面 14 之方式設置於基板 12。換句話說，孔 20 係貫通基板 12。孔 20 的直徑係例如 $20\mu\text{m}$ 以上且 $150\mu\text{m}$ 以下的範圍內。又，鄰接之兩個孔 20 之間的時間隔，亦即孔 20 的排列間距，係例如 $50\mu\text{m}$ 以上且 $300\mu\text{m}$ 以下的範圍內。

[0024]

(孔電極部)

孔電極部 22 係設置於孔 20 的內部，且具有導電性的構件。例如，孔電極部 22 係如圖 2A 所示，以從第 1 面

13 側到第 2 面 14 側為止之方式，沿著孔 20 的側壁 21 延伸的導電層。於複數孔 20 中後述之第 1 孔 20A 中，孔電極部 22 透過孔 20，電性連接設置於基板 12 之第 1 面 13 側的第 1 電極部 31，與設置於基板 12 之第 2 面 14 側的第 2 電極部 36。

[0025] 針對孔電極部 22 的構造之一例，參照圖 2B 進行說明。圖 2B 係放大揭示孔電極部 22 的剖面圖。孔電極部 22 係包含設置於孔 20 之側壁 21 上的導電層。只要導電層具有導電性，導電層的形成方法並未特別限定。例如，導電層係利用蒸鍍法或濺鍍法等物理成膜法來形成亦可，利用化學成膜法或電鍍法來形成亦可。又，導電層係由 1 個層構成亦可，或者包含複數層亦可。於本實施形態中，針對孔電極部 22 的導電層包含種子層 41，與設置於種子層 41 上的電鍍層 42 之例進行說明。

[0026] 種子層 41 係在形成電鍍層 42 的電鍍工程時，成為用以析出電鍍液中的金屬離子而使電鍍層 42 成長的基台且具有導電性之層。作為種子層 41 的材料，理想是使用具有對於基板 12 的材料之高密接性的導電性材料。例如，作為種子層 41 的材料，可使用鈦、鉬、鎢、鉭、鎳、鉻、鋁、該等化合物、該等合金等，或層積該等者。

[0027] 堆積於種子層 41 的電鍍層 42 包含銅時，作為種子層 41 的材料，理想是使用抑制銅擴散至基板 12 的內部的材料。例如，可使用氮化鈦、氮化鉬、氮化鉭等，

或層積該等者。種子層 41 的厚度，係例如 20nm 以上且 500nm 以下的範圍內。

[0028] 電鍍層 42 係為了提升孔電極部 22 的導電性而設置於種子層 41 上的具有導電性之層。作為電鍍層 42 的材料，理想是使用具有對於種子層 41 之高密接性，且具有高導電性的導電性材料。例如，作為電鍍層 42 的材料，可使用銅、金、銀、白金、銻、錫、鋁、鎳、鉻等的金屬，或使用該等的合金等，或者層積該等者。電鍍層 42 的厚度係例如 1 μ m 以上且 10 μ m 以下的範圍內。

[0029] 電鍍層 42 的厚度，係因應對於孔電極部 22 所要求的導電性來訂定。例如，在孔電極部 22 是用以導通電源線或接地線的構件時，使用具有充分厚度的電鍍層 42。又，孔電極部 22 是用以導通微弱的電性訊號的構件時，使用具有微厚度的電鍍層 42 亦可。或者，雖未圖示，不設置電鍍層 42，僅將種子層 41 設置於孔 20 亦可。

[0030] 如圖 2A 及圖 2B 所示，孔電極部 22 的電鍍層 42，係以於孔 20 的內部形成中空部 23 之方式，設置於種子層 41 上亦可。所謂中空部 23，係指孔 20 的內部之區域中不存在種子層 41 或電鍍層 42 等的固體的區域。

又，如後述般，孔電極部 22 填充於孔 20 之內部的全區域亦可。

[0031]
(電極部)

第 1 電極部 31 及第 2 電極部 36 係分別是貫通電極基板 10 中安裝貫通電極基板 10 的元件或連接於安裝基板的端子的部分，也稱為焊墊或島墊的部分。第 1 電極部 31 係於基板 12 的第 1 面 13 側中露出於貫通電極基板 10 的表面。又，第 2 電極部 36 係於基板 12 的第 2 面 14 側中露出於貫通電極基板 10 的表面。作為電極部 31、36 的材料，使用金屬等，具有導電性的材料。例如，電極部 31、36 係包含藉由將包含金的電鍍液供給至基板 12 所形成的金電鍍層。

[0032]

(配線)

第 1 配線 32 係以電性連接孔電極部 22 與第 1 電極部 31 之方式設置於基板 12 的第 1 面 13 側的導電層。同樣地，第 2 配線 37 係以電性連接孔電極部 22 與第 2 電極部 36 之方式設置於基板 12 的第 2 面 14 側的導電層。作為配線 32、37 的材料，使用金屬等，具有導電性的材料。

[0033] 配線 32、37 具有與孔電極部 22 相同的層構造亦可。例如，如圖 2B 所示，孔電極部 22 包含種子層 41 及電鍍層 42 時，配線 32、37 也包含種子層 41 及電鍍層 42 亦可。又，雖未圖示，配線 32、37 係包含與孔電極部 22 不同構造的導電層亦可。

[0034]

(絕緣層)

第 1 絕緣層 33 係以覆蓋基板 12 的第 1 面 13 的區域

中不需要來自外部之電性連結的區域之方式，設置於第 1 面 13 上的具有絕緣性之層。例如，如圖 2A 所示，第 1 絕緣層 33 係覆蓋複數孔 20 中，至少孔電極部 22 未電性連接於第 1 電極部 31 的孔 20。又，第 2 絕緣層 38 係以覆蓋基板 12 的第 2 面 14 的區域中不需要來自外部之電性連結的區域之方式，設置於第 2 面 14 上的具有絕緣性之層。例如，如圖 2A 所示，第 2 絕緣層 38 係覆蓋複數孔 20 中，至少孔電極部 22 未電性連接於第 2 電極部 36 的孔 20。作為絕緣層 33、38，使用環氧樹脂等的樹脂材料、氧化矽等的無機材料、負型感光性乾膜光阻等之具有絕緣性的材料。

[0035] 如圖 2A 所示，於第 1 絕緣層 33，形成用以使第 1 配線 32 或孔電極部 22 從第 1 絕緣層 33 露出的開口部。上述的第 1 電極部 31 係以連接於第 1 配線 32 或孔電極部 22 之方式設置於第 1 絕緣層 33 的開口部。同樣地，於第 2 絕緣層 38，形成用以使第 2 配線 37 或孔電極部 22 從第 2 絕緣層 38 露出的開口部。上述的第 2 電極部 36 係以連接於第 2 配線 37 或孔電極部 22 之方式設置於第 2 絕緣層 38 的開口部。

[0036] 如圖 1 及圖 2A 所示，複數孔 20 的一部分，係電性連接於電極部 31、36，複數孔 20 的其他一部分，並未電性連接於電極部 31、36。於本實施形態中，將複數孔 20 中設置於孔 20 的孔電極部 22 於基板 12 的第 1 面 13 側中電性連接於第 1 電極部 31，且設置於孔 20 的孔電

極部 22 於基板 12 的第 2 面 14 側中電性連接於第 2 電極部 36 的孔 20 稱為第 1 孔 20A。設置於第 1 孔 20A 的孔電極部 22 具有作為電性連接第 1 電極部 31 與第 2 電極部 36 的貫通電極的功能。又，將複數孔 20 中設置於孔 20 的孔電極部 22 於基板 12 的第 1 面 13 側中從第 1 電極部 31 電性絕緣，且設置於孔 20 的孔電極部 22 於基板 12 的第 2 面 14 側中從第 2 電極部 36 電性絕緣的孔 20 稱為第 2 孔 20B。

[0037] 於本實施形態中，設置於第 2 孔 20B 的孔電極部 22，藉由於第 1 面 13 側中第 1 絕緣層 33 覆蓋第 2 孔 20B，從第 1 電極部 31 絕緣。又，設置於第 2 孔 20B 的孔電極部 22，藉由於第 2 面 14 側中第 2 絕緣層 38 覆蓋第 2 孔 20B，從第 2 電極部 36 絕緣。再者，將第 2 孔 20B 的孔電極部 22 從電極部 31、36 電性絕緣的方法並不限定於上述的方法。例如，雖未圖示，但藉由在孔電極部 22 與電極部 31、36 之間設置間隙，將孔電極部 22 從電極部 31、36 電性絕緣亦可。

[0038] 於本實施形態中，複數第 1 孔 20A 沿著基板 12 的外緣並排配置。另一方面，複數第 2 孔 20B 配置於比配置複數第 1 孔 20A 的區域更靠內側的區域。包含複數第 1 孔 20A 及複數第 2 孔 20B 的複數孔 20，係如圖 1 所示，於俯視中複數孔 20 以沿著基板 12 的外緣延伸的方向並排之方式配置。

[0039] 以下，針對將第 1 孔 20A 及第 2 孔 20B 之兩

種類的孔設置於基板 12 的優點進行說明。

[0040] 上述的第 1 孔 20A 是為了將電力或電性訊號在基板 12 的第 1 面 13 側與第 2 面 14 側之間傳達而設置於基板 12 的孔。於先前的貫通電極基板中，第 1 孔 20A 因應 LSI 晶片等的元件之端子的佈局而設置於基板 12。此時，在元件之端子的佈局存在偏頗不均時，基板 12 之第 1 孔 20A 的佈局也會偏頗不均。例如，基板 12 之複數第 1 孔 20A 的分布密度不均勻。結果，基板 12 會發生翹曲及歪曲等的問題。因此，於將第 1 孔 20A 形成於基板 12 之後的貫通電極基板 10 的製造工程或利用貫通電極基板 10 之產品的製造工程中，會發生基板 12 的搬送不良，或難以進行基板 12 的處理。

[0041] 相對於此，依據本實施形態，貫通電極基板 10 係除了上述的複數第 1 孔 20A 之外，更具備複數第 2 孔 20B。設置於第 2 孔 20B 的孔電極部 22，被第 1 絕緣層 33 及第 2 絕緣層 38 覆蓋，所以，第 2 孔 20B 不會有助於第 1 面 13 側與第 2 面 14 側之間的電力或電性訊號的傳達。亦即，第 2 孔 20B 不是發揮電性功能的孔。藉由將此種第 2 孔 20B 設置於基板 12，可不依存於複數第 1 孔 20A 的佈局，讓基板 12 之孔 20 的分布密度更均勻。藉此，可抑制基板 12 的鋼性或變形容易度等因為場所而不均勻之狀況。藉此，於貫通電極基板 10 的製造工程或利用貫通電極基板 10 之產品的製造工程中，可抑制基板 12 發生翹曲或歪曲等的狀況。

[0042] 理想來說，複數孔 20 以基板 12 的第 1 面 13 及第 2 面 14 之孔 20 的分布密度不依存於場所而成為均勻之方式形成於基板 12。例如，於面方向中假設將基板 12N 等分時，形成於 N 個區域之孔 20 的數量，成為平均值±20%的範圍內。在此，N 為適切的整數，例如 16。理想來說，複數孔 20 分別具有相等的容積。

[0043]

貫通電極基板的製造方法

以下，針對貫通電極基板 10 的製造方法之一例，參照圖 3A 乃至圖 3G 進行說明。

[0044] 首先，實施設計複數孔 20 的配置的設計工程。例如，於電腦上，假設地配置基板 12。接下來，於電腦上，實施決定基板 12 之複數孔 20 的配置的配置工程。

[0045] 於配置工程中，首先，實施決定與搭載於貫通電極基板 10 之元件的複數端子電性連接之複數第 1 孔 20A 的配置的第 1 配置工程。接下來，實施決定未電性連接於元件的複數端子之複數第 2 孔 20B 的配置的第 2 配置工程。第 2 配置工程，係將複數第 2 孔 20B 的配置，以第 2 孔 20B 不重疊於第 1 孔 20A，且包含複數第 1 孔 20A 及複數第 2 孔 20B 的複數孔 20 的分布密度於基板 12 的面方向中成為均勻之方式決定。

[0046] 之後，準備決定 12，接下來，如圖 3A 所示，實施依據配置工程中所決定的配置，對基板 12 進行

加工，於基板 12 形成複數孔 20A、20B 的孔形成工程。例如雖未圖示，首先，以光阻層覆蓋基板 12 的面 13、14 中未形成孔 20A、20B 的區域。接下來，去除基板 12 的面 13、14 中未被光阻層覆蓋的區域，形成複數孔 20A、20B。作為去除未被光阻層覆蓋的區域的方法，可使用反應性離子蝕刻法、深反應性離子蝕刻法等乾式蝕刻法、濕式蝕刻法等。

[0047] 作為濕式蝕刻法所用的蝕刻液，可使用氟化氫(HF)、硫酸(H₂SO₄)、硝酸(HNO₃)、鹽酸(HCl)的任一，或該等中的混合物。

[0048] 作為乾式蝕刻法，可使用利用電漿的乾式蝕刻 RIE(Reactive Ion Etching)法、利用波希法的 DRIE(Deep Reactive Ion EtchingRIE)法、噴砂法、雷射剝蝕等的雷射加工等。

[0049] 作為雷射加工所用的雷射，可使用準分子雷射、Nd：YAG 雷射、飛秒雷射等。採用 Nd：YAG 雷射時，可使用波長為 1064nm 的基本波、波長為 532nm 的第 2 高諧波、波長為 355nm 的第 3 高諧波等。

[0050] 又，也可適當組合雷射照射與濕式蝕刻。具體來說，首先，藉由雷射照射，於基板 12 中應形成孔 20A、20B 的區域，形成改質層。接下來，將基板 12 浸漬於氟化氫等，對改質層進行蝕刻。藉此，可於基板 12 形成孔 20A、20B。

[0051] 接下來，實施於基板 12 的孔 20A、20B 的內

部，形成孔電極部 22 的孔電極部形成工程。例如，首先如圖 3B 所示，於基板 12 的第 1 面 13 及第 2 面 14 以及孔 20A、20B 的側壁 21，形成種子層 41。作為形成種子層 41 的方法，例如，可使用蒸鍍法或濺鍍法等物理成膜法，或化學成膜法等。

[0052] 接下來，如圖 3C 所示，實施於基板 12 的第 1 面 13 上及第 2 面 14 上部分地形成光阻層 43 的光阻層形成工程。光阻層形成工程，係以基板 12 的第 1 面 13 及第 2 面 14 中未設置第 1 配線 32 及第 2 配線 37 的區域被光阻層 43 覆蓋之方式，形成光阻層 43。

[0053] 接下來，如圖 3D 所示，實施對基板 12 供給電鍍液，於種子層 41 上形成電鍍層 42 的電鍍工程。接下來，如圖 3E 所示，去除光阻層 43 及藉由光阻層 43 覆蓋的種子層 41。如此一來，將包含種子層 41 及電鍍層 42 的孔電極部 22，形成於孔 20A、20B 的內部。

此時，如圖 3E 所示，包含種子層 41 及電鍍層 42，設置於基板 12 的第 1 面 13 側的第 1 配線 32，與包含種子層 41 及電鍍層 42，設置於基板 12 的第 2 面 14 側的第 2 配線 37，和孔電極部 22 同時獲得。

[0054] 接下來，如圖 3F 所示，實施於基板 12 的第 1 面 13 上形成第 1 絕緣層 33，於基板 12 的第 2 面 14 上形成第 2 絕緣層 38 的絕緣層形成工程。第 1 絕緣層 33 係以使設置於第 1 孔 20A 的孔電極部 22 或連接於孔電極部 22 的第 1 配線 32 露出於外部，且覆蓋設置於第 2 孔 20B 的

孔電極部 22 或連接於孔電極部 22 的第 1 配線 32 之方式形成。同樣地，第 2 絕緣層 38 係以使設置於第 1 孔 20A 的孔電極部 22 或連接於孔電極部 22 的第 2 配線 37 露出於外部，且覆蓋設置於第 2 孔 20B 的孔電極部 22 或連接於孔電極部 22 的第 2 配線 37 之方式形成。

[0055] 於絕緣層形成工程中，例如首先，將具有支持層，與包含設置於支持層上之絕緣性材料的絕緣層的薄膜，分別貼附於基板 12 的第 1 面 13 及第 2 面 14。接下來，從絕緣層剝離貼附於基板 12 之薄膜的支持層。接下來，於絕緣層，加工用以使連接於第 1 孔 20A 之孔電極部 22 的配線 32、37 露出於外部的開口部。如此一來，可獲得圖 3F 所示的絕緣層 33、38。

[0056] 再者，雖未圖示，但於絕緣層形成工程中，藉由將包含絕緣性材料的液體塗布於基板 12，之後讓液體固化，形成絕緣層 33、38 亦可。

[0057] 接下來，如圖 3G 所示，實施於絕緣層 33、38 的開口部形成電極部 31、36 的電極部形成工程。例如，首先藉由電鍍法或濺鍍法等形成金屬層，接下來，藉由蝕刻法等對金屬層進行圖案化，藉此，於絕緣層 33、38 的開口部形成電極部 31、36。如此一來，可獲得具備設置有電性連接於電極部 31、36 之孔電極部 22 的複數第 1 孔 20A，與設置有從電極部 31、36 電性絕緣之孔電極部 22 的複數第 2 孔 20B 的貫通電極基板 10。

[0058] 依據本實施形態，藉由將複數第 1 孔 20A 及

複數第 2 孔 20B 形成於基板 12，可讓基板 12 之孔 20A、20B 的分布密度更均勻。因此，電鍍工程時，即使於孔 20A、20B 的周圍中電鍍液的溫度及流向產生不均或凌亂之狀況中，也可讓此種不均或凌亂於基板 12 之面方向之各處中變得均勻。所以，可抑制電鍍層 42 的厚度因為場所而不均，或電鍍層 42 發生凹凸之狀況。藉此，可抑制起因於電鍍層 42 之厚度的不均勻的翹曲或歪曲發生於基板 12 之狀況。

[0059]

(第 1 變形例)

於上述之本實施形態中，已揭示第 1 孔 20A 及第 2 孔 20B 之任一，都是從基板 12 的第 1 面 13 側貫通至第 2 面 14 側的貫通孔之範例。然而，並不限於此，第 2 孔 20B 是不貫通基板 12 的非貫通孔亦可。例如，如圖 4A 所示，第 2 孔 20B 是以不到達基板 12 的第 2 面 14 之方式形成於第 1 面 13 的非貫通孔亦可。又，第 2 孔 20B 係如圖 4B 所示，以不到達基板 12 的第 1 面 13 之方式形成於第 2 面 14 的非貫通孔亦可。在第 2 孔 20B 是非貫通孔時，第 2 孔 20B 包含側壁 21 及底部 24。孔電極部 22 設置於側壁 21 上及底部 24 上。

[0060] 即使第 2 孔 20B 是非貫通孔之狀況中，也可藉由除第 1 孔 20A 之外，也將第 2 孔 20B 設置於基板 12，讓基板 12 之孔 20A、20B 的分布密度更均勻。藉此，可抑制基板 12 的鋼性或變形容易度等因為場所而不

均勻之狀況。藉此，於貫通電極基板 10 的製造工程或利用貫通電極基板 10 之產品的製造工程中，可抑制基板 12 發生翹曲或歪曲等的狀況。

[0061]

(第 2 變形例)

於上述之本實施形態中，已揭示與孔電極部 22 同時形成具有與孔電極部 22 相同之層構造之配線 32、37 的範例。但是，並不限定於此，以與孔電極部 22 不同的時機，形成與孔電極部 22 不同構造之配線 32、37 亦可。以下，針對本變形例之貫通電極基板 10 的製造方法，參照圖 5A 乃至圖 5D 進行說明。

[0062] 首先，與上述之本實施形態之狀況同樣地，於基板 12 的孔 20A、20B 形成種子層 41 及電鍍層 42，獲得上述之圖 3E 所示之狀態的中間產品。接下來，如圖 5A 所示，去除種子層 41 及電鍍層 42 中存在於基板 12 的第 1 面 13 上及第 2 面 14 上的部份。作為去除第 1 面 13 上及第 2 面 14 上的種子層 41 及電鍍層 42 的方法，例如可使用化學機械研磨法。

[0063] 接下來，如圖 5B 所示，實施於基板 12 的第 1 面 13 上形成第 1 絕緣層 33，於基板 12 的第 2 面 14 上形成第 2 絕緣層 38 的絕緣層形成工程。第 1 絕緣層 33 係以使設置於第 1 孔 20A 的孔電極部 22 露出於外部，且覆蓋設置於第 2 孔 20B 的孔電極部 22 之方式形成。同樣地，第 2 絕緣層 38 係以使設置於第 1 孔 20A 的孔電極部

22 露出於外部，且覆蓋設置於第 2 孔 20B 的孔電極部 22 之方式形成。

[0064] 接下來，如圖 5C 所示，實施於基板 12 的第 1 面 13 上形成第 1 配線 32，於基板 12 的第 2 面 14 上形成第 2 配線 37 配線形成工程。例如，於絕緣層 33、38 的開口部，形成連接於第 1 孔 20A 之孔電極部 22 的配線 32、37。此時，雖未圖示，但形成未連接於第 1 孔 20A 之孔電極部 22 的配線 32、37 亦可。此時，於絕緣層 33、38，在未對應第 1 孔 20A 之處，設置有用以形成配線 32、37 的開口部。

[0065] 接下來，如圖 5D 所示，實施形成連接於配線 32、37 的電極部 31、36 的電極部形成工程。如此一來，可獲得具備設置有電性連接於電極部 31、36 之孔電極部 22 的複數第 1 孔 20A，與設置有從電極部 31、36 電性絕緣之孔電極部 22 的複數第 2 孔 20B 的貫通電極基板 10。

[0066] 於本變形例中，如上所述，實施藉由化學機械研磨法，去除種子層 41 及電鍍層 42 中存在於基板 12 的第 1 面 13 上及第 2 面 14 上的部份的工程。也就是於化學機械研磨法中，對應去除的部分施加壓力。此時，被施加壓力的部分，在此電鍍層 42 的厚度因為場所而不均勻，或電鍍層 42 產生凹凸的話，施加於電鍍層 42 的壓力會因場所而不均勻。結果，電鍍層 42 及種子層 41 被不均勻地去除。例如，可想到因場所而無法充分去除電鍍層 42 及種子層 41，產生導電性材料的殘渣。

[0067] 在此，於本變形例中，藉由將複數第 1 孔 20A 及複數第 2 孔 20B 形成於基板 12，可抑制電鍍層 42 的厚度因場所而不均勻，或於電鍍層 42 產生凹凸之狀況。因此，實施化學機械研磨法時，可抑制施加於基板 12 的第 1 面 13 及第 2 面 14 的壓力因場所而不均勻的狀況。藉此，可抑制產生導電性材料的殘渣之狀況。

[0068]

(第 3 變形例)

於上述之第 2 變形例的形態中，已揭示形成絕緣層 33、38 之後形成配線 32、37 的範例。但是，並不限定於此，形成配線 32、37 之後形成絕緣層 33、38 亦可。以下，針對本變形例之貫通電極基板 10 的製造方法，參照圖 6A 乃至圖 6C 進行說明。

[0069] 首先，與上述之第 2 變形例的狀況同樣地，獲得上述圖 5A 所示之狀態的中間產品。接下來，如圖 6A 所示，實施於基板 12 的第 1 面 13 上形成第 1 配線 32，於基板 12 的第 2 面 14 上形成第 2 配線 37 配線形成工程。例如，於第 1 面 13 上及第 2 面 14 上，形成連接於第 1 孔 20A 之孔電極部 22 的配線 32、37。此時，雖未圖示，但形成未連接於第 1 孔 20A 之孔電極部 22 的配線 32、37 亦可。

[0070] 接下來，如圖 6B 所示，實施於基板 12 的第 1 面 13 上形成第 1 絕緣層 33，於基板 12 的第 2 面 14 上形成第 2 絕緣層 38 的絕緣層形成工程。第 1 絕緣層 33 係

以使連接在設置於第 1 孔 20A 的孔電極部 22 的第 1 配線 32 露出於外部，且覆蓋連接在設置於第 2 孔 20B 的孔電極部 22 的第 1 配線 32 之方式形成。同樣地，第 2 絕緣層 38 係以使連接在設置於第 1 孔 20A 的孔電極部 22 的第 2 配線 37 露出於外部，且覆蓋連接在設置於第 2 孔 20B 的孔電極部 22 的第 2 配線 37 之方式形成。

[0071] 接下來，如圖 6C 所示，實施於絕緣層 33、38 的開口部形成電極部 31、36 的電極部形成工程。如此一來，可獲得具備設置有電性連接於電極部 31、36 之孔電極部 22 的複數第 1 孔 20A，與設置有從電極部 31、36 電性絕緣之孔電極部 22 的複數第 2 孔 20B 的貫通電極基板 10。

[0072] 即使於本變形例中，也藉由將複數第 1 孔 20A 及複數第 2 孔 20B 形成於基板 12，抑制電鍍層 42 的厚度因場所而不均勻，或於電鍍層 42 產生凹凸之狀況。因此，實施化學機械研磨法時，可抑制施加於基板 12 的第 1 面 13 及第 2 面 14 的壓力因場所而不均勻的狀況。藉此，可抑制產生導電性材料的殘渣之狀況。

[0073]

[第 2 實施形態]

接著，參照圖 7 乃至圖 9，針對第 2 實施形態進行說明。第 2 實施形態僅於孔 20A、20B 填充填充構件 25 之處不同，其他構造與上述之第 1 實施形態大略相同。於第 2 實施形態中，對於與第 1 實施形態相同部分，附加相同

符號而省略詳細說明。又，於第 1 實施形態中所獲得之作用效果於本實施形態中也明顯可獲得時，有省略其說明之狀況。

[0074] 圖 7 係揭示本實施形態相關之貫通電極基板 10 的剖面圖。貫通電極基板 10 係更具備於孔 20A、20B 中設置於比孔電極部 22 更靠孔 20A、20B 的中心側的填充構件 25。再者，「設置於中心側」係代表於孔 20A、20B 的內部中，填充構件 25 與側壁 21 之間的距離大於孔電極部 22 與側壁 21 之間的距離。填充構件 25 係例如包含聚醯亞胺、苯並環丁烯等的絕緣性樹脂材料、氧化矽或氮化矽等的無機材料。

[0075] 以下，針對於孔 20A、20B 的內部設置填充構件 25 的優點進行說明。

[0076] 於貫通電極基板 10 的製造工程中，形成孔 20A、20B 及孔電極部 22 之後，有實施將包含金的電鍍液等供給至基板 12，形成電極部 31、36 的工程之狀況。此時，孔 20A、20B 存在中空部 23 的話，浸入基板 12 與絕緣層 33、38 之間間隙等的電鍍液，會進入孔 20A、20B 的中空部 23。

[0077] 又，在實施藉由化學機械研磨法來去除種子層 41 及電鍍層 42 等的導電層中存在於基板 12 的第 1 面 13 上及第 2 面 14 上的部分的工程時，也會有導電性材料的屑等作為殘渣而殘留於孔 20A、20B 的中空部 23 之狀況。

[0078] 又，作為貫通電極基板 10 的用途之一，首先，有於貫通電極基板 10 上搭載元件，接下來以樹脂封止元件，製作出裝置的用途。此時，將包含樹脂的液體供給至貫通電極基板 10 上，並使液體固化，藉此形成封止元件的樹脂。此時，孔 20A、20B 存在中空部 23 的話，浸入基板 12 與絕緣層 33、38 之間間隙等的包含樹脂的液體，會進入孔 20A、20B 的中空部 23。

[0079] 相對於此，依據本變形例，藉由於孔 20A、20B 的內部設置填充構件 25，可抑制不需要的物質進入孔 20A、20B 的內部之狀況。藉此，可提升貫通電極基板 10 及利用貫通電極基板 10 之產品的良率，提升貫通電極基板 10 的品質。

[0080]

貫通電極基板的製造方法

以下，針對貫通電極基板 10 的製造方法之一例，參照圖 8A 及圖 8B 進行說明。

[0081] 首先，與上述之本實施形態之狀況同樣地，於基板 12 的孔 20A、20B 形成種子層 41 及電鍍層 42，獲得上述之圖 3E 所示之狀態的中間產品。接下來，如圖 8A 所示，於基板 12 的第 1 面 13 上設置第 1 絕緣層 33。具體來說，首先，準備包含第 1 絕緣層 33 及支持層的薄膜。接下來，在周圍的氣氛的壓力為第 1 壓力的環境下，將薄膜貼附於基板 12 的第 1 面 13，於第 1 面 13 上設置第 1 絕緣層 33。同樣地，於基板 12 的第 2 面 14 上設置

第 2 絕緣層 38。

[0082] 接下來，將設置第 1 絕緣層 33 及第 2 絕緣層 38 的基板 12，配置於周圍的氣氛的壓力比上述之第 1 壓力還高的第 2 壓力的環境。結果，依據孔 20A、20B 之內部的壓力與絕緣層 33、38 之周圍的壓力的差，如圖 8B 所示，絕緣層 33、38 被押入孔 20A、20B 的內部。如此一來，可於孔 20A、20B 的內部設置填充構件 25。

[0083] 之後，於絕緣層 33、38 形成開口部，於絕緣層 33、38 的開口部形成電極部 31、36。如此一來，可獲得於孔 20A、20B 的內部設置填充構件 25 的貫通電極基板 10。

[0084] 只要第 2 壓力比第 1 壓力高，第 1 壓力及第 2 壓力的具體值並未特別限制。例如，第 1 壓力為 300Torr 以下，第 2 壓力為大氣壓。又，第 1 壓力與第 2 壓力的差為 460Torr 以上。再者，第 1 壓力與第 2 壓力的差較小時，及絕緣層 33、38 的流動性較低時，如圖 9 所示，孔 20A、20B 的內部未完全被填充構件 25 填充，有殘留間隙 26 之狀況。

[0085] 再者，如上述之本實施形態中，揭示構成被填充於孔 20A、20B 的填充構件 25 的絕緣性材料，與構成覆蓋基板 12 的第 1 面 13 及第 2 面 14 的絕緣層 33、38 的絕緣性材料相同的範例。但是，並不限定於此，構成填充構件 25 的絕緣性材料，與構成絕緣層 33、38 的絕緣性材料不同亦可。

[0086] 又，於本實施形態中，也與上述之第 1 實施形態的第 1 變形例之狀況相同，複數第 2 孔 20B 包含非貫通孔亦可。又，於本實施形態中，也與上述之第 1 實施形態的第 2 變形例或第 3 變形例之狀況相同，形成孔電極部 22、配線 32、37 及絕緣層 33、38 的順序並未特別限制。

[0087]

[第 3 實施形態]

接著，參照圖 10 乃至圖 11E，針對第 3 實施形態進行說明。

第 3 實施形態僅於孔 20A、20B 填充孔電極部 22 之處不同，其他構造與上述之第 1 實施形態大略相同。於第 3 實施形態中，對於與第 1 實施形態相同部分，附加相同符號而省略詳細說明。又，於第 1 實施形態中所獲得之作用效果於本實施形態中也明顯可獲得時，有省略其說明之狀況。

[0088] 圖 10 係揭示本實施形態相關之貫通電極基板 10 的剖面圖。於本實施形態中，孔電極部 22 填充於孔 20A、20B 的內部。如此藉由以固體填充孔 20A、20B 的內部，即使於本實施形態中，也上述之第 2 實施形態之狀況相同，可抑制不需要的物質進入孔 20A、20B 的內部之狀況。

[0089]

貫通電極基板的製造方法

以下，針對貫通電極基板 10 的製造方法之一例，參

照圖 11A 乃至圖 11E 進行說明。

[0090] 首先，與上述之本實施形態之狀況同樣地，於基板 12 形成複數孔 20A、20B，獲得上述之圖 3A 所示之狀態的中間產品。接下來，如圖 11A 所示，於基板 12 的第 2 面 14 側形成第 1 種子層 41a。具體來說，於基板 12 的第 2 面 14 上及孔 20A、20B 的側壁 21 中連接於第 2 面 14 的部分，形成第 1 種子層 41a。作為形成第 1 種子層 41a 的方法，與種子層 41 之狀況相同，可使用蒸鍍法或濺鍍法等物理成膜法，或化學成膜法等。

[0091] 接下來，如圖 11B 所示，對基板 12 供給電鍍液，於第 1 種子層 41a 上形成第 1 電鍍層 42a。此時，如圖 11B 所示，藉由於電場密度高的孔 20A、20B 的部分中，第 1 電鍍層 42a 集中性地析出於第 1 種子層 41a 上，於第 2 面 14 側中可藉由第 1 電鍍層 42a 封堵孔 20A、20B。

[0092] 接下來，如圖 11C 所示，從基板 12 的第 1 面 13 側到基板 12 的第 1 面 13 上及孔 20A、20B 的側壁 21 上，形成第 2 種子層 41b。作為形成第 2 種子層 41b 的方法，與種子層 41 及第 2 種子層 41b 之狀況相同，可使用蒸鍍法或濺鍍法等物理成膜法，或化學成膜法等。

[0093] 接下來，如圖 11D 所示，對基板 12 供給電鍍液，於第 2 種子層 41b 上及第 1 電鍍層 42a 上形成第 2 電鍍層 42b。該工程係例如圖 11D 所示，實施到於對應孔 20A、20B 的場所中在第 1 面 13 側隆起的隆起部 42c 形成

於第 2 電鍍層 42b 為止。

[0094] 接下來，如圖 11E 所示，去除種子層 41a、41b 及電鍍層 42a、42b 中存在於基板 12 的第 1 面 13 上及第 2 面 14 上的部份。作為去除第 1 面 13 上及第 2 面 14 上的種子層 41a、41b 及電鍍層 42a、42b 的方法，例如可使用化學機械研磨法。

[0095] 之後，於基板 12 的第 1 面 13 上及第 2 面 14 上，形成配線 32、37、絕緣層 33、38 及電極部 31、36。如此一來，可獲得於孔 20A、20B 的內部填充孔電極部 22 的貫通電極基板 10。

[0096] 於本實施形態中，如上所述，實施藉由化學機械研磨法，去除種子層 41a、41b 及電鍍層 42a、42b 中存在於基板 12 的第 1 面 13 上及第 2 面 14 上的部份的工程。在此，於本變形例中，藉由將複數第 1 孔 20A 及複數第 2 孔 20B 形成於基板 12，可讓形成於對應孔 20A、20B 的場所之第 2 電鍍層 42b 的隆起部 42c，更均勻地分布於基板 12 的第 1 面 13 上。因此，實施化學機械研磨法時，可抑制施加於第 2 電鍍層 42b 的壓力因場所而不均勻的狀況。藉此，可抑制產生導電性材料的殘渣之狀況。

[0097] 再者，於本實施形態中，也與上述之第 1 實施形態的第 1 變形例之狀況相同，複數第 2 孔 20B 包含非貫通孔亦可。又，於本實施形態中，也與上述之第 1 實施形態的第 2 變形例或第 3 變形例之狀況相同，形成孔電極部 22、配線 32、37 及絕緣層 33、38 的順序並未特別限

制。

[第 4 實施形態]

[0098] 接著，參照圖 12A，針對第 4 實施形態進行說明。第 4 實施形態僅孔 20B 的孔電極部 22 連接於第 1 電極部 31 或第 2 電極部 36 之處不同，其他構造與上述之第 1 實施形態大略相同。於第 4 實施形態中，對於與第 1 實施形態相同部分，附加相同符號而省略詳細說明。又，於第 1 實施形態中所獲得之作用效果於本實施形態中也明顯可獲得時，有省略其說明之狀況。

[0099] 於本實施形態中，第 2 孔 20B 係界定為孔電極部 22 於基板 12 的第 1 面 13 側或第 2 面 14 側的一方中電性連接於電極部，且於第 1 面 13 側或第 2 面 14 側的另一方中從電極部電性絕緣的孔。例如，如圖 12A 所示，設置於第 2 孔 20B 的孔電極部 22，係於基板 12 的第 1 面 13 側中電性連接於第 1 電極部 31，且於基板 12 的第 2 面 14 側中從第 2 電極部 36 電性絕緣。或者，雖未圖示，設置於第 2 孔 20B 的孔電極部 22，係於基板 12 的第 1 面 13 側中從第 1 電極部 31 電性絕緣，且於基板 12 的第 2 面 14 側中電性連接於第 2 電極部 36 亦可。

[0100] 即使於本實施形態中，也可藉由將複數第 1 孔 20A 及複數第 2 孔 20B 形成於基板 12，讓基板 12 之孔 20 的分布密度更均勻。藉此，可抑制基板 12 的鋼性或變形容易度等因為場所而不均勻之狀況。藉此，於貫通電極

基板 10 的製造工程或利用貫通電極基板 10 之產品的製造工程中，可抑制基板 12 發生翹曲或歪曲等的狀況。

[0101]

(變形例)

於圖 12A 中，複數第 2 孔 20B 中之一部分的第 2 孔 20B 的孔電極部 22，係於基板 12 的第 1 面 13 側中電性連接於第 1 電極部 31，且於基板 12 的第 2 面 14 側中從第 2 電極部 36 電性絕緣。但是並不限定於此，如圖 12B 所示，所有第 2 孔 20B 的孔電極部 22，係於基板 12 的第 1 面 13 側中電性連接於第 1 電極部 31，且於基板 12 的第 2 面 14 側中從第 2 電極部 36 電性絕緣亦可。或者，雖未圖示，所有第 2 孔 20B 的孔電極部 22，係於基板 12 的第 1 面 13 側中從第 1 電極部 31 電性絕緣，且於基板 12 的第 2 面 14 側中電性連接於第 2 電極部 36 亦可。

[0102] 又，如圖 12C 所示，一部分之第 2 孔 20B 的孔電極部 22，電性連接於第 1 電極部 31，其他所有第 2 孔 20B 的孔電極部 22，電性連接於第 2 電極部 36 亦可。此時，於基板 12 的第 1 面 13 側中電性連接於第 1 電極部 31 的孔電極部 22，係於基板 12 的第 2 面 14 側中從第 2 電極部 36 電性絕緣。又，於基板 12 的第 1 面 13 側中從第 1 電極部 31 電性絕緣的孔電極部 22，係於基板 12 的第 2 面 14 側中電性連接於第 2 電極部 36。

[0103] 連接於第 2 孔 20B 的孔電極部 22 的第 1 電極部 31 及第 2 電極部 36，規則地分布亦可。例如，沿著基

板 12 的面方向觀察複數第 2 孔 20B 的孔電極部 22 時，連接於第 1 電極部 31 的孔電極部 22 與連接於第 2 電極部 36 的孔電極部 22 交互並排亦可。又，連接於第 2 孔 20B 的孔電極部 22 的第 1 電極部 31 及第 2 電極部 36，不規則地分布亦可。

[0104] 如圖 12A 乃至圖 12C 所示，可藉由連接孔 20B 的孔電極部 22 與第 1 電極部 31 或第 2 電極部 36，將積存於孔 20B 的孔電極部 22 的電荷，透過第 1 電極部 31 或第 2 電極部 36 放電至外部。又，藉由將第 1 電極部 31 或第 2 電極部 36 連接於孔 20B 的孔電極部 22，相較於僅於孔 20A 的孔電極部 22 連接第 1 電極部 31 或第 2 電極部 36 之狀況，可讓第 1 電極部 31 或第 2 電極部 36 於基板 12 的面方向中均勻地分布。藉此，例如，在第 1 電極部 31 或第 2 電極部 36 與第 1 配線 32 或第 2 配線 37 之間產生應力時，可抑制起因於應力而基板 12 或後述的晶圓 60 發生翹曲之狀況。又，可抑制藉由電鍍處理形成第 1 電極部 31 或第 2 電極部 36 時，第 1 電極部 31 或第 2 電極部 36 的厚度因為場所而不均，或第 1 電極部 31 或第 2 電極部 36 產生凹凸之狀況。

[第 5 實施形態]

[0105] 接著，參照圖 13A，針對第 5 實施形態進行說明。第 5 實施形態僅孔 20B 的孔電極部 22 連接於虛設配線之處不同，其他構造與上述之第 1 實施形態大略相

同。於第 5 實施形態中，對於與第 1 實施形態相同部分，附加相同符號而省略詳細說明。又，於第 1 實施形態中所獲得之作用效果於本實施形態中也明顯可獲得時，有省略其說明之狀況。

[0106] 於本實施形態中，第 2 孔 20B 係孔電極部 22 於基板 12 的第 1 面 13 側或第 2 面 14 側中連接於虛設配線。例如，如圖 13A 所示，設置於第 2 孔 20B 的孔電極部 22，係於基板 12 的第 1 面 13 側中連接於虛設配線 34。虛設配線 34 係設置於基板 12 的第 1 面 13 或第 2 面 14，且未連接於第 1 電極部 31 或第 2 電極部 36 的配線。於圖 13A 所示範例中，虛設配線 34 係設置於基板 12 的第 1 面 13，且被第 1 絕緣層 33 覆蓋。或者，雖未圖示，設置於第 2 孔 20B 的孔電極部 22，係連接於設置在基板 12 的第 2 面 14 的虛設配線亦可。又，設置於第 2 孔 20B 的孔電極部 22，係於第 1 面 13 側及第 2 面 14 側雙方中連接於虛設配線亦可。

[0107] 即使於本實施形態中，也可藉由將複數第 1 孔 20A 及複數第 2 孔 20B 形成於基板 12，讓基板 12 之孔 20 的分布密度更均勻。藉此，可抑制基板 12 的鋼性或變形容易度等因為場所而不均勻之狀況。藉此，於貫通電極基板 10 的製造工程或利用貫通電極基板 10 之產品的製造工程中，可抑制基板 12 發生翹曲或歪曲等的狀況。

[0108]

(變形例)

於圖 13A 中，已揭示 1 個虛設配線 34 連接於 1 個第 2 孔 20B 的孔電極部 22 的範例。但是並不限定於此，1 個虛設配線 34 連接於複數第 2 孔 20B 的孔電極部 22 亦可。例如，如圖 13B 所示，1 個虛設配線 34 連接於兩個第 2 孔 20B 的孔電極部 22 雙方亦可。換句話說，兩個第 2 孔 20B 的孔電極部 22，於基板 12 的第 1 面 13 側中藉由虛設配線 34 電性連接。又，兩個第 2 孔 20B 的孔電極部 22，於基板 12 的第 2 面 14 側中藉由虛設配線 39 電性連接亦可。藉由虛設配線 34 或虛設配線 39 電性連接的兩個第 2 孔 20B 的孔電極部 22，作為相鄰的兩個第 2 孔 20B 的孔電極部 22 亦可，或者作為不相鄰的兩個第 2 孔 20B 的孔電極部 22 亦可。

[0109] 又，如圖 13C 所示，於藉由虛設配線 34 或虛設配線 39 電性連接於其他第 2 孔 20B 的孔電極部 22 之第 2 孔 20B 的孔電極部 22，進而連接第 1 電極部 31 或第 2 電極部 36 亦可。此時，連接於 1 個第 2 孔 20B 的孔電極部 22 的虛設配線及電極部都位於基板 12 的同一側亦可。例如，如圖 13C 所示，於基板 12 的第 1 面 13 側中藉由虛設配線 34 連接於其他第 2 孔 20B 的孔電極部 22 之第 2 孔 20B 的孔電極部 22，於第 1 面 13 側中連接第 1 電極部 31 亦可。又，連接於 1 個第 2 孔 20B 的孔電極部 22 的虛設配線及電極部位於基板 12 的不同側亦可。例如，如圖 13C 所示，於基板 12 的第 1 面 13 側中藉由虛設配線 34 連接於其他第 2 孔 20B 的孔電極部 22 之第 2 孔 20B 的孔

電極部 22，於第 2 面 14 側中連接第 2 電極部 36 亦可。依據圖 13C 所示範例，與圖 12A 乃至圖 12C 所示範例之狀況相同，可將積存於孔 20B 的孔電極部 22 的電荷，透過第 1 電極部 31 或第 2 電極部 36 放電至外部。

[0110] 又，如圖 13A 乃至圖 13C 所示，藉由於第 1 面 13 上設置虛設配線 34，或於第 2 面 14 上設置虛設配線 39，可讓配線更均勻地分布於第 1 面 13 上或第 2 面 14 上。藉此，例如，在第 1 配線 32 及虛設配線 34 等的第 1 面 13 上的配線與基板 12 之間產生應力時，可抑制起因於應力而基板 12 發生翹曲之狀況。同樣地，在第 1 配線 37 及虛設配線 39 等的第 2 面 14 上的配線與基板 12 之間產生應力時，可抑制起因於應力而基板 12 或後述之晶圓 60 發生翹曲之狀況。又，可抑制藉由電鍍處理形成第 1 面 13 上的配線及第 2 面 14 上的配線時，配線的厚度因為場所而不均，或配線產生凹凸之狀況。

[第 6 實施形態]

[0111] 接著，參照圖 14，針對第 6 實施形態進行說明。第 6 實施形態僅於孔 20B 未設置孔電極部 22 之處不同，其他構造與上述之第 2 實施形態大略相同。於第 5 實施形態中，對於與第 2 實施形態相同部分，附加相同符號而省略詳細說明。又，於第 2 實施形態中所獲得之作用效果於本實施形態中也明顯可獲得時，有省略其說明之狀況。

[0112] 於本實施形態中，於第 1 孔 20A 及第 2 孔 20B，填充有填充構件 25。另一方面，於第 1 孔 20A 設置有孔電極部 22，但於第 2 孔 20B 未設置孔電極部 22。再者，雖未圖示，但如上述的圖 9 所示，孔 20A、20B 的內部未完全以填充構件 25 填充，殘留間隙 26 亦可。又，構成填充構件 25 的絕緣性材料，與構成絕緣層 33、38 的絕緣性材料相同亦可，不同亦可。

[0113] 即使於本實施形態中，也可藉由於孔 20A、20B 的內部設置填充構件 25，抑制不需要的物質進入孔 20A、20B 的內部之狀況。藉此，可提升貫通電極基板 10 及利用貫通電極基板 10 之產品的良率，提升貫通電極基板 10 的品質。

[0114]

[孔的變化]

於圖 14 總括揭示上述之第 1 乃至第 3 實施形態中所說明的孔 20A、20B 的變化。圖 15(a)係揭示上述第 1 實施形態中所說明之於內部形成中空部 23 的孔 20A、20B。圖 15(b)係揭示上述第 2 實施形態中所說明之於內部設置填充構件 25 的孔 20A、20B。圖 15(c)係揭示上述第 2 實施形態的變形例中所說明之在孔電極部 22 與填充構件 25 之間形成間隙 26 的孔 20A、20B。圖 15(d)係揭示上述第 3 實施形態的變形例中所說明之於內部填充孔電極部 22 的孔 20A、20B。

[0115]

[孔的配置的變形例]

於上述之第 1 實施形態中，揭示於俯視中複數孔 20 沿著基板 12 的外緣延伸的方向並排的範例。但是，只要可讓基板 12 之複數孔 20 的分布密度更均勻，複數孔 20 的具體配置方法並未特別限制。

[0116] 例如，如圖 16 所示，複數孔 20 沿著從基板 12 的外緣延伸的方向偏離的方向並排亦可。又，如圖 17 所示，複數孔 20 並排成同心圓狀亦可。

[0117] 又，於上述之第 1 實施形態中，已揭示複數孔 20 的分布密度不依存於場所而均勻的範例，但並不限定於此。例如，如圖 18 所示，於基板 12，具有不存在孔 20 的無孔區域 16 亦可。無孔區域 16 係例如存在於比配置複數第 1 孔 20A 及複數第 2 孔 20B 的區域更靠內側。以下，針對設置此種無孔區域 16 的優點，參照圖 19 進行說明。

[0118] 圖 19 係作為圖 18 所示之貫通電極基板 10 的一應用例，揭示具備貫通電極基板 10 的光裝置 50 的剖面圖。光裝置 50 係例如相機用的圖像感測器模組。光裝置 50 係具備於基板 12 的中央部設置無孔區域 16 的貫通電極基板 10、將光線 L 導引至貫通電極基板 10 之無孔區域 16 的透鏡 52、承受透射無孔區域 16 之光線 L 的受光元件 51。依據圖 19 所示之光裝置 50，藉由於基板 12 設置無孔區域 16，可一邊抑制未企圖的反射產生，一邊讓透射透鏡 52 的光線 L 到達受光元件 51。

[0119] 作為圖 19 所示之光裝置 50 的比較對象，如圖 20 所示，為了讓透射透鏡 52 的光線 L 到達受光元件 51，考量於基板 12 中光線 L 通過的區域形成有開口部 101 的貫通電極基板 100 及光裝置 150。此時，光線 L 通過開口部，故可防止未企圖的反射產生。另一方面，於貫通電極基板的基板 12 的中央部形成有開口部，故基板 12 的剛性會降低。所以，為了充分確保基板 12 整體的剛性，需要增加基板 12 的厚度。

[0120] 相對於此，依據圖 19 所示之光裝置 50，因為於基板 12 中光線 L 通過的區域不形成開口部，所以，相較於形成開口部之狀況，基板 12 的剛性提升。此時，相較於形成開口部之狀況，可減少基板 12 的厚度，結果，光線通過基板 12 的無孔區域 16 時的衰減度也降低。

[0121] 又，即使於圖 19 所示之光裝置 50 的貫通電極基板 10 中，於基板 12 中無孔區域 16 以外的區域，也與上述之各實施型態相同，除了複數第 1 孔 20A 之外，設置有複數第 2 孔 20B。因此，相較於僅設置複數第 1 孔 20A 之狀況，可抑制基板 12 的剛性及變形的容易度等因為場所而不均之狀況。藉此，於貫通電極基板 10 或光裝置 50 的製造工程中，可抑制基板 12 發生翹曲或歪曲等的狀況。

[0122] 又，於上述之第 1 實施形態中，已揭示複數第 2 孔 20B 配置於比配置複數第 1 孔 20A 的區域更靠內側的區域的範例，但並不限定於此。例如，如圖 21 所

示，複數第 2 孔 20B 配置於比配置複數第 1 孔 20A 的區域更靠外側的區域亦可。

[0123]

[對晶圓配設複數貫通電極基板的範例]

於貫通電極基板 10 的製造方法中，如圖 22 所示，以於晶圓 60 等的大型基板形成複數貫通電極基板 10 之方式對晶圓 60 進行加工，之後，切斷晶圓 60，可獲得各個貫通電極基板 10。此時，如圖 22 所示，於未形成貫通電極基板 10 的區域也形成孔 20 亦可。形成於未形成貫通電極基板 10 的區域的孔 20，作為第 1 孔 20A 或第 2 孔 20B 任一亦可。藉由於未形成貫通電極基板 10 的區域也形成孔 20，可抑制晶圓 60 的剛性及變形的容易度等，在形成貫通電極基板 10 的區域與未形成貫通電極基板 10 的區域中相異之狀況。藉此，於貫通電極基板 10 的製造工程或利用貫通電極基板 10 之產品的製造工程中，可抑制晶圓 60 發生翹曲或歪曲等的狀況。又，對晶圓 60 施加電鍍處理時，可抑制電鍍層的厚度因為場所而不均，或電鍍層發生凹凸之狀況。

[0124]

[貫通電極基板的應用例]

以下，參照圖 23，針對將實施形態相關的貫通電極基板 10 利用來作為互連體的範例進行說明。圖 23 係揭示具備實施形態相關之貫通電極基板 10 的裝置 55 的剖面圖。

[0125] 裝置 55 係具備被層積的 LSI 晶片等的複數元件 53，與介在於兩個元件 53 之間的貫通電極基板 10。元件 53 的端子 54 被連接於與設置於貫通電極基板 10 的第 1 孔 20A 之孔電極部 22 電性連接的電極部 31、36。

[0126] 再者，貫通電極基板 10 所搭載的元件 53，並不限於 LSI 晶片等的主動元件。貫通電極基板 10 所搭載的元件 53，作為電阻器或電感器等的被動元件亦可。

[0127]

[搭載貫通電極基板之產品的範例]

圖 24 係揭示可搭載實施形態相關之貫通電極基板 10 的產品之範例的圖。實施形態相關的貫通電極基板 10 可利用於各種產品中。例如，筆記型個人電腦 110、平板電腦終端 120、手機 130、智慧型手機 140、數位視訊相機 150、數位相機 160、數位手錶 170 等。

【符號說明】

[0128]

10：貫通電極基板

12：基板

13：第 1 面

14：第 2 面

16：無孔區域

20：孔

20A：第 1 孔

20B：第 2 孔
 21：側壁
 22：孔電極部
 23：中空部
 24：底部
 25：填充構件
 26：間隙
 31：第 1 電極部
 32：第 1 配線
 33：第 1 絕緣層
 34：虛設配線
 36：第 2 電極部
 37：第 2 配線
 38：第 2 絕緣層
 39：虛設配線
 41：種子層
 41a：第 1 種子層
 41b：第 2 種子層
 42：電鍍層
 42a：第 1 電鍍層
 42b：第 2 電鍍層
 42c：隆起部
 43：光阻層
 50：光裝置

51：受光元件

52：透鏡

53：元件

55：裝置

60：晶圓

申請專利範圍

1.一種貫通電極基板，係具備：

基板，係包含第1面及位於前述第1面之相反側的第2面，且設置有複數孔；

孔電極部，係設置於前述基板之前述孔的內部；

第1電極部，係設置於前述基板的前述第1面側；及

第2電極部，係設置於前述基板的前述第2面側；

前述複數孔，係包含：

複數第1孔，係前述孔電極部於前述基板的前述第1面側中電性連接前述第1電極部，且前述孔電極部於前述基板的前述第2面側中電性連接於前述第2電極部；及

複數第2孔，係前述孔電極部於前述基板的前述第1面側中從前述第1電極部電性絕緣，或者前述孔電極部於前述基板的前述第2面側中從前述第2電極部電性絕緣；

前述基板，係具有位於比前述基板中設置有前述複數孔的區域更靠內側的無孔區域；

前述第2孔，係設置於比前述第1孔更接近前述無孔區域的位置。

2.一種貫通電極基板，係具備：

基板，係包含第1面及位於前述第1面之相反側的第2面，且設置有複數孔；

孔電極部，係設置於前述基板之前述孔的內部；

第1電極部，係設置於前述基板的前述第1面側；及

第2電極部，係設置於前述基板的前述第2面側；

前述複數孔，係包含：

複數第 1 孔，係前述孔電極部於前述基板的前述第 1 面側中電性連接前述第 1 電極部，且前述孔電極部於前述基板的前述第 2 面側中電性連接於前述第 2 電極部；及

複數第 2 孔，係前述孔電極部於前述基板的前述第 1 面側中從前述第 1 電極部電性絕緣，或者前述孔電極部於前述基板的前述第 2 面側中從前述第 2 電極部電性絕緣；

前述基板，係具有位於比前述基板中設置有前述複數孔的區域更靠內側，貫通前述基板的開口部；

前述第 2 孔，係設置於比前述第 1 孔更接近前述開口部的位置。

3.如申請專利範圍第 1 項或第 2 項所記載之貫通電極基板，其中，

前述複數第 2 孔之前述孔電極部的一部分，係於前述基板的前述第 1 面側中從前述第 1 電極部電性絕緣，且於前述基板的前述第 2 面側中，透過設置於前述第 2 面的第 2 配線電性連接於前述第 2 電極部；

前述複數第 2 孔之前述孔電極部的其他一部分，係於前述基板的前述第 1 面側中，透過設置於前述第 1 面的第 1 配線電性連接於前述第 1 電極部，且於前述基板的前述第 2 面側中從前述第 2 電極部電性絕緣。

4.如申請專利範圍第 1 項或第 2 項所記載之貫通電極基板，其中，

前述貫通電極基板，係更具備設置於前述基板之前述

第 1 面側的第 1 絕緣層，與設置於前述基板之前述第 2 面側的第 2 絕緣層；

前述第 2 孔，係於前述基板的前述第 1 面側中藉由前述第 1 絕緣層覆蓋，或者於前述基板的前述第 2 面側中藉由前述第 2 絕緣層覆蓋；

前述貫通電極基板，係更具備設置於前述基板的前述第 1 面，藉由前述第 1 絕緣層覆蓋的第 1 虛設配線，或者設置於前述基板的前述第 2 面，藉由前述第 2 絕緣層覆蓋的第 2 虛設配線。

5.如申請專利範圍第 3 項所記載之貫通電極基板，其中，

前述貫通電極基板，係更具備設置於前述基板之前述第 1 面側的第 1 絕緣層，與設置於前述基板之前述第 2 面側的第 2 絕緣層；

前述第 2 孔，係於前述基板的前述第 1 面側中藉由前述第 1 絕緣層覆蓋，或者於前述基板的前述第 2 面側中藉由前述第 2 絕緣層覆蓋；

前述貫通電極基板，係更具備設置於前述基板的前述第 1 面，藉由前述第 1 絕緣層覆蓋的第 1 虛設配線，或者設置於前述基板的前述第 2 面，藉由前述第 2 絕緣層覆蓋的第 2 虛設配線。

6.如申請專利範圍第 4 項所記載之貫通電極基板，其中，

兩個前述第 2 孔的前述孔電極部，係藉由前述第 1 虛

設配線或前述第 2 虛設配線電性連接。

7.如申請專利範圍第 5 項所記載之貫通電極基板，其中，

兩個前述第 2 孔的前述孔電極部，係藉由前述第 1 虛設配線或前述第 2 虛設配線電性連接。

圖式

圖 1

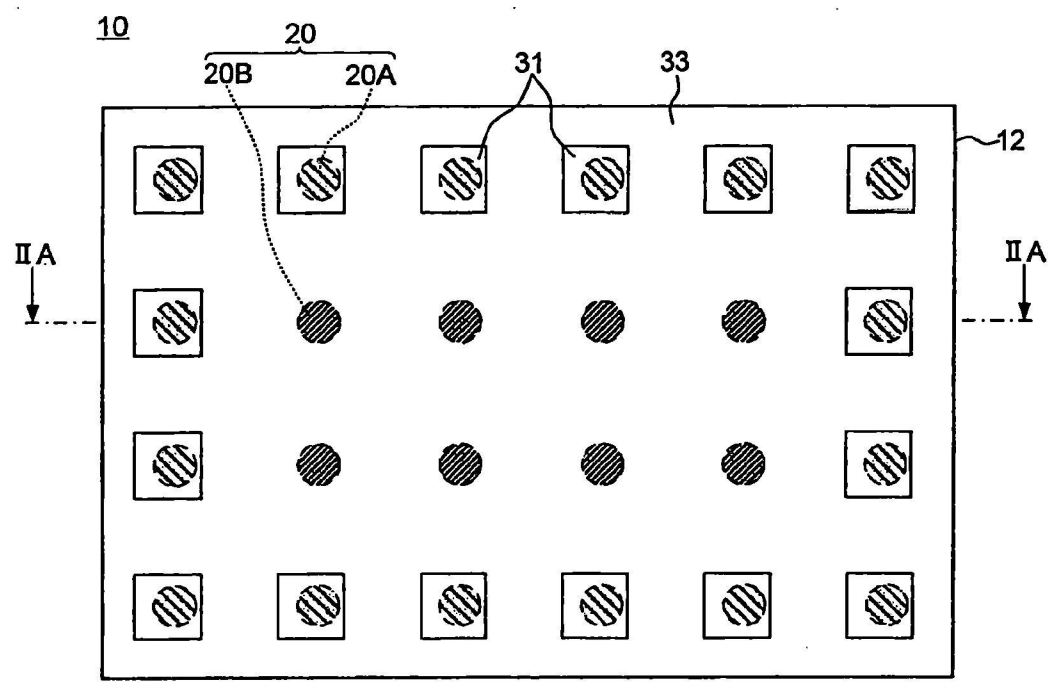
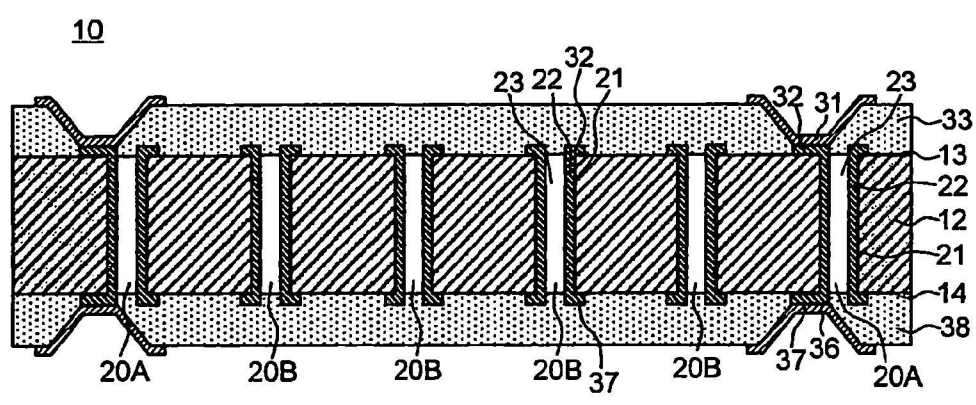


圖 2A



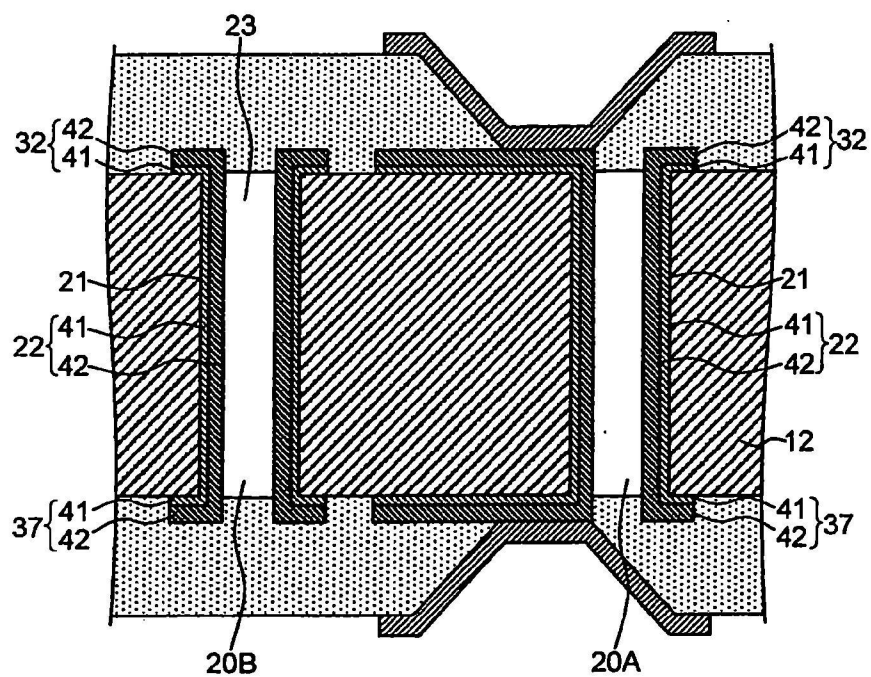


圖 3A

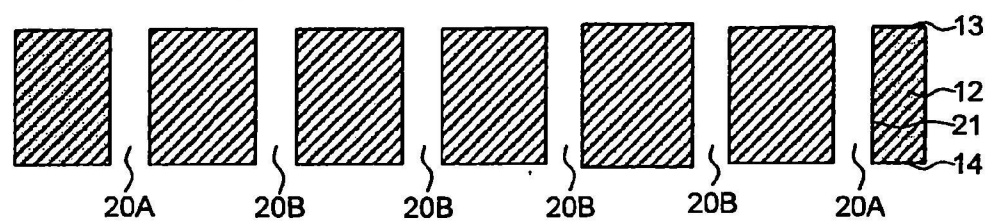


圖 3B

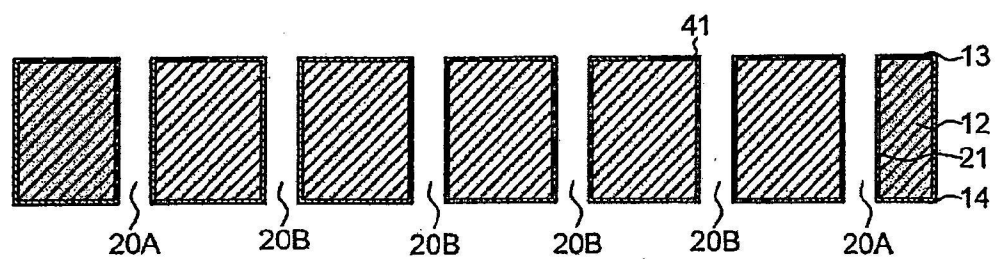


圖 3C

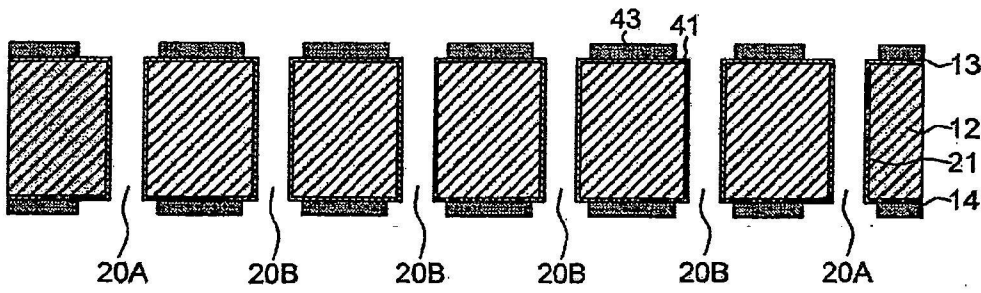


圖 3D

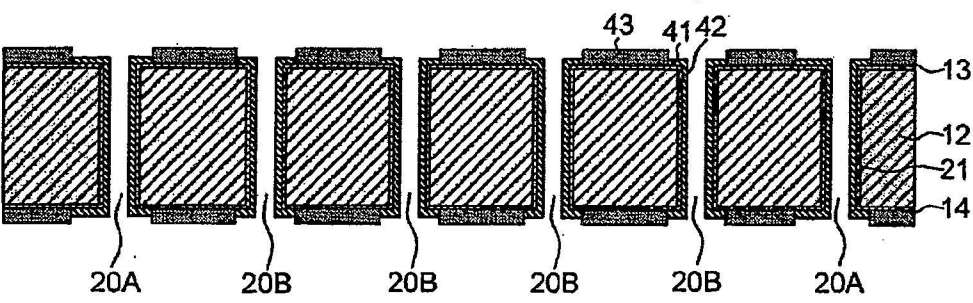


圖 3E

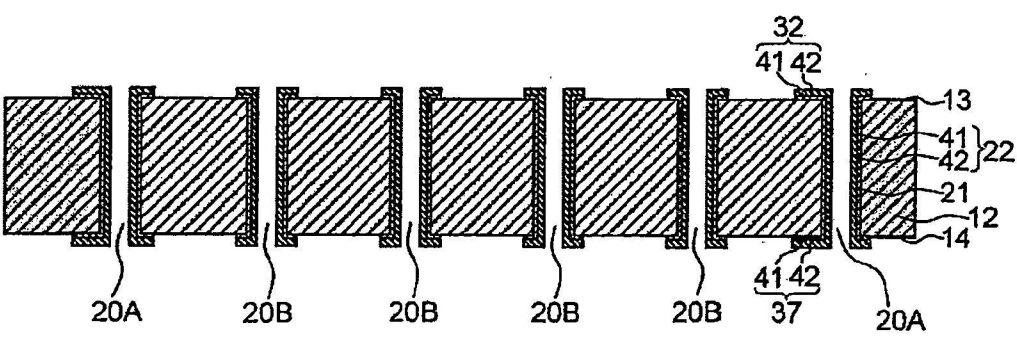


圖 3F

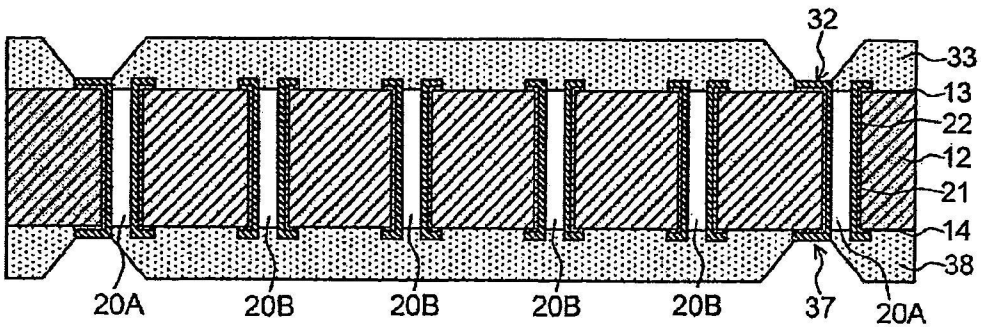


圖 3G

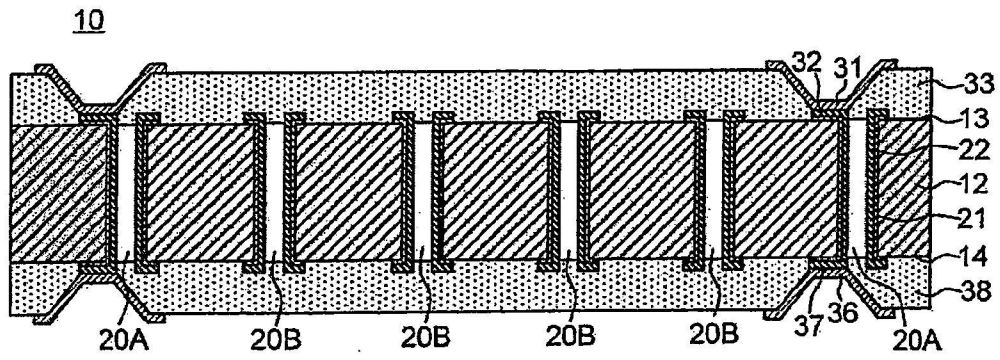


圖 4A

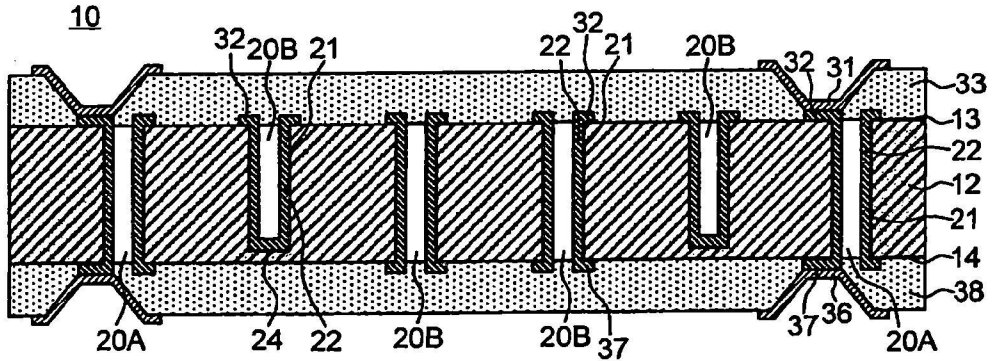


圖 4B

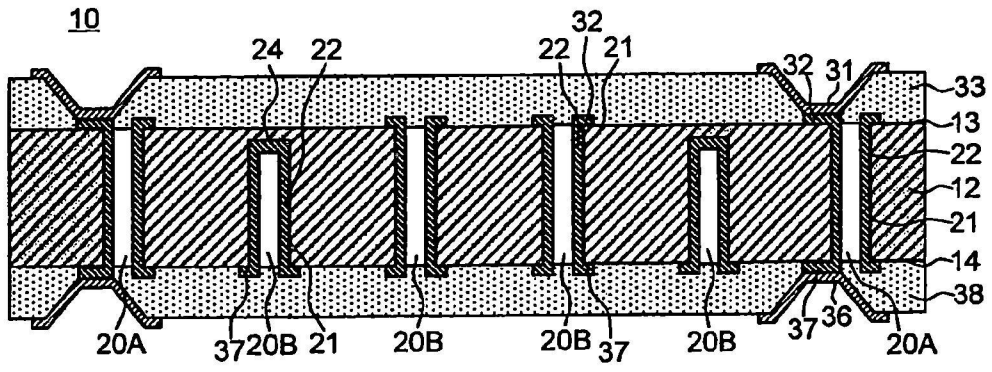


圖 5A

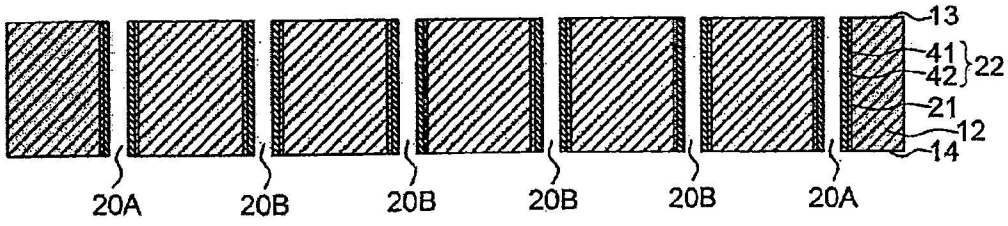


圖 5B

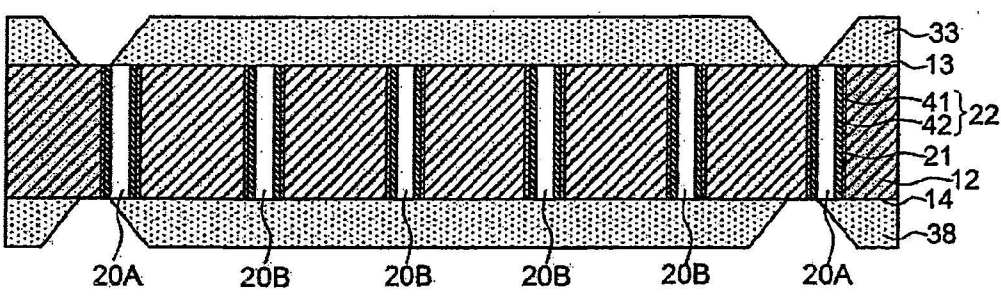


圖 5C

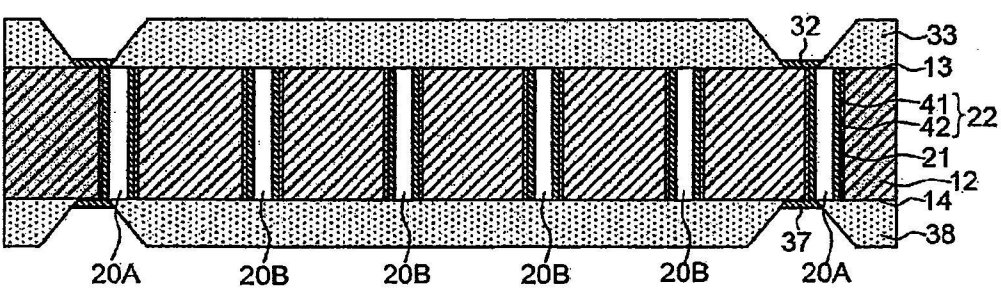


圖 5D

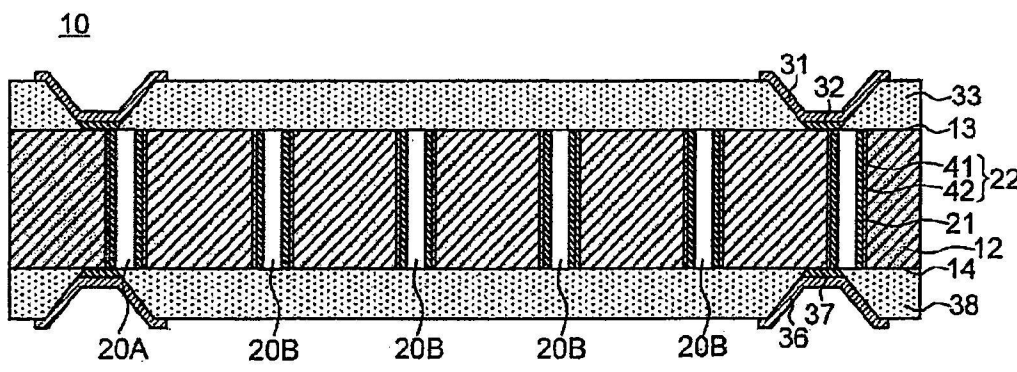


圖 6A

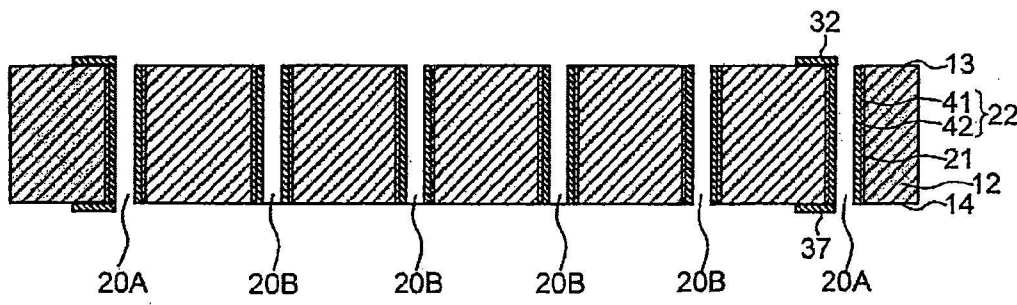


圖 6B

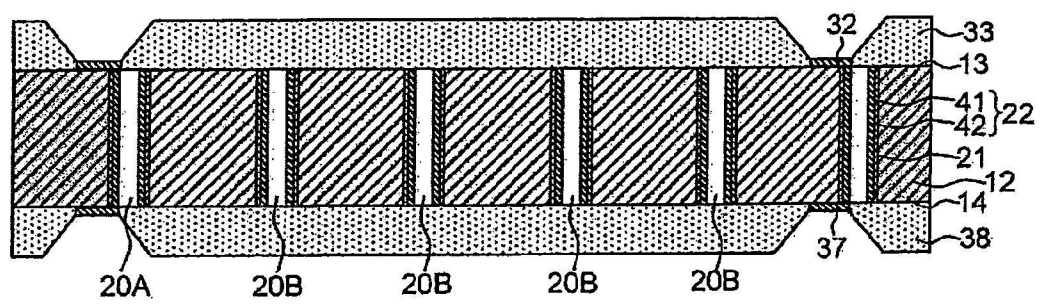


圖 6C

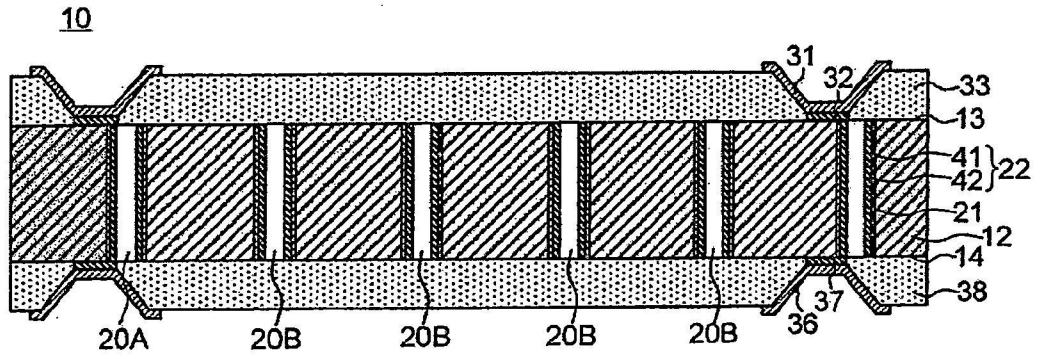


圖 7

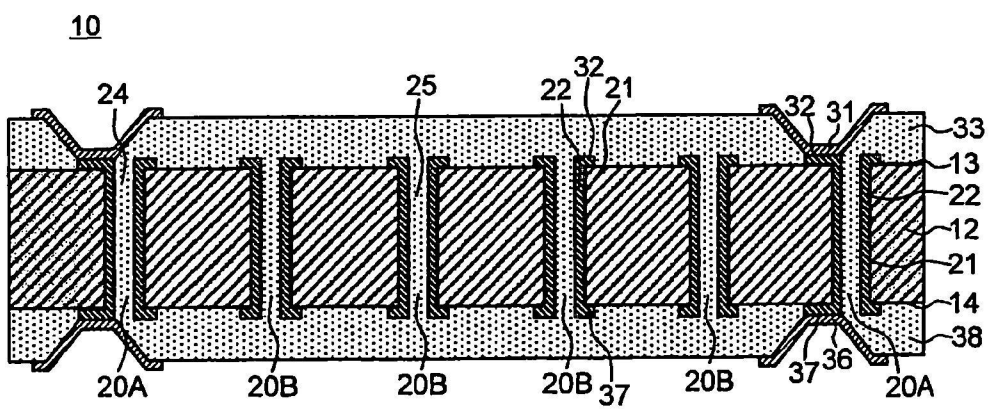


圖 8A

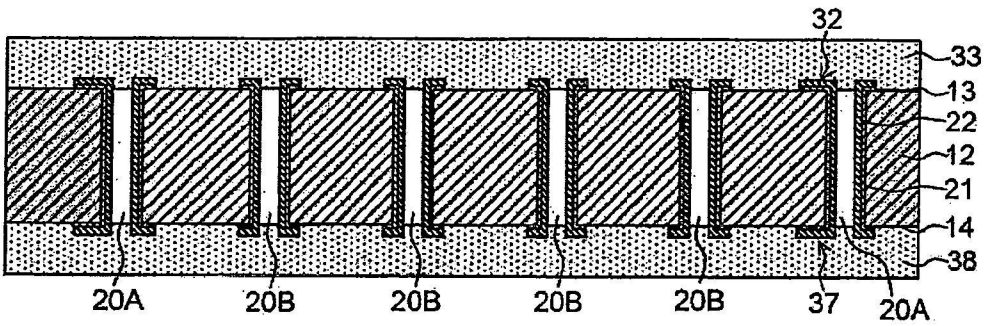


圖 8B

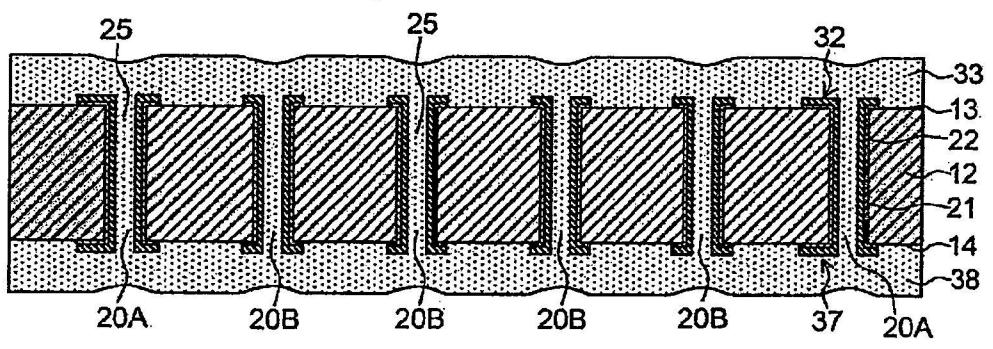


圖 9

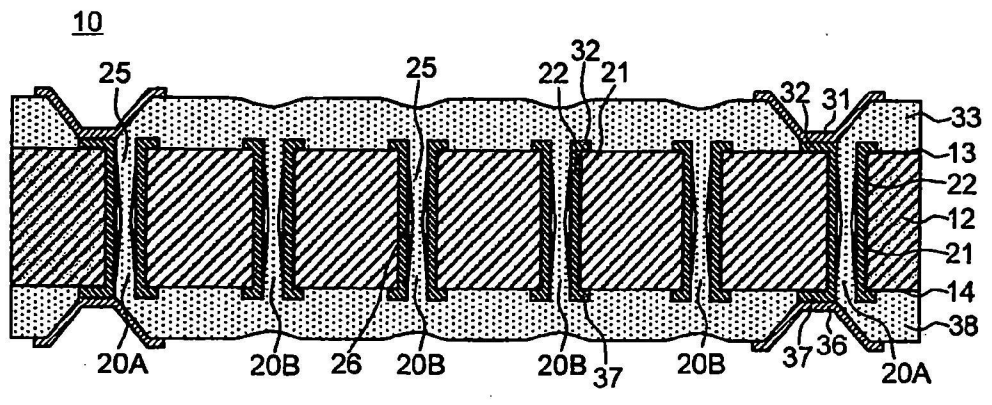


圖 10

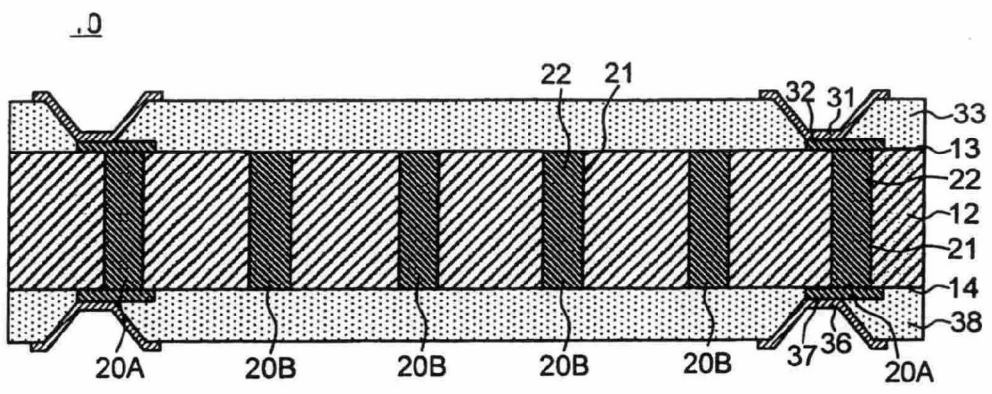


圖 11A

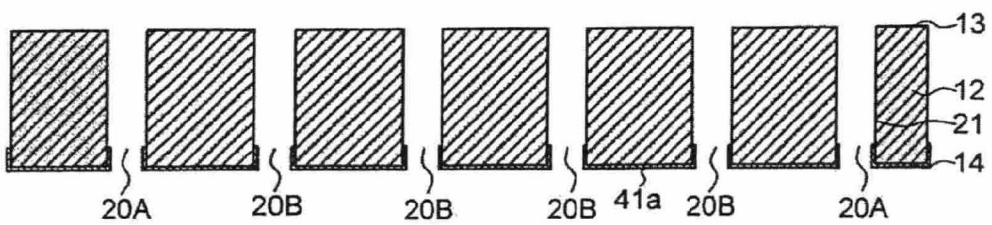


圖 11B

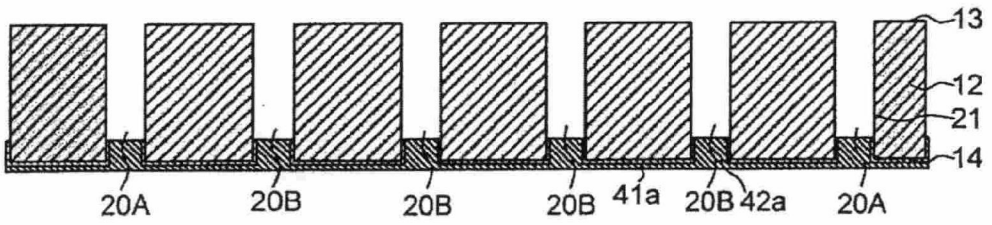


圖 11C

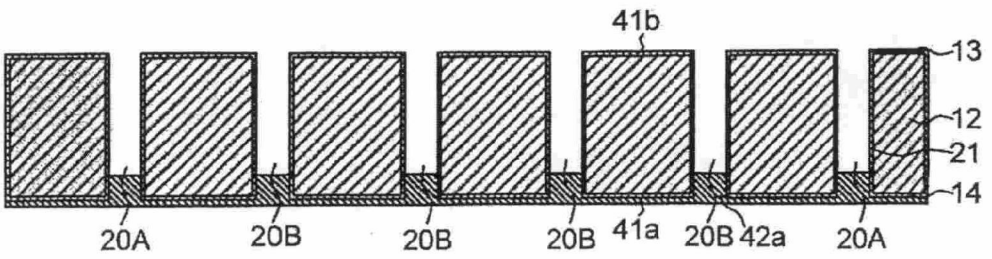


圖 11D

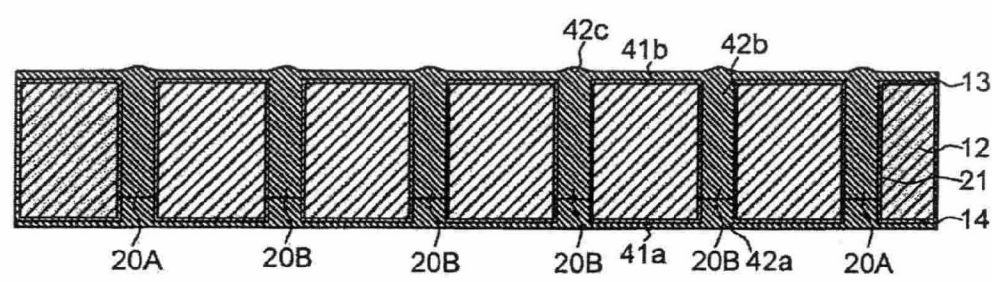


圖 11E

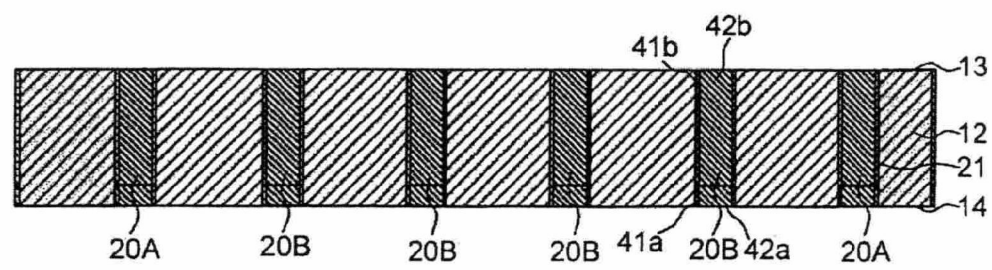


圖 12A

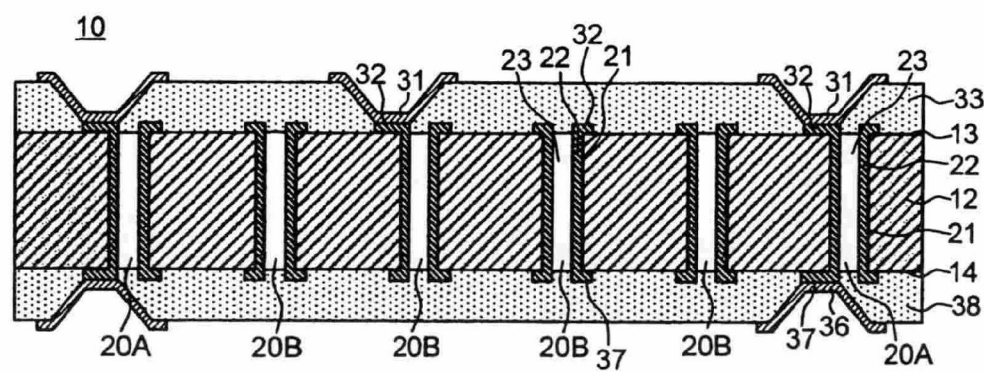


圖 12B

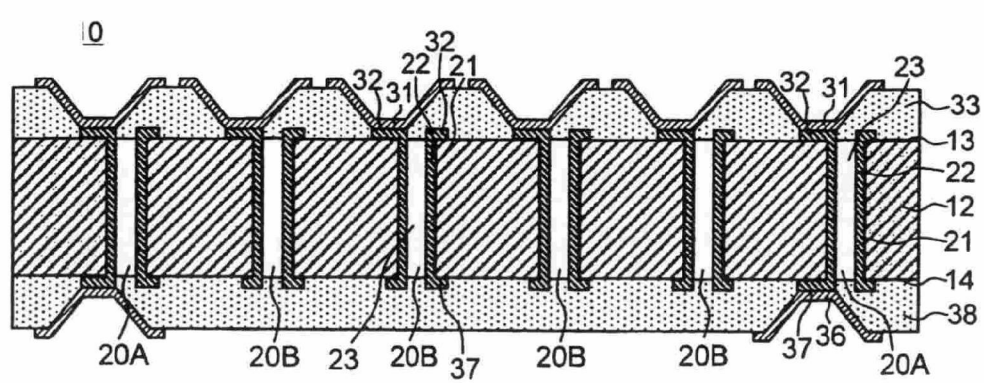


圖 12C

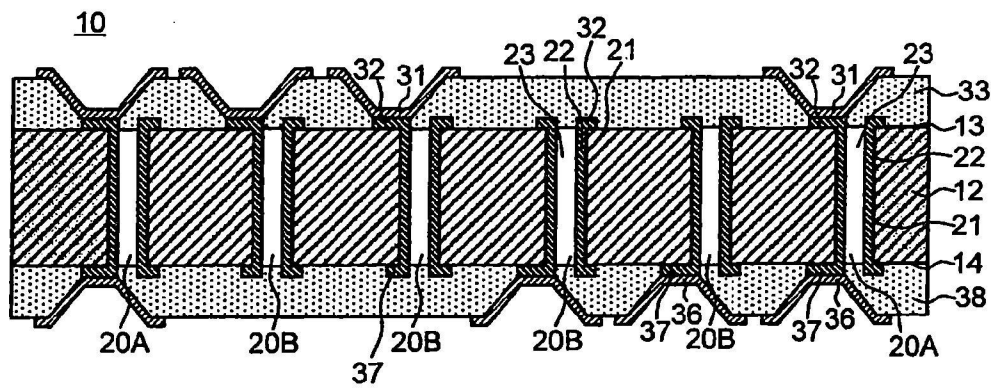


圖 13A

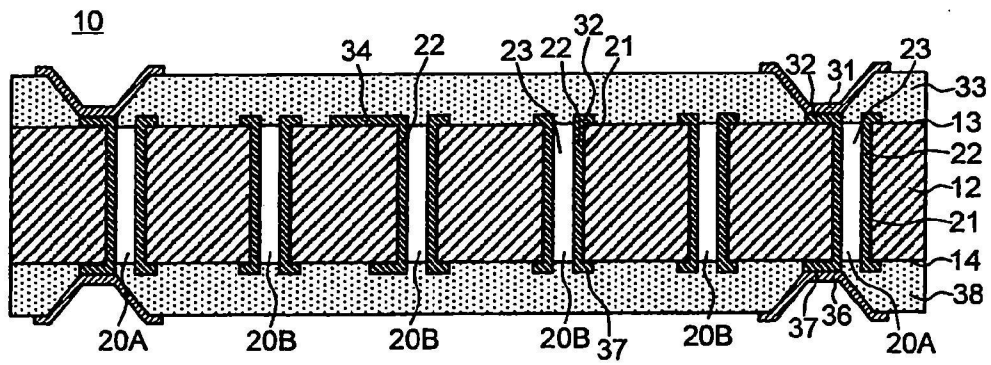


圖 13B

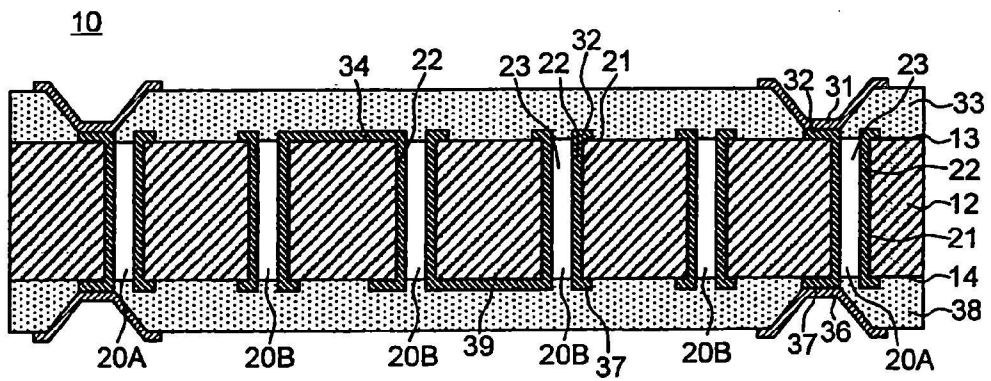


圖 13C

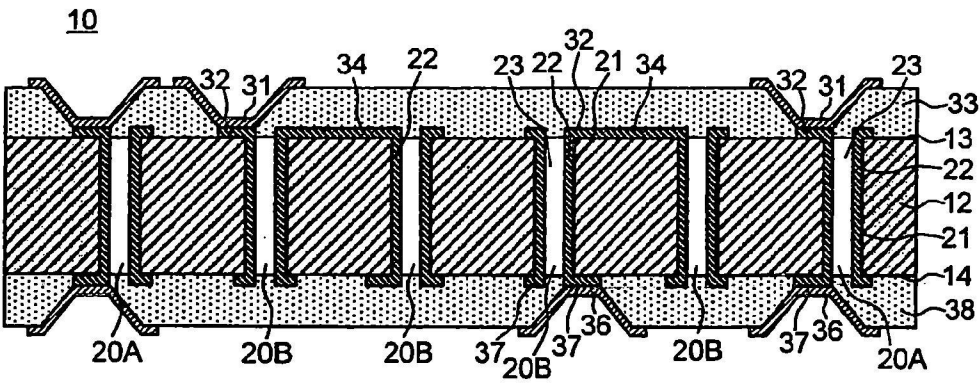


圖 14

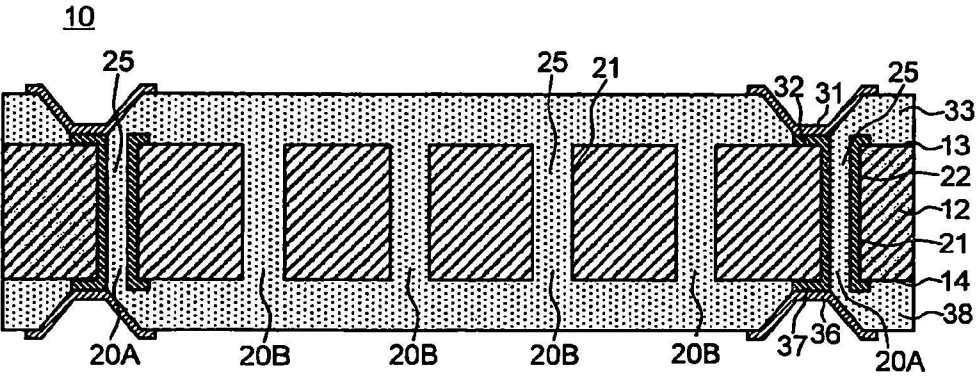


圖 15

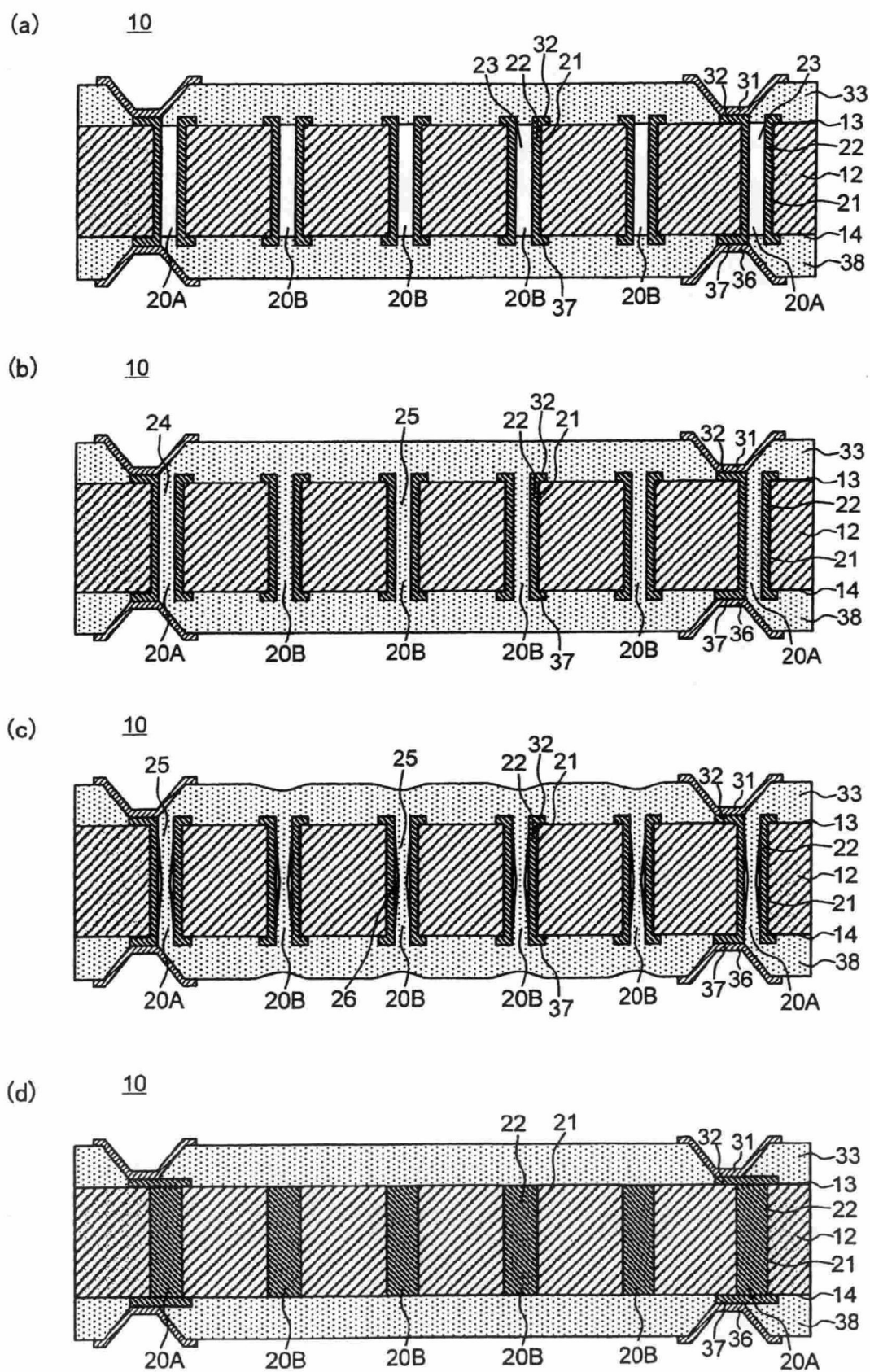


圖 16

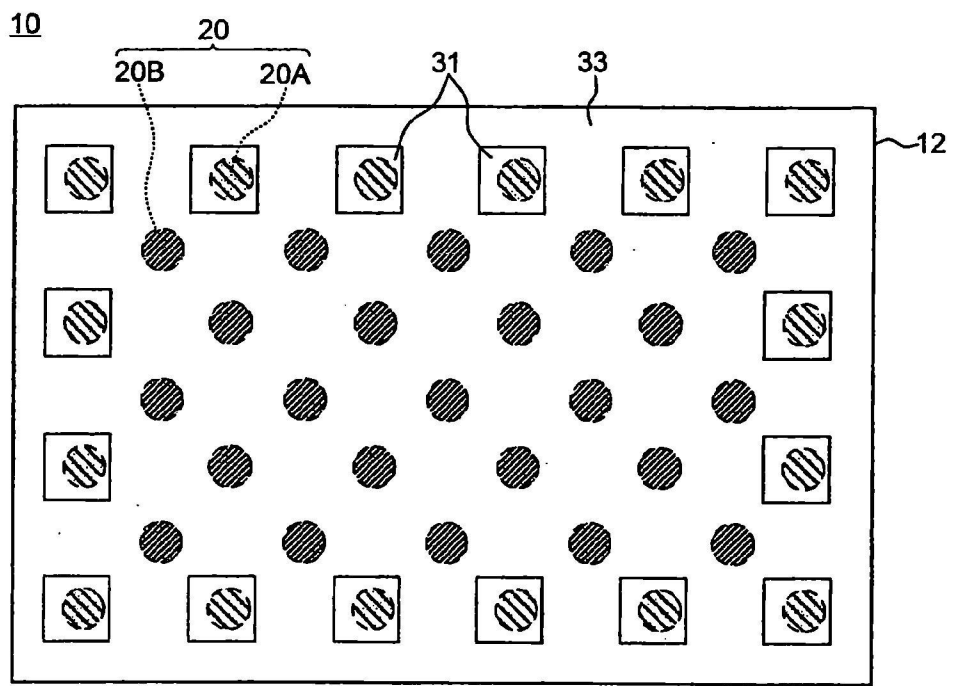


圖 17

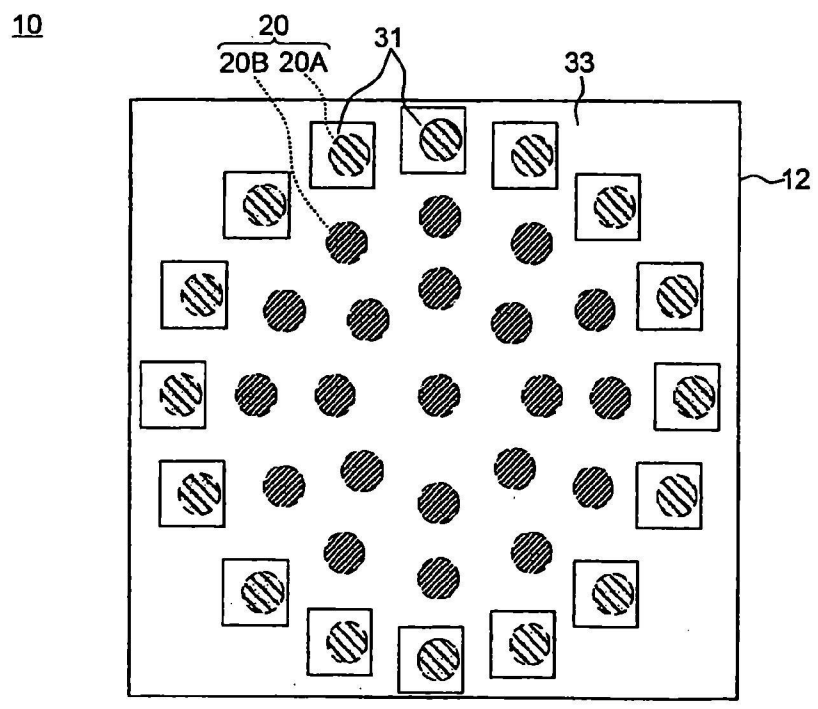


圖 18

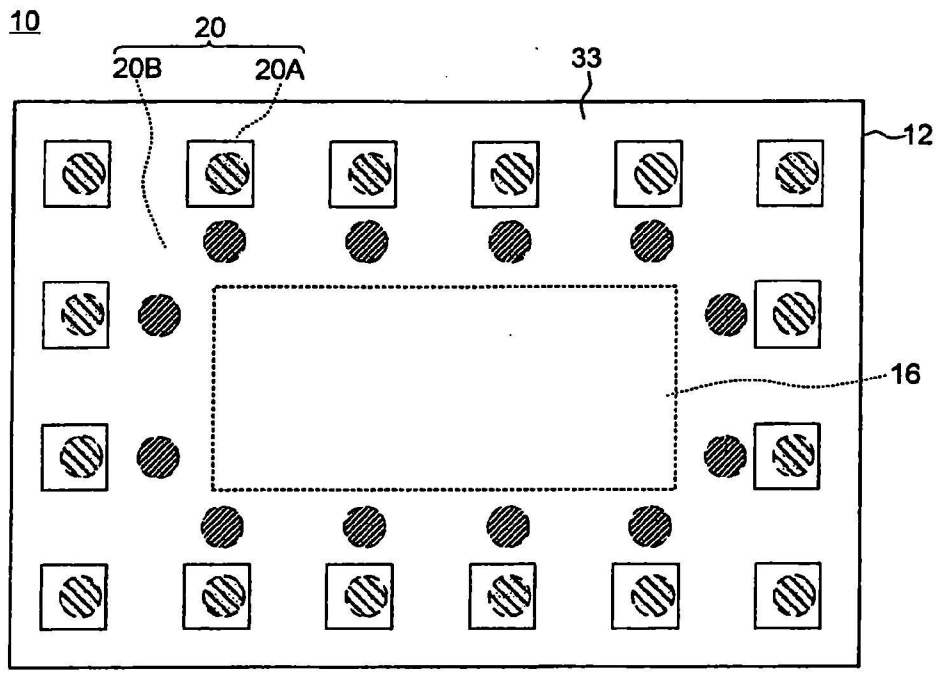


圖 19

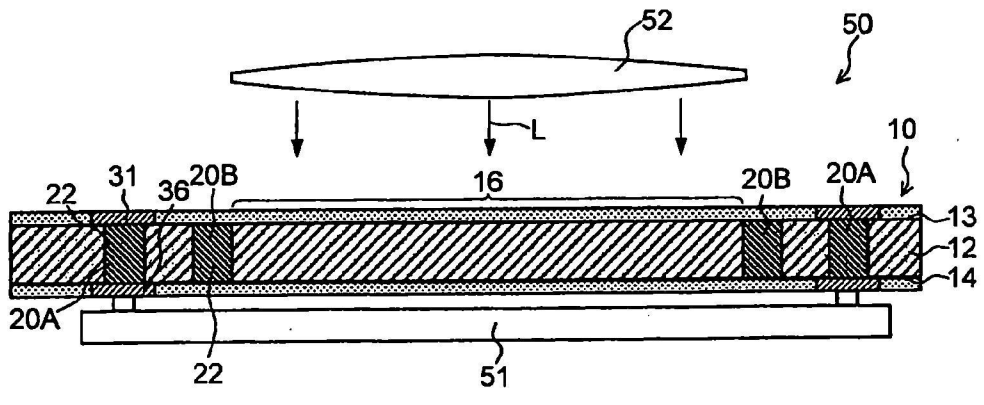


圖 20

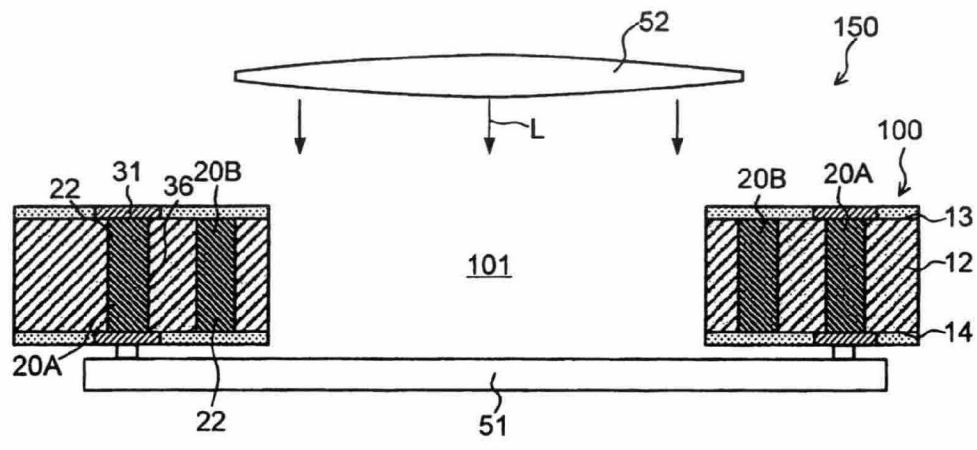


圖 21

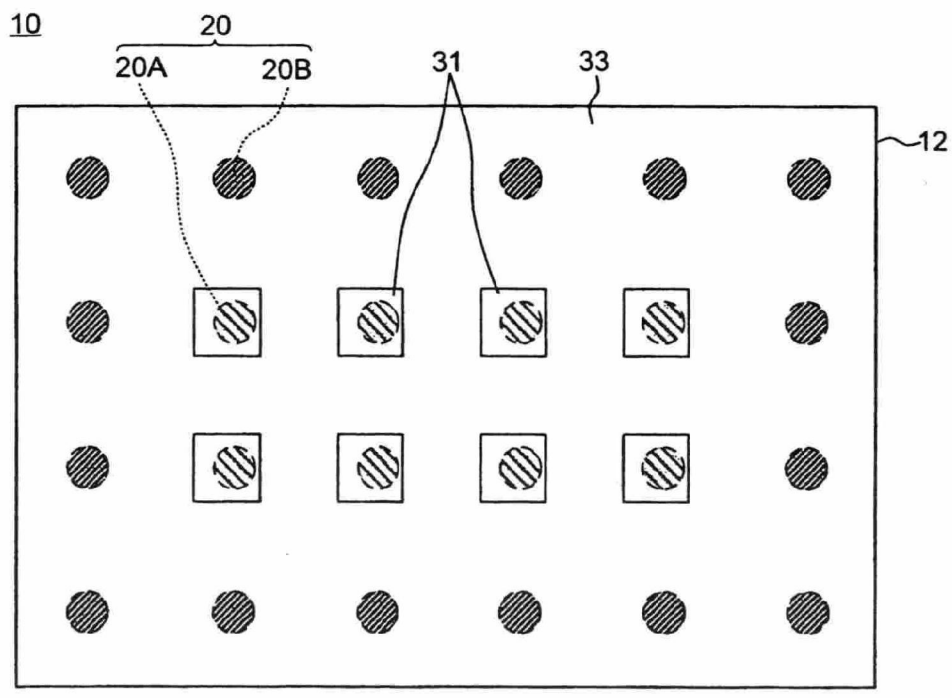


圖 22

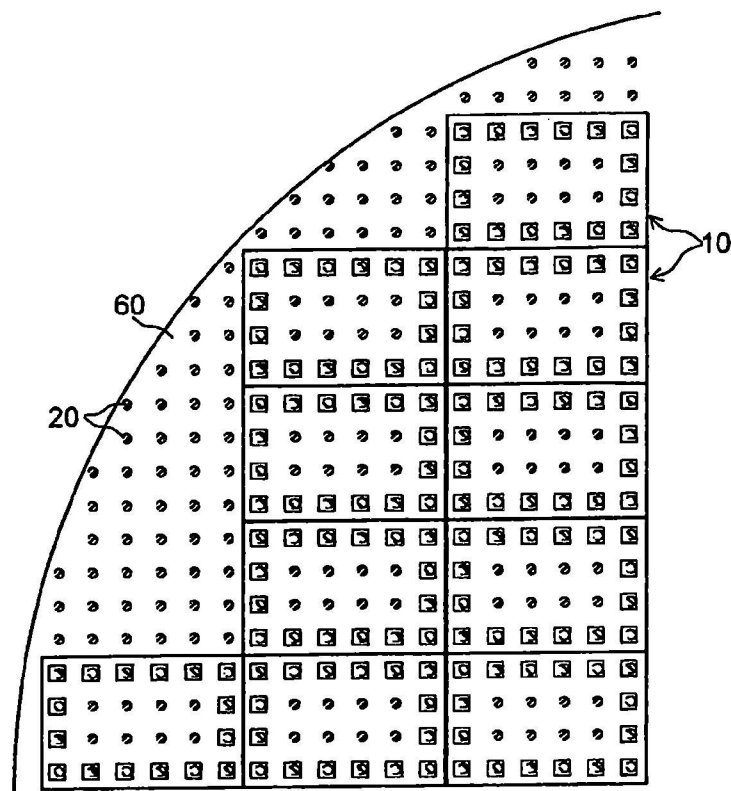


圖 23

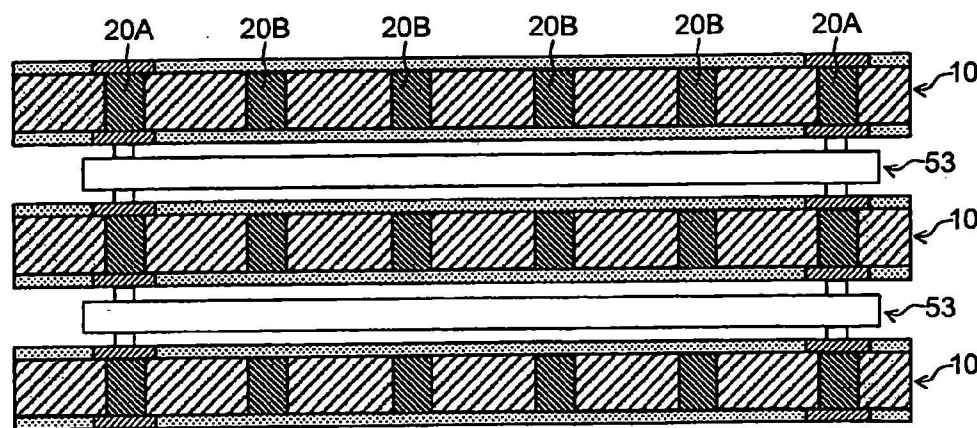
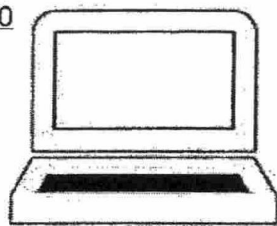
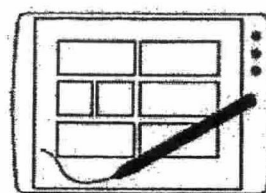


圖 24

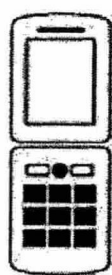
110



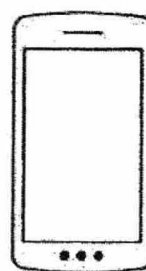
120



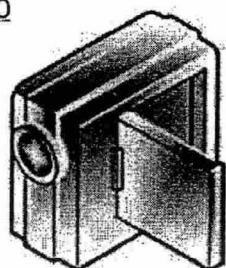
130



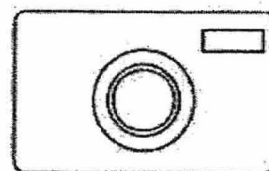
140



150



160



170

