



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0159936  
(43) 공개일자 2022년12월05일

(51) 국제특허분류(Int. Cl.)  
H01L 27/12 (2006.01) H01L 25/075 (2006.01)  
H01L 27/15 (2006.01) H01L 33/56 (2010.01)  
H01L 33/60 (2010.01)  
(52) CPC특허분류  
H01L 27/1214 (2013.01)  
H01L 25/0753 (2013.01)  
(21) 출원번호 10-2022-7002123  
(22) 출원일자(국제) 2021년02월26일  
심사청구일자 없음  
(85) 번역문제출일자 2022년01월20일  
(86) 국제출원번호 PCT/CN2021/078256  
(87) 국제공개번호 WO 2021/190245  
국제공개일자 2021년09월30일  
(30) 우선권주장  
202010232324.3 2020년03월27일 중국(CN)

(71) 출원인  
보에 테크놀로지 그룹 컴퍼니 리미티드  
중국 베이징 100016, 차오양 디스트릭트, 지우시  
양치아오 로드 10호  
베이징 보에 디스플레이 테크놀로지 컴퍼니 리미  
티드  
중국 베이징 100176 비디에이 정하이일루 118호  
(72) 발명자  
리, 첸  
중국 100176 베이징 비디에이 디저 로드 넘버 9  
천, 천창  
중국 100176 베이징 비디에이 디저 로드 넘버 9  
(뒷면에 계속)  
(74) 대리인  
양영준, 김성운, 백만기

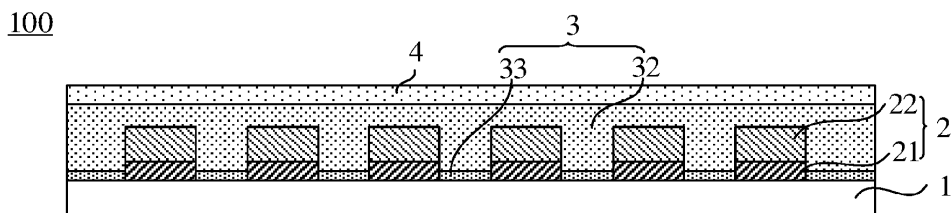
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 디스플레이 기관 및 그 제조 방법, 및 디스플레이 장치

(57) 요약

제1 베이스, 복수의 발광 디바이스들, 광 조절 층, 및 제2 베이스를 포함하는 디스플레이 기관. 복수의 발광 디바이스들은 제1 베이스의 일 측면 상에 제공되고, 복수의 발광 디바이스들은 서로로부터 간격을 두고 배열된다. 광 조절 층은 복수의 발광 디바이스들 사이의 갭들 내에 그리고 베이스로부터 먼 발광 디바이스들의 측면의 표면 상에 위치되고, 따라서 적어도 하나의 발광 디바이스는 광 조절 층에 의해 둘러싸인다. 광 조절 층의 재료는 광 흡수 재료를 포함하고, 광 조절 층으로 방출된 광의 적어도 일부를 흡수하도록 구성된다. 제2 베이스는 광 조절 층을 덮는다.

대표도 - 도10



(52) CPC특허분류

*H01L 27/156* (2013.01)

*H01L 33/56* (2013.01)

*H01L 33/60* (2013.01)

(72) 발명자

왕, 스펡

중국 100176 베이징 비디에이 디저 로드 넘버 9

리, 페이

중국 100176 베이징 비디에이 디저 로드 넘버 9

차오, 평권

중국 100176 베이징 비디에이 디저 로드 넘버 9

리, 진평

중국 100176 베이징 비디에이 디저 로드 넘버 9

왕, 즈위안

중국 100176 베이징 비디에이 디저 로드 넘버 9

장, 텅

중국 100176 베이징 비디에이 디저 로드 넘버 9

## 명세서

### 청구범위

#### 청구항 1

디스플레이 기관으로서,

제1 베이스;

상기 제1 베이스의 일 측면에 배치되는 복수의 발광 디바이스- 상기 복수의 발광 디바이스는 서로 이격되어 배치됨 -;

상기 복수의 발광 디바이스들 사이의 갭들에 위치되고, 상기 제1 베이스로부터 먼 상기 복수의 발광 디바이스들의 표면들 상에 위치되는 조광층- 적어도 하나의 발광 디바이스는 상기 조광층에 의해 둘러싸이고; 상기 조광층의 재료는 광 흡수 재료를 포함하고, 상기 조광층은 상기 조광층에 진입하는 광의 적어도 일부를 흡수하도록 구성됨 -; 및

상기 조광층을 덮는 제2 베이스를 포함하는, 디스플레이 기관.

#### 청구항 2

제1항에 있어서, 상기 조광층은

상기 복수의 발광 디바이스들 사이의 상기 갭들에 위치되는 제1 하위 조광층- 상기 제1 베이스를 기준으로, 상기 제1 베이스로부터 먼 상기 제1 하위 조광층의 표면은 상기 제1 베이스로부터 먼 상기 복수의 발광 디바이스의 표면들과 동일 평면 상에 있거나, 또는 제1 베이스로부터 먼 제1 하위 조광층의 표면은 제1 베이스로부터 먼 복수의 발광 디바이스의 표면들보다 더 높거나 더 낮고; 상기 제1 하위 조광층의 재료는 광 흡수 재료를 포함하고, 상기 제1 하위 조광층은 상기 제1 하위 조광층에 진입하는 광의 적어도 일부를 흡수하도록 구성됨 -; 및

상기 제1 베이스로부터 먼 상기 제1 하위 조광층의 측면 상에 배치된 제2 하위 조광층- 상기 제1 베이스를 기준으로, 상기 제1 베이스로부터 먼 상기 제2 하위 조광층의 표면은 상기 제1 베이스로부터 먼 상기 복수의 발광 디바이스의 표면들보다 더 높고; 제2 하위 조광층은 투명 필름임 -을 포함하는, 디스플레이 기관.

#### 청구항 3

제2항에 있어서, 상기 제1 베이스를 기준으로, 상기 제1 베이스로부터 먼 상기 제1 하위 조광층의 표면이 상기 제1 베이스로부터 먼 상기 복수의 발광 디바이스의 표면들보다 더 낮은 경우에,

제2 하위 조광층은 제1 부분들 및 제2 부분을 포함하고; 제1 베이스 상의 제1 부분들의 정사 투영들은 제1 베이스 상의 복수의 발광 디바이스의 정사 투영들과 일치하고, 제1 베이스 상의 제2 부분의 정사 투영은 제1 베이스 상의 제1 하위 조광층의 정사 투영과 일치하고; 제1 부분들의 두께는 20  $\mu\text{m}$  내지 100  $\mu\text{m}$ 의 범위이고, 제2 부분의 두께는 50  $\mu\text{m}$  내지 100  $\mu\text{m}$  범위인, 디스플레이 기관.

#### 청구항 4

제2항 또는 제3항에 있어서, 상기 제2 하위 조광층의 굴절률은 상기 제2 베이스의 굴절률보다 큰, 디스플레이 기관.

#### 청구항 5

제2항 내지 제4항 중 어느 한 항에 있어서, 상기 제1 베이스와, 상기 제1 베이스로부터 먼 상기 제1 하위 조광층의 표면 사이의 거리는 상기 복수의 발광 디바이스의 두께의 80% 내지 120%의 범위에 있는, 디스플레이 기관.

#### 청구항 6

제2항 내지 제5항 중 어느 한 항에 있어서, 상기 조광층은

상기 복수의 발광 디바이스들 사이의 상기 갭들 내에 위치되고, 상기 제1 하위 조광층과 상기 제1 베이스 사이

에 배치되는 제3 하위 조광층을 더 포함하고; 상기 제1 베이스를 기준으로, 상기 제1 베이스로부터 먼 상기 제3 하위 조광층의 표면이 상기 제1 베이스로부터 먼 상기 복수의 발광 디바이스의 표면들과 동일 평면 상에 있거나 그보다 더 낮고;

제3 하위 조광층의 재료는 광 반사 재료를 포함하고, 제3 하위 조광층은 복수의 발광 디바이스들로부터 제3 하위 조광층 상으로 입사하는 광을 복수의 발광 디바이스들 내로 다시 반사시키도록 구성되는, 디스플레이 기판.

#### 청구항 7

제1항에 있어서, 상기 조광층은

상기 복수의 발광 디바이스들 사이의 상기 갭들에 위치되는 제3 하위 조광층- 상기 제1 베이스를 기준으로, 상기 제1 베이스로부터 먼 상기 제3 하위 조광층의 표면은 상기 제1 베이스로부터 먼 상기 복수의 발광 디바이스의 표면들과 동일 평면 상에 있거나 그보다 더 낮고; 제3 하위 조광층의 재료는 광 반사 재료를 포함하고, 상기 제3 하위 조광층은 상기 복수의 발광 디바이스들로부터 상기 제3 하위 조광층 상으로 입사하는 광을 상기 복수의 발광 디바이스 내로 다시 반사시키도록 구성됨 -; 및

상기 제1 베이스로부터 먼 상기 제3 하위 조광층의 측면 상에 배치된 제1 하위 조광층- 상기 제1 베이스를 기준으로, 상기 제1 베이스로부터 먼 상기 제1 하위 조광층의 표면은 상기 제1 베이스로부터 먼 상기 복수의 발광 디바이스의 표면들보다 더 높고; 제1 하위 조광층의 재료는 광 흡수 재료를 포함하고, 제1 하위 조광층은 제1 하위 조광층에 진입하는 광의 적어도 일부를 흡수하도록 구성됨 -을 포함하는, 디스플레이 기판.

#### 청구항 8

제6항 또는 제7항에 있어서, 상기 제3 하위 조광층의 반사율은 70% 이상인, 디스플레이 기판.

#### 청구항 9

제2항 내지 제7항 중 어느 한 항에 있어서, 각각의 발광 디바이스는

제3 베이스; 및

상기 제3 베이스의 측면 상에 배치된 발광층- 상기 발광층은 상기 제3 베이스보다 상기 제1 베이스에 더 가까움 -을 포함하는, 디스플레이 기판.

#### 청구항 10

제9항에 있어서, 상기 조광층이 상기 제2 하위 조광층을 포함하는 경우에, 상기 제3 베이스의 굴절률은 상기 제2 하위 조광층의 굴절률보다 큰, 디스플레이 기판.

#### 청구항 11

제9항 또는 제10항에 있어서, 상기 조광층이 제3 하위 조광층을 포함하는 경우에, 상기 제1 베이스를 기준으로, 상기 제1 베이스로부터 먼 상기 제3 하위 조광층의 표면은 상기 제1 베이스로부터 먼 상기 복수의 발광 디바이스의 표면들보다 더 높은, 디스플레이 기판.

#### 청구항 12

제2항 내지 제11항 중 어느 한 항에 있어서,

상기 조광층이 상기 제1 하위 조광층을 포함하는 경우에, 상기 제1 하위 조광층의 재료는 상기 광 흡수 재료로 도핑된 아크릴 접착제를 포함하고;

상기 조광층이 상기 제2 하위 조광층을 포함하는 경우에, 상기 제2 하위 조광층의 재료는 아크릴 접착제를 포함하고;

상기 조광층이 제3 하위 조광층을 포함하는 경우에, 상기 제3 하위 조광층의 재료는 광 반사 재료로 도핑된 아크릴 접착제를 포함하는, 디스플레이 기판.

#### 청구항 13

제1항 내지 제12항 중 어느 한 항에 있어서, 상기 제1 베이스로부터 먼 상기 제2 베이스의 표면 상에 복수의 미

세구조가 제공되고;

상기 복수의 미세구조는 상기 복수의 발광 디바이스로부터 유래되어 상기 제2 베이스를 통과하는 광의 적어도 일부의 전파 방향들을 변경하도록 구성되는, 디스플레이 기판.

#### 청구항 14

제13항에 있어서, 상기 복수의 미세구조들의 표면들의 형상들은 피라미드, 웨지, 곡선 형상 또는 구 형상 중 적어도 하나를 포함하는, 디스플레이 기판.

#### 청구항 15

디스플레이 기판을 제조하는 방법으로서,

제1 베이스를 제공하고, 상기 제1 베이스의 표면 상에 서로 이격된 복수의 발광 디바이스를 제공하는 단계;

제2 베이스를 제공하고, 광 흡수 재료를 사용하여 상기 제2 베이스의 표면 상에 조광층을 형성하는 단계; 및

프레싱 프로세스를 사용하여, 상기 복수의 발광 디바이스가 형성된 상기 제1 베이스 및 상기 조광층이 형성된 상기 제2 베이스를 함께 프레싱함으로써, 상기 복수의 발광 디바이스가 상기 조광층 내에 내장되고, 상기 조광층의 일부가 상기 복수의 발광 디바이스들 사이의 갭들에 위치되고, 상기 조광층의 다른 부분들은 상기 제1 베이스로부터 먼 상기 복수의 발광 디바이스들의 표면들 상에 위치되도록 하는 단계를 포함하는, 방법.

#### 청구항 16

제15항에 있어서, 상기 프레싱 프로세스는 진공 프레싱 프로세스 또는 롤링 프로세스를 포함하는, 디스플레이 기판을 제조하는 방법.

#### 청구항 17

디스플레이 장치로서, 제1항 내지 제14항 중 어느 한 항에 따른 디스플레이 기판을 포함하는, 디스플레이 장치.

### 발명의 설명

#### 기술 분야

[0001] 본 출원은 2020년 3월 27일자로 출원된 중국 특허 출원 제202010232324.3호에 대한 우선권을 주장하며, 그 전체가 본 명세서에 참고로 포함된다.

[0002] 본 개시내용은 디스플레이 기술 분야에 관한 것으로, 특히 디스플레이 기판 및 그 제조 방법과 디스플레이 장치에 관한 것이다.

#### 배경 기술

[0003] 미니 발광 다이오드들(미니 LED들) 및 마이크로 발광 다이오드들(마이크로 LED들)은 자기 발광, 고효율, 고휘도, 고신뢰성, 에너지 절약 및 빠른 응답 속도의 그 이점들로 인해 마이크로 디스플레이들, 이동 전화들 및 텔레비전들과 같은 중간 크기의 디스플레이들, 및 영화관들의 스크린들과 같은 큰 크기의 디스플레이들의 분야들에 적용되어 왔다.

#### 발명의 내용

##### 과제의 해결 수단

[0004] 일 양태에서, 디스플레이 기판이 제공된다. 디스플레이 기판은 제1 베이스, 복수의 발광 디바이스, 조광층 및 제2 베이스를 포함한다. 복수의 발광 디바이스들은 제1 베이스의 측면 상에 배치되고, 복수의 발광 디바이스들은 서로 이격되어 있다. 조광층은 복수의 발광 디바이스들 사이의 갭들에 위치되고, 제1 베이스로부터 먼 복수의 발광 디바이스들의 표면들 상에 위치되고; 적어도 하나의 발광 디바이스가 조광층에 의해 둘러싸이고; 조광층의 재료는 광 흡수 재료를 포함하고; 조광층은 조광층에 진입하는 광의 적어도 일부를 흡수하도록 구성된다. 제2 베이스는 조광층을 덮는다.

[0005] 몇몇 실시예들에서, 조광층은 제1 하위 조광층 및 제2 하위 조광층을 포함한다. 제1 하위 조광층은 복수의 발

광 디바이스들 사이의 갭들에 위치된다. 제1 베이스를 기준으로, 제1 베이스로부터 먼 제1 하위 조광층의 표면은 제1 베이스로부터 먼 복수의 발광 디바이스들의 표면들과 동일 평면 상에 있거나, 또는 제1 베이스로부터 먼 제1 하위 조광층의 표면은 제1 베이스로부터 먼 복수의 발광 디바이스의 표면들보다 더 높거나 더 낮고; 제1 하위 조광층의 재료는 광 흡수 재료를 포함하고, 제1 하위 조광층은 제1 하위 조광층에 진입하는 광의 적어도 일부를 흡수하도록 구성된다. 제2 하위 조광층은 제1 베이스로부터 먼 제1 하위 조광층의 측면 상에 배치된다. 제1 베이스를 기준으로, 제1 베이스로부터 먼 제2 하위 조광층의 표면은 제1 베이스로부터 먼 복수의 발광 디바이스의 표면들보다 더 높고; 제2 하위 조광층은 투명 필름이다.

[0006] 몇몇 실시예들에서, 제1 베이스를 기준으로, 제1 베이스로부터 먼 제1 하위 조광층의 표면이 제1 베이스로부터 먼 복수의 발광 디바이스들의 표면들보다 더 낮은 경우에, 제2 하위 조광층은 제1 부분들 및 제2 부분을 포함하고; 제1 베이스 상의 제1 부분들의 정사 투영들은 제1 베이스 상의 복수의 발광 디바이스의 정사 투영들과 일치하고, 제1 베이스 상의 제2 부분의 정사 투영은 제1 베이스 상의 제1 하위 조광층의 정사 투영과 일치하고; 제1 부분들의 두께는 20  $\mu\text{m}$  내지 100  $\mu\text{m}$ 의 범위이고, 제2 부분의 두께는 50  $\mu\text{m}$  내지 100  $\mu\text{m}$  범위이다.

[0007] 몇몇 실시예들에서, 제2 하위 조광층의 굴절률은 제2 베이스의 굴절률보다 크다.

[0008] 몇몇 실시예들에서, 제1 베이스와 제1 베이스로부터 먼 제1 하위 조광층의 표면 사이의 거리는 복수의 발광 디바이스의 두께의 80% 내지 120%의 범위에 있다.

[0009] 몇몇 실시예들에서, 조광층은 복수의 발광 디바이스들 사이의 갭들에 위치되고 제1 하위 조광층과 제1 베이스 사이에 배치되는 제3 하위 조광층을 더 포함한다. 제1 베이스를 기준으로, 제1 베이스로부터 먼 제3 하위 조광층의 표면은 제1 베이스로부터 먼 복수의 발광 디바이스들의 표면들과 동일 평면 상에 있거나 그보다 더 낮다. 제3 하위 조광층의 재료는 광 반사 재료를 포함하고, 제3 하위 조광층은 복수의 발광 디바이스들로부터 제3 하위 조광층 상으로 입사하는 광을 복수의 발광 디바이스들 내로 다시 반사시키도록 구성된다.

[0010] 몇몇 실시예들에서, 조광층은 제1 하위 조광층 및 제3 하위 조광층을 포함한다. 제3 하위 조광층은 복수의 발광 디바이스들 사이의 갭들에 위치된다. 제1 베이스를 기준으로, 제1 베이스로부터 먼 제3 하위 조광층의 표면은 제1 베이스로부터 먼 복수의 발광 디바이스의 표면들과 동일 평면 상에 있거나 또는 그보다 낮고; 제3 하위 조광층의 재료는 광 반사 재료를 포함하고, 제3 하위 조광층은 복수의 발광 디바이스들로부터 제3 하위 조광층 상으로 입사하는 광을 복수의 발광 디바이스들 내로 다시 반사시키도록 구성된다. 제1 하위 조광층은 제1 베이스로부터 먼 제3 하위 조광층의 측면 상에 배치된다. 제1 베이스를 기준으로, 제1 베이스로부터 먼 제1 하위 조광층의 표면은 제1 베이스로부터 먼 복수의 발광 디바이스의 표면들보다 더 높고; 제1 하위 조광층의 재료는 광 흡수 재료를 포함하고, 제1 하위 조광층은 제1 하위 조광층에 진입하는 광의 적어도 일부를 흡수하도록 구성된다.

[0011] 몇몇 실시예들에서, 제3 하위 조광층의 반사율은 70% 이상이다.

[0012] 몇몇 실시예들에서, 각각의 발광 디바이스는 제3 베이스, 및 제3 베이스의 측면 상에 배치된 발광층을 포함한다. 발광층은 제3 베이스보다 제1 베이스에 더 가깝다.

[0013] 몇몇 실시예들에서, 조광층이 제2 하위 조광층을 포함하는 경우에, 제3 베이스의 굴절률은 제2 하위 조광층의 굴절률보다 크다.

[0014] 몇몇 실시예들에서, 조광층이 제3 하위 조광층을 포함하는 경우에, 제1 베이스를 기준으로, 제1 베이스로부터 먼 제3 하위 조광층의 표면은 제1 베이스로부터 먼 복수의 발광 디바이스들의 표면들보다 더 높다.

[0015] 몇몇 실시예들에서, 조광층이 제1 하위 조광층을 포함하는 경우에, 제1 하위 조광층의 재료는 광 흡수 재료로 도핑된 아크릴 접착제를 포함한다. 조광층이 제2 하위 조광층을 포함하는 경우에, 제2 하위 조광층의 재료는 아크릴 접착제를 포함한다. 조광층이 제3 하위 조광층을 포함하는 경우에, 제3 하위 조광층의 재료는 광 반사 재료로 도핑된 아크릴 접착제를 포함한다.

[0016] 몇몇 실시예에서, 제1 베이스로부터 먼 제2 베이스의 표면 상에 복수의 미세구조가 제공된다. 복수의 미세구조는 복수의 발광 디바이스들로부터 유래되어 제2 베이스를 통과하는 광의 적어도 일부의 전파 방향들을 변경하도록 구성된다.

[0017] 몇몇 실시예에서, 복수의 미세구조들의 표면들의 형상들은 피라미드, 웨지, 곡선 형상 또는 구 형상 중 적어도 하나를 포함한다.

[0018] 다른 양태에서, 디스플레이 기판을 제조하는 방법이 제공된다. 이 방법은 제1 베이스를 제공하는 단계; 제1 베이스의 표면 상에 서로 이격된 복수의 발광 디바이스를 제공하는 단계; 제2 베이스를 제공하는 단계; 광 흡수 재료를 이용하여 제2 베이스의 표면 상에 조광층을 형성하는 단계; 및 복수의 발광 디바이스가 형성된 제1 베이스 및 조광층이 형성된 제2 베이스를 프레스링 프로세스를 사용하여 함께 프레스링하여, 복수의 발광 디바이스가 조광층 내에 내장되고, 조광층의 일부가 복수의 발광 디바이스들 사이의 갭들에 위치되고, 조광층의 다른 부분들은 제1 베이스로부터 먼 복수의 발광 디바이스들의 표면들 상에 위치되도록 하는 단계를 포함한다.

[0019] 몇몇 실시예들에서, 프레스링 프로세스는 진공 프레스링 프로세스 또는 롤링 프로세스를 포함한다.

[0020] 또 다른 양태에서, 디스플레이 장치가 제공된다. 디스플레이 장치는 상기 실시예들 중 어느 하나에서 설명된 바와 같은 디스플레이 기판을 포함한다.

### 도면의 간단한 설명

[0021] 기술적 해결책들을 본 개시내용에서 더 분명히 설명하기 위해, 본 개시내용의 몇몇 실시예들에 사용될 첨부 도면들을 아래에서 간단히 소개할 것이다. 명백히, 후술된 첨부 도면은 단지 본 개시내용의 몇몇 실시예에 대한 첨부 도면일 뿐이며, 본 기술 분야의 숙련자라면 이러한 도면에 따라 다른 도면을 획득할 수 있다. 또한, 후술될 첨부 도면들은 개략도들로서 고려될 수 있지만, 그러나, 제품들의 실제 크기들, 및 본 개시내용의 실시예들에 수반되는 방법들의 실제 프로세스들에 대한 제한들은 아니다.

도 1은 관련 기술에서의 디스플레이 기판을 제조하는 방법이다.

도 2는 본 개시내용의 몇몇 실시예에 따른 디스플레이 기판의 평면도이다.

도 3은 A-A' 라인을 따라 취해진 도 2의 디스플레이 기판의 단면도이다.

도 4는 A-A' 라인을 따라 취해진 도 2의 디스플레이 기판의 다른 단면도이다.

도 5는 A-A' 라인을 따라 취해진 도 2의 디스플레이 기판의 또 다른 단면도이다.

도 6은 A-A' 라인을 따라 취해진 도 2의 디스플레이 기판의 또 다른 단면도이다.

도 7은 A-A' 라인을 따라 취해진 도 2의 디스플레이 기판의 또 다른 단면도이다.

도 8은 A-A' 라인을 따라 취해진 도 2의 디스플레이 기판의 또 다른 단면도이다.

도 9는 A-A' 라인을 따라 취해진 도 2의 디스플레이 기판의 또 다른 단면도이다.

도 10은 A-A' 라인을 따라 취해진 도 2의 디스플레이 기판의 또 다른 단면도이다.

도 11은 본 개시내용의 몇몇 실시예들에 따른 미니 LED의 구조도이다.

도 12는 본 개시내용의 몇몇 실시예들에 따른 디스플레이 기판의 구조도이다.

도 13은 본 개시내용의 몇몇 실시예들에 따른 디스플레이 기판의 부분 구조도이다.

도 14는 본 개시내용의 몇몇 실시예들에 따른 다른 디스플레이 기판의 부분 구조도이다.

도 15는 본 개시내용의 몇몇 실시예들에 따른 또 다른 디스플레이 기판의 부분 구조도이다.

도 16은 본 개시내용의 몇몇 실시예에 따른 디스플레이 기판을 제조하는 방법의 흐름도이다.

도 17은 본 개시내용의 몇몇 실시예들에 따른, 디스플레이 기판을 제조하기 위한 단계들을 도시하는 도면이다.

도 18은 본 개시내용의 몇몇 실시예들에 따른, 다른 디스플레이 기판을 제조하기 위한 단계들을 도시하는 도면이다.

도 19는 본 개시내용의 몇몇 실시예에 따른 디스플레이 장치의 구조도이다.

### 발명을 실시하기 위한 구체적인 내용

[0022] 본 개시내용의 몇몇 실시예들에서의 기술적 해결책들이 첨부 도면들을 참조하여 아래에 분명히 그리고 완전히 설명될 것이다. 명백히, 설명된 실시예들은 본 개시내용의 전부가 아닌 몇몇 실시예들일 뿐이다. 본 기술 분야의 숙련자가 본 개시내용의 실시예에 기초하여 획득한 다른 모든 실시예는 본 개시내용의 보호 범위에 포함될

것이다.

- [0023] 맥락상 달리 필요하지 않는 한, 설명 및 청구범위 전반에서, 용어 "포함한다(comprise)" 및 그 다른 형태들 예컨대 3인칭 단수 형태 "포함한다(comprises)" 및 현재 분사 형태 "포함하는(comprising)"은 개방적이고 포괄적 의미, 즉, "포함하지만, 이에 제한되지 않는"으로 해석된다. 명세서의 설명에서, "일 실시예", "몇몇 실시예", "예시적인 실시예", "예", 또는 "몇몇 예"와 같은 용어는 실시예(들) 또는 예(들)와 관련된 특정 특징, 구조, 재료 또는 특성이 본 개시내용의 적어도 하나의 실시예 또는 예에 포함된다는 것을 나타내는 것을 의도한다. 상기 용어들의 개략적 표현들은 반드시 동일한 실시예(들) 또는 예(들)를 언급하는 것은 아니다. 또한, 특정 특징들, 구조들, 재료들 또는 특성들은 임의의 적합한 방식으로 임의의 하나 이상의 실시예 또는 예에 포함될 수 있다.
- [0024] 아래에서, 용어 "제1" 및 "제2"는 단지 설명의 목적으로 사용되며, 상대적 중요성을 표시하거나 암시하는 것으로서 또는 표시된 기술적 특징들의 수를 암시적으로 표시하는 것으로서 해석되지 않아야 한다. 따라서, "제1" 또는 "제2"로 정의되는 특징은 특징들 중 하나 이상을 명시적으로 또는 암시적으로 포함할 수 있다. 본 개시내용의 실시예들의 설명에서, 용어 "복수의/상기 복수의"는 달리 지정되지 않는 한 2개 이상을 의미한다.
- [0025] 몇몇 실시예들의 설명에서, 용어 "연결된" 및 그 파생어들이 사용될 수 있다. 예를 들어, 용어 "연결된"은 2개 이상의 컴포넌트가 서로 직접 물리적으로 접촉하거나 전기적으로 접촉하는 것을 표시하기 위해 몇몇 실시예들의 설명에 사용될 수 있다.
- [0026] "A, B 및 C 중 적어도 하나"라는 문구는 "A, B 또는 C 중 적어도 하나"라는 문구와 동일한 의미를 가지며, 이들 양자 모두는 A, B 및 C의 아래의 조합들을 포함한다: A 단독, B 단독, C 단독, A 및 B의 조합, A 및 C의 조합, B 및 C의 조합, 및 A, B 및 C의 조합.
- [0027] 문구 "A 및/또는 B"는 다음의 3개의 조합을 포함한다: A 단독, B 단독, 및 A 및 B의 조합.
- [0028] 본 명세서에서 "~하도록 구성되는"이라는 문구의 사용은 개방적이고 포괄적인 표현을 의미하며, 이는 추가적인 작업들 또는 단계들을 수행하도록 구성되는 디바이스들을 배제하지 않는다.
- [0029] 또한, "~에 기초하는"이라는 문구의 사용은 언급된 조건들 또는 값들 중 하나 이상에 "기초하는" 프로세스, 단계, 계산 또는 다른 액션들이 실제로, 언급된 것을 넘어서는 추가적인 조건들 또는 값들에 기초할 수 있기 때문에, 개방적이고 포괄적인 것을 의미한다.
- [0030] 본 명세서에서 사용될 때, "약" 또는 "대략"과 같은 용어들은 언급된 값 및 특정 값의 허용 가능한 편차 범위 내의 평균 값을 포함한다. 허용가능한 편차 범위는 해당 측정 및 특정 양의 측정과 연관된 오차(즉, 측정 시스템의 한계)를 고려하여 본 기술 분야의 숙련자에 의해 결정된다.
- [0031] 예시적인 실시예들은 이상화된 예시적 도면들로서 단면도들 및/또는 평면도들을 참조하여 본 명세서에 설명된다. 첨부 도면들에서, 층들의 두께들 및 영역들의 크기들은 명료성을 위해 확대된다. 예를 들어, 제조 기술들 및/또는 공차들로 인한 도면들에 대한 형상의 변동들이 예상될 수 있다. 따라서, 예시적인 실시예들은 본 명세서에 도시된 영역들의 형상들에 제한되는 것으로 해석되지 않아야 하며, 예를 들어, 제조로 인한 형상 편차들을 포함한다. 예를 들어, 직사각형 형상으로 나타내는 예칭된 영역은 일반적으로 만곡된 특징을 갖는다. 따라서, 첨부 도면들에 도시된 영역들은 사실상 개략적이며, 이들의 형상들은 디바이스 내의 영역의 실제 형상들을 도시하는 것을 의도하지 않고, 예시적인 실시예들의 범위를 제한하는 것을 의도하지 않는다.
- [0032] 관련 기술에서, 미니 LED 또는 마이크로 LED는 적색, 녹색, 청색 또는 황색과 같은 다양한 컬러의 광을 방출할 수 있다. 미니 LED들 또는 마이크로 LED들은 디스플레이를 위해 디스플레이 기판에 픽셀들로서 적용될 수 있다.
- [0033] 도 1에 도시된 바와 같이, 복수의 미니 LED가 적용되는 디스플레이 기판을 예로서 든다. 관련 기술에서, 흑색 접착제는 일반적으로 복수의 미니 LED들 사이의 갭들에 그리고 복수의 미니 LED들의 표면들 상에 코팅되고, 흑색 접착제는 미니 LED들의 표면들 상에 위치한 흑색 접착제의 일부의 두께가 원하는 두께가 되도록 연삭 프로세스를 사용하여 연삭된다. 이러한 방식으로, 연삭된 흑색 접착제를 이용함으로써 디스플레이 장치의 콘트라스트가 개선될 수 있다. 여기서, 연삭 프로세스의 제한으로 인해, 미니 LED들의 표면들 상의 흑색 접착제의 부분은 현재 40  $\mu\text{m}$  내지 50  $\mu\text{m}$  범위의 두께로만 연삭될 수 있다.
- [0034] 흑색 접착제의 두께가 미니 LED들의 두께보다 크면, 흑색 접착제가 제공되는 디스플레이 기판의 디스플레이 밝기가 흑색 접착제가 제공되지 않는 디스플레이 기판의 디스플레이 밝기와 동일한 경우에, 흑색 접착제가 제공된

디스플레이 기판에 큰 구동 전압이 제공될 필요가 있고, 이는 디스플레이 기판의 전력 소비를 증가시킬 것이다. 또한, 흑색 접촉제가 흑색 입자로 도핑된 실리카 겔로 형성된 경우, 흑색 접촉제를 연삭하는 프로세스에서 흑색 입자가 실리카 겔로부터 분리되어, 연삭된 흑색 접촉제의 표면의 불균일을 초래하여, 디스플레이 기판의 외관에 추가로 영향을 미칠 수 있다.

- [0035] 도 2에 도시된 바와 같이, 본 개시내용의 몇몇 실시예들은 디스플레이 기판(100)을 제공한다. 도 3 내지 9에 도시된 바와 같이, 디스플레이 기판(100)은 제1 베이스(1), 제1 베이스(1)의 측면 상에 배치되는 복수의 발광 디바이스들(2), 조광층(3) 및 제2 베이스(4)를 포함한다.
- [0036] 일부 예들에서, 도 13 및 도 14에 도시된 바와 같이, 디스플레이 기판(100)은 어레이로 배열된 복수의 서브픽셀 영역(S)을 갖는다.
- [0037] 복수의 발광 디바이스들(2)은 다양한 방식으로 배열될 수 있다. 예를 들어, 각각의 서브픽셀 영역(S)에는 하나의 발광 디바이스(2)가 제공된다. 이 경우, 발광 디바이스(2)는 서브픽셀 영역(S) 내의 서브픽셀의 디스플레이를 위해 사용된다. 다른 예를 들어, 각각의 서브픽셀 영역(S)에는 발광 디바이스들(2)이 제공되고, 이 발광 디바이스들은 서브픽셀의 디스플레이에 함께 사용된다.
- [0038] 이하, 본 개시내용의 실시예들은 각각의 서브픽셀 영역(S)에 하나의 발광 디바이스(2)가 제공되는 예를 취함으로써 디스플레이 기판(100)의 구조들을 개략적으로 예시할 것이다.
- [0039] 일부 예들에서, 도 12에 도시된 바와 같이, 제1 베이스(1)는 베이스 기판(11), 복수의 픽셀 구동 회로, 복수의 게이트 라인(Gate), 복수의 데이터 라인(Data), 복수의 전극 리드(13), 및 복수의 패드를 포함한다. 복수의 패드는 애노드패드(15) 및 캐소드 패드(14)를 포함한다. 복수의 게이트 라인들(Gate)은 제1 방향(X)으로 연장될 수 있고, 복수의 데이터 라인들(Data)은 제2 방향(Y)으로 연장될 수 있고; 제1 방향 X와 제2 방향 Y는 서로 교차한다.
- [0040] 여기서, 베이스 기판(11)의 타입은 다양할 수 있다.
- [0041] 예를 들어, 베이스 기판(11)은 유리 베이스 기판 또는 폴리메틸 메타크릴레이트(PMMA) 베이스 기판과 같은 강성 베이스 기판일 수 있다. 베이스 기판(1)이 유리 베이스 기판을 채택하는 경우, 베이스 기판(1)의 측면 상에 제공되는 배선들(예를 들어, 복수의 픽셀 구동 회로 및 복수의 전극 리드(13))의 정확도를 개선하는 데 유익하다.
- [0042] 예를 들어, 베이스 기판(11)은 폴리에틸렌 테레프탈레이트(PET) 베이스 기판, 폴리에틸렌 나프탈레이트(PEN) 베이스 기판 또는 폴리이미드(PI) 베이스 기판과 같은 가요성 베이스 기판일 수 있다.
- [0043] 복수의 픽셀 구동 회로의 배열은 발광 디바이스들(2)의 배열과 관련된다. 예를 들어, 복수의 픽셀 구동 회로는 베이스 기판(11) 측에 배치되고; 하나의 발광 디바이스(2)가 각각의 서브픽셀 영역(S) 내에 제공되는 경우에, 복수의 픽셀 구동 회로는 복수의 서브픽셀 영역(S)에 위치한다. 제1 방향(X)의 라인으로 배열된 픽셀 구동 회로들은 하나의 게이트 라인(Gate)에 전기적으로 접속될 수 있고, 제2 방향(Y)에서 라인으로 배열된 픽셀 구동 회로들은 하나의 데이터 라인(Data)에 전기적으로 접속될 수 있다.
- [0044] 여기서, 픽셀 구동 회로의 구조는 다양할 수 있다. 예를 들어, 픽셀 구동 회로의 구조는 "2T1C", "6T1C", "7T1C", "6T2C", "7T2C" 등의 구조일 수 있다. 여기서, "T"는 박막 트랜지스터를 나타내고, "T" 이전의 수는 박막 트랜지스터들의 수를 나타내고; "C"는 저장 커패시터를 나타내고, "C" 이전의 수는 저장 커패시터의 수를 나타낸다. 각각의 구조의 픽셀 구동 회로에 포함되는 복수의 박막 트랜지스터들 중 하나는 구동 트랜지스터이다.
- [0045] 복수의 전극 리드들(13) 및 복수의 픽셀 구동 회로들은 베이스 기판(11)의 동일한 측면 상에 위치된다. 복수의 전극 리드(13)의 배열은 발광 디바이스(2)의 배열과 관련된다.
- [0046] 예를 들어, 각각의 전극 리드(13)는 서브픽셀 영역들(S)의 행 내에 배치될 수 있고, 전극 리드(13)의 연장 방향은 서브픽셀 영역들(S)의 행이 배열되는 방향(즉, 제1 방향(X))에 평행(또는 거의 평행)할 수 있다. 대안적으로, 도 13 및 도 14에 도시된 바와 같이, 각각의 전극 리드(13)는 서브픽셀 영역들(S)의 열 내에 배치될 수 있고, 전극 리드(13)의 연장 방향은 서브픽셀 영역들(S)의 열이 배열되는 방향(즉, 제1 방향(Y))에 평행(또는 거의 평행)할 수 있다. 즉, 서브픽셀 영역들(S)의 각각의 행 또는 서브픽셀 영역들(S)의 각각의 열에 배치되는 전극 리드들(13)의 수는 서브픽셀 영역들(S)의 행 또는 서브픽셀 영역들(S)의 열의 각각의 서브픽셀 영역(S)에 배치되는 발광 디바이스(들)(2)의 수와 동일하다.

- [0047] 도 12에 도시된 바와 같이, 복수의 패드는 베이스 기관(11)으로부터 먼 복수의 픽셀 구동 회로 및 복수의 전극 리드(13)의 측면에 배치된다.
- [0048] 복수의 패드들의 배열은 발광 디바이스들(2)의 배열 및 구조와 관련된다.
- [0049] 예를 들어, 각각의 발광 디바이스(2)는 미니 LED 또는 마이크로 LED일 수 있고, 미니 LED 또는 마이크로 LED는 2개의 전극 핀(예를 들어, 캐소드 전극 핀 및 애노드 전극 핀)을 갖는다. 이 경우, 도 13 및 도 14에 도시된 바와 같이, 캐소드 패드(14) 및 애노드 패드(15)가 각각의 서브픽셀 영역(S) 내에 배치될 수 있다. 동일한 서브픽셀 영역(S)에서, 애노드 패드(15)는 픽셀 구동 회로(예를 들어, 도 12에 도시된 구동 트랜지스터(12))에 전기적으로 접속될 수 있고, 캐소드 패드(14)는 전극 리드(13)에 전기적으로 접속될 수 있다. 이러한 방식으로, 발광 디바이스(2)의 캐소드 전극 핀은 동일한 서브픽셀 영역(S) 내의 캐소드 패드(14)에 삽입될 수 있고, 발광 디바이스(2)의 애노드 전극 핀은 동일한 서브픽셀 영역(S) 내의 애노드 패드(15)에 삽입되어, 발광 디바이스(2)와 픽셀 구동 회로 사이 및 발광 디바이스(2)와 전극 리드(13) 사이의 전기적 연결을 달성할 수 있다.
- [0050] 여기서, 픽셀 구동 회로는 발광 디바이스(2)에 구동 전압을 제공하도록 구성되고; 전극 리드(13)는 발광 디바이스(2)에 공통 전압을 제공하도록 구성된다. 이러한 방식으로, 픽셀 구동 회로 및 전극 리드(13)의 협력으로 인해, 발광 디바이스(2)의 발광 상태가 제어될 수 있고, 따라서 디스플레이 기관(100)의 그레이스케일 디스플레이가 달성된다.
- [0051] 물론, 복수의 발광 디바이스들(2)을 구동하기 위한 상기 방식에 더하여, 다른 방식들이 본 개시내용의 실시예들에서 사용될 수 있다. 예를 들어, 복수의 발광 디바이스들(2)은 본 개시내용의 실시예들에서 수동 구동 방식 또는 집적 회로(IC) 구동 방식으로 구동될 수 있다.
- [0052] 예를 들어, 도 15에 도시된 바와 같이, 제1 베이스(1)는 베이스 기관(11), 복수의 집적 회로(16), 복수의 전원 전압 신호 라인(Vcc), 복수의 제1 전압 신호 라인(VR), 복수의 제2 전압 신호 라인(VGB) 및 복수의 데이터 라인(Data)을 포함할 수 있다. 복수의 전원 전압 신호 라인(Vcc)은 제1 방향(X)으로 연장될 수 있고, 복수의 제1 전압 신호 라인(VR), 복수의 제2 전압 신호 라인(VGB) 및 복수의 데이터 라인(Data)은 제2 방향(Y)으로 연장될 수 있다.
- [0053] 집적 회로(16)는 적어도 하나의 발광 디바이스(2)에 전기적으로 접속될 수 있다. 예를 들어, 도 15에 도시된 바와 같이, 구동 칩(81)은 3개의 발광 디바이스들(2)에 전기적으로 접속될 수 있다. 3개의 발광 디바이스(2)는 예를 들어 적색 발광 디바이스, 녹색 발광 디바이스 및 청색 발광 디바이스를 포함한다.
- [0054] 이 경우, 각각의 적색 발광 디바이스의 애노드 전극 핀은 애노드 패드(15)를 통해 제1 전압 신호 라인(VR)에 전기적으로 접속될 수 있고, 각각의 녹색 발광 디바이스의 애노드 전극 핀은 다른 애노드 패드(11)를 통해 제2 전압 신호 라인(VGB)에 전기적으로 접속될 수 있고, 각각의 청색 발광 디바이스의 애노드 전극 핀은 또 다른 애노드 패드를 통해 제2 전압 신호 라인(VGB)에 전기적으로 접속될 수 있다.
- [0055] 예를 들어, 도 15에 도시된 바와 같이, 집적 회로(16)는 6개의 핀을 가질 수 있다. 6개의 핀 중 3개는 캐소드 패드(14)를 통해 일대일 대응으로 3개의 발광 디바이스(2)의 캐소드 전극 핀에 전기적으로 접속된다. 다른 3개의 핀들에 대해, 하나의 핀은 데이터 라인(Data)에 전기적으로 접속될 수 있고, 다른 핀이 전원 전압 신호 라인(Vcc)에 전기적으로 접속될 수 있고, 또 다른 핀은 접지될 수 있다.
- [0056] 일부 예들에서, 도 2에 도시된 바와 같이, 복수의 발광 디바이스들(2)은 복수의 발광 디바이스들(2) 사이에 갭들이 존재하도록 서로 이격된다. 도 3 내지 9에 도시된 바와 같이, 적어도 하나의 발광 디바이스(2)가 조광층(3)에 의해 둘러싸이도록, 조광층(3)은 복수의 발광 디바이스들(2) 사이의 갭들에 위치되고, 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들 상에 위치된다.
- [0057] 여기서, 조광층(3)이 적어도 하나의 발광 디바이스(2)를 "둘러싼다"는 설명에 대해, 이는 조광층이 적어도 하나의 발광 디바이스(2)의 측면들 및 제1 베이스(1)로부터 먼 적어도 하나의 발광 디바이스(2)의 표면(들)과 비교적 가깝게 접촉하여, 조광층이 적어도 하나의 발광 디바이스(2)의 측면들 및 제1 베이스(1)로부터 먼 적어도 하나의 발광 디바이스(2)의 표면(들)을 완전히 덮는다는 것을 의미한다. 이러한 방식으로, 적어도 하나의 발광 디바이스(2)의 품질을 보장하기 위해 적어도 하나의 발광 디바이스(2)의 표면(들)이 보호될 수 있을 뿐만 아니라, 또한 발광 디바이스(들)(2)가 느슨해지고 제1 베이스(1)에 전기적으로 접속되는 것이 어려운 상태가 되는 것을 방지하기 위해 적어도 하나의 발광 디바이스(2)가 제1 베이스(1) 상에 안정적으로 고정될 수 있고, 이에 의해 디스플레이 기관(100)의 양호한 디스플레이 효과를 보장한다.

- [0058] 일부 예들에서, 조광층(3)의 재료는 광 흡수 재료를 포함하고, 조광층(3)은 조광층(3)에 진입하는 광의 적어도 일부를 흡수하도록 구성된다.
- [0059] 여기서, 조광층(3)에 진입하는 광은 외부로부터 조광층(3)에 진입하는 광, 및 복수의 발광 디바이스들(2)에 의해 방출되는 광을 포함한다.
- [0060] 외부로부터 조광층(3)으로 방출되는 광의 면적은 제1 베이스(1)로부터 먼 조광층(3)의 표면의 면적과 실질적으로 동일하기 때문에, 외부로부터 조광층(3)에 진입하는 광은 기본적으로 조광층(3)에 의해 완전히 흡수될 수 있다. 이러한 방식으로, 디스플레이 기관(100)의 디스플레이 프로세스에서, 조광층(3)은 외부로부터 디스플레이 기관(100)에 진입하고 제1 베이스(1) 및/또는 복수의 발광 디바이스들(2)에 의해 반사되는 광의 양을 감소시킬 수 있다. 그 결과, 디스플레이 기관(100)이 어두운 상태에 있는 경우(즉, 발광 디바이스들이 광을 방출하지 않는 경우), 디스플레이 기관(100)의 디스플레이 표면은 더 어두운 상태에 있을 수 있고, 이는 디스플레이 기관(100)의 콘트라스트를 효과적으로 개선한다.
- [0061] 발광 디바이스(2)에 의해 방출된 광이 임의의 방향들로 전파되기 때문에, 발광 디바이스(2)에 의해 방출된 광이 조광층(3)에 진입하는 경우에, 그 재료가 광 흡수 재료를 포함하는, 조광층(3)의 부분은 광을 흡수할 수 있고, 그 재료가 광 흡수 재료를 포함하지 않는, 조광층(3)의 다른 부분은 광이 원활하게 통과하게 할 수 있다. 이러한 방식으로, 조광층(3)은 발광 디바이스들(2)에 의해 방출되는 광의 일부만을 흡수하고, 관련 기술과 비교하여, 발광 디바이스(2)에 의해 방출되고 조광층(3)에 의해 흡수되는 광의 양이 감소되고, 이는 디스플레이 기관(100)의 전력 소비를 감소시키는데 유익하다.
- [0062] 일부 예들에서, 도 3 내지 도 9에 도시된 바와 같이, 제2 베이스(4)는 조광층(3)을 덮는다.
- [0063] 예를 들어, 제2 베이스(4)는 PET 베이스일 수 있다. PET 베이스는 양호한 가소성 및 높은 투명성을 가지며, 이는 PET 베이스가 양호한 광 투과율을 갖도록 보장하고, PET 베이스를 통과하는 광의 손실을 감소시키거나 회피한다.
- [0064] 예들에서, 조광층(3)은 제2 베이스(4)의 측면 상에 형성되고, 이후 조광층(3) 및 제2 베이스(4)는, 예를 들어, 프레스 프로세스를 사용함으로써, 복수의 발광 디바이스들(2)이 형성된 제1 베이스(1) 상에서 프레스된다. 이러한 방식으로, 관련 기술과 비교하여, 제1 베이스(1)로부터 먼 조광층(3)의 표면을 비교적 평탄한 표면이 되게 하기 위한 조광층(3)의 연삭이 회피될 수 있을 뿐만 아니라, 제1 베이스(1)로부터 먼 조광층(3)의 표면에 대한 손상을 방지하고, 디스플레이 기관(100)의 표면 색도가 높은 균일성을 갖게 하기 위해 제2 베이스(4)가 또한 조광층(3)을 보호하는데 이용될 수 있다.
- [0065] 따라서, 본 개시내용의 몇몇 실시예들에서 제공되는 디스플레이 기관(100)에서, 조광층(3)은 복수의 발광 디바이스들(2) 사이의 갭들 내에 그리고 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들 상에 배치되고, 제2 베이스(4)는 제1 베이스(1)로부터 먼 조광층(3)의 표면을 덮는다. 이러한 방식으로, 조광층(3)은 복수의 발광 디바이스들(2)을 보호하고 제2 베이스(4)는 조광층(3)을 보호할 뿐만 아니라, 또한 조광층(3)은 조광층(3)에 진입하는 광의 적어도 일부를 흡수할 수 있고, 이는 관련 기술과 비교하여 디스플레이 기관(100)의 콘트라스트를 개선하고 디스플레이 기관(100)의 전력 소비를 감소시킨다. 또한, 복수의 발광 디바이스들(2)이 형성된 제1 베이스(1) 상에 조광층(3) 및 제2 베이스(4)가 프레스되기 때문에, 예를 들어, 프레스 프로세스에 의해, 관련 기술과 비교하여, 조광층(3)의 연삭이 회피될 수 있고, 프로세스가 절약될 수 있고, 디스플레이 기관(100)의 표면이 높은 균일성을 가질 수 있다.
- [0066] 본 개시내용의 몇몇 실시예들에서, 조광층들(3)의 다양한 구조들이 있으며, 디스플레이 기관(100)에서의 조광층(3)의 구조의 타입은 실제 요구들에 따라 선택적으로 설정될 수 있다. 조광층(3)의 구조가 개략적으로 후술된다.
- [0067] 몇몇 실시예들에서, 도 4에 도시된 바와 같이, 조광층(3)은 복수의 발광 디바이스(2) 사이의 갭들에 위치한 제1 하위 조광층(31), 및 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 측면 상에 배치된 제2 하위 조광층(32)을 포함한다.
- [0068] 일부 예들에서, 제1 하위 조광층(31)과 복수의 발광 디바이스들(2) 사이에 위치 관계들이 있고, 이들은 복수의 발광 디바이스들(2)의 구조에 관련된다.
- [0069] 예를 들어, 복수의 발광 디바이스들(2)은 미니 LED들을 포함한다. 제1 하위 조광층(31)과 복수의 발광 디바이스(2) 사이의 위치 관계는 다음과 같을 수 있다: 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제1 하위

조광층(31)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들과 동일 평면에 있거나; 또는 도 4에 도시된 바와 같이, 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 낮다. 이 경우, 제1 하위 조광층(31)은 복수의 발광 디바이스들(2) 사이의 갭들에 모두 위치되고, 제1 하위 조광층(31)은 복수의 발광 디바이스들(2)의 측면들의 적어도 일부들을 덮는다.

[0070] 여기서, 제1 하위 조광층(31)이 복수의 발광 디바이스들(2) 사이의 갭들에 모두 위치되기 때문에, 제1 베이스(1)와 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면 사이의 거리는 제1 하위 조광층(31)의 두께이다. 제1 하위 조광층(31)의 두께는 복수의 발광 디바이스들(2)의 두께의 80% 내지 100%의 범위(즉, 제1 베이스(1)에 수직인 방향에서의 복수의 발광 디바이스들(2)의 치수)일 수 있다. 예를 들어, 복수의 발광 디바이스들(2)의 두께는 100  $\mu\text{m}$ 일 수 있고, 제1 하위 조광층(31)의 두께는 80  $\mu\text{m}$  내지 100  $\mu\text{m}$ 의 범위일 수 있다. 예를 들어, 복수의 발광 디바이스들(2)의 두께는 150  $\mu\text{m}$ 일 수 있고, 제1 하위 조광층(31)의 두께는 120  $\mu\text{m}$  내지 150  $\mu\text{m}$ 의 범위일 수 있다. 제1 하위 조광층(31)의 특정 두께는 실제 요구들에 따라 선택적으로 설정될 수 있다.

[0071] 예를 들어, 복수의 발광 디바이스들(2)은 미니 LED들 또는 마이크로 LED들을 포함한다. 제1 하위 조광층(31)과 복수의 발광 디바이스(2) 사이의 위치 관계는 다음과 같을 수 있다: 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 높다. 이 경우, 제1 하위 조광층(31)의 일부는 복수의 발광 디바이스들(2) 사이의 갭들에 위치되고, 제1 하위 조광층(31)의 다른 부분들은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들 상에 위치되고; 제1 하위 조광층(31)은 복수의 발광 디바이스들(2)의 노출된 표면들(복수의 발광 디바이스들(2)의 측면들 및 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들을 포함함)을 덮는다.

[0072] 여기서, 제1 베이스(1)와 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면 사이의 거리는 복수의 발광 디바이스들(2)의 두께보다 더 크고 복수의 발광 디바이스들(2)의 두께의 120% 이하일 수 있다.

[0073] 예를 들어, 복수의 발광 디바이스들(2)은 마이크로 LED들을 포함한다. 마이크로 LED의 두께는 일반적으로 비교적 작고, 예를 들어, 10  $\mu\text{m}$  미만일 수 있다. 제1 하위 조광층(31)을 제조하기 위한 프로세스를 고려하면, 제1 하위 조광층(31)의 두께가 비교적 작은 경우에, 제조된 제1 하위 조광층(31)의 두께는 대략 10  $\mu\text{m}$ 일 수 있다. 이러한 방식으로, 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 높다. 예를 들어, 발광 디바이스(2)의 두께는 10  $\mu\text{m}$ 일 수 있고, 제1 베이스(1)와 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면 사이의 거리는 10  $\mu\text{m}$ 보다 크고 12  $\mu\text{m}$  이하일 수 있다. 제1 하위 조광층(31)의 특정 두께는 실제 요구들에 따라 선택적으로 설정될 수 있다.

[0074] 제1 하위 조광층(31)은 또한 복수의 발광 디바이스(2) 사이의 갭들에 위치된 제1 베이스(1)의 부분들을 덮는 것에 유의한다. 이러한 방식으로, 제1 하위 조광층(31)과 제1 베이스(1) 사이에 큰 접착력이 있는 경우에, 제1 하위 조광층(31)은 복수의 발광 디바이스들(2)과 제1 베이스(1) 사이의 연결을 향상시키기 위해 이용될 수 있고, 따라서 복수의 발광 디바이스들(2)은 제1 베이스(1) 상에 견고하게 고정될 수 있다.

[0075] 일부 예들에서, 제1 하위 조광층(31)의 재료는 광 흡수 재료를 포함하고, 제1 하위 조광층(31)은 제1 하위 조광층(31)에 진입하는 광의 적어도 일부를 흡수하도록 구성된다. 이러한 방식으로, 제1 하위 조광층(31)은 외부로부터 제1 하위 조광층(31)에 진입하는 광을 흡수하여, 광이 제1 베이스(1) 및/또는 복수의 발광 디바이스(2)에 의해 반사되는 것을 약화시키거나 심지어 방지할 수 있다. 그 결과, 디스플레이 기관(100)이 어두운 상태에 있는(즉, 발광 디바이스들이 광을 방출하지 않는) 경우에, 디스플레이 기관(100)의 디스플레이 표면은 더 어두운 상태에 있을 수 있고, 이는 디스플레이 기관(100)의 콘트라스트를 개선하는데 유익하다.

[0076] 또한, 상기 예에서, 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면이 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 높은 경우에, 제1 베이스(1)와 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면 사이의 거리는 발광 디바이스들(2)의 두께의 최대 120%이다. 이러한 방식으로, 관련 기술과 비교하여, 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들 상의 제1 하위 조광층(31)의 치수가 크게 감소되고, 이는 제1 하위 조광층(31)에 의한 복수의 발광 디바이스들(2)에 의해 방출된 광의 흡수를 감소시키고 디스플레이 기관(100)의 전력 소비를 감소시키는데 유익하다.

[0077] 일부 다른 예들에서, 도 4에 도시된 바와 같이, 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 조광층(3)에 포함된 제2 하위 조광층(32)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더

높다. 즉, 제2 하위 조광층(32)의 일부는 복수의 발광 디바이스들(2)과 제2 베이스(4) 사이에 위치된다. 이러한 방식으로, 복수의 발광 디바이스들(2)이 형성된 제1 베이스(1) 상에 조광층(3) 및 제2 베이스(4)가 형성되는 경우, 예를 들어, 프레스링 프로세스를 사용함으로써, 복수의 발광 디바이스들(2)과 제2 베이스(4) 사이에 위치한 제2 하위 조광층(32)의 부분은 프레스링 프로세스 동안 복수의 발광 디바이스들(2)이 손상되는 것을 방지하기 위해 복수의 발광 디바이스들(2)을 보호할 수 있다.

[0078] 여기서, 제2 하위 조광층(32)의 두께는 제1 하위 조광층(31)과 복수의 발광 디바이스(2) 사이의 위치 관계에 관련된다.

[0079] 예를 들어, 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들과 동일 평면 상에 있거나, 또는 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 높은 경우, 제1 베이스(1)에 근접한 제2 하위 조광층(32)의 표면은 제2 하위 조광층(32)의 두께가 비교적 균일하도록 비교적 평탄한 표면이다. 제2 하위 조광층(32)의 두께는 실제 요구에 따라 선택적으로 설정될 수 있다. 예를 들어, 제2 하위 조광층(32)의 두께는 50  $\mu\text{m}$  내지 100  $\mu\text{m}$ 의 범위일 수 있거나, 또는 10  $\mu\text{m}$  내지 40  $\mu\text{m}$ 의 범위일 수 있다.

[0080] 예를 들어, 도 4에 도시된 바와 같이, 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면이 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 낮은 경우, 제1 베이스(1)에 근접한 제2 하위 조광층(32)의 표면은 불균일한 표면이다. 이 경우, 제2 하위 조광층(32)은 제1 부분들(321) 및 제2 부분(322)을 포함한다. 제1 베이스(1) 상의 제1 부분들(321)의 정사 투영들은 제1 베이스(1) 상의 복수의 발광 디바이스(2)의 정사 투영들과 일치하고, 제1 베이스(1) 상의 제2 부분(322)의 정사 투영은 제1 베이스(1) 상의 제1 하위 조광층(31)의 정사 투영과 일치한다. 제1 부분들(321)의 두께는 20  $\mu\text{m}$  내지 100  $\mu\text{m}$  범위일 수 있다. 제2 부분(322)의 두께는 50  $\mu\text{m}$  내지 100  $\mu\text{m}$ 의 범위에 있다.

[0081] 물론, 제1 부분(321)의 두께 및 제2 부분(322)의 두께는 또한 실제 요구들에 따라 선택적으로 설정될 수 있는 다른 수치 범위들일 수 있다.

[0082] 일부 예들에서, 제2 하위 조광층(32)은 투명 필름이다. 투명 필름은 비교적 높은 광 투과율을 갖는다(예를 들어, 광 투과율은 90% 이상일 수 있다). 복수의 발광 디바이스(2)에 의해 방출된 광은 제2 하위 조광층(32)을 원활하게 통과하여 외부로 출사될 수 있고, 이는 제2 하위 조광층(32)이 복수의 발광 디바이스(2)에 의해 방출된 광의 전파에 악영향을 미치는 것을 방지할 수 있다.

[0083] 일부 예들에서, 제2 하위 조광층(32)의 굴절률은 제2 베이스(4)의 굴절률보다 크다. 제2 하위 조광층(32)의 굴절률은 대략 1.5일 수 있다. 예를 들어, 제2 하위 조광층(32)의 굴절률은 1.49, 1.5, 1.51, 또는 1.52일 수 있다. 제2 베이스(4)의 굴절률은 대략 1.4일 수 있다. 예를 들어, 제2 베이스(4)의 굴절률은 1.39, 1.4, 1.41, 또는 1.42일 수 있다.

[0084] 광에 대한 외부 대기의 굴절률은 대략 1.0이기 때문에, 제2 하위 조광층(32)의 굴절률이 제2 베이스(4)의 굴절률보다 크도록 제2 하위 조광층(32)의 굴절률 및 제2 베이스(4)의 굴절률을 설정함으로써, 복수의 발광 디바이스(2)에 의해 방출된 광은 외부로 출사되는 프로세스에서 광학적으로 더 조밀한 매질로부터 광학적으로 더 희소한 매질로 점진적으로 출사될 수 있다. 이러한 방식으로, 복수의 발광 디바이스들(2)에 의해 방출되는 광이 외부 대기에서 직접 출사되는 경우에 비교하여, 광의 출사를 안내하고, 전반사를 약화시키거나 심지어 회피하는 데 유익하다.

[0085] 일부 다른 실시예들에서, 도 6에 도시된 바와 같이, 제1 하위 조광층(31) 및 제2 하위 조광층(32)을 포함하는 것에 기초하여, 조광층(3)은 제3 하위 조광층(33)을 더 포함한다. 제3 하위 조광층(33)은 복수의 발광 디바이스들(2) 사이의 갭들에 위치되고 제1 하위 조광층(31)과 제1 베이스(1) 사이에 배치된다. 즉, 제3 하위 조광층(33), 제1 하위 조광층(31) 및 제2 하위 조광층(32)은 제1 베이스(1)의 방향으로 순차적으로 적층된다.

[0086] 일부 예들에서, 제1 하위 조광층(31)과 복수의 발광 디바이스들(2) 사이의 위치 관계는 다음과 같을 수 있다: 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제3 하위 조광층(33)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들과 동일 평면에 있거나; 또는 도 6에 도시된 바와 같이, 제1 베이스(1)로부터 먼 제3 하위 조광층(33)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 낮다. 이 경우, 제3 하위 조광층(33)은 복수의 발광 디바이스들(2) 사이의 갭들에 모두 위치되고, 제3 하위 조광층(33)은 복수의 발광 디바이스들(2)의 측면들의 적어도 일부들을 덮는다.

[0087] 일부 예들에서, 제3 하위 조광층(33)의 재료는 광 반사 재료를 포함하고, 제3 하위 조광층(33)은 복수의 발광

디바이스들(2)로부터 제3 하위 조광층(33) 상으로 입사하는 광을 복수의 발광 디바이스들(2)로 다시 반사시키도록 구성된다. 이러한 방식으로, 복수의 발광 디바이스들(2)에 의해 방출되는 광이 제3 하위 조광층(33)에 의해 덮여진 복수의 발광 디바이스들(2)의 측면들에 입사하는 경우, 광은 제3 하위 조광층(33)으로 인해 적어도 한번 반사된다. 그 결과, 반사된 광은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들로부터 외부로 출사될 수 있고, 이는 복수의 발광 디바이스들(2)에 의해 방출된 광의 이용률을 개선하고, 디스플레이 기관(100)의 광 효율을 개선하고 디스플레이 기관(100)의 전력 소비를 감소시키는 데 유익하다.

[0088] 제3 하위 조광층(33)은 복수의 발광 디바이스들(2)의 측면들의 적어도 일부들만을 덮고, 이는 복수의 발광 디바이스들(2)에 의해 방출된 광이 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들로부터 출사될 수 있는 것을 보장하여, 광이 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들에 입사한 후에 복수의 발광 디바이스들(2)로 다시 반사되어 외부로 출사되기가 어려운 상황을 회피할 수 있다.

[0089] 일부 예들에서, 제3 하위 조광층(33)의 반사율은 70% 이상이다. 이러한 방식으로, 제3 하위 조광층(33)이 제3 하위 조광층(33) 상에 입사되는 발광 디바이스들(2)에 의해 방출되는 광에 대해 양호한 반사 효과를 갖는 것과, 디스플레이 기관(100)이 높은 광 효율 및 더 낮은 전력 소비를 갖는 것이 효과적으로 보장될 수 있다. 예를 들어, 제3 하위 조광층(33)의 반사율은 70%, 80%, 90%, 또는 95%일 수 있다.

[0090] 여기서, 조광층(3)이 제3 하위 조광층(33)을 더 포함하는 경우에, 제1 하위 조광층(31)과 복수의 발광 디바이스들(2) 사이의 위치 관계는 다음과 같을 수 있다: 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들과 동일 평면에 있거나, 또는 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 높거나 더 낮다. 예를 들어, 제1 베이스(1)와 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면 사이의 거리는 복수의 발광 디바이스들(2)의 두께의 80% 내지 120%의 범위에 있다. 제1 하위 조광층(31) 및 제2 하위 조광층(32)의 다른 설명들에 대해서는, 상기 예들 중 일부에서의 제1 하위 조광층(31) 및 제2 하위 조광층(32)의 설명들이 참조될 수 있고, 여기서 반복 설명되지 않을 것이다.

[0091] 또 다른 일부 실시예들에서, 도 5에 도시된 바와 같이, 조광층(3)은 제3 하위 조광층(33) 및 제1 하위 조광층(31)을 포함할 수 있다. 제3 하위 조광층(33)의 재료는 광 반사 재료를 포함하고, 제3 하위 조광층(33)은 복수의 발광 디바이스들(2)로부터 제3 하위 조광층(33) 상으로 입사하는 광을 복수의 발광 디바이스들(2)로 다시 반사시키도록 구성된다. 제1 하위 조광층(31)의 재료는 광 흡수 재료를 포함하고, 제1 하위 조광층(31)은 제1 하위 조광층(31)에 진입하는 광의 적어도 일부를 흡수하도록 구성된다.

[0092] 일부 예들에서, 도 5에 도시된 바와 같이, 제3 하위 조광층(33)은 복수의 발광 디바이스들(2) 사이의 갭들에 위치된다. 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제3 하위 조광층(33)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들과 동일 평면에 있거나, 또는 제1 베이스(1)로부터 먼 제3 하위 조광층(33)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 낮다. 이 경우, 제3 하위 조광층(33)은 복수의 발광 디바이스들(2) 사이의 갭들에 모두 위치되고, 제3 하위 조광층(33)은 복수의 발광 디바이스들(2)의 측면들의 적어도 일부들을 덮는다.

[0093] 일부 예들에서, 도 5에 도시된 바와 같이, 제1 하위 조광층(31)은 제1 베이스(1)로부터 먼 제3 하위 조광층(33)의 측면 상에 배치된다. 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 높다. 즉, 제1 베이스(1)로부터 먼 제3 하위 조광층(33)의 표면과 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들 사이의 위치 관계에 관계없이, 제1 하위 조광층(31)은 복수의 발광 디바이스들(2) 및 제3 하위 조광층(33)을 덮고, 제1 하위 조광층(31)의 부분들은 복수의 발광 디바이스들(2)을 보호하기 위해, 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들 상에 위치된다.

[0094] 제3 하위 조광층(33) 및 제1 하위 조광층(31)을 제공함으로써, 제3 하위 조광층(33)과 제1 하위 조광층(31) 사이의 협력으로 인해, 제3 하위 조광층(33)은 복수의 발광 디바이스들(2)에 의해 방출되는 광의 이용률을 개선하고, 디스플레이 기관(100)의 광 효율을 개선하고 디스플레이 기관(100)의 전력 소비를 감소시키기 위해 이용될 수 있고, 제1 하위 조광층(31)은 디스플레이 기관(100)의 콘트라스트를 개선하기 위해 이용될 수 있다.

[0095] 또한, 조광층(3)을 제조하는 프로세스 동안, 제1 하위 조광층(31)의 두께를 조정함으로써, 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들 상에 위치된 제1 하위 조광층(31)의 부분들의 두께(예를 들어, 두께가 10  $\mu\text{m}$ )가 조정될 수 있어서, 제1 하위 조광층(31)을 이용함으로써 디스플레이 기관(100)의 콘트라스트를 개선하

고, 제1 하위 조광층(31)에 의해 복수의 발광 디바이스(2)에 의해 방출된 광의 흡수를 감소시켜 디스플레이 기관(100)의 전력 소비를 감소시킨다.

[0096] 여기서, 제3 하위 조광층(33) 및 제1 하위 조광층(31)의 다른 설명들에 대해, 상기 예들 중 일부에서의 제3 하위 조광층(33) 및 제1 하위 조광층(31)의 설명들이 참조될 수 있고, 이는 여기서 반복 설명되지 않을 것이다.

[0097] 실시예들에서, 조광층(3)에 포함되는 각각의 필름의 재료는 다양하다.

[0098] 일부 예들에서, 조광층(3)이 제1 하위 조광층(31)을 포함하는 경우에, 제1 하위 조광층(31)의 재료는 광 흡수 재료로 도핑된 아크릴 접착제를 포함한다. 예를 들어, 광 흡수 재료는 카본 블랙 입자들을 포함할 수 있다.

[0099] 일부 예들에서, 조광층(3)이 제2 하위 조광층(32)을 포함하는 경우에, 제2 하위 조광층(32)의 재료는 아크릴 접착제를 포함한다.

[0100] 일부 예들에서, 조광층(3)이 제3 하위 조광층(33)을 포함하는 경우에, 제3 하위 조광층(33)의 재료는 광 반사 재료로 도핑된 아크릴 접착제를 포함한다. 예를 들어, 광 반사 재료는 티타늄 이산화물 입자들을 포함할 수 있다.

[0101] 아크릴 접착제는 무색성 및 투명도, 높은 광 투과율(예를 들어, 광 투과율은 90% 이상일 수 있음) 및 양호한 접합 강도의 이점들을 갖는다. 이러한 방식으로, 양호한 접착이 조광층(3) 내의 필름들 사이에 제공될 수 있고, 따라서, 조광층(3)과 제1 베이스(1), 조광층(3)과 발광 디바이스들(2), 및 조광층(3)과 제2 베이스(4) 사이에 양호한 접착이 제공될 수 있다. 따라서, 발광 디바이스들(2)과 제1 베이스(1) 사이의 연결이 강화되는 한편 제2 베이스(4) 또는 조광층(3)이 떨어지는 것을 방지하는 것이 가능하다.

[0102] 몇몇 실시예들에서, 도 7에 도시된 바와 같이, 디스플레이 기관(100)에 포함된 복수의 발광 디바이스들(2)의 각각의 발광 디바이스(2)는 제3 베이스(22) 및 제3 베이스(22)의 측면 상에 배치된 발광층(21)을 포함한다. 발광층(21)은 제3 베이스(22)보다 제1 베이스(1)에 더 가깝다.

[0103] 이하, 도 11에 도시된 바와 같이, 발광 디바이스(2)가 미니 LED인 것을 예로서 들어 발광 디바이스(2)의 구조가 개략적으로 예시된다.

[0104] 도 11에 도시된 바와 같이, 미니 LED는 제3 베이스(22), N-형 반도체 층(23), 발광층(21), P-형 반도체 층(24), 전류 차단 층(25), 전도층(26), 브래그 반사층(27), 및 순차적으로 모두 적층된 캐소드 전극 핀(28)과 애노드 전극 핀(29) 양자 모두를 포함한다. 캐소드 전극 핀(28)은 N-형 반도체 층(23)에 연결되고, 애노드 전극 핀(29)은 전도층(26)에 연결된다.

[0105] 도 11에 도시된 구조가 도 12에 도시된 구조에 적용되는 경우, 캐소드 전극 핀(28)은 캐소드 패드(14)를 통해 전극 리드(13)에 연결될 수 있고, 애노드 전극 핀(29)은 애노드 패드(15)를 통해 구동 트랜지스터(12)에 연결될 수 있다.

[0106] 본 실시예에서, 발광층(21)은 광을 방출할 수 있어서, 각각의 발광층(21)에 의해 방출된 광은 제3 베이스(22), 조광층(3) 및 제2 베이스(4)를 순차적으로 통과한 후에 외부로 출사될 수 있다.

[0107] 일부 예들에서, 조광층(3)이 제2 하위 조광층(32)을 포함하는 경우에, 제3 베이스(22)의 굴절률은 제2 하위 조광층(32)의 굴절률보다 크다.

[0108] 제2 하위 조광층(32)의 굴절률은 제2 베이스(4)의 굴절률보다 크기 때문에, 제2 베이스(4)의 굴절률은 외부 대기의 굴절률보다 크고, 제3 베이스(22)의 굴절률을 제2 하위 조광층(32)의 굴절률보다 크도록 설정함으로써, 발광층(21)에 의해 방출된 광이 통과할 필요가 있는 매질의 굴절률들은 광이 외부로 출사되는 프로세스에서 특정 구배에 따라 점진적으로 감소된다. 이러한 방식으로, 광이 외부 대기로 직접 출사되는 경우와 비교하여, 광의 출사를 안내하고, 전반사를 약화시키거나 심지어 회피하고, 발광 효율을 개선하는 데 유익하다.

[0109] 예를 들어, 제3 베이스(22)의 재료는 사파이어 재료를 포함할 수 있고, 제3 베이스(22)의 굴절률은 대략 1.77일 수 있다. 예를 들어, 제3 베이스(22)의 굴절률은 1.76, 1.77, 또는 1.78일 수 있다.

[0110] 일부 예들에서, 조광층(3)이 제3 하위 조광층(33)을 포함하는 경우에, 제1 베이스(1)로부터 먼 제3 하위 조광층(33)의 표면과 복수의 발광 디바이스들(2) 사이의 위치 관계는 또한 다음과 같을 수 있다: 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제3 하위 조광층(33)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 높다. 이러한 방식으로, 제3 하위 조광층(33) 상에 입사하는 광이 기본적으로 발광 디

바이스들(2)로 다시 반사되어, 반사된 광이 인접한 발광 디바이스(2)에 진입하여 컬러 혼합을 야기하는 현상을 회피하는 것이 보장될 수 있다.

- [0111] 몇몇 실시예에서, 도 12에 도시된 바와 같이, 디스플레이 기관(100)은 캐소드 패드(14)와 애노드 패드(15) 사이의 갭에 배치된 반사층(5)을 더 포함하고, 반사층(5)은 제1 베이스(1)에 근접한 복수의 발광 디바이스들(2)의 측면 상에 위치된다.
- [0112] 제1 베이스(1)에 근접한 복수의 발광 디바이스들(2)의 측면 상에 반사층(5)을 제공함으로써, 반사층(5)은 반사층(5) 상에 입사하는 광을 복수의 발광 디바이스들(2)로 다시 반사시킬 수 있고, 이후 광은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들을 통해 외부로 출사된다. 이러한 방식으로, 복수의 발광 디바이스(2)에 의해 방출되는 광의 이용률을 증가시키고, 디스플레이 기관(100)의 광 효율을 개선하고, 디스플레이 기관(100)의 전력 소비를 감소시키는 데 유익하다.
- [0113] 예를 들어, 반사층(5)은 높은 반사율을 갖는 백색 잉크로 제조될 수 있다.
- [0114] 몇몇 실시예들에서, 제1 베이스(1)로부터 먼 제2 베이스(4)의 표면은 평평한 표면일 수 있다. 물론, 도 8 및 도 9에 도시된 바와 같이, 제1 베이스(1)로부터 먼 제2 베이스(4)의 표면 상에 복수의 미세구조들(41)이 제공될 수 있다. 복수의 미세구조들(41)은 복수의 발광 디바이스들(2)로부터 유래되고 제2 베이스(4)를 통과하는 광의 적어도 일부의 전파 방향들을 변경하도록 구성된다.
- [0115] 여기서, 복수의 미세구조들(41)의 형상은 제2 베이스(4)를 통과하는 광의 적어도 일부의 전파 방향들의 변화와 관련된다.
- [0116] 일부 예에서, 도 8에 도시된 바와 같이, 복수의 미세구조들(41)의 표면들의 형상들은 피라미드 또는 웨지 중 적어도 하나를 포함한다. 피라미드 또는 웨지의 팁은 제2 베이스(4)로부터 먼 측면 상에 위치된다. 이 경우, 복수의 미세구조들(41)은 발광 디바이스들(2)로부터 유래되고 제2 베이스(4)를 통과하는 광의 적어도 일부를 집중시킬 수 있고, 이는 디스플레이 기관(100)의 디스플레이 밝기의 개선에 도움이 된다.
- [0117] 여기서, 미세구조(41)의 치수들은 실제 요구들에 따라 선택적으로 설정될 수 있다. 예를 들어, 미세구조(41)의 높이(즉, 제1 베이스(1)에 수직인 방향에서의 미세구조(41)의 치수)는 대략 12  $\mu\text{m}$ 일 수 있고, 미세구조(41)의 폭(즉, 도 9에 도시된 바와 같이 제2 베이스(4)에 연결되는 미세구조(41)의 치수)는 대략 24  $\mu\text{m}$ 일 수 있다. 예를 들어, 미세구조(41)의 높이는 11  $\mu\text{m}$ , 12  $\mu\text{m}$ , 또는 13  $\mu\text{m}$ 일 수 있고, 미세구조(41)의 폭은 23  $\mu\text{m}$ , 24  $\mu\text{m}$ , 또는 25  $\mu\text{m}$ 일 수 있다.
- [0118] 일부 다른 예에서, 도 9에 도시된 바와 같이, 복수의 미세구조들(41)의 표면들의 형상들은 곡선 형상 또는 구 형상 중 적어도 하나를 포함한다. 이 경우, 복수의 미세구조들(41)은 복수의 발광 디바이스들(2)로부터 유래하고 제2 베이스(4)를 통과하는 광의 적어도 일부를 확산시킬 수 있으며, 이에 의해 디스플레이 기관(100)으로부터 출사되는 광의 균일성을 개선하고, 디스플레이 기관(100)의 표면 상의 눈부심 현상을 회피한다.
- [0119] 여기서, 미세구조(41)의 치수들은 실제 요구들에 따라 선택적으로 설정될 수 있다. 예를 들어, 미세구조(41)의 직경은 20  $\mu\text{m}$  내지 30  $\mu\text{m}$ 의 범위일 수 있고, 미세구조(41)의 높이(즉, 제1 베이스(1)에 수직인 방향에서의 미세구조(41)의 치수)는 대략 10  $\mu\text{m}$ 일 수 있다. 예를 들어, 미세구조(41)의 직경은 20  $\mu\text{m}$ , 23  $\mu\text{m}$ , 27  $\mu\text{m}$ , 또는 30  $\mu\text{m}$ 일 수 있고, 미세구조(41)의 높이는 9  $\mu\text{m}$ , 10  $\mu\text{m}$ , 또는 11  $\mu\text{m}$ 일 수 있다.
- [0120] 일부 예들에서, 복수의 미세구조들 및 제2 베이스(4)는 단일편 구조를 형성하고, 이는 디스플레이 기관(100)의 구조를 단순화하는 데 도움이 된다.
- [0121] 예를 들어, 복수의 미세구조들(41)을 형성하기 위해 제1 베이스(1)로부터 먼 제2 베이스(4)의 표면을 에칭하도록 에칭 프로세스가 사용될 수 있다. 제2 베이스(4)는 특정 경도를 갖기 때문에, 에칭 프로세스를 사용하여 형성된 복수의 미세구조(41)의 구조는 매우 안정적이고, 변형을 피할 수 있다.
- [0122] 또한, 몇몇 실시예들에서, 디스플레이 기관(100)은 액정 디스플레이 장치 내의 백라이트 모듈의 광원으로서 액정 디스플레이 장치에 적용될 수 있다.
- [0123] 이 경우, 도 10에 도시된 바와 같이, 조광층(3)은 복수의 발광 디바이스(2) 사이의 갭들에 위치한 제3 하위 조광층(33), 및 제1 베이스(1)로부터 먼 제3 하위 조광층(33)의 측면 상에 배치된 제2 하위 조광층(32)을 포함할 수 있다. 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제3 하위 조광층(33)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스(2) 내의 발광층들(21)의 표면들보다 낮다; 제1 베이스(1)로부터 먼 제2 하위 조

광층(32)의 표면은 제1 베이스(1)로부터 먼 복수의 발광 디바이스(2)의 표면들보다 더 높다. 이러한 방식으로, 제3 하위 조광층(33)은 복수의 발광 디바이스(2)에 의해 방출된 광을 다양한 방향들로부터 포괄적으로 반사시킬 수 있고, 제2 하위 조광층(32) 및 제2 베이스(4)는 광을 안내하여 전반사를 회피함으로써, 디스플레이 기관(100)에 의해 디스플레이되는 휘도를 효과적으로 증가시킨다.

[0124] 이에 기초하여, 디스플레이 기관(100)은 제1 베이스(1)로부터 먼 제2 베이스(4)의 측면 상에 배치되고 복수의 서브픽셀 영역에 위치되는 양자점 필름들을 더 포함한다. 예를 들어, 복수의 발광 디바이스(2)는 모두 청색 광을 방출하고, 청색 광이 복수의 서브픽셀 영역 내의 양자점 필름들을 통과한 후에, 청색 광은 적색 광 또는 녹색 광과 같은 다양한 컬러들을 갖는 광으로 변환된다.

[0125] 본 개시내용의 몇몇 실시예는 디스플레이 기관을 제조하는 방법을 제공한다. 도 16에 도시된 바와 같이, 디스플레이 기관을 제조하는 방법은 단계들 100 내지 300(S100 내지 S300)을 포함한다.

[0126] S100에서, 도 17의 (a) 및 (b)와 도 18의 (a) 및 (b)에 도시된 바와 같이, 제1 베이스(1)가 제공되고, 서로 이격된 복수의 발광 디바이스(2)는 제1 베이스(1)의 표면 상에 제공된다.

[0127] 일부 예들에서, 복수의 발광 디바이스들(2)은 미니 LED들 또는 마이크로 LED들을 포함할 수 있다. 예를 들어, 복수의 발광 디바이스들(2)이 제1 베이스(1)의 표면 상에 제공될 때, 복수의 발광 디바이스들(2)을 제1 베이스(1)의 표면에 전달하기 위해 대량 전달 기술이 사용될 수 있다.

[0128] 여기서, 제1 베이스(1)의 구조, 복수의 발광 디바이스들(2)의 구조 및 제1 베이스(1)와 복수의 발광 디바이스들(2) 사이의 연결에 관해, 상기 실시예들에서의 설명들이 참조될 수 있으며, 이는 여기서 반복 설명되지 않을 것이다.

[0129] S200에서, 도 17의 (c) 및 도 18의 (c)에 도시된 바와 같이, 제2 베이스(4)가 제공되고, 광 흡수 재료를 사용하여 제2 베이스(4)의 표면 상에 조광층(3)이 형성된다.

[0130] 예를 들어, 제2 베이스(4)는 PET 베이스일 수 있다. 즉, 제2 베이스(4)는 PET로 구성된 박막일 수 있다.

[0131] 일부 예들에서, 제2 베이스(4)의 표면 상에 조광층(3)을 형성하는 단계는 제2 베이스(4)의 표면 상에 조광층(3)을 형성하기 위한 재료들을 코팅하고, 조광층(3)을 형성하기 위한 재료들을 경화시켜, 조광층(3)을 형성하는 단계를 포함한다.

[0132] 일부 예들에서, 도 17의 (c) 및 도 18의 (c)에 도시된 바와 같이, 조광층(3)은 스택으로 배열되는 제1 하위 조광층(31) 및 제2 하위 조광층(32)을 포함한다.

[0133] 이 경우, 제2 베이스(4)의 표면 상에 조광층(3)을 형성하는 것은, 예를 들어, 제2 베이스(4)의 표면 상에 제2 하위 조광층(32)을 형성하기 위한 재료를 코팅하고, 제2 하위 조광층(32)을 형성하기 위한 재료를 경화시켜, 제2 하위 조광층(32)을 형성하는 단계; 다른 박막(예를 들어, 릴리즈 필름) 상에 제1 하위 조광층(31)을 형성하기 위한 재료를 코팅하고, 제1 하위 조광층(31)을 형성하기 위해, 제1 하위 조광층(31)을 형성하기 위한 재료를 경화시키는 단계; 그 후에, 제1 하위 조광층(31)을 제2 하위 조광층(32)에 부착하고, 제1 하위 조광층(31)의 측면에 부착된 다른 박막을 제거하여, 제2 베이스(4)의 표면 상에 형성된 조광층(3)을 획득하는 단계를 포함할 수 있다.

[0134] S300에서, 도 17의 (d) 및 (e) 및 도 18의 (d) 및 (e)에 도시된 바와 같이, 복수의 발광 디바이스들(2)이 형성된 제1 베이스(1) 및 조광층(3)이 형성된 제2 베이스(4)는 프레스 프로세스를 이용하여 함께 프레스되어, 복수의 발광 디바이스들(2)은 조광층(3)에 내장되고, 조광층(3)의 일부는 복수의 발광 디바이스들(2) 사이의 갭들에 위치되고, 그리고 조광층(3)의 다른 부분들은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들 상에 위치된다.

[0135] 일부 예들에서, 조광층(3)의 재료는 아크릴 접착제를 더 포함한다.

[0136] 아크릴 접착제는 실온 또는 중간 온도에서 경화되는 이점을 가지기 때문에, S200에서 제2 베이스(4)의 표면 상에 조광층(3)이 형성될 때, 조광층(3)을 형성하기 위한 재료는 실온 또는 중간 온도에서 경화될 수 있다. 이러한 방식으로, 추가적인 경화 동작이 회피될 수 있고, 이는 디스플레이 기관(100)의 제조 프로세스를 단순화하는데 도움이 되며, 이에 의해 디스플레이 기관(100)의 제조 비용을 절약한다.

[0137] 아크릴 접착제는 특정 탄성을 가지며 갭(들)을 채울 수 있기 때문에, 복수의 발광 디바이스들(2)이 형성된 제1 베이스(1) 및 조광층(3)이 형성된 제2 베이스(4)를 함께 프레스하는 프로세스에서, 복수의 발광 디바이스들(2)

은 복수의 발광 디바이스들(2)이 조광층(3)에 완전히 내장될 때까지 조광층(3)에 점진적으로 진입할 수 있다. 조광층(3)의 부분은 복수의 발광 디바이스들(2) 사이의 갭들이 채워질 때까지 복수의 발광 디바이스들(2) 사이의 갭들을 채울 수 있다.

[0138] 조광층(3)의 다른 부분들은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들 상에 위치되는데, 즉, 복수의 발광 디바이스들(2)과 제2 베이스(4) 사이에 위치된다. 이러한 방식으로, 제2 베이스(4)가 복수의 발광 디바이스들(2)과 직접 접촉하여 발광 디바이스들(2)에 손상을 야기하는 것을 방지하기 위해, 조광층(3)의 다른 부분들은 복수의 발광 디바이스들(2)을 보호할 수 있다.

[0139] 본 개시내용의 실시예들에서 제공되는 디스플레이 기관(100)을 제조하기 위한 방법에서, 제2 베이스(4)의 표면 상에 조광층(3)을 형성하고, 이후 프레스링 프로세스를 사용하여 복수의 발광 디바이스들(2)이 형성된 제1 베이스(1) 및 조광층(3)이 형성된 제2 베이스(4)를 함께 프레스링함으로써, 복수의 발광 디바이스들(2)이 조광층(3)에 내장되고, 조광층(3)의 부분은 복수의 발광 디바이스들(2) 사이의 갭들에 위치되고, 그리고 조광층(3)의 다른 부분들은 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들 상에 위치된다. 조광층(3)은 조광층(3) 상에 입사하는 광의 적어도 일부를 흡수할 수 있고, 이는 디스플레이 기관(100)의 전력 소비를 증가시키지 않고 디스플레이 기관(100)의 콘트라스트를 개선한다. 또한, 관련 기술과 비교하여, 본 개시내용의 실시예들에서 제공되는 디스플레이 기관(100)을 제조하는 방법은 프로세스가 간단하고 동작이 용이하며, 이는 조광층(3)의 연삭을 회피하고, 이에 의해 디스플레이 기관(100)의 표면의 백화를 회피하고, 디스플레이 기관(100)의 표면이 높은 균일성을 갖게 한다.

[0140] 몇몇 실시예들에서, 다양한 타입의 프레스링 프로세스가 존재한다.

[0141] 예를 들어, 프레스링 프로세스는 진공 프레스링 프로세스를 포함할 수 있다.

[0142] 도 17의 (d)에 도시된 바와 같이, 복수의 발광 디바이스들(2)이 형성된 제1 베이스(1) 및 조광층(3)이 형성된 제2 베이스(4)를 진공 프레스링 프로세스를 이용하여 함께 프레스링하는 프로세스에서, 조광층(3)이 형성된 제2 베이스(4)는 진공 펌핑 동작이 수행되는 동안 완전히 프레스링될 수 있다. 이러한 방식으로, 복수의 발광 디바이스들(2)에 근접한 조광층(3)의 표면은 실질적으로 동시에 복수의 발광 디바이스들(2)과 접촉할 수 있고, 따라서 복수의 발광 디바이스들(2)은 실질적으로 동시에 조광층(3)에 내장될 수 있다. 또한, 조광층(3)과 제1 베이스(1) 사이의 기포들의 형성이 또한 회피된다.

[0143] 예를 들어, 프레스링 프로세스는 롤링 프로세스를 포함할 수 있다.

[0144] 도 18의 (d)에 도시된 바와 같이, 롤링 프로세스를 이용하여, 복수의 발광 디바이스들(2)이 형성된 제1 베이스(1) 및 조광층(3)이 형성된 제2 베이스(4)를 함께 프레스링하는 프로세스에서, 복수의 발광 디바이스들(2)이 형성된 제1 베이스(1)의 단부(예를 들어, 도 18에 도시된 우측 단부)는, 조광층(3)이 형성된 제2 베이스(4)의 단부(예를 들어, 도 18에 도시된 우측 단부)와 함께 먼저 프레스링될 수 있어서, 이 단부에서의 발광 디바이스(들)(2)는 조광층(3)에 완전히 내장되고; 그 다음, 프레스링 위치는 대향 단부(예를 들어, 도 18에 도시된 좌측 단부)로 점진적으로 이동되어, 복수의 발광 디바이스들(2)은 제1 베이스(1)의 단부로부터 대향 단부까지 조광층(3)으로 순차적으로 내장되고; 그 후에 가열 탈기 프로세스가 수행된다. 이러한 방식으로, 조광층(3)과 제1 베이스(1) 사이에 발생할 수 있는 기포들이 감소되거나 심지어 제거될 수 있다.

[0145] 몇몇 실시예들에서, 조광층(3)이 필름들을 포함하는 경우, 복수의 발광 디바이스들(2)에 근접한 필름의 경도는 복수의 발광 디바이스들(2)로부터 먼 다른 필름의 경도보다 더 작다.

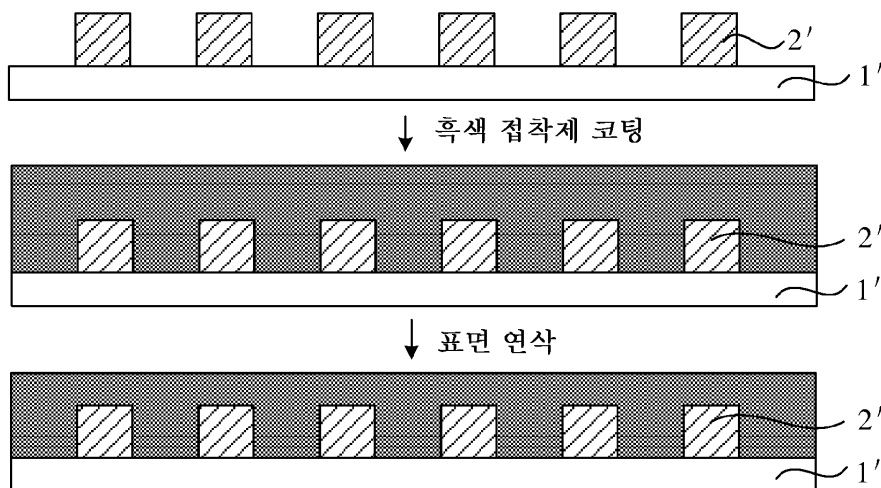
[0146] 예를 들어, 조광층(3)은 적층되는 제1 하위 조광층(31) 및 제2 하위 조광층(32)을 포함한다. 이 경우, 제1 하위 조광층(31)의 경도는 제2 하위 조광층(32)의 경도보다 작다. 이러한 방식으로, 복수의 발광 디바이스들(2)이 형성된 제1 베이스(1) 및 조광층(3)이 형성된 제2 베이스(4)를 함께 프레스링하는 프로세스에서, 복수의 발광 디바이스들(2)이 제1 하위 조광층(31)에 진입하여 내장되는 것이 용이하다. 제1 베이스(1)를 기준으로, 제1 베이스(1)로부터 먼 제1 하위 조광층(31)의 표면이 제1 베이스(1)로부터 먼 복수의 발광 디바이스들(2)의 표면들보다 더 낮은 경우, 복수의 발광 디바이스들(2)이 제2 하위 조광층(32)을 통해 관통하여 제2 베이스(2)와 접촉하는 상황을 회피함으로써, 복수의 발광 디바이스들(2)이 손상되는 상황을 유리하게 회피하도록, 복수의 발광 디바이스들(2)이 제2 하위 조광층(32)에 진입하는 속도를 늦추고 용이하게 제어하는 것이 가능하다.

[0147] 또한, 본 개시내용의 몇몇 실시예들에서, 복수의 발광 디바이스들(2)이 조광층(3)에 진입하는 속도는 또한 제2 하위 조광층(32)의 두께를 제어함으로써 제어될 수 있다.

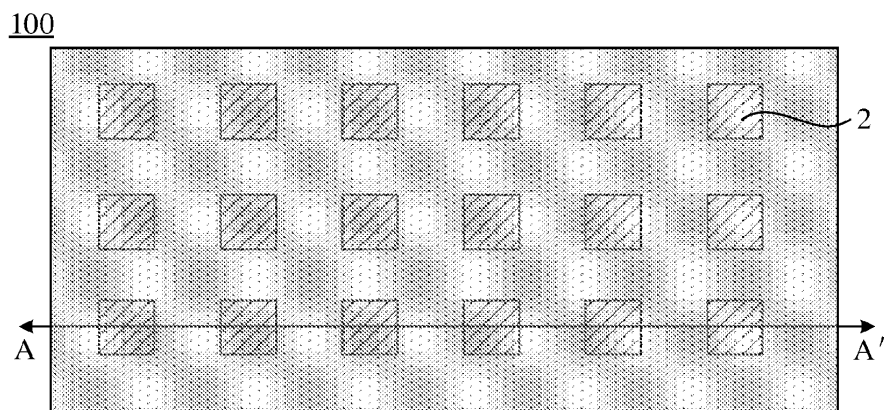
- [0148] 본 개시내용의 몇몇 실시예는 디스플레이 장치(200)를 제공한다. 도 19에 도시된 바와 같이, 디스플레이 장치(200)는 전술한 몇몇 실시예에서 제공되는 디스플레이 기관(100)을 포함한다.
- [0149] 디스플레이 장치(200)에 포함된 디스플레이 기관(100)은 상기 실시예에서 제공된 디스플레이 기관(100)과 동일한 구조 및 유익한 효과를 가지며, 여기서 상세한 설명은 반복하지 않는다.
- [0150] 일부 예에서, 디스플레이 장치(200)는 디스플레이 기관(100) 및/또는 디스플레이 기관(100) 상에 장착된 카메라를 탑재하기 위한 하우징을 더 포함한다.
- [0151] 몇몇 실시예들에서, 디스플레이 장치(200)는 전자 종이, 이동 전화, 태블릿 컴퓨터, 텔레비전, 디스플레이, 노트북 컴퓨터, 디지털 포토 프레임 및 내비게이터와 같은 디스플레이 기능을 갖는 임의의 제품 또는 컴포넌트이다.
- [0152] 전술한 설명들은 본 개시내용의 특정 구현들일 뿐이며, 본 개시내용의 보호 범위는 이에 제한되지 않는다. 본 기술 분야의 임의의 통상의 기술자가 본 개시내용의 기술적 범위 내에서 생각할 수 있는 변경들 또는 대체들은 본 개시내용의 보호 범위에 포함될 것이다. 따라서, 본 개시내용의 보호 범위는 청구범위의 보호 범위에 따른 것이다.

## 도면

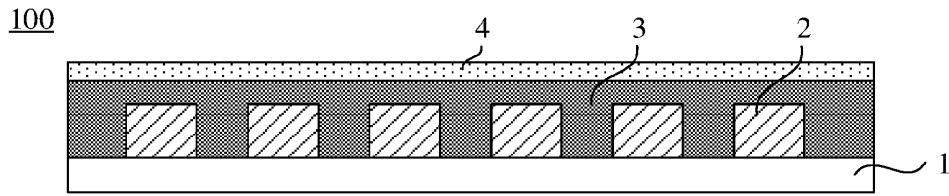
### 도면1



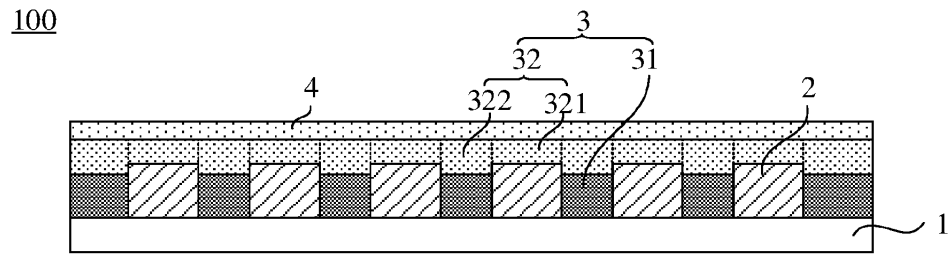
### 도면2



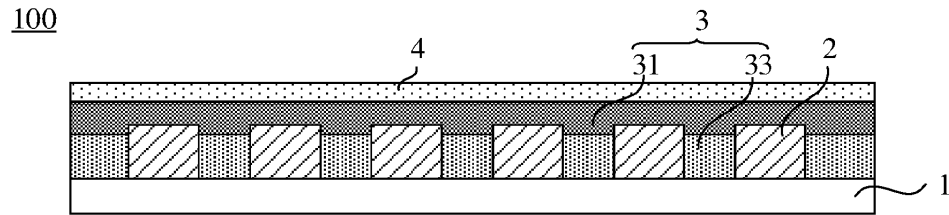
도면3



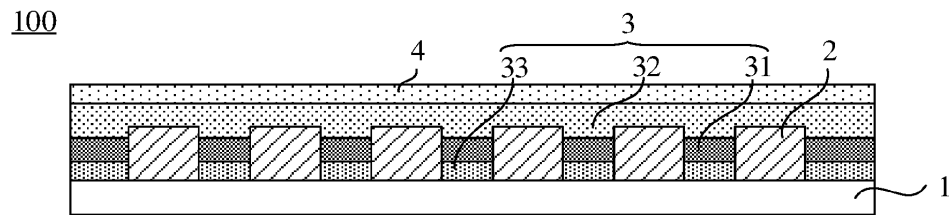
도면4



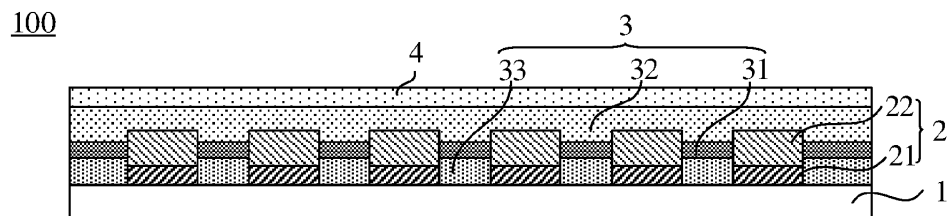
도면5



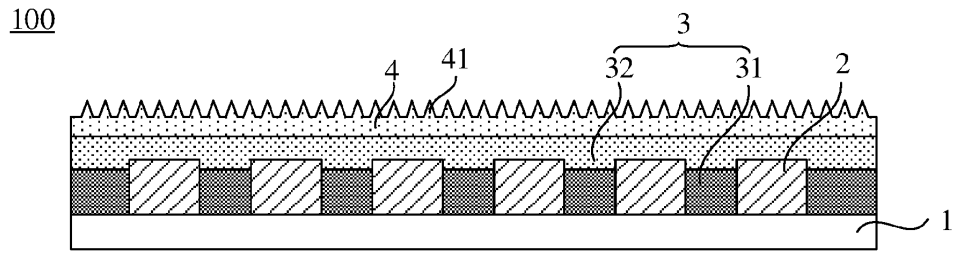
도면6



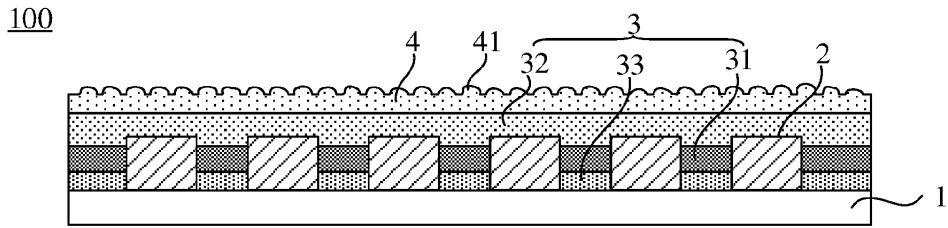
도면7



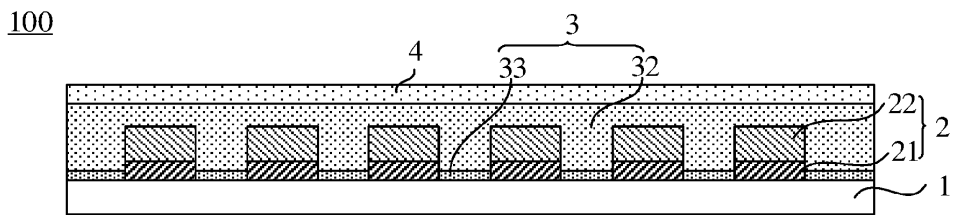
도면8



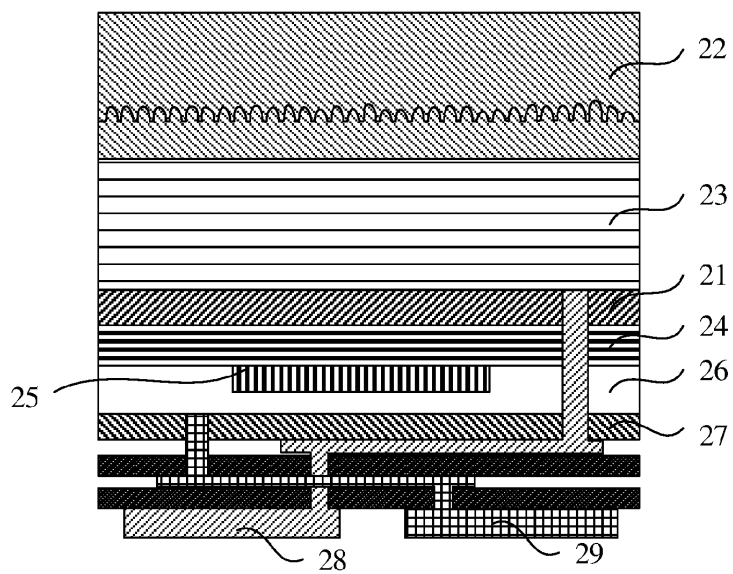
도면9



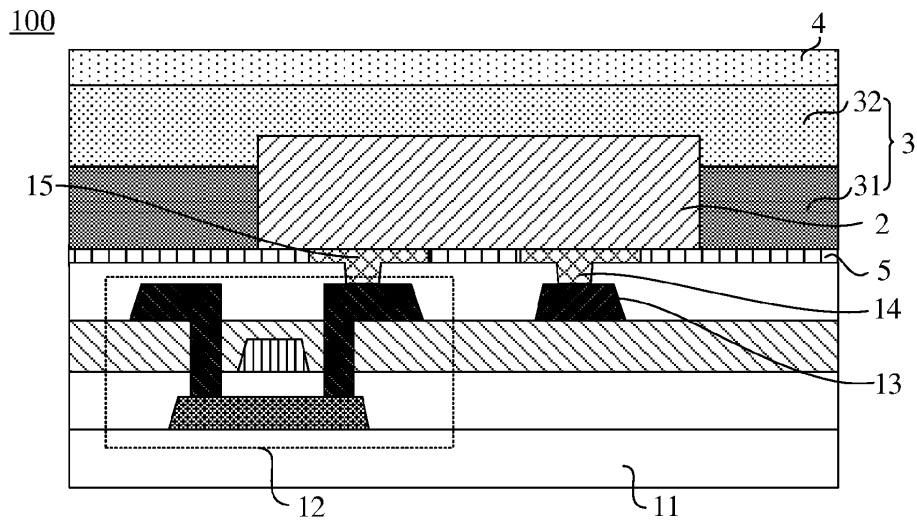
도면10



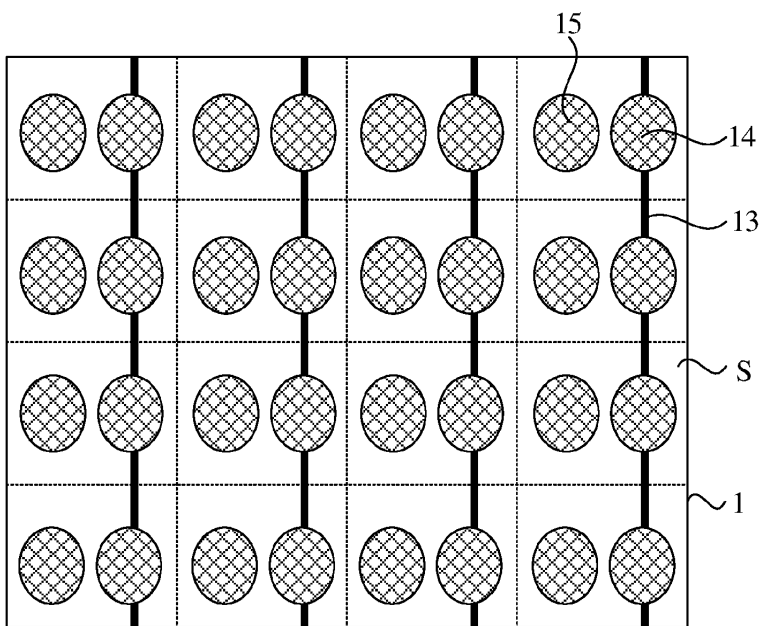
도면11



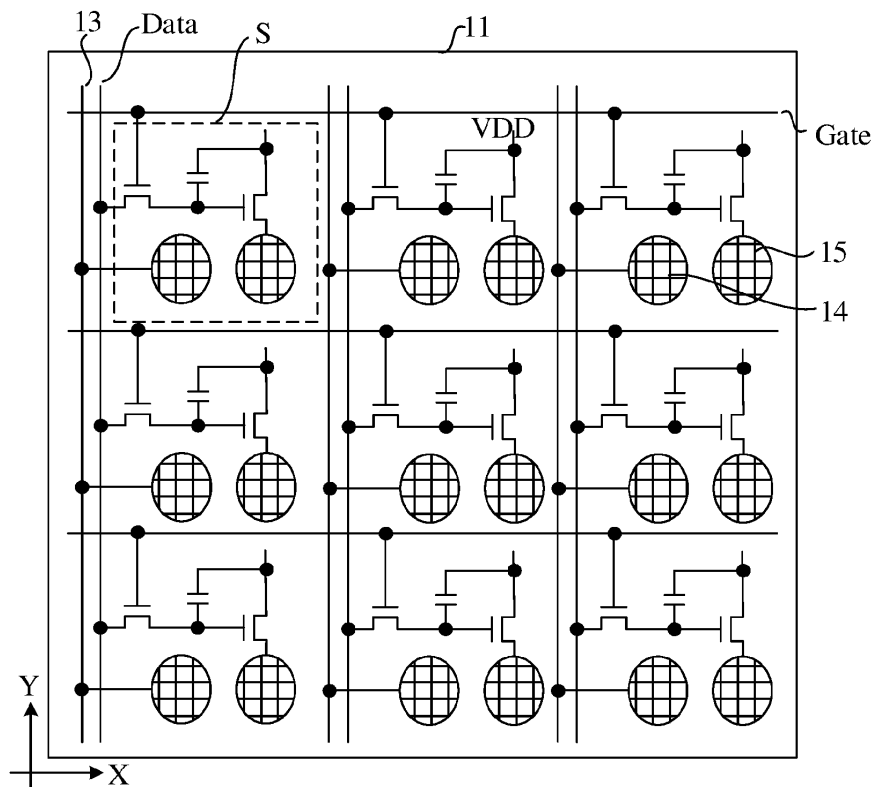
도면12



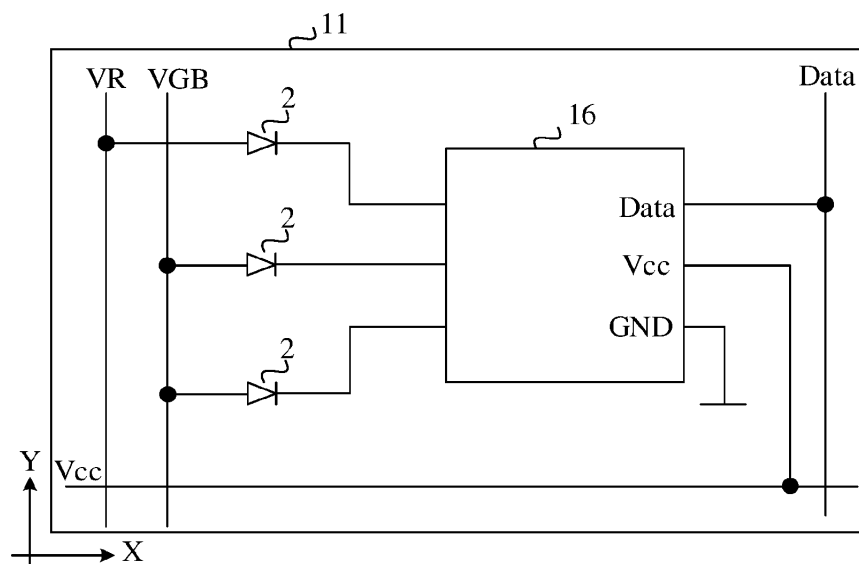
도면13



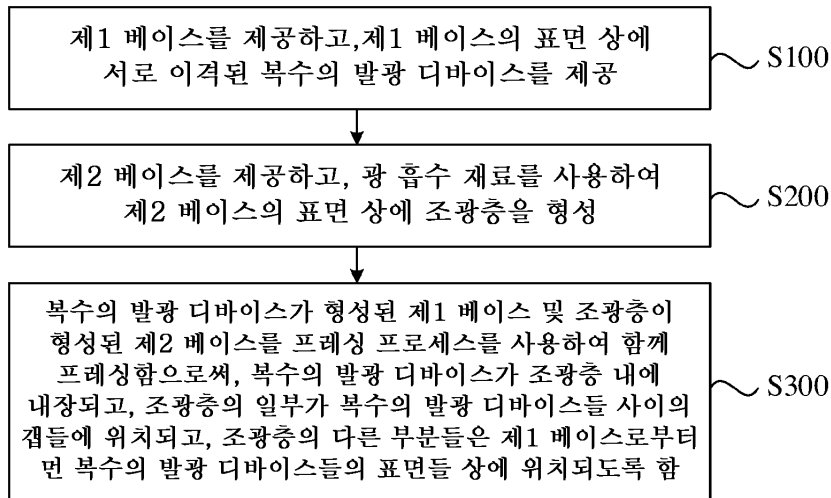
도면14



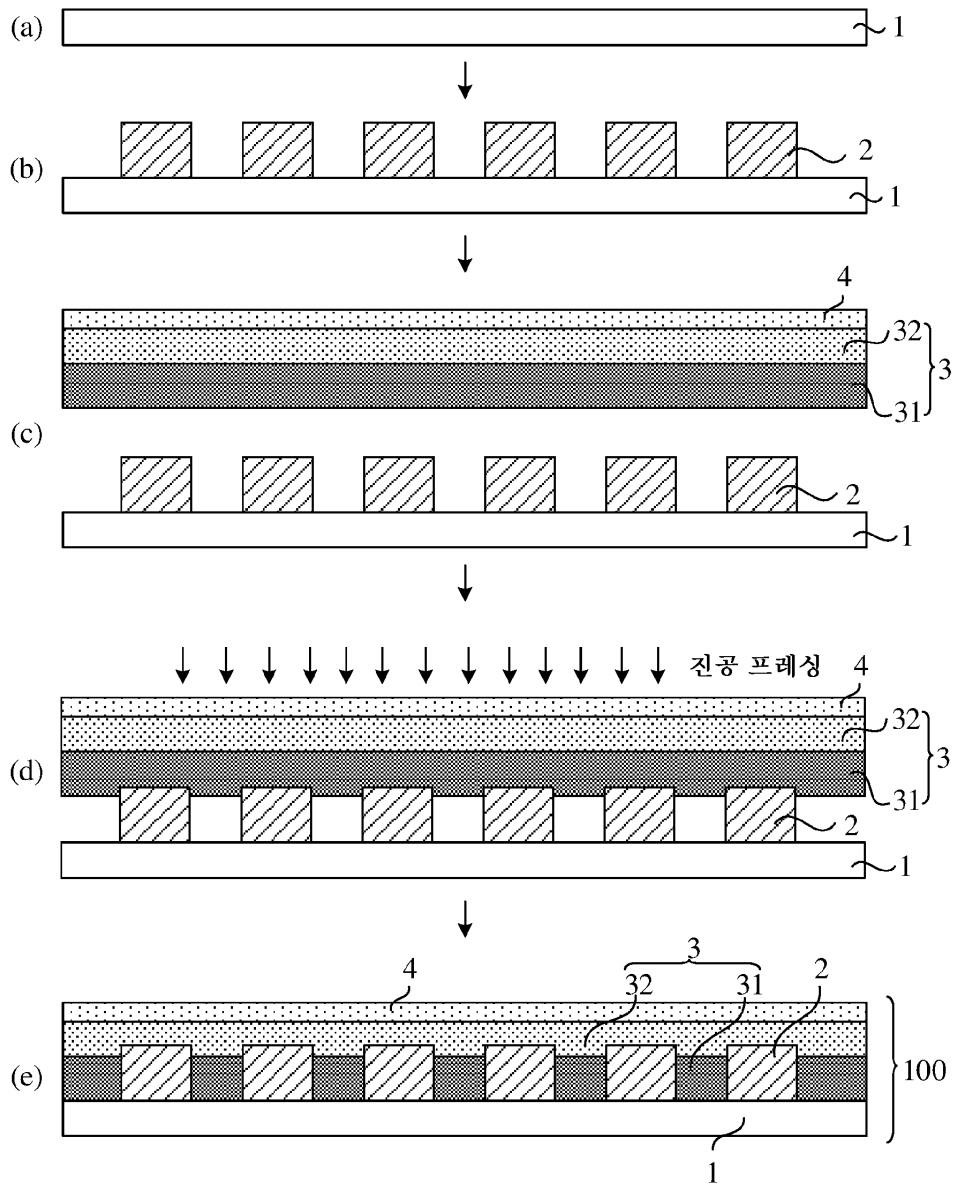
도면15



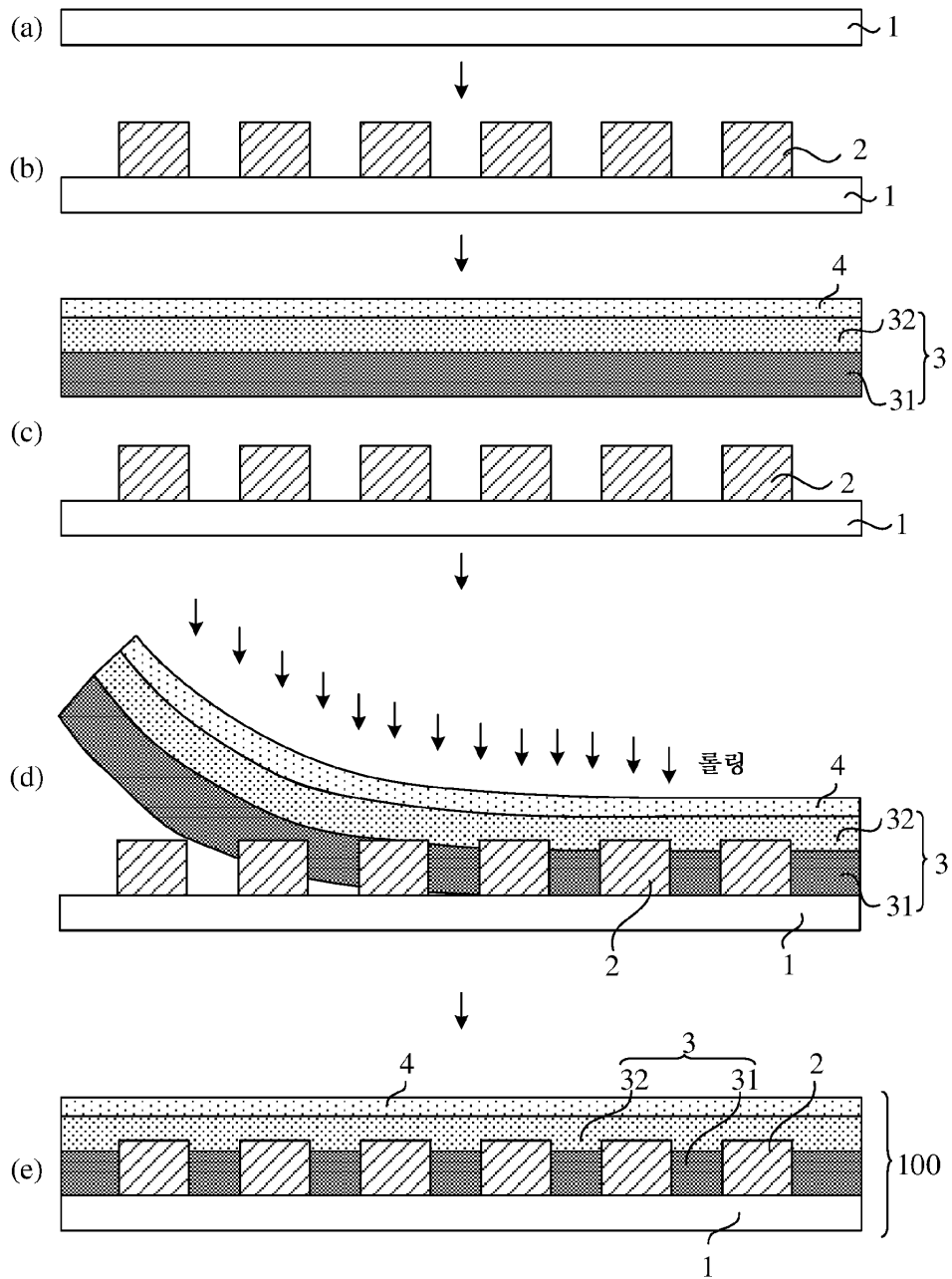
도면16



도면17



도면18



도면19

200

