

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6332759号
(P6332759)

(45) 発行日 平成30年5月30日(2018.5.30)

(24) 登録日 平成30年5月11日(2018.5.11)

(51) Int. Cl.		F I	
HO 1 F 19/04	(2006.01)	HO 1 F 19/04	Z
HO 1 F 17/00	(2006.01)	HO 1 F 17/00	B
HO 1 F 27/28	(2006.01)	HO 1 F 27/28	K
HO 1 L 21/822	(2006.01)	HO 1 L 27/04	L
HO 1 L 27/04	(2006.01)		

請求項の数 11 (全 25 頁)

(21) 出願番号 特願2015-533140 (P2015-533140)
 (86) (22) 出願日 平成25年9月18日(2013.9.18)
 (65) 公表番号 特表2015-530752 (P2015-530752A)
 (43) 公表日 平成27年10月15日(2015.10.15)
 (86) 国際出願番号 PCT/US2013/060289
 (87) 国際公開番号 W02014/047106
 (87) 国際公開日 平成26年3月27日(2014.3.27)
 審査請求日 平成28年8月19日(2016.8.19)
 (31) 優先権主張番号 61/703,576
 (32) 優先日 平成24年9月20日(2012.9.20)
 (33) 優先権主張国 米国(US)
 (31) 優先権主張番号 14/028,835
 (32) 優先日 平成25年9月17日(2013.9.17)
 (33) 優先権主張国 米国(US)

(73) 特許権者 502188642
 マーベル ワールド トレード リミテッド
 バルバドス国 ビービー14027, セントマイケル、ブリトンズ ヒル、ガンサイトロード、エル ホライズン
 (74) 代理人 110000877
 龍華国際特許業務法人
 (72) 発明者 ゴドイ、フィリップ
 アメリカ合衆国、95054 カリフォルニア州、サンタ クララ、マーベル レーン 5488 マーベル セミコンダクター インコーポレイテッド内

最終頁に続く

(54) 【発明の名称】 8の字及び双8の字の入れ子構造の変圧器を有する変圧器回路

(57) 【特許請求の範囲】

【請求項1】

変圧器であって、

第1のセットの入力端子を備える第1の複数のループと、第1のセットの出力端子を備える第2の複数のループと、を備え、

前記第1の複数のループは、第1の複数のクロスオーバーによって互いに直列に導電結合された少なくとも3つのループを含み、

前記第2の複数のループは、第2の複数のクロスオーバーによって互いに直列に導電結合された少なくとも3つのループを含み、

前記第2の複数のループの各々は、前記第1の複数のループのそれぞれのループに誘導結合され、かつ、前記第1の複数のループのそれぞれのループ内に入れ子になっており、

前記第1の複数のループに含まれる前記少なくとも3つのループは、第1のループ、第2のループ、及び第3のループを含み、前記変圧器は、前記第1のループの入力を介して電流を受け、前記第1のループの前記入力は、前記第1のセットの入力端子を含み、

前記第1の複数のクロスオーバーは、第1の対の導体及び第2の対の導体を含み、前記第1の対の導体は互いに交差して前記第1のループ及び前記第2のループを接続し、前記第2の対の導体は、互いに交差して前記第2のループ及び第3のループを接続し、

前記第2の複数のループに含まれる前記少なくとも3つのループは、第4のループ、第5のループ、及び第6のループを含み、前記第4のループは、前記第1のループ内に入れ子になっており、前記第5のループは、前記第1の複数のループのうちの直列内の最後の

10

20

ループに入れ子になっており、前記最後のループは、前記第 1 のループ及び前記第 2 のループ以外の前記第 1 の複数のループのうちのループであり、

前記第 2 の複数のクロスオーバーは、第 3 の対の導体及び第 4 の対の導体を含み、前記第 3 の対の導体は、互いに交差して前記第 4 のループ及び前記第 5 のループを接続し、前記第 4 の対の導体は、互いに交差して前記第 6 のループを前記第 4 のループ又は前記第 5 のループに接続する、

変圧器。

【請求項 2】

前記第 1 の複数のループは、平面内で互いから離れた中心を有し、

前記第 2 の複数のループの各々は、入れ子になった前記第 1 の複数のループのそれぞれ 10
のループと同心である

請求項 1 に記載の変圧器。

【請求項 3】

前記第 1 の複数のループは、4 つのループを備え、

前記第 2 の複数のループは、4 つのループを備え、

前記第 1 の複数のループは、双 8 の字構造内に配され、

前記第 2 の複数のループは、双 8 の字構造内に配される、

請求項 1 または 2 に記載の変圧器。

【請求項 4】

前記第 1 のセットの入力端子は、前記第 1 の複数のループのただ 1 つのセットの入力端 20
子であり、

前記第 1 のセットの出力端子は、前記第 2 の複数のループのただ 1 つのセットの出力端
子である

請求項 3 に記載の変圧器。

【請求項 5】

前記第 1 のセットの入力端子は、前記変圧器のただ 1 つのセットの入力端子であり、

前記第 1 のセットの出力端子は、前記変圧器のただ 1 つのセットの出力端子である

請求項 3 または 4 に記載の変圧器。

【請求項 6】

前記第 1 のセットの入力端子は、前記第 1 の複数のループのうちのいずれかのループに 30
接続され、

前記第 1 のセットの出力端子は、前記第 2 の複数のループのうちのいずれかのループに
接続される

請求項 1 から 5 の何れか一項に記載の変圧器。

【請求項 7】

前記第 1 の複数のループのうちの 1 つのループ及び前記第 2 の複数のループのうちの 1
つのループは、平面内で互いから離れた中心を有し、前記第 1 の複数のループのうちの
前記 1 つのループは前記第 1 のセットの入力端子に接続され、前記第 2 の複数のループの
うちの前記 1 つのループは前記第 1 のセットの出力端子に接続され、

前記第 1 のセットの入力端子は、前記変圧器の、前記第 1 のセットの出力端子とは異なる 40
側にある

請求項 6 に記載の変圧器。

【請求項 8】

前記第 1 の複数のループのうちの 1 つのループ及び前記第 2 の複数のループのうちの 1
つのループは、平面内で互いから離れた中心を有し、前記第 1 の複数のループのうちの
前記 1 つのループは前記第 1 のセットの入力端子に接続され、前記第 2 の複数のループの
うちの前記 1 つのループは前記第 1 のセットの出力端子に接続され、

前記第 1 のセットの入力端子は、前記変圧器の、前記第 1 のセットの出力端子と同一側
にある

請求項 6 に記載の変圧器。

【請求項 9】

第 1 の変圧器および第 2 の変圧器を備え、
 請求項 1 の変圧器は前記第 1 の変圧器であり、
 前記第 2 の変圧器は、第 3 の複数のループと、第 2 のセットの入力端子と、第 2 のセットの出力端子と、を備え、
 前記第 1 の変圧器は前記第 3 の複数のループ内に入れ子になっている回路。

【請求項 10】

第 1 の変圧器および第 2 の変圧器を備え、
 前記第 1 の変圧器は、
少なくとも 1 つのループを有する第 1 の巻線、および
少なくとも 1 つのループを有する第 2 の巻線を備え、前記第 2 の巻線の前記少なくとも 1 つのループは前記第 1 の巻線の前記少なくとも 1 つのループ内に入れ子になっており、
 前記第 2 の変圧器は、
前記第 1 の変圧器の前記第 1 の巻線の前記少なくとも 1 つのループ内に入れ子になって
おり、

8 の字構造を有する第 3 の巻線、

8 の字構造を有する第 4 の巻線、および

第 1 の対の導体を有する第 1 の複数のクロスオーバーを備え、

前記第 4 の巻線の複数のループは、前記第 3 の巻線のそれぞれのループ内に入れ子にな
っており、

前記第 3 の巻線は、第 1 のループ及び第 2 のループを含み、

前記第 1 のループの入力は、前記第 2 の変圧器の入力であり、

前記第 2 のループは、前記第 3 の巻線のうちの一連のループ内の最後のループであり、

前記第 4 の巻線は、第 3 のループおよび第 4 のループを含み、

前記第 3 のループは、前記第 1 のループ内に入れ子になっており、

前記第 4 のループは、前記第 2 のループ内に入れ子になっており、

前記第 1 の対の導体は互いに交差して前記第 3 のループおよび前記第 4 のループを接続
する、

変圧器回路。

【請求項 11】

前記第 2 の変圧器は双 8 の字構造を有する

請求項 10 に記載の変圧器回路。

【発明の詳細な説明】

【技術分野】

【0001】

[関連出願の相互参照]

本願は、2013年9月17日に提出された米国特許出願第 14 / 028 , 835 号の優先権、および、2012年9月20日に提出された米国仮出願第 61 / 703 , 576 号の利益を主張する。上記参照された両出願の開示全体は、参照により本明細書に組み込まれる。

【0002】

本開示は集積回路に関し、より具体的には集積回路に組み込まれたインダクタおよび変圧器の構造に関する。

【背景技術】

【0003】

本明細書にて提供される背景技術の説明は、本開示の背景を概して提供する目的で成される。ここに名を挙げられている発明者らの研究は、背景技術のセクションにおいて説明される範囲において、出願時に従来技術として別途みなし得ない説明の複数の態様とともに、明示的にも暗示的にも本開示に対する従来技術とは認められない。

10

20

30

40

50

【 0 0 0 4 】

集積回路（チップ）は限られたスペースの中に位置する多数の回路部品を含む。複数の回路部品は複数のインダクタおよび複数の変圧器を含むことができる。複数の別個のインダクタおよび変圧器は、複数のインダクタと複数の変圧器との間の複数のスペースをまたいで互いに磁氣的に結合可能である。磁場を発生する第1のインダクタまたは変圧器を「アグレッサ」という。その磁場を受ける第2のインダクタおよび変圧器を「ビクティム」という。

【 0 0 0 5 】

一般的に、集積回路上の複数のアグレッサと複数のビクティムとの間の磁気結合を最小限に抑えるべく、複数のアグレッサと複数のビクティムとの間の複数の距離は最大限にされる。しかし、チップのサイズが縮小されると、複数のアグレッサおよび複数のビクティムを位置させるために使用可能な面積、および複数のアグレッサと複数のビクティムとの間の複数の距離は減少する。これは磁気結合を最小限にする能力を制限する。

10

【 0 0 0 6 】

加えて、集積回路は1または複数の送信機を含みうる。複数の送信機の各々は、複数の電力増幅器を有する電力増幅回路を含みうる。電力増幅回路内に複数のインダクタおよび/または複数の変圧器を含有し、かつこれらが近接しているために、電力増幅回路の複数の増幅器間のクロストーク（すなわち干渉）およびフィードバックを経験することがある。さらに局所発振器のプリングを経験することもある。局所発振器のプリングとは、例えば、送信機の送信信号の一部が、電圧制御発振器と結合して戻される場合とってよい。送信信号は変調されているため、電圧制御発振器にも変調をもたらす。

20

【 発明の概要 】

【 課題を解決するための手段 】

【 0 0 0 7 】

変圧器が設けられ、変圧器は第1の複数のループおよび第2の複数のループを含む。第1の複数のループは第1のセットの入力端子を含む。第1の複数のループは、第1の複数のクロスオーバーによって互いに直列に導電結合された少なくとも3つのループを含む。第2の複数のループは第1のセットの出力端子を含む。第2の複数のループは、第2の複数のクロスオーバーによって互いに直列に導電結合された少なくとも3つのループを含む。第2の複数の導電性ループの各々は、第1の複数の導電性ループのそれぞれのループに誘導結合され、かつ第1の複数の導電性ループのそれぞれのループ内に入れ子になっている。

30

【 0 0 0 8 】

複数の他の特徴において、変圧器が設けられ、変圧器は1セットの入力端子；第1のセットの出力端子；および複数の巻線を含む。複数の巻線は、第1の巻線および第2の巻線を含む。第1の巻線は8の字構造を有し、1セットの入力端子に導電結合されている。8の字構造は第1のループおよび第2のループを含む。第1のループ及び第2のループはクロスオーバーによって互いに導電結合されている。第2の巻線は8の字構造を有さない。第2の巻線は、第1のセットの出力端子に導電結合されている。第2の巻線は、第1の巻線の第1のループおよび第1の巻線の第2のループのうちの1つのループ中に入れ子になっており、かつ、第1の巻線の第1のループおよび第1の巻線の第2のループのうちの1つのループに誘導結合されている。

40

【 0 0 0 9 】

複数の他の特徴において、変圧器回路が設けられ、かつ第1の変圧器および第2の変圧器を含む。第1の変圧器は、第1のループを有する第1の巻線と、第2のループを有する第2の巻線と、を含み、第2のループは第1のループ内に入れ子になっている。第2の変圧器は第1の変圧器内に入れ子になっている。第2の変圧器は、8の字構造を有する第3の巻線と、8の字構造を有する第4の巻線と、を含む。第4の巻線の複数のループは、第3の巻線のそれぞれのループ内に入れ子になっている。

【 0 0 1 0 】

50

詳細な説明、特許請求の範囲、および複数の図面から、本開示の適用性のさらなる領域が明らかとなるであろう。詳細な説明および複数の特定の例は、説明の目的のみを意図しており、本開示の範囲を制限することは意図していない。

【図面の簡単な説明】

【0011】

【図1】本開示による、複数の変圧器を組み込んだ無線通信回路である。

【0012】

【図2】第1の変圧器（またはアグレッサ）と第2の変圧器（またはビクティム）との間の誘導結合を示す、変圧器回路の概略図である。ここでビクティムは、直列に接続された複数のループを備える8の字構造を有する。

10

【0013】

【図3】第1の変圧器（またはアグレッサ）と第2の変圧器（またはビクティム）との間の誘導結合を示す、変圧器回路の概略図である。ここでビクティムは、並列に接続された複数のループを備える8の字構造を有する。

【0014】

【図4】別の巻線のループ内に入れ子になった巻線を有する変圧器の概略図である。

【0015】

【図5】単一の巻線のそれぞれのループ内に入れ子になった複数の巻線と、対向する入力端子及び出力端子と、を有する変圧器の概略図である。

【0016】

20

【図6】単一の巻線のそれぞれのループ内に入れ子になった複数の巻線と、対向しない入力端子及び出力端子と、を有する変圧器の概略図である。

【0017】

【図7】変圧器のそれぞれのループ内に入れ子になった8の字構造を有する複数の変圧器を組み込んだ変圧器回路の概略図である。

【0018】

【図8】非8の字構造を有する別の変圧器内に入れ子になった、8の字構造を有する変圧器を組み込んだ変圧器回路の概略図である。

【0019】

【図9】双8の字構造を有する変圧器の概略図である。

30

【0020】

【図10】非8の字構造を有する別の変圧器内に入れ子になった、双8の字構造を有する変圧器を含む変圧器回路の概略図である。

【0021】

【図11】8の字構造を有し、対向する入力端子および出力端子を有する変圧器のレイアウトを示す、集積回路の上面図である。

【0022】

【図12】8の字構造を有し、対向しない入力端子及び出力端子を有する変圧器のレイアウトを示す、集積回路の上面図である。

【0023】

40

【図13】8の字構造を有し、鉛直方向にスタックされた複数のループを有する変圧器を示す、集積回路の上面図である。

【0024】

【図14A】図13の集積回路の断面線Aに沿った側断面図である。

【図14B】図13の集積回路の断面線Bに沿った側断面図である。

【図14C】図13の集積回路の断面線Cに沿った側断面図である。

【図14D】図13の集積回路の断面線Dに沿った側断面図である。

【図14E】図13の集積回路の断面線Eに沿った側断面図である。

【図14F】図13の集積回路の断面線Fに沿った側断面図である。

【図14G】図13の集積回路の断面線Gに沿った側断面図である。

50

【図 1 4 H】図 1 3 の集積回路の断面線 H に沿った側断面図である。

【図 1 4 I】図 1 3 の集積回路の断面線 I に沿った側断面図である。

【図 1 4 J】図 1 3 の集積回路の断面線 J に沿った側断面図である。

【図 1 4 K】図 1 3 の集積回路の断面線 K に沿った側断面図である。

【 0 0 2 5 】

【図 1 5】複数の異なる層上に複数のクロスオーバーおよび複数のループを有する 8 の字構造を備える変圧器を示す、集積回路の上面図である。

【 0 0 2 6 】

【図 1 6】図 1 4 の集積回路の断面線 A - A に沿った側断面図である。

【 0 0 2 7 】

【図 1 7】本開示による、複数のインダクタおよび / または複数の変圧器を組み込んだ電力増幅回路の概略図である。

【 0 0 2 8 】

複数の図面中、複数の参照番号は、同様の、および / または同一の要素を同定すべく再使用される。

【発明を実施するための形態】

【 0 0 2 9 】

インダクタのループなどのループを通過する変化する磁場は、そのループ内に電流を誘導する。その誘導された電流は逆向きの磁場を発生する。複数のインダクタおよび複数の変圧器を有する複数の変圧器回路を以下に開示する。複数のインダクタ、複数の変圧器の複数の巻線（または複数のインダクタ）、および複数の変圧器は、8 の字および / または双 8 の字構造を有しうる。これらの構造は、複数の回路要素間の磁気結合、および関連付けられる誘導された電流を最小限に抑える、および / またはキャンセルすべく設計される。

【 0 0 3 0 】

8 の字構造を有するインダクタまたは巻線は、クロスオーバーによって互いに導電結合された少なくとも 2 つのループを含む。その少なくとも 2 つのループは非同心的で、互いに離れており、それらループのうち少なくとも 1 つがその他のループのうちの 1 つループ内に位置しない（入れ子にならない）ようになっている。双 8 の字構造を有するインダクタまたは巻線は、少なくとも 3 つのクロスオーバーによって互いに導電結合された少なくとも 4 つのループを含む。双 8 の字構造を有するインダクタまたは巻線は、クロスオーバーによって導電結合された 2 つの 8 の字構造を有する。8 の字構造を有する複数のインダクタおよび複数の巻線の複数の例が、少なくとも図 2 - 1 2 に示されている。

【 0 0 3 1 】

8 の字構造を有する変圧器は、8 の字構造を有する少なくとも 1 つの巻線を含む。変圧器は、8 の字構造を有する複数の巻線を含み、変圧器の第 1 の巻線は変圧器の第 2 の巻線内に入れ子になってもよい。8 の字構造を有する複数の変圧器の複数の例が、少なくとも図 2 - 1 2 に示されている。

【 0 0 3 2 】

本明細書にて開示する複数のインダクタ、複数の巻線、および複数の変圧器の構造によってもたらされる磁場キャンセルによって、複数のインダクタ、複数の巻線、および複数の変圧器を他の複数のインダクタ、複数の巻線、および複数の変圧器内に配置する（入れ子にする）ことが可能となる。これにより、複数のインダクタ、複数の巻線、および複数の変圧器によって使用されるスペースが最小限になる。8 の字構造および双 8 の字構造を有する複数の変圧器を含む、本明細書にて開示する複数の変圧器は、鉛直方向にスタックされた複数の変圧器、同心の複数の変圧器、または他のタイプの複数の変圧器であってよい。鉛直方向にスタックされた変圧器の例が、図 1 3 - 1 4 に示されている。同心の複数の変圧器および / または同心の複数のループを有する複数の変圧器の複数の例が、図 2 - 1 2 に示されている。

【 0 0 3 3 】

10

20

30

40

50

本明細書にて開示する複数の変圧器はバランとして構成および/または用いられてよい。バランは、グランド基準に対して平衡な第1の複数の電気信号を第2の複数の電気信号に変換する複数の電気変圧器を指してよい。第2の複数の電気信号はグランド基準に対して不平衡である。複数のバランは、グランド基準に対して不平衡な複数の電気信号を、グランド基準に対して平行な信号に変換もしうる。

【0034】

図1は、信号生成器モジュール12、変換器モジュール14、変圧器16、18、20及び電力増幅器22、24を有する電力増幅回路15、およびアンテナ26を含む無線通信回路10を示している。信号生成器モジュール12は、アンテナ26を介して、送信されるべき複数の信号を受信、および/または生成する。変換器モジュール14は、複数の

10

ベースバンド信号を複数の無線周波数(RF)信号に変換しうる。変換器モジュール14は、1または複数のミキサ(1つのミキサ27を図示)、1または複数の発信器(1つの局所発振器28を図示)、およびフィルターモジュール30を含みうる。局所発振器28は発振信号を生成する。ミキサ27は送信されるべき信号を発振信号とミキシングし、第1の出力信号を生成する。第1の出力信号はフィルターモジュール30によってフィルタリングされる。

【0035】

変圧器16、18、20及び電力増幅器22、24はそれぞれ、第1の出力信号の電圧を変換および増幅して、アンテナ26を介して送信される第2の出力信号を生成する。第3の(すなわち最後)の変圧器20の複数の電圧および/または複数の電流のレベルは、

20

その他の変圧器16、18のうちの1または複数のそれより大きくてよく、少なくともこのために、アグレッサと呼ばれてよい。その他の変圧器16、18はビクティムと呼ばれてよい。特定の数の変圧器及び電力増幅器が示されているが、それぞれ任意の数が含まれても、および/または、例えば、変換器モジュール14とアンテナ26との間に直列で接続されてもよい。変圧器16、18、20の各々は、本明細書にて開示する複数の変圧器のうちの何れかと置換されうる。電力増幅回路15の代わりに用いられうる電力増幅回路を図17に示してある。

【0036】

第1の出力信号および第2の出力信号は差分信号であってよい。変圧器16、18、20および電力増幅器22、24は、図示するように、複数の差分信号の送受信のための複数の差分入力及び差分出力を有してよい。第3の変圧器20は、第1の出力端子32及び第2の出力端子34を備える差分出力を有する。第3の変圧器20の第1の出力端子32はアンテナ26に接続される。第3の変圧器20の第2の出力端子34はグランド基準36に接続される。

30

【0037】

変圧器16、18、20のうちの1または複数のは、複数のインダクタおよび/または複数の変圧器の間の誘導的で磁氣的な結合のキャンセルを最大限にし、回路特性を最小限にすべく、8の字構造を有しうる。複数の回路特性は、局所発振器のプリング、複数の回路部品間のクロストーク、および複数の電力増幅器間のフィードバックを含みうる。加えて、変圧器16、18、20は、誘導的で磁氣的な結合のキャンセルをさらに最大限にし、

40

回路特性を最小限にすべく、互いに対して予め選択された方向を有してよい。例えば、同一の長さを有する距離が、(i)アグレッサの複数のループの複数の中心と、(ii)複数のビクティムのうちの1つのビクティムの複数のループの複数の中心との間に存在しうる。これは、(i)アグレッサの複数のループと(ii)ビクティムの複数のループとの間に、等しい量の誘導的および/または磁氣的結合をもたらす。これは図2-3に関してさらに説明される。

【0038】

図2は、アグレッサ(または第1の変圧器)52およびビクティム(または第2の変圧器)54を含む変圧器回路50を示している。アグレッサ52は非8の字構造を有し、ビクティム54は8の字構造を有するように示されているが、アグレッサ52が8の字構造

50

を有し、ビクティム 5 4 が非 8 の字構造を有してよい。あるいは、アグレッサ 5 2 及びビクティム 5 4 の両方が共に 8 の字構造を有してよい。アグレッサ 5 2 は、ループ 5 7 を備える第 1 (または一次) の巻線 5 6、および、ループ 5 9 を備える第 2 (または二次) の巻線 5 8 を含む。図示するように、二次の巻線 5 8 は一次の巻線 5 6 内に入れ子になってよい。一次の巻線 5 6 は複数の入力端子 6 0 を有する。二次の巻線 5 8 は複数の出力端子 6 2 を有する。

【 0 0 3 9 】

ビクティム 5 4 は、第 3 (または一次) の巻線 6 4 および第 4 (または二次) の巻線 6 6 を有する。巻線 6 4、6 6 の各々は、8 の字構造を有する。第 3 の巻線 6 4 は 2 つのループ 6 8、7 0 を有する。第 4 の巻線 6 6 は、それぞれループ 6 8、7 0 内に入れ子になっている 2 つのループ 7 2、7 4 を有する。第 3 の巻線 6 4 は複数の入力端子 7 6 を有する。第 4 の巻線 6 6 は複数の出力端子 7 8 を有する。ループ 6 8、7 2 はそれぞれ、複数の入力端子 7 6 と複数の出力端子 7 8 との間で、ループ 7 0、7 4 と直列に接続される。ループ 6 8 は、第 1 のクロスオーバー 7 9 によってループ 7 0 に接続され、ループ 7 0 と導電結合される。ループ 7 2 は、第 2 のクロスオーバー 8 1 によってループ 7 4 に接続され、ループ 7 4 と導電結合される。クロスオーバー 7 9、8 1 の各々は、一对の導体を有する。クロスオーバー 7 9、8 1 内の導体の各々は互いに交差して、ループ 6 8、7 0、7 2、7 4 のうちの 2 つに接続する。

【 0 0 4 0 】

アグレッサ 5 2 のループ 5 7、5 9 は、同心であってよく、第 1 の中心 8 0 を有してよい。第 3 の巻線 6 4 のループ 6 8、7 0 は、第 4 の巻線 6 6 のそれぞれのループ 7 2、7 4 と同心である。ビクティム 5 4 のループ 6 8、7 2 は、第 2 の中心 8 2 を有する。ビクティム 5 4 のループ 7 0、7 4 は、第 3 の中心 8 4 を有する。

【 0 0 4 1 】

アグレッサ 5 2 とビクティム 5 4 との間の磁気結合のキャンセル量は、ループ 6 8、7 0、7 2、7 4 のサイズおよび形状、ならびにループ 6 8、7 0、7 2、7 4 のアグレッサ 5 2 に対する方向に依存する。ループ 6 8、7 0、7 2、7 4 のループは、アグレッサ 5 2 とビクティム 5 4 との間の誘導的および/または磁氣的結合から発生した電流のキャンセルを最大限にするサイズにされ、配置される。ループ 6 8、7 0 は、垂直方向の軸 8 3 に対して対称であり、同一サイズであり、変圧器 5 2、巻線 5 6、5 8、ループ 5 7、5 9、および/または中心 8 0 から等距離である。垂直方向の軸 8 3 は中心 8 0 およびクロスオーバー 7 9、8 1 を通って延びる。ループ 7 2、7 4 は、垂直方向の軸 8 3 に対して対称であり、同一サイズであり、変圧器 5 2、巻線 5 6、5 8、ループ 5 7、5 9、および/または中心 8 0 から等距離である。中心 8 0、8 2 間の第 1 の距離は、中心 8 0、8 4 間の第 2 の距離と等しい。第 2 の距離が第 1 の距離と異なるようなビクティム 5 4 のアグレッサ 5 2 に対する回転は、キャンセル量を減少させる。第 1 の距離と第 2 の距離との差が大きくなればなるほど、キャンセル量は小さくなる。磁気結合の減衰および/またはキャンセル量、および/または誘電された電流量がわずかであれば、回路性能は向上する。

【 0 0 4 2 】

動作する間、アグレッサ 5 2 は、シンボル 9 0 で表される第 1 の方向に向いた第 1 の磁場を発生する。発生した磁場 9 0 はビクティム 5 4 のループ 6 8、7 0、7 2、7 4 に電流を誘導する。ビクティム 5 2 のループ 6 8、7 0、7 2、7 4 に発生した電流は、シンボル 9 2、9 4 で表されるそれぞれの磁場を発生する。磁場 9 2、9 4 は第 2 の方向に向いている。第 2 の方向は第 1 の方向の反対である。ループ 6 8、7 2 に電磁誘導で発生した電流 (実線の矢印で表わされる) は、ループ 7 0、7 4 に電磁誘導で発生した電流 (破線の矢印で表わされる) をキャンセルする。

【 0 0 4 3 】

変圧器 5 4 は垂直方向の軸 8 3 に沿って、変圧器 5 2 によって発生される干渉、または誘導された電流を相殺する。干渉および誘導された電流は、中心 8 2、8 4 を通る水平方

10

20

30

40

50

向の軸 8 5 に沿ってもキャンセルされる。複数の同様のキャンセルは、本明細書にて開示する複数のその他の変圧器によってもまた提供される。

【 0 0 4 4 】

図 3 は、アグレッサ (すなわち第 1 の変圧器) 1 0 2 およびビクティム (すなわち第 2 の変圧器) 1 0 4 を含む変圧器回路 1 0 0 を示している。アグレッサ 1 0 2 は非 8 の字構造を有する。ビクティム 1 0 4 は非 8 の字構造を有する。アグレッサ 1 0 2 は、ループ 1 0 7 を備える第 1 (または一次) の巻線 1 0 6、および、ループ 1 0 9 を備える第 2 (または二次) の巻線 1 0 8 を含む。図示するように、二次の巻線 1 0 8 は一次の巻線 1 0 6 内に入れ子になってよい。一次の巻線 1 0 6 は複数の入力端子 1 1 0 を有する。二次の巻線 1 0 8 は複数の出力端子 1 1 2 を有する。

10

【 0 0 4 5 】

ビクティム 1 0 4 は、第 3 (または一次) の巻線 1 1 4、および、第 4 (または二次) の巻線 1 1 6 を有する。巻線 1 1 4、1 1 6 の各々は、非 8 の字構造を有する。第 3 の巻線 1 1 4 は 2 つのループ 1 1 8、1 2 0 を有する。第 4 の巻線 1 1 6 は、それぞれループ 1 1 8、1 2 0 内に入れ子になっている 2 つのループ 1 2 2、1 2 4 を有する。ループ 1 1 8、1 2 0 は複数の並列導体 1 2 1 によって互いに接続される。複数の並列導体は複数の入力端子 1 2 6 に接続される。ループ 1 2 2、1 2 4 は複数の並列導体 1 2 5 によって互いに接続される。複数の並列導体 1 2 5 複数の出力端子 1 2 8 に接続される。ループ 1 1 8、1 2 2 は、複数の入力端子 1 2 6 と複数の出力端子 1 2 8 との間で、それぞれループ 1 2 0、1 2 4 に並列に接続される。

20

【 0 0 4 6 】

アグレッサ 1 0 2 のループ 1 0 7、1 0 9 は同心であってよく、第 1 の中心 1 3 0 を有してよい。第 3 の巻線 1 1 4 のループ 1 1 8、1 2 0 は、第 4 の巻線 1 1 6 のそれぞれのループ 1 2 2、1 2 4 と同心である。ビクティム 1 0 4 のループ 1 1 8、1 2 2 は第 2 の中心 1 3 2 を有する。ビクティム 1 0 4 のループ 1 2 0、1 2 4 は第 3 の中心 1 3 4 を有する。

【 0 0 4 7 】

ループ 1 1 8、1 2 0 は、垂直方向の軸 1 3 5 に対して対称であり、同一サイズであり、変圧器 1 0 2、巻線 1 0 6、1 0 8、ループ 1 0 7、1 0 9、および/または中心 1 3 0 から等距離である。垂直方向の軸 1 3 5 は中心 1 3 0 を通り、かつループ 1 1 8、1 2 0 間を延びる。ループ 1 2 2、1 2 4 は、垂直方向の軸 1 3 5 に対して対称であり、同一サイズであり、変圧器 1 0 2、巻線 1 0 6、1 0 8、ループ 1 0 7、1 0 9、および/または中心 1 3 0 から等距離である。アグレッサ 1 0 2 とビクティム 1 0 4 との間の誘導的および/または磁氣的結合から発生した電流のキャンセルを最大限にすべく、中心 1 3 0、1 3 2 間の第 1 の距離は、中心 1 3 0、1 3 4 間の第 2 の距離と等しくする。第 2 の距離が第 1 の距離と異なるようなビクティム 1 0 4 のアグレッサ 1 0 2 に対する回転は、キャンセル量を減少させる。第 1 の距離と第 2 の距離との差が大きくなればなるほど、キャンセル量は小さくなる。

30

【 0 0 4 8 】

動作する間、アグレッサ 1 0 2 はシンボル 1 4 0 で表される第 1 の方向に向いた第 1 の磁場を発生する。発生した磁場 1 4 0 はビクティム 1 0 4 のループ 1 1 8、1 2 0、1 2 2、1 2 4 に電流を誘導する。ビクティム 1 0 4 のループ 1 1 8、1 2 0、1 2 2、1 2 4 に発生した電流は、シンボル 1 4 2、1 4 4 で表されるそれぞれの磁場を発生する。磁場 1 4 2、1 4 4 は第 2 の方向に向いている。第 2 の方向は第 1 の方向の反対である。ループ 1 1 8、1 2 2 に電磁誘導で発生した電流 (実線の矢印で表される) は、ループ 1 2 0、1 2 4 内に電磁誘導で発生した電流 (破線の矢印で表される) をキャンセルする。

40

【 0 0 4 9 】

図 4 は、第 1 の巻線 1 5 2 および第 2 の巻線 1 5 4 を有する変圧器 1 5 0 を示している。第 1 の巻線 1 5 2 は第 2 の巻線 1 5 4 に磁氣的および誘導的に結合される。第 1 の巻線 1 5 2 はループ 1 5 6、1 5 8 およびクロスオーバー 1 5 9 を備える 8 の字構造を有する

50

。第2の巻線154は単一のループ160を有し、第1の巻線152の第2のループ158内に入れ子になっている。ループ160は第2のループ158と同心であってよい。第1の巻線152は複数の入力端子162を有する。第2の巻線154は、複数の入力端子162に対向する(すなわち、変圧器150の反対側で、向かいの)複数の出力端子164を有する。

【0050】

図5は、第1の巻線172、第2の巻線174、および第3の巻線176を有する変圧器170を示している。第1の巻線172は、巻線174、176と磁気的および誘導的に結合される。第1の巻線172は、ループ178、180とクロスオーバー182とを備える8の字構造を有する。第2の巻線174は単一のループ184を有し、第1の巻線172の第1のループ178内に入れ子になっている。第3の巻線176は単一のループ186を有し、第1の巻線172の第2のループ180内に入れ子になっている。第2の巻線174のループ184は第1のループ178と同心であってよい。第3の巻線176のループ186は第2のループ180と同心であってよい。

10

【0051】

第1の巻線172は複数の入力端子188を有する。第2の巻線174は、複数の入力端子188と対向する複数の第1の出力端子190を有する。第3の巻線176は、変圧器170の、複数の入力端子188と対向する側にあり、複数の入力端子188の真向かいではない、複数の第2の出力端子192を有する。

【0052】

図6は、第1の巻線202、第2の巻線204、および第3の巻線206を有する変圧器200を示している。第1の巻線202は巻線204、206と磁気的および誘導的に結合される。第1の巻線202は、ループ208、210とクロスオーバー212とを有する8の字構造を有する。第2の巻線204は、単一のループ214を有し、第1の巻線202の第1のループ208内に入れ子になっている。第3の巻線206は、単一のループ216を有し、第1の巻線202の第2のループ210内に入れ子になっている。第2の巻線204のループ214は第1のループ208と同心であってよい。第3の巻線206のループ216は第2のループ210と同心であってよい。

20

【0053】

第1の巻線202は複数の入力端子218を有する。第2の巻線204は、変圧器200の、複数の入力端子218とは異なる側にあり、複数の入力端子218とは対向していない複数の第1の出力端子220を有する。第3の巻線206は、変圧器200の、複数の入力端子218とは異なる側にあり、複数の入力端子218とは対向していない複数の第2の出力端子222を有する。

30

【0054】

本明細書にて開示する複数の入力端子および複数の出力端子は変圧器の特定の側にあるが、複数の入力端子および複数の出力端子は変圧器の他の側にあってもよい。また、本明細書にて開示する各インダクタ、巻線および/または変圧器は、任意の数の入力端子および/または出力端子を有してもよい。

【0055】

変圧器の8の字構造によってもたらされる磁気キャンセルによって、複数の変圧器が複数の他の変圧器内に、それらの変圧器間の特定の分離度合いを維持しつつ、入れ子になることが可能になる。これは複数の変圧器によって使用されるスペースを最小限にし、複数の変圧器が集積回路(またはチップ)内に実装される場合に特に有益である。

40

【0056】

図7は、第1の変圧器252、第2の変圧器254、および第3の変圧器256を含む変圧器回路250を示している。変圧器252、254、256の各々は、8の字構造を有する。変圧器252、254、256は、磁気的および誘導的に結合される。しかし、この結合によって発生した電流は、変圧器252、254、256の8の字構造、および変圧器252、254、256の相対的配置のために、最小限に抑制および/またはキャ

50

ンセルされる。変圧器 252 は巻線 258、260 およびクロスオーバー 262、264 を有する。巻線 258、260 は互いに磁気的および誘導的に結合される。変圧器 254 は巻線 258、260 およびクロスオーバー 270、272 を有する。巻線 266、268 は互いに磁気的および誘導的に結合される。変圧器 256 は巻線 274、276 およびクロスオーバー 278、280 を有する。巻線 274、276 は互いに磁気的および誘導的に結合される。第 2 の変圧器 254 は第 1 の変圧器 252 のループ 282、284 内に入れ子になっている。第 3 の変圧器 256 は第 1 の変圧器 252 のループ 286、288 内に入れ子になっている。巻線 258、260、266、268、274、276 の各々は、8 の字構造を有する。

【0057】

第 1 の変圧器 252 は複数の入力端子 290、および、複数の入力端子 290 と対向する複数の出力端子 292 を有する。第 2 の変圧器 254 は複数の入力端子 294、および、複数の入力端子 294 と対向する複数の出力端子 296 を有する。第 3 の変圧器 256 は複数の入力端子 298、および、複数の入力端子 298 と対向する複数の出力端子 300 を有する。端子 290、292 は、第 1 の変圧器 252 の、複数の端子 294、296、298、300 とはそれぞれ異なる側にある。端子 294、298 は第 1 の変圧器 252 の同一側にある。

【0058】

図 8 は、第 1 の変圧器 304 および第 2 の変圧器 306 を有する変圧器回路 302 を示している。第 1 の変圧器 304 は非 8 の字構造を有する。第 2 の変圧器 306 は 8 の字構造を有し、第 1 の変圧器 304 内に入れ子になっている。変圧器 304、306 は磁気的および誘導的に結合されうる。しかし、この結合によって第 2 の変圧器 306 に発生した電流は、第 2 の変圧器 306 の 8 の字構造、および / または第 1 の変圧器 304 に対する第 2 の変圧器 306 の配置によって最小限に抑制および / またはキャンセルされる。

【0059】

第 1 の変圧器は第 1 のループ 309 を備える第 1 の巻線 308、および第 2 のループ 311 を備える第 2 の巻線 310 を有する。第 1 の巻線 308 は第 2 の巻線 310 と磁気的および誘導的に結合される。第 2 の変圧器 306 は第 1 の変圧器 304 のループ 309、311 内に入れ子になっている。第 2 の変圧器 306 は第 1 の巻線 312 および第 2 の巻線 314 を含む。第 1 の巻線 312 は第 2 の巻線 314 と磁気的および誘導的に結合される。巻線 312、314 の各々は、8 の字構造を有する。第 1 の巻線 312 はループ 316、318 およびクロスオーバー 320 を有する。第 2 の巻線 314 はループ 322、324 およびクロスオーバー 326 を有する。

【0060】

第 1 の変圧器 304 は複数の入力端子 328、および、複数の入力端子 328 と対向する複数の出力端子 330 を有する。第 2 の変圧器 306 は複数の入力端子 332、および複数の入力端子 332 と対向する複数の出力端子 334 を有する。端子 328、330 は、第 1 の変圧器 304 の、端子 332、334 とはそれぞれ異なる側にある。

【0061】

ループ 316、318 は互いに導電結合される。ループ 316、318 は互に入れ子になっていない。ループ 322、324 は互いに導電結合される。ループ 322、324 は互に入れ子になっていない。変圧器 306 の構造は、図 7 の変圧器 254、256 の構造と同様である。よって、変圧器 254、256 の巻線 266、268、274、276 の複数のループは、変圧器 306 のループ 316、318、322、324 と同様の関係を有する。

【0062】

図 9 は、双 8 の字構造を有する変圧器 350 を示している。双 8 の字構造は、磁気キャンセルの、8 の字構造の向きに対する依存を軽減する。変圧器 350 は第 1 の巻線 352 および第 2 の巻線 354 を含む。第 1 の巻線 352 は第 2 の巻線 354 と磁気的および誘導的に結合される。巻線 352、354 の各々は、双 8 の字構造を有する。第 1 の巻線は

10

20

30

40

50

ループ 356、358、360、362 およびクロスオーバー 359、361、363 を有する。第 2 の巻線はループ 364、366、368、370 およびクロスオーバー 365、367、369 を有する。ループ 364、366、368、370 の各々は、ループ 364、366、368、370 のそれぞれのループと同心であり、および / または、ループ 364、366、368、370 のそれぞれのループ内に入れ子になっている。第 1 の巻線 352 は複数の入力端子 372 を有する。第 2 の巻線 354 は複数の出力端子 374 を有する。複数の入力端子 372 は、変圧器 350 の、複数の出力端子 374 と同一側、異なる側、および / または対向する側にあつてよい。

【0063】

第 1 の巻線 352 の複数のループおよび複数のクロスオーバーは直列に接続されている。第 2 の巻線 354 の複数のループおよび複数のクロスオーバーは直列に接続されている。巻線 352、354 の各々は、4 つのループおよび 3 つのクロスオーバーを有する 双 8 の字構造について示されているが、複数のほかの実装においては、それら巻線の各々は、より少ないループおよびクロスオーバー、または追加のループおよびクロスオーバーを有してよい。より少ないループおよびクロスオーバーが含まれる場合、それに対応する構造は 双 8 の字構造ではない。追加のループおよびクロスオーバーが含まれる場合、複数のループおよびクロスオーバーのレイアウトに応じて、構造は 双 8 の字構造を有してよい。

10

【0064】

ループ 356、358、360、362 の一ループは、ループ 356、358、360、362 のほかの何れのループ内にも入れ子になっていない。ループ 356、358、360、362 は互いに導電結合される。ループ 364、366、368、370 一ループは、ループ 364、366、368、370 のほかの何れのループ内にも入れ子になっていない。ループ 364、366、368、370 は互いに導電結合される。双 8 の字構造は、複数のほかのインダクタおよび / または変圧器に対する変圧器 350 の構造の向きに関わらず、全方向において磁氣的に誘導された電流のキャンセルをもたらす。

20

【0065】

次に図 10 も参照すると、変圧器回路 400 が示してある。変圧器回路 400 は、別の変圧器 402 内に入れ子になった変圧器 350 を含む。変圧器 402 は、第 1 のループ 405 を備える第 1 の巻線 404、および第 2 のループ 407 を備える第 2 の巻線 406 を有する。第 1 の巻線 404 は第 2 の巻線 406 と磁氣的および誘導的に結合される。第 2 のループ 407 は、第 1 のループ 405 内に入れ子になっており、第 1 のループ 405 と同心であつてよい。変圧器 350 は第 2 のループ 407 内に入れ子になっている。第 1 の巻線 404 は複数の入力端子 410 を有する。第 2 の巻線 406 は、複数の入力端子 410 と対向する複数の出力端子 412 を有する。端子 410、412 は、変圧器 402 の、変圧器 350 の複数の端子 372、374 とはそれぞれ異なる側およびループにある。

30

【0066】

図 11 は変圧器 432 のレイアウトを図示する集積回路 (IC) 430 を示している。変圧器 432 は 8 の字構造を有し、複数の出力端子 436 と対向する複数の入力端子 434 を有する。変圧器 432 は第 1 の巻線 438 および第 2 の巻線 440 を有する。巻線 438、440 の各々は、2 つの重なり合う 8 の字構造を有する。第 1 の巻線 438 は、8 つのセクション A および A' を備えた 4 つのループを有する。第 2 の巻線 440 は、8 つのセクション B および B' を備えた 4 つのループを有する。巻線 438、440 の各々は、変圧器 432 の対向する両側にあるクロスオーバー 444、446 のそれぞれのクロスオーバーも有する。第 1 の巻線 438 のクロスオーバー 444 は、変圧器 432 の、複数の入力端子 434 と対向する側にある。クロスオーバー 446 は、変圧器 432 の、複数の出力端子 436 と対向する側にある。

40

【0067】

巻線 438、440 の複数の部分 C (破線で図示) は、IC 430 の、巻線 438、440 の複数のほかの部分 (実線で図示) とは異なる層にある。複数の部分 C は第 1 の層にあつてよく、巻線 438、440 の複数のその他の部分は第 2 の層にあつてよい。絶縁層

50

が第1の層と第2の層との間に配設されてよい。複数の部分Cは、絶縁層中のビアまたは複数のほかの適切な導体によってその他の複数の部分と接続されてよい。これにより、複数の部分Cが複数のその他の部分の複数のセクションと接触することなく重なり合うことが可能になり、変圧器432によって使用されるスペースを減少させる。

【0068】

例として、セクションA、Bは第1の金属層にあってよい。複数のセクションCは第2の金属層にあってよい。セクションA'、B'は第3の金属層にあってよい。任意の数の絶縁層が、第1の金属層と第2の金属層との間に、および、第2の金属層と第3の金属層との間にあってよい。第2の金属層は第1の金属層と第3の金属層との間に配設されてよい。セクションA、A'に関連付けられるクロスオーバー444、446の複数のセグメントは、セクションB、B'に関連付けられるクロスオーバー444、446の複数のセグメントとはそれぞれ異なる層にあってよい。

10

【0069】

変圧器432は、センタータップ454、456に接続されうるセンタータップ端子450、452も含んでよい。センタータップ454、456は巻線438、440の中点に接続されている。例として、巻線438、440の中点は、センタータップ端子450、452によってバイアスされる電圧であってよい。

【0070】

図12は変圧器462のレイアウトを図示するIC460を示している。変圧器462は、図11の変圧器432と同様の構造を有する。ただし複数の入力端子464、複数の出力端子466、センタータップ端子468、469、およびセンタータップ470、471の位置は変圧器432のそれとは異なる。複数の端子464、468およびセンタータップ470は、変圧器462の、複数の端子466、469およびセンタータップ471とは異なる側およびループにあるが、複数の端子466、469およびセンタータップ471と対向してはいない。

20

【0071】

図13および図14A-Kは、8の字構造を有し、鉛直方向にスタックされた複数のループ504、506および508、509を有する変圧器502を図示するIC500の上面図および側断面図を示している。図13および図14A-Kのスタックされた8の字構造は、本明細書にて開示する任意のほかの8の字構造の代替となつてよいし、および/または、本明細書にて開示する複数のほかの実施形態は、変圧器502と同様の複数のスタックされたループおよび/または複数のクロスオーバーを組み込むべく変更されてもよい。

30

【0072】

IC500は任意の数の層および回路部品を有してよい。図示するように、IC500は、IC500の基板上に配設されうる7つの層510を有する。変圧器502はループ504、506および複数の入力端子507を備える第1の巻線と、ループ508、509および複数の出力端子511を備える第2の巻線と、を有する。ループ504はループ508の上にスタックされる。ループ506はループ509の上にスタックされる。

【0073】

第1の巻線の第1の複数のクロスオーバー518は、第1の(または第1の外側)金属層513に位置する。ループ504、506は、第2の(または第1の内側)金属層514上に位置する。ループ508、509は、第3の(または第2の内側)金属層516上に位置する。第2の巻線の第2の複数のクロスオーバー522は、第4の(または第2の外側)金属層523上に位置する。金属層514、516は金属層513、523間に配設されて、クロスオーバー518、522を分離する。絶縁(またはビア)層524、526、528は、金属層513、514、516、523間にそれぞれ位置する。ループ504はクロスオーバー518によってループ506に接続される。ループ508はクロスオーバー522によってループ509に接続される。

40

【0074】

50

図15-16は、8の字構造を有し、クロスオーバー534、536およびループ538、540、542、544を異なる層上に有する変圧器532を図示するIC530の上面図および側断面図を示している。図15-16の8の字構造は、本明細書にて開示する任意の他の8の字構造の代替となつてよいし、および/または、本明細書にて開示する複数のその他の実施形態は、変圧器532と同様の複数のループとは異なる層上にある複数のクロスオーバーを含むべく変更されてもよい。

【0075】

変圧器532はループ538、540およびクロスオーバー534を備える第1の巻線と、ループ542、544およびクロスオーバー536を備える第2の巻線と、を有する。ループ538、540、542、544は第1の層550上にある。クロスオーバー536は第2の層552上にある。クロスオーバー534は第2および第3の層554上にある。クロスオーバー534、536は、両方とも同一層上にあつてよいし、それぞれ異なる層上にあつてよいし、および/または、複数の層上にあつてよい。第1の複数のクロスオーバー534は第2の複数のクロスオーバー536と導電結合される。

10

【0076】

第1の層550は第2の層552の上に配設されてよい。第2の層552は第3の層554の上に配設されてよい。第3の層554は基板556の上に配設されてよい。任意の数の絶縁層(例えば、絶縁層560)は、第1の層550の上に配設されてよく、および/または、層550、552、554および基板556のうち2つ以上との間に配設されてよい。1または複数の絶縁層553は、クロスオーバー534、536を分離すべく、第2の層552と基板556との間に配設されてよい。

20

【0077】

図17は電力増幅回路600を示している。電力増幅回路600は複数のインダクタおよび複数の変圧器を含む。電力増幅回路600の複数のインダクタおよび複数の変圧器の何れかは、本明細書にて開示する複数のその他のインダクタおよび変圧器の何れかで置換されてよい。電力増幅回路600は差動電力増幅器602、604を含む。電力増幅回路600は、無線周波数(RF)信号などの交流(AC)信号を受信してよく、AC信号の電力を高めうる。電力増幅回路600は、モバイルデバイス、携帯電話、コンピュータ(ラップトップコンピュータ、タブレットコンピュータ、など)、およびパーソナルデータアシスタントなどの、種々のデバイスに含まれてよい。電力増幅回路600は無線通信用に用いられてよい。電力増幅回路600の出力は、アンテナ601を介して送信されてよい。

30

【0078】

電力増幅器602、604は同様の回路、および同様の回路レイアウトを有する。電力増幅器602、604の各々は、プッシュプルトランジスタ606、607、608、609およびトランジスタ610、612のそれぞれのトランジスタを含む。トランジスタ610、612はそれぞれ、トランジスタ606、608と変圧器614、616の一次の巻線との間に接続される。電力増幅器602、604は、それぞれがトランジスタ607、609と変圧器624、626の二次の巻線との間に接続されたトランジスタ620、622をさらに含む。トランジスタ610、612、620、622はプッシュプルトランジスタであつてよい。

40

【0079】

トランジスタ606、608、610、612は、それぞれの共通ソースおよび共通グランドを備えるそれぞれのカスコード構成であつてよい。より詳細には、トランジスタ610、612のソースは、トランジスタ606、608のドレインに接続されてよい。トランジスタ610、612のドレインは、変圧器614、616の一次の巻線の第1の端部に接続されてよい。変圧器614、616の一次の巻線の第2の端部は、電圧V_{dd}を有する電源端子630に接続される。トランジスタ610、612のゲートは、図示するように、接地されてもよいし、または基準電位若しくは電源端子630に接続されてもよい。

50

【0080】

トランジスタ607、609、620、622は同様に、それぞれの共通ソースおよび共通グランドを備えるそれぞれのカスコード構成をしていてよい。より詳細には、トランジスタ620、622のソースは、トランジスタ607、609のそれぞれのドレインに接続されてよい。トランジスタ620、622のドレインは、変圧器624、626の一次の巻線のそれぞれの第1の端部に接続されてよい。変圧器624、626の一次の巻線の第2の端部は、端子617に接続される。トランジスタ620、622のゲートは、接地、または端子617に接続されてよい。トランジスタ606、607、608、609のゲートは、電力増幅回路600の入力であってよく、入力信号を受信してよい。

【0081】

電力増幅器602、604は、変圧器614、616、624、626の一次の巻線を横切ってキャパシタ640、642、644、646も含む。キャパシタ640、642、644、646は変圧器614、616、624、626の一次の巻線の共振周波数に同調させるべく用いられてよい。

【0082】

第1の出力ノード650、651は、トランジスタ610、612と、変圧器614、616の一次の巻線との間に接続される。トランジスタ606、608のソースはそれぞれ、インダクタ652、654の第1の端部に接続されてよい。インダクタ652、654の第2の端部は端子617に接続される。第2の出力660、661はそれぞれ、トランジスタ620、622と、変圧器624、626の一次の巻線との間に接続される。トランジスタ607、609のソースは、インダクタ664、668の第1の端部に接続される。インダクタ664、668の第2の端部は電圧基準端子630に接続される。

【0083】

連結器670は、変圧器614、616、624、626の二次の巻線を介し、変圧器のインダクタ614、616、624、626の一次の巻線を渡って複数の出力AC信号をアンテナ601に誘導結合すべく構成される。変圧器614、616、624、626の複数の二次の巻線は互いに接続される。

【0084】

第1、第2、第3等の用語は、様々なコイル、インダクタ、巻線、端子、変圧器、要素、および/または構成要素を記述すべく本明細書において用いられうるが、これらの項目はこれらの用語によって限定されるべきではない。これらの用語は、1つの項目を別の項目と区別すべく用いられるに過ぎないとしてよい。「第1」、「第2」及び他の数に関する用語などの用語は本明細書において用いられる場合は、文脈によってはっきりと示されない限りは順序または順番を暗示するものではない。したがって、複数の例示的実装の教示から逸脱することなく、以下で議論する第1の項目を第2の項目と呼ぶことができるであろう。

【0085】

様々な用語が本明細書にて用いられて、複数要素間の物理的関係を記述する。第1の要素が第2の要素「の上にある」、「に係合される」、「に接続される」、または「に結合される」と言われる場合、第1の要素は、第2の要素の上に直接存在し、係合され、接続され、配設され、適用され、または結合されてよく、または、複数の介在要素が存在しうる。それとは対照的に、要素が別の要素「の上に直接ある」、「に直接係合される」、「に直接接続される」、または、「に直接結合される」と言われる場合、介在要素は存在しないとしてよい。複数の要素間の関係を記述すべく用いられる複数の他の単語も同様に解釈されるべきである(例えば、「~の間」に対する「直接~の間」、「隣接」に対する「直接隣接」、等)。

【0086】

本開示において説明される複数の無線通信および複数の無線通信回路は、完全に、または部分的に、IEEE規格802.11-2012、IEEE規格802.16-2009、IEEE規格802.20-2008、および/または、Bluetooth(登録

10

20

30

40

50

商標)コア仕様v4.0に準じて行われ得る。様々な実装において、Bluetooth(登録商標)コア仕様v4.0は、Bluetooth(登録商標)コア仕様補遺2、3、または4のうちの1または複数によって変更されてよい。様々な実装において、IEEE802.11-2012は、草案IEEE規格802.11ac、草案IEEE規格802.11ad、および/または、草案IEEE規格802.11ahによって補われる。

【0087】

これまでの説明は、本質的に、単に例示的なものであって、決して、本開示、その出願、または使用を制限するように意図してはいない。本開示の幅広い教示は種々の形態で実装され得る。よって、この開示は複数の特定の例を含むが、本開示の真の範囲はそのように限定されるべきではない。なぜなら、複数の他の変更形態が、複数の図面、明細書、および以下の特許請求を検討すれば明らかとなるだろうからである。本明細書にて用いられるように、A、B、およびCのうち少なくとも1つ、という成句は、非排他的論理ORを用いた、論理(AまたはBまたはC)を意味すると解釈されるべきである。方法内の1または複数のステップが、本開示の複数の原理を変更することなく、異なる順序で(または同時に)実行されてよいことが理解されるべきである。

10

【0088】

本願において、以下の複数の定義を含み、モジュールという用語は回路という用語で置換されてよい。モジュールという用語は、特定用途向け集積回路(ASIC);デジタル、アナログ、またはアナログ/デジタル混合のディスクリート回路;デジタル、アナログまたはアナログ/デジタル混合の集積回路;組み合わせ論理回路;フィールドプログラマブルゲートアレイ(FPGA);コードを実行するプロセッサ(共有、専用、またはグループ);プロセッサによって実行されるコードを格納するメモリ(共有、専用、またはグループ);説明した機能を提供する他の適切なハードウェア構成要素;または、システムオンチップにおけるような、上記のものの中のいくつかまたは全ての組み合わせ、を指してよく、の一部であってよく、または含んでよい。

20

【0089】

上記で用いられるようなコードという用語は、ソフトウェア、ファームウェア、および/またはマイクロコードを含んでよく、プログラム、ルーチン、ファンクション、クラス、および/またはオブジェクトを指してよい。共有プロセッサという用語は、複数のモジュールからの、いくつかまたは全てのコードを実行する単一のプロセッサを包含する。グループプロセッサという用語は、複数の追加のプロセッサと組み合わせて、1または複数のモジュールからの、いくつかまたは全てのコードを実行するプロセッサを包含する。共有メモリという用語は、複数のモジュールからの、いくつかまたは全てのコードを格納する単一のメモリを包含する。グループメモリという用語は、複数の追加のメモリと組み合わせて、1または複数のモジュールからの、いくつかのまたは全てのコードを格納するメモリを包含する。メモリという用語は、コンピューター可読媒体という用語のサブセットであってよい。コンピューター可読媒体という用語は、媒体を通して伝播する一時的な電気信号および電磁信号を包含せず、よって、実体のある、非一時的なものであると考えられうる。非一時的な有形コンピューター可読媒体の複数の非限定的な例として、不揮発性メモリ、揮発性メモリ、磁気記憶装置、および光記憶装置が挙げられる。

30

40

【0090】

本願において説明した複数の装置および複数の方法は、1または複数のプロセッサによって実行される1または複数のコンピュータプログラムによって部分的または完全に実装されてよい。複数のコンピュータプログラムは、少なくとも1つの非一時的な有形コンピューター可読媒体上に格納される、プロセッサが実行可能な複数の命令を含む。コンピュータプログラムはまた、格納されたデータを含み、および/または使用する。

(項目1)

第1のセットの入力端子を備える第1の複数のループと、第1のセットの出力端子を備える第2の複数のループと、を備え、

50

上記第 1 の複数のループは、第 1 の複数のクロスオーバーによって互いに直列に導電結合された少なくとも 3 つのループを含み、

上記第 2 の複数のループは、第 2 の複数のクロスオーバーによって互いに直列に導電結合された少なくとも 3 つのループを含み、

上記第 2 の複数の導電性ループの各々は、上記第 1 の複数の導電性ループのそれぞれのループに誘導結合され、かつ、上記第 1 の複数の導電性ループのそれぞれのループ内に入れ子になっている、

変圧器。

(項目 2)

上記第 1 の複数のループは非同心であり、

上記第 2 の複数のループの各々は、上記第 1 の複数のループのそれぞれのループと同心である、

項目 1 に記載の変圧器。

(項目 3)

上記第 1 の複数のループおよび上記第 2 の複数のループは、双 8 の字構造を与える、

項目 1 に記載の変圧器。

(項目 4)

上記第 1 の複数のループは 4 つのループを備え、

上記第 2 の複数のループは 4 つのループを備える、

項目 1 に記載の変圧器。

(項目 5)

上記第 1 のセットの入力端子は、上記第 1 の複数のループのただ 1 つのセットの入力端子であり、

上記第 1 のセットの出力端子は、上記第 2 の複数のループのただ 1 つのセットの出力端子である、

項目 4 に記載の変圧器。

(項目 6)

上記第 1 のセットの入力端子は、上記変圧器のただ 1 つのセットの入力端子であり、

上記第 1 のセットの出力端子は、上記変圧器のただ 1 つのセットの出力端子である、

項目 4 に記載の変圧器。

(項目 7)

上記第 1 のセットの入力端子は、上記第 1 の複数のループのうちの第 1 のループに接続され、

上記第 1 のセットの出力端子は、上記第 1 の複数のループのうちの第 2 のループに接続される、

項目 1 に記載の変圧器。

(項目 8)

上記第 2 のループは上記第 1 のループ内に入れ子になっている、

項目 7 に記載の変圧器。

(項目 9)

上記第 1 のループおよび上記第 2 のループは非同心であり、

上記第 1 のセットの入力端子は、上記変圧器の、上記第 1 のセットの出力端子とは異なる側にある、

項目 7 に記載の変圧器。

(項目 10)

上記第 1 のループおよび上記第 2 のループは非同心であり、

上記第 1 のセットの入力端子は、上記変圧器の、上記第 1 のセットの出力端子と同一側にある、

項目 7 に記載の変圧器。

(項目 11)

10

20

30

40

50

第 1 の変圧器および第 2 の変圧器を備え、
 項目 1 の上記変圧器は上記第 1 の変圧器であり、
 上記第 2 の変圧器は、第 3 の複数のループと、第 2 のセットの入力端子と、第 2 のセッ
 トの出力端子と、を備え、
 上記第 1 の変圧器は上記第 3 の複数のループ内に入れ子になっている、
 回路。

(項目 1 2)

上記第 2 の変圧器は非 8 の字構造を有する、
 項目 1 1 に記載の回路。

(項目 1 3)

上記第 2 の変圧器は第 4 の複数のループを備え、
 上記第 3 の複数のループおよび上記第 4 の複数のループは 8 の字構造を与え、
 上記第 4 の複数のループの各々は、上記第 3 の複数のループのそれぞれのループ内に入
 れ子になっており、
 上記第 1 の変圧器は、上記第 3 の複数のループのうちの 1 つのループ内に入れ子になっ
 ている、
 項目 1 1 に記載の回路。

10

(項目 1 4)

1 セットの入力端子と、
 第 1 のセットの出力端子と、
 第 1 の巻線および第 2 の巻線を含む複数の巻線と、を備え、
 上記第 1 の巻線は 8 の字構造を有し、かつ上記 1 セットの入力端子に導電結合され、
 上記 8 の字構造は、第 1 のループおよび第 2 のループを含み、上記第 1 のループおよび
 上記第 2 のループはクロスオーバーによって互いに導電結合され、
 上記第 2 の巻線は 8 の字構造を有さず、上記第 2 の巻線は上記第 1 のセットの出力端子
 に導電結合され、

20

上記第 2 の巻線は、上記第 1 の巻線の上記第 1 のループおよび上記第 1 の巻線の上記第
 2 のループのうちの 1 つのループ内に入れ子になっており、かつ上記第 1 の巻線の上記第
 1 のループおよび上記第 1 の巻線の上記第 2 のループのうちの 1 つのループに誘導結合さ
 れる、
 変圧器。

30

(項目 1 5)

上記第 1 の巻線および上記第 2 の巻線のうちの一方は一次の巻線であり、上記第 1 の巻
 線および上記第 2 の巻線のうちの他方は二次の巻線である、
 項目 1 4 に記載の変圧器。

(項目 1 6)

上記第 1 の巻線は一次の巻線であり、
 上記第 2 の巻線は二次の巻線である、
 項目 1 4 に記載の変圧器。

(項目 1 7)

第 3 の巻線さらに備え、
 上記第 2 の巻線は、上記第 1 の巻線の上記第 1 のループ内に入れ子になっており、かつ
 上記第 1 の巻線の上記第 1 のループに誘導結合され、
 上記第 3 の巻線は、上記第 1 の巻線の上記第 2 のループ内に入れ子になっており、かつ
 上記第 1 の巻線の上記第 2 のループに誘導結合され、
 上記第 3 の巻線は第 2 のセットの出力端子を有する、
 項目 1 4 に記載の変圧器。

40

(項目 1 8)

第 1 の変圧器、および上記第 1 の変圧器内に入れ子になった第 2 の変圧器を備え、
 上記第 1 の変圧器は、第 1 のループを有する第 1 の巻線、および、

50

第 2 のループを有する第 2 の巻線を備え、上記第 2 のループは上記第 1 のループ内に入れ子になっており、

上記第 2 の変圧器は、

8 の字構造を有する第 3 の巻線、および、

8 の字構造を有する第 4 の巻線を備え、上記第 4 の巻線の複数のループは、上記第 3 の巻線のそれぞれのループ内に入れ子になっている、

変圧器回路。

(項目 1 9)

上記第 1 の変圧器の上記第 1 の巻線は 8 の字構造を有し、上記第 1 の変圧器の上記第 2 の巻線は 8 の字構造を有し、上記第 2 の巻線の複数のループは、上記第 1 の巻線のそれぞれのループ内に入れ子になっている、

10

項目 1 8 に記載の変圧器回路。

(項目 2 0)

第 3 の変圧器をさらに備え、

上記第 2 の変圧器は、上記第 1 の変圧器の上記第 1 のループ内に入れ子になっており、上記第 3 の変圧器は、上記第 1 の変圧器の上記第 2 のループ内に入れ子になっている、

項目 1 8 に記載の変圧器回路。

(項目 2 1)

上記第 3 の変圧器は 8 の字構造を有し、

上記第 3 の変圧器は、8 の字構造を有する第 5 の巻線、および、

8 の字構造を有する第 6 の巻線を備え、上記第 6 の巻線の複数のループは、上記第 5 の巻線のそれぞれのループ内に入れ子になっている、

20

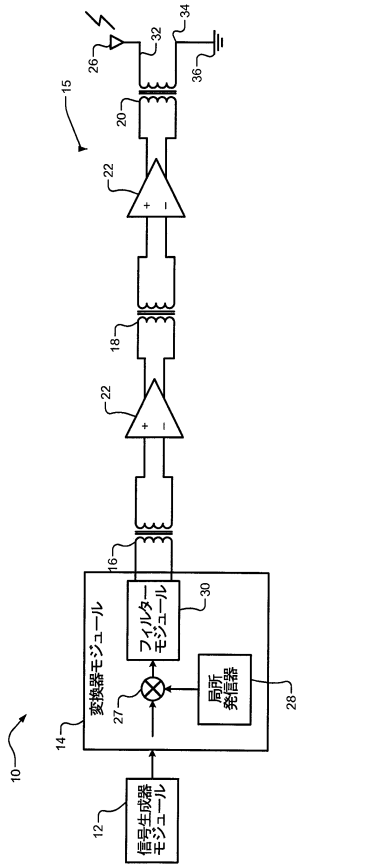
項目 2 0 に記載の変圧器回路。

(項目 2 2)

上記第 2 の変圧器は双 8 の字構造を有する、

項目 1 8 に記載の変圧器回路。

【 図 1 】



【 図 2 】

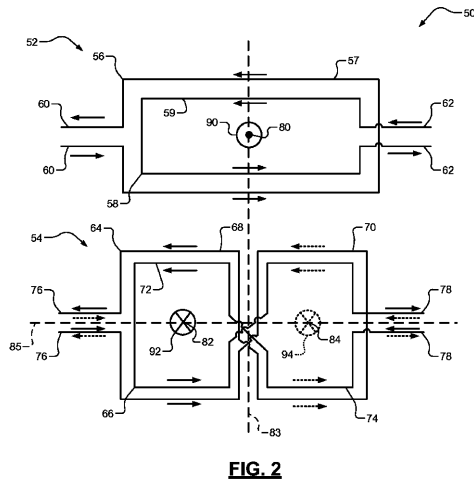


FIG. 2

【 図 3 】

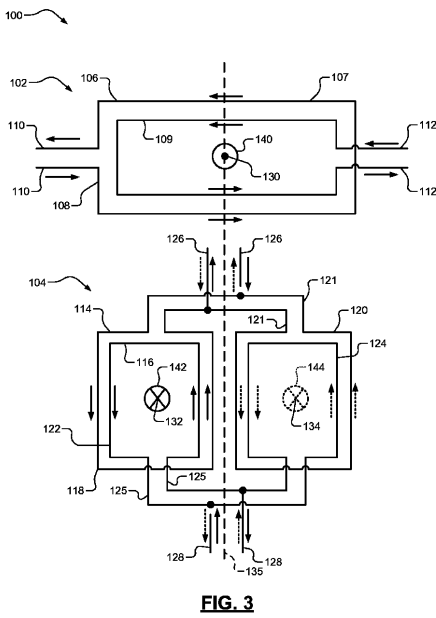


FIG. 3

【 図 5 】

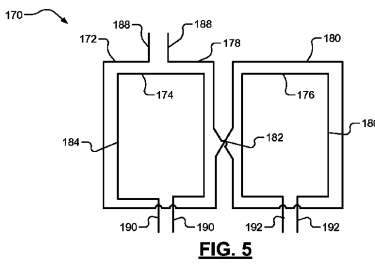


FIG. 5

【 図 6 】

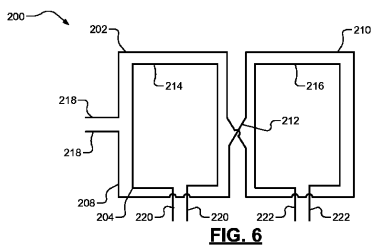


FIG. 6

【 図 4 】

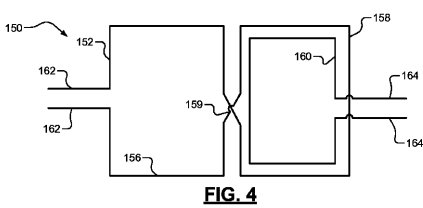


FIG. 4

【 7 】

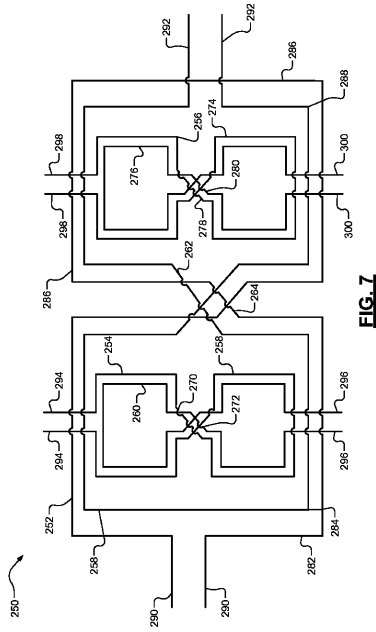


FIG. 7

【 8 】

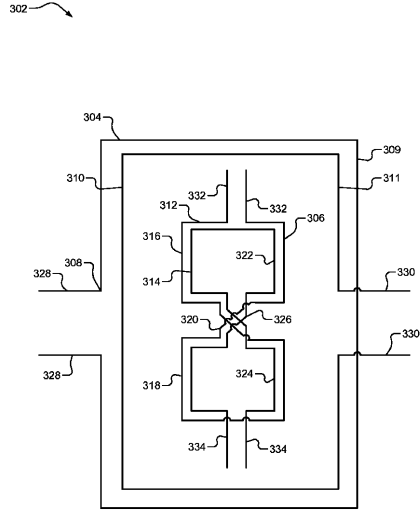


FIG. 8

【 9 】

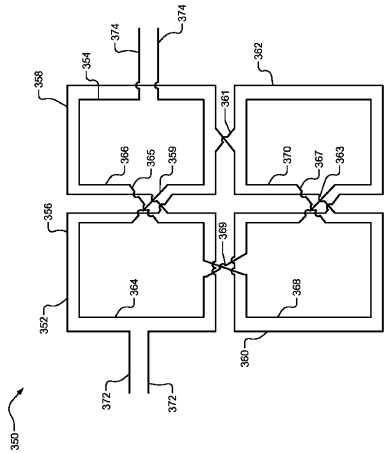


FIG. 9

【 10 】

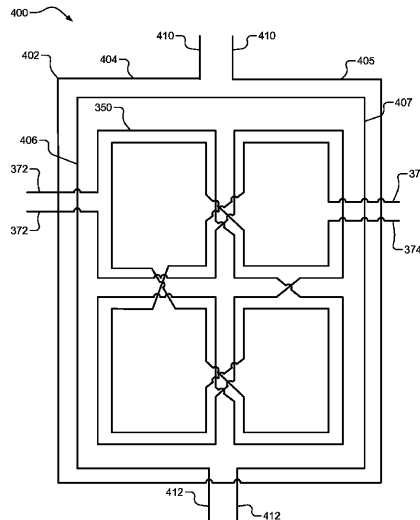


FIG. 10

【 1 1 】

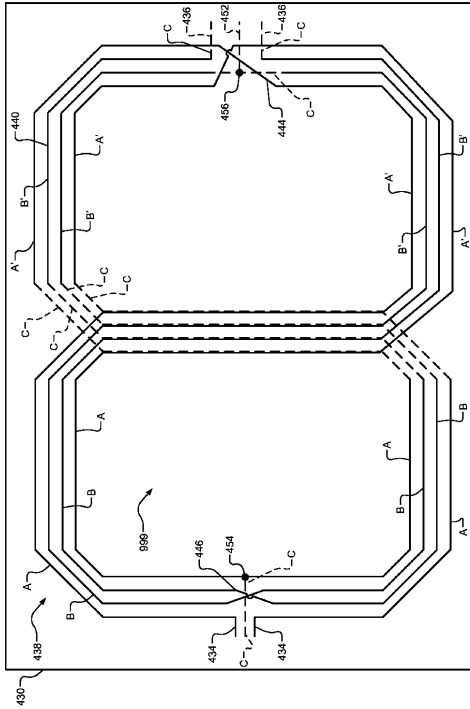


FIG. 11

【 1 2 】

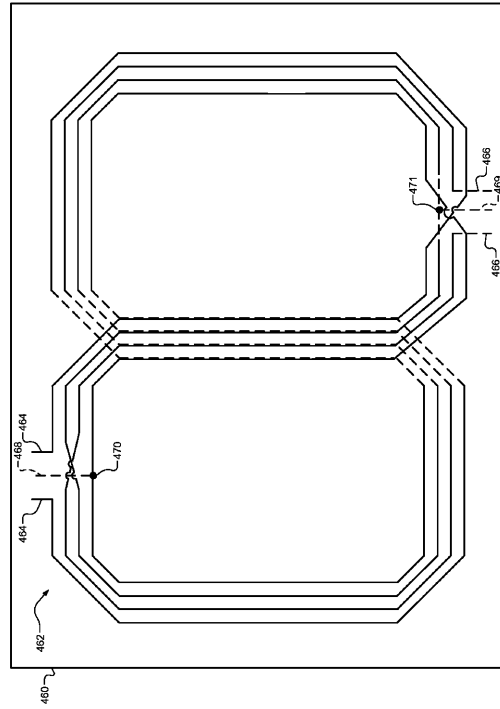


FIG. 12

【 1 3 】

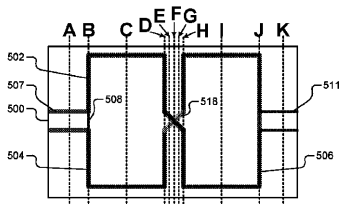


FIG. 13

【 1 4 C 】

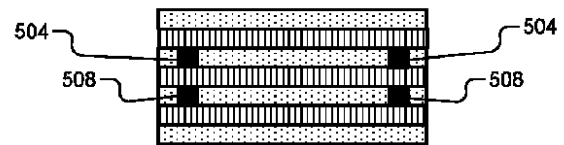


FIG. 14C

【 1 4 A 】

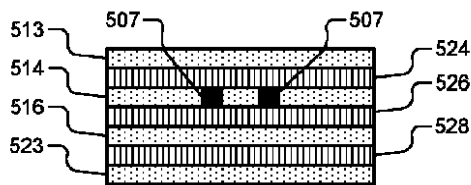


FIG. 14A

【 1 4 D 】

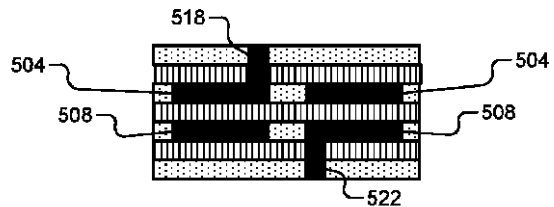


FIG. 14D

【 1 4 B 】

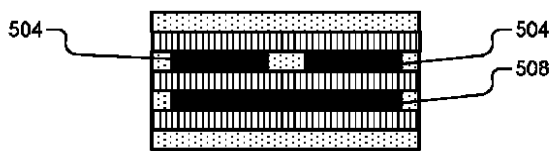


FIG. 14B

【 14 E 】

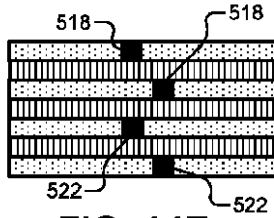


FIG. 14E

【 14 G 】

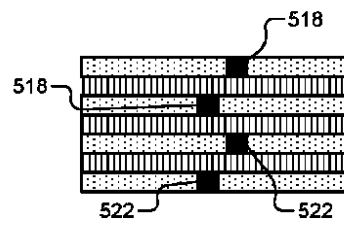


FIG. 14G

【 14 F 】

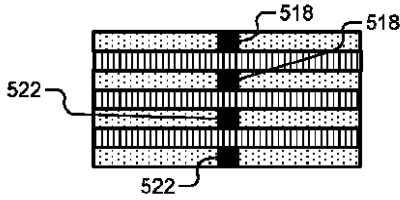


FIG. 14F

【 14 H 】

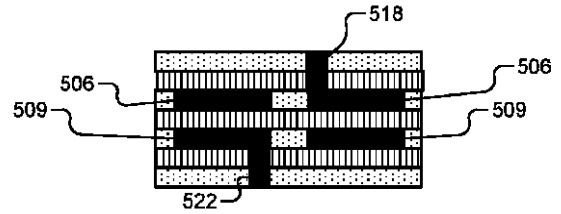


FIG. 14H

【 14 I 】

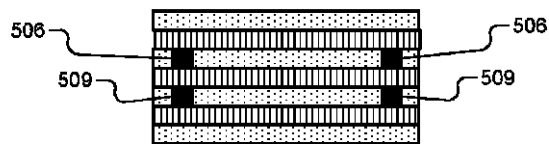


FIG. 14I

【 15 】

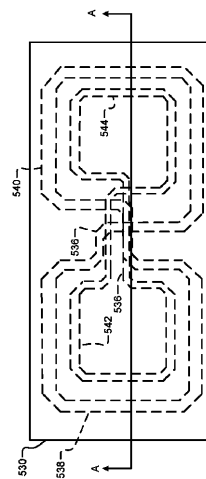


FIG. 15

【 14 J 】

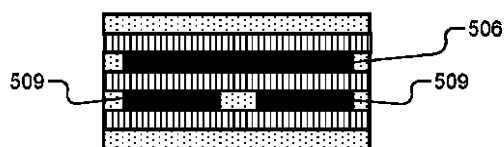


FIG. 14J

【 14 K 】

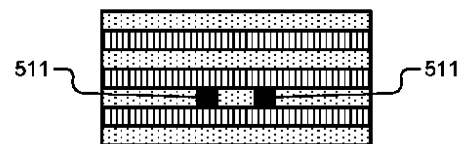


FIG. 14K

【 16 】

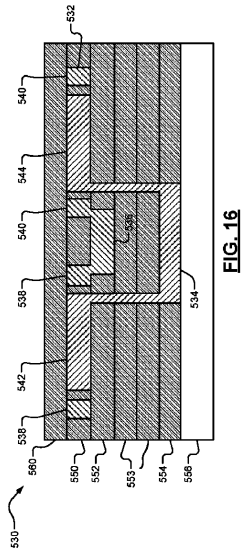


FIG. 16

【 17 】

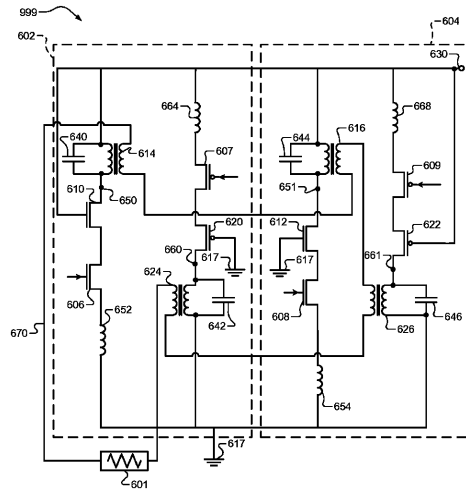


FIG. 17

フロントページの続き

- (72)発明者 サインオフ、デービッド エム .
アメリカ合衆国、95054 カリフォルニア州、サンタ クララ、マーベル レーン 5488
マーベル セミコンダクター インコーポレイテッド内
- (72)発明者 ヘ、ミン
アメリカ合衆国、95054 カリフォルニア州、サンタ クララ、マーベル レーン 5488
マーベル セミコンダクター インコーポレイテッド内
- (72)発明者 リン、リー
アメリカ合衆国、95054 カリフォルニア州、サンタ クララ、マーベル レーン 5488
マーベル セミコンダクター インコーポレイテッド内

審査官 右田 勝則

- (56)参考文献 国際公開第2012/085670(WO, A1)
特表2011-523509(JP, A)
米国特許出願公開第2012/0244802(US, A1)
特開2010-154517(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01F 19/04
H01F 17/00
H01F 27/28
H01L 21/822
H01L 27/04